(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第3700872号

(P3700872)

(45)発行日　平成17年9月28日(2005.9.28)　(24)登録日　平成17年7月22日(2005.7.22)

(51)Int.Cl.[7]	F I		
H01L 33/00	H01L	33/00	C
H01L 21/28	H01L	33/00	E
H01L 29/43	H01L	21/28	301H
H01S 5/323	H01S	5/323	610
	H01L	29/46	H

請求項の数 5　(全 12 頁)

(21)出願番号　特願平7-344219
(22)出願日　平成7年12月28日(1995.12.28)
(65)公開番号　特開平9-186364
(43)公開日　平成9年7月15日(1997.7.15)
審査請求日　平成14年12月20日(2002.12.20)

前置審査

(73)特許権者　000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町２２番２２号
(74)代理人　100101823
弁理士　大前　要
(72)発明者　花岡　大介
大阪府大阪市阿倍野区長池町２２番２２号
シャープ株式会社内
(72)発明者　古川　勝紀
大阪府大阪市阿倍野区長池町２２番２２号
シャープ株式会社内

審査官　土屋　知久

最終頁に続く

(54)【発明の名称】窒化物系ＩＩＩ－Ｖ族化合物半導体装置およびその製造方法

(57)【特許請求の範囲】

【請求項１】

基板の上に形成された発光層と、

前記発光層の上に形成された窒化物系ＩＩＩ－Ｖ族化合物半導体層と、

前記窒化物系ＩＩＩ－Ｖ族化合物半導体層に接して設けられた、多結晶ＧａＮまたは非単結晶ＧａＮからなる電極層とを備え、

光が取り出される前記電極層には金属電極が形成されておらず、

前記基板と反対側の方向に、前記発光層より発せられた光を前記電極層を介して取り出すことを特徴とする窒化物系ＩＩＩ－Ｖ族化合物半導体装置。

【請求項２】

前記電極層は、正孔濃度または電子濃度が５×１０^{19}／$ｃｍ^{3}$以上である請求項１に記載の窒化物系ＩＩＩ－Ｖ族化合物半導体装置。

【請求項３】

前記窒化物系ＩＩＩ－Ｖ族化合物半導体層は、ＩＩＩ族元素として少なくともＧａを含み、Ｖ族元素としてＮを含む層が２層以上積層された積層構造からなる請求項１または２に記載の窒化物系ＩＩＩ－Ｖ族化合物半導体装置。

【請求項４】

前記電極層は、前記発光層から生じる光の波長領域に対して透過率８０％以上である請求項１から３のいずれか１項に記載の窒化物系ＩＩＩ－Ｖ族化合物半導体装置。

【請求項５】

前記電極層は、シリコン、ゲルマニウム、錫、チタン、酸素、硫黄、セレン、マグネシウム、およびベリリウムの元素群のうち、少なくとも１以上の元素を不純物として含むことを特徴とする請求項１から４のいずれか１項に記載の窒化物系ＩＩＩ－Ｖ族化合物半導体装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、例えば発光ダイオード、レーザダイオードなどの発光素子や、電界効果トランジスタなどの窒化物系ＩＩＩ－Ｖ族化合物半導体装置に関する。

【０００２】

【従来の技術】

従来、この窒化物系ＩＩＩ－Ｖ族化合物半導体を用いた半導体装置に関する研究は盛んに行われてきている。この窒化物系ＩＩＩ－Ｖ族化合物半導体において、ｎ型伝導層は容易に得られるものの、ｐ型伝導層を得ることが困難であり、半導体装置の実用化が難しかったが、近年、ｐ型層が得られるようになり、ｐ－ｎ接合を利用した発光素子も作製されるようになってきた。

【０００３】

この半導体装置に用いられる電極としては、種々の金属膜を利用したものが検討されている。例えば、オーミック性が要求されるような半導体装置においては、ｎ型電極としてはＡｌが一般的に用いられており、Ｃｒ、Ｔｉ、Ｉｎなども用いられている。一方、ｐ型電極としてはＡｕが一般的に用いられており、Ｎｉ、Ｐｔ、Ａｇなども検討されている。

【０００４】

【発明が解決しようとする課題】

しかしながら、上記したような金属電極を用いた場合には、窒化物系ＩＩＩ－Ｖ族化合物半導体層との密着性が悪く、物理的強度が弱いという問題を有していた。このため、金属膜を真空蒸着法などにより取り付けた後、素子化プロセスの途中で金属膜の剥がれが生じるなど、半導体装置の信頼性に問題が生じていた。例えば、半導体装置から電流を取り出すための金線を金属電極上に接続するワイヤーボンディングの工程では、全体の数％～十数％の素子において電極の剥がれが生じて動作不能になってしまうなど、歩留り低下の大きな原因になっていた。

【０００５】

本発明は、上記従来の問題を解決するもので、窒化物系ＩＩＩ－Ｖ族化合物半導体層に対して密着性が良く、物理的強度が強い電極層を得ることができて歩留りを向上できる窒化物系ＩＩＩ－Ｖ族化合物半導体装置およびその製造方法を提供することを目的とする。

【０００６】

【課題を解決するための手段】

本発明の窒化物系ＩＩＩ－Ｖ族化合物半導体装置は、基板の上に形成された発光層と、前記発光層の上に形成された窒化物系ＩＩＩ－Ｖ族化合物半導体層と、前記窒化物系ＩＩＩ－Ｖ族化合物半導体層に接して設けられた、多結晶ＧａＮまたは非単結晶ＧａＮからなる電極層とを備え、光が取り出される前記電極層には金属電極が形成されておらず、前記基板と反対側の方向に、前記発光層より発せられた光を前記電極層を介して取り出すことを特徴とする。このように構成することにより上記目的が達成される。

【０００７】

前記電極層は、正孔濃度または電子濃度が5×10^{19}／cm^3以上とすることができる。

【０００８】

前記窒化物系ＩＩＩ－Ｖ族化合物半導体層は、ＩＩＩ族元素として少なくともＧａを含み、Ｖ族元素としてＮを含む層が２層以上積層された積層構造からなり、該積層構造内で波長４００ｎｍ～５００ｎｍの青色発光が生じてもよい。

【０００９】

前記電極層は、前記発光層から生じる光の波長領域に対して透過率８０％以上であるの

が望ましい。

【００１１】

前記電極層は、有機金属化学気相成長法により基板温度３５０℃～６００℃でＧａＮを成長させることにより形成することができる。また、電極層は、エレクトロンサイクロトロン共鳴を利用した有機金属化学気相成長法により基板温度１５０℃～４５０℃でＧａＮを成長させることにより形成することができる。

【００１２】

以下、本発明の作用について説明する。

【００１３】

本発明においては、窒化物系ＩＩＩ－Ｖ族化合物半導体層に接して、電極層として多結晶ＧａＮ層または非単結晶ＧａＮを設けている。この電極層は、窒化物系ＩＩＩ－Ｖ族化合物半導体層との密着性が良好であり、物理的強度も強い。また、この窒化物系ＩＩＩ－Ｖ族化合物半導体層との良好なオーミック接触を得ることもできる。

【００１４】

このような電極層を構成するＧａＮは単結晶ではないので、キャリア濃度を高くすることができ、また、電気的な抵抗率も低い。このため、電極として機能するのに十分な電流の広がりを確保することが可能となる。例えば多結晶ＧａＮで、正孔濃度または電子濃度が5×10^{19}／cm^3以上とすることが可能となる。

【００１５】

また、窒化物系ＩＩＩ－Ｖ族化合物半導体層は、ＩＩＩ族元素として少なくともＧａを含み、Ｖ族元素としてＮを含む層を２層以上積層して青色発光素子としてもよい。この場合、電極層の厚みを調整したり、電極層に含まれる不純物を選択するなどのことにより、発光層から生じる光の波長領域、例えば４００ｎｍ～５００ｎｍに対して透過率を８０％以上にすることができる。その結果、上記基板と反対側の方向に、上記発光層より発せられた光を上記電極層を介して取り出すことができる。

【００１６】

さらに、ＧａＮからなる電極層を成膜する際には、有機金属化学気相成長（ＭＯＣＶＤ）装置など、窒化物系ＩＩＩ－Ｖ族化合物半導体層を成膜する際に一般的に用いられる成膜装置を用いて、窒化物系ＩＩＩ－Ｖ族化合物半導体層よりも低温で容易に成膜することが可能となる。例えば、ＭＯＣＶＤ法により電極層を形成する場合には、基板温度が１５０℃～６００℃程度に低くして成長させると、多結晶ＧａＮ層が得られる。

【００１７】

【発明の実施の形態】

以下、本発明の実施の形態について説明する。

【００１８】

（実施形態１）

本実施形態１では、窒化物系ＩＩＩ－Ｖ族化合物半導体装置として発光素子を作製した場合であり、窒化物系ＩＩＩ－Ｖ化合物半導体層に接して形成される電極層として多結晶ＧａＮ層を用いている。

【００１９】

図１は本発明の実施形態１における窒化物系ＩＩＩ－Ｖ族化合物半導体素子の積層構造を示す断面図である。

【００２０】

図１において、サファイア基板１１のＣ面上に膜厚２０ｎｍのＧａＮバッファ層１２が設けられており、このＧａＮバッファ層１２上には、膜厚３０００ｎｍ（３μｍ）のｎ型ＧａＮ層１３、膜厚１５０ｎｍのｎ型$Al_{0.15}Ga_{0.85}N$層１４、膜厚５０ｎｍの$In_{0.06}Ga_{0.94}N$：Ｚｎ層１５、膜厚１５０ｎｍのｐ型$Al_{0.15}Ga_{0.85}N$層１６さらに膜厚３００ｎｍのｐ型ＧａＮ層１７がこの順に積層されて設けられている。このｐ型ＧａＮ層１７上には、ｐ層用電極として膜厚３００ｎｍのｐ型ＧａＮ電極層１８が設けられている。また、ｎ型ＧａＮ層１３からｐ型ＧａＮ層１７まではｎ型ＧａＮ層１３が露出するように

その一部が除去され、露出部上には、ｎ層用電極として膜厚２００ｎｍのｎ型ＧａＮ電極層１９が設けられている。これにより、本実施形態１の窒化物系ＩＩＩ－Ｖ族化合物半導体素子としての発光ダイオードが構成される。

【００２１】

この発光ダイオードは以下のようにして作製することができる。

【００２２】

まず、サファイア基板１１のＣ面上に、ＭＯＣＶＤ装置を用いて基板温度６００℃でＧａＮバッファ層１２を膜厚２０ｎｍに成長させる。その上に、基板温度１０５０℃でＳｉを不純物としてドーピングした電子濃度$2\times10^{18}cm^{-3}$のｎ型ＧａＮ層１３を膜厚３０００ｎｍ（３μｍ）に成長させ、続いて、Ｓｉを不純物としてドーピングした電子濃度$2\times10^{18}cm^{-3}$のｎ型$Al_{0.15}Ga_{0.85}N$層１４を膜厚１５０ｎｍに成長させる。その上に、基板温度８００℃でＺｎを不純物としてドーピングした$In_{0.06}Ga_{0.94}N$：Ｚｎ層１５を膜厚５０ｎｍに成長させる。この$In_{0.06}Ga_{0.94}N$：Ｚｎ層１５が発光ダイオードの活性発光層となるが、ドーピングしたＺｎが深いアクセプター準位を形成して、その準位が発光中心となる。この活性発光層からの室温での発光ピーク波長は約４５０ｎｍである。その上に、基板温度を再び１０５０℃にしてＭｇを不純物としてドーピングした正孔濃度$1\times10^{18}cm^{-3}$のｐ型$Al_{0.15}Ga_{0.85}N$層１６を膜厚１５０ｎｍに成長させ、続いて、Ｍｇを不純物としてドーピングした正孔濃度$1\times10^{18}cm^{-3}$のｐ型ＧａＮ層１７を膜厚３００ｎｍに成長させる。以上により窒化物系ＩＩＩ－Ｖ族化合物半導体からなるダブルヘテロ（ＤＨ）構造を有する積層構造が得られた。

【００２３】

次に、このｐ型ＧａＮ層１７上に、ＭＯＣＶＤ装置によりｐ層用電極１８となるｐ型ＧａＮ層を成長させる。このｐ型ＧａＮ層の成膜工程においては、基板温度を低温にして成長させることが大きな特徴である。例えば、ＭＯＣＶＤ法の場合、通常、発光ダイオードのＤＨ構造を構成するＧａＮ層は１０５０℃程度の基板温度で成長させるが、ここでは、電極層としてのＧａＮ層は３５０℃～６００℃程度の低い基板温度で成長させる。本実施形態１では、基板温度を５００℃とし、Ｍｇを不純物としてドーピングした正孔濃度$1\times10^{20}cm^{-3}$、抵抗率$8\times10^{-3}\Omega cm$のｐ型ＧａＮ層を膜厚３００ｎｍに成長させた。このようにして得られたｐ型ＧａＮ層をＲＨＥＥＤ（Reflection High Energy Electron Diffraction：反射高エネルギー電子線回折）により評価したところ、多結晶の構造であることが判った。また、このｐ型ＧａＮ層単独での４００ｎｍ～５００ｎｍの波長領域の光に対する透過率は、８０％以上の値であった。

【００２４】

その後、図２（ａ）～図２（ｇ）に示す製造工程を経て、ｎ層用電極１９となるｎ型ＧａＮ層を作製する。なお、図２（ａ）～（ｇ）においては、上記ＧａＮバッファ層１２～ｐ型ＧａＮ層１７までを半導体積層構造２０として示してある。この半導体積層構造２０は、ＤＨ構造を含むｐｎ接合を有する窒化物系ＩＩＩ－Ｖ族化合物半導体積層構造である。

【００２５】

まず、図２（ａ）に示すように、基板１１上に半導体積層構造２０およびｐ層用電極１８となるｐ型ＧａＮ層２１が形成された基板部に対して、図２（ｂ）のようにｐ型ＧａＮ層２１上にSiO_2層２２を所定のパターンに形成する。次に、図２（ｃ）に示すように、SiO_2層２２をマスクとして、半導体積層構造２０の一部をｎ型ＧａＮ層１３が露出するようにエッチングする。続いて、図２（ｄ）に示すようにSiO_2層２２を剥離し、図２（ｅ）に示すようにｎ層電極形成用マスクであるSiO_2層２３を所定のパターンに形成する。その後、ＭＯＣＶＤ装置に基板を導入し、図２（ｆ）に示すようにｎ層用電極層１９となるｎ型ＧａＮ層２４を成長させる。このｎ型ＧａＮ層２４の成膜工程においては、上記したｐ層用電極層１８となるｐ型ＧａＮ層２１と同様に、基板温度を低温にして成長させることが大きな特徴であり、例えば、ＭＯＣＶＤ法の場合、３５０℃～６００℃程度の基板温度で成長させる。本実施形態１では、基板温度を５００℃とし、不純物としてＳｉをドーピングして電子濃度$2\times10^{21}cm^{-3}$、抵抗率$2\times10^{-4}\Omega cm$のｎ型ＧａＮ

層２４を膜厚２００ｎｍに成長させた。このようにして得られたｎ型ＧａＮ層２４をＲＨＥＥＤにより評価したところ、多結晶の構造であることが判った。また、このｎ型ＧａＮ層２４単独での４００ｎｍ～５００ｎｍの波長領域の光に対する透過率は、８５％以上の値であった。さらに、図２（ｇ）に示すようにSiO_2層２３を剥すことにより、ｐ層用電極層１８およびｎ層用電極層１９が得られた。

【００２６】

このようにして得られたウェハーをダイシングによりチップにカットすることにより図１に示すような本実施形態１の発光素子としての発光ダイオードとすることができた。

【００２７】

このチップをステムにマウントし、ｐ層用電極層１８およびｎ層用電極層１９からワイヤーボンディングによりステム上に電極を引き出して特性評価を行った。

【００２８】

その典型的な特性としては、電流２０ｍＡ時の動作電圧が３．４Ｖであり、発光波長４５０ｎｍ、光度１０００ｍｃｄの青色発光が得られた。また、ステムにマウントした後に電極剥がれなどが生じた不良素子は殆ど存在せず、歩留りはほぼ１００％であった。

【００２９】

ここで、以上の本実施形態１と比較するために、以下に比較例を示している。

【００３０】

この比較例では、図３に示すような金属電極３１，３２を有する発光素子としての発光ダイオードを作製した。

【００３１】

まず、サファイア基板１１のＣ面上に、上記実施形態１と同様にして窒化物系ＩＩＩ－Ｖ族化合物半導体からなるＤＨ構造を有する積層構造を作製する。

【００３２】

次に、ｐ型ＧａＮ層１７上に、真空蒸着法によりｐ層用電極３１となるＡｕ層を形成する。

【００３３】

続いて、上記実施形態１と同様にして、ｐ型ＧａＮ層１７上にSiO_2層を所定のパターンに形成し、これをマスクとしてｐ型ＧａＮ層１７からｎ型ＧａＮ層１３の途中までをｎ型ＧａＮ層１３が露出するようにエッチングしてSiO_2層を剥離する。その後、ｎ層用電極層形成用マスクであるフォトレジストを塗布し所定のパターンを形成し、真空蒸着法によりｎ層用電極層３２となるＡｌ層を形成し、フォトレジストを剥離する。また、同様にして、ｐ層用電極層形成用マスクであるフォトレジストを塗布し所定のパターンを形成し、真空蒸着法によりｐ層用電極層３１となるＡｕ層を形成し、フォトレジストを剥離する。以上によりｐ層用電極層３１およびｎ層用電極層３２が得られる。

【００３４】

このようにして得られたウェハーをダイシングによりチップにカットして図３に示すような発光ダイオードとした。

【００３５】

このチップをステムにマウントし、ｐ層用電極層３１およびｎ層用電極層３２からワイヤーボンディングによりステム上に電極を引き出して特性評価を行った。

【００３６】

その典型的な特性としては、電流２０ｍＡ時の動作電圧が３．８Ｖであり、発光波長４５０ｎｍ、光度５００ｍｃｄの青色発光が得られた。また、ステムにマウントした後の電極剥がれなどにより動作不能が生じた素子は、全体の約１０％存在した。

【００３７】

したがって、上記実施形態１および比較例の実験結果から、以下のことが判る。即ち、ｐ層用電極層１８およびｎ層用電極層１９として多結晶ＧａＮ電極層を用いた上記実施形態１では、Ａｕ層やＡｌ層からなる金属電極を用いた比較例に比べて半導体装置の歩留りおよびその信頼性を大幅に改善することができた。これは、多結晶ＧａＮ電極層では、金属

電極に比べて窒化物系ＩＩＩ－Ｖ族化合物半導体層との密着性および物理的強度が良好なためと考えられる。また、多結晶ＧａＮ電極層を用いた上記実施形態１では金属電極を用いた上記比較例に比べて動作電圧を低くすることができた。これは、多結晶ＧａＮ電極層では、金属電極に比べて窒化物系ＩＩＩ－Ｖ族化合物半導体層に対するオーミック性が良好なためと考えられる。さらに、多結晶ＧａＮ電極層を用いた上記実施形態１では、金属電極を用いた上記比較例に比べて強い光度が得られた。これは、上部電極直下の発光層部分から生じた発光が、多結晶ＧａＮ電極を透過するので上部に光を取り出せるが、金属電極では反射されるので上部への光の取り出し効率が悪いためと考えられる。また、多結晶ＧａＮ電極の作製は、素子構造を構成する窒化物系ＩＩＩ－Ｖ族化合物半導体層と同じ成膜装置により行うことができるので、製造工程を簡略化することもできる。

【００３８】

（実施形態２）

本実施形態２では、窒化物系ＩＩＩ－Ｖ族化合物半導体装置として上記実施形態１の発光素子とは別構造の発光素子を作製した場合であり、窒化物系ＩＩＩ－Ｖ族化合物半導体層に接して形成される電極層として多結晶ＧａＮ層を用いている。

【００３９】

図４は本発明の実施形態２における窒化物系ＩＩＩ－Ｖ族化合物半導体素子の積層構造を示す断面図である。

【００４０】

図４において、（０００１）Ｓｉ面のｎ型６Ｈ－ＳｉＣ基板４１上に膜厚３０ｎｍのＡｌＮバッファ層４２が設けられている。このＡｌＮバッファ層４２上には、上記実施形態１と同様なｎ型ＧａＮ層１３、ｎ型$Al_{0.15}Ga_{0.85}N$層１４、$In_{0.06}Ga_{0.94}N$：Ｚｎ層１５、ｐ型$Al_{0.15}Ga_{0.85}N$層１６、ｐ型ＧａＮ層１７がこの順に積層されて設けられている。このｐ型ＧａＮ層１７上には、ｐ層用電極１８となるｐ型ＧａＮ電極層が設けられ、ｎ型６Ｈ－ＳｉＣ基板４１の裏面側にはｎ層用電極としてＮｉ電極４３が部分的に設けられている。これにより、本実施形態２の窒化物系ＩＩＩ－Ｖ族化合物半導体素子としての発光ダイオードが構成される。

【００４１】

この発光ダイオードは、以下のようにして作製することができる。

【００４２】

まず、ｎ型６Ｈ－ＳｉＣ基板４１をＭＯＣＶＤ装置に導入し、基板温度１０５０℃でＡｌＮバッファ層４２を膜厚３０ｎｍに成長させる。その上に、上記実施形態１と同様にして、ｎ型ＧａＮ層１３、ｎ型$Al_{0.15}Ga_{0.85}N$層１４、$In_{0.06}Ga_{0.94}N$：Ｚｎ層１５、ｐ型$Al_{0.15}Ga_{0.85}N$層１６、ｐ型ＧａＮ層１７を順次成長させて、窒化物系ＩＩＩ－Ｖ族化合物半導体からなるＤＨ構造を有する積層構造を作製する。

【００４３】

次に、このｐ型ＧａＮ層１７上に、ＭＢＥ装置によりｐ層用電極１８となるｐ型ＧａＮ層を成長させる。このＭＢＥ装置は、N_2ガスをＲＦにより励起して窒素原料とするものである。このｐ型ＧａＮ層の成膜工程においては、上記実施形態１と同様に、基板温度を低温にして成長させることが大きな特徴である。例えば、ＭＢＥ法の場合、発光ダイオードのＤＨ構造を構成するＧａＮ層を高品質で成長させるためには、通常、６００℃～８００℃程度の基板温度で成長させるが、ここでは、電極層としてのＧａＮ層は１５０℃～４００℃程度の低い基板温度で成長させる。このように低温で成長させると、結晶性が悪くなって多結晶の構造が得られる。本実施形態２では、基板温度を３５０℃とし、不純物としてＭｇをドーピングして正孔濃度$3\times10^{20}cm^{-3}$、抵抗率$5\times10^{-3}\Omega cm$のｐ型ＧａＮ層を膜厚３００ｎｍに成長させた。このようにして得られたｐ型ＧａＮ層をＲＨＥＥＤにより評価したところ、多結晶の構造であることが判った。また、このｐ型ＧａＮ層単独での４００ｎｍ～５００ｎｍの波長領域の光に対する透過率は、８０％以上の値であった。

【００４４】

その後、ｎ型６Ｈ－ＳｉＣ基板４１の裏面側に真空蒸着法によりｎ層用電極層としてＮｉ電極層４３を部分的に形成した。

【００４５】

このようにして得られたウェハーをダイシングによりチップにカットして図４に示すような発光ダイオードとした。

【００４６】

このチップをステムにマウントし、ｎ層用電極層４３からは直接、また、ｐ層用電極１８からはワイヤーボンディングによりステム上に電極を引き出して特性評価を行った。

【００４７】

その典型的な特性としては、電流２０ｍＡ時の動作電圧が３．３Ｖであり、発光波長４５０ｎｍ、光度９００ｍｃｄの青色発光が得られた。また、ステムにマウントした後に電極剥がれなどが生じた不良素子は殆ど存在せず、歩留りはほぼ１００％であった。

【００４８】

（実施形態３）

本実施形態３では、窒化物系ＩＩＩ－Ｖ族化合物半導体装置として上記実施形態２の発光素子とは積層構造が逆構造の発光素子を作製した場合であり、窒化物系ＩＩＩ－Ｖ族化合物半導体層に接して形成される電極層として多結晶ＧａＮ層を用いている。

【００４９】

図５は本発明の実施形態３における窒化物系ＩＩＩ－Ｖ族化合物半導体素子の積層構造を示す断面図である。

【００５０】

図５において、（０００１）Ｓｉ面のｐ型６Ｈ－ＳｉＣ基板５１上に上記実施形態２と同様なＡｌＮバッファ層４２が設けられている。このバッファ層４２上には、上記実施形態２と同様な窒化物系ＩＩＩ－Ｖ族化合物半導体層が上記実施形態２と逆の積層順序、即ち、ｐ型ＧａＮ層１７、ｐ型$Al_{0.15}Ga_{0.85}N$層１６、$In_{0.06}Ga_{0.94}N$：Ｚｎ層１５、ｎ型$Al_{0.15}Ga_{0.85}N$層１４、ｎ型ＧａＮ層１３の順に積層されて設けられている。このｎ型ＧａＮ層１３上には、ｎ層用電極層１９として膜厚３００ｎｍのｎ型ＧａＮ電極層が設けられ、ｐ型６Ｈ－ＳｉＣ基板５１の裏面側にはｐ層用電極層としてＴｉ／Ａｌ電極層５２が部分的に設けられている。これにより、本実施形態３の窒化物系ＩＩＩ－Ｖ族化合物半導体素子としての発光ダイオードが構成される。

【００５１】

この発光ダイオードは、以下のようにして作製することができる。

【００５２】

まず、ｎ型６Ｈ－ＳｉＣ基板５１をＭＯＣＶＤ装置に導入し、上記実施形態２と同様にしてＡｌＮバッファ層４２を成長させる。その上に、実施形態２とは逆の積層順に、ｐ型ＧａＮ層１７、ｐ型$Al_{0.15}Ga_{0.85}N$層１６、$In_{0.06}Ga_{0.94}N$：Ｚｎ層１５、ｎ型$Al_{0.15}Ga_{0.85}N$層１４さらにｎ型ＧａＮ層１３を順次成長させて、窒化物系ＩＩＩ－Ｖ族化合物半導体からなるＤＨ構造を有する積層構造を作製する。

【００５３】

次に、ｎ型ＧａＮ層１３上に、ＥＣＲ－ＭＯＣＶＤ装置によりｎ層用電極層１９となるｎ型ＧａＮ層を成長させる。このＥＣＲ－ＭＯＣＶＤ装置は、N_2ガスをＥＣＲプラズマ励起して得られる活性窒素を窒素原料とするものである。このｐ型ＧａＮ層の成膜工程においては、上記実施形態１と同様に、基板温度を低温にして成長させることが大きな特徴である。例えば、ＥＣＲ－ＭＯＣＶＤ法の場合、電極層としてのＧａＮ層は１５０℃～４５０℃程度の低い基板温度で成長させる。本実施形態３では、基板温度を３７０℃とし、酸素を不純物としてドーピングして正孔濃度$1\times10^{21}cm^{-3}$、抵抗率$4\times10^{-4}\Omega cm$のｎ型ＧａＮ層を膜厚３００ｎｍに成長させた。このようにして得られたｎ型ＧａＮ層をＲＨＥＥＤにより評価したところ、多結晶の構造であることが判った。また、このｎ型ＧａＮ層単独での４００ｎｍ～５００ｎｍの波長領域の光に対する透過率は、８０％以上の値であった。

【００５４】
その後、ｎ型６Ｈ－ＳｉＣ基板５１の裏面側に真空蒸着法によりｎ層用電極層としてＴｉ／Ａｌ電極層５２を部分的に形成した。
【００５５】
このようにして得られたウェハーをダイシングによりチップにカットして図５に示すような発光ダイオードとした。
【００５６】
このチップをステムにマウントし、ｐ層用電極層５２からは直接、また、ｎ層用電極層１９からはワイヤーボンディングによりステム上に電極を引き出して特性評価を行った。なお、本実施形態３では、ワイヤーボンディングする部分には、ワイヤーボンディングの際の衝撃を緩和するために、パッドとしてＡｌを蒸着した。
【００５７】
その典型的な特性としては、電流２０ｍＡ時の動作電圧が３．４Ｖであり、発光波長４５０ｎｍ、光度８００ｍｃｄの青色発光が得られた。また、ステムにマウントした後に電極剥がれなどが生じた不良素子は殆ど存在せず、歩留りはほぼ１００％であった。
【００５８】
したがって、以上の実施形態１～３を含む本発明の窒化物系ＩＩＩ－Ｖ族化合物半導体装置においては、窒化物系ＩＩＩ－Ｖ族化合物半導体層に接して形成される電極層として多結晶ＧａＮ層を用いている。
【００５９】
このように、多結晶ＧａＮ電極層を用いた場合、多結晶ＧａＮ電極層は従来の金属電極層に比べて窒化物系ＩＩＩ－Ｖ族化合物半導体層との密着性が良好であり、物理的強度も強いために、半導体装置の製造歩留りを向上させると共にその信頼性を向上させることができる。また、この多結晶ＧａＮ電極層は透明性が高いので、積層構造内部からの発光波長に対する透過率を高くでき、従来の金属電極では電極により反射されて外部に取り出すことができなかったような発光を外部に取り出すことができる。積層構造内部からの発光に対する透過率は少なくとも７０％以上であるのが好ましく、さらに好ましくは８０％である。この場合、電極層の厚みを調整したり、電極層に含まれる不純物を選択することにより、４００ｎｍ～５００ｎｍの発光波長領域に対して透過率を８０％以上として、青色発光素子にも対応することができる。
【００６０】
ここで、多結晶のＧａＮ層を用いる理由としては、以下のことが挙げられる。近年の結晶成長技術の進歩により、結晶性の優れたＧａＮ膜が得られるようになり、また、ドーピング技術の向上によりｎ型およびｐ型の伝導度制御も可能になってきている。しかし、単結晶ＧａＮ層は抵抗率が比較的高く、これを電極層として用いた場合には、半導体層に電流が十分広がらない。電極層の抵抗率を低くするためには不純物をドーピングすることも考えられるが、現在までのところ、単結晶性を維持し、しかも高いキャリア濃度を有するＧａＮ層を得ることはできていない。例えばｎ型層では1×10^{19}ｃｍ$^{-3}$程度の電子濃度、ｐ型層では1×10^{18}ｃｍ$^{-3}$程度の正孔濃度を有する単結晶ＧａＮ層しか得られていない。半導体層への電流の広がりを十分にするためには、電極層の抵抗率は1×10^{-2}Ωｃｍ以下であるのが好ましい。したがって、単結晶ＧａＮ層を電極として発光素子を作製した場合には、発光領域が狭くなり、強い発光が得られないことになる。
【００６１】
一方、多結晶ＧａＮ層は抵抗率が低く、また、正孔濃度または電子濃度を5×10^{19}／ｃｍ^{3}以上と高くすることができる。多結晶ＧａＮ層の抵抗率は1×10^{-2}Ωｃｍ以下にすることもでき、現在のところ1×10^{-5}Ωｃｍまでの低抵抗な膜が得られており、電極層として機能するのに十分な電流の広がりを確保することができる。したがって、多結晶ＧａＮ電極層を発光素子に用いることにより、発光領域を広くすることができ、強い発光を得ることができる。しかも、従来の金属電極に比べて、素子構造を構成する窒化物系ＩＩＩ－Ｖ族化合物半導体層とのオーミック接触が良好であるので、動作電圧を小さくするこ

ともできる。

【００６２】

この多結晶ＧａＮ電極層は、例えば真空蒸着法、スパッタリング法、化学的気相成長法、有機金属化学気相成長（ＭＯＣＶＤ）法、エレクトロンサイクロトロン共鳴（ＥＣＲ）を利用したＭＯＣＶＤ法、分子線エピタキシー（ＭＢＥ）法など、窒化物系ＩＩＩ－Ｖ族化合物半導体層を成膜する際に、一般的に用いられる成膜方法を用いることができる。このため、素子構造を構成する半導体層と同じ成膜装置で電極層を成膜することができ、素子構造と電極層とで異なる成膜装置を用いていた従来の方法に比べて工程を簡略化することができる。多結晶ＧａＮ層を成膜する場合には、窒化物系ＩＩＩ－Ｖ族化合物半導体層よりも低温で成膜し、例えば、ＭＯＣＶＤ法では基板温度３５０℃～６００℃程度に低くして成長させると、多結晶ＧａＮ層が得られる。また、多結晶ＧａＮ層に不純物をドーピングして、キャリア濃度を高くすることもできる。例えば、ｎ型ＧａＮ層を得る場合には、シリコン、ゲルマニウム、錫、チタンなどのＩＶ族元素、或は酸素、硫黄、セレンなどのＶＩ族元素を用いることができる。また、ｐ型ＧａＮ層を得る場合には、マグネシウム、ベリリウムなどのＩＩ族元素を用いることができる。

【００６３】

上記窒化物系ＩＩＩ－Ｖ族化合物半導体層は、発光ダイオード、レーザダイオードなどの発光素子や電界効果トランジスタなどの素子構造を構成する１層以上の層として用いることができる。発光素子の場合にはダブルヘテロ（ＤＨ）構造などのｐｎ接合により発光領域を形成する。ＩＩＩ族元素として少なくともＧａを含み、Ｖ族元素としてＮを含む材料、例えばＡｌＧａＮ、ＩｎＧａＮ、ＡｌＧａＩｎＮなどを用いると、４００ｎｍ～５００ｎｍの青色発光素子を作製することができる。また、半導体層の混晶比も適宜変更することができる。

【００６４】

なお、上記実施形態１～３では、窒化物系ＩＩＩ－Ｖ族化合物半導体層に接して多結晶ＧａＮ電極層を形成したが、非単結晶ＧａＮ電極層を形成しても良い。この場合、単結晶構造を崩して非単結晶ＧａＮとすることにより高い電子濃度または低い抵抗率にすることができ、ここで言う非単結晶ＧａＮとは、多結晶ＧａＮの他に単結晶ＧａＮを除いた非晶質ＧａＮや微結晶ＧａＮをも含むものである。

【００６５】

【発明の効果】

以上のように本発明によれば、窒化物系ＩＩＩ－Ｖ族化合物半導体層に接する電極として多結晶ＧａＮ電極層を形成しているため、半導体層との密着性および物理的強度を良好なものにすることができる。したがって、従来のように製造プロセスの途中に電極剥がれなどが生じるようなことはなく、半導体装置の歩留りおよび装置の信頼性を良好なものにすることができる。

【００６６】

また、多結晶ＧａＮ電極層は窒化物系ＩＩＩ－Ｖ族化合物半導体層に対するオーミック性が良好であるため、装置の動作電圧も低くすることができる。

【００６７】

さらに、多結晶ＧａＮ電極層は、積層構造から発生する光に対する透過率が高いため、発光の外部への取り出し効率を向上させることができる。

【００６８】

また、多結晶ＧａＮ電極層の作製は、素子構造を構成する窒化物系ＩＩＩ－Ｖ族化合物半導体層と同じ成膜装置により行うことができるため、連続的に成膜することができ、製造工程を簡略化することができる。

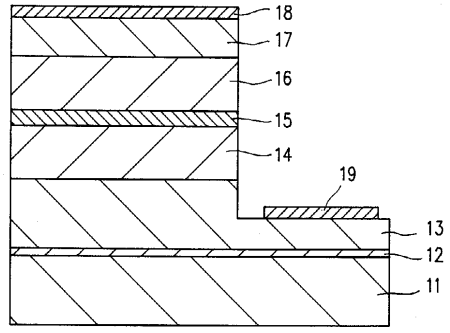
【図面の簡単な説明】

【図１】本発明の実施形態１における窒化物系ＩＩＩ－Ｖ族化合物半導体素子の積層構造を示す断面図である。

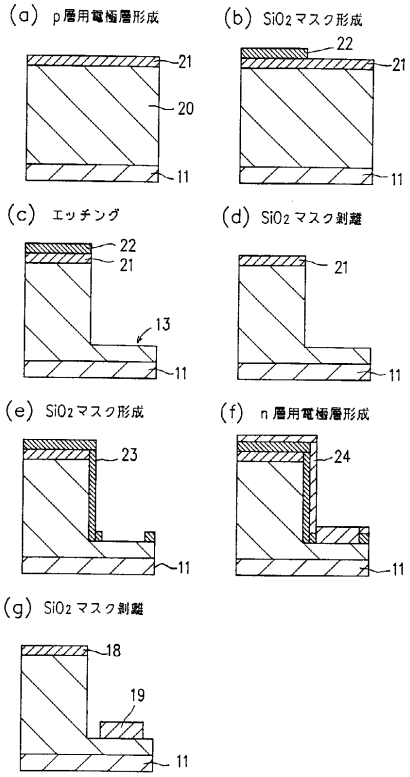
【図２】図１の窒化物系ＩＩＩ－Ｖ族化合物半導体素子の各製造工程を示す断面図である

。
【図３】比較例の窒化物系ＩＩＩ－Ｖ族化合物半導体素子の積層構造を示す断面図である。
【図４】本発明の実施形態２における窒化物系ＩＩＩ－Ｖ族化合物半導体素子の積層構造を示す断面図である。
【図５】本発明の実施形態３における窒化物系ＩＩＩ－Ｖ族化合物半導体素子の積層構造を示す断面図である。
【符号の説明】
１１　サファイア基板
１２　ＧａＮバッファ層
１３　ｎ型ＧａＮ層
１４　ｎ型ＡｌＧａＮ層
１５　ＩｎＧａＮ：Ｚｎ層
１６　ｐ型ＡｌＧａＮ層
１７　ｐ型ＧａＮ層
１８　ｐ層用電極層
１９　ｎ層用電極層
２０　半導体積層構造
２１　ｐ型ＧａＮ層
２２，２３　SiO_2層
２４　ｎ型ＧａＮ層
３１　Ａｕ電極層
３２　Ａｌ電極層
４１　ｎ型６Ｈ－ＳｉＣ基板
４２　ＡｌＮバッファ層
４３　Ｎｉ電極層
５１　ｐ型６Ｈ－ＳｉＣ基板
５２　Ｔｉ／Ａｌ電極層

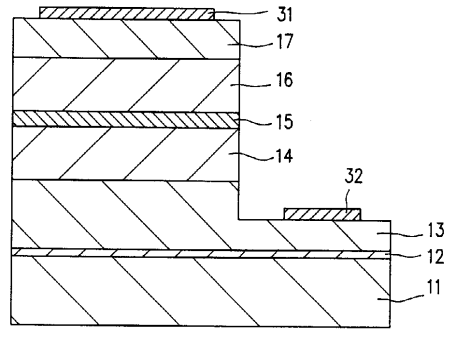
【図１】


18
17
16
15
14
19
13
12
11

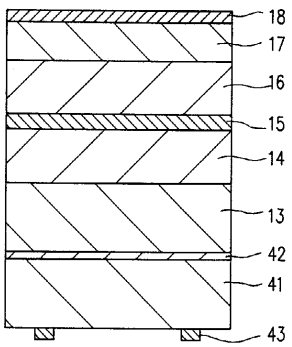
【図２】


(a) p層用電極層形成
21
20
11
(b) SiO2マスク形成
22
21
11
(c) エッチング
22
21
13
11
(d) SiO2マスク剥離
21
11
(e) SiO2マスク形成
23
11
(f) n層用電極層形成
24
11
(g) SiO2マスク剥離
18
19
11

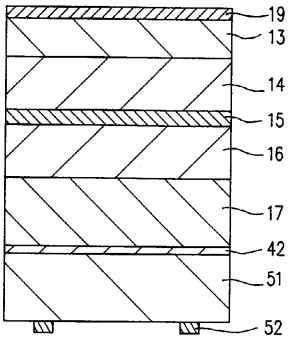
【図３】


31
17
16
15
14
32
13
12
11

【図４】


18
17
16
15
14
13
42
41
43

【図５】


19
13
14
15
16
17
42
51
52

フロントページの続き

(56)参考文献 特開昭６３－１８８９７７（ＪＰ，Ａ）
特開平５－３１５６４７（ＪＰ，Ａ）
特開昭６１－１７９５２７（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H01S 5/00- 5/50
H01L 33/00
H01L 21/205
H01L 21/31
H01L 21/365
H01L 21/469
H01L 21/86