



(12) 发明专利申请

(10) 申请公布号 CN 103414441 A

(43) 申请公布日 2013. 11. 27

(21) 申请号 201310367077. 8

(22) 申请日 2013. 08. 21

(71) 申请人 中国电子科技集团公司第二十四研究所

地址 400060 重庆市南岸区南坪花园路 14 号 24 所

(72) 发明人 张正平 王永禄 陈光炳 陈良 刘明

(51) Int. Cl.

H03F 3/45 (2006. 01)

H03F 1/34 (2006. 01)

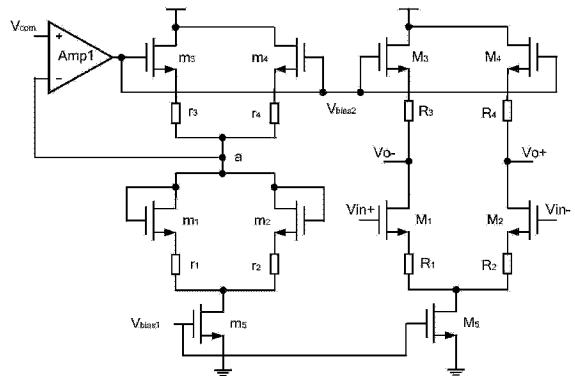
权利要求书1页 说明书3页 附图2页

(54) 发明名称

输出共模电压稳定的开环放大器

(57) 摘要

本发明涉及一种输出共模电压稳定的开环放大器,它包括一个主放大器单元和一个辅助放大器单元。与常规的输出共模电压稳定的负反馈放大器相比,本发明电路的主放大器在开环结构下差分输出共模电压稳定;主放大器差分输出端未采用共模反馈电路,减小了输出负载,提高了放大器的工作转换速度,在主放大器的动态指标 SFDR 超过 70dB 的情况下,模拟输入信号频率可以超过 1GHz。本发明电路应用于动态性能要求较高的低压 CMOS 工艺电路中的超高速采样/保持电路领域。



1. 一种输出共模电压稳定的开环放大器,其特征在于包括:

一个主放大器单元,包括:

NMOS 晶体管 $M_1 \sim M_5$ 和电阻 $R_1 \sim R_4$, 其中, M_1 的栅极接主放大器单元的正输入端 V_{in+} , M_1 的漏极与 R_3 的一端相接, 并一起连接到负输出端 V_{o-} , M_1 的源极与 R_1 的一端相接, M_2 的栅极接主放大器单元的负输入端 V_{in-} , M_2 的漏极与 R_4 的一端相接, 并一起连接到正输出端 V_{o+} , M_2 的源极与 R_2 的一端相接, M_3 的栅极接偏置电压 V_{bias2} , M_3 的漏极接电源 V_{cc} , M_3 的源极与 R_3 的另一端相接, M_4 的栅极接偏置电压 V_{bias2} , M_4 的漏极接电源 V_{cc} , M_4 的源极与 R_4 的另一端相接, M_5 的栅极接偏置电压 V_{bias1} , M_5 的漏极与 R_1 和 R_2 的另一端连接在一起, M_5 的源极接地;

一个辅助放大器单元,包括:

NMOS 晶体管 $m_1 \sim m_5$ 、电阻 $r_1 \sim r_4$ 和运算放大器 Amp_1 , 其中, m_1 的栅极、漏极接在一起, 并与 m_2 的栅极、 m_2 的漏极、 r_3 的一端、 r_4 的一端、 Amp_1 的负输入端相接, m_1 的源极与 r_1 的一端相接, m_2 的源极与 r_2 的一端相接, m_3 的栅极接偏置电压 V_{bias2} , m_3 的漏极接电源 V_{cc} , m_3 的源极与 r_3 的另一端相接, m_4 的栅极接偏置电压 V_{bias2} , m_4 的漏极接电源 V_{cc} , m_4 的源极与 r_4 的另一端相接, m_5 的栅极接偏置电压 V_{bias1} , m_5 的漏极与电阻 r_1 、 r_2 的另一端连接在一起, m_5 的源极接地, Amp_1 的正输入端接共模电压 V_{com} , Amp_1 的输出端接偏置电压 V_{bias2} 。

输出共模电压稳定的开环放大器

技术领域

[0001] 本发明涉及一种输出共模电压稳定的开环放大器,特别涉及一种在开环状态下输出共模电压稳定的放大器。它直接应用的领域是集成电路中对动态性能要求较高的低压 CMOS 工艺电路中的超高速采样 / 保持电路领域。

背景技术

[0002] 目前,随着 A/D 转换器采样速率突破 GSPS 数量级,要求前端的采样 / 保持电路的工作频率也随之提升,不仅要求采样速率超过 GSPS,同时要保证动态性能达到 ADC 要求,这就为采样 / 保持电路中放大器提出更高要求。

[0003] 常规的输出共模电压稳定的负反馈放大器如图 1 所示。此负反馈放大器中, NMOS 管 M1、M2、M3、M4、M5 与电阻 R1、R2、R3、R4 一起构成增益为“1”左右的差分放大器,电容 C1、C2 与运算放大器 Amp1 一起构成输出共模反馈控制电路;差分输入信号 V_{in+} 、 V_{in-} 经过增益为“1”差分放大器后得到差分输出信号 V_{o-} 、 V_{o+} ,而 V_{o-} 、 V_{o+} 的共模电压跟随 Amp1 正输入端电压 V_{com} 的变化。常规的输出共模电压稳定的负反馈放大器的输出共模电压稳定,但也存在转换速度不高的问题:由于电容 C1、C2 的存在,加大了差分输出端的负载电容,会影响放大器的转换速度,特别在输入信号频率超过 1GHz 情况下,严重影响了差分输出信号的线性度,它很难应用在转换速度较高的采样 / 保持电路中。

发明内容

[0004] 为克服上述常规输出共模电压稳定的负反馈放大器工作转换速度不高的问题,本发明提出了一种输出共模电压稳定的开环放大器,既能良好地控制放大器的输出共模电压,又不影响放大器的工作转换速度。

[0005] 为实现上述目的,本发明解决上述技术问题所采取的技术方案,它含有:

[0006] 一个主放大器单元,包括:

[0007] NMOS 晶体管 $M_1 \sim M_5$ 和电阻 $R_1 \sim R_4$,其中, M_1 的栅极接主放大器单元的正输入端 V_{in+} , M_1 的漏极与 R_3 的一端相接,并一起连接到负输出端 V_{o-} , M_1 的源极与 R_1 的一端相接, M_2 的栅极接主放大器单元的负输入端 V_{in-} , M_2 的漏极与 R_4 的一端相接,并一起连接到正输出端 V_{o+} , M_2 的源极与 R_2 的一端相接, M_3 的栅极接偏置电压 V_{bias2} , M_3 的漏极接电源 V_{cc} , M_3 的源极与 R_3 的另一端相接, M_4 的栅极接偏置电压 V_{bias2} , M_4 的漏极接电源 V_{cc} , M_4 的源极与 R_4 的另一端相接, M_5 的栅极接偏置电压 V_{bias1} , M_5 的漏极与 R_1 和 R_2 的另一端连接在一起, M_5 的源极接地;

[0008] 一个辅助放大器单元,包括:

[0009] NMOS 晶体管 $m_1 \sim m_5$ 、电阻 $r_1 \sim r_4$ 和运算放大器 Amp_1 ,其中, m_1 的栅极、漏极接在一起,并与 m_2 的栅极、 m_2 的漏极、 r_3 的一端、 r_4 的一端、 Amp_1 的负输入端相接, m_1 的源极与 r_1 的一端相接, m_2 的源极与 r_2 的一端相接, m_3 的栅极接偏置电压 V_{bias2} , m_3 的漏极接电源 V_{cc} , m_3 的源极与 r_3 的另一端相接, m_4 的栅极接偏置电压 V_{bias2} , m_4 的漏极接电源 V_{cc} , m_4 的源极与

r_4 的另一端相接, m_5 的栅极接偏置电压 V_{bias1} , m_5 的漏极与电阻 r_1 、 r_2 的另一端连接在一起, m_5 的源极接地, Amp_1 的正输入端接共模电压 V_{com} , Amp_1 的输出端接偏置电压 V_{bias2} 。

[0010] 有益效果:

[0011] 本发明的一种工作速度较高的输出共模电压稳定的开环放大器, 包括一个主放大器单元和一个辅助放大器单元, 与常规的输出共模电压稳定的负反馈放大器相比, 它具有以下特点:

[0012] 1) 由于在辅助放大器单元中采用了负反馈结构, 且辅助放大器单元与主放大器单元结构相同, 对应管子尺寸镜像, 因此本发明的放大器在开环状态下输出共模电压是稳定的;

[0013] 2) 本发明电路中, 由于主放大器单元的差分输出端不接共模反馈电路, 减少了负载, 提高了主放大器的工作转换速度, 在主放大器的动态指标 SFDR 超过 70dB 的情况下, 模拟输入信号频率可以超过 1GHz。

附图说明

[0014] 图 1 是常规的输出共模电压稳定的负反馈放大器的电路图;

[0015] 图 2 是本发明的工作速度较高的输出共模电压稳定的开环放大器的电路图。

具体实施方式

[0016] 本发明的具体实施方式不仅限于下面的描述, 现结合附图加以进一步说明。

[0017] 本发明具体实施的工作速度较高的输出共模电压稳定的开环放大器的电路图如图 2 所示。它由一个主放大器单元和一个辅助放大器单元组成。

[0018] 主放大器单元包括: NMOS 管 $M_1 \sim M_5$ 和电阻 $R_1 \sim R_4$, 此单元作为主放大器电路, 输入信号经放大后输出。辅助放大器单元包括: NMOS 管 $m_1 \sim m_5$ 、电阻 $r_1 \sim r_4$ 和运算放大器 Amp_1 , 此单元作为辅助放大器电路, 为主放大器单元中的负载管 M_3 和 M_4 的栅极提供偏置电压 V_{bias2} , 此偏置电压由辅助放大器单元与运算放大器 Amp_1 构成的负反馈环路产生, 使 Amp_1 的负输入端电压跟随正输入端电压 V_{com} 变化, 由于辅助放大器单元完全镜像主放大器单元, 辅助放大器单元的 NMOS 管尺寸为对应主放大器单元的 NMOS 管尺寸的 5% ~ 10%, 相应辅助放大器单元的电阻值为对应主放大器单元的电阻值的 20 ~ 10 倍 (假定 NMOS 尺寸的镜像比例为 X, 电阻值的镜像比例为 Y, 那么 $X*Y=1$)。

[0019] 图 2 中的具体连接关系、作用关系与本说明书的发明内容部分相同, 此处不再重复。它的工作原理如下:

[0020] 运算放大器 Amp_1 与辅助放大器单元中的 m_3 、 r_3 (m_4 、 r_4) 构成一个负反馈环路, 由于 m_3 作为射随管, 几乎没放大作用, 因此负反馈环路的增益基本等于 Amp_1 的增益, 那么 a 点电压为:

$$[0021] \quad V_a = \frac{A}{1+A} V_{com} \quad (1)$$

[0022] 在(1)式中, A 为 Amp_1 的直流增益, 当 $A > 1000$ 时, $V_a \approx V_{com}$ 。

[0023] 辅助放大器单元电路在结构上与主放大器单元电路基本一致, 其 NMOS 管尺寸关系为:

$$[0024] \quad \frac{W_{m1}}{W_{M1}} = \frac{W_{m3}}{W_{M3}} = \frac{W_{m5}}{W_{M5}} = X \quad (2)$$

[0025] 式(2)中的比值 X 一般为 $5\% \sim 10\%$, 其中, W 为 NMOS 管的等效栅极宽度, $M_1 \sim M_5$ 、 $m_1 \sim m_5$ 的栅极长度相同, m_1 和 m_2 的栅极宽度相同, m_3 和 m_4 的栅极宽度相同, M_1 和 M_2 的栅极宽度相同, M_3 和 M_4 的宽度尺寸相同。

[0026] 主放大器单元与辅助放大器单元电阻的阻值关系为:

$$[0027] \quad \frac{r_{r1}}{r_{R1}} = \frac{r_{r3}}{r_{R3}} = Y \quad (3)$$

[0028] 式(3)中的比值 Y 一般为 $10 \sim 20$, 其中 r_1 和 r_2 的阻值相同, r_3 和 r_4 的阻值相同, R_1 和 R_2 的阻值相同, R_3 和 R_4 的阻值相同。

[0029] 辅助放大器单元电路在结构上与主放大器单元电路基本一致, 且电路工作点相同, 且 X 、 Y 关系为:

$$[0030] \quad X*Y=1 \quad (4)$$

[0031] 因此, 主放大器单元电路与辅助放大器单元电路在差分输入相同的状态下对应部位的电压是一样的, 也就是 $V_{o+}=V_{o-}=V_a$, 而主放大器的差分输出共模电压 V_o 为:

$$[0032] \quad V_o = \frac{(V_{o+}) + (V_{o-})}{2} \quad (5)$$

[0033] 因此, 主放大器的差分输出共模电压 V_o 就等于辅助放大器中的 V_a , 而 $V_a=V_{com}$, 那么 $V_o=V_{com}$, 也就是主放大器的差分输出共模电压等于外围输入共模电压, 而外围输入共模电压一般为基准输出电压, 不随温度变化, 所以主放大器的差分输出共模电压不随温度变化, 此时主放大器完全处于开环状态, 因此本发明的开环放大器的输出共模电压是稳定的。

[0034] 本发明输出共模电压稳定的开环放大器中的主放大器采用开环结构, 在差分输出端不接共模反馈电路, 因此减少了负载, 提高了放大器的工作转换速度, 在放大器的动态指标 SFDR 超过 70dB 的情况下, 模拟输入信号频率可以超过 1GHz。

[0035] 本发明电路使用性广, 可以应用于所有的采用 $0.18 \mu m$ CMOS 工艺的电路中, 所以管子尺寸在此不加以说明。

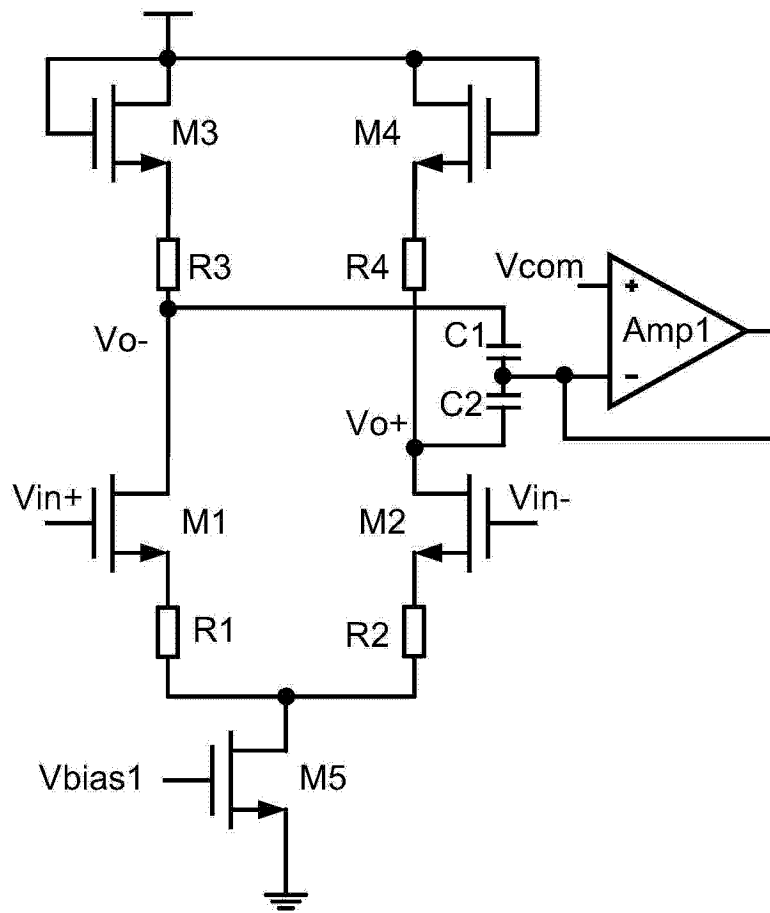


图 1

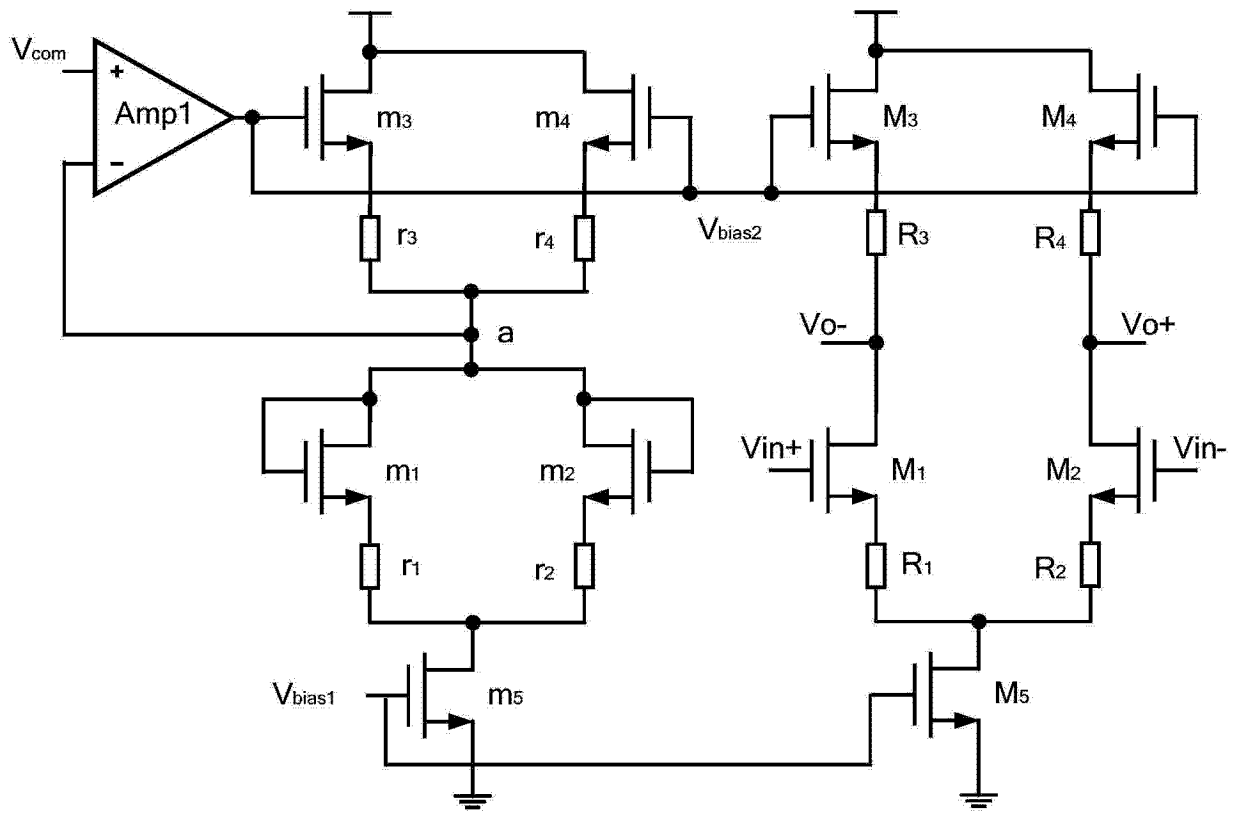


图 2