

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
13. Dezember 2018 (13.12.2018)



(10) Internationale Veröffentlichungsnummer
WO 2018/224232 A1

(51) Internationale Patentklassifikation:
H05K 3/34 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2018/061751

(22) Internationales Anmeldedatum:
08. Mai 2018 (08.05.2018)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2017 209 461.3
06. Juni 2017 (06.06.2017) DE

(71) Anmelder: **ZF FRIEDRICHSHAFEN AG** [DE/DE]; Lö-
wentaler Straße 20, 88046 Friedrichshafen (DE).

(72) Erfinder: **KÜNSTLER, Klaus**; Danziger Str. 46, 90571
Schwaig (DE). **RUPPRECHT, Stefan**; Max-Wiesent-Str.

11, 91275 Auerbach-Degelsdorf (DE). **GÖTZ, Hans-Ludwig**; Schulstr. 16, 92256 Hahnbach (DE). **ROBIN, Hermann Josef**; Hinterer Mühlweg 14, 93053 Regensburg (DE).

(81) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW,

(54) **Title:** ASSEMBLY FOR SUPPORTING AN INTEGRATED CIRCUIT CARRIER

(54) **Bezeichnung:** ANORDNUNG ZUR ABSTÜTZUNG EINES INTEGRIERTEN SCHALTUNGSTRÄGERS

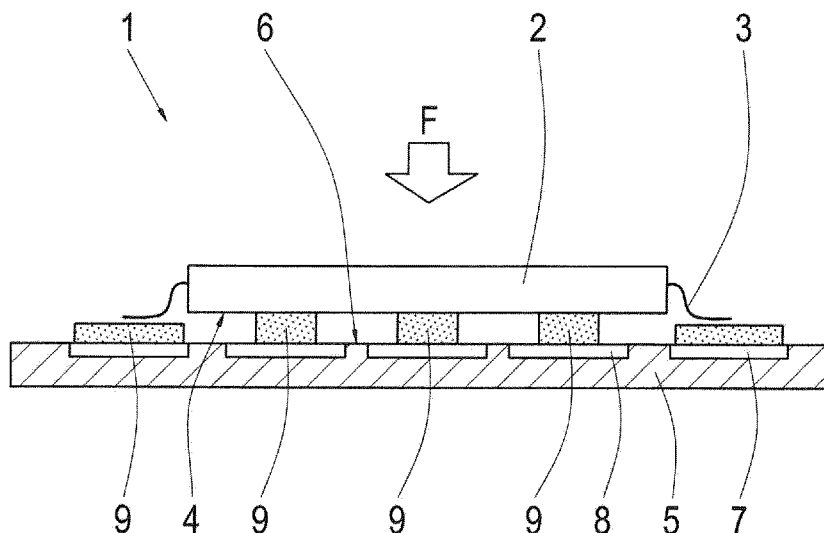


Fig. 1

(57) **Abstract:** The invention relates to a circuit assembly (1), comprising an integrated circuit carrier (2) having connection pins (3) and having a substrate (5), first soldering surfaces (7) being present on a surface (6) of the substrate (5), which first soldering surfaces are soldered to the connection pins (3), second soldering surfaces (8) being provided on the surface (6) of the substrate (5), to which second soldering surfaces solder material (9) is applied, which extends from the second soldering surfaces (8) to an underside (4) of the integrated circuit carrier (2).

(57) **Zusammenfassung:** Die Erfindung betrifft eine Schaltungsanordnung (1) umfassend einen integrierten Schaltungsträger (2) mit Anschlusspins (3) sowie einem Substrat (5), wobei auf einer Oberfläche (6) des Substrats (5) erste Lötflächen (7) vorhanden sind, welche mit den Anschlusspins (3) verlötet sind, wobei auf der Oberfläche (6) des Substrats (5) zweite Lötflächen (8) vorgesehen



WO 2018/224232 A1

GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

- mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

Anordnung zur Abstützung eines integrierten Schaltungsträgers

Die vorliegende Erfindung bezieht sich auf eine Anordnung zur Abstützung eines integrierten Schaltungsträgers gemäß den Merkmalen in Anspruch 1.

Bei Umspritzprozessen wird eine Druckkraft auf die umzuspritzenden Bauelemente ausgeübt. Durch diese Druckkraft kann es zu Beschädigungen des Bauteils kommen. Aus US2012178219 A1 ist eine Methode zum vakuumunterstützten Aufbringen eines Underfills für elektronische Bauteile bekannt. US 6,527,905 A1 beschreibt ein Verfahren zur Montage eines elektronischen Bauteils, wobei ein Dichtmittel, z.B. Epoxid, unter einem Bauteil aufgebracht wird. Aus US 5,931,371 A1 ist eine Methode zur Verringerung der Spannungen in einem elektronischen Bauteil bekannt durch Aufbringen von Epoxid-Tropfen unter dem Bauteil.

Aufgabe der Erfindung ist es, eine Anordnung anzugeben, bei welcher die Belastung auf einen integrierten Schaltungsträger bei Umspritzprozessen reduziert wird.

Diese Aufgabe wird mit der Anordnung gemäß den Merkmalen des geltenden Hauptanspruchs gelöst. Vorteilhafte Ausgestaltungen der Erfindung sind Gegenstand von Unteransprüchen.

Eine erfindungsgemäße Schaltungsanordnung umfasst einen integrierten Schaltungsträger mit Anschlusspins sowie ein Substrat, wobei auf einer Oberfläche des Substrats erste Lötflächen vorhanden sind, welche mit den Anschlusspins verlötet sind. Gemäß der Erfindung sind auf der Oberfläche des Substrats zweite Lötflächen vorgesehen, auf welchen Lotmaterial aufgebracht ist, welches sich von den zweiten Lotflächen zu einer Unterseite des integrierten Schaltungsträgers erstreckt.

In dieser Schaltungsanordnung dient das Lotmaterial auf den zweite Lötflächen, welche zwischen dem Substrat, z.B. einer Leiterplatte und der Unterseite des integrierten Schaltungsträgers, z.B. eines IC-Bauteils, als mechanischen Abstützung. Bei einer Druckbelastung auf den integrierten Schaltungsträger, wie es z.B. bei

Umspritzprozessen vorkommen kann, wird dadurch eine Durchbiegung des integrierten Schaltungsträgers verhindert. Damit wird einerseits eine Beschädigung des integrierten Schaltungsträgers vermieden, andererseits werden die Lötverbindungen der Anschlusspins weniger stark belastet.

In einer Ausführungsform der Erfindung sind das Lotmaterial auf den ersten Lötflächen und das Lotmaterial auf den zweiten Lötflächen gleich. Damit ist es möglich, dass die Herstellkosten der erfindungsgemäßen Schaltungsanordnung reduziert werden können.

Die Erfindung sowie weitere Vorteile werden anhand einer näher erläutert.

Die einzige Figur zeigt eine schematische Darstellung einer erfindungsgemäßen Schaltungsanordnung in Seitenansicht. Die Schaltungsanordnung 1 weist eine Leiterplatte 5 sowie einen auf der Leiterplatte 5 aufgebrachten integrierten Schaltungsträger 2 auf. Die Leiterplatte 5 weist auf einer Oberfläche 6 erste Lötflächen 7 und zweite Lötflächen 8 auf. Die ersten Lötflächen 7 sind mit in der Leiterplatte 5 vorhandenen Leiterbahnen (nicht dargestellt) oder mit auf der Oberfläche 6 der Leiterplatte 5 vorhandenen Leiterbahnen (nicht dargestellt) verbunden.

Der integrierte Schaltungsträger 2 weist ein Gehäuse mit seitlich aus dem Gehäuse angeordneten Anschlusspins 3 auf. Diese Anschlusspins 3 sind auf den ersten Lötflächen 7 der Leiterplatte 5 gelötet. Hierzu ist auf den ersten Lötflächen 7 der Leiterplatte 5 Lötmaterial 9 vorhanden.

Auf der dem integrierten Schaltungsträger 2 zugewandten Oberfläche 6 der Leiterplatte 5 sind in einem Bereich direkt unterhalb des integrierten Schaltungsträgers 2, zwischen den Anschlusspins 3, zweite Lötflächen 8 vorhanden. Auf diesen Lötflächen 8 ist ein Lötmaterial 9 vorhanden. Dieses Lötmaterial 9 ist zweckmäßig linsenförmig ausgebildet. Dieses Lötmaterial 9 erstreckt sich von der Unterseite 4 des integrierten Schaltungsträgers 2 bis zur Oberfläche 6 der Leiterplatte 5, insbesondere zu einer zweiten Lötfläche 8. Dieses Lötmaterial 9 passt

sich beim Lötprozess dem Abstand des integrierten Schaltungsträgers 2 zur Leiterplatte 5 an und dient somit als Abstützung des integrierten Schaltungsträgers 2 bei Krafteinwirkung gemäß Pfeilrichtung.

Der integrierte Schaltungsträger 2 kann insbesondere derart ausgebildet sein, dass zwischen seiner Unterseite 4 und der zweiten Lötfläche 8 über das Lotmaterial 9 keine elektrische Verbindung zustande kommt.

Das Lötmaterial 9 auf den ersten Lötflächen 7 und den zweiten Lötflächen 8 ist gleich. Hierbei kann insbesondere jedes einem Fachmann bekanntes Lötmaterial verwendet werden.

Bezugszeichen

1	Schaltungsanordnung
2	integrierter Schaltungsträger
3	Anschlusspins
4	Unterseite integrierter Schaltungsträger
5	Leiterplatte
6	Oberfläche Leiterplatte
7	erste Lötfläche
8	zweite Lötfläche
9	Lötmaterial
F	Kraft

Patentansprüche

1. Schaltungsanordnung (1) umfassend einen integrierten Schaltungsträger (2) mit Anschlusspins (3) sowie einem Substrat (5), wobei auf einer Oberfläche (6) des Substrats (5) erste Lötflächen (7) vorhanden sind, welche mit den Anschlusspins (3) verlötet sind,

dadurch gekennzeichnet, dass

auf der Oberfläche (6) des Substrats (5) zweite Lötflächen (8) vorgesehen sind, auf welchen Lotmaterial (9) aufgebracht ist, welches sich von den zweiten Lötflächen (8) zu einer Unterseite (4) des integrierten Schaltungsträgers (2) erstreckt.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, dass die zweiten Lötflächen (8) in einem Bereich unterhalb des integrierten Schaltungsträgers (2) angeordnet sind.

3. Schaltungsanordnung nach Anspruch 2, dadurch gekennzeichnet, dass die Unterseite (4) des integrierten Schaltungsträgers (2) keine elektrische Verbindung zu den zweiten Lötflächen (8) aufweist.

4. Schaltungsanordnung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass das Lotmaterial (9) auf den ersten Lötflächen (7) und das Lotmaterial (9) auf den zweiten Lötflächen (8) gleich ist.

5. Schaltungsanordnung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass das Lotmaterial (9) auf den zweiten Lötflächen (8) linsenförmig ausgebildet ist.

6. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, dass die Höhe des Lotmaterials (9) durch den Abstand zwischen Oberfläche (6) des Substrats (5) und Unterseite (4) des integrierten Schaltungsträgers 2 vorgegeben ist.

1/1

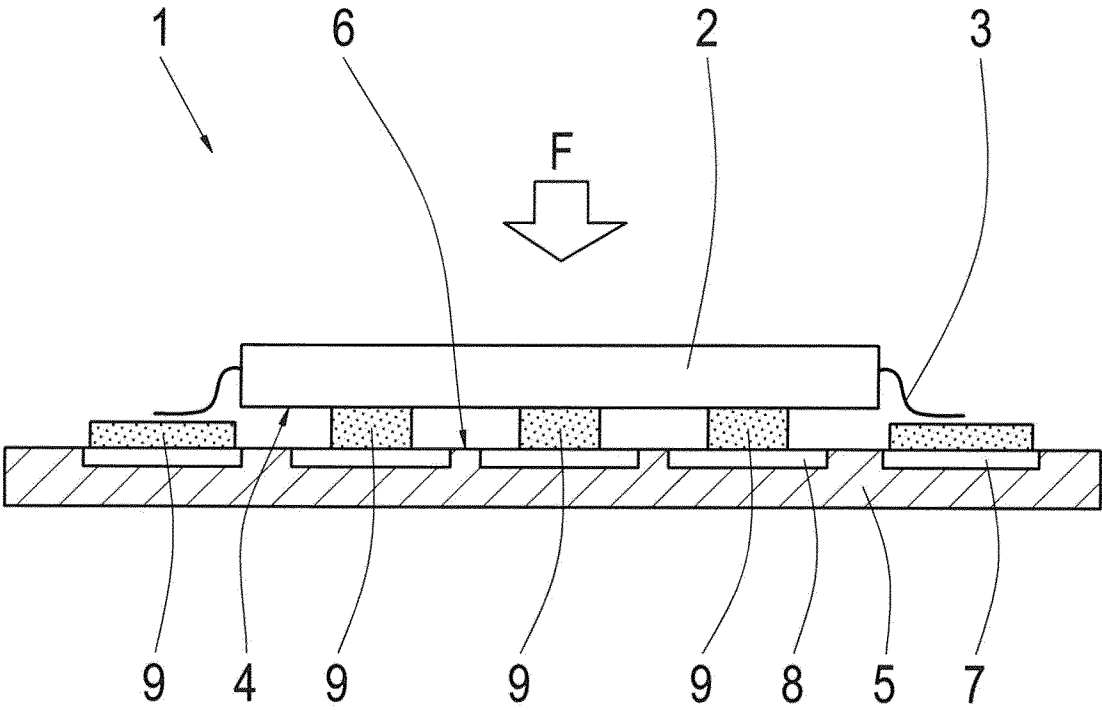


Fig. 1

INTERNATIONAL SEARCH REPORT

International application No.

PCT/EP2018/061751

A. CLASSIFICATION OF SUBJECT MATTER H05K 3/34 (2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H05K Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 2473016 A1 (DELPHI TECH INC [US]) 04 July 2012 (2012-07-04) the whole document	1-6
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
09 August 2018		20 August 2018
Name and mailing address of the ISA/EP European Patent Office p.b. 5818, Patentlaan 2, 2280 HV Rijswijk Netherlands Telephone No. (+31-70)340-2040 Facsimile No. (+31-70)340-3016		Authorized officer Zimmer, René Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/EP2018/061751

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
EP	2473016	A1	04 July 2012	EP	2473016	A1	04 July 2012
				US	2012168208	A1	05 July 2012

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

INV. H05K3/34

ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

H05K

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	EP 2 473 016 A1 (DELPHI TECH INC [US]) 4. Juli 2012 (2012-07-04) das ganze Dokument -----	1-6



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

9. August 2018

Absendedatum des internationalen Recherchenberichts

20/08/2018

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Zimmer, René

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

PCT/EP2018/061751

Im Recherchenbericht
angeführtes Patentdokument

Datum der
Veröffentlichung

Mitglied(er) der Patentfamilie

Datum der
Veröffentlichung

EP 2473016	A1	04-07-2012	EP	2473016 A1	04-07-2012
			US	2012168208 A1	05-07-2012
