



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년03월11일

(11) 등록번호 10-1501795

(24) 등록일자 2015년03월05일

(51) 국제특허분류(Int. Cl.)

H01L_33/60 (2010_01)

(21) 출원번호 10-2010-7006175

(22) 출원일자(국제) 2008년08월11일

(22) 관리자(주), 2000년05월22일
심사청구일자 2013년07월10일

(85) 범역문제출일자 2010년03월19일

(65) 콩개번호 10-2010-0063072

(43) 공개일자 2010년06월10일

(86) 국제출원번호 PCT/DE2008/0013

(87) 국제공개번호 WO 2009/024125

(3) 국제공개일자 2009년02월26일

(30) 우선권주장

10 2007 03

(56) 선행기술조사문현

(50) 신영기율조사군인
IR2007010053-A

JP2007019053 A

JP2007173875 A

전체 청구항 수 : 총 15 항

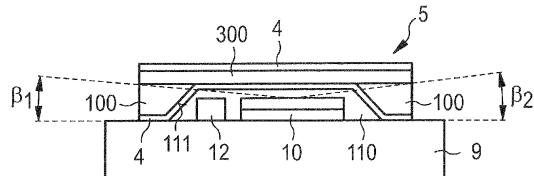
심사관 : 김태연

(54) 발명의 명칭 광전 반도체 모듈 및 그 제조 방법

(57) 요약

칩 캐리어(9), 상기 칩 캐리어상에 실장된 발광 반도체칩(10) 및 커버 부재(5)를 포함하는 광전 반도체 모듈이 제공되며, 상기 커버 부재는 상기 칩 캐리어와 반대 방향인 반도체칩의 측에 배치되며 적어도 부분적으로 투광성인 커버판(300), 및 프레임부(100)를 포함하고, 상기 프레임부는 반도체칩을 측면에서 둘러싸며 상기 커버판과 접합충전 없이 결합되고, 상기 커버판으로부터 이격된 측에서 상기 칩 캐리어와 결합된다. 또한 광전 반도체 모듈의 제조 방법도 제공된다.

대표도 - 도14



(72) 발명자

싱어, 프랭크

독일, 레겐스타우프 93128, 텔레멘스트라쎄 104

그로우취, 스테판

독일, 베드 아바취 - 랭펠트 93077, 왈드스트라쎄

6

제일러, 토마스

독일, 닛텐도프 93152, 부첸스트라쎄 3

웨이스, 매티아스

독일, 제나 07743, 로브더그라벤 1

특허청구의 범위

청구항 1

광전 반도체 모듈에 있어서,

칩 캐리어;

상기 칩 캐리어 상에 실장된 발광 및/또는 수광 반도체칩; 및

상기 칩 캐리어를 등지는 반도체칩 쪽에 배치된 적어도 부분적으로 투광성인 커버판과, 프레임부를 구비하는 커버 부재

를 포함하고,

상기 프레임부는 상기 반도체칩을 옆에서 둘러싸고, 상기 프레임부 중 상기 커버판으로부터 이격된 쪽에서 상기 칩 캐리어와 결합하고,

- 상기 칩 캐리어는 질화 알루미늄을 함유하고,

- 상기 프레임부는 접합층 없이 상기 커버판과 결합하여, 상기 프레임부의 주요면 및 상기 커버판의 주요면이 공통의 결합평면에 포함되고,

- 상기 프레임부는 상기 반도체칩이 프레임부에 의해 옆에서 완전히 둘러싸이지 않도록 적어도 하나의 관통홀을 포함하는 것을 특징으로 하는 광전 반도체 모듈.

청구항 2

제 1항에 있어서,

상기 프레임부는 상기 반도체칩을 향해 경사진 적어도 하나의 측면을 포함하는 것을 특징으로 하는 광전 반도체 모듈.

청구항 3

제 2항에 있어서,

상기 경사진 측면 및 상기 반도체칩 간의 측방향 간격(lateral distance)은 상기 칩 캐리어로부터 상기 커버판으로 가면서 축소되거나 확대되는 것을 특징으로 하는 광전 반도체 모듈.

청구항 4

제 1항 내지 제 3항 중 어느 한 항에 있어서,

상기 커버판은 국부적으로 반사층 및/또는 흡수층을 구비하고, 상기 반사층 및/또는 흡수층에 의해 상기 커버판의 광 아웃커플링 영역은 비대칭 기하학적 형상을 갖게 되는 것을 특징으로 하는 광전 반도체 모듈.

청구항 5

제 1항 내지 제 3항 중 어느 한 항에 있어서,

상기 프레임부는 상기 칩 캐리어에 납땜되는 것을 특징으로 하는 광전 반도체 모듈.

청구항 6

제 1항 내지 제 3항 중 어느 한 항에 있어서,

상기 커버 부재 및 칩 캐리어에 의해 둘러싸이며 상기 반도체칩을 포함하는 영역은 상기 반도체칩을 밀봉하는 수지 캐스팅 컴파운드를 포함하지 않는 것을 특징으로 하는 광전 반도체 모듈.

청구항 7

제 1항 내지 제 3항 중 어느 한 항에 있어서,

복수의 발광 반도체 칩이 프레임부로 형성된 개구 내에 배치되고, 각각의 반도체 칩은 상기 칩 캐리어의 도전로에 납땜되는 것을 특징으로 하는 광전 반도체 모듈.

청구항 8

제 1항 내지 제 3항 중 어느 한 항에 있어서,

상기 커버판은 봉규산 유리를 함유하고, 상기 프레임부는 규소를 함유하는 것을 특징으로 하는 광전 반도체 모듈.

청구항 9

제 1항 내지 제 3항 중 어느 한 항에 있어서,

상기 광전 반도체 모듈은 동작 시 광선의 방출 및 수신 중 하나 이상을 수행하며, 상기 광선이 상기 칩 캐리어의 주 연장평면과 이루는 각은 10° 이하인 것을 특징으로 하는 광전 반도체 모듈.

청구항 10

제 1항 내지 제 3항 중 어느 한 항에 따른 광전 반도체 모듈을 포함하는 자동차용 전조등.

청구항 11

제 1항 내지 제 3항 중 어느 한 항에 따른 광전 반도체 모듈을 포함하는 영사 장치.

청구항 12

광전 반도체 모듈을 제조하는 방법에 있어서,

- 투광성인 커버판 웨이퍼 및 프레임 웨이퍼를 준비하는 단계;
- 상기 프레임 웨이퍼에 개구부를 제조하는 단계;
- 애노드 본딩 공정을 이용하여 상기 커버판 웨이퍼에 상기 프레임 웨이퍼를 접합층 없이 고정하여, 상기 프레임 웨이퍼의 주요면 및 상기 커버판 웨이퍼의 주요면을 공통의 결합평면에 포함시키는 단계;
- 상기 프레임 웨이퍼 및 상기 커버판 웨이퍼의 결합물로부터 커버 부재를 분할하는 단계로서, 상기 커버판 웨이퍼의 분할된 부분은 커버 부재의 커버판을 형성하고, 상기 프레임 웨이퍼의 분할된 부분은 적어도 부분적으로 개구부를 포함하고, 상기 커버 부재의 프레임부가 형성되며, 상기 프레임부는 상기 커버판과 결합하는 것인, 커버 부재를 분할하는 단계;
- 발광 및/또는 수광 반도체칩을 질화 알루미늄을 포함하는 칩 캐리어 상에 실장하는 단계; 및
- 상기 프레임부가 상기 반도체칩을 옆에서 둘러싸며 상기 반도체칩이 상기 커버판과 칩 캐리어 사이에 배치되도록, 상기 칩 캐리어에 상기 프레임부를 고정하는 단계;

를 포함하고,

상기 프레임부는 상기 반도체칩이 프레임부에 의해 옆에서 완전히 둘러싸이지 않도록 적어도 하나의 관통홀을 포함하는 것을 특징으로 하는 광전 반도체 모듈 제조 방법.

청구항 13

제 12항에 있어서,

복수의 개구부들 중 하나의 개구부는 프레임 웨이퍼의 식각에 의해 제조되고, 상기 커버판 웨이퍼에 상기 프레임 웨이퍼를 고정하는 것은 개구부의 식각 후에 애노드 본딩 공정에 의해 이루어지는 것을 특징으로 하는 광전 반도체 모듈 제조 방법.

청구항 14

제 12항 또는 제 13항에 있어서,

상기 개구부를 제조하는 단계는, 이방성 습식 화학 식각 방법, 이방성 건식 화학 식각 방법 및/또는 모래 분사 방법을 포함하는 것을 특징으로 하는 광전 반도체 모듈 제조 방법.

청구항 15

제 12항 또는 제 13항에 있어서,

상기 커버판 웨이퍼에서 상기 커버판을 형성하는 부분은 국부적으로 반사층 및/또는 흡수층을 구비하고, 상기 반사층 및/또는 흡수층에 의해 상기 커버판의 광 아웃커플링 영역은 비대칭 기하학적 형상을 갖게 되는 것을 특징으로 하는 광전 반도체 모듈 제조 방법.

명세서

기술분야

[0001] 본 특허 출원은 독일 특허 출원 10 2007 039291.7을 기초로 우선권을 주장하며, 이의 개시 내용은 참조로 포함된다.

[0002] 본 발명은 광전 반도체 모듈 및 광전 반도체 모듈의 제조 방법에 관한 것이다.

배경기술

[0003] 본 발명은 광전 반도체 모듈 및 광전 반도체 모듈의 제조 방법에 관한 것이다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 광학 특성이 매우 양호한 광전 반도체 모듈을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0005] 상기 과제는 독립항에 기재된 광전 반도체 모듈 및 광전 반도체 모듈의 제조 방법에 의해 해결된다. 상기 반도체 모듈 및 방법의 유리한 형성예들 및 발전예들은 종속항에 제공된다. 특히 청구항들에 개시된 내용은 발명의 상세한 설명을 예시적으로 참조한다.

[0006] 본 발명에 따른 광전 반도체 모듈은 발광 반도체칩이 실장되어 있는 칩 캐리어를 포함한다.

[0007] 칩 캐리어는 예컨대 질화 알루미늄과 같은 세라믹 물질을 포함한다. 일 형성예에서, 칩 캐리어는 발광 반도체칩의 전기 접촉을 위한 도전로 구조체를 포함한다. 일 발전예에서, 칩 캐리어는 다층으로 구성되며, 상기 칩 캐리어의 내부에서 국부적으로 형성된 도전로 구조체를 포함한다. 예컨대, 칩 캐리어는 금속 코어 회로 기판이다. 그러므로, 획득된 도전로 구조체는, 특히, 2개의 도전로들을 포함하며, 상기 도전로들은 칩 캐리어의 주 연장면에 대한 평면도상에서 겹치거나/겹치고 교차하며 서로간에 전기적으로 절연된다.

[0008] 바람직하게는, 발광 반도체칩이란 발광 다이오드(light emitting diode, LED)를 가리킨다. 또는, 유기 발광 다이오드(organic light emitting diode, OLED) 또는 레이저 다이오드를 가리킬 수 있다.

[0009] 이하, 광전 반도체 모듈은 발광 반도체칩과 관련하여 기술된다. 그러나, 포토 다이오드와 같이 광을 방출하는 대신 수신하는 반도체칩 또는, 광을 방출할 뿐만 아니라 수신하기도 하는 반도체칩이 사용될 수도 있다.

[0010] 상기와 관련하여, "광 방출" 내지 "광 수신"은 반도체칩이 적외선 스펙트럼 영역, 가시 스펙트럼 영역 및/또는 자외선 스펙트럼 영역에서 전자기 복사를 방출하거나/방출하고 검출한다는 것을 의미한다.

[0011] 발광 반도체칩은, 특히, 활성 반도체층 시퀀스를 포함하고, 상기 반도체층 시퀀스는 광 생성 및/또는 광 수신을 위해 pn 접합, 이중 이종 구조, 단일 양자 우물 구조 또는 다중 양자 우물 구조(MQW)를 포함한다.

[0012] 양자 우물 구조란 명칭은 양자화의 차원성에 관련되진 않는다. 상기 명칭은 특히 양자 상자, 양자선, 양자점 및 이들 구조들의 조합을 포함한다. MQW에 대한 예는 문현 WO 01/39282, US 5,831,277, US 6,172,382 B1 및 US 5,684,309에 기재되어 있으며, 이의 개시 내용은 참조로 포함된다.

- [0013] 일 형성예에서 반도체칩은 박막 반도체칩이다.
- [0014] 박막 반도체칩은, 특히, 이하의 특징적 특성을 중 적어도 하나를 특징으로 한다:
- 에피택시열한 활성 반도체층 시퀀스에서 에피택시 캐리어 부재를 향한 제1주요면에 반사층이 도포되거나 형성되고, 상기 반사층은 상기 활성 반도체층 시퀀스에서 생성된 광의 적어도 일부분을 상기 층 시퀀스에 재귀 반사함;
 - 상기 박막 반도체칩은 에피택시 캐리어 부재를 포함하며, 상기 에피택시 캐리어 부재는 활성 반도체층 시퀀스가 에피택시열 성장된 성장 기판이 아니라, 차후에 에피택시 활성 반도체층 시퀀스에 고정된 별도의 에피택시 캐리어 부재를 의미함;
 - 상기 에피택시 활성 반도체층 시퀀스의 성장 기판은 상기 에피택시 활성 반도체층 시퀀스로부터 제거되거나 얇아져서, 상기 기판은 에피택시 활성 반도체층 시퀀스와 함께 독자적으로는 자체 지지력을 가지지 않음; 또는
 - 상기 에피택시 활성 반도체층 시퀀스의 두께는 $20 \mu\text{m}$ 이하, 특히 $10 \mu\text{m}$ 이하의 범위를 가짐.
- [0019] 바람직하게는, 에피택시 캐리어 부재는 반도체칩으로부터 방출된 복사에 대해 투과성으로 형성된다.
- [0020] 또한, 바람직하게는, 에피택시 활성 반도체층 시퀀스는 혼합 구조를 가진 적어도 하나의 면을 구비한 적어도 하나의 반도체층을 포함하며, 상기 혼합 구조는 이상적인 경우 에피택시열한 에피택시층 시퀀스에서 광이 거의 에르고딕(ergodic)으로 분포하도록 유도하고, 즉 가능한 한 에르고딕한 확률적 산란 거동을 포함한다.
- [0021] 박막 발광 다이오드칩의 기본 원리는 예컨대 I. Schnitzer et al., Appl. Phys. Lett. 63(16), 1993.10.18, p 2174-2176에 기재되어 있으며, 이의 개시 내용은 참조로 포함된다. 박막 발광 다이오드칩에 대한 예는 문헌 EP 0905797 A2 및 WO 02/13281 A1에 기재되어 있으며, 이의 개시 내용은 참조로 포함된다.
- [0022] 박막 발광 다이오드칩은 거의 람베르시안(Lambertian) 표면 이미터이며, 특히 투광기에 응용되기에 매우 적합하다.
- [0023] 일 형성예에서, 반도체칩은 활성 반도체층 시퀀스상에 도포된 발광 변환층을 포함한다.
- [0024] 발광 변환층은 적어도 하나의 발광체, 특히 무기 발광체를 포함한다. 발광체란 예컨대 Cer와 같은 희토류 물질로 도핑된 이트륨-알루미늄-가닛을 가리킨다. 다른 가닛계 발광체, 그리고 알루미네이트 및/또는 오르토실리케이트와 같은 다른 발광체도 고려될 수 있다.
- [0025] 발광 변환층은 활성 반도체층 시퀀스로부터 제1스펙트럼 영역에서 방출된 광의 파장을 상기 제1스펙트럼 영역과 다른 제2스펙트럼 영역으로 변환한다. 일 형성예에서, 반도체칩은 제1스펙트럼 영역의 변환되지 않은 광(1차 복사) 및 제2스펙트럼 영역의 변환된 광(2차 복사)을 포함한 혼합광을 방출한다. 예컨대, 발광 변환층을 포함한 반도체칩으로부터 방출된 광은 백색의 색감을 생성한다.
- [0026] 또한, 광전 반도체 소자를 위한 커버 부재도 제공된다. 광전 반도체 모듈은 이러한 커버 부재를 포함한다. 커버 부재는 커버판 및 프레임부를 포함한다. 커버판은 상기 반도체칩으로부터 방출되거나/방출되고 수신된 광에 대해 적어도 부분적으로 투과성이다. 일 형성예에서 커버판은 투명하다. 일 형성예에서, 프레임부는 투광성이거나, 적어도, 반도체칩으로부터 방출된 광에 대해서는 불투과성이다.
- [0027] 일 형성예에서, 커버 부재, 특히 커버판은 세라믹 물질 및/또는 유리 물질을 포함한다. 일 형성예에서, 프레임부는 반도체 물질을 포함한다.
- [0028] 세라믹 물질, 유리 물질 및/또는 반도체 물질은, 특히, 예컨대 종종 동작 온도가 높은 투광기 응용물에 매우 적합하다는 이점이 있으며, 특히 자동차 전조등의 경우 온도 편차가 크거나/크고 빈번히 발생한다. 특히, 광전 반도체 모듈은 유효 수명이 길다.
- [0029] 유리하게는, 세라믹 물질, 유리 물질 및/또는 반도체 물질을 포함한 커버 부재는 양호한 광학 특성을 가지며, 특히 정확한 빔 형성이 달성된다. 예컨대, 광전 반도체 모듈은, 특히, 정보를 계시하기 위한 영사 장치에 사용되기에 매우 적합하며, 상기 영사 장치는 예컨대 복수 개의 화소들을 포함한다.
- [0030] 커버 부재를 이용하면, 반도체칩, 그리고 경우에 따라서 상기 반도체칩이 칩 캐리어와 전기적으로 접촉될 때 이용하는 본딩 와이어의 오염 및/또는 기계적 손상이 감소한다.
- [0031] 유리하게도, 수지 캐스팅 컴파운드에 반도체칩을 매립하는 단계는 생략될 수 있다. 그 대신, 반도체칩으로부터

공기 중으로 방출되거나/방출되고 수신된 광의 아웃커플링 및/또는 진입 단계가 수행된다.

[0032] 바꾸어 말하면, 바람직하게는, 커버 부재 및 칩 캐리어에 의해 둘러싸이며 상기 반도체칩을 포함한 영역은 상기 반도체칩을 봉지하는 수지 캐스팅 컴파운드를 포함하지 않는다.

[0033] 이러한 방식으로, 수지 캐스팅 컴파운드로 아웃커플링되는 것에 비해, 상기 아웃 커플링효율이 광 방출 박막 반도체칩의 경우 예컨대 약 15%만큼, 발광 변환층을 포함한 반도체칩의 경우 약 25%만큼 증가한다는 이점이 있다.

[0034] 커버 부재의 커버판은 칩 캐리어와 반대 방향인 반도체칩의 측에 배치된다. 커버 부재의 프레임부는 반도체칩을 측면에서 둘러싼다.

[0035] 일 실시예에서, 칩 캐리어의 평면도상에서, 프레임부는 반도체칩을 완전히 둘러싼다. 상기 형성예의 발전예에서, 커버 부재 및 칩 캐리어는 상기 반도체칩을 포함한 내부 공간을 완전히 둘러싼다. 그러므로, 반도체칩은 예컨대 먼지 및/또는 습기로부터 보호된다는 이점이 있다.

[0036] 대안적 실시예에서, 프레임부는 적어도 하나의 관통홀을 포함한다. 상기 실시예에 따르면, 칩 캐리어의 평면도상에서, 반도체칩이 측면에서 완전히 둘러싸이지 않는다. 예컨대, 프레임부는 바(bar) 및/또는 기둥과 같은 각각 서로 이격된 복수 개의 개별 부분들로 구성된다.

[0037] 이러한 방식으로, 반도체칩의 동작 시 생성되는 손실열을 양호하게 방열(dissipation)한다. 상기 실시예는, 커버 부재, 칩 캐리어, 및/또는 경우에 따라서, 상기 커버 부재가 칩 캐리어와 결합될 때 이용하는 고정층이 특히 가스 물질, 즉 완전히 폐쇄된 내부 공간에 축적되어 반도체 모듈의 효율 및/또는 유효 수명을 저하시킬 위험이 있는 가스 물질을 차단하는 경우에도 유리하다.

[0038] 프레임부는 접합층없이 커버판과 결합되고, 바람직하게는, 커버판과 이격된 측에서 칩 캐리어와 결합되며, 특히 기계적으로 안정되게 고정된다.

[0039] 상기와 관련하여, 커버판과 프레임부 사이의 접합층없는 결합은 -가령 접착제층과 같이- 프레임부 및/또는 커버판상에 도포된 별도의 부착 증진층을 이용하지 않고 제조되는, 기계적으로 안정된 결합을 의미한다. 바꾸어 말하면, 상기 결합은 접착제 없이 이루어진다. 바람직하게는, 커버 부재는 프레임부 및 커버판 사이에 배치되는 어떠한 결합층도 포함하지 않는다. 오히려, 커버판 및 프레임부는 특히 서로 간에 직접 접해있다. 바꾸어 말하면, 바람직하게는 커버판과 프레임부 사이의 결합이 물질간의 접합에 의해 이루어진다. 특히, 상기 결합은 풀림이 불가능하며, 즉 커버판 및/또는 프레임부가 파괴되는 경우에 한해서만 풀릴 수 있다.

[0040] 종종, 가령 접착제 채널과 같은 임여의 접착층 물질 및/또는 접착층은 예기치 않은 산란광 및/또는 예기치 않은 반사의 원인이 되기도 한다. 유리하게도, 커버판과 프레임부의 접합층 없는 결합은 커버 부재가 예기치 않은 산란광 및/또는 예기치 않은 반사를 야기할 위험을 감소시킨다. 광전 반도체 모듈은 매우 양호한 광학 특성, 특히 발광면의 정확한 경계 한정 및/또는 높은 콘트라스트를 포함한다.

[0041] 일 형성예에서, 광전 반도체 모듈은 동작 시 광빔을 방출하고, 상기 광빔이 칩 캐리어의 주 연장면과 이루는 각은 10° 이하, 바람직하게는 8° 이하, 더욱 바람직하게는 6° 이하이다. 유리하게도, 상기와 같은 평각인 방출각은 커버판과 프레임부 간의 접합층없는 결합에 의해 커버 부재의 허용 오차가 매우 낮음으로써 달성된다. 이러한 방식으로, 반도체 모듈은 예컨대 매우 큰 입체각 범위로 조사한다는 이점이 있다.

[0042] 일 형성예에서, 프레임부는 반도체칩을 향해 있는 적어도 하나의 경사진 측면을 포함한다. 바꾸어 말하면, 프레임부의 적어도 하나의 내부면은 프레임부의 주 연장면에 대해 직각이 아닌 각도로 연장된다. 프레임부의 주 연장면은, 특히, 커버판의 주 연장면에 대해 평행하다.

[0043] 상기 측면이 평편한 면이 아니라 예컨대 회전면(surface of revolution)을 가리킨다면, 상기 경사진 측면과 주 연장면 사이의 각도는, 프레임부의 주 연장면상의 수직선도 포함하는 단면에서 상기 경사진 측면과 상기 주 연장면이 상호 간에 이루는 각도를 의미한다.

[0044] 일 실시예에서, 경사진 측면이 프레임부의 주 연장면과 이루는 각은 40° 와 70° 사이, 예컨대 50° 와 60° 사이, 바람직하게는 53° 와 56° 사이, 더욱 바람직하게는 약 54.7° 이다. 각도 범위의 한계값은 각각 포함되어 있다. 상기 각은 특히 54.7° 와 0.5° 이하만큼의 오차를 가진다. 다른 실시예에서, 상기 각은 80° 이상이다.

[0045] 경사진 측면에 대해 대안적 또는 부가적으로, 프레임은 상기 반도체칩을 향해 있으며 굴곡진 측면을 포함할 수 있다.

- [0046] 다른 실시예에서, 경사지거나 굴곡진 측면과 반도체칩 사이의 래터럴 간격은 칩 캐리어로부터 커버판으로 가면서 축소된다. 바꾸어 말하면, 커버판의 외부 에지와 프레임부의 경사진 내부면 사이의 래터럴 간격은 커버판으로부터 멀어지면서 감소한다.
- [0047] 상기 실시예에서, 유리하게도, 경사지거나 굴곡진 측면은 발광 반도체칩으로부터 동작 시 방출된 광의 소정 부분을 차폐한다. 유리하게도, 상기 경사지거나 굴곡진 측면에서 커버판과 인접한 - 그리고 특히 상기 커버판에 접한- 에지는 상기 차폐된 부분을 위한 정확한 경계선, 소위 "셔터 에지(sutter edge)"를 나타낸다. 이러한 점은 특히, 예컨대 자동차 전조등과 같은 투광기에 반도체 모듈이 사용되는 경우에 유리하다.
- [0048] 상기 실시예에서, 유리하게도, 반도체칩으로부터 방출되어 상기 경사진 내부면에 입사된 광은 직접적으로 커버판을 통과하여 반도체 모듈로부터 아웃커플링되지 않거나, 적은 부분만 아웃커플링된다. 이러한 점은 특히, 반도체 모듈이 투광기에 사용된 경우에 유리하다. 예컨대, 이러한 방식으로 반도체 모듈의 발광면에 걸쳐 휙도의 균일도가 높게 달성된다.
- [0049] 그에 반해, 프레임부의 주 연장면에 대해 수직인 측면, 또는 칩 캐리어로부터 커버판으로 가면서 반도체칩과 이루는 래터럴 간격이 확대되는 측면의 경우, 반도체 모듈의 동작 시 상기 프레임부가 함께 발광할 위험이 더 크다. 이는 투광기에 응용될 때 필요로 하지 않는 경우가 종종 있다.
- [0050] 대안적 실시예에서, 경사지거나 굴곡진 측면과 반도체칩 사이의 래터럴 간격은 칩 캐리어로부터 커버판으로 가면서 확대된다.
- [0051] 유리하게도, 이러한 방식으로, 평각으로 반도체칩으로부터 방출된 광의 상당히 많은 비율이 커버판의 방향으로 편향되며, 반도체 모듈로부터 아웃커플링된다. 상기 실시예에서, 광전 반도체 모듈은 일반 조명을 위해 매우 적합하며, 예컨대 특히 사무실이나 비행기 승객칸과 같은 실내 공간의 조명을 위한 등(light)으로 사용되기에 적합하다.
- [0052] 유리한 형성예에서, 커버판 및 프레임부의 열 팽창 계수들 및/또는 프레임부 및 칩 캐리어의 열 팽창 계수들은 서로 맞춰진다. 특히, 커버판, 프레임부 및 칩 캐리어의 열 팽창 계수는 $2 \times 10^{-6} \text{ } 1/\text{ }^{\circ}\text{C}$ 이하, 바람직하게는 $1.5 \times 10^{-6} \text{ } 1/\text{ }^{\circ}\text{C}$ 이하만큼 상이하다. 열 팽창 계수는, 고체가 켈빈 온도 변화 내지 섭씨 온도 변화 시점에 전체 길이에 비해 열만큼 확대되거나 축소되는지를 나타낸다. 유리하게는, 서로 맞춰진 열 팽창 계수들은 온도 편차 시 기계적 부하를 줄여줌으로써, 커버 부재 및 광전 반도체 모듈은 온도 변화가 빈번한 경우에도 유효 수명이 길다. 이러한 점은 예컨대 자동차 조명에 응용되기에 매우 유리하다.
- [0053] 광전 반도체 모듈의 일 형성예에서, 커버판은 반사 방지층을 구비한다. 반사 방지층은, 특히 반도체칩으로부터 방출된 광에 대한 커버판의 반사 계수를 감소시킨다. 커버판은 반도체칩을 향한 측 및/또는 반도체칩과 반대 방향인 측에서 반사 방지층을 구비한다.
- [0054] 다른 형성예에서, 프레임부는, 커버판과 반대 방향이며 칩 캐리어를 향해 있는 측에서 전기 절연층을 구비한다. 예컨대, 전기 전도성 프레임부의 경우, 상기 전기 절연층은 칩 캐리어의 도전로 구조체의 적어도 하나의 도전로로부터 상기 프레임부를 전기적으로 절연한다는 이점이 있다.
- [0055] 동작 시 발광 반도체칩으로부터 방출된 광의 소정 부분을 차폐하는 프레임부의 경사진 측벽에 대해 대안적 또는 부가적으로, 다른 형성예에서, 커버판은 국부적으로 반사층 및/또는 흡수층을 구비한다. 반사층 및/또는 흡수층은 반도체칩으로부터 방출된 광을 반사하거나 흡수하며, 유리하게도, 동작 시 상기 발광 반도체칩으로부터 방출된 광의 다른 소정 부분을 차폐한다. 특히, 반사층 및/또는 흡수층은 상기 반도체칩이 상기 층을 조사할 때의 광의 15% 보다 적게, 바람직하게는 5% 보다 적게, 더욱 바람직하게는 2% 보다 적게 투과시킨다.
- [0056] 예컨대, 반사층 및/또는 흡수층을 이용하여, 커버판의 광 아웃커플링 영역은 비대칭 기하학적 형상을 갖게 되며, 상기 광 아웃珂플링 영역은 반도체칩으로부터 광이 아웃珂플링될 때 통과하는 커버판의 영역이다. 비대칭 광 아웃珂플링 영역은 예컨대 광전 반도체 모듈이 자동차의 하향 전조등(dim headlight)에 사용되는 경우에 유리하다. 반사층 및/또는 흡수층은 예컨대 TaN과 같은 질화 탄탈, 규소 및/또는 크롬을 함유하거나 이러한 물질들 중 하나로 구성된다.
- [0057] 다른 형성예에서, 커버판은 빔 형성 부재를 포함한다. 바람직하게는, 빔 형성 부재는 커버판과 통합되어 형성되며, 특히 커버판은 돌출부 및/또는 핵물부를 포함한다. 예컨대, 커버판은 렌즈 부재 및/또는 프리즘 부재를 포함하고, 커버판을 통과한 광은 상기 렌즈 부재 및/또는 프리즘 부재에서 굴절되거나/굴절되고 반사된다.

[0058] 다른 형성예에서, 커버판은 발광체를 구비한다. 발광체로는 예컨대 반도체칩의 발광 변환층과 관련하여 기술된 발광체가 적합하다. 발광체는 커버판상에 도포될 수 있고, 예컨대 증발- 또는 분말 코팅 방법을 이용한다. 대안적 또는 부가적으로, 상기 발광체 또는 다른 발광체가 커버판에 포함될 수 있다. 예컨대, 발광체 또는 다른 발광체는 커버판에 용융되어 있다.

[0059] 다른 형성예에서, 프레임부는 칩 캐리어에 납땜된다. 특히, 주 연장면의 평면도상에서 반도체칩을 완전히 둘러싸는 프레임부의 경우, 커버 부재 및 칩 캐리어에 의해 둘러싸인 내부 공간의 기밀도(tightness)가 매우 양호하다.

[0060] 일 형성예에서, 프레임부는 규소를 포함한다. 다른 형성예에서, 커버판은 봉규산 유리(borosilicate glass)를 포함하며, 상기 유리는 특히 플로트 유리(float glass)를 가리킨다. 예컨대, 봉규산 유리는 약 80~81%의 SiO_2 , 약 13%의 B_2O_3 , 약 2~2.5%의 Al_2O_3 그리고 약 4%의 Na_2O 및/또는 K_2O 를 포함한다. 상기와 같은 봉규산 유리는 예컨대 "Pyrex" 또는 "Borofloat 33"(BF33)이란 상표명으로 시판중이다.

[0061] 유리한 발전예에서, 커버판은 봉규산 유리를, 프레임부는 규소를 포함한다. 유리하게는, 봉규산 유리 및 규소의 열 팽창 계수차가 근소하며, 즉 서로 맞춰져있다. 다른 형성예에서, 칩 캐리어는 질화 알루미늄을 함유한다. 유리하게는, 질화 알루미늄의 열 팽창 계수는 봉규산 유리의 열 팽창 계수뿐만 아니라 규소의 열 팽창 계수에도 맞춰진다. 유리하게는, 상기 봉규산 유리, 규소 및 질화 알루미늄의 열 팽창 계수값들은 $2 \times 10^{-6} \text{ } 1/\text{ }^{\circ}\text{C}$ 이하, 특히 $1.5 \times 10^{-6} \text{ } 1/\text{ }^{\circ}\text{C}$ 이하만큼 상이하다.

[0062] 광전 반도체 모듈은 예컨대 투광기에, 특히 자동차용 투광기에 포함된다. 대안적 실시예에서, 광전 반도체 모듈은 영사 장치에 포함된다. 또 다른 실시예에서, 상기 반도체 모듈은 특히 일반 조명용으로, 가령 사무실이나 비행기 승객칸의 실내 조명용으로 구비된 등에 포함된다.

[0063] 광전 반도체 모듈을 위한 커버 부재의 제조 방법은:

[0064] - 투광성 커버판 웨이퍼 및 프레임 웨이퍼를 준비하는 단계;

[0065] - 상기 프레임 웨이퍼에 개구부를 제조하는 단계;

[0066] - 상기 프레임 웨이퍼를 상기 커버판 웨이퍼에 접합층 없이 고정하는 단계; 및

[0067] - 상기 프레임 웨이퍼 및 커버판 웨이퍼의 결합물로부터 커버 부재를 분할하는 단계를 포함하고, 상기 분할된 커버판 웨이퍼의 일부는 커버 부재의 커버판을 형성하며, 상기 프레임 웨이퍼의 분할된 일부이자 적어도 부분적으로 개구부를 포함하는 부분은 상기 커버 부재의 프레임부를 형성하고, 상기 프레임부는 상기 커버판과 결합된다.

[0068] 상기 개구부의 단면은 예컨대 원형, 타원형, 직사각형 또는 정사각형이고, 상기 프레임부를 형성하는 프레임 웨이퍼의 부분에 완전히 포함된다.

[0069] 다른 형성예에서, 개구부의 단면은 띠형이다. 띠형 단면의 경우, 길이는 바람직하게는 폭에 비해 2배 이상, 더욱 바람직하게는 5배 이상 크다. 특히, 프레임 웨이퍼에서 프레임부를 형성하는 부분은 개구부의 일부 영역만 포함한다. 바꾸어 말하면, 상기 형성예에서, 커버 부재가 분할되고, 상기 커버 부재의 프레임부는 바(bar)형으로 서로 이격되어 있고 서로 상이한 2개의 부분들을 포함한다. 예컨대, 상기 부분들 중 적어도 하나는 커버판과 함께 공통 에지를 가진다.

[0070] 프레임 웨이퍼 및 커버판 웨이퍼의 접합층 없는 결합을 이용하여, 유리하게는, 커버판 및 프레임부가 매우 정확하게 배치된다. 유리하게는, 이러한 방식으로 매우 낮은 제조 허용 오차를 갖는 커버 부재가 제조된다. 이러한 방식으로, 예컨대 매우 작은 치수를 가진 커버 부재가 달성된다.

[0071] 바람직하게는, 본 방법에서, 프레임 웨이퍼에 복수 개의 개구부들이 제조되며, 프레임 웨이퍼 및 커버판 웨이퍼 간의 결합물은 상기 결합물을 관통하는 절단선에 의해 복수 개의 커버 부재들로 개별화된다.

[0072] 프레임 웨이퍼 및 커버판 웨이퍼의 결합물로부터 커버 부재를 분할하는 것은, 상기 결합물을 관통하는 절단선을 이용하는 것이 바람직하며, 이 때 상기 절단선들은 커버판 웨이퍼에서 커버 부재의 커버판을 형성하는 부분을 분할하고, 프레임 웨이퍼에서 프레임부를 형성하는 부분을 분할하며, 상기 프레임부 형성 부분은 적어도 부분적으로 개구부를 포함하며 상기 커버판과 결합된다. 바람직하게는, 상기 절단선들은 톱질 방법, 레이저 분리 방법

또는 습식이나 건식 화학 식각 방법에 의해 생성된다.

[0073] 일 형성예에서, 프레임 웨이퍼와 커버판 웨이퍼의 접합층 없는 결합을 제조하는 단계는 애노드 본딩 공정을 포함한다. 애노드 본딩 공정에서, 프레임 웨이퍼 및 커버판 웨이퍼는 기계적으로 접촉하고 있고, 프레임 웨이퍼 및 커버판 웨이퍼 사이에 전기 전압이 인가된다. 바람직하게는, 전기 전압의 인가는 실온보다 높은 온도에서 수행된다. 바람직하게는, 적어도, 상기 커버판 웨이퍼와 기계적으로 접촉하는 프레임 웨이퍼의 면 및/또는 프레임 웨이퍼와 기계적으로 접촉하는 커버판 웨이퍼의 면은 연마된다.

[0074] 일 발전예에서, 프레임 웨이퍼는 규소를 포함하거나 그것으로 구성된다. 특히, 프레임 웨이퍼는 (100)-배향이며 바람직하게는 양 측이 연마된 단결정 규소 웨이퍼를 가리킨다. 프레임 웨이퍼는 예컨대 6 인치 또는 8 인치의 직경을 가진다.

[0075] 커버판 웨이퍼는 예컨대 세라믹 물질 및/또는 유리 물질, 특히 봉규산 유리를 포함하거나 그것으로 구성된다. 바람직하게는, 유리 물질은 산화 나트륨을 함유한다. 애노드 본딩 공정의 경우, 유리하게는, 산화 나트륨을 함유하는 커버판 웨이퍼 및 규소를 함유하는 프레임 웨이퍼 사이에 매우 안정적인 기계적 결합이 형성된다.

[0076] 다른 형성예에서, 개구부의 제조 단계는 가령 수산화 칼륨 및/또는 테트라메틸암모니움 수산화물을 이용하는 습식- 및/또는 건식 화학 식각 방법, 그리고/또는 가령 산화 알루미늄 분말을 이용하는 모래 분사 방법을 포함한다. 바람직하게는, 구조화된 마스크층이 프레임 웨이퍼상에 도포되고, 상기 마스크층은 개구부를 정의하며, 상기 마스크층을 관통하여 식각 및/또는 모래 분사 공정이 수행된다. 구조화된 마스크층을 위해 적합한 물질은 예컨대 레커, 금속, 질화 규소와 같은 질화물 및/또는 산화 규소와 같은 산화물이 있다. 질화물 및 산화물은 특히 식각 방법을 위해 적합하다. 식각 방법이나 모래 분사 방법은 특히 이방성 공정을 가리킨다.

[0077] 구조화된 마스크층은 개구부의 제조 이후 제거될 수 있다. 또는, 상기 마스크층은 프레임 웨이퍼상에 잔류할 수 있다. 예컨대, 커버 부재에 포함된 마스크층의 부분 영역은 절연층을 나타낸다.

[0078] 상기 방법에서 바람직하게는, 개구부가 특히 이방성 식각- 및/또는 모래 분사 방법을 이용하여 제조됨으로써, 상기 개구부는 경사진 측면들 또는 적어도 하나의 경사진 측면을 포함한다. 경사진 측면(들)이 예컨대 프레임 웨이퍼의 주 연장면과 함께 이루는 각은 54.7° 로부터 0.5° 이하만큼 오차가 있다.

[0079] 방법의 다른 형성예에서, 반사 방지층이 커버판 웨이퍼상에 도포된다.

[0080] 일 실시예에서, 반사 방지층은 프레임 웨이퍼 및 커버판 웨이퍼의 결합 이후 상기 프레임 웨이퍼와 반대 방향인 커버판 웨이퍼의 측에 도포된다. 부가적 또는 대안적으로, 상기 프레임 웨이퍼를 향한 커버판 웨이퍼의 측에 도포될 수 있다. 이 경우, 일 형성예에서 상기 프레임 웨이퍼는 반사 방지층으로 코팅된다.

[0081] 대안적 실시예에서, 커버판 웨이퍼 및 프레임 웨이퍼의 결합 이전에, 커버판 웨이퍼의 하나 또는 2개의 주요면은 반사 방지층을 구비한다. 반사 방지층이 커버판 웨이퍼의 제1주요면에 도포되고, 상기 제1주요면이 차후의 방법 단계에서 프레임 웨이퍼와 결합되는 경우, 상기 반사 방지층은 적어도 상기 주요면상에 구조화되어 도포된다. 더욱 바람직하게는, 상기 방법은, 제1주요면에서 프레임 웨이퍼와 기계적으로 접촉하는 위치는 반사 방지층에 의해 덮이지 않도록 수행된다. 바꾸어 말하면, 반사 방지층은, 커버판 웨이퍼 및 프레임 웨이퍼의 결합면에서 프레임 웨이퍼의 개구부와 겹치는 제1주요면의 영역에 도포된다. 상기 실시예는 특히, 개구부가 커버판으로부터 멀어지면서 뾰족해지는 커버 부재의 형성예를 위해 유리하다.

[0082] 구조화 도포 단계는 예컨대 가령 네가티브 포토 레지스트를 이용하는 포토 리소그래피 공정을 포함한다. 예컨대, 주요면은 적어도 구조화된 포토레지스트층을 구비하고, 이어서 반사 방지층이 커버판 웨이퍼 및 포토 레지스트층에 도포되며, 이후 포토 레지스트층은 그 위에 도포된 반사 방지층의 일부와 함께 다시 제거된다.

[0083] 방법의 다른 형성예에 따르면, 커버판 웨이퍼에서 커버판을 형성하는 부분은 커버 부재의 분할 단계 이전 또는 이후에 국부적으로 반사층 및/또는 흡수층을 구비한다.

[0084] 다른 형성예에 따르면, 커버판 웨이퍼에서 커버판을 형성하는 부분은 빔 형성 부재를 포함한다.

[0085] 광전 반도체 모듈의 제조 방법은:

[0086] - 칩 캐리어상에 발광 및/또는 수광 반도체칩을 실장하는 단계; 및

[0087] - 상기 칩 캐리어상에 프레임부를 고정하되, 상기 프레임부가 반도체칩을 래터럴로 둘러싸고, 상기 반도체칩이 커버판과 칩 캐리어 사이에 배치되도록 고정하는 단계를 더 포함한다.

[0088] 이하, 커버 부재, 광전 반도체 모듈 및 방법에 있어 다른 이점들, 유리한 형성예들 및 발전예들은 도 1 내지 도 19와 관련하여 기재된 실시예들로부터 도출된다.

발명의 효과

[0089] 본 발명에 따르면 광학 특성이 매우 양호한 광전 반도체 모듈이 제공 가능하다.

도면의 간단한 설명

[0090] 도 1 내지 도 5는 제1실시예에 따른 광전 반도체 모듈을 위한 커버 부재의 제조 방법을 다양한 단계들에서 개략적 단면도로 도시한다.

도 6은 도 3의 단계에서 제1실시예에 따른 커버 부재의 변형예를 개략적 단면도로 도시한다.

도 7A 내지 7C는 커버 부재의 다양한 변형예를 개략적 평면도로 도시한다.

도 8 내지 도 12는 제2실시예에 따른 광전 반도체 모듈을 위한 커버 부재의 제조 방법을 다양한 단계들에서 개략적 단면도로 도시한다.

도 13은 광전 반도체 모듈의 제조 방법에 따른 커버 부재를 개략적 단면도로 도시한다.

도 14는 제3실시예에 따른 광전 반도체 모듈을 개략적 단면도로 도시한다.

도 15는 도 14의 광전 반도체 모듈을 개략적 평면도로 도시한다.

도 16A는 제3실시예의 변형예에 따른 광전 반도체 모듈을 개략적 단면도로 도시한다.

도 16B는 도 16A의 커버 부재를 개략적 평면도로 도시한다.

도 17은 제4실시예에 따른 광전 반도체 모듈을 개략적 단면도로 도시한다.

도 18은 제5실시예에 따른 광전 반도체 모듈을 개략적 단면도로 도시한다.

도 19는 다양한 물질들의 열 팽창 계수들에 대한 다이어그램을 도시한다.

발명을 실시하기 위한 구체적인 내용

[0091] 실시예들 및 도면들에서 동일하거나 동일하게 작용하는 구성 요소들은 동일한 참조 번호를 가진다. 도면들 및 상기 도면들에 도시된 요소들의 크기 비율은 기본적으로 축척에 맞는 것으로 볼 수 없다. 오히려, 예컨대 충들과 같은 개별 요소들은 더 나은 표현 및/또는 더 나은 이해를 위해 과장되어 크게 또는 두껍게 도시되어 있을 수 있다.

[0092] 도 1 내지 도 5는 광전 반도체 모듈을 위한 커버 부재의 제조 방법에 대한 제1실시예를 다양한 단계에서 개략적 단면도로 도시한다.

[0093] 도 1은 방법의 제1단계를 도시한다. 투광성 프레임 웨이퍼(1)가 준비되며, 상기 웨이퍼는 산화 규소- 또는 질화 규소로 이루어진 마스크층(2)으로 코팅된다. 상기 실시예에서, 프레임 웨이퍼는 양 측이 연마된 Si-웨이퍼로 (100)-면향이며, 6 인치나 8 인치의 직경을 가진다.

[0094] 프레임 웨이퍼(1)의 제1주요면(101)에는 마스크층(2)이 구조화되어 도포되며, 상기에서 마스크층은 홈들(210)을 포함하고, 상기 홈들은 평면도상에서 직사각형 형태를 가진다. 상기 제1주요면에 대향된 제2주요면(102)에 마스크층(2)이 전면으로 도포된다. 마스크층(2)의 도포 단계는 예컨대 열 산화 공정 또는 특히 플라즈마 지원 기화 공정을 이용하는데, 상기 기화 공정은 물리 기상 증착(physical vapor deposition, PVD)이 있다.

[0095] 이후, 도 2에 도시된 바와 같이, 프레임 웨이퍼(1)에 개구부들(110)이 제조된다. 개구부들은 수산화칼륨(KOH) 또는 테트라메틸암모니움수산화물(TMAH)을 이용하여 마스크층(2)의 홈들(210)을 관통하며 프레임 웨이퍼(1)를 식각함으로써 생성된다.

[0096] KOH 나 TMAH는 <100>과 <111> 평면과 관련하여 Si-웨이퍼(1)를 매우 상이하게 식각한다. 상기 식각 방법에서, 개구부들(110)의 측면들(111)은 프레임 웨이퍼(1)의 주 연장면과 함께 약 54.7° 의 각(α)을 이룬다. 프레임 웨이퍼(1)의 주 연장면은 적어도 실질적으로 그 표면의 주요면들, 즉 제1 및 제2주요면(101, 102)에 대해 평행하다. 54.7° 란 값에 대한 상기 각(α)의 가능한 오차는, 일반적으로, <100> 평면에 대한 프레임 웨이퍼(1)의 주

요면들(101, 102)의 기울기에 실질적으로 근거한다. 바람직하게는, 상기 기울기는 0.5° 이하의 값을 가지며, 상기 각(a)은 바람직하게는 54.7° 로부터 0.5° 이하의 오차를 가진다. 개구부들(110)은 프레임 웨이퍼의 제1주요면(101)으로부터 제2주요면(102)으로 가는 방향으로 뾰족해진다.

[0097] 이후의 방법 단계(도 3 참조)에서, 마스크층(2)은 프레임 웨이퍼(1)로부터 제거되며, 예컨대 완충된 불화 수소 용액을 이용한다. 또는, 구조화된 마스크층(2)뿐만 아니라 절연층도 프레임 웨이퍼(1)의 제1주요면(101)에 잔류할 수 있다.

[0098] 이어서, 애노드 본딩 공정을 이용하여 커버판 웨이퍼(3)의 제1주요면(301)은 프레임 웨이퍼(1)의 제1주요면(101)과 결합한다. 상기에서, 커버판 웨이퍼(3)는 투명하며, 특히 BF33과 같은 봉규산 플로트 유리로 구성된다. 상기 유리는 산화 나트륨을 함유한다.

[0099] 애노드 본딩을 위해, 프레임 웨이퍼(1)의 제1주요면(101) 및 커버판 웨이퍼(3)의 제1주요면(301)은 실온보다 높은 온도에서 기계적으로 접촉한다. 상기 온도는 예컨대 350°C 이상 및/또는 500°C 이하이다. 프레임 웨이퍼(1)의 제1주요면(101) 및 커버판 웨이퍼(3)의 제1주요면(301)은 서로 직접 접해있다. 이들은 특히 공통의 결합면에 포함된다.

[0100] 이어서, 프레임 웨이퍼(1) 및 커버판 웨이퍼(3) 사이에 전기 전압이 인가된다. 전기 전압은 예컨대 100 V 이상 및/또는 5 kV 이하의 값을 가진다. 예컨대, 상기 전압값은 500 V 이상 2500 V 이하이다.

[0101] 애노드 본딩 공정에서, 예컨대 커버판 웨이퍼(3)에 포함된 산화 나트륨의 나트륨 이온은 유리되고, 산화나트륨의 산소 이온은 프레임 웨이퍼(1)의 규소 이온과 결합된다. 이러한 방식으로, 프레임 웨이퍼(1) 및 커버판 웨이퍼(3) 간의 결합이 기계적으로 안정적이며 특히 풀립이 불가능하게 이루어진다.

[0102] 이후, 커버판 웨이퍼(3)는 양 측에서 반사 방지층(4) - 가령 TaN-, Si- 또는 Cr-층 - 으로 코팅된다(도 4 참조). 커버판 웨이퍼(3)의 제1주요면(301)의 코팅은 프레임 웨이퍼(1)의 개구부들(110)을 관통하여 수행된다. 상기에서 개구부들(110)은 커버판 웨이퍼(3)로부터 멀어지는 방향으로 뾰족해지므로, 상기 제1주요면(301)의 일부가 개구부들에 의해 차폐된다. 바꾸어 말하면, 제1주요면의 일부는 프레임 웨이퍼(1) 및 반사 방지층에 의해 덮이지 않는다.

[0103] 또는, 커버판 웨이퍼(3)는 프레임 웨이퍼(1)와 결합되기 전에 반사 방지층(4)으로 코팅될 수 있다. 바람직하게는, 일반적 기술부에 기재된 바와 같이, 제1주요면(301)에서, 결합면에서 개구부들(110)과 겹치는 위치만 코팅된다.

[0104] 마지막으로, 커버판 웨이퍼(3) 및 프레임 웨이퍼(1)간의 결합물은 개별 커버 부재들(5)로 개별화된다. 이는, 가령 텁질 또는 레이저 분리를 이용하여 상기 결합물을 관통하는 절단선들(6)을 이용한다. 이를 위해 바람직하게는, 상기 결합물은 도 5에 미도시된 다이싱 테이프(dicing tape)상에 배치되며, 상기 테이프는 특히 홀딩 프레임내에 연장되어 있다.

[0105] 분할된 커버 부재들(5) 각각은 커버판(300) 및 프레임부(100)를 포함한다. 커버판(300)은 커버판 웨이퍼(3)의 일부이다. 프레임부(100)는 프레임 웨이퍼(1)의 일부이며, 상기 부분은 개구부들(100) 중 하나를 적어도 부분적으로, 그러나 상기 도면에선 완전히, 포함한다.

[0106] 도 6은 제1실시예에 따른 방법의 변형예를 위한 단계를 개략적 단면도로 도시한다. 상기 단계는 도 3의 단계에 상응한다. 상기 방법 변형예에서, 프레임 웨이퍼(1)의 제1주요면(101) 대신 상기 웨이퍼의 제2주요면(102)이 커버판 웨이퍼(3)와 결합한다. 이러한 방식으로 획득되는 커버 부재들(5)에서, 개구부(110)의 단면은 커버판(300)으로부터 멀어지면서 확대된다.

[0107] 도 7A 내지 7C는 커버 부재들(5)의 커버판들(300)에 대한 개략적 평면도에서 개구부들(110)의 기하학적 형상의 다양한 변형예들을 도시한다.

[0108] 도 7A는 직사각형이나 정사각형의 밑면을 가진 커버 부재(5)를 도시한다. 특히, 커버판(300) 및 프레임부(100)는 주 연장면의 평면도에서 직사각형이나 정사각형의 밑면을 가지며, 바람직하게는 합동으로 배치되는데, 즉 평면도상에서 외부 에지들이 일치하도록 배치된다.

[0109] 개구부(110)의 단면은 원형이나 타원형이다. 상기 단면은 커버판(300)으로부터 멀어지면서 축소된다. 즉, 개구부(110)는 원뿔대형이다.

[0110] 도 7B에 따른 커버 부재(5)에서 커버판(300)은 직사각형 밑면을 가진다. 프레임부(100)는 2개의 관통부들(120)

을 포함한다. 정확하게는, 바의 형태를 갖는 2개의 부분들로 이루어지며, 상기 부분들은 커버판(300)의 2개의 대향된 에지들에 대해 평행하다. 두 개의 바들 사이에 띠형 개구부(110)가 연장된다. 바가 연장된 방향으로, 상기 개구부(100)는 커버 부재의 전체 길이 부분에 걸쳐 연장된다.

[0111] 도 7C는 제1실시예에 따른 도 5의 커버 부재(5)에 대한 개략적 평면도를 도시한다.

[0112] 도 8 내지 도 12는 커버 부재의 제조 방법에 대한 제2실시예를 개략적 단면도로 도시한다.

[0113] 제1실시예와 달리, 우선 프레임 웨이퍼(1) 및 커버판 웨이퍼(3)는 접합층없이 결합된다(도 8 참조). 접합층 없는 결합은 예컨대 제1실시예의 경우와 같이 애노드 본딩을 이용하여 제조된다.

[0114] 제1실시예와 달리, 프레임 웨이퍼(1)에 개구부들(110)을 제조하는 단계는 프레임 웨이퍼(1) 및 커버판 웨이퍼(3)가 결합한 이후에 비로소 수행된다. 이를 위해, 제1실시예의 경우와 같이, 구조화된 마스크층(2)이 프레임 웨이퍼(1)의 제1주요면(101)에 도포된다(도 9 참조). 이어서, 프레임 웨이퍼(1)는 흄들(210)을 관통하며 식각되고, 예컨대 다시 KOH 또는 TMAH를 이용하며, 이 때 개구부들(110)이 생성된다(도 10 참조).

[0115] 이후, 제1실시예와 유사하게, 마스크층(2)이 선택적으로 제거된다. 이어서, 프레임 웨이퍼(1) 및 커버판 웨이퍼(3)간의 결합물은 양 측에서 반사 방지층(4)을 구비하고(도 11 참조), 복수 개의 커버 부재들(5)로 개별화된다(도 12 참조).

[0116] 도 13은 일 실시예에 따른 광전 반도체 모듈의 제조 방법의 단계를 개략적 단면도로 도시한다.

[0117] 예컨대, 도 13에 도시된 방법 단계는 가령 제1실시예에 따라(도 5 참조) 또는 제2실시예에 따라(도 12 참조) 프레임 웨이퍼(1) 및 커버판 웨이퍼(3)간의 결합물로부터 커버 부재(5)가 분할된 이후에 수반된다. 상기 분할 이후, 커버 부재는 여전히 다이싱 테이프(6)상에 배치되어 있다. 상기에서, 커버 부재(5)는 커터 끝단(8)을 이용하여 적어도 국부적으로 다이싱 테이프(6)로부터 벗겨지며, 이를 통해 커버 부재(5) 및 다이싱 테이프(6)간의 접착이 감소한다.

[0118] 커버 부재는 그 이후의 가공을 위해 흡인침(suction needle)(7)을 이용하여 다이싱 테이프(6)로부터 벗겨진다.

[0119] 방법의 형성예에서, 커버판(300)은 다이싱 테이프(3)를 향해있다. 상기 형성예에서, 흡인침(7)은 커버 부재를 벗겨내기 위해 프레임부(100)측으로부터 개구부(110)에 맞물린다. 이어서, 커버 부재는 흡인침(7)으로부터 다른 도구, 즉 상기 커버 부재(5)를 커버판(300) 측으로부터 집은 후 상기 커버 부재를 예컨대 칩 캐리어(9)(도 14 참조)와 결합시키는 도구에 전달된다.

[0120] 커버 부재가 도구에 의해 다이싱 테이프(6)로부터 벗겨지고, 다른 도구에 의해 원하는 위치에 배치되는 이러한 방법을 이용하면, 높은 배치 정확도 및/또는 높은 클록 속도(clock rate) 및 그로 인한 낮은 실장 허용 오차 및/또는 높은 생산 속도가 달성된다는 이점이 있다.

[0121] 도 14는 제3실시예에 따른 광전 반도체 모듈을 개략적 단면도로 도시한다. 광전 반도체 모듈은 제2실시예에 따른 커버 부재(5)를 포함한다.

[0122] 커버 부재(5)는 칩 캐리어(9)와 결합한다. 예컨대, 상기 칩 캐리어와 납땜된다. 상기에서, 개구부(110)는 커버 부재(5) 및 칩 캐리어(9)에 의해 완전히 둘러싸인 내부 공간을 나타낸다.

[0123] 상기 내부 공간에서 발광 반도체칩(10)이 칩 캐리어(9)상에 실장되고, 상기 칩 캐리어(9)의 도전로 구조체(미도시)의 도전로들과 전기적으로 접촉된다. 상기에서 발광 반도체칩은 박막 발광 다이오드칩을 의미한다.

[0124] 칩 캐리어(9)는 예컨대 질화 알루미늄을 함유한다. 도 19는 $\text{ppm}/\text{^\circ C}$ 즉 $10^{-6}/\text{^\circ C}$ 단위로 질화 알루미늄(AlN), 규소(Si) 및 봉규산 유리(BF33)의 열 팽창 계수들(cte)을 도시한다. 커버판(300)(BF33), 프레임부(100)(Si) 및 칩 캐리어(9)(AlN)의 열 팽창 계수들은 서로 맞춰진다. 열 팽창 계수들의 차(diff)는 $1.5 \times 10^{-6}/\text{^\circ C}$ 보다 훨씬 낮은 값으로 매우 적다.

[0125] 상기에서 프레임부(100)는 칩 캐리어(9)의 평면도상에서 반도체칩(10)을 완전히 둘러싼다. 개구부(110)의 단면은 칩 캐리어(9)로부터 커버판(300)으로 가는 방향으로 축소된다. 바꾸어 말하면, 반도체칩(10) 및 개구부(100)의 일 측면, 특히 각 측면들(111) 간의 래터럴 간격은 칩 캐리어(9)로부터 커버판(300)으로 가면서 감소한다. 측면들(111)은 동작 시 반도체칩(10)으로부터 방출된 광의 소정 부분을 원하는 대로 차폐한다. 도 16에 따른 반도체 모듈에서 차폐된 광빔(11A)이 예시적으로 도시되어 있다. 특히, 반도체칩(10)으로부터 방출되는 광이 칩

캐리어(9)의 주 연장면에 대해 임계각(β)보다 작은 각으로 방출될 때 차폐된다.

[0126] 상기에서, 내부 공간은 발광 반도체칩(10) 외에 다른 전자 소자(12)도 포함한다. 이는 예컨대, 정전기 방전에 의한 반도체 소자의 손상 위험을 감소시키는 보호 다이오드를 가리킨다. 예컨대, 내부 공간에 배치된 전자 소자(12)에 의해, 반도체칩(10)은 개구부(110)의 2개의 측벽들(111) 사이의 중앙에 배치되지 않음으로써, 상기 반도체칩(10)이 멀리 이격된 측벽(β_1) 또는 그와 대향되어 반도체칩에 근접하게 배치된 측벽(β_2)의 방향으로 광을 방출하는 여부에 따라, 2개의 서로 다른 임계각(β), 즉 임계각(β_1 , β_2)이 발생한다. 상기에서, 임계각(β_1)은 6° 이고, 임계각(β_2)은 8° 이다.

[0127] 상기에서, 프레임부는 커버판(300)의 측면 플랭크(303)가 반도체칩(10)으로부터 방출된 광에 의해 조사되지 않도록 실시되는 것이 유리하다. 그 대신, 광은 반도체칩과 반대 방향인 커버판(300)의 제2주요면(302)을 통해 반도체 모듈로부터 아웃커플링된다. 이는, 도 16에 따른 반도체 모듈에서 광빔(11B)을 통해 예시적으로 확인할 수 있다.

[0128] 도 15는 제3실시예에 따른 반도체 모듈의 개략적 평면도를 도시한다.

[0129] 반도체 모듈은 복수 개의 발광 반도체칩들(10)을 포함하며, 상기 경우에 5개의 발광 반도체칩들(10)을 포함하고, 상기 반도체칩들은 함께 개구부(110)에 배치된다. 반도체칩들(10)은 예컨대 분당 와이어(15)를 이용하여 직렬로 연결된다. 일 형성예에서, 반도체칩들(10)은 일 열(row)로 배치된다. 예컨대, 상기 형성예에서, 칩 캐리어의 폭(b)은 4 mm이하, 예컨대 약 3.5 mm이다. 반도체칩들(10)의 폭은 예컨대 약 2.1 mm이다. 상기 폭은 상기 열의 방향에 대한 횡적 치수이다.

[0130] 각각의 반도체칩(10)은 칩 캐리어(9)의 도전로(13)에 납땜된다. 도전로들(13)상의 납땜 장벽들(14)은 납땜 시 땜납이 도전로(13)의 영역에 넓게 분포할 위험을 감소시킨다. 특히, 납땜 장벽들(14)은 땜납을 실질적으로 상기 반도체칩(10)에 의해 덮이는 도전로(13)의 영역으로 한정시킨다. 납땜 장벽들(14)은 예컨대 소수성 물질(hydrophobic material)의 층, 가령 Cr층을 포함하거나 그것으로 구성된다.

[0131] 도 16A 및 16B는 제3실시예에 따른 광전 반도체 모듈의 변형예를 개략적 단면도로 도시한다.

[0132] 도 14 및 15의 반도체 모듈과 달리, 도 16A 및 16B에 따른 반도체 모듈의 경우, 우선, 반도체칩(10)과 반대 방향인 커버판(300)의 주요면(302)에 국부적으로 반사층(17)이 도포되고, 상기 반사층은 반도체칩(10)으로부터 방출된 광의 또 다른 일부를 원하는 대로 차폐한다. 예컨대, 반사층(17)을 이용하여 커버판(300)의 광 아웃커플링 영역은 비대칭 기하학적 형상을 갖게 되고, 이는 도 16B의 평면도에 개략적으로 도시된 바와 같다.

[0133] 또한, 도 14 및 15의 반도체 모듈과 달리 도 16A 및 16B에 따른 반도체 모듈의 경우, 칩 캐리어(9)는 다층 구조를 가진다. 특히, 반도체칩을 접촉하는 도전로(13)는 국부적으로 칩 캐리어(9)의 내부에 형성된다. 이러한 방식으로, 프레임부(100)가 완전한 원주형으로 칩 캐리어(9)에 고정된다. 유리하게도, 반도체칩(10)을 위한 전기 단자들을 내부 공간(110)으로부터 끌어내기 위해 상기 고정된 부분을 끊을 필요는 없다. 따라서, 내부 공간은 매우 양호하게 밀폐된다.

[0134] 일 실시예에서, 칩 캐리어(9)의 내부에 형성된 도전로(13)는 측면에서 커버 부재(5)로부터 다시 칩 캐리어(9)의 전면측으로 안내되며, 상기 칩 캐리어상에 반도체칩(5) 및 커버 부재(5)가 실장되어 있다. 다른 실시예에서, 도 전로는 전면측에 대향된 후면측으로 안내되며, 이는 도 16A에 접선으로 표시되어 있는 바와 같다.

[0135] 도 17에 개략적 단면도로 도시된 제4실시예에 따른 광전 반도체 모듈은 선행 실시예들에 따른 반도체 모듈에 대해 부가적으로 빔 형성 부재(16)를 포함하며, 상기에서 빔 형성 부재는 렌즈, 특히 볼록 렌즈다. 빔 형성 부재(16)는 예컨대 커버판(300)상에 접착된다.

[0136] 도 18에 개략적 단면도로 도시된 광전 반도체 모듈의 제5실시예에서, 빔 형성 부재는 커버판과 함께 통합되어 형성된 렌즈 부재(16)로, 상기에서 볼록형 렌즈 부재(16)로 실시된다.

[0137] 본 발명은 실시예들에 의거한 기재로 인해 상기 실시예들에 한정되지 않는다. 오히려, 본 발명은 각각의 새로운 특징 및 특징들의 각 조합을 포함하고, 이는 특히 특히 청구 범위에서 특징들의 각 조합을 포함하며, 비록 이러한 특징 또는 이러한 조합이 그 자체로 명백하게 특히 청구 범위 또는 실시예들에 제공되지 않더라도 그러하다.

부호의 설명

[0138]

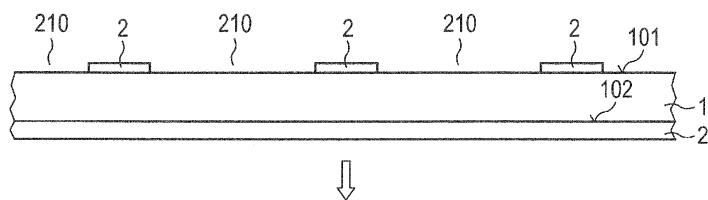
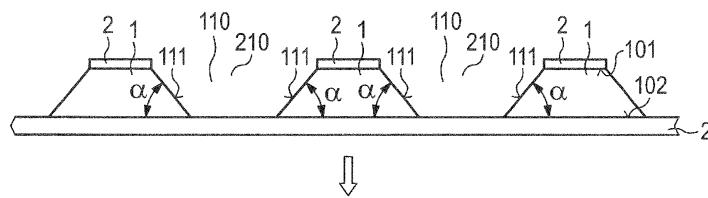
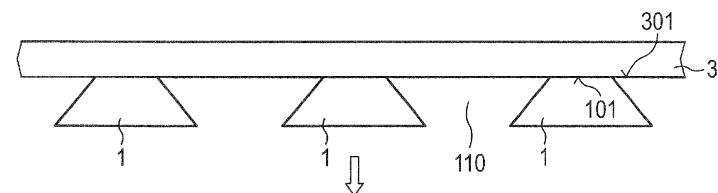
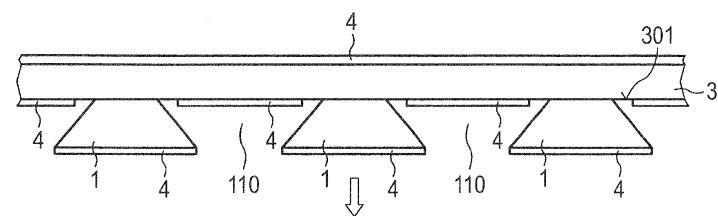
9: 칩 캐리어

10: 발광 반도체 칩

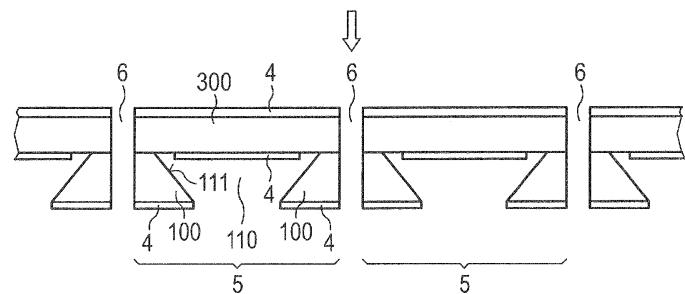
5: 커버 부재

300: 커버 플레이트

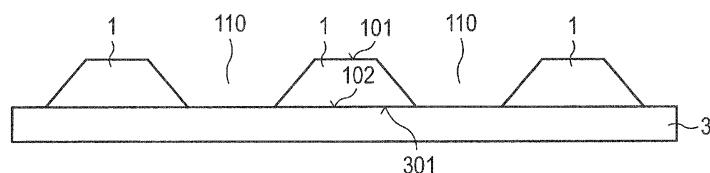
100: 프레임부

도면**도면1****도면2****도면3****도면4**

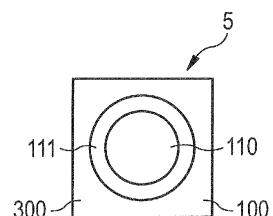
도면5



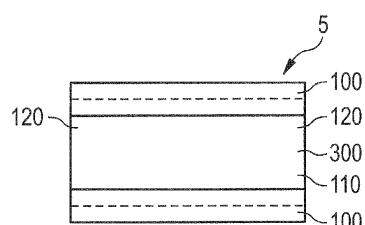
도면6



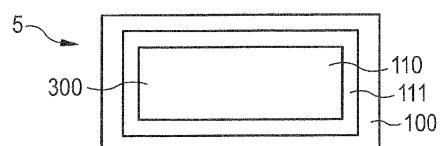
도면7a



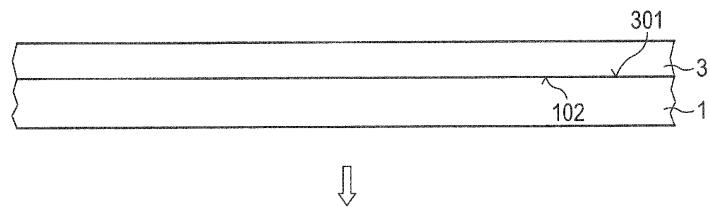
도면7b



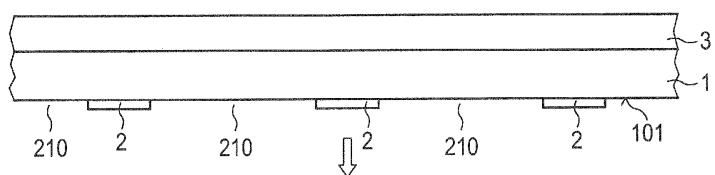
도면7c



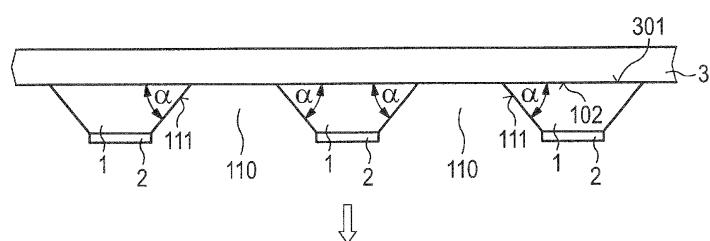
도면8



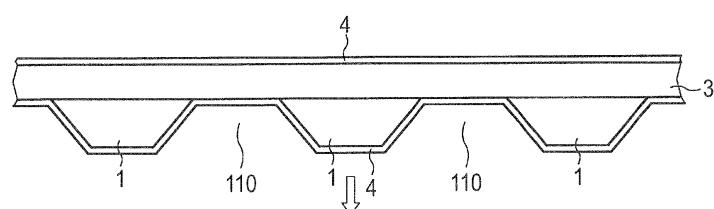
도면9



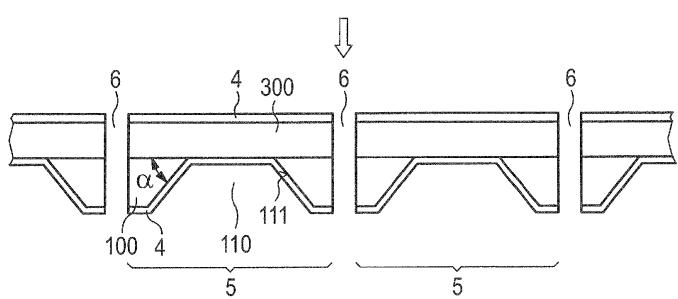
도면10



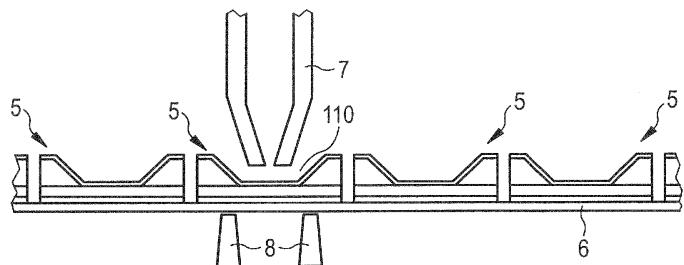
도면11



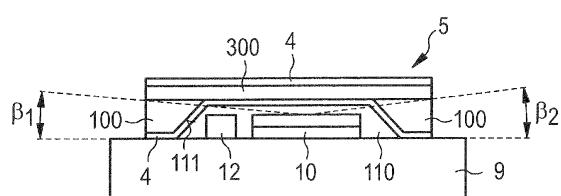
도면12



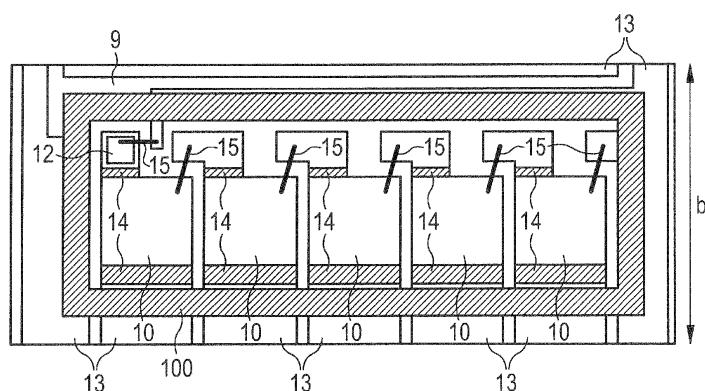
도면13



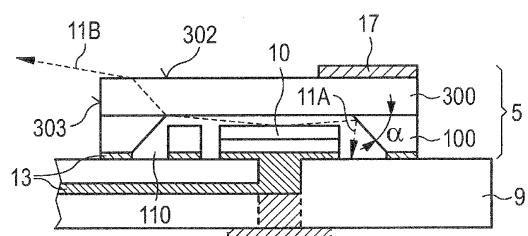
도면14



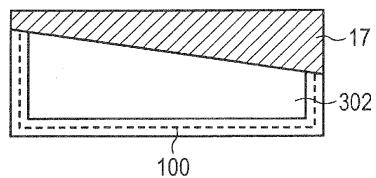
도면15



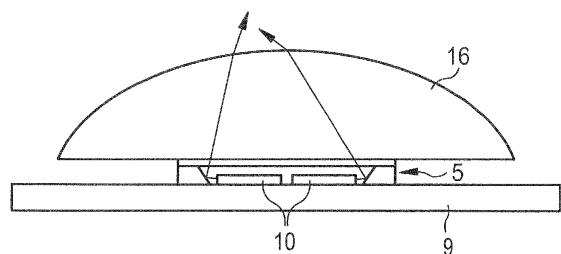
도면16a



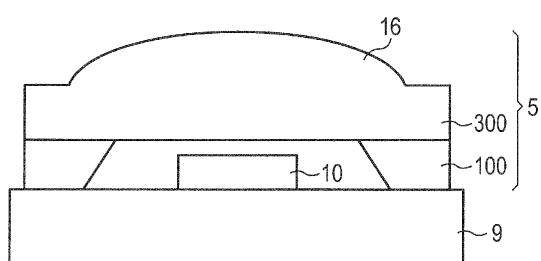
도면16b



도면17



도면18



도면19

