



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0105132
(43) 공개일자 2009년10월07일

(51) Int. Cl.

H01L 43/00 (2006.01) H01L 43/08 (2006.01)

G11C 11/15 (2006.01)

(21) 출원번호 10-2008-0030405

(22) 출원일자 2008년04월01일

심사청구일자 2008년04월01일

(71) 출원인

이화여자대학교 산학협력단

서울 서대문구 대현동 11-1 이화여자대학교내

(72) 발명자

신형순

서울 서초구 서초3동 아이파크빌 102동 301호

이승연

서울 강동구 길1동 381-2 한솔빌라트 202호

(뒷면에 계속)

(74) 대리인

이원희

전체 청구항 수 : 총 8 항

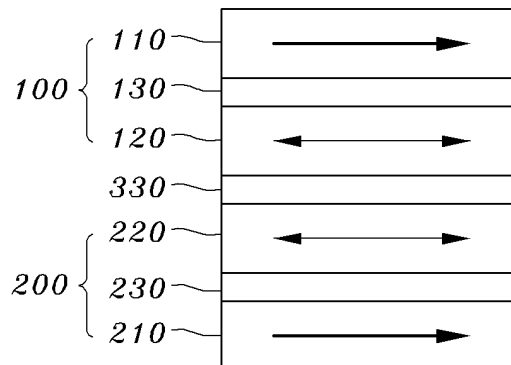
(54) 스핀 토크 변환을 이용한 이중 자기터널접합 소자를 사용한 XOR 및 XNOR 논리 연산장치

(57) 요약

본 발명은 초기화 과정이 필요없는 스핀 토크 변환을 이용한 이중 자기터널접합 소자를 사용한 XOR 및 XNOR 논리 연산장치에 관한 것으로,

제1 입력신호가 인가되며 자화 방향이 고정된 제1 고정층과, 상기 제1 고정층 아래에 형성되며 전기적 절연을 위한 제1 유전층과, 상기 제1 유전층 아래에 형성되며 자화 방향이 가변하는 제1 자유층으로 구성된 제1 자기터널접합 소자; 제2 입력신호가 인가되며 자화 방향이 고정된 제2 고정층과, 상기 제2 고정층 위에 형성되며 전기적 절연을 위한 제2 유전층과, 상기 제2 유전층 위에 형성되며 자화 방향이 가변하는 제2 자유층으로 구성된 제2 자기터널접합 소자; 및, 상기 제1 및 제2 자기터널접합 소자 사이에 전기적 절연을 위한 제3 유전층을 포함하는 것을 특징으로 한다.

대표도 - 도4



(72) 발명자

김지현

충남 천안시 청수동 극동아파트 201동 1204호

이현주

서울 서초구 반포4동 76-7 서래파크빌 102호

김소정

서울 구로구 신도림동 동아2차아파트 204동 2503호

특허청구의 범위

청구항 1

제1 입력신호가 인가되며 자화 방향이 고정된 제1 고정층과, 상기 제1 고정층 아래에 형성되며 전기적 절연을 위한 제1 유전층과, 상기 제1 유전층 아래에 형성되며 자화 방향이 가변하는 제1 자유층으로 구성된 제1 자기터널접합 소자;

제2 입력신호가 인가되며 자화 방향이 고정된 제2 고정층과, 상기 제2 고정층 위에 형성되며 전기적 절연을 위한 제2 유전층과, 상기 제2 유전층 위에 형성되며 자화 방향이 가변하는 제2 자유층으로 구성된 제2 자기터널접합 소자; 및,

상기 제1 및 제2 자기터널접합 소자 사이에 전기적 절연을 위한 제3 유전층

을 포함하는 것을 특징으로 하는 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치.

청구항 2

청구항 1에 있어서,

상기 제1 및 제2 자유층의 자화 방향은 상기 제1 및 제2 고정층에 인가된 입력신호의 전압에 의해 상기 제1 및 제2 고정층과 제1 및 제2 자유층 사이에 형성되는 전류의 방향에 따라 스핀 토크 변환 방식으로 자화 방향이 결정되는 것을 특징으로 하는 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치.

청구항 3

청구항 1에 있어서,

상기 제1 및 제2 자유층은 논리 레벨 '0'에 상응하는 전압과 논리 레벨 '1'에 상응하는 전압 사이의 전압이 데이터 기록시에 인가되는 것을 특징으로 하는 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치.

청구항 4

청구항 3에 있어서,

상기 제1 및 제2 자유층은 논리 레벨 '0'에 상응하는 전압과 논리 레벨 '1'에 상응하는 전압 사이의 중간 전압이 데이터 기록시에 인가되는 것을 특징으로 하는 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치.

청구항 5

청구항 3에 있어서,

상기 제1 및 제2 자유층에 데이터 기록시에 인가되는 전압은 제1 및 제2 자유층의 자화 방향을 바꾸는 데 필요한 임계 전류보다 큰 전류를 인가할 수 있는 전압인 것을 특징으로 하는 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치.

청구항 6

청구항 1에 있어서,

상기 제1 고정층 및 제2 고정층의 자화 방향이 같은 방향으로 고정된 경우, XOR 논리 연산을 수행하는 것을 특징으로 하는 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치.

청구항 7

청구항 1에 있어서,

상기 제1 고정층 및 제2 고정층의 자화 방향이 다른 방향으로 고정된 경우, XNOR 논리 연산을 수행하는 것을 특징으로 하는 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치.

청구항 8

청구항 1에 있어서,

상기 제1 및 제2 자유층에 데이터 읽기시 인가되는 전압은 제1 및 제2 자유층의 자화 방향을 바꾸는 데 필요한 임계 전류보다 적은 전류를 인가할 수 있는 전압인 것을 특징으로 하는 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치.

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 XOR 및 XNOR 논리 연산장치에 관한 것으로, 보다 상세하게는 초기화 과정이 필요없는 스핀 토크 변환을 이용한 이중 자기터널접합 소자를 사용한 XOR 및 XNOR 논리 연산장치에 관한 것이다.

배경 기술

- <2> 일반적으로, 자기터널접합(Magnetic Tunneling Junction; MTJ) 소자를 이용한 논리 회로는 입력단에 같은 전류가 흐르는 경우에는 자유층(Free Magnetic Layer)의 자화 방향이 변하고, 전류의 방향이 서로 다른 경우에는 자유층의 자화방향은 변하지 않기 때문에, 각 전류가 만들어낸 합성 자장에 의하여 교차한 셀 내의 자유층의 자성 스핀을 원하는 방향으로 배열시킬 수 있고, 고정층(Pinned Magnetic Layer)의 자화방향은 고정되어 있으므로, 두개의 자성층의 자화 방향을 평행 또는 반평행의 두가지를 구현함으로써, '1'과 '0'의 논리 레벨인 디지털 신호를 기록할 수 있다.
- <3> 그리고, 상기 '1'과 '0'의 논리 레벨인 디지털 신호를 읽을 때에는 자기터널 접합 소자의 TMR(Tunnelling Magneto-Resistance)를 이용하는데, 자기터널접합 소자에 감지전압이 가해질 때, 전자 캐리어는 상기 자기 물질층들 사이의 비자기성, 비도전성 터널층을 통하여 터널링함으로써, 상기 자기물질층을 통과하고, 상기 감지전류에 대한 저항은 상기 자기물질층 쌍의 자기벡터가 서로 같은 방향으로 평행일 때 최소가 되어 절연층을 터널하는 전자의 컨덕턴스가 두개의 자성층의 상대적인 자화방향에 따른 저항을 측정할 수 있다.
- <4> 한편, XOR 논리 연산장치는 배타적 논리합 회로로써, 입력된 2개의 값 중 1개만 참일 때 참이 되는 논리 연산장치인데, 이러한 XOR 논리 연산장치는 상기 자기터널접합 소자를 이용하여 구현할 수 있다.
- <5> 도 1에 종래 기술에 따른, 자기터널접합 소자를 이용한 XOR 논리 연산장치가 도시되어 있다.(J. of Applied Physics, vol. 97, p.10D509, 2005 참조)
- <6> 도 1을 참조하면, 종래 기술에 따른 자기터널접합 소자를 이용한 XOR 논리 연산장치는, 전류가 도통하도록 구비되는 상부전극(2) 및 하부전극(3)과, 상기 상부전극과 하부전극 간에 증착되는 자성강층인 고정층(4) 및 자유층(6)과, 상기 고정층 및 자유층 간을 절연하며, 그 사이에 증착되는 절연층(5)으로 구성된 자기터널접합 소자와, 상기 상부전극(2) 위에 위치하여 자기터널접합 소자의 고정층(4) 및 자유층(6)의 자화를 위하여 전류를 입력하는 2개의 입력층(7, 8)을 포함하여 상기 입력층(7, 8)에 입력된 전류 방향에 따라 XOR 논리 연산을 수행한다.
- <7> 상기 각 입력층(7, 8)에 흐르는 전류의 방향이 도 1에 도시된 바와 같이 -I인 경우(도 1에 도시된 입력층의 앞부분에서 뒷부분으로 향하는 방향, 왼쪽 화살표), 논리 레벨을 '0', +I인 경우(오른쪽 화살표) 논리 레벨을 '1'로 정의한다. 상기 각 입력층에 흐르는 전류의 방향이 같은 경우에는 상기 자유층(6)의 자화방향이 변하며, 상기 각 입력층에 흐르는 전류의 방향이 다른 경우에는 상기 자유층(6)의 자화방향이 변하지 않는다.
- <8> 상기 하부전극(3)에 전류가 흐르지 않는 경우에는 상기 고정층(4)의 자화방향이 변하지 않는다. 상기 고정층(4)의 자화방향을 바꾸려면 상기 하부전극(3)에 전류 I가 흐르는 상태에서 상기 각 입력층(7, 8)에 흐르는 전류의 방향이 동일해야한다.
- <9> 도 2에는 종래 기술에 따른, 자기터널접합 소자를 이용한 XOR 논리 연산장치의 초기화 과정과 동작 과정이 도시되어 있다. 자기터널접합 소자의 동작은 초기화 과정(도 2(a)참조; 'SET')과 동작 과정(도 2(b)~(e)참조; 'Logic')으로 구분된다.
- <10> 도 2의 (a)를 참조하면, 논리 연산장치 동작 전에 2단계의 초기화 과정을 통해 고정층(4)의 자화방향은 왼쪽으로 자유층(6)의 자화방향은 오른쪽으로 되도록 하여 높은 레벨의 저항값 R_H 로 만든다.

<11> 그 다음, 하부전극(3)에 전류 I를 인가한 상태에서 각각의 입력층(7, 8)에 -I(논리 레벨 0) 또는 +I(논리 레벨 1)를 도 2의 (b) 내지 도 2의 (d)에 도시된 바와 같이 입력하면 자기터널접합 소자의 저항값이 도 2의 (b) 내지 도 2의 (d)에 도시된 바와 같이 결정된다.

<12> 도 2의 (b) 내지 도 2의 (d)에 도시된 바와 같이, 각각의 입력층(7, 8)의 논리 레벨이 동일하면 저항값이 낮은 레벨의 저항값 R_L 로 결정되고, 논리 레벨의 상이하면 초기화 상태와 같이 R_H 로 결정된다.

<13> 상기 자기터널접합 소자의 저항값을 도 3에 도시된 바와 같은 감지 증폭기(sense amp)를 이용하여 R_L 과 비교하면 하기 [표 1']에 기재된 바와 같이 XOR 논리 연산장치 소자로 동작하게 된다.

<14> [표 1']

<15>

A	B	C	R	OUT
0	0	I	R_L	0
0	1	I	R_H	1
1	0	I	R_H	1
1	1	I	R_L	0

<16> 이 때, 자기터널접합 소자의 저항값이 R_L 일 때 감지 증폭기의 출력이 논리 레벨 '0'이 되기 위해선 감지 증폭기의 오프셋 전압(offset voltage)(V_{OS})은

<17> $-I_{SENS} * \Delta R < V_{OS} < 0$ ($\Delta R = R_H - R_L$)

<18> 를 만족하여야 한다.

<19> 상기와 같은 종래기술에 따른 자기터널접합 소자를 이용한 XOR 논리 연산장치는 동작 후에 항상 자기터널접합 소자의 자유층과 고정층의 자화방향을 각각 다시 초기화해야 하는 단점이 있다.

<20> 즉, 도 2의 (a) 내지 (e)에 도시된 바와 같이, 입력층(7, 8)의 논리 레벨에 의해 자유층과 고정층의 자화방향이 변화하므로 다음 논리 연산을 위해 다시 자화방향을 환원하여 초기화하는 2단계의 초기화 과정이 필요하다. 이로 인해, XOR 논리 연산장치의 동작 속도가 감소하는 문제점이 있다. 이러한 문제점은 XNOR 논리 연산장치에 있어서도 동일하게 발생한다.

발명의 내용

해결 하고자하는 과제

<21> 본 발명은 전술한 바와 같은 종래기술의 XOR 및 XNOR 논리 연산장치의 동작 속도가 감소하는 문제점을 해결하기 위해, 초기화 과정이 필요없는 XOR 및 XNOR 논리 연산장치를 제공하는 것을 그 목적으로 한다.

과제 해결수단

<22> 상기와 같은 과제를 해결하기 위한 본 발명에 따른 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치는,

<23> 제1 입력신호가 인가되며 자화 방향이 고정된 제1 고정층과, 상기 제1 고정층 아래에 형성되며 전기적 절연을 위한 제1 유전층과, 상기 제1 유전층 아래에 형성되며 자화 방향이 가변하는 제1 자유층으로 구성된 제1 자기터널접합 소자; 제2 입력신호가 인가되며 자화 방향이 고정된 제2 고정층과, 상기 제2 고정층 위에 형성되며 전기적 절연을 위한 제2 유전층과, 상기 제2 유전층 위에 형성되며 자화 방향이 가변하는 제2 자유층으로 구성된 제2 자기터널접합 소자; 및, 상기 제1 및 제2 자기터널접합 소자 사이에 전기적 절연을 위한 제3 유전층을 포함하는 것을 특징으로 한다.

<24> 또한, 상기 제1 및 제2 자유층의 자화 방향은 상기 제1 및 제2 고정층에 인가된 입력신호의 전압에 의해 상기 제1 및 제2 고정층과 제1 및 제2 자유층 사이에 형성되는 전류의 방향에 따라 스핀 토크 변환 방식으로 자화 방향이 결정되는 것을 특징으로 한다.

- <25> 또한, 상기 제1 및 제2 자유층은 논리 레벨 '0'에 상응하는 전압과 논리 레벨 '1'에 상응하는 전압 사이의 전압이 인가되는 것을 특징으로 한다. 여기서 바람직하게는, 상기 제1 및 제2 자유층은 논리 레벨 '0'에 상응하는 전압과 논리 레벨 '1'에 상응하는 전압 사이의 중간 전압이 인가되는 것을 특징으로 한다.
- <26> 또한 이때, 상기 제1 및 제2 자유층에 인가되는 전압은 제1 및 제2 자유층의 자화 방향을 바꾸는 데 필요한 임계 전류보다 큰 전류를 인가할 수 있는 전압이다.
- <27> 또한, 상기 제1 고정층 및 제2 고정층의 자화 방향이 같은 방향으로 고정된 경우, XOR 논리 연산을 수행하며, 상기 제1 고정층 및 제2 고정층의 자화 방향이 다른 방향으로 고정된 경우, XNOR 논리 연산을 수행하는 것을 특징으로 한다.

효 과

- <28> 상기한 바와 같은 본 발명에 따른 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치에 의하면,
- <29> 종래의 XOR 및 XNOR 논리 연산장치와는 달리, 초기화 과정이 필요없으므로, XOR 및 XNOR 논리 연산장치의 동작 속도가 향상되는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- <30> 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 상세히 설명한다. 우선, 도면들 중 동일한 구성요소 또는 부품들은 가능한 한 동일한 참조부호를 나타내고 있음에 유의해야 한다. 본 발명을 설명함에 있어서 관련된 공지 기능 혹은 구성에 대한 구체적인 설명은 본 발명의 요지를 모호하게 하지 않기 위해 생략한다.
- <31> 도 4는 본 발명에 따른 XOR 및 XNOR 논리 연산장치에 사용되는 이중 자기터널접합 소자를 도시한 도로써, 제1 및 제2 고정층이 같은 방향으로 자화되어 XOR 논리연산을 수행하는 것을 도시한 도, 도 5는 데이터 기록시 도 4의 제1 및 제2 고정층에 인가되는 제1 및 제2 입력신호와 제1 및 제2 자유층에 인가되는 전압이 도시된 도, 도 6은 본 발명에 따른 XOR 및 XNOR 논리 연산장치에 사용되는 이중 자기터널접합 소자를 도시한 도로써, 제1 및 제2 고정층이 다른 방향으로 자화되어 XNOR 논리연산을 수행하는 것을 도시한 도, 도 7은 데이터 기록시 도 6의 제1 및 제2 고정층에 인가되는 제1 및 제2 입력신호와 제1 및 제2 자유층에 인가되는 전압이 도시된 도이다.
- <32> 자기터널접합 소자(100, 200)는 자기 저항식 랜덤 액세스 메모리(MRAM: Magneto - resistance Random Access Memory)를 구성하는 구성 요소로서, 전기도체의 저항이 주변 자기장에 따라 변화하는 자기저항효과(Magneto - resistance Effect)를 이용하여 데이터 및 정보를 저장한다.
- <33> 이때, 자기저항효과(磁氣抵抗效果, Magnetoresistance Effect)는 자기장에 의하여 물질의 전기 저항이 변하는 현상으로서, 금속이나 반도체에 자기장을 걸어주면 전기 저항이 증가하고, 전기 저항의 증가량은 약한 전기장에 대해서는 자기장 세기의 제곱에 비례하는 현상이며, 자기장의 방향에 대하여 전류의 방향이 수직인 경우를 가로 효과라 하는데, 강자성체에서는 자발자화로 방향의 변화에 따라 저항의 변화가 생긴다.
- <34> 기존의 자기터널접합 소자는 외부의 메탈 라인으로 흐르는 전류에 의하여 인가되는 자기장 방향에 의하여 자유층(free layer)의 자화 방향이 바뀌는 현상을 이용하였으나, 스핀 토크 변환(spin torque transfer)을 이용한 자기터널접합 소자는 자기터널접합 소자를 통과하여 흐르는 전류의 방향에 의하여 자유층의 자화 방향이 바뀌게 된다. 전류가 자유층에서 고정층(fixed layer)으로 흐르는 경우 자유층의 자화 방향이 고정층과의 자화 방향과 동일하게 되어 자기터널접합 소자의 저항값이 R_L 이 된다. 반대로 전류가 고정층에서 자유층으로 흐르는 경우에는 자유층의 자화 방향이 고정층의 자화 방향과는 반대가 되어 자기터널접합 소자의 저항값이 R_H 가 된다.
- <35> 본 발명에 따른 XOR 및 XNOR 논리 연산장치는 스핀 토크 변환을 이용한 자기터널접합 소자(100, 200)가 이중으로 형성되는 것이 특징이다. 도 4에 도시된 바와 같이, 자기터널접합 소자(100, 200) 각각은 제1 및 제2 고정층(110, 210)과 제1 및 제2 자유층(120, 220), 그리고 상기 제1 및 제2 고정층과 자유층 사이에는 제1 및 제2 유전층(130, 230)이 형성되어 각각의 고정층과 자유층 사이를 전기적으로 절연한다.
- <36> 상기 제1 고정층(110)은 자화 방향이 고정되어 있으며, 제1 입력신호(도 5의 'A')가 인가된다. 한편, 상기 제2 고정층(210)도 자화 방향이 고정되어 있으며, 제2 입력신호(도 5의 'B')가 인가된다. 이때, 고정되는 자화 방향은 XOR 논리연산을 수행할 것인지, XNOR 논리연산을 수행할 것인지에 따라, 상기 제1 고정층(110)과 제2 고정층(210)의 자화 방향과 같아지도록 하는지 여부가 결정된다. XOR 논리연산을 수행하고자 하는 경우에는 상기 제1 고정층(110)의 자화 방향이 상기 제2 고정층(210)의 자화 방향과 같아지도록 하며, XNOR 논리연산을 수행하고자

하는 경우에는 자화 방향이 달라지도록 한다.

<37> 상기 제1 자유층(120)은 전기적 절연을 위한 제1 유전층(130) 아래에 형성되며, 제1 자유층에 인가된 전압과 상기 제1 고정층에 인가된 입력신호의 전압에 의해 형성되는 전류의 방향에 따라 상기 스핀 토크 변환 방식으로 제1 자유층의 자화 방향이 결정된다. 마찬가지로, 상기 제2 자유층(220)은 전기적 절연을 위한 제2 유전층(230) 위에 형성되며, 제2 자유층에 인가된 전압과 상기 제2 고정층에 인가된 입력신호의 전압에 의해 형성되는 전류의 방향에 따라 상기 스핀 토크 변환 방식으로 제2 자유층의 자화 방향이 결정된다. 한편, 상기 자기터널접합 소자들(100, 200) 사이에는 전기적 절연을 위한 제3 유전층(330)이 형성된다.

<38> 도 5를 참조하면, 제1 입력신호(A)가 상기 제1 고정층(110)에 인가되며, 제2 입력신호(B)가 상기 제2 고정층(210)에 인가된다. 이때, 상기 제1 자유층(120)과 제2 자유층(220)은 논리 레벨 '0'에 상응하는 전압(예를 들면, '0')과 논리 레벨 '1'에 상응하는 전압(예를 들면, 'V') 사이의 중간에 상응하는 전압(예를 들면, 'V/2')이 인가되고 유지된다. 또한, 이때 상기 제1 및 제2 자유층에 인가되는 전압(예를 들면, 'V/2')은 제1 및 제2 자유층의 자화 방향을 바꾸는 데 필요한 임계 전류보다 큰 전류를 인가할 수 있는 전압이다.

<39> 상기와 같은 본 발명에 따른 스핀 토크 변환을 이용한 이중 자기터널접합 소자를 사용한 XOR 및 XNOR 논리연산 장치에서 XOR 논리연산을 수행하는 과정을 설명하면 다음과 같다.

<40> 먼저, 도 5와 같이 상기 제1 및 제2 고정층(110, 210)의 자화 방향은 오른쪽으로 고정된다. 쓰기(Writing)를 수행하는 동안에는 제1 및 제2 자유층(120, 220)은 동일한 전압을 유지하므로 두 층 사이에는 전류가 흐르지 않는다. 상기 제1 고정층(110)에 인가된 제1 입력신호(A)가 논리레벨 '1'인 경우, 전류는 제1 고정층(110)에서 제1 자유층(120)으로 흐르게 된다. 따라서 제1 자유층(120)의 자화 방향은 제1 고정층(110)의 자화 방향과 반대 방향인 왼쪽으로 자화된다. 반대로 상기 제1 입력신호가 논리레벨 '0'인 경우, 전류는 제1 자유층(120)에서 제1 고정층(110)으로 흐르게 된다. 따라서 제1 자유층(120)의 자화 방향은 제1 고정층(110)의 자화 방향과 같은 방향인 오른쪽으로 자화된다.

<41> 마찬가지로, 상기 제2 고정층(210)에 인가된 제2 입력신호(B)가 논리레벨 '1'인 경우, 전류는 제2 고정층(210)에서 제2 자유층(220)으로 흐르게 된다. 따라서 제2 자유층(220)의 자화 방향은 제2 고정층(210)의 자화 방향과 반대 방향인 왼쪽으로 자화된다. 반대로 상기 제2 입력신호가 논리레벨 '0'인 경우, 전류는 제2 자유층(220)에서 제2 고정층(210)으로 흐르게 된다. 따라서 제2 자유층(220)의 자화 방향은 제2 고정층(210)의 자화 방향과 같은 방향인 오른쪽으로 자화된다.

<42> 이와 같은 제1 및 제2 입력신호의 조합에 따라 아래 [표 1]과 같이 제1 및 제2 자유층(120, 220)의 자화 방향이 구성된다.

<43> [표 1]

	0	1
0	→ →	← →
1	→ ←	← ←

<45> 상기 [표 1]에서 제1 가로행은 제1 입력신호(A)의 논리레벨을 뜻하고, 제1 세로열은 제2 입력신호(B)의 논리레벨을 의미한다. 그리고, 각 항목에서 위 화살표는 제1 자유층의 자화 방향, 아래 화살표는 제2 자유층의 자화 방향을 의미한다.

<46> 한편, 읽기(Reading)를 수행하는 동안에는 상기 제1 자유층(120)과 제2 자유층(220) 사이의 저항을 측정한다. 이때 인가되는 전압은 임계 전류값 이하의 전류가 흐를 정도로 낮으므로 자유층의 자화 방향은 바뀌지 않는다. 그 결과, 아래 [표 2]와 같이 저항이 측정되고, 여기서 R_H 를 논리레벨 '1', R_L 을 논리레벨 '0'으로 정의하면 아래 [표 3]과 같다.

<47> [표 2]

	0	1
0	R_L	R_H

1	R_H	R_L
---	-------	-------

[표 3]

	0	1
0	0	1
1	1	0

상기 [표 2] 및 [표 3]에서 제1 가로행은 제1 입력신호(A)의 논리레벨을 뜻하고, 제1 세로열은 제2 입력신호(B)의 논리레벨을 의미한다.

상기 [표 3]에 의하면, 제1 고정층(110)과 제2 고정층(210)의 자화 방향이 같은 경우에는 본 발명에 따른 이중 자기터널접합 소자를 사용한 논리 연산 장치가 XOR 논리 회로로 동작함을 알 수 있다.

한편, 도 6은 본 발명에 따른 XOR 및 XNOR 논리 연산장치에 사용되는 이중 자기터널접합 소자를 도시한 도로써, 제1 및 제2 고정층이 다른 방향으로 자화되어 XNOR 논리연산을 수행하게 된다. 도 4와 비교하여 제1 고정층(110)의 자화 방향이 제2 고정층(210)의 자화 방향과 다른 방향임을 알 수 있다. 즉, 제1 고정층은 왼쪽으로 자화되며, 제2 고정층은 오른쪽으로 자화된다.

도 7을 참조하면, 전술한 도 5와 마찬가지로, 제1 입력신호(A)가 상기 제1 고정층(110)에 인가되며, 제2 입력신호(B)가 상기 제2 고정층(210)에 인가된다. 이때, 상기 제1 자유층(120)과 제2 자유층(220)은 논리 레벨 '0'에 상응하는 전압(예를 들면, '0')과 논리 레벨 '1'에 상응하는 전압(예를 들면, 'V') 사이의 중간에 상응하는 전압(예를 들면, 'V/2')이 인가되고 유지된다. 또한, 이때 상기 제1 및 제2 자유층에 인가되는 전압(예를 들면, 'V/2')은 제1 및 제2 자유층의 자화 방향을 바꾸는 데 필요한 임계 전류보다 큰 전류를 인가할 수 있는 전압이다.

상기와 같은 본 발명에 따른 스핀 토크 변환을 이용한 이중 자기터널접합 소자를 사용한 XOR 및 XNOR 논리연산 장치에서 XNOR 논리연산을 수행하는 과정을 설명하면 다음과 같다.

먼저, 상기 제1 고정층(110)의 자화 방향은 왼쪽으로 고정되고, 상기 제2 고정층(210)의 자화 방향은 오른쪽으로 고정된다. 쓰기(Writing)를 수행하는 동안에는 제1 및 제2 자유층(120, 220)은 동일한 전압을 유지하므로 두 층 사이에는 전류가 흐르지 않는다. 상기 제1 고정층(110)에 인가된 제1 입력신호(A)가 논리레벨 '1'인 경우, 전류는 제1 고정층(110)에서 제1 자유층(120)으로 흐르게 된다. 따라서 제1 자유층(120)의 자화 방향은 제1 고정층(110)의 자화 방향과 반대 방향인 오른쪽으로 자화된다. 반대로 상기 제1 입력신호가 논리레벨 '0'인 경우, 전류는 제1 자유층(120)에서 제1 고정층(110)으로 흐르게 된다. 따라서 제1 자유층(120)의 자화 방향은 제1 고정층(110)의 자화 방향과 같은 방향인 왼쪽으로 자화된다.

마찬가지로, 상기 제2 고정층(210)에 인가된 제2 입력신호(B)가 논리레벨 '1'인 경우, 전류는 제2 고정층(210)에서 제2 자유층(220)으로 흐르게 된다. 따라서 제2 자유층(220)의 자화 방향은 제2 고정층(210)의 자화 방향과 반대 방향인 왼쪽으로 자화된다. 반대로 상기 제2 입력신호가 논리레벨 '0'인 경우, 전류는 제2 자유층(220)에서 제2 고정층(210)으로 흐르게 된다. 따라서 제2 자유층(220)의 자화 방향은 제2 고정층(210)의 자화 방향과 같은 방향인 오른쪽으로 자화된다.

이와 같은 제1 및 제2 입력신호의 조합에 따라 아래 [표 4]과 같이 제1 및 제2 자유층(120, 220)의 자화 방향이 구성된다.

[표 4]

	0	1
0	← →	→ →
1	← ←	→ ←

상기 [표 4]에서 제1 가로행은 제1 입력신호(A)의 논리레벨을 뜻하고, 제1 세로열은 제2 입력신호(B)의 논리레

벨을 의미한다. 그리고, 각 항목에서 위 화살표는 제1 자유층의 자화 방향, 아래 화살표는 제2 자유층의 자화 방향을 의미한다.

<62> 한편, 읽기(Reading)를 수행하는 동안에는 상기 제1 자유층(120)과 제2 자유층(220) 사이의 저항을 측정한다. 이때 인가되는 전압은 임계 전류값 이하의 전류가 흐를 정도로 낮으므로 자유층의 자화 방향은 바뀌지 않는다. 그 결과, 아래 [표 5]와 같이 저항이 측정되고, 여기서 R_H 를 논리레벨 '1', R_L 을 논리레벨 '0'으로 정의하면 아래 [표 6]과 같다.

<63> [표 5]

	0	1
0	R_H	R_L
1	R_L	R_H

<65> [표 6]

	0	1
0	1	0
1	0	1

<67> 상기 [표 5] 및 [표 6]에서 제1 가로행은 제1 입력신호(A)의 논리레벨을 뜻하고, 제1 세로열은 제2 입력신호(B)의 논리레벨을 의미한다.

<68> 상기 [표 6]에 의하면, 제1 고정층(110)과 제2 고정층(210)의 자화 방향이 다른 경우에는 본 발명에 따른 이중 자기터널접합 소자를 사용한 논리 연산 장치가 XNOR 논리 회로로 동작함을 알 수 있다. 또한, 이들 XOR 또는 XNOR 논리 연산 과정에서 고정층의 자화 방향이 변화하지 않으므로 초기화 과정이 필요 없음을 알 수 있다.

<69> 따라서, 본 발명에 따른 이중 자기터널접합 소자를 이용한 XOR 및 XNOR 논리 연산장치는 기존의 XOR 및 XNOR 논리 연산장치와는 달리, 초기화 과정이 필요없으므로, XOR 및 XNOR 논리 연산장치의 동작 속도가 향상되는 효과가 있다.

<70> 이상과 같이 본 발명에 따른 스핀 토크 변환을 이용한 이중 자기터널접합 소자를 사용한 XOR 및 XNOR 논리 연산 장치를 예시한 도면을 참조로 하여 설명하였으나, 본 명세서에 개시된 실시예와 도면에 의해 본 발명이 한정되는 것은 아니며, 본 발명의 기술사상 범위내에서 당업자에 의해 다양한 변형이 이루어질 수 있음은 물론이다.

도면의 간단한 설명

<71> 도 1은 종래 기술에 따른 자기터널접합 소자를 이용한 XOR 논리 연산장치가 도시된 도,

<72> 도 2는 종래 기술에 따른 자기터널접합 소자를 이용한 XOR 논리 연산장치의 초기화 과정과 동작 과정이 도시된 도,

<73> 도 3은 종래 기술에 따른 자기터널접합 소자를 이용한 XOR 논리 연산장치가 도시된 도,

<74> 도 4는 본 발명에 따른 XOR 및 XNOR 논리 연산장치에 사용되는 이중 자기터널접합 소자를 도시한 도로써, 제1 및 제2 고정층이 같은 방향으로 자화되어 XOR 논리연산을 수행하는 것을 도시한 도,

<75> 도 5는 데이터 기록시에 도 4의 제1 및 제2 고정층에 인가되는 제1 및 제2 입력신호와 제1 및 제2 자유층에 인가되는 전압이 도시된 도,

<76> 도 6은 본 발명에 따른 XOR 및 XNOR 논리 연산장치에 사용되는 이중 자기터널접합 소자를 도시한 도로써, 제1 및 제2 고정층이 다른 방향으로 자화되어 XNOR 논리연산을 수행하는 것을 도시한 도,

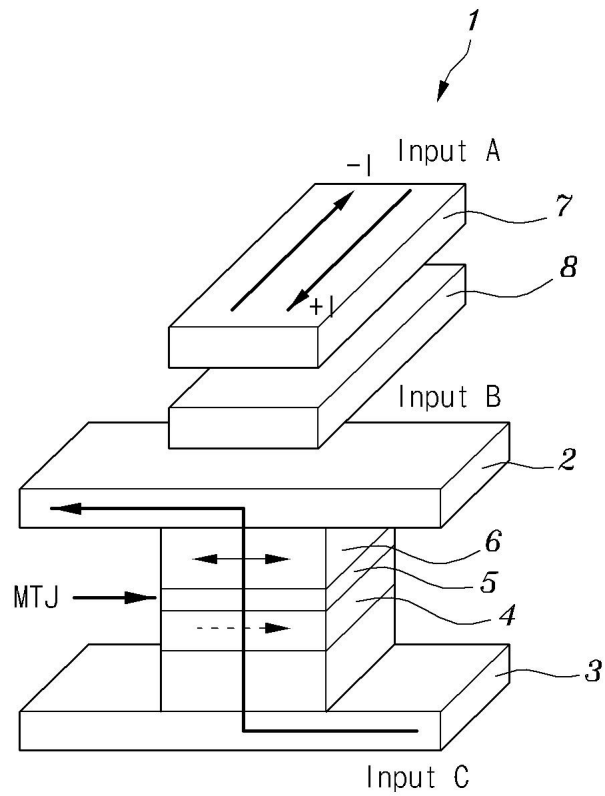
<77> 도 7은 데이터 기록시에 도 6의 제1 및 제2 고정층에 인가되는 제1 및 제2 입력신호와 제1 및 제2 자유층에 인가되는 전압이 도시된 도이다.

<78> <도면의 주요부분에 대한 부호의 설명>

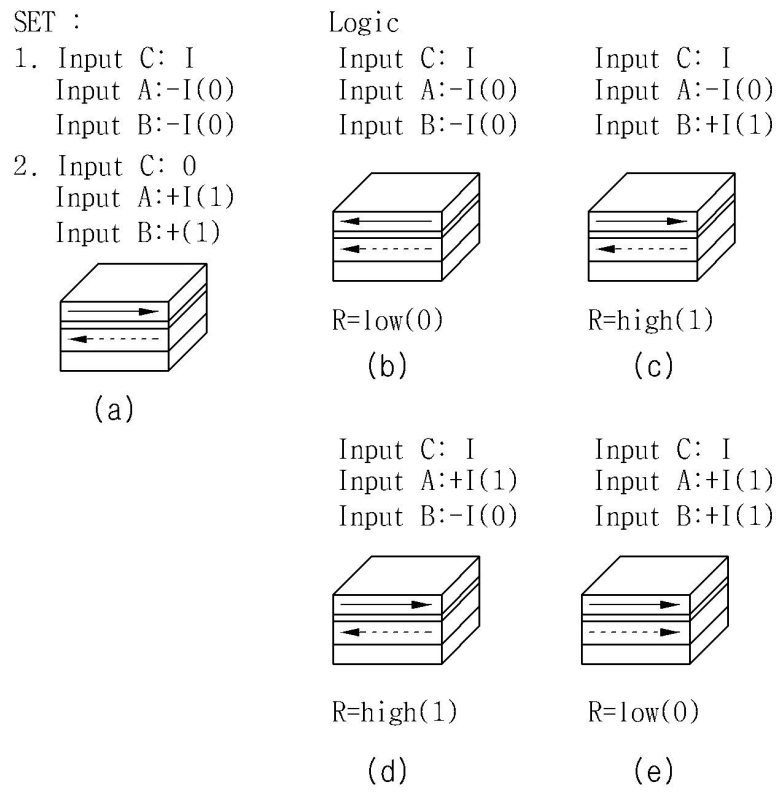
- <79> 100, 200 : 자기터널접합 소자
- <80> 110, 210 : 제1, 제2 고정층
- <81> 120, 220 : 제1, 제2 자유층
- <82> 130, 230, 330 : 제1, 제2, 제3 유전층

도면

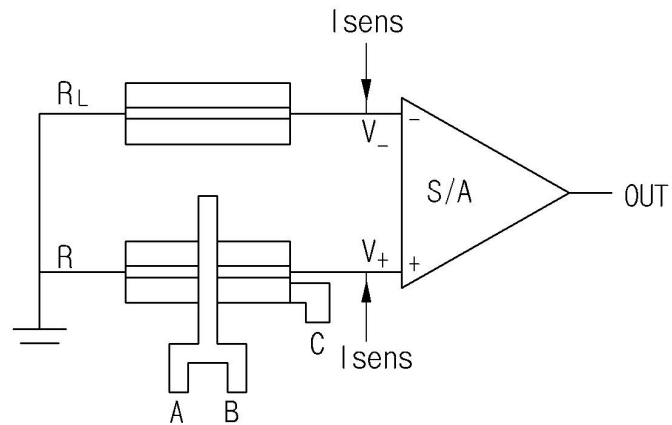
도면1



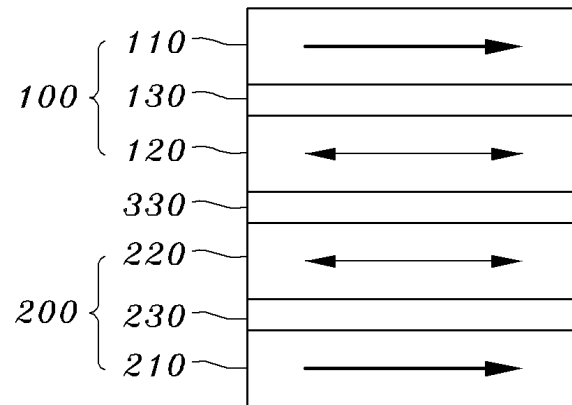
도면2



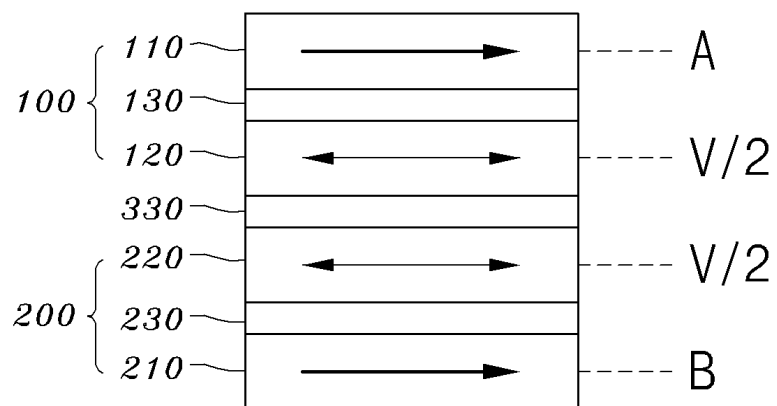
도면3



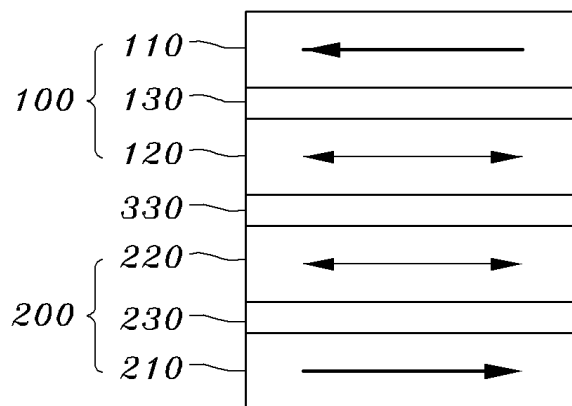
도면4



도면5



도면6



도면7

