

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5506267号  
(P5506267)

(45) 発行日 平成26年5月28日 (2014. 5. 28)

(24) 登録日 平成26年3月28日 (2014. 3. 28)

(51) Int. Cl.

F I

G O 3 G 15/06 (2006. 01)

G O 3 G 15/06 1 O 1

G O 3 G 15/00 (2006. 01)

G O 3 G 15/00 5 5 O

請求項の数 5 (全 14 頁)

(21) 出願番号 特願2009-172568 (P2009-172568)  
 (22) 出願日 平成21年7月23日 (2009. 7. 23)  
 (65) 公開番号 特開2011-27937 (P2011-27937A)  
 (43) 公開日 平成23年2月10日 (2011. 2. 10)  
 審査請求日 平成24年7月20日 (2012. 7. 20)

(73) 特許権者 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100076428  
 弁理士 大塚 康德  
 (74) 代理人 100112508  
 弁理士 高柳 司郎  
 (74) 代理人 100115071  
 弁理士 大塚 康弘  
 (74) 代理人 100116894  
 弁理士 木村 秀二  
 (74) 代理人 100130409  
 弁理士 下山 治  
 (74) 代理人 100134175  
 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 画像形成装置及び電圧発生回路

(57) 【特許請求の範囲】

【請求項 1】

像担持体の表面に形成された静電潜像に現像剤を付着させて現像を行なう現像手段と、  
 前記現像手段に対して、交流電圧に直流電圧を重畳させた現像バイアス電圧を印加する  
 電圧発生回路と

を具備し、

前記電圧発生回路は、

一次巻線の作用により二次巻線に前記現像バイアス電圧として印加すべき交流電圧を発生するトランスと、

前記トランスの前記一次巻線の一端に接続されるコンデンサと、

前記トランスの前記一次巻線の前記一端と異なる他端に接続され、第1の電圧を発生する第1の電圧発生手段と、

前記コンデンサを介して前記トランスの前記一次巻線の前記一端に接続され、前記第1の電圧と異なる電圧値を持つ第2の電圧を発生する第2の電圧発生手段と、

前記第1の電圧発生手段と前記トランスの前記一次巻線の前記他端とを接続状態又は未接続状態に切り替える第1の切替手段と、

前記トランスの前記一次巻線の前記他端とグランドとを接続状態又は未接続状態に切り替える第2の切替手段と、

前記第2の電圧発生手段と前記コンデンサとを接続状態又は未接続状態に切り替える第3の切替手段と、

10

20

前記コンデンサとグランドとを接続状態又は未接続状態に切り替える第４の切替手段と

、  
前記トランスの前記一次巻線の作用により前記交流電圧を発生させる前に、前記第１の切替手段及び前記第３の切替手段を接続状態に制御するとともに、前記第２の切替手段及び前記第４の切替手段を未接続状態にすることにより前記第１の電圧発生手段からの前記第１の電圧及び前記第２の電圧発生手段からの前記第２の電圧を前記コンデンサに印加させ、前記コンデンサを蓄電させる制御を行ない、前記コンデンサへの所定量の蓄電が済んだ後に前記第１乃至第４の切替手段を制御して前記トランスの二次巻線側に前記交流電圧を発生させる制御手段と、  
を具備し、

10

前記制御手段は、

前記コンデンサへの所定量の蓄電が済んだ後、前記第１の切替手段及び前記第４の切替手段を接続状態に制御するとともに、前記第２の切替手段及び前記第３の切替手段を未接続状態に制御する第１の制御期間と、

前記第１の制御期間の経過後、前記第２の切替手段及び前記第３の切替手段を接続状態に制御するとともに、前記第１の切替手段及び前記第４の切替手段を未接続状態に制御する第２の制御期間と

を有し、

前記第２の電圧の絶対値に対する前記第１の電圧の絶対値の比と、前記第１の制御期間に対する前記第２の制御期間の比とが等しくなるように制御することを特徴とする画像形成装置。

20

#### 【請求項２】

前記制御手段は、前記トランスの前記一次巻線の作用により前記交流電圧を発生させるときに、前記第１の制御期間及び前記第２の制御期間による制御を所定の規定回数に達するまで繰り返し実施することを特徴とする請求項１記載の画像形成装置。

#### 【請求項３】

前記制御手段は、

前記第２の制御期間の経過後、前記第１の切替手段及び前記第３の切替手段を接続状態に制御するとともに、前記第２の切替手段及び前記第４の切替手段を未接続状態に制御する第３の制御期間

30

を更に有し、

前記第１の制御期間及び前記第２の制御期間による制御が前記所定の規定回数に達した場合、前記第３の制御期間による制御を実施することを特徴とする請求項２記載の画像形成装置。

#### 【請求項４】

前記トランスの前記二次巻線は、

前記第１の制御期間による制御に際して、前記トランスの前記一次巻線の前記一端及び前記他端の電位差である前記第２の電圧に基づく電圧を前記交流電圧として発生し、前記第２の制御期間による制御に際して、前記トランスの前記一次巻線の前記一端及び前記他端の電位差である前記第１の電圧に基づく電圧を前記交流電圧として発生することを特徴とする請求項２または３記載の画像形成装置。

40

#### 【請求項５】

像担持体の表面に形成された静電潜像に現像剤を付着させて現像を行なう現像装置に対して、交流電圧に直流電圧を重畳させた現像バイアス電圧を印加する電圧発生回路であって、

一次巻線の作用により二次巻線に前記現像バイアス電圧として印加すべき交流電圧を発生するトランスと、

前記トランスの一次巻線の一端に接続されるコンデンサと、

前記トランスの前記一次巻線の前記一端と異なる他端に接続され、第１の電圧を発生する第１の電圧発生手段と、

50

前記コンデンサを介して前記トランスの前記一次巻線の前記一端に接続され、前記第 1 の電圧と異なる電圧値を持つ第 2 の電圧を発生する第 2 の電圧発生手段と、

前記第 1 の電圧発生手段と前記トランスの前記一次巻線の前記他端とを接続状態又は未接続状態に切り替える第 1 の切替手段と、

前記トランスの前記一次巻線の前記他端とグランドとを接続状態又は未接続状態に切り替える第 2 の切替手段と、

前記第 2 の電圧発生手段と前記コンデンサとを接続状態又は未接続状態に切り替える第 3 の切替手段と、

前記コンデンサとグランドとを接続状態又は未接続状態に切り替える第 4 の切替手段と

、

前記トランスの前記一次巻線的作用により前記交流電圧を発生させる前に、前記第 1 の切替手段及び前記第 3 の切替手段を接続状態にするとともに、前記第 2 の切替手段及び前記第 4 の切替手段を未接続状態にすることにより前記第 1 の電圧発生手段からの前記第 1 の電圧及び前記第 2 の電圧発生手段からの前記第 2 の電圧を前記コンデンサの両端に印加させ、前記コンデンサを蓄電させる制御を行ない、前記コンデンサへの所定量の蓄電が済んだ後に前記第 1 乃至第 4 の切替手段を制御して前記交流電圧を発生させる制御手段と、を具備し、

前記制御手段は、

前記コンデンサへの所定量の蓄電が済んだ後、前記第 1 の切替手段及び前記第 4 の切替手段を接続状態に制御するとともに、前記第 2 の切替手段及び前記第 3 の切替手段を未接続状態に制御する第 1 の制御期間と、

前記第 1 の制御期間の経過後、前記第 2 の切替手段及び前記第 3 の切替手段を接続状態に制御するとともに、前記第 1 の切替手段及び前記第 4 の切替手段を未接続状態に制御する第 2 の制御期間と

を有し、

前記第 2 の電圧の絶対値に対する前記第 1 の電圧の絶対値の比と、前記第 1 の制御期間に対する前記第 2 の制御期間の比とが等しくなるように制御することを特徴とする電圧発生回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像形成装置及び電圧発生回路に関する。

【背景技術】

【0002】

電子写真方式や静電記録方式を採用する画像形成装置が知られている。これら装置における現像処理では、磁性トナーを主成分とした一成分現像剤、又は非磁性トナーと磁性キャリアとを主成分とした二成分現像剤が用いられる。特に、電子写真方式によりフルカラー画像やマルチカラー画像を形成する画像形成装置においては、画像の色味などの観点から、二成分現像剤を使用している場合が多い。

【0003】

上述した現像処理においては、現像剤担持体において、現像剤を担持し、当該担持した静電潜像を現像する。このとき、現像剤担持体には、直流電圧に交流電圧を重ねた高電圧の電圧が印加される。

【0004】

現像間隙（像担持体（感光体）と現像剤担持体（現像スリーブ）との間の隙間）に高電圧が印加された場合、記録媒体（例えば、用紙）上において、図 6 に示すような、リング状又はスポット状の模様が生じてしまう場合がある（以下、リングマークと称する）。図 6（a）は、背景部に生じるリングマークであり、図 6（b）は、画像部に生じるリングマークである。このようなリングマークの発生は、画質を著しく損ねてしまう。

【0005】

10

20

30

40

50

ここで、リングマークの発生メカニズムについて説明する。画像形成装置において、画像形成処理を繰り返し行なうと、現像スリーブの表面がキャリア等で削られたり、金属ピス等からの金属粉が現像器内に混入したりしてしまう。現像器に金属異物が混入すると、現像間隙が狭まり、金属異物と像担持体の表面との間で放電が発生する。リングマークの発生は、この放電現象に起因する。

#### 【0006】

このようなリングマークの発生原理から、図7に示す現像交流電圧の正の電圧 $V_{p+}$ を小さくすることで背景部に生じるリングマークを抑制する技術が知られている。図7には、現像剤担持体及び像担持体の表面電位と、現像剤の移動の概要との一例が示される。 $V_{dark}$ は、帯電器により一様に帯電され、露光部により露光されていない（現像されない）領域の像担持体の表面電位を示している。 $V_{light}$ は、露光により形成された像担持体の潜像の電位を示している。 $V_{dc}$ は、現像直流発生器により現像スリーブ（現像剤担持体）に印加された直流電位を示しており、 $V_{p+}$ 、 $V_{p-}$ は、現像交流発生器により現像スリーブに印加された交流電圧の振幅値を示している。

10

#### 【0007】

ここで、 $V_{dc}$ と $V_{light}$ との電位差 $V_{contrast}$ の大きさが現像濃度、すなわち、可視画像の濃度に作用する。また、 $V_{dark}$ と $V_{dc}$ との電位差 $V_{back}$ は、非露光部が現像されないようにする（いわゆるかぶり防止）ための電位差である。 $V_{p+}$ を小さくすることは、 $V_{dark}$ と $V_{p+}$ との電位差を小さくすることになり、結果的にリングマークを減少させることができる。

20

#### 【0008】

また、像担持体上において、高濃度領域の潜像と低濃度領域の潜像とが隣接していると、低濃度領域に付着すべき現像剤が高濃度領域の潜像に引き寄せられてしまう。その結果、本来現像されなくてはならない領域が現像されず、画像が抜けてしまう現象（以下、白抜けと呼ぶ）が生じる場合がある。

#### 【0009】

ここで、 $V_{p-}$ が大きい場合、 $V_{p-}$ と $V_{light}$ との電位差が大きくなり、低濃度領域の潜像に対しても現像性が向上することが知られている。また、交流電圧が現像スリーブへ印加されると、現像スリーブから感光体へ現像剤を飛ばす方向に生じる電界 $V_{p-}$ と、感光体から現像スリーブへ現像剤を戻す方向に生じる電界 $V_{p+}$ とが交互に得られ、現像ムラのないように現像剤が揺り動かされる。そのため、交流電圧の印加は、現像濃度の均一化に効果がある。

30

#### 【0010】

また、このような現像剤担持体への電圧の印加に偏デューティーブランクパルス波形を用いる技術が提案されている。この波形を用いると、正の電圧 $V_{p+}$ を出力している時間と、負の電圧 $V_{p-}$ を出力している時間とを異ならせることができる。また、 $V_{p+}$ の絶対値が $V_{p-}$ の絶対値よりも小さく、且つブランク期間をも設けられる。これにより、上記交流高圧のメリットを生かしつつ、交流電圧を用いた場合のデメリットを抑制させることができる（特許文献1参照）。

#### 【先行技術文献】

40

#### 【特許文献】

#### 【0011】

【特許文献1】特開2009-33815号公報

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0012】

現像剤担持体への電圧の印加に際して、特に、出力開始時の動作シーケンスにおいて、トランスの磁気飽和が生じる場合がある。トランスの磁気飽和は、コアの透磁率が1になることをいい、トランスのコア内の磁束密度が、飽和磁束密度（コアの形状、材質、巻数で決まる）を越えた場合に発生する。トランスが磁気飽和すると、インダクタンスが急激

50

に減少するため、トランスに大電流が流れてしまい、回路の破損に至る。コア内の磁束密度は、トランスのコイルに流れる電流に比例する。

【0013】

ここで、電流は、以下で表される。

【0014】

$I = V / L dt$   $V$  : 電圧  $L$  : インダクタンス

すなわち、磁束密度は、トランスに入力される電圧と時間との積（ $V T$  積）に比例する。そのため、例えば、 $V T$  積が大きい場合に磁気飽和を防ぐには、トランスの巻数の増加、コアサイズのアップ、コアを飽和磁束密度の高いコア材に変更、等する必要がある。いずれの対策もトランスのコストアップに繋がってしまう。

10

【0015】

そこで、本発明は、上記課題に鑑みてなされたものであり、直流電圧に交流電圧を重ねた現像バイアス電圧の生成に際して、トランスの磁束密度の最大値を小さく抑えるようにした画像形成装置及び電圧発生回路を提供することを目的とする。

【課題を解決するための手段】

【0016】

上記課題を解決するため、本発明の一態様による画像形成装置は、像担持体の表面に形成された静電潜像に現像剤を付着させて現像を行なう現像手段と、前記現像手段に対して、交流電圧に直流電圧を重ねさせた現像バイアス電圧を印加する電圧発生回路とを具備し、前記電圧発生回路は、一次巻線の作用により二次巻線に前記現像バイアス電圧として印加すべき交流電圧を発生するトランスと、前記トランスの前記一次巻線の一端に接続されるコンデンサと、前記トランスの前記一次巻線の前記一端と異なる他端に接続され、第1の電圧を発生する第1の電圧発生手段と、前記コンデンサを介して前記トランスの前記一次巻線の前記一端に接続され、前記第1の電圧と異なる電圧値を持つ第2の電圧を発生する第2の電圧発生手段と、前記第1の電圧発生手段と前記トランスの前記一次巻線の前記他端とを接続状態又は未接続状態に切り替える第1の切替手段と、前記トランスの前記一次巻線の前記他端とグランドとを接続状態又は未接続状態に切り替える第2の切替手段と、前記第2の電圧発生手段と前記コンデンサとを接続状態又は未接続状態に切り替える第3の切替手段と、前記コンデンサとグランドとを接続状態又は未接続状態に切り替える第4の切替手段と、前記トランスの前記一次巻線の作用により前記交流電圧を発生させる前に、前記第1の切替手段及び前記第3の切替手段を接続状態に制御するとともに、前記第2の切替手段及び前記第4の切替手段を未接続状態にすることにより前記第1の電圧発生手段からの前記第1の電圧及び前記第2の電圧発生手段からの前記第2の電圧を前記コンデンサに印加させ、前記コンデンサを蓄電させる制御を行ない、前記コンデンサへの所定量の蓄電が済んだ後に前記第1乃至第4の切替手段を制御して前記トランスの二次巻線側に前記交流電圧を発生させる制御手段と、を具備し、前記制御手段は、前記コンデンサへの所定量の蓄電が済んだ後、前記第1の切替手段及び前記第4の切替手段を接続状態に制御するとともに、前記第2の切替手段及び前記第3の切替手段を未接続状態に制御する第1の制御期間と、前記第1の制御期間の経過後、前記第2の切替手段及び前記第3の切替手段を接続状態に制御するとともに、前記第1の切替手段及び前記第4の切替手段を未接続状態に制御する第2の制御期間とを有し、前記第2の電圧の絶対値に対する前記第1の電圧の絶対値の比と、前記第1の制御期間に対する前記第2の制御期間の比とが等しくなるように制御することを特徴とする。

20

30

40

【発明の効果】

【0017】

本発明によれば、トランスの磁束密度の最大値を小さく抑えることができるため、飽和磁束密度の低い安価なトランスでも、偏デュティーのブランクパルス波形を出力できる。また、出力開始時からトランスが磁気飽和を起こすこともなく、更に、任意の振幅値又はデュティー比、ブランク期間においても所望の出力を得ることができる。

【図面の簡単な説明】

50

## 【 0 0 1 8 】

【図 1】本発明の一実施の形態に係わる画像形成装置 10 における画像形成系の構成の一例を示す図。

【図 2】現像交流電圧発生回路の概略構成の一例を示す図。

【図 3】偏デューティーブランクパルス波形の一例を示す図。

【図 4】制御部 100 の動作の一例を示すフローチャート。

【図 5】制御部 100 による制御処理の概要の一例を示す図。

【図 6】従来技術の課題の一例を示す図。

【図 7】従来技術の課題の一例を示す図。

【図 8】従来技術の課題の一例を示す図。

10

【発明を実施するための形態】

## 【 0 0 1 9 】

以下、本発明に係わる画像形成装置及び電圧発生回路の一実施の形態について添付図面を参照して詳細に説明する。

## 【 0 0 2 0 】

なお、本実施形態においては、Y、M、C、Bk の 4 色のカラーに対応し、電子写真方式を利用して画像を形成する画像形成装置を例に挙げて説明する。これに限られず、例えば、6 色のカラーに対応していてもよいし、モノクロのみの対応であってもよい。

## 【 0 0 2 1 】

また、記録媒体とは、用紙等の紙のみならず、広く、布、プラスチック・フィルム、金属板、ガラス、セラミックス、木材、皮革等、トナー等の現像剤を受容可能な媒体を含む。

20

## 【 0 0 2 2 】

図 1 は、本発明の一実施の形態に係わる画像形成装置 10 における画像形成系の構成の一例を示す図である。

## 【 0 0 2 3 】

画像形成装置は、イエロー、マゼンタ、シアン、黒の 4 つの像形成ステーションを有している。なお、符号の中の数字の後に付された a ~ d はそれぞれイエロー、マゼンタ、シアン、黒の像形成部に対応する。以降の説明では a ~ d の表記を省略する。

## 【 0 0 2 4 】

30

画像形成装置は、感光体 1 と、1 次帯電器 2 と、露光部 3 と、現像器 4 と、1 次転写ローラ 5 3 と、クリーナー 6 と、中間転写ベルト 5 1 と、中間転写ベルトクリーナー 5 5 と、2 次転写ローラ 5 6、5 7 とを具備して構成される。

## 【 0 0 2 5 】

ここで、感光体 1 は、像担持体として機能する。感光体 1 は、1 次帯電器（1 次帯電ローラ）2 が印加する帯電高圧の作用により所定の極性・電位に一樣に帯電処理される。

## 【 0 0 2 6 】

露光部 3 は、一樣に帯電された感光体 1 に向けて画像信号に応じた露光処理を行なう。これにより、感光体 1 上には、例えば、色成分像（例えば、イエロー、マゼンタ、シアン、ブラック）に対応した静電潜像が形成される。

40

## 【 0 0 2 7 】

現像器 4 は、現像剤（例えば、トナー）を担持する現像剤担持体として機能する。現像器 4 は、感光体 1 上に形成された静電潜像に現像剤を付着させる。これにより、感光体 1 に現像剤が現像される。

## 【 0 0 2 8 】

一次転写ローラ（1 次転写部）4 3 は、中間転写ベルト 5 1 を挟んで、感光体 1 の対向位置に配置されている。感光体 1 上の静電潜像は、一次転写ローラ 4 3 に印加した静電気の作用により中間転写ベルト 5 1 に転写される。中間転写ベルト 5 1 は、感光体 1 から転写された像を記録媒体（例えば、用紙）上に転写する。これにより、用紙上に画像が形成される。

50

## 【 0 0 2 9 】

ここで、図 1 に示す画像形成装置 1 0 において画像形成を行なう際の流れの一例について簡単に説明する。

## 【 0 0 3 0 】

まず、1 次帯電器 2 が、感光体 1 を一様に帯電する。すると、露光部 3 は、画像信号に応じて感光体 1 を露光する。これにより、感光体 1 の表面に静電潜像が形成される。その後、現像器 4 が、感光体 1 上に形成された静電潜像に現像剤を付着させる。

## 【 0 0 3 1 】

感光体 1 上にトナー像が現像されると、4 個の感光体 1 上のトナー像が、1 次転写ローラによって中間転写ベルト 5 1 に重ねて転写されるとともに、2 次転写ローラによって記録媒体 P に転写される。感光体 1 上に残った転写残トナーは、クリーナー 6 によって回収され、中間転写ベルト 5 1 に残った転写残トナーは、中間転写ベルトクリーナー 5 5 によって回収される。記録媒体 P に転写されたトナー像は、定着器 7 によって定着される。これにより、記録媒体 P 上にカラー画像が形成される。

10

## 【 0 0 3 2 】

図 2 は、図 1 に示す画像形成装置 1 0 に設けられた現像交流電圧発生回路の概略構成の一例を示す図である。なお、現像交流電圧発生回路は、直流電圧に交流電圧を重ねた現像バイアス電圧の生成に際して、当該交流電圧を発生する回路である。

## 【 0 0 3 3 】

駆動電源  $V_{in}$  は、現像交流電圧発生回路に電圧（例えば、24 V）を供給する。現像交流電圧発生回路には、当該駆動電源を入力するための入力部（不図示）が設けられる。スイッチング素子  $Q_1$ 、 $Q_2$ 、 $Q_3$ 、 $Q_4$  はそれぞれ、トランス T 1 の 1 次巻線とコンデンサ C 1 とを負荷に持つ、いわゆるフルブリッジ回路を構成する電子スイッチとして機能する。各スイッチング素子には、例えば、FET を用いればよい。

20

## 【 0 0 3 4 】

コンデンサ C 1 は、トランス T 1 の一次側（以下、一次巻線と呼ぶ）の T b 端に接続され、交流電圧の正負の電圧の不平衡を吸収する。スイッチング素子  $Q_1$  は、第 1 の切替手段として機能し、トランス T 1 の一次巻線の T a 端と第 1 の電圧発生部（後述する）との間に接続され、当該接続を接続状態（オン）又は未接続状態（オフ）にする。例えば、トランスの T a 端に印加される電圧をオンオフする。スイッチング素子  $Q_2$  は、第 2 の切替手段として機能し、トランス T 1 の一次巻線の T a 端とグランド（GND）との間に接続され、当該接続をオンオフする。例えば、トランス T 1 の一次巻線の T a 端の電位を基準電位（グランド電位）に切り替える。

30

## 【 0 0 3 5 】

スイッチング素子  $Q_3$  は、第 3 の切替手段として機能し、コンデンサ C 1 と第 2 の電圧発生部（後述する）の間に接続され、当該接続をオンオフする。例えば、トランスの T b 端に印加される電圧をコンデンサ C 1 を介してオンオフする。スイッチング素子  $Q_4$  は、第 4 の切替手段として機能し、コンデンサ C 1 とグランド（GND）との間に接続され、当該接続をオンオフする。例えば、トランス T 1 の一次巻線の T b 端の電位を基準電位（グランド電位）に切り替える。

40

## 【 0 0 3 6 】

トランジスタ  $Q_5$  は、第 1 の電圧制御素子として機能し、トランジスタ  $Q_6$  は、第 2 の電圧制御素子として機能する。トランジスタ  $Q_5$  は、駆動電源  $V_{in}$  からスイッチング素子  $Q_1$  に印加される電圧  $V_a$  を所望の値にするため駆動する。また、トランジスタ  $Q_6$  は、駆動電源  $V_{in}$  からスイッチング素子  $Q_2$  に印加される電圧  $V_b$  を所望の値にするために駆動される。なお、電圧  $V_a$  及び  $V_b$  は、異なる電圧値を有する。スイッチング素子  $Q_1$  及び  $Q_2$  は、その出力特性がリニアである領域で駆動される。

## 【 0 0 3 7 】

コンデンサ C 2 及び C 3、ダイオード D 1 及び D 2 は、それぞれトランジスタ  $Q_5$ 、 $Q_6$  のベース・エミッタ間に設けられる。ここで、 $Q_5$ 、C 2、D 1 は、電圧  $V_a$  を生成す

50

る第１の電圧発生部を構成する。また、Ｑ６、Ｃ３、Ｄ２は、電圧Ｖｂを生成する第２の電圧発生部を構成する。

【００３８】

トランスＴ１の二次側（以下、二次巻線と呼ぶ）の一端は、負荷である現像スリーブ４１に接続されており、もう一端（他端）は、現像直流電圧発生回路Ｖｄｃに接続されている。そして、トランスＴ１の一次巻線の作用により、トランスＴ１の二次巻線に交流電圧が生じる。この構成により、直流電圧と交流電圧とが重畳された高電圧が現像バイアス電圧として現像スリーブ４１に印加される。

【００３９】

現像スリーブ４１は、例えば、トナーとキャリアとで構成される現像剤を担持して回転し、感光体１に形成された静電潜像とトナーとの電位差を利用して、感光体１上にトナーを付着させる。これにより、現像が行われる。

10

【００４０】

上位制御部２００は、例えば、ＣＰＵで構成され、画像形成装置１０全体の制御を司る。上位制御部２００では、例えば、オペレータパネル（不図示）を介したユーザからの指示等を受け、当該指示に基づいて各部の動作を制御する。

【００４１】

制御部１００は、スイッチング素子Ｑ１～Ｑ４のオンオフ及びトランジスタＱ５、Ｑ６のベース電圧をそれぞれ独立に制御する。この制御は、上位制御部２００から与えられる指令値（現像スリーブ４１に印加する電圧Ｖｐ＋及びＶｐ－の指令値）に基づいて行なわれる。

20

【００４２】

制御部１００は、与えられた指令値（Ｖｐ＋、Ｖｐ－）に対し、 $n2 * Va = n1 * |Vp - |$ を満たすＶａが、コンデンサＣ２の電位となるようにトランジスタＱ５のベース電圧を制御する。ｎ１は、トランスＴ１の一次巻線の巻数を示し、ｎ２はトランスＴ１の二次巻線の巻数を示している。制御部１００は、トランジスタＱ５のベース電圧の制御時と同様に、 $n2 * Vb = n1 * Vp +$ を満たすＶｂが、コンデンサＣ３の電位となるようにトランジスタＱ６のベース電圧を制御する。

【００４３】

また、制御部１００は、図３に示すように、予め決められた交流電圧の周期ｔに対し $Vp + : |Vp - | = ta : tb$ 、且つ $t = ta + tb$ を満たす $ta$ 及び $tb$ を導出する。制御部１００は、電圧Ｖａと電圧Ｖｂとの絶対値の比が、期間 $ta$ と期間 $tb$ との比に一致するような期間 $ta$ 及び $tb$ を求める。期間 $ta$ においては、トランスＴ１の一次巻線のＴａ端に電圧Ｖａが印加され、期間 $tb$ においては、トランスＴ１の一次巻線のＴｂ端に電圧Ｖｂが印加される。なお、各色現像器４に対応して制御部１００を設け、現像器４各々を独立に動作させるように構成してもよいし、また、複数の現像器に対して共有の制御部１００を設けるように構成してもよい。

30

【００４４】

図４は、図２に示す制御部１００の動作の一例を示すフローチャートである。

【００４５】

画像形成装置１０が停止中の場合、制御部１００は、スイッチング素子Ｑ１～Ｑ４、トランジスタＱ５及びＱ６をオフ状態に制御する（Ｓ１）。上位制御部２００は、ユーザからの指示を受けると、制御部１００に向けて作像待機信号を出力する。

40

【００４６】

制御部１００は、作像待機信号の受信待ち状態にある（Ｓ２でＮＯ）。ここで、この信号を受けると（Ｓ２でＹＥＳ）、制御部１００は、スイッチング素子Ｑ１及びＱ３ゲートをオン状態に制御する（Ｓ３）。このとき、制御部１００は、第１の電圧発生部及び第２の電圧発生部（トランジスタＱ５及びＱ６）の制御も開始する。具体的には、制御部１００は、第１の電圧発生部（Ｑ５、Ｃ２、Ｄ１を含む）により発生される電圧Ｖａが所定の定電圧になるように制御し、第２の電圧発生部（Ｑ６、Ｃ３、Ｄ２を含む）により発生さ

50



れる電圧  $V_b$  が所定の定電圧になるように制御する。この制御においては、スイッチング素子  $Q_1$  及び  $Q_3$  をオンした後、トランジスタ  $Q_5$  及び  $Q_6$  の制御を開始するのが望ましいが、トランジスタ  $Q_5$  及び  $Q_6$  に対する制御の開始が先であっても、また、両制御が同時に行なわれても構わない。

#### 【0047】

上位制御部 200 は、感光体 1 の現像画像が中間転写ベルト 51 を介して記録媒体 P の所定位置に現像されるタイミングに合わせて、制御部 100 に向けて現像交流電圧の出力信号を出力する。なお、作像待機信号から出力信号が出力されるまでの期間、第 1 の電圧発生部及び第 2 の電圧発生部それぞれは、電圧  $V_a$  及び電圧  $V_b$  の出力を安定させる。コンデンサ C1 には、 $V_a$ 、 $V_b$  の電位が蓄電される。

10

#### 【0048】

ここで、制御部 100 は、現像交流電圧の出力信号の受信待ち状態にある (S4 で NO)。当該出力信号を受けると (S4 で YES)、制御部 100 は、スイッチング素子  $Q_1$  及び  $Q_4$  ゲートにオン信号を与えると同時に、スイッチング素子  $Q_2$  及び  $Q_3$  ゲートにオフ信号を与える (S5)。これにより、 $t_a$  期間 (第 1 の制御期間) の間、スイッチング素子  $Q_1$  及び  $Q_4$  を導通させる。このとき、 $V_a - (V_a - V_b) = V_b$  の電圧がトランス T1 の一次巻線の両端の電位差として得られる。これにより、トランス T1 の二次巻線側において、当該電位差に基づく電圧が交流電圧として発生される。

#### 【0049】

$t_a$  期間の経過後、制御部 100 は、スイッチング素子  $Q_1$  及び  $Q_4$  ゲートにオフ信号を与えると同時に、スイッチング素子  $Q_2$  及び  $Q_3$  ゲートにオン信号を与える (S6)。これにより、 $t_b$  期間 (第 2 の制御期間) の間、スイッチング素子  $Q_2$  及び  $Q_3$  を導通させる。このとき、 $V_b - (V_b - V_a) = V_a$  の電圧がトランス T1 の一次巻線の両端の電位差として得られる。そして、トランス T1 の二次巻線側において、当該電位差に基づく電圧が交流電圧として発生される。これにより、現像交流電圧発生回路においては、所望のピーク電圧となる矩形波を最初のパルスから出力することができる。また、トランスの磁気飽和に対して余裕のある駆動が実現できる。

20

#### 【0050】

ここで、上位制御部 200 から与えられた所定の規定回数 (図 3 に示す波形では 2 回) に連続パルス信号が達していなければ (S7 で NO)、制御部 100 は、S5、S6 で説明した処理を繰り返し行なう。また、所定の規定回数に達した場合には (S7 で YES)、制御部 100 は、ブランク期間 (第 3 の制御期間) を生成させる。具体的には、規定パルス回数に達した場合、制御部 100 は、スイッチング素子  $Q_1$  及び  $Q_3$  のゲートにオン信号を与えると同時に、スイッチング素子  $Q_2$  及び  $Q_4$  のゲートにオフ信号を与える (S8)。すなわち、ブランク期間  $t_{blank}$  の間、スイッチング素子  $Q_1$  及び  $Q_3$  を導通させる。これにより、トランス T1 の二次巻線側の出力 0 V を得る。

30

#### 【0051】

現像交流電圧の停止信号を受信するまでの間、制御部 100 は、上述した、 $t_a$  期間、 $t_b$  期間、 $t_{blank}$  期間の動作を繰り返し実行する。これにより、偏デューティープランクパルスを継続出力する。

40

#### 【0052】

上位制御部 200 は、記録媒体 P への現像処理が終わると、現像交流電圧の停止を示す停止信号を制御部 100 に向けて出力する。制御部 100 は、上位制御部 200 から停止信号を受信したか否かを判断する (S9)。制御部 100 は、当該停止信号を受けると (S9 で YES)、スイッチング素子  $Q_2$  及び  $Q_4$  ゲートをオフに制御すると同時に、スイッチング素子  $Q_1$  及び  $Q_3$  ゲートをオンに制御する。また、トランジスタ  $Q_5$  及び  $Q_6$  の出力を  $V_a$ 、 $V_b$  に制御した状態にする (S10)。これは、S3 に示す作像待機状態と同じ状態であるといえる。

#### 【0053】

ここで、制御部 100 は、次の現像交流電圧の出力信号、又は待機解除信号のいずれか

50

を上位制御部 200 から受信するまで待機する。この待機中に何らかの信号を受信すると、制御部 100 は、当該信号が何であるかを判断する。判断の結果、次の現像交流電圧の出力信号であれば (S11 で現像交流電圧の出力信号受信)、制御部 100 は、再度、S5 の動作に移り、上述した動作を実行する。また、待機解除信号であれば (S11 で待機解除信号受信)、制御部 100 は、スイッチング素子 Q1 ~ Q4 を全てオフし、トランジスタ Q5 及び Q6 の制御を停止する (S12)。

#### 【0054】

次に、図 5 及び図 8 を用いて、図 4 で説明した制御部 100 による制御処理の概要の一例について説明する。図 5 には、各種制御信号 (図 4 参照)、図 2 に示すコンデンサ C1 の両端の電圧、トランス T1 の両端の電圧、トランス T1 の出力タイミングの一例が示される。ここでは、比較例として、本実施形態に係わる構成を有さない場合の制御処理の概要を図 8 に示す。図 8 では、制御部は、作像待機信号を受けると、トランジスタ Q5 及び Q6 の制御を開始するが、スイッチング素子 Q1 ~ Q4 をオフ状態で待機させる。

#### 【0055】

$V_{C1}$  は、コンデンサ C1 両端の電位差であり、スイッチング素子 Q4 側の端を基準にしたもう一端側の電圧を示している。 $V_{Ta-Tb}$  は、トランス T1 の一次巻線の電位差であり、Tb 端を基準にした Ta 端の電圧を示している。 $I_{Ta-Tb}$  は、トランス T1 の一次巻線の Ta 端から Tb 端に流れる電流である。また、図中縦の二重波線は、時間軸の省略を示しており、作像待機信号を受けた後、コンデンサ C1 への所定量の蓄電が終わるまでの時間や出力信号を受信するまでの時間が、出力パルス周期に比較して十分に長いことを示している。更に、図中上側の S1 ~ S8 は、図 4 で説明したフローチャートにおける各処理に対応する。但し、図 4 の判断ステップである S2、S4、S7 に関しては、判断のトリガーとなる事象に対応している。図 5 及び図 8 の両者に見られるスイッチング素子オンオフ切換え時の電流の変化は、負荷である現像器 4 の充放電電流である。

#### 【0056】

ここで、図 5 及び図 8 を比較してみると、交流電圧の出力開始前 (すなわち、現像交流電圧の出力信号の受信前) に、コンデンサ C1 に電荷が蓄積されているか否かにおいて相違する。図 5 の場合、 $Vb : Va = V+ : |V-| = tb : ta$  の関係が成立っている。すなわち、コンデンサ C1 には、 $Va - Vb$  の電荷がかかっているため、スイッチング素子 Q1 から Q4 に導通させているとき (期間  $t_a$ )、トランス T1 の一次巻線の両端の電位差としては、 $Va - (Va - Vb) = Vb$  が得られる。

#### 【0057】

また、スイッチング素子 Q3 から Q2 に導通されているとき (期間  $t_b$ )、トランス T1 の一次巻線の両端の電位差としては、 $Vb - (Vb - Va) = Va$  が得られる。図 3 に示すケースでは、 $V+ < |V-|$  なので、制御部 100 においては、 $t_a > t_b$ 、 $Vb < Va$  の関係を有する値を演算する。 $V_T$  積は、スイッチング素子 Q1 及び Q4 がオン且つスイッチング素子 Q2 及び Q3 がオフの状態から (S5 参照)、スイッチング素子 Q2 及び Q3 がオン且つスイッチング素子 Q1 及び Q4 がオフの状態に切り換わる時の (S6 参照)、磁束密度の最大値を採る。この値は  $Vb * t_a (= Vb * t_b)$  となる。

#### 【0058】

一方、図 8 では、交流電圧の出力開始時において、コンデンサ C1 電位が 0 V となっている。そのため、スイッチング素子 Q1 ~ Q4 に導通させている間、トランス T1 の一次巻線の両端では、 $Va - Vc - Va (-Vc$  は、C1 過渡充電電圧) の電位差が得られる。また、スイッチング素子 Q3 から Q2 に導通させている間、トランス T1 の一次巻線の両端では、 $Vb - Vc - Vb$  の電位差が得られる。

#### 【0059】

すなわち、交流電圧の出力開始時の  $V_T$  積は、Q1 及び Q4 がオン且つ Q2 及び Q3 がオフの状態から (S5 参照)、Q2 及び Q3 がオン且つ Q1 及び Q4 がオフの状態に切り換わる時 (S6 参照) に磁束密度が最大値を採る。この値は、 $Va * t_a (> Vb * t_a = Va * t_b)$  となる。 $Va * t_a$  の大きな  $V_T$  積がトランスにかかり、図 8 に示すよう

10

20

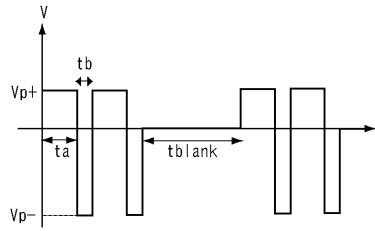
30

40

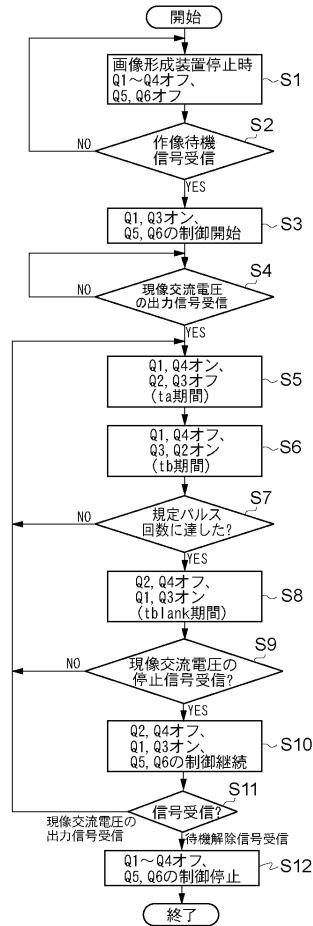
50



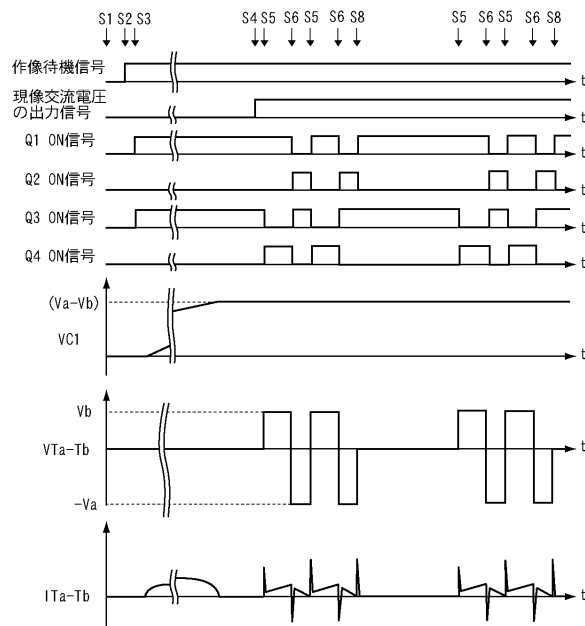
【図 3】



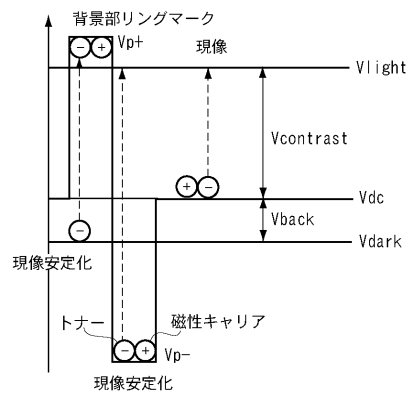
【図 4】



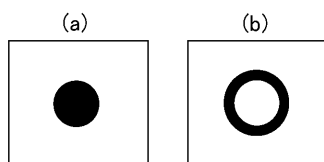
【図 5】



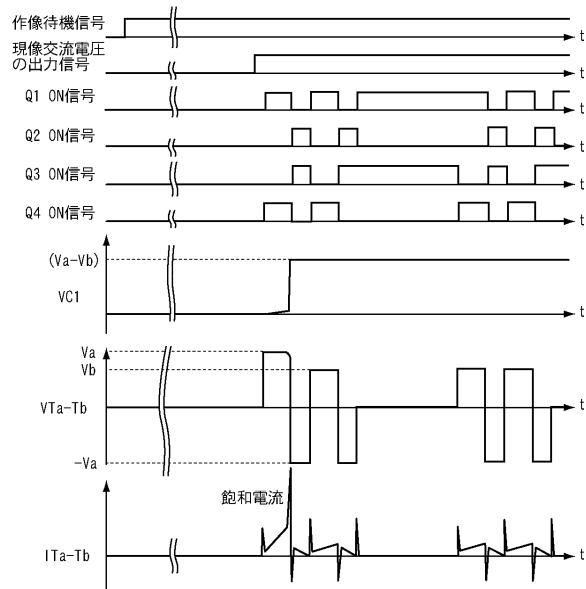
【図 7】



【図 6】



【図 8】



---

フロントページの続き

(72)発明者 奥村 泰彦

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 後藤 孝平

(56)参考文献 特開2009-033815(JP,A)

特開2006-032148(JP,A)

特開2010-017042(JP,A)

特開2010-091917(JP,A)

(58)調査した分野(Int.Cl., DB名)

G03G 15/06

H02M 7/42