

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-22137

(P2010-22137A)

(43) 公開日 平成22年1月28日(2010.1.28)

(51) Int.Cl.
H02P 8/12 (2006.01)F I
H02P 8/00テーマコード (参考)
5H580

審査請求 未請求 請求項の数 4 O L (全 9 頁)

(21) 出願番号 特願2008-180772 (P2008-180772)
(22) 出願日 平成20年7月10日 (2008.7.10)(71) 出願人 000001889
三洋電機株式会社
大阪府守口市京阪本通2丁目5番5号
(71) 出願人 506227884
三洋半導体株式会社
群馬県邑楽郡大泉町坂田一丁目1番1号
(74) 代理人 100075258
弁理士 吉田 研二
(74) 代理人 100096976
弁理士 石田 純
(72) 発明者 横尾 聡
群馬県邑楽郡大泉町坂田一丁目1番1号
三洋半導体株式会社内
Fターム(参考) 5H580 AA04 CA11 CB02 EE03 EE08
FA14 FB03 GG03 GG08

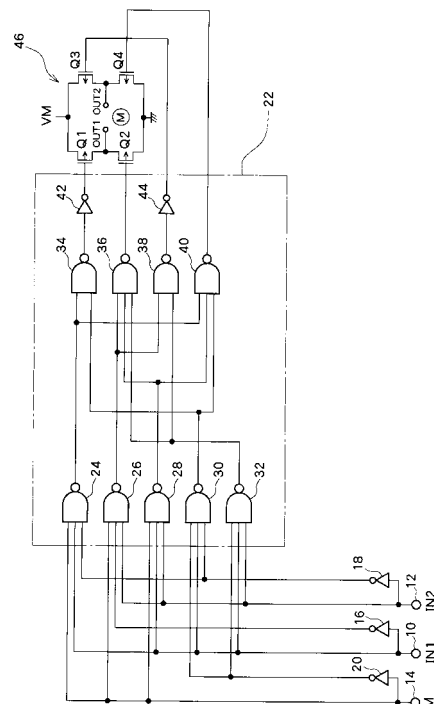
(54) 【発明の名称】 駆動信号出力回路およびマルチチップパッケージ

(57) 【要約】

【課題】 1つの回路を複数のモードで使用する。

【解決手段】 信号入力端子10, 12からの入力信号が論理回路22に入力され、それら信号の状態に応じた制御信号が出力される。この制御信号は出力回路に供給され、トランジスタQ1~Q4が制御されて、その状態に応じて駆動信号が出力される。そして、論理回路22は、前記論理設定端子14に入力される設定信号の極性に応じて、論理が切り替えられ、入力信号に応じた制御信号が変更される。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の入力信号が入力される信号入力端子と、
この信号入力端子からの複数の入力信号が入力され、それら信号の状態に応じた複数の制御信号を出力する論理回路と、
この複数の制御信号によりそれぞれ制御される複数のトランジスタを含み、複数のトランジスタの状態に応じて駆動信号を出力する出力回路と、
設定信号が入力される論理設定端子と、
を有し、
前記論理回路は、前記論理設定端子に入力される設定信号の極性に応じて、論理が切り替えられ、前記複数の入力信号に応じた前記複数の制御信号が変更されることを特徴とする駆動信号出力回路。

10

【請求項 2】

請求項 1 に記載の駆動信号出力回路において、
前記出力回路は、電源ラインとグラウンドライン間に、2 つのトランジスタの直列接続を 2 つ配置し、直列接続の midpoint を一対の出力とする Hブリッジ回路であることを特徴とする駆動信号出力回路。

【請求項 3】

請求項 1 または 2 に記載の駆動信号出力回路を含む 1 つのドライバチップと、前記入力信号は形成する別のロジックチップとを 1 つの基板上に形成し、ロジックチップにおける論理設定信号を出力するパッドと、基板上のパッドとをワイヤボンディングによって接続するとともに、このパッドとドライバチップの論理設定端子をワイヤボンディングで接続し、ロジックチップからの論理設定信号によって、ドライバチップの論理回路の論理を切り換えることを特徴とするマルチチップパッケージ。

20

【請求項 4】

請求項 1 または 2 に記載の駆動信号出力回路において、
前記駆動信号出力回路は、基板上に配置されたドライバチップ内に形成され、ドライバチップには電源パッドとグラウンドパッドが設けられ、ドライバチップの論理設定端子を電源用パッドに接続されるリードまたはグラウンド用パッドに接続されるリードのいずれかと接続することで、論理設定信号を H レベルまたは L レベルのいずれかに設定することができることを特徴とする駆動信号出力回路。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、モータなどの負荷への駆動信号を出力する駆動信号出力回路およびこの回路を含むマルチチップパッケージに関する。

【背景技術】**【0002】**

従来、モータなどの駆動回路に、Hブリッジ回路が用いられている。この Hブリッジは、電源ラインとグラウンドライン間に、p 型トランジスタと n 型トランジスタの直列接続を 2 つ配置し、その直列接続の midpoint を一対の出力とする。

40

【0003】

この Hブリッジは、一対の出力にコイルなどの負荷が接続され、この負荷への電流の方向をトランジスタのオンオフ状態で制御する。各トランジスタの制御信号には正弦波も用いられるが単なる H, L の信号も利用され、その場合には負荷への電流が正方向、逆方向、オフの 3 状態が生成される。

【0004】

例えば、ステッピングモータの場合、2 つのコイルが利用され、その駆動のために 2 つの Hブリッジが利用される。そして、この 2 つのコイルに供給する電流の状態によってロータ位置が決定される。このため、2 つのコイルへ供給する電流の状態を特定の順番で順

50

次変更することでロータを正逆いずれかの方向で、所望の量だけ回転させることが可能となる。

【 0 0 0 5 】

【 特 許 文 献 1 】 特 開 2 0 0 6 - 2 4 6 6 4 2 号 公 報

【 発 明 の 開 示 】

【 発 明 が 解 決 し よ う と す る 課 題 】

【 0 0 0 6 】

ここで、Hブリッジを駆動のための信号は、通常外部から供給される。そこで、この外部から供給される信号に基づいて、Hブリッジの各トランジスタを駆動するための回路が必要となる。一方、ステッピングモータなどの負荷の駆動は、必ずしも1つのモードとは限らない。各種モードの負荷に対し、それぞれ駆動信号出力回路を用意するのは効率的でない。

10

【 課 題 を 解 決 す る た め の 手 段 】

【 0 0 0 7 】

本発明は、複数の入力信号が入力される信号入力端子と、この信号入力端子からの複数の入力信号が入力され、それら信号の状態に応じた複数の制御信号を出力する論理回路と、この複数の制御信号によりそれぞれ制御される複数のトランジスタを含み、複数のトランジスタの状態に応じて駆動信号を出力する出力回路と、設定信号が入力される論理設定端子と、を有し、前記論理回路は、前記論理設定端子に入力される設定信号の極性に応じて、論理が切り替えられ、前記複数の入力信号に応じた前記複数の制御信号が変更されることを特徴とする。

20

【 0 0 0 8 】

また、前記出力回路は、電源ラインとグラウンドライン間に、p型トランジスタとn型トランジスタの直列接続を2つ配置し、直列接続の中間点を一對の出力とするHブリッジ回路であることが好適である。

【 0 0 0 9 】

また、本発明に係るマルチチップパッケージは、前記駆動信号出力回路を含む1つドライバチップと、前記入力信号は形成する別のロジックチップとを1つの基板上に形成し、ロジックチップにおける論理設定信号を出力するパッドと、基板上のパッドとをワイヤボンディングによって接続するとともに、このパッドとドライバチップの論理設定端子をワイヤボンディングで接続し、ロジックチップからの論理設定信号によって、ドライバチップの論理回路の論理を切り換えることを特徴とする。

30

【 0 0 1 0 】

また、前記駆動信号出力回路は、基板上に配置されたドライバチップ内に形成され、ドライバチップには電源パッドとグラウンドパッドが設けられ、ドライバチップの論理設定端子を電源用パッドに接続されるリードまたはグラウンド用パッドに接続されるリードのいずれかと接続することで、論理設定信号をHレベルまたはLレベルのいずれかに設定することができることが好適である。

【 発 明 の 効 果 】

【 0 0 1 1 】

本発明によれば、論理設定端子の設定により、論理回路の論理を切り換えることができる。このため、1つの回路を複数のモードで 사용할 ことが可能となる。

40

【 発 明 を 実 施 す る た め の 最 良 の 形 態 】

【 0 0 1 2 】

以下、本発明の実施形態について、図面に基づいて説明する。

【 0 0 1 3 】

図1は、実施形態に係る駆動信号出力回路の構成を示す図である。この駆動信号出力回路は、1つの半導体チップ内に構成され、2つの入力信号IN1, IN2が入力信号用のパッド10, 12からそれぞれ入力される。また、論理設定パッド14も設けられており、この論理設定パッド14には、HレベルまたはLレベルの設定信号Mが入力される。

50

【 0 0 1 4 】

これら3つのパッド10, 12, 14からの入力信号IN1, IN2、設定信号Mは、それぞれインバータ16, 18, 20に入力され反転信号が形成される。そして、信号IN1, IN2, Mとそれらの反転信号からなる6つの信号が論理回路22に入力される。論理回路22は9個のナンドゲート24~38から構成されており、ナンドゲート24にはM, IN1, 反転IN2、ナンドゲート26にはM, 反転IN1, IN2、ナンドゲート28にはM, IN1, IN2、ナンドゲート30には反転M, IN1, 反転IN2、ナンドゲート32には反転M, IN1, IN2が入力される。また、ナンドゲート34にはナンドゲート24の出力とナンドゲート30の出力、ナンドゲート36にはナンドゲート26の出力とナンドゲート28の出力とナンドゲート32の出力、ナンドゲート38にはナンドゲート26の出力とナンドゲート32の出力、ナンドゲート40にはナンドゲート24の出力とナンドゲート28の出力とナンドゲート30の出力が入力される。

10

【 0 0 1 5 】

そして、ナンドゲート34, 38の出力がインバータ42, 44で反転され、ナンドゲート34, 40の出力がそのまま、論理回路22の4つの出力として出力回路であるHブリッジ回路46に入力される。

【 0 0 1 6 】

Hブリッジ回路46は、電源とグランド間に配置された4つのトランジスタQ1~Q4からなっている。pチャネルトランジスタQ1は、ソースが電源に接続され、ドレインがnチャネルトランジスタQ2のドレインに接続されている。nチャネルトランジスタQ2のソースはグランドに接続されている。pチャネルトランジスタQ3は、ソースが電源に接続され、ドレインがnチャネルトランジスタQ4のドレインに接続されている。nチャネルトランジスタQ4のソースはグランドに接続されている。トランジスタQ1, Q2の接続点が出力端OUT1、トランジスタQ3, Q4の接続点が出力端OUT2に接続されている。

20

【 0 0 1 7 】

また、インバータ42の出力がトランジスタQ1のゲート、ナンドゲート36の出力がトランジスタQ2のゲート、インバータ44の出力がトランジスタQ3のゲート、ナンドゲート40の出力がトランジスタQ4のゲートに供給される。

【 0 0 1 8 】

そして、出力端OUT1, OUT2の間に負荷が接続される。上記回路の場合には、入力信号IN1, IN2の状態に基づくOUT1, OUT2の状態は図2に示すようになる。図において、(a)は論理設定信号MがHレベルの場合であり、(b)は論理設定信号MがLレベルの場合を示している。このように論理設定信号がHレベルの(a)場合には、負荷の両端に供給するレベルが、OFF-OFF、L-H、H-L、L-Lの4種類となり、これによって負荷に対する電流をオフ、負荷に対する電流を正方向(または逆方向)、逆方向(正方向)、および負荷の両端をグランドにショートすることができる。従って、ステッピングモータであれば、コイルに電流を供給しない状態、コイルに正方向または逆方向の電流を供給する状態、コイルの両端をグランドに接続してモータにブレーキを掛ける状態の4状態を実現できる。

30

40

【 0 0 1 9 】

論理設定信号MがLレベルの(b)場合には、負荷の両端に供給するレベルが、OFF-OFF、OFF-OFF、L-H、H-Lの4種類となり、これによって負荷に対する電流をオフ、負荷に対する電流を正方向(または逆方向)、逆方向(正方向)となる。従って、ステッピングモータであれば、コイルに電流を供給しない状態、コイルに正方向または逆方向の電流を供給する状態3状態を実現できる。

【 0 0 2 0 】

このように、この論理設定信号Mによって、入力信号IN1, IN2の状態に対する出力端OUT1, OUT2の状態を切り換えることができる。

【 0 0 2 1 】

50

ここで、ステッピングモータでは、x 軸コイルと y 軸コイルの 2 つのコイルを有しているため、図 1 と同様の回路がもう 1 組設けられる。図 3 には、この場合の真理値表が示してある。図 3 において、もう 1 つのコイルに対する入力信号が IN 3 , IN 4 であり、出力信号が OUT 3 , OUT 4 である。このように、入力 IN 1 , IN 2 について、H - L , H - L , H - L , L - L , L - H , L - H , L - H , L - L の 8 状態とし、これに対する入力 IN 3 , IN 4 は L - H , L - L , H - L , H - L , H - L , L - L となっている。すなわち、2 ステップずれており、8 ステップが 360° に対応しているため、ずれは 90° である。従って、出力信号 OUT 1 , OUT 2 に対し、出力信号 OUT 3 , OUT 4 も 90° 位相がずれたものになり、x 軸コイルと、y 軸コイルに 90° 位相のずれた電流が供給される。

10

【0022】

ここで、図 4 (a) には、出力信号 OUT 1 , OUT 2 が H - L の電流の状態、(b) には、出力信号 OUT 3 , OUT 4 が H - L の電流の状態が示してある。図 3 の 8 つの状態がロータ位置 1 ~ 8 であるとした場合、出力信号 OUT 1 , OUT 2 にて駆動されるコイル電流が図 5 における上段の I 1、出力信号 OUT 3 , OUT 4 にて駆動されるコイル電流が図 5 における下段の I 2 となる。このように、電流 I 1 , I 2 が互いに位相が 90° ずれたものになる。例えば、I 1 が x 軸コイル、I 2 が y 軸コイルとし、出力信号 OUT 1 , OUT 2 , OUT 3 , OUT 4 が H - L , H - L が - 45° とした場合、状態 1 においてロータが - 45°、状態 2 においてロータが 0°、以下順次 45° 進んだ状態になる。従って、図 3 に示すように入力信号を順次変更することでステッピングモータを 1 ステップ (45°) ずつ進めることができる。

20

【0023】

そして、図 3 , 4 には、示さなかったが、入力信号 IN 1 , IN 2 , IN 3 , IN 4 を全て H レベルにすることで、2 つの H ブリッジのトランジスタ Q 2 , Q 4 がオンになり、ブレーキを掛けることができる。

【0024】

図 6 には、マイコンなどの半導体チップであるロジックチップ 60 と、本駆動信号出力回路を有するアナログ回路の半導体チップであるドライバチップ 62 とを 1 つの基板上に配置した構成例を示す。カメラの手ぶれ補正用の回路は、このようなドライバチップと、ロジックチップ (マイコン) が 1 パッケージに収められたマルチチップパッケージとし構成することが好適である。なお、図 6 においては、論理設定信号 M の伝達の構成のみを示している。このように、ロジックチップ 60 の論理設定信号 M を出力するパッドと基板上のパッド 50 とをワイヤボンディングによって接続し、このパッド 50 とドライバチップ 62 の論理設定信号用のパッド 14 をワイヤボンディングで接続する。

30

【0025】

この構成によりロジックチップ 60 からの論理設定信号 M によって、本駆動信号出力回路における論理回路 22 の論理を切り換えることができる。すなわち、マイコンなどのロジックチップからの信号によって、ドライバチップにおける論理を容易に切り換えられる。

【0026】

また、図 7 には、別の構成が示されている。基板上にはドライバチップ 62 が設けられ、ドライバチップ 62 の電源パッド 52 とはリード 54 と接続され、グランドパッド 56 はリード 58 と接続される。そこで、論理設定用のパッド 14 をリード 54 , 58 のいずれかと接続することで、論理設定信号 M を H レベル、L レベルのいずれかに設定することができる。特に、論理設定用のパッド 14 は、電源パッド 52 とグランドパッド 56 の間に配置されており、リード 54 , 58 も、電源パッド 52、グランドパッド 56 に対応した位置にある。そして、この論理設定用パッド 14 はリード 54 , 58 以外に接続されることはない。従って、論理設定用パッド 14 をリード 54 , 58 のいずれにワイヤボンディングにより接続しても、そのワイヤが他のワイヤと絡むことはない。

40

【0027】

50

なお、本実施形態では、ステッピングモータをこの出力OUT1, OUT2間に接続する。上述のように、ステッピングモータでは、x軸用コイルと、y軸用コイルがあり、Hブリッジが2つ必要であるが、ボイスコイルなどであれば、Hブリッジが1つでよい。また、トランジスタQ1, Q3をn型のトランジスタとすることも好適である。この場合、図1におけるインバータ42, 44は不要となり、ナンドゲート34, 38の出力をチャージポンプなどで昇圧してトランジスタQ1, Q3のゲートに供給する。すべてn型のトランジスタを利用することで、電流能力を改善することができる。

【図面の簡単な説明】

【0028】

【図1】駆動信号出力回路の構成を示す図である。

10

【図2】駆動信号出力回路の真理値表を示す図である。

【図3】ステッピングモータ駆動のための真理値表を示す図である。

【図4】Hブリッジの電流を示す図である。

【図5】コイル電流を示す図である。

【図6】ロジックチップとドライバチップの接続を示す図である。

【図7】論理設定用パッドの固定的設定を示す図である。

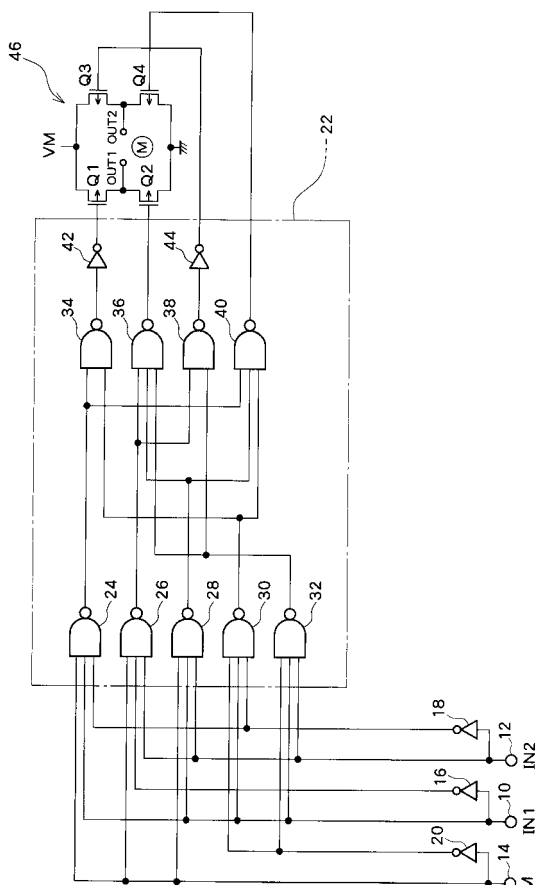
【符号の説明】

【0029】

10, 12, 14, 50, 52, 56 パッド、16, 18, 20, 42, 44 インバータ、22 論理回路、24, 26, 28, 34, 36, 38, 40 ナンドゲート、46 Hブリッジ回路、54, 58 リード、60 ロジックチップ、62 ドライバチップ。

20

【図1】

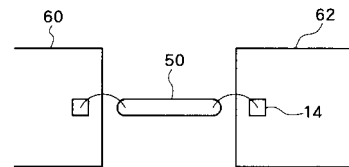


【図2】

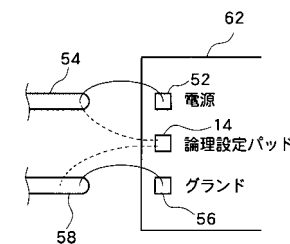
M=H				M=L			
IN1	IN2	OUT1	OUT2	IN1	IN2	OUT1	OUT2
L	L	OFF	OFF	L	L	OFF	OFF
L	H	L	H	L	H	OFF	OFF
H	L	H	L	H	L	H	L
H	H	L	L	H	H	L	H

(a) (b)

【図6】



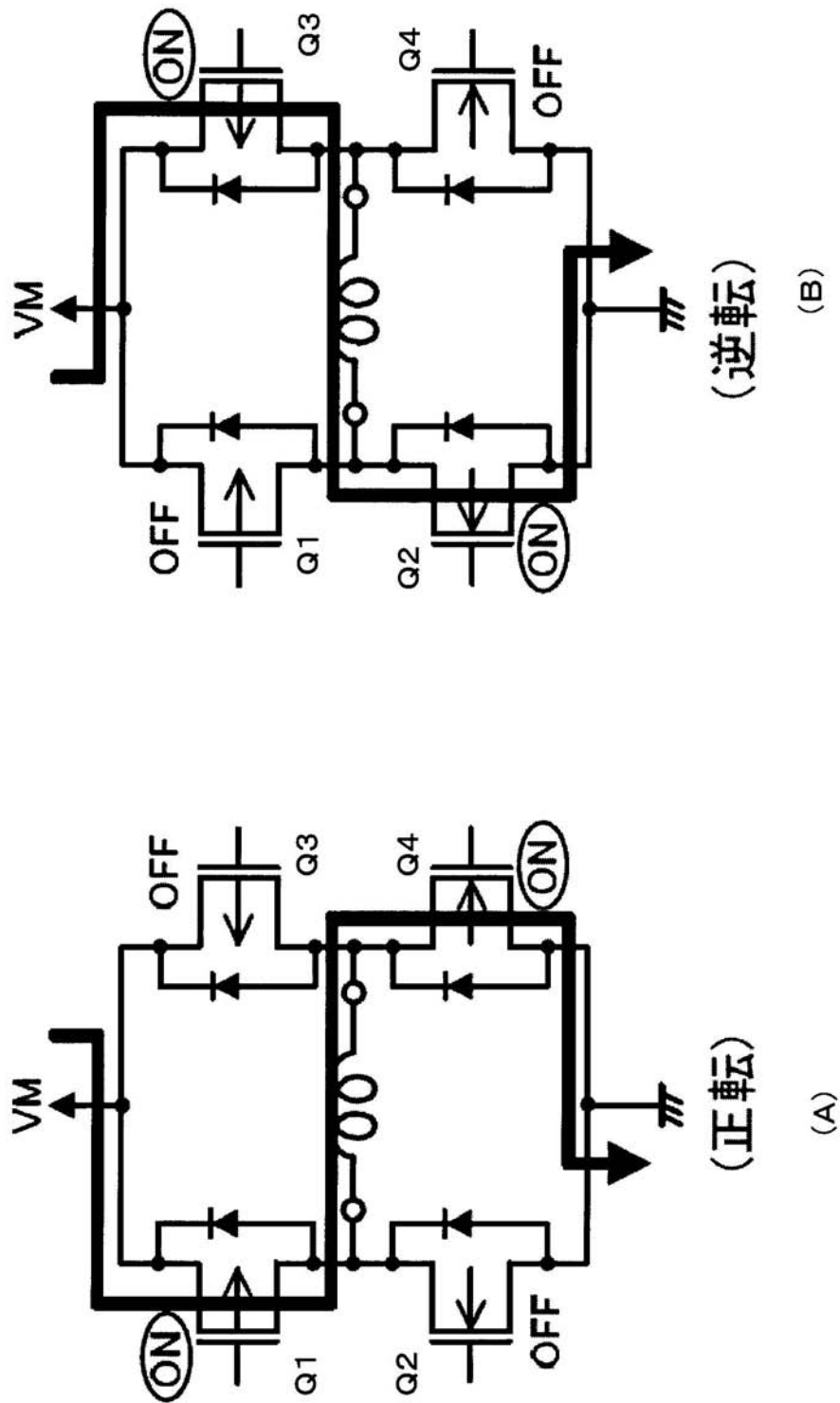
【図7】



【図 3】

入力				出力				位置
IN1	IN2	IN3	IN4	OUT1	OUT2	OUT3	OUT4	
H	L	L	H	H	L	L	H	①
H	L	L	L	H	L	OFF	OFF	②
H	L	H	L	H	L	H	L	③
L	L	H	L	OFF	OFF	H	L	④
L	H	H	L	L	H	H	L	⑤
L	H	L	L	L	H	OFF	OFF	⑥
L	H	L	H	L	H	L	H	⑦
L	L	L	H	OFF	OFF	L	H	⑧

【図 4】



【図 5】

