

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 29/786 (2006.01)

H01L 21/336 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200810074302.8

[43] 公开日 2008年8月20日

[11] 公开号 CN 101246909A

[22] 申请日 2008.2.15

[21] 申请号 200810074302.8

[30] 优先权

[32] 2007.2.16 [33] KR [31] 16778/07

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 朴宰澈 朴永洙 金善日

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波

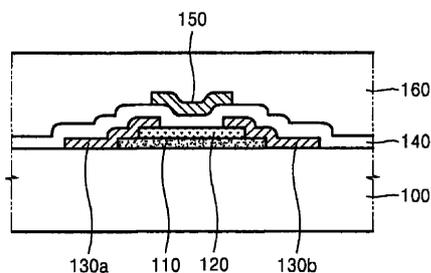
权利要求书4页 说明书11页 附图8页

[54] 发明名称

薄膜晶体管及其制造方法

[57] 摘要

本发明公开了一种薄膜晶体管及其制造方法，该薄膜晶体管(TFT)可以包括沟道层、源电极、漏电极、保护层、栅电极、和/或栅极绝缘层。沟道层可以包括氧化物半导体材料。源电极和漏电极可以在沟道层上方相互面对。保护层可以在源电极和漏电极下面和/或可以覆盖沟道层。栅电极可以配置为向沟道层施加电场。栅极绝缘层可以夹置在栅电极和沟道层之间。



1. 一种薄膜晶体管，包括：
沟道层，包括氧化物半导体材料；
源电极和漏电极，在所述沟道层上方相互面对；
保护层，在所述源电极和所述漏电极下面并覆盖所述沟道层；
栅电极，配置为向所述沟道层施加电场；和
栅极绝缘层，夹置在所述栅电极和所述沟道层之间。
2. 权利要求 1 所述的薄膜晶体管，其中所述沟道层是 ZnO 基材料层。
3. 权利要求 2 所述的薄膜晶体管，其中所述沟道层是 $a(\text{In}_2\text{O}_3) \cdot b(\text{Ga}_2\text{O}_3) \cdot c(\text{ZnO})$ 层，其中 a 、 b 和 c 是实数使得 $a \geq 0$ 、 $b \geq 0$ 和 $c > 0$ 。
4. 权利要求 3 所述的薄膜晶体管，其中所述沟道层是 $a(\text{In}_2\text{O}_3) \cdot b(\text{Ga}_2\text{O}_3) \cdot c(\text{ZnO})$ 层，其中 a 、 b 和 c 是实数使得 $a \geq 1$ 、 $b \geq 1$ 和 $0 < c \leq 1$ 。
5. 权利要求 1 所述的薄膜晶体管，其中
所述保护层提供接触区域，和
所述沟道层在所述接触区域接触所述源电极和所述漏电极。
6. 权利要求 1 所述的薄膜晶体管，其中所述保护层是从包括氧化硅层和氮化硅层的组中选出的至少之一。
7. 权利要求 1 所述的薄膜晶体管，还包括：
欧姆接触层，在所述沟道层和所述源电极之间以及在所述沟道层和所述漏电极之间。
8. 权利要求 1 所述的薄膜晶体管，其中所述栅电极在所述沟道层上方。
9. 权利要求 1 所述的薄膜晶体管，其中所述栅电极在所述沟道层下方。
10. 一种制造薄膜晶体管的方法，包括：
形成包括氧化物半导体材料的沟道层以及覆盖所述沟道层的保护层；
形成源电极和漏电极，所述源电极和所述漏电极相互面对并与所述沟道层的两个区域接触；
形成栅极绝缘层，所述栅极绝缘层覆盖所述保护层、所述源电极和所述漏电极；以及
在所述沟道层上方的所述栅极绝缘层上形成栅电极。
11. 权利要求 10 所述的方法，其中所述沟道层是 ZnO 基材料层。

12. 权利要求 10 所述的方法，其中
所述保护层提供接触区域，和
所述沟道层在所述接触区域接触所述源电极和所述漏电极。
13. 权利要求 10 所述的方法，其中形成所述沟道层和所述保护层包括：
在基板上沉积氧化物半导体材料膜；
通过对所述氧化物半导体材料膜构图形成所述沟道层；
在所述基板和所述沟道层上沉积保护材料膜；和
通过对所述保护材料膜构图形成所述保护层。
14. 权利要求 13 所述的方法，其中
所述保护材料膜构图为提供接触区域的形状，和
所述沟道层在所述接触区域接触所述源电极和所述漏电极。
15. 权利要求 13 所述的方法，还包括：
在形成所述沟道层之后和形成所述保护材料膜之前使用氧等离子体处理
所述沟道层的表面。
16. 权利要求 13 所述的方法，还包括：
在形成所述沟道层之后和形成所述保护材料膜之前使用清洗溶液对所述
沟道层表面进行湿法清洗。
17. 权利要求 16 所述的方法，其中用于所述湿法清洗的清洗溶液是包括异
丙醇和去离子水的溶液和包括丙酮、异丙醇和去离子水的溶液中至少之一。
18. 权利要求 10 所述的方法，其中形成所述沟道层和所述保护层包括：
在基板上沉积氧化物半导体材料膜；
在所述氧化物半导体材料膜上沉积保护材料膜；和
对所述氧化物半导体材料膜和所述保护材料膜构图。
19. 权利要求 18 所述的方法，其中
所述保护材料膜构图为提供接触区域的形状，和
所述沟道层在所述接触区域接触所述源电极和所述漏电极。
20. 权利要求 18 所述的方法，其中采用半色调光掩模或狭缝光掩模对所
述氧化物半导体材料膜和所述保护材料膜进行构图。
21. 权利要求 18 所述的方法，还包括：
在沉积所述氧化物半导体材料膜之后和沉积所述保护材料膜之前使用氧
等离子体处理所述氧化物半导体材料膜的表面。

22. 权利要求 18 所述的方法, 还包括:

在沉积所述氧化物半导体材料膜之后和沉积所述保护材料膜之前使用清洗溶液对所述氧化物半导体材料膜的表面进行湿法清洗。

23. 权利要求 22 所述的方法, 其中用于所述湿法清洗的清洗溶液是包括异丙醇和去离子水的溶液和包括丙酮、异丙醇和去离子水的溶液中至少之一。

24. 权利要求 10 所述的方法, 还包括:

在所述沟道层和所述源电极之间以及在所述沟道层和所述漏电极之间形成欧姆接触层。

25. 权利要求 24 所述的方法, 其中所述欧姆接触层由导电氧化物形成, 所述导电氧化物的氧含量小于所述沟道层的氧含量。

26. 一种制造薄膜晶体管的方法, 包括:

形成栅电极;

形成栅极绝缘层以覆盖所述栅电极;

在所述栅电极上方的所述栅极绝缘层上形成包括氧化物半导体材料的沟道层并形成覆盖所述沟道层的保护层; 和

形成源电极和漏电极, 所述源电极和所述漏电极相互面对并接触所述沟道层的两个区域。

27. 权利要求 26 所述的方法, 其中所述沟道层是 ZnO 基材料层。

28. 权利要求 26 所述的方法, 其中

所述保护层提供接触区域, 和

所述沟道层在所述接触区域接触所述源电极和所述漏电极。

29. 权利要求 26 所述的方法, 其中形成所述沟道层和所述保护层包括:

在所述栅极绝缘层上沉积氧化物半导体材料膜;

通过对所述氧化物半导体材料膜构图形成所述沟道层;

在所述栅极绝缘层和所述沟道层上沉积保护材料膜; 和

通过对所述保护材料膜构图形成所述保护层。

30. 权利要求 29 所述的方法, 其中

所述保护材料膜构图为提供接触区域的形状, 和

所述沟道层在所述接触区域接触所述源电极和所述漏电极。

31. 权利要求 29 所述的方法, 还包括:

在形成所述沟道层之后和形成所述保护材料膜之前采用氧等离子体处理

所述沟道层的表面。

32. 权利要求 29 所述的方法, 还包括:

在形成所述沟道层之后和形成所述保护材料膜之前使用清洗溶液对所述沟道层的表面进行湿法清洗。

33. 权利要求 32 所述的方法, 其中用于所述湿法清洗的清洗溶液是包括异丙醇和去离子水的溶液和包括丙酮、异丙醇和去离子水的溶液中至少之一。

34. 权利要求 26 所述的方法, 其中形成所述沟道层和所述保护层包括:

在所述栅极绝缘层上沉积氧化物半导体材料膜;

在所述氧化物半导体材料膜上沉积保护材料膜; 和

对所述氧化物半导体材料膜和所述保护材料膜构图。

35. 权利要求 34 所述的方法, 其中

所述保护材料膜构图为提供接触区域的形状, 和

所述沟道层在所述接触区域接触所述源电极和所述漏电极。

36. 权利要求 34 所述的方法, 其中采用半色调光掩模或狭缝光掩模对所述氧化物半导体材料膜和所述保护材料膜进行构图。

37. 权利要求 34 所述的方法, 还包括:

在沉积所述氧化物半导体材料膜之后和沉积所述保护材料膜之前使用氧等离子体处理所述氧化物半导体材料膜的表面。

38. 权利要求 34 所述的方法, 还包括:

在沉积所述氧化物半导体材料膜之后和沉积所述保护材料膜之前使用清洗溶液对所述氧化物半导体材料膜的表面进行湿法清洗。

39. 权利要求 38 所述的方法, 其中用于所述湿法清洗的清洗溶液是包括异丙醇和去离子水的溶液和包括丙酮、异丙醇和去离子水的溶液中至少之一。

40. 权利要求 26 所述的方法, 还包括:

在所述沟道层和所述源电极之间以及在所述沟道层和所述漏电极之间形成欧姆接触层。

41. 权利要求 40 所述的方法, 其中所述欧姆接触层由导电氧化物形成, 所述导电氧化物的氧含量小于所述沟道层的氧含量。

薄膜晶体管及其制造方法

技术领域

本发明的示范实施例涉及一种半导体器件和/或其制造方法，且例如，涉及薄膜晶体管和/或其制造方法。

背景技术

在例如液晶显示装置或有机发光显示装置的平板显示装置中，使用薄膜晶体管（TFT）作为开关器件。TFT的迁移率或漏电流受到TFT沟道层的材料和状态的严重影响。

在商业生产的液晶显示装置中，TFT的沟道层主要为非晶硅层，其具有相对很低的接近 $0.5\text{cm}^2/\text{Vs}$ 的电荷迁移率。因此，很难增大商业生产的液晶显示装置的运行速度。

因此，人们已经对使用氧化物半导体材料层作为TFT的沟道层进行了研究，该氧化物半导体材料层例如是ZnO基材料层，其具有比非晶硅层高的电荷迁移率。Ga-In-Zn-O层是一种ZnO基材料层，它的电荷迁移率比非晶硅层的高几十倍。因此，使用Ga-In-Zn-O层作为沟道层的TFT预期成为显示装置的下一代驱动器件。

然而，如果ZnO基材料层用作TFT的沟道层，则在形成沟道层之后该沟道可能被毁坏，结果，器件的电特性可能退化。

发明内容

示范实施例提供一种薄膜晶体管（TFT），其包括具有高于非晶硅层的电荷迁移率的沟道层，和/或可以减小由于等离子体造成的沟道层的特性的退化。

示范实施例提供TFT的制造方法。

依照示范实施例，薄膜晶体管可以包括沟道层、源电极、漏电极、保护层、栅电极和/或栅极绝缘层。沟道层可以包括氧化物半导体材料。源电极和漏电极可以在沟道层上方相互面对。保护层可以在源电极和漏电极下面和/

或可以覆盖沟道层。栅电极可以配置为向沟道层施加电场。栅极绝缘层可以夹置在栅电极和沟道层之间。

依照示范实施例，沟道层可以是 ZnO 基材料层。

依照示范实施例，沟道层可以是 $a(\text{In}_2\text{O}_3) \cdot b(\text{Ga}_2\text{O}_3) \cdot c(\text{ZnO})$ 层，其中 a、b 和 c 是实数使得 $a \geq 0$ 、 $b \geq 0$ 和 $c > 0$ 。

依照示范实施例，沟道层可以是 $a(\text{In}_2\text{O}_3) \cdot b(\text{Ga}_2\text{O}_3) \cdot c(\text{ZnO})$ 层，其中 a、b 和 c 是实数使得 $a \geq 1$ 、 $b \geq 1$ 和 $0 < c \leq 1$ 。

依照示范实施例，保护层可以提供接触区域，和沟道层可以在接触区域接触源电极和漏电极。

依照示范实施例，保护层可以是氧化硅层和氮化硅层中至少之一。

依照示范实施例，薄膜晶体管可以包括欧姆接触层，该欧姆接触层在沟道层和源电极之间以及在沟道层和漏电极之间。

依照示范实施例，栅电极可以在沟道层上方。

依照示范实施例，栅电极可以在沟道层下方。

依照示范实施例，薄膜晶体管的制造方法可以包括形成包含氧化物半导体材料的沟道层和覆盖沟道层的保护层。源电极和漏电极可以形成为相互面对和/或接触沟道层的两个区域。栅极绝缘层可以形成为覆盖保护层、源电极和/或漏电极。栅电极可以形成在沟道层上方的栅极绝缘层上。

依照示范实施例，沟道层可以是 ZnO 基材料层。

依照示范实施例，保护层可以提供接触区域，和/或沟道层可以在接触区域接触源电极和漏电极。

依照示范实施例，形成沟道层和保护层可以包括在基板上沉积氧化物半导体材料膜、通过对氧化物半导体材料膜构图形成沟道层、在基板和沟道层上沉积保护材料膜和/或通过对保护材料膜构图形成保护层。

依照示范实施例，形成沟道层和保护层可以包括在基板上沉积氧化物半导体材料膜、在氧化物半导体材料膜上沉积保护材料膜和/或对氧化物半导体材料膜和保护材料膜构图。

依照示范实施例，保护材料膜可以构图为提供接触区域的形状，和/或沟道层可以在接触区域接触源电极和漏电极。

依照示范实施例，薄膜晶体管的制造方法可以包括形成栅电极。栅极绝缘层可以形成为覆盖栅电极。包括氧化物半导体材料的沟道层可以形成在栅

电极上方的栅极绝缘层上且保护层可以形成为覆盖沟道层。源电极和漏电极可以形成为相互面对并接触沟道层的两个区域。

依照示范实施例，沟道层可以是 ZnO 基材料层。

依照示范实施例，保护层可以提供接触区域，和/或沟道层可以在接触区域接触源电极和漏电极。

依照示范实施例，形成沟道层和保护层可以包括在栅极绝缘层上沉积氧化物半导体材料膜，通过对氧化物半导体材料膜构图形成沟道层，在栅极绝缘层和沟道层上沉积保护材料膜，和/或通过对保护材料膜构图形成保护层。

依照示范实施例，形成沟道层和保护层可以包括在栅极绝缘层上沉积氧化物半导体材料膜，在氧化物半导体材料膜上沉积保护材料膜，和/或对氧化物半导体材料膜和保护材料膜构图。

依照示范实施例，保护材料膜可以构图为提供接触区域的形状，和/或沟道层可以在接触区域接触源电极和漏电极。

依照示范实施例，可以使用一个半色调光掩模或狭缝光掩模进行对氧化物半导体材料膜和保护材料膜的构图。

依照示范实施例，该方法可以包括在形成沟道层之后和形成保护材料膜之前使用氧等离子体处理沟道层的表面。

依照示范实施例，该方法可以包括在形成沟道层之后和形成保护材料膜之前使用清洗溶液湿法清洗沟道层的表面。

依照示范实施例，该方法可以包括在沉积氧化物半导体材料膜之后和沉积保护材料膜之前使用氧等离子体处理氧化物半导体材料膜的表面。

依照示范实施例，该方法可以包括在沉积氧化物半导体材料膜之后和沉积保护材料膜之前使用清洗溶液湿法清洗氧化物半导体材料膜的表面。

依照示范实施例，用于湿法清洗的清洗溶液可以是异丙醇（IPA）和去离子水，或者丙酮、IPA 和去离子水。

依照示范实施例，该方法可以包括在沟道层和源电极之间以及沟道层和漏电极之间形成欧姆接触层。

依照示范实施例，欧姆接触层可以由导电氧化物形成，该导电氧化物的氧含量小于沟道层的氧含量。

依照示范实施例，TFT 可以具有更高的电荷迁移率。

附图说明

上述和/或其它方面和优点将从下面结合附图对示范实施例的详细描述变得更加清楚和更容易理解，附图中：

图 1A 和 1B 分别为示出依照示范实施例的薄膜晶体管 (TFT) 的截面图和平面图；

图 2A 和 2B 分别为示出依照另一示范实施例的 TFT 的截面图和平面图；

图 3A 至 3E 为示出依照示范实施例制造图 1A 和 1B 的 TFT 的方法的截面图；

图 4A 至 4F 为示出依照另一示范实施例采用形成 TFT 的沟道层和保护层的不同方法制造图 1A 和 1B 的 TFT 的方法的截面图；

图 5A 至 5D 为示出依照另一示范实施例制造图 2A 和 2B 的 TFT 的方法的截面图；及

图 6 是显示依照另一示范实施例的图 2A 和 2B 的 TFT 的电流对电压的特性的示范图表。

具体实施方式

现将参考附图在下文更加全面地描述示范实施例。然而，实施例可以有許多不同的形式且不应解释为限于这里阐述的示范实施例。而是，提供这些示范实施例使得本公开充分和完整，且向本领域的技术人员全面地传达本发明的范围。在附图中，为了清晰起见，可能夸大了层和区域的厚度。

应该理解当部件被称为在另一元件“上”、“连接到”和/或“耦合到”另一部件时，它可以直接在其它部件上或直接连接到、耦合到其它部件，或者可以存在中间的部件。相反，当部件被称为“直接”在其它部件“上”、“直接连接到”或“直接耦合到”另一部件时，则不存在中间的部件。这里所用的术语“和/或”包括相关列举项目的一个或更多的任何和所有组合。

应该理解虽然术语第一、第二和第三等可以用于此来描述各种元件、部件、区域、层和/或部分，这些元件、部件、区域、层和/或部分不应受这些术语限制。这些术语只用于将一个元件、部件、区域、层或部分与另一元件、部件、区域、层或部分区分。因此，以下讨论的第一元件、部件、区域、层或部分可以被称为第二元件、部件、区域、层或部分，而不背离示范实施例的教导。

在这里为了描述的方便,可以使用空间相对术语,诸如“下面”、“下方”、“下”、“上方”、“上”等,来描述如图中所示一个元件或特征和另一元件或特征的关系。应该理解空间相对术语旨在包含除了在图中所绘的取向之外的装置在使用或操作中的不同取向。

这里所使用的术语是只为了描述特别的示范实施例的目的且并不旨在限制本发明。如这里所用,单数形式“一”、“一个”和“该”也旨在包括复数形式,除非文中另外清楚地指示。可以进一步理解当在此说明书中使用术语“包括”和/或“包含”时说明所述特征、整体、步骤、操作、元件和/或组分的存在,但是不排除存在或添加一个或更多其它特征、整体、步骤、操作、元件、和/或组分。

除非另外定义,这里使用的所有术语(包括技术和科学术语)具有示范实施例所属领域的普通技术人员通常理解的相同的意思。还应该理解诸如通常使用的词典中定义的那些术语应解释具有与在相关技术的环境中它们的涵义一致的涵义,而不应解释为理想化或过度正式的意义,除非在这里明确地如此定义。

现将参考附图所示的示范实施例,附图中相同的附图标记通篇指示相同的部件。

图 1A 和 1B 分别为示出依照示范实施例的薄膜晶体管(TFT)的截面图和平面图。

依照示范实施例的 TFT 可以具有顶栅极结构,在其中栅电极 150 形成在沟道层 110 上方。

参考图 1A 和 1B,沟道层 110 可以形成在基板 100 上。基板 100 可以是硅基板、玻璃基板和塑料基板之一,和/或可以是透明或不透明基板。沟道层 110 可以是氧化物半导体材料层,例如,ZnO 基材料层。ZnO 基材料层例如可以是 Ga-In-Zn-O 层。沟道层 110 的 Ga-In-Zn-O 层可以是 $a(\text{In}_2\text{O}_3) \cdot b(\text{Ga}_2\text{O}_3) \cdot c(\text{ZnO})$ 层,使得 a 、 b 和 c 是实数并且 $a \geq 0$ 、 $b \geq 0$ 和 $c > 0$ 。例如, a 、 b 和 c 可以是实数使得 $a \geq 1$ 、 $b \geq 1$ 和 $0 < c \leq 1$ 。沟道层 110 的 Ga-In-Zn-O 层可以由物理气相沉积(PVD)法形成,例如,溅射法或蒸发法。

彼此面对的源电极 130a 和漏电极 130b 可以形成在沟道层 110 的两端上。源电极 130a 和漏电极 130b 可以在沟道层 110 周围在基板 100 上延伸。源电极 130a 和漏电极 130b 可以是金属层和/或可以是例如 Mo 单层、包括 Mo 层

的多金属层、包括 Ti 的金属层和包括 Cr 的金属层之一。

保护层 120 可以形成在沟道层 110 上。保护层 120 可以覆盖沟道层 110 分别不与源电极 130a 和漏电极 130b 接触的一部分。部分保护层 120 可以在沟道层 110 周围在基板 100 上延伸。源电极 130a 和漏电极 130b 可以在保护层 120 上延伸。保护层 120 可以包括沟道层 110 与源电极 130a 接触的第一接触区域和沟道层 110 与漏电极 130b 接触的第二接触区域。第一和第二接触区域可以是沟道层 110 的上表面的两端。因此，保护层 120 可以形成为覆盖除了在沟道层 110 的上表面两端上的第一和第二接触区域以外的沟道层 110 的上表面的区域。因此，如图 1B 所绘，保护层 120 可以为哑铃形。由于保护层 120 的哑铃形，可以暴露出沟道层 110 的两端的中心区域。然而，保护层 120 的形状不限于哑铃形，保护层的形状可以修改为各种形状，例如，保护层的形状可以修改为可以暴露沟道层 110 两端的中心区域的各种形状。例如，保护层 120 可以为在 Y 轴方向上跨过沟道层 110 的矩形。如图 1B 所绘，保护层 120 的一部分可以延伸到沟道层 110 外部或不延伸到沟道层 110 的外部。沟道层 110 的上表面可以由保护层 120、源电极 130a、和/或漏电极 130b 覆盖。

栅极绝缘层 140 可以形成在基板 100 上，该栅极绝缘层 140 覆盖沟道层 110、保护层 120、源电极 130a，和/或漏电极 130b。栅极绝缘层 140 可以是氧化硅层或氮化硅层。栅电极 150 可以形成在沟道层 110 上方的栅极绝缘层 140 上。栅电极 150 可以由与源电极 130a 相同的材料形成，或可以由与源电极 130a 不同的材料形成。覆盖栅电极 150 的钝化层 160 可以形成在栅极绝缘层 140 上。钝化层 160 可以是氧化硅层或氮化硅层。

沟道层 110、源电极 130a、漏电极 130b、栅极绝缘层 140 和栅电极 150 的厚度分别为大约 30nm 至 200nm、10nm 至 200nm、10nm 至 200nm、100nm 至 300nm 和 100nm 至 300nm。

虽然未示出，在沟道层 110 和源电极 130a 之间，和/或沟道层 110 和漏电极 130b 之间可以包括欧姆接触层。欧姆接触层可以是导电氧化物层，其氧含量小于沟道层 110 的氧含量。欧姆接触层可以减少沟道层 110 和源电极 130a 之间以及沟道层 110 和漏电极 130b 之间的接触电阻，和/或减少泄露到沟道层 110 外部的空穴。

图 2A 和 2B 分别为示出依照另一示范实施例的 TFT 的截面图和平面图。

依照另一示范实施例的 TFT 可以具有底栅极结构, 在其中栅电极 250 形成在沟道层 210 下面。

参考图 2A 和 2B, 栅电极 250 可以形成在基板 200 上, 且覆盖栅电极 250 的栅极绝缘层 240 可以形成在基板 200 上。沟道层 210 可以形成在栅电极 250 上方的栅极绝缘层 240 上。沟道层 210 在 X 方向上的宽度 w_1 可以大于栅电极 250 在 X 方向上的宽度 w_2 。保护层 220 可以形成在沟道层 210 上, 该保护层 220 覆盖除了少部分沟道层 210 之外的大部分沟道层 210。如图 2B 所示, 为了暴露沟道层 210 两端的中心部分, 保护层 220 可以形成为哑铃形, 然而, 示范实施例不限于此, 且保护层 220 可以为各种形状, 例如, 保护层可以具有暴露沟道层 210 两端上的中心部分的各种形状。部分保护层 220 可以在沟道层 210 的外部在栅极绝缘层 240 上延伸。源电极 230a 和漏电极 230b 可以形成接触沟道层 210 两端的中心部分。部分源电极 230a 和漏电极 230b 可以在保护层 220 的两端上延伸。沟道层 210 的上表面可以被保护层 220、源电极 230a 和/或漏电极 230b 覆盖。钝化层 260 可以形成在栅极绝缘层 240 上, 该钝化层 260 覆盖沟道层 210、保护层 220、源电极 230a 和/或漏电极 230b。

图 2A 和 2B 的 TFT 的基板 200、沟道层 210、保护层 220、源电极 230a、漏电极 230b、栅极绝缘层 240、栅电极 250 和/或钝化层 260 的材料和厚度可以分别与图 1A 和 1B 的 TFT 的基板 100、沟道层 110、保护层 120、源电极 130a、漏电极 130b、栅极绝缘层 140、栅电极 150、和/或钝化层 160 的材料和厚度相同。

虽然未示出, 在沟道层 210 和源电极 230a 之间以及在沟道层 210 和漏电极 230b 之间可以包括欧姆接触层。欧姆接触层可以是导电氧化物层, 其氧含量低于沟道层 210 的氧含量。

图 3A 至 3E 为示出依照示范实施例制造图 1A 和 1B 的 TFT 的方法的截面图。TFT 可以具有顶栅极结构且相同的附图标记用于指示与图 1A 和 1B 中基本相同的元件。

参考图 3A, 沟道层 110 可以形成在基板 100 上。沟道层 110 可以采用包括溅射法或蒸发法的 PVD 法由例如 Ga-In-Zn-O 的氧化物半导体形成。至少一个靶 (target) 可以用于采用 PVD 法形成沟道层 110。至少一个靶可以包括从包含 In_2O_3 、 Ga_2O_3 和 ZnO 的组中选出的至少一种化合物。在形成沟

道层 110 之后, 可以用氧等离子体处理沟道层 110 的表面。氧等离子体处理可以增加沟道层 110 表面中的氧含量, 这可以增加沟道层 110 表面的电阻。如果沟道层 110 表面的电阻增大, 在后续工艺中可以减小沟道层 110 表面的特性退化。在完成沟道层 110 的氧等离子体处理之后, 为了去除可能存在于基板 100 和沟道层 110 上表面上的蚀刻副产物, 可以进行湿法清洗工艺。湿法清洗工艺的湿法清洗溶液可以是包括异丙醇 (IPA)、去离子水和丙酮的组中选出的至少一种。

参考图 3B, 保护层 120 可以形成为覆盖除了在沟道层 110 的上表面的两端上相互面对的第一和第二区域之外的沟道层 110 区域。保护层 120 可以形成为在基板 100 上延伸。保护层 120 可以通过对形成在基板 100 上的保护材料膜 (未示出) 构图来形成, 使得可以覆盖除了相互面对的沟道层 110 的两个区域例如沟道层 110 上表面的两端之外的沟道层 110 区域。保护层 120 可以是使用化学气相沉积 (CVD) 法或 PVD 法形成的氧化硅层或氮化硅层。

参考图 3C, 金属层 130 可以形成在基板 100 上, 该金属层 130 覆盖沟道层 110 和保护层 120。掩模 M 可以形成在金属层 130 上, 该掩模 M 限定源极和漏极区域。没被掩模 M 覆盖的金属层 130 可以采用湿法蚀刻或干法蚀刻去除。掩模 M 可以被去除。因此, 如图 3D 所示, 源电极 130a 和漏电极 130b 可以接触沟道层 110 两端而形成。金属层 130 可以是 Mo 单层、包括 Mo 层的多金属层、包括 Ti 的金属层或包括 Cr 的金属层中之一。金属层 130 可以使用 PVD 法形成。如果金属层 130 被湿法蚀刻, 蚀刻剂可以是磷酸 H_3PO_4 、醋酸 CH_3COOH 、硝酸 HNO_3 和/或去离子水的混合物。

由于保护层 120 形成在沟道层 110 上, 如果进行蚀刻工艺以形成源电极 130a 和漏电极 130b, 则可以减小对沟道层 110 的特性退化和毁坏。例如, 如果为了形成源电极 130a 和漏电极 130b 而使用湿法蚀刻来蚀刻金属层 130, 则即使金属层 130 和沟道层 110 之间无蚀刻选择性也能够对金属层 130 构图。如果为了形成源电极 130a 和漏电极 130b 而使用干法蚀刻来蚀刻金属层 130, 则可以减小由于干法蚀刻所用的等离子体导致的沟道层 110 的特性退化。

如果在形成源电极 130a 和漏电极 130b 的工艺中源电极 130a 和漏电极 130b 在更高的温度下形成, 氧含量小于沟道层 110 的氧含量的欧姆接触层 (未示出) 可以形成在沟道层 110 和源电极 130a 之间以及在沟道层 110 和漏电极 130b 之间。如果欧姆接触层没有在形成源电极 130a 和漏电极 130b

的工艺中形成,可以随后进行退火工艺。由于退火工艺,沟道层 110 和源电极 130a 之间以及沟道层 110 和漏电极 130b 之间会发生反应,且结果,可以形成欧姆接触层。退火工艺可以是炉内退火或快速热退火(RTA)工艺,和/或可以在氧气或氮气气氛约 200 至 400°C 温度下进行约 10 分钟至 2 小时。

可以在不同时间和/或采用与形成源电极 130a 和漏电极 130b 的方法不同的方法形成欧姆接触层(未示出)。例如,在形成金属层 130 之前,在基板 100 上可以形成覆盖沟道层 110 和保护层 120 的欧姆接触材料层(未示出)。欧姆接触材料层可以是氧含量小于沟道层 110 的氧含量的 Ga-In-Zn-O 层,和/或可以由不使用氧气的 PVD 法形成。可以对欧姆接触材料层构图使其与源电极 130a 和漏电极 130b 的形状相同。

参考图 3E,栅极绝缘层 140 可以形成在基板 100 上,该栅极绝缘层 140 覆盖保护层 120、源电极 130a、和/或漏电极 130b。该栅极绝缘层可以通过等离子体增强化学气相沉积(PECVD)法形成。栅极绝缘层 140 可以由氧化硅层或氮化硅层形成。栅电极 150 可以形成在栅极绝缘层 140 上使得栅电极 150 位于沟道层 110 上方。栅电极 150 可以由与形成源电极 130a 和漏电极 130b 相同或不同的材料形成。钝化层 160 可以形成在栅极层 140 上,该钝化层 160 覆盖栅电极 150。钝化层 160 可以由氧化硅层或氮化硅层形成。

图 4A 至 4F 为示出依照另一示范实施例,采用形成 TFT 的沟道层 110 和保护层 120 的不同方法制造图 1A 和 1B 的 TFT 的截面图。

在图 3A 至 3E 的形成 TFT 的方法中,依照示范实施例,可以采用不同的光掩模形成沟道层 110 和保护层 120。然而,在图 4A 至 4F 的形成 TFT 的方法中,可以采用一个光掩模形成沟道层 110 和保护层 120,例如,半色调光掩模(halftone photomask)或狭缝光掩模(slits photomask)。

参考图 4A,氧化物半导体膜 110' 可以形成在基板 100 上。保护材料膜 120' 可以形成在氧化物半导体膜 110' 上。氧化物半导体膜 110' 和保护材料层 120' 可以采用 PVD 法连续沉积。可替换地,在采用 PVD 法形成氧化物半导体膜 110' 之后,保护材料膜 120' 可以采用 CVD 法形成。如果形成了氧化物半导体膜 110',则在形成保护材料膜 120' 之前,氧化物半导体膜 110' 的表面可以由氧等离子体处理。

如果光敏层涂敷在保护材料膜 120' 上,可以采用半色调光掩模或狭缝掩模对光敏层构图。结果,如图 4A 所示,可以形成光敏层图案 10,该光敏

层图案限定了形成沟道层 110 的区域。光敏层图案 10 可以在不同区域具有不同的厚度。光敏层图案 10 的中心部分可以是第一区域，其形成为比光敏层图案 10 的两边缘部分上的第二区域厚。

参考图 4B，使用光敏层图案 10 作为蚀刻掩模可以对保护材料膜 120' 和氧化物半导体膜 110' 进行蚀刻，例如，接续地蚀刻。保留在基板 100 上的一部分氧化物半导体膜 110' 可以是沟道层 110。

通过使用例如氧灰化法 (oxygen ashing method) 的各向异性蚀刻法对光敏层图案 10 进行蚀刻可以去除光敏层图案 10 的第二区域。结果，如图 4C 所示，围绕着光敏层图案 10 的第一区域的保护材料膜 120' 可以被暴露。在去除光敏层图案 10 的第二区域时可以去除光敏层图案 10 的一部分第一区域。

参考图 4C，使用光敏层图案 10 作为蚀刻掩模可以对保护材料膜 120' 的暴露部分进行蚀刻。光敏层图案 10 可以被去除。结果，如图 4D 所示，可以形成保护层 120，其暴露出在沟道层 110 的两端上相互面对的沟道层 110 的第一区域和第二区域。保护层 120 的形状可以由光敏层图案 10 确定，该光敏层图案 10 的第二区域被去除以暴露保护材料膜 120'。因此，可以通过考虑到将形成的保护层 120 的形状而形成图 4A 的光敏层图案 10。

保护层 120 可以暴露沟道层 110 的两端或沟道层 110 两端的中心部分，然而，保护层 120 不需要延伸到沟道层 110 的外部。

参考图 4E，在沟道层 110 两端上的源电极 130a 和漏电极 130b 可以形成在基板 100 上，该源电极 130a 和漏电极 130b 分别覆盖暴露的第一区域和第二区域。采用与参考图 3C 所述的工艺相同的工艺可以形成源电极 130a 和漏电极 130b。然而，在图 4E 的情况下，由于可以暴露沟道层 110 的侧面部分，所以可能存在沟道层 110 的侧面部分在形成源电极 130a 和漏电极 130b 的工艺中被损失的可能性。然而，沟道层 110 的侧面部分的损失可以小到可以被忽略。可以考虑沟道层 110 的侧面部分的损失而形成图 4A 的光敏层图案 10，且因此，损失不会发生。

参考图 4F，以与参考图 3D 所述的工艺相同的工艺可以顺序地形成栅极绝缘层 140、栅电极 150 和钝化层 160。

图 5A 至 5D 为示出依照另一示范实施例制造图 2A 和 2B 的 TFT 的方法的截面图。

依照另一示范实施例制造图 2A 和 2B 的 TFT 的方法可以形成具有底栅极结构的 TFT。在图 2A 和 2B 及图 5A 至 5D 中相同的附图标记用于指示基本相同的元件。

参考图 5A, 栅电极 250 可以形成在基板 200 上, 和/或覆盖栅电极 250 的栅极绝缘层 240 可以形成在基板 200 上, 在形成栅极绝缘层 240 之后, 可以进行湿法清洗工艺, 用于去除可能存在于栅极绝缘层 240 的上表面上的杂质。在湿法清洗工艺中, 清洗溶液可以是包括异丙醇 (IPA)、去离子水和丙酮的组中选出的至少一种。

参考图 5B, 可以形成沟道层 210 和保护层 220, 其顺序堆叠在栅极绝缘层 240 上。沟道层 210 可以位于栅电极 250 上方的栅极绝缘层 240 上。可以分别采用图 3A 至 3E 和图 4A 至 4F 所示的形成沟道层 110 和保护层 120 的方法形成沟道层 210 和保护层 220。

参考图 5C, 与沟道层 210 的两端接触的源电极 230a 和漏电极 230b 可以形成在保护层 220 和/或栅极绝缘层 240 上。源电极 230a 和漏电极 230b 可以采用参考图 3C 所述的工艺形成。氧含量低于沟道层 210 的氧含量的欧姆接触层 (未示出) 可以采用与上述工艺相同的工艺形成在沟道层 210 和源电极 230a 之间以及在沟道层 210 和漏电极 230b 之间。

参考图 5D, 钝化层 260 可以形成在栅极绝缘层 240 上, 该钝化层 260 覆盖保护层 220、源电极 230a、和/或漏电极 230b。

图 6 为显示依照另一示范实施例就图 2A 和 2B 的 TFT 的漏电压 V_d 而言的漏电流 I_d 对栅电压 V_g 的特性的示范图表。

参考图 6, 依照另一示范实施例的图 2A 和 2B 的 TFT 可以在大约 10.1V 的更高的漏电压 V_d 下显示出更高的开关特性。结果表明, 在依照示范实施例制造 TFT 期间可以减小对沟道层 210 的破坏和沟道层 210 的特性退化。

如上所述, 除了接触源电极和漏电极的沟道层的部分之外, 依照示范实施例由氧化物半导体材料形成的沟道层可以被保护层覆盖, 且因此, 保护层可以保护沟道层在形成源电极和漏电极的蚀刻工艺中免受破坏或特性上的退化。因此, 示范实施例可以实现具有由氧化物半导体材料形成的沟道层的 TFT, 该氧化物半导体材料例如为 Ga-In-Zn-O, 具有更高的电荷迁移率。

虽然示范实施例已经在此说明书和附图中示出和说明, 然而本领域的技术人员应该理解, 在不脱离本发明的原理和精神的情况下, 可以对示出和/或说明的示范实施例进行改变。

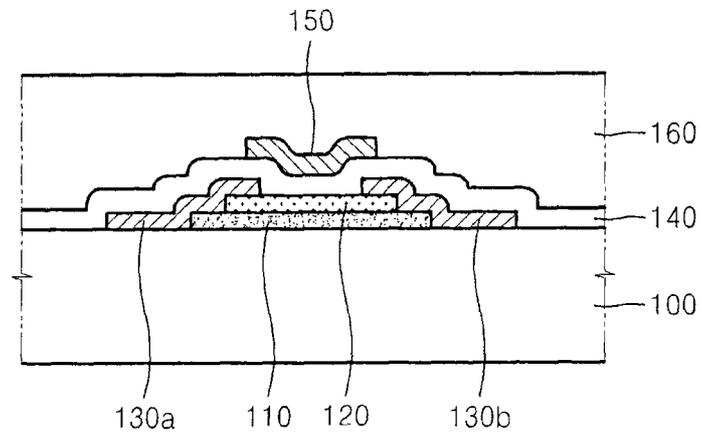


图 1A

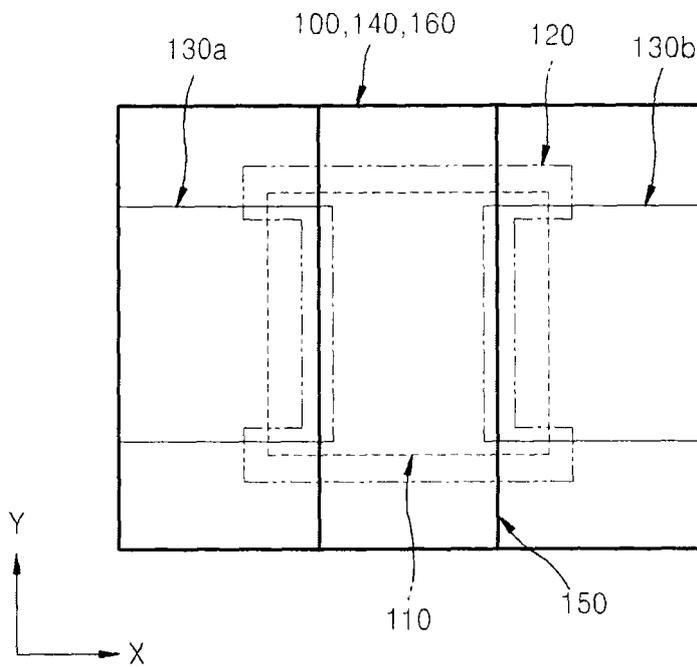


图 1B

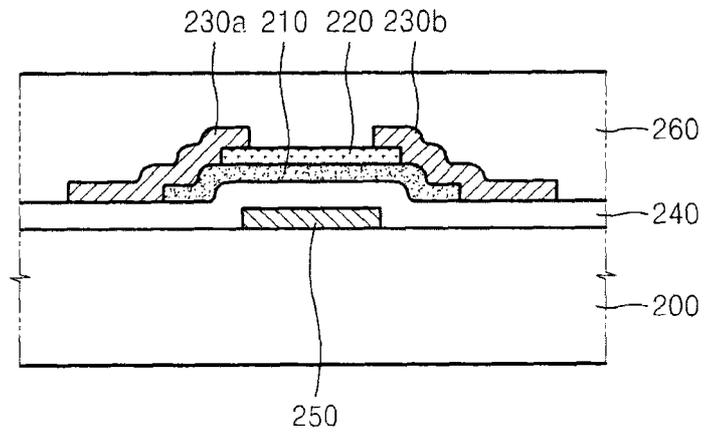


图 2A

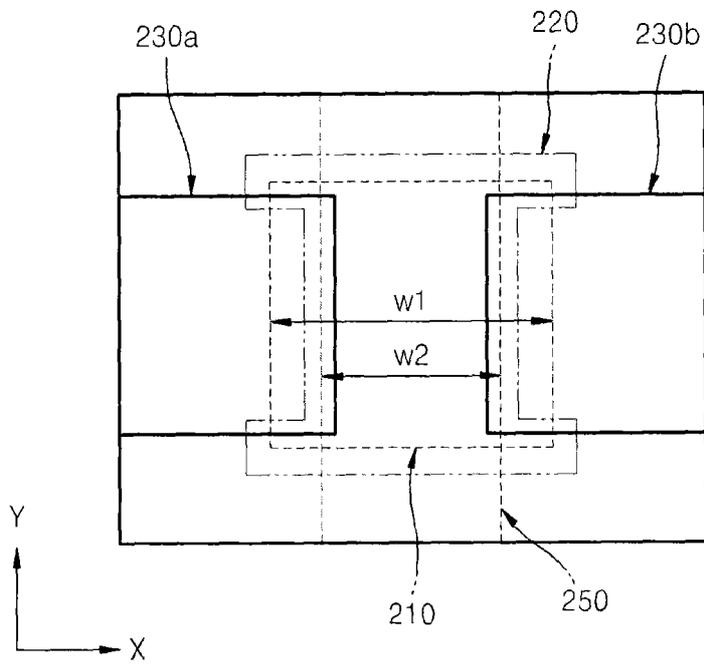


图 2B

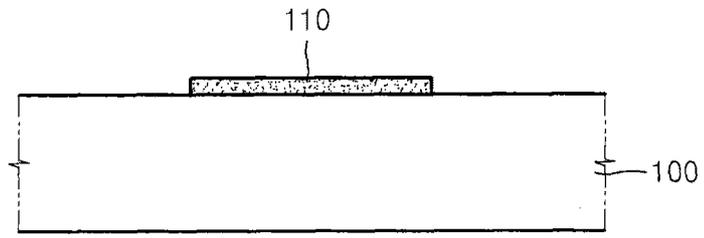


图 3A

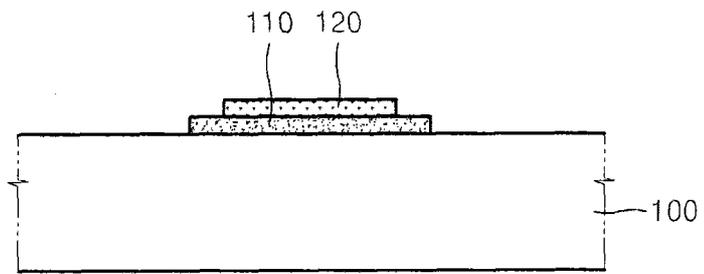


图 3B

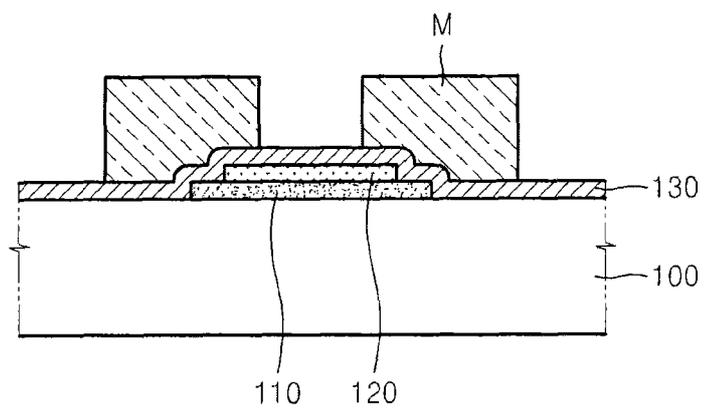


图 3C

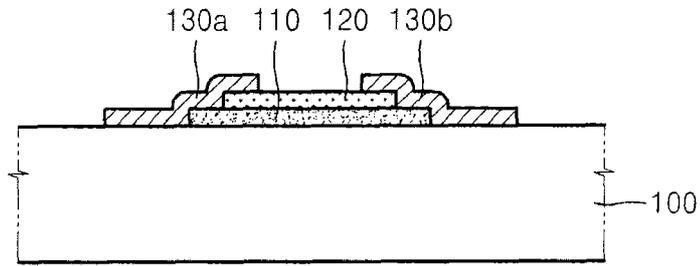


图 3D

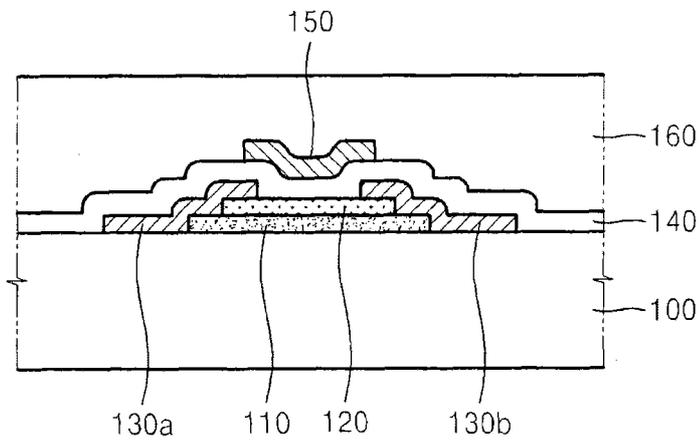


图 3E

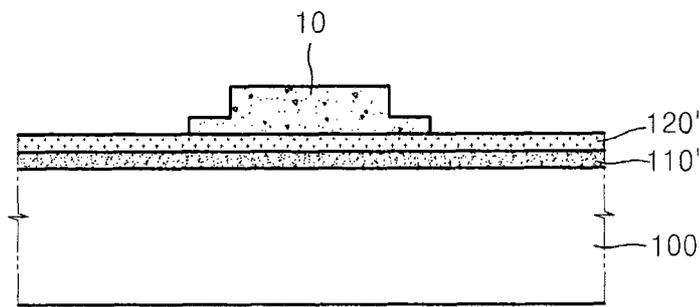


图 4A

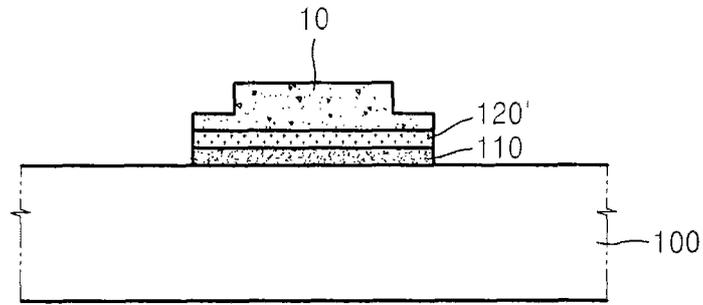


图 4B

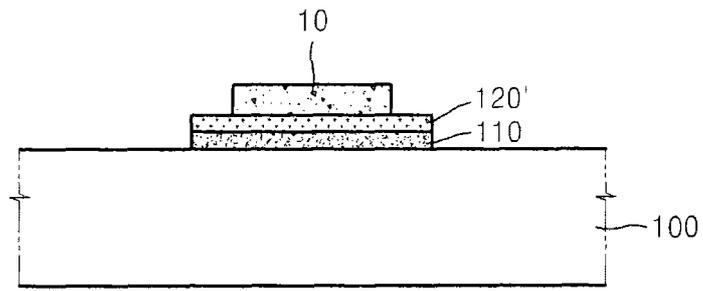


图 4C

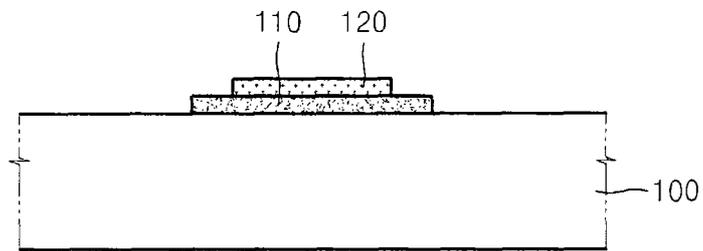


图 4D

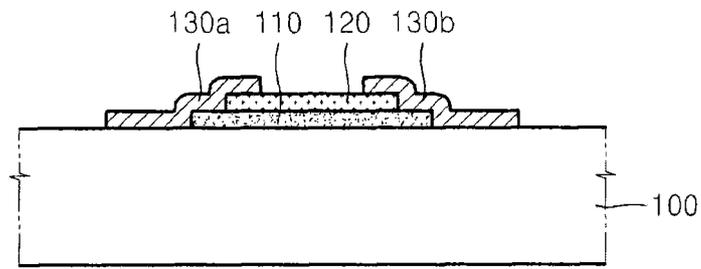


图 4E

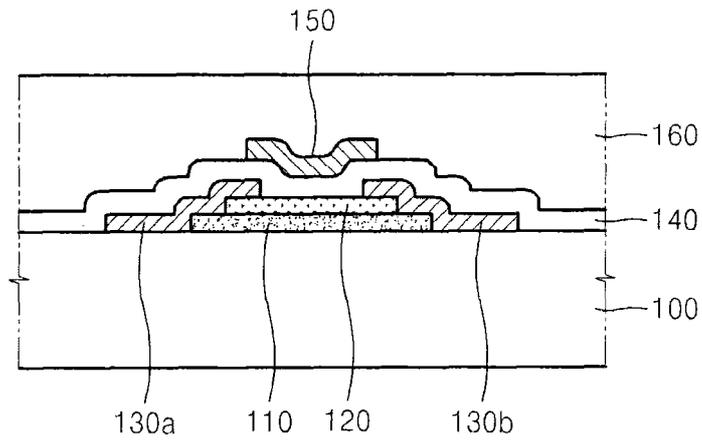


图 4F

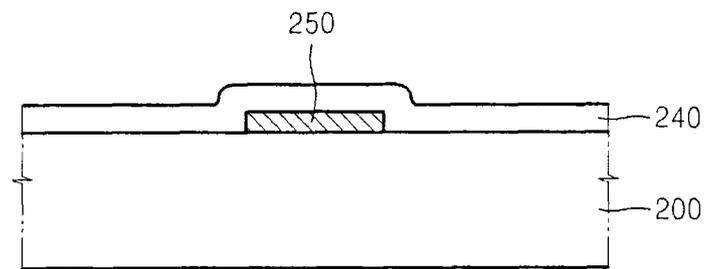


图 5A

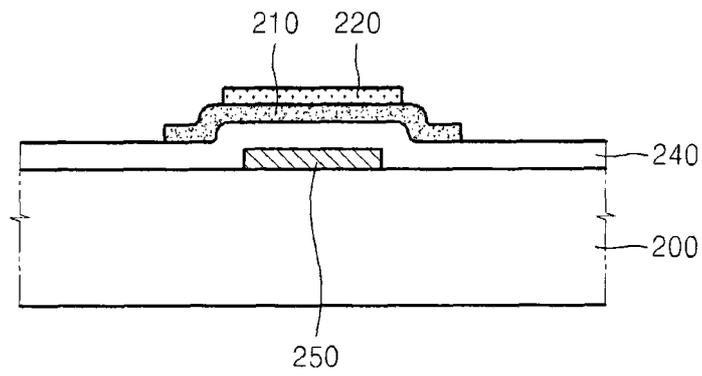


图 5B

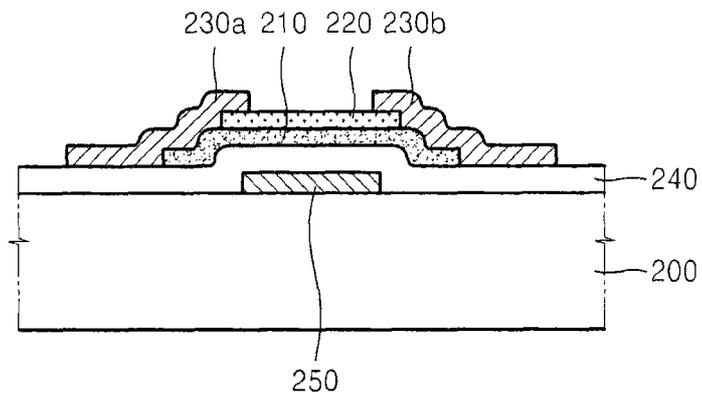


图 5C

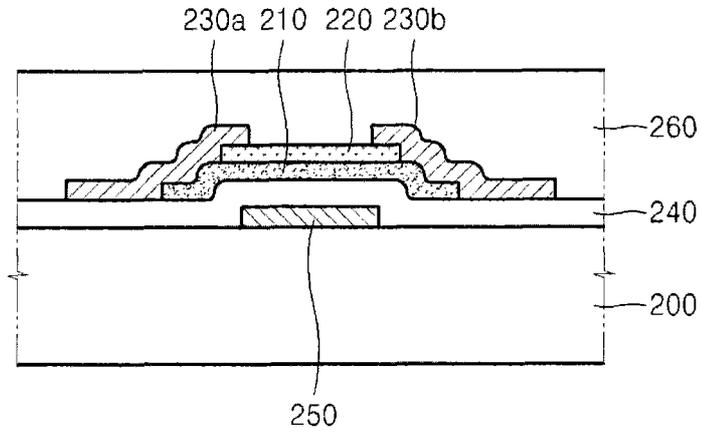


图 5D

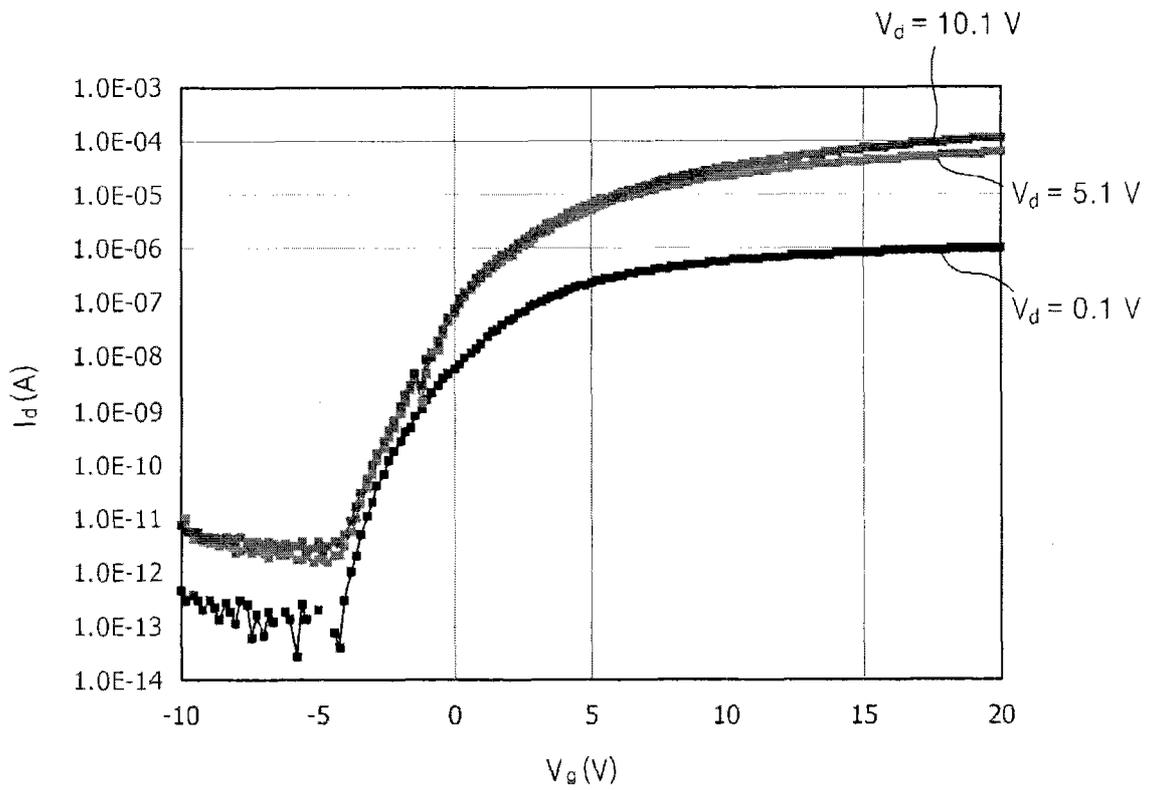


图 6