



(12) 发明专利

(10) 授权公告号 CN 101154343 B

(45) 授权公告日 2011.06.15

(21) 申请号 200710162011.X

(22) 申请日 2007.09.29

(30) 优先权数据

2006-270016 2006.09.29 JP

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 梅崎敦司 三宅博之

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 康建忠

(56) 对比文件

EP 0535569 A2, 1993.04.07, 全文.

EP 0734026 A2, 1996.09.25, 全文.

CN 1705042 A, 2005.12.07, 全文.

审查员 陈祥

(51) Int. Cl.

G09G 3/20 (2006.01)

G09G 3/36 (2006.01)

G11C 19/28 (2006.01)

H01L 27/12 (2006.01)

H01L 23/522 (2006.01)

H01L 29/16 (2006.01)

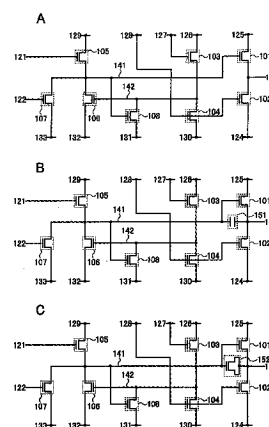
权利要求书 3 页 说明书 92 页 附图 103 页

(54) 发明名称

显示设备

(57) 摘要

一种显示设备,用于抑制晶体管的阈值电压的波动,减少显示面板和驱动器 IC 的连接的数量,实现显示设备的功耗的减少,和实现显示设备的大小和高清晰度的提高。容易劣化的晶体管的栅极连接至高电位通过第一开关晶体管供应给其的布线,和低电位通过第二开关晶体管供应给其的布线;时钟信号输入到第一开关晶体管的栅极;反向时钟信号输入到第二开关晶体管的栅极。因而,高电位和低电位交替施加到容易劣化的晶体管的栅极。



1. 一种显示设备,包括像素和驱动器电路,所述驱动器电路包括:

第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第七晶体管和第八晶体管;

其中,第一晶体管的第一电极电连接至第四布线,第一晶体管的第二电极电连接至第三布线;

其中,第二晶体管的第一电极电连接至第七布线,第二晶体管的第二电极电连接至第三布线,第二晶体管的栅极电连接至第五布线;

其中,第三晶体管的第一电极电连接至第六布线,第三晶体管的第二电极电连接至第六晶体管的栅极,第三晶体管的栅极电连接至第四布线;

其中,第四晶体管的第一电极电连接至第七布线,第四晶体管的第二电极电连接至第六晶体管的栅极,第四晶体管的栅极电连接至第五布线;

其中,第五晶体管的第一电极电连接至第六布线,第五晶体管的第二电极电连接至第一晶体管的栅极,第五晶体管的栅极电连接至第一布线;

其中,第六晶体管的第一电极电连接至第七布线,第六晶体管的第二电极电连接至第一晶体管的栅极;

其中,第七晶体管的第一电极电连接至第七布线,第七晶体管的第二电极电连接至第一晶体管的栅极,第七晶体管的栅极电连接至第二布线;和

其中,第八晶体管的第一电极电连接至第七布线,第八晶体管的第二电极电连接至第六晶体管的栅极,第八晶体管的栅极电连接至第一晶体管的栅极。

2. 根据权利要求1所述的显示设备,其中,第一晶体管在第一晶体管至第八晶体管中具有最大的 W/L 值,其中 W/L 是沟道宽度 W 与沟道长度 L 的比率。

3. 根据权利要求1所述的显示设备,其中,第一晶体管的 W/L 值是第五晶体管的 W/L 值的2到5倍,其中 W/L 是沟道宽度 W 与沟道长度 L 的比率。

4. 根据权利要求1所述的显示设备,其中,第三晶体管的沟道长度 L 比第八晶体管的沟道长度 L 长。

5. 根据权利要求1所述的显示设备,其中,在第一晶体管的第二电极和栅极之间提供电容器。

6. 根据权利要求1所述的显示设备,其中,第一晶体管至第八晶体管是 N 沟道晶体管。

7. 根据权利要求1所述的显示设备,其中,通过使用非晶硅形成第一晶体管至第八晶体管。

8. 一种显示设备,该显示设备包括像素、第一驱动器电路和第二驱动器电路,

其中,第一驱动器电路包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第七晶体管和第八晶体管;

其中,第一晶体管的第一电极电连接至第四布线,第一晶体管的第二电极电连接至第三布线;

其中,第二晶体管的第一电极电连接至第七布线,第二晶体管的第二电极电连接至第三布线,第二晶体管的栅极电连接至第五布线;

其中,第三晶体管的第一电极电连接至第六布线,第三晶体管的第二电极电连接至第六晶体管的栅极,第三晶体管的栅极电连接至第四布线;

其中,第四晶体管的第一电极电连接至第七布线,第四晶体管的第二电极电连接至第六晶体管的栅极,第四晶体管的栅极电连接至第五布线;

其中,第五晶体管的第一电极电连接至第六布线,第五晶体管的第二电极电连接至第一晶体管的栅极,第五晶体管的栅极电连接至第一布线;

其中,第六晶体管的第一电极电连接至第七布线,第六晶体管的第二电极电连接至第一晶体管的栅极;

其中,第七晶体管的第一电极电连接至第七布线,第七晶体管的第二电极电连接至第一晶体管的栅极,第七晶体管的栅极电连接至第二布线;

其中,第八晶体管的第一电极电连接至第七布线,第八晶体管的第二电极电连接至第六晶体管的栅极,第八晶体管的栅极电连接至第一晶体管的栅极;

其中,第二驱动器电路包括第九晶体管、第十晶体管、第十一晶体管、第十二晶体管、第十三晶体管、第十四晶体管、第十五晶体管和第十六晶体管;

其中,第九晶体管的第一电极电连接至第十一布线,第九晶体管的第二电极电连接至第十布线;

其中,第十晶体管的第一电极电连接至第十四布线,第十晶体管的第二电极电连接至第十布线,第十晶体管的栅极电连接至第十二布线;

其中,第十一晶体管的第一电极电连接至第十三布线;第十一晶体管的第二电极电连接至第十四晶体管的栅极,第十一晶体管的栅极电连接至第十一布线;

其中,第十二晶体管的第一电极电连接至第十四布线,第十二晶体管的第二电极电连接至第十四晶体管的栅极,第十二晶体管的栅极电连接至第十二布线;

其中,第十三晶体管的第一电极电连接至第十三布线,第十三晶体管的第二电极电连接至第九晶体管的栅极,第十三晶体管的栅极电连接至第八布线;

其中,第十四晶体管的第一电极电连接至第十四布线,第十四晶体管的第二电极电连接至第九晶体管的栅极;

其中,第十五晶体管的第一电极电连接至第十四布线,第十五晶体管的第二电极电连接至第九晶体管的栅极,第十五晶体管的栅极电连接至第九布线;和

其中,第十六晶体管的第一电极电连接至第十四布线,第十六晶体管的第二电极电连接至第十四晶体管的栅极,第十六晶体管的栅极电连接至第九晶体管的栅极。

9. 根据权利要求8所述的显示设备,其中,第四布线和第十一布线电连接,第五布线和第十二布线电连接,第六布线和第十三布线电连接,第七布线和第十四布线电连接。

10. 根据权利要求9所述的显示设备,其中,第四布线和第十一布线是同一布线,第五布线和第十二布线是同一布线,第六布线和第十三布线是同一布线,第七布线和第十四布线是同一布线。

11. 根据权利要求9所述的显示设备,其中,第三布线和第十布线电连接。

12. 根据权利要求11所述的显示设备,其中,第三布线和第十布线是同一布线。

13. 根据权利要求9所述的显示设备,其中,第一晶体管在第一晶体管至第八晶体管中具有最大的 W/L 值,其中 W/L 是沟道宽度 W 与沟道长度 L 的比率,以及第九晶体管在第九晶体管至第十六晶体管中具有最大的 W/L 值,其中 W/L 是沟道宽度 W 与沟道长度 L 的比率。

14. 根据权利要求9所述的显示设备,其中,第一晶体管的 W/L 值是第五晶体管的 W/L

值的 2 到 5 倍,其中 W/L 是沟道宽度 W 与沟道长度 L 的比率,以及第九晶体管的 W/L 值是第十三晶体管的 W/L 值的 2 到 5 倍,其中 W/L 是沟道宽度 W 与沟道长度 L 的比率。

15. 根据权利要求 9 所述的显示设备,其中,第三晶体管的沟道长度 L 比第八晶体管的沟道长度 L 长,第十一晶体管的沟道长度 L 比第十六晶体管的沟道长度 L 长。

16. 根据权利要求 9 所述的显示设备,其中,在第一晶体管的第二电极和栅极之间提供电容器,在第九晶体管的第二电极和栅极之间提供电容器。

17. 根据权利要求 9 所述的显示设备,其中,第一晶体管至第十六晶体管是 N 沟道晶体管。

18. 根据权利要求 9 所述的显示设备,其中,第一晶体管至第十六晶体管使用非晶硅作为半导体层。

19. 一种电子设备,该电子设备包括根据权利要求 1 所述的显示设备。

20. 一种电子设备,该电子设备包括根据权利要求 8 所述的显示设备。

显示设备

技术领域

[0001] 本发明涉及一种包括通过使用晶体管而形成的电路的显示设备。具体地讲,本发明涉及一种使用光电元件(诸如液晶元件、发光元件等)作为显示介质的显示设备及其操作方法。

背景技术

[0002] 近几年,随着诸如液晶电视的大型显示设备的增加,显示设备得到了积极的发展。具体地讲,由于通过使用由非晶半导体(以下也称为非晶硅)形成的晶体管在同一绝缘基底上方形成像素电路和包括移位寄存器等的驱动器电路(以下也称为内部电路)的技术极大地促进了低功耗和低成本,所以该技术得到了积极的发展。在绝缘基底上方形成的内部电路通过 FPC 等连接至控制器 IC 等(以下也称为外部电路),该内部电路的操作受到控制。

[0003] 在上述内部电路中设计了通过使用由非晶半导体形成的晶体管(以下也称为非晶晶体管)而形成的移位寄存器。图 30A 显示包括在传统的移位寄存器中的触发器的结构(参见参考文献 1:第 2004-157508 号日本公布专利申请)。图 30A 中的触发器包括晶体管 11、晶体管 12、晶体管 13、晶体管 14、晶体管 15、晶体管 16 和晶体管 17,该触发器连接至信号线 21、信号线 22、布线 23、信号线 24、电源线 25 和电源线 26。起始信号、重置信号、时钟信号、电源电位 VDD 和电源电位 VSS 分别输入到信号线 21、信号线 22、信号线 24、电源线 25 和电源线 26。如图 30B 中的时序图所示,图 30A 中的触发器的操作期间分为设置期间、选择期间、重置期间和非选择期间,大部分操作期间为非选择期间。

[0004] 这里,晶体管 12 和晶体管 16 在非选择期间中导通。因而,由于非晶硅用于晶体管 12 和晶体管 16 中的每个的半导体层,所以由劣化等引起的阈值电压(V_{th})波动发生。更具体地讲,阈值电压上升。也就是说,由于阈值电压上升而使得晶体管 12 和晶体管 16 中的每个不能导通,所以 VSS 不能供应给节点 41 和布线 23,传统的移位寄存器发生故障。

[0005] 为了解决这个问题,在参考文献 2(Soo Young Yoon 等,“Highly Stable Integrated Gate Driver Circuit using a-Si TFT with Dual Pull-down Structure”, SOCIETY FOR INFORMATION DISPLAY 2005 INTERNATIONAL SYMPOSIUM DIGEST OF TECHNICAL PAPERS, Volume XXXVI, pp. 348 ~ 351)、参考文献 3(Binn Kim 等,“a-Si Gate Driver Integration with Time Shared Data Driving”, Proceedings of The 12th International Display Workshops in conjunction with Asia Display 2005, pp. 1073 ~ 1076)和参考文献 4(Mindoo Chun 等,“Integrated Gate Driver Using Highly Stable a-Si TFT's”, Proceedings of The 12th International Display Workshops in conjunction with Asia Display 2005, pp. 1077 ~ 1080)中设计了这样的移位寄存器,在该移位寄存器中可抑制晶体管 12 的阈值电压漂移。在参考文献 2、参考文献 3 和参考文献 4 中,与晶体管 12(描述为第二晶体管)平行地提供新的晶体管(描述为第一晶体管),并且通过在非选择期间中将反相信号输入到第一晶体管的栅极和第二晶体管的栅极来抑

制第一晶体管和第二晶体管中的每个的阈值电压漂移。

[0006] 另外,在参考文献5(Chun-Ching等,“Integrated Gate Driver Circuit Using a-Si TFT”,Proceedings of The 12th International Display Workshops in conjunction with Asia Display 2005,pp.1023 ~ 1026)中设计了这样的移位寄存器,在该移位寄存器中,不仅可抑制晶体管12的阈值电压漂移,而且可抑制晶体管16的阈值电压漂移。在参考文献5中,与晶体管12(描述为第二晶体管)平行地提供新的晶体管(描述为第一晶体管),与晶体管16(描述为第四晶体管)平行地提供新的晶体管(描述为第三晶体管)。然后,通过在非选择期间中将信号输入到第一晶体管的栅极、将反相信号输入到第二晶体管的栅极以及将信号输入到第三晶体管的栅极、将反相信号输入到第四晶体管的栅极,来抑制第一晶体管、第二晶体管、第三晶体管和第四晶体管中的每个的阈值电压漂移。

[0007] 此外,在参考文献6(Young Ho Jang等,“A-Si TFT Integrated Gate Driver with AC-Driven Single Pull-down Structure”,SOCIETY FOR INFORMATION DISPLAY 2006 INTERNATIONAL SYMPOSIUM DIGEST OF TECHNICAL PAPERS, Volume XXXVII, pp.208 ~ 211)中,通过将AC脉冲施加到晶体管12的栅极来抑制晶体管12的阈值电压漂移。

[0008] 注意到,对于参考文献7(Jin Young Chio等,“A Compact and Cost-efficient TFT-LCD through the Triple-Gate Pixel Structure”,SOCIETY FOR INFORMATION DISPLAY 2006 INTERNATIONAL SYMPOSIUM DIGEST OF TECHNICAL PAPERS, Volume XXXVII, pp.274 ~ 276)和参考文献8(Yong Soon Lee等,“Advanced TFT-LCD Data Line Reduction Method”,SOCIETY FOR INFORMATION DISPLAY 2006 INTERNATIONAL SYMPOSIUM DIGEST OF TECHNICAL PAPERS, Volume XXXVII, pp.1083 ~ 1086)中的显示设备中的每个,通过使用利用非晶硅晶体管形成的移位寄存器作为扫描线驱动器电路并将视频信号从一条信号线输入到R、G和B的子像素中的每个来将信号线的数量减少到三分之一。在参考文献7和参考文献8中的显示设备中的每个中,减少了显示面板和驱动器IC的连接的数量。

发明内容

[0009] 根据传统技术,通过将AC脉冲施加到容易劣化的晶体管的栅极来抑制该晶体管的阈值电压漂移。然而,在非晶硅用于晶体管的半导体层的情况下,自然地,问题变为形成产生AC脉冲的电路的晶体管的阈值电压漂移发生。

[0010] 另外,虽然已提出通过将信号线的数量减少到三分之一来减少显示面板和驱动器IC的连接的数量(见参考文献7和参考文献8),但是实际上要求与驱动器IC的连接的数量进一步减少。

[0011] 也就是说,作为传统技术没有解决的问题,还留有用于控制晶体管的阈值电压波动的电路技术问题、用于减少安装在显示面板上的驱动器IC的连接数量的技术问题、显示设备的功耗减少的问题以及显示设备的尺寸和高清晰度的增加的问题。

[0012] 该说明书中所公开的本发明的目的在于通过解决前述问题中的一个或多个问题来提供工业上有益的技术。

[0013] 在根据本发明的显示设备中,可通过将正电源和负电源交替施加到容易劣化的晶体管的栅极来抑制该晶体管的阈值电压漂移。

[0014] 另外,在根据本发明的显示设备中,可通过经由开关将高电位(VDD)和低电位

(VSS) 交替施加到容易劣化的晶体管的栅极来抑制该晶体管的阈值电压漂移。

[0015] 具体地讲,容易劣化的晶体管的栅极连接至高电位通过第一开关晶体管供应给其的布线和低电位通过第二开关晶体管供应给其的布线;时钟信号输入到第一开关晶体管的栅极;反向时钟信号输入第二开关晶体管的栅极。因而,高电位和低电位交替施加到容易劣化的晶体管的栅极。

[0016] 应该指出,各种类型的开关可用作该文档(说明书、权利要求、附图等)中所示的开关。作为示例给出电开关、机械开关等。也就是说,可使用任何元件,只要它可控制电流即可,而限于某个元件。例如,晶体管(比如,双极性晶体管或 MOS 晶体管)、二极管(比如,PN 二极管、PIN 二极管、肖特基二极管、MIM(金属绝缘体金属)二极管、MIS(金属绝缘体半导体)二极管或二极管连接的晶体管)、晶闸管等可用作开关。可选地,将这样的元件组合在一起的逻辑电路可用作开关。

[0017] 在使用晶体管作为开关的情况下,由于晶体管仅作为开关操作,所以不特别限制晶体管的极性(传导类型)。然而,当将抑制截止电流时,优选使用具有较小截止电流的极性的晶体管。作为具有较小截止电流的晶体管的示例,给出提供有 LDD 区的晶体管、具有多栅结构的晶体管等。另外,优选地,当作为开关操作的晶体管的源端子的电位更接近低电位侧电源(比如, V_{SS} 、GND 或 0V) 时,使用 N 沟道晶体管,而当源端子的电位更接近高电位侧电源(比如, V_{DD}) 时,使用 P 沟道晶体管。这是因为:在 N 沟道晶体管中当作为开关操作的晶体管的源端子的电位更接近低电位侧电源时,以及在 P 沟道晶体管中当作为开关操作的晶体管的源端子的电位更接近高电位侧电源时,可增加栅源电压的绝对值,从而该晶体管可更精确地作为开关操作。这还因为:不经常执行源跟随器操作,从而输出电压的减小不经常发生。

[0018] 应该指出,可通过使用 N 沟道晶体管和 P 沟道晶体管来采用 CMOS 开关。通过采用 CMOS 开关,由于当 P 沟道晶体管或 N 沟道晶体管导通时电流可流动,所以该开关可更精确地作为开关操作。例如,无论开关的输入信号的电压是高还是低,都可适当地输出电压。另外,由于可使用于开启或关闭开关的信号电压幅值变小,所以可减少功耗。

[0019] 还应该指出,当晶体管用作开关时,该开关包括输入端子(源端子和漏端子中的一个)、输出端子(源端子和漏端子中的另一个)和用于控制电传导的端子(栅极)。另一方面,当二极管用作开关时,在一些情况下,该开关不具有用于控制电传导的端子。因此,当二极管用作开关时,可比使用晶体管作为开关的情况更多地减少用于控制端子的布线的数量。

[0020] 应该指出,在该说明书中,当明确地描述“A 和 B 连接”时,元件电连接的情况、元件在功能上连接的情况和元件直接连接的情况包括在其中。这里, A 和 B 中的每个对应于物体(比如,设备、元件、电路、布线、电极、端子、传导膜或层)。因此,在该说明书中所公开的结构中,另一元件可插在具有附图和文本中所示的连接关系的元件之间,所述连接关系不限于预定的连接关系,例如,附图和文本中所示的连接关系。

[0021] 例如,在 A 和 B 电连接的情况下,可在 A 和 B 之间提供能够实现 A 和 B 的电连接的一个或多个元件(比如,开关、晶体管、电容器、感应器、电阻器和 / 或二极管)。另外,在 A 和 B 在功能上连接的情况下,可在 A 和 B 之间提供能够实现 A 和 B 的功能连接的一个或多个电路(比如,逻辑电路、信号转换器电路、电位电平转换器电路、信号发生电路、存储器电

路和 / 或控制电路,所述逻辑电路诸如反相器、NAND 电路或 NOR 电路,所述信号转换器电路诸如 DA 转换器电路、AD 转换器电路或伽马校正电路,所述电位电平转换器电路诸如电源电路(比如,提升电路或压降控制电路)或用于改变信号、电压源、电流源的电位电平的电平转换器电路、开关电路或放大器电路,所述放大器电路诸如可增加信号幅度、电流量等的电路(比如,运算放大器、差动放大器电路、源跟随器电路或缓冲器电路)。可选地,在 A 和 B 直接连接的情况下,A 和 B 可直接连接,而不在 A 和 B 之间插入另一元件或另一电路。

[0022] 应该指出,当明确地描述“A 和 B 直接连接”时,A 和 B 直接连接的情况(即,A 和 B 直接连接,而不在 A 和 B 之间插入另一元件或另一电路的情况)以及 A 和 B 电连接的情况(即,通过在 A 和 B 之间插入另一元件或另一电路来连接 A 和 B 的情况)包括在其中。

[0023] 应该指出,当明确地描述“A 和 B 电连接”时,A 和 B 电连接的情况(即,通过在 A 和 B 之间插入另一元件或另一电路来连接 A 和 B 的情况)、A 和 B 在功能上连接的情况(即,通过在 A 和 B 之间插入另一电路来从功能上连接 A 和 B 的情况)以及 A 和 B 直接连接的情况(即,A 和 B 连接,而不在 A 和 B 之间插入另一元件或另一电路的情况)包括在其中。也就是说,当明确地描述“A 和 B 电连接”时,描述与仅明确地描述“A 和 B 连接”的情况相同。

[0024] 应该指出,显示元件、作为具有显示元件的设备的显示设备、发光元件、作为具有发光元件的设备的发光设备可采用各种类型,并且可包括各种元件。例如,作为其显示介质、对比度、亮度、反射性、透射性等根据电磁反应而改变的显示元件、显示设备、发光元件和发光设备,可采用诸如 EL 元件(比如,有机 EL 元件、无机 EL 元件或包括有机材料和无机材料的 EL 元件)、电子发射器、液晶元件、电子墨、电泳元件、光栅光阀(GLV)、等离子体显示面板(PDP)、数字微镜设备(DMD)、压电陶瓷显示器或碳纳米管。应该指出,使用 EL 元件的显示设备包括 EL 显示器;使用电子发射器的显示设备包括场发射显示器(FED)、SED 型平板显示器(SED:表面传导电子发射器显示器)等;使用液晶元件的显示设备包括液晶显示器(比如,透射液晶显示器、半透射液晶显示器、反射液晶显示器、直接观看液晶显示器或投影液晶显示器);使用电子墨的显示设备包括电子纸。

[0025] 应该指出,在该文档(说明书、权利要求、附图等)中,各种类型的晶体管可用作晶体管,而限于某种类型。例如,可采用包括非单晶半导体膜的薄膜晶体管(TFT),非晶硅、多晶硅、微晶(也称为半非晶)硅等为非单晶半导体的类型。在使用 TFT 的情况下,存在各种优点。例如,由于可在比使用单晶硅的情况下的温度低的温度下形成 TFT,所以可降低制造成本,并且可使制造设备做得较大。由于可使制造设备做得较大,所以可使用大的基底形成 TFT。因此,由于可同时形成许多显示设备,所以可以以低成本形成 TFT。另外,由于制造温度低,所以可使用具有低耐热性的基底。因此,可在透光基底上方形成晶体管。此外,可通过使用在透光基底上方形成的晶体管来控制显示元件中的光的透射。可选地,由于晶体管的膜厚度薄,所以膜的形成晶体管的部分可透射光。因此,可改进开口率。

[0026] 应该指出,通过在形成多晶硅的情况下使用催化剂(比如,镍),可进一步改进结晶性,并且可形成具有优良的电特性的晶体管。因此,可在同一基底上方形成栅驱动器电路(比如,扫描线驱动器电路)、源驱动器电路(比如,信号线驱动器电路)和信号处理电路(比如,信号产生电路、伽马校正电路或 DA 转换器电路)。

[0027] 应该指出,通过在形成微晶硅的情况下使用催化剂(比如,镍),可进一步改进结晶性,并且可形成具有优良的电特性的晶体管。此时,可通过执行热处理而不使用激光来改

进结晶性。因此,可在同一基底上方形成栅驱动器电路(比如,扫描线驱动器电路)和源驱动器电路的一部分(比如,模拟开关)。另外,在不使用激光用于结晶的情况下,可抑制硅的结晶不匀。因此,可显示具有高图像质量的图像。

[0028] 还应该指出,可不使用催化剂(比如,镍)形成多晶硅和微晶硅。

[0029] 另外,可通过使用半导体基底、SOI 基底等形成晶体管。在这种情况下,MOS 晶体管、结型晶体管、双极晶体管等可用作该说明书中描述的晶体管。因此,可形成特性、尺寸、形状等变化小、电流供应性能高且尺寸小的晶体管。通过使用这样的晶体管,可减少电路的功耗,或者可高度集成电路。

[0030] 另外,可使用包括化合半导体或氧化物半导体的晶体管和通过使这样的化合半导体或氧化物半导体变薄而获得的薄膜晶体管等,所述氧化物半导体诸如 ZnO、a-InGaZnO、SiGe、GaAs、IZO、ITO(氧化铟锡)或 SnO。因此,可降低制造温度,例如,可在室温下形成这样的晶体管。因此,可在具有低耐热性的基底,诸如塑料基底或膜基底上直接形成晶体管。应该指出,这样的化合半导体或氧化物半导体不仅可用于晶体管的沟道部分,而且还可用于其它应用。例如,这样的化合半导体或氧化物半导体可用作电阻器、像素电极或透光电极。此外,由于可在与晶体管相同的时间形成这样的元件,所以可降低成本。

[0031] 还可使用通过使用喷墨法或印刷法而形成的晶体管等。因此,可在室温下形成这样的晶体管,可在低真空下形成这样的晶体管,或者可使用大的基底形成这样的晶体管。另外,由于可不使用掩模(分划板)形成晶体管,所以可容易改变晶体管的布局。此外,由于没有必要使用抗蚀剂,所以降低材料成本,并且可降低步骤的数量。再者,由于仅在必要的部分中形成膜,所以与在整个表面上方形成膜之后执行蚀刻的制造方法相比,没有浪费材料,从而可降低成本。

[0032] 此外,可使用包括有机半导体或碳纳米管的晶体管等。因此,可使用可弯曲的基底形成这样的晶体管。因此,晶体管可抵抗冲击。

[0033] 再者,可使用各种晶体管。

[0034] 而且,可使用各种类型的基底形成晶体管。基底的类型不限于某种类型。例如,单晶硅、SOI 基底、玻璃基底、石英基底、塑料基底、纸质基底、玻璃纸质基底、石质基底、木质基底、布质基底(包括天然纤维(比如,丝、棉或大麻纤维)、合成纤维(比如,尼龙、聚氨酯或涤纶)、再生纤维(比如,醋酸纤维、铜氨纤维、人造纤维或再生涤纶)等)、皮质基底、橡胶基底、不锈钢基底、包括不锈钢箔的基底等可用作基底。可选地,动物,诸如人类的皮肤(比如,表皮或真皮)或者皮下组织可用作基底。另外,可使用一个基底形成晶体管,然后,可将该晶体管传送到另一基底。单晶硅基底、SOI 基底、玻璃基底、石英基底、塑料基底、纸质基底、玻璃纸质基底、石质基底、木质基底、布质基底(包括天然纤维(比如,丝、棉或大麻纤维)、合成纤维(比如,尼龙、聚氨酯或涤纶)、再生纤维(比如,醋酸纤维、铜氨纤维、人造纤维或再生涤纶)等)、皮质基底、橡胶基底、不锈钢基底、包括不锈钢箔的基底等可用作将所述晶体管传送至其的基底。可选地,动物,诸如人类的皮肤(比如,表皮或真皮)或者皮下组织可用作将所述晶体管传送至其的基底。通过使用这样的基底,可形成具有优良属性的晶体管或具有低功耗的晶体管,可形成具有高耐用性 or 高耐热性的设备,或者可实现重量的减轻。

[0035] 晶体管的结构可以是各种模式,不限于某种结构。例如,可使用具有两个或多个栅

极的多栅结构。当使用多栅结构时,由于提供沟道区串联的结构,所以提供多个晶体管串联的结构。通过使用多栅结构,可减小截止电流或者可增加晶体管的耐压以提高可靠性。可选地,通过使用多栅结构,当晶体管在饱和区中操作时,即使漏源电压波动,漏源电流也不会波动太多,从而可获得平缓坡度的电压-电流特性。通过利用平缓坡度的电压-电流特性,可实现理想的电流源电路或具有高阻抗值的有源负载。因此,可实现具有优良属性的差动电路或电流镜像电路。另外,可使用在沟道上方和沟道下方形成栅极的结构。通过使用在沟道上方和沟道下方形成栅极的结构,沟道区扩大,从而可增加流过沟道区的电流量或者可容易形成耗尽层以降低 S 值。当在沟道上方和沟道下方形成栅极时,提供多个晶体管并联的结构。

[0036] 此外,可采用在沟道上方形成栅极的结构、在沟道下方形成栅极的结构、交错结构、反交错结构、沟道区分为多个区的结构或者沟道区并联或串联的结构。另外,源极或漏极可与沟道区(或其一部分)重叠。通过使用源极或漏极可与沟道区(或其一部分)重叠的结构,可防止电荷在沟道区的一部分中累积的情况,电荷在沟道区的一部分中累积可导致不稳定的操作。此外,可提供 LDD 区。通过提供 LDD 区,可降低截止电流或者可增加耐压以提高可靠性。可选地,当晶体管在饱和区中操作时,即使漏源电压波动,漏源电流也不会波动太多,从而可获得平缓坡度的电压-电流特性。

[0037] 应该指出,各种类型的晶体管可用于该说明书中的晶体管,并且可使用各种类型的基底形成晶体管。因此,可使用同一基底形成实现预定功能所需的所有电路。例如,可使用玻璃基底、塑料基底、单晶基底、SOI 基底或任何其它基底形成实现预定功能所需的所有电路。当使用同一基底形成实现预定功能所需的所有电路时,可减少组件部分的数量以削减成本,并且可减少与电路组件的连接的数量以提高可靠性。可选地,可使用一个基底形成实现预定功能所需的部分电路,使用另一基底形成实现预定功能所需的另一部分电路。也就是说,不需要使用同一基底形成实现预定功能所需的所有电路。例如,可用使用玻璃基底的晶体管形成实现预定功能所需的部分电路,可使用单晶基底形成实现预定功能所需的另一部分电路,从而可通过 COG(芯片被贴装在玻璃基底上)将通过使用单晶基底的晶体管形成的 IC 芯片与玻璃基底连接,并且可在玻璃基底上方提供 IC 芯片。可选地,可通过 TAB(卷带式自动结合)或印刷布线板将 IC 芯片与玻璃基底连接。当以这种方式使用同一基底形成所述电路中的部分电路时,可减少组件部分的数量以削减成本,并且可减少与电路组件的连接的数量以提高可靠性。另外,例如,通过使用单晶基底和使用由电路形成的 IC 芯片形成具有高驱动电压的部分或具有高驱动频率的部分,而不是使用同一基底形成这样的部分,可防止功耗的增加,其中,形成具有高驱动电压的部分或具有高驱动频率的部分耗费大功率。

[0038] 还应该指出,在该说明书中,一个像素与其亮度可控的一个元件对应。因此,例如,一个像素与一个颜色元件对应,并且用该一个颜色元件表示亮度。因此,在具有 R(红)、G(绿)和 B(蓝)颜色元件的彩色显示设备的情况下,图像的最小单元由 R 像素、G 像素和 B 像素三个像素形成。应该指出,颜色元件不限于三种颜色,可使用多于三种颜色的颜色元件,或者可添加不同于 RGB 的颜色。例如,可通过添加白色使用 RGBW(W 对应于白色)。另外,可使用 RGB 加上黄色、青绿色、品红、鲜绿色、朱红色等中的一种或多种颜色。此外,可将与 R、G 和 B 中的至少一个类似的颜色添加到 RGB 中。例如,可使用 R、G、B1 和 B2。虽然 B1

和 B2 都是蓝色,但是它们具有稍微不同的频率。类似地,可使用 R1、R2、G 和 B。通过使用这样的颜色元件,可执行更接近实际物体的显示,或者可减少功耗。可选地,作为另一示例,在通过使用多个区来控制一个颜色元件的亮度的情况下,一个区对应于一个像素。因此,例如,在执行面积比率灰阶显示的情况下或者在包括子像素的情况下,在每个颜色元件中提供控制亮度的多个区,并且用整个区表示灰阶。在这种情况下,一个控制亮度的区可对应于一个像素。因而,在这种情况下,一个颜色元件包括多个像素。可选地,即使当在一个颜色元件中提供控制亮度的多个区时,也可将这些区集合为一个像素。因而,在这种情况下,一个颜色元件包括一个像素。在这种情况下,一个颜色元件包括一个像素。在每个颜色元件中的多个区中控制亮度的情况下,在一些情况下,对显示有贡献的区具有取决于像素的不同的面积大小。另外,在每个颜色元件中的控制亮度的多个区中,供应给所述多个区中的每个的信号可以稍微变化以使视角变宽。也就是说,包括在每个颜色元件中提供的所述多个区中的像素电极的电位可以彼此不同。因此,施加到液晶分子的电压根据像素电极而变化。因此,可使视角变宽。

[0039] 应该指出,当明确地描述“一个像素三种颜色”时,它与认为 R、G 和 B 三个像素为一个像素的情况对应。同时,当明确地描述“一个像素一种颜色”时,它与在每个颜色元件中提供多个区并且将所述多个区共认为是一个像素的情况对应。

[0040] 还应该指出,在该文档(说明书、权利要求、附图等)中,在一些情况下按矩阵布置(提供)像素。这里,按矩阵布置(提供)像素的描述包括按直线布置像素的情况以及按纵向或横向的锯齿形线布置像素的情况。因此,在用三种颜色元件(比如,RGB)执行完全颜色显示的情况下,以下情况包括在其中:按条纹布置像素的情况和按 delta 图案布置三种颜色元件的点的情况。另外,按 Bayer 排列提供三种颜色元件的点的情况也包括在其中。应该指出,颜色元件不限于三种颜色,可采用多于三种颜色的颜色元件。作为示例给出 RGBW(W 对应于白色)、RGB 加上黄色、青绿色、品红等中的一个或多个。此外,颜色元件的各点之间显示区域的大小可不同。因而,可减小功耗,并且可延长显示元件的寿命。

[0041] 还应该指出,在该文档(说明书、权利要求、附图等)中,可使用有源元件包括在像素中的有源矩阵法或有源元件不包括在像素中的无源矩阵法。

[0042] 在有源矩阵法中,作为有源元件(非线性元件),不仅可使用晶体管,而且还可使用各种有源元件(非线性元件)。例如,还可使用 MIM(金属绝缘体金属)、TFD(薄膜二极管)等。由于这样的元件具有很少的制造步骤,所以可降低制造成本,或者可提高产量。此外,由于元件的尺寸小,所以可改进开口率,从而可减小功耗,或者可实现高亮度。

[0043] 作为不同于有源矩阵法的方法,还可使用不使用有源元件(非线性元件)的无源矩阵法。由于不使用有源元件(非线性元件),所以制造步骤少,从而可降低制造成本,或者可提高产量。此外,由于不使用有源元件(非线性元件),所以可改进开口率,从而可减小功耗,或者可实现高亮度。

[0044] 应该指出,晶体管为至少具有栅、漏和源三个端子的元件。晶体管具有漏区和源区之间的沟道区,电流可流过漏区、沟道区和源区。这里,由于晶体管的源和漏可根据晶体管的结构、操作条件等而改变,所以难以定义哪个是源或漏。因此,在该说明书中,起源和漏作用的区可不称为源或漏。在这样的情况下,例如,可将源和漏中的一个描述为第一端子,可将其另一个描述为第二端子。可选地,可将源和漏中的一个描述为第一电极,可将其另一个

描述为第二电极。此外可选地,可将源和漏中的一个描述为源区,可将其另一个称为漏区。

[0045] 还应该指出,晶体管可以是至少具有基极、发射极和集电极三个端子的元件。在这种情况下,可类似地将发射极和集电极中的一个称为第一端子,可将另一端子称为第二端子。

[0046] 栅对应于栅极和栅布线(也称为栅线、栅信号线、扫描线、扫描信号线等)中的所有或部分。栅极对应于与这样的半导体重叠的传导膜,所述半导体形成具有插在其间的栅绝缘膜的沟道区。应该指出,在一些情况下,栅极的一部分与具有插在其间的栅绝缘膜的LDD(轻掺杂漏)区、源区或漏区重叠。栅布线对应于用于使每个晶体管的栅极相互连接的布线、用于使每个像素的栅极相互连接的布线或者用于将栅极与另一布线连接的布线。

[0047] 然而,存在起栅极和栅布线两个作用的部分(区域、传导膜、布线等)。这样的部分(区域、传导膜、布线等)可称为栅极或栅布线。也就是说,存在栅极和栅布线不能清楚地彼此区分的区域。例如,在沟道区与延伸的栅布线的一部分重叠的情况下,重叠的部分(区域、传导膜、布线等)起栅布线和栅极的作用。因此,这样的部分(区域、传导膜、布线等)可称为栅极或栅布线。

[0048] 另外,由与栅极相同的材料形成、形成与栅极相同的岛状物并连接至栅极的部分(区域、传导膜、布线等)也可称为栅极。类似地,由与栅布线相同的材料形成、形成与栅布线相同的岛状物并连接至栅布线的部分(区域、传导膜、布线等)也可称为栅布线。严格意义上,在一些情况下,这样的部分(区域、传导膜、布线等)与沟道区不重叠,或者不具有连接栅极和另一栅极的功能。然而,由于制造步骤的条件,存在由与栅极或栅布线相同的材料形成、形成与栅极或栅布线相同的岛状物并连接至栅极或栅布线的部分(区域、传导膜、布线等)。因而,这样的部分(区域、传导膜、布线等)也可称为栅极或栅布线。

[0049] 在多栅晶体管中,例如,通过使用由与栅极相同的材料形成的传导膜,栅极通常连接至另一栅极。由于这样的部分(区域、传导膜、布线等)为用于连接栅极与另一栅极的部分(区域、传导膜、布线等),所以该部分可称为栅布线,并且由于可认为多栅晶体管是一个晶体管,所以该部分还可称为栅极。也就是说,由与栅极或栅布线相同的材料形成、形成与栅极或栅布线相同的岛状物并连接至栅极或栅布线的部分(区域、传导膜、布线等)可称为栅极或栅布线。另外,例如,连接栅极和栅布线并由与栅极或栅布线不同的材料形成的传导膜的一部分也称为栅极或栅布线。

[0050] 应该指出,栅极对应于栅极的部分(区域、传导膜、布线等)或者电连接至栅极的部分(区域、传导膜、布线等)的一部分。

[0051] 应该指出,当栅极称为栅布线、栅线、栅信号线、扫描线、扫描信号线时,存在晶体管的栅不连接至布线的情况。在这种情况下,在一些情况下,栅布线、栅线、栅信号线、扫描线或扫描信号线对应于在与晶体管的栅相同的层中形成的布线、由与晶体管的栅相同的材料形成的布线或者在与晶体管的栅相同的时间形成的布线。作为示例,可给出用于存储电容器、电源线、参考电位供应线等的布线。

[0052] 还应该指出,源对应于源区、源极和源布线(也称为源线、源信号线、数据线、数据信号线等)中的所有或部分。源区对应于包括大量p型杂质(比如,硼或镓)或n型杂质(比如,磷或砷)的半导体区。因此,包括少量p型杂质或n型杂质的区,即,LDD(轻掺杂漏)区不包括在源区中。源极为由与源区的材料不同的材料形成的传导层的一部分,其电

连接至源区。然而,存在源极和源区共称为源极的情况。源布线为用于使每个晶体管的源极相互连接的布线、用于使每个像素的源极相互连接的布线或者用于连接源极和另一布线的布线。

[0053] 然而,存在起源极和源布线两个作用的部分(区域、传导膜、布线等)。这样的部分(区域、传导膜、布线等)可称为源极或源布线。也就是说,存在源极和源布线不能清楚地彼此区分的情况。例如,在源区与延伸的源布线的一部分重叠的情况下,重叠的部分(区域、传导膜、布线等)起源布线和源极的作用。因此,这样的部分(区域、传导膜、布线等)可称为源极或源布线。

[0054] 另外,由与源极相同的材料形成、形成与源极相同的岛状物并连接至源极的部分或者连接源极和另一源极的部分(区域、传导膜、布线等)也可称为源极。此外,与源区重叠的部分可称为源极。类似地,由与源布线相同的材料形成、形成与源布线相同的岛状物并连接至源布线的部分(区域、传导膜、布线等)也可称为源布线。严格意义上,在一些情况下,这样的部分(区域、传导膜、布线等)不具有连接源极和另一源极的功能。然而,由于制造步骤的条件,存在由与栅极或栅布线相同的材料形成、形成与栅极或栅布线相同的岛状物并连接至栅极或栅布线的部分(区域、传导膜、布线等)。因而,这样的部分(区域、传导膜、布线等)也可称为源极或源布线。

[0055] 另外,例如,连接源极和源布线并由与源极或源布线的材料不同的材料形成的传导膜的一部分可称为源极或源布线。

[0056] 应该指出,源端子对应于源区、源极或电连接至源极的部分(区域、传导膜、布线等)的一部分。

[0057] 应该指出,当源极称为源布线、源线、源信号线、数据线、数据信号线时,存在晶体管的源(漏)不连接至布线的情况。在这种情况下,在一些情况下,源布线、源线、源信号线、数据线或数据信号线对应于在与晶体管的源(漏)相同的层中形成的布线、由与晶体管的源(漏)相同的材料形成的布线或者在与晶体管的源(漏)相同的时间形成的布线。作为示例,可给出用于存储电容、电源线、参考电位供应线等的布线。

[0058] 还应该指出,相同的描述可用于说明漏。

[0059] 还应该指出,半导体设备对应于具有包括半导体元件(比如,晶体管、二极管或晶闸管)的电路的设备。半导体设备还可包括可通过利用半导体特性运行的所有设备。

[0060] 还应该指出,显示元件对应于光学调制元件、液晶元件、发光元件、EL元件(有机EL元件、无机EL元件或包括有机或无机材料的EL元件)、电子发射器、电泳元件、放电元件、反光元件、光衍射元件、数字微设备(DMD)等。应该指出,本发明不限于此。

[0061] 另外,显示设备对应于具有显示元件的设备。应该指出,显示设备还对应于显示面板自身,在显示面板上在与用于驱动像素的外围驱动器电路相同的基底上方形成包括显示元件的多个像素。另外,显示设备还可包括通过布线键合或凸点键合在基底上方提供的外围驱动器电路,即,通过芯片贴装在玻璃基底上(COG)连接的IC芯片或者通过TAB等连接的IC芯片。此外,显示设备还可包括IC芯片、电阻器、电容器、感应器、晶体管等附到其上的挠性印刷电路(FPC)。还应该指出,显示设备包括印刷布线板(PWB),PWB通过挠性印刷电路(FPC)连接,并且IC芯片、电阻器、电容器、感应器、晶体管等附到PWB上。显示设备还可包括光片,诸如偏振板或延迟板。显示设备还可包括照明设备、机壳、音频输入和输出设

备、光传感器等。这里,诸如背光单元的照明设备可包括导光板、棱镜片、漫射片、反射片、光源(比如,LED或冷阴极荧光灯)、制冷设备(比如,水冷设备或气冷设备)等。

[0062] 而且,照明设备对应于具有背光单元、导光板、棱镜片、漫射片、反射片或光源(比如,LED、冷阴极荧光灯或热阴极荧光灯)、制冷设备等的设备。

[0063] 另外,发光设备对应于具有发光元件等的设备。

[0064] 应该指出,反射设备对应于具有反射元件、光衍射元件、反光电极等的设备。

[0065] 液晶显示设备对应于包括液晶元件的显示设备。液晶显示设备包括直接观看液晶显示器、投影液晶显示器、透射液晶显示器、反射液晶显示器、半透射液晶显示器等。

[0066] 还应该指出,驱动设备对应于具有半导体元件、电路或电子电路的设备。例如,控制信号从源信号线输入到像素的晶体管(也称为选择晶体管、开关晶体管等)、将电压或电流供应给像素电极的晶体管、将电压或电流供应给发光元件的晶体管等为驱动设备的示例。将信号供应给栅信号线的电路(也称为栅驱动器、栅线驱动器电路等)、将信号供应给源信号线的电路(也称为源驱动器、源线驱动器电路等)也是驱动设备的示例。

[0067] 还应该指出,在一些情况下,显示设备、半导体设备、照明设备、制冷设备、发光设备、反射设备、驱动设备等彼此重叠。例如,在一些情况下,显示设备包括半导体设备和发光设备。可选地,在一些情况下,半导体设备包括显示设备和驱动设备。

[0068] 在该文档(说明书、权利要求、附图等)中,当明确地描述“在A上形成B”或“在A上方形成B”时,并不一定意味着形成B与A直接接触。该描述包括A和B不彼此直接接触的情况,即,另一物体插在A和B之间的情况。这里,A和B中的每个对应于物体(比如,设备、元件、布线、电极、端子、传导膜或层)。

[0069] 因此,例如,当明确地描述在层A上(或上方)形成层B时,它包括形成层B与层A直接接触的情况以及形成另一层(比如,层C或层D)与层A直接接触并且形成层B与层C或层D直接接触的情况。应该指出,另一层(比如,层C或层D)可以是单层或多层。

[0070] 类似地,当明确地描述在A上方形成B时,并不一定意味着形成B与A直接接触,另一物体可插在A和B之间。因此,例如,当明确地描述在层A上方形成层B时,它包括形成层B与层A直接接触的情况以及形成另一层(比如,层C或层D)与层A直接接触并且形成层B与层C或层D直接接触的情况。应该指出,另一层(比如,层C或层D)可以是单层或多层。

[0071] 应该指出,当明确地描述形成B与A直接接触时,它不包括另一物体插在A和B之间的情况,而包括形成B与A直接接触的情况。

[0072] 应该指出,当明确地描述在A下或下方形成B时,可表述相同的描述。

[0073] 通过使用该说明书中所公开的结构,可抑制包括在移位寄存器中的所有晶体管的特性的劣化。因此,可抑制应用移位寄存器的半导体设备,诸如液晶显示设备的故障发生。

附图说明

[0074] 在附图中:

[0075] 图1A至图1C是每个显示实施模式1所示的触发器的结构的示意图;

[0076] 图2是显示图1A至图1C所示的触发器的操作的时序图;

[0077] 图3A至图3C是每个显示图1A至1C所示的触发器的操作的示意图;

- [0078] 图 4A 和图 4B 是每个显示图 1A 至 1C 所示的触发器的操作的示图；
- [0079] 图 5A 至图 5C 是每个显示实施模式 1 所示的触发器的结构的示图；
- [0080] 图 6 是显示实施模式 1 所示的触发器的操作的时序图；
- [0081] 图 7A 和图 7B 是每个显示实施模式 1 所示的触发器的结构的示图；
- [0082] 图 8A 和图 8B 是每个显示实施模式 1 所示的触发器的结构的示图；
- [0083] 图 9A 和图 9B 是每个显示实施模式 1 所示的触发器的结构的示图；
- [0084] 图 10A 和图 10B 是每个显示实施模式 1 所示的触发器的结构的示图；
- [0085] 图 11 是显示实施模式 1 所示的移位寄存器的结构的示图；
- [0086] 图 12 是显示图 11 所示的移位寄存器的操作的时序图；
- [0087] 图 13 是显示图 11 所示的移位寄存器的操作的时序图；
- [0088] 图 14 是显示实施模式 1 所示的移位寄存器的结构的示图；
- [0089] 图 15A 至图 15D 是每个显示图 14 所示的缓冲器的结构的示图；
- [0090] 图 16A 至图 16C 是每个显示图 14 所示的缓冲器的结构的示图；
- [0091] 图 17 是显示实施模式 1 所示的显示设备的结构的示图；
- [0092] 图 18 是显示图 17 所示的显示设备的写操作的时序图；
- [0093] 图 19 是显示实施模式 1 所示的显示设备的结构的示图；
- [0094] 图 20 是显示实施模式 1 所示的显示设备的结构的示图；
- [0095] 图 21 是显示图 20 所示的显示设备的写操作的时序图；
- [0096] 图 22 是显示实施模式 2 所示的触发器的操作的时序图；
- [0097] 图 23 是显示实施模式 2 所示的触发器的操作的时序图；
- [0098] 图 24 是显示实施模式 2 所示的移位寄存器的结构的示图；
- [0099] 图 25 是显示图 24 所示的移位寄存器的操作的时序图；
- [0100] 图 26 是显示图 24 所示的移位寄存器的操作的时序图；
- [0101] 图 27 是显示实施模式 2 所示的显示设备的结构的示图；
- [0102] 图 28 是显示实施模式 2 所示的显示设备的结构的示图；
- [0103] 图 29 是图 7A 中的触发器的俯视图；
- [0104] 图 30A 和图 30B 是每个显示传统的触发器的结构的示图；
- [0105] 图 31 是显示实施模式 5 所示的信号线驱动器电路的结构的示图；
- [0106] 图 32 是显示图 31 所示的信号线驱动器电路的操作的时序图；
- [0107] 图 33 是显示实施模式 5 所示的信号线驱动器电路的结构的示图；
- [0108] 图 34 是显示图 33 所示的信号线驱动器电路的操作的时序图；
- [0109] 图 35 是显示实施模式 5 所示的信号线驱动器电路的结构的示图；
- [0110] 图 36A 至图 36C 是每个显示实施模式 6 所示的保护二极管的结构的示图；
- [0111] 图 37A 和图 37B 是每个显示实施模式 6 所示的保护二极管的结构的示图；
- [0112] 图 38A 至图 38C 是每个显示实施模式 6 所示的保护二极管的结构的示图；
- [0113] 图 39A 至图 39C 是每个显示实施模式 7 所示的显示设备的结构的示图；
- [0114] 图 40 是显示实施模式 3 所示的触发器的结构的示图；
- [0115] 图 41 是显示图 40 所示的触发器的操作的时序图；
- [0116] 图 42 是显示实施模式 3 所示的移位寄存器的结构的示图；

- [0117] 图 43 是显示图 42 所示的移位寄存器的操作的时序图；
- [0118] 图 44 是显示实施模式 4 所示的触发器的结构的示图；
- [0119] 图 45 是显示图 44 所示的触发器的操作的时序图；
- [0120] 图 46A 至图 46G 是显示用于形成根据本发明的半导体设备的过程的截面图；
- [0121] 图 47 是显示根据本发明的半导体设备的结构的截面图；
- [0122] 图 48 是显示根据本发明的半导体设备的结构的截面图；
- [0123] 图 49 是显示根据本发明的半导体设备的结构的截面图；
- [0124] 图 50 是显示根据本发明的半导体设备的结构的截面图；
- [0125] 图 51A 至图 51C 是每个显示用于驱动根据本发明的半导体设备的方法的图表；
- [0126] 图 52A 至图 52C 是每个显示用于驱动根据本发明的半导体设备的方法的图表；
- [0127] 图 53A 至图 53C 是每个显示根据本发明的半导体设备的显示设备的结构的示图；
- [0128] 图 54A 和图 54B 是每个显示根据本发明的半导体设备的外围电路的结构的示图；
- [0129] 图 55 是显示根据本发明的半导体设备的外围组件的截面图；
- [0130] 图 56A 至图 56D 是每个显示根据本发明的半导体设备的外围组件的示图；
- [0131] 图 57 是显示根据本发明的半导体设备的外围组件的截面图；
- [0132] 图 58A 至图 58C 是每个显示根据本发明的半导体设备的外围电路的结构的示图；
- [0133] 图 59 是显示根据本发明的半导体设备的外围组件的截面图；
- [0134] 图 60A 和图 60B 是每个显示根据本发明的半导体设备的面板电路的结构的示图；
- [0135] 图 61 是显示根据本发明的半导体设备的面板电路的结构的示图；
- [0136] 图 62 是显示根据本发明的半导体设备的面板电路的结构的示图；
- [0137] 图 63A 和图 63B 是根据本发明的半导体设备的显示元件的截面图；
- [0138] 图 64A 至图 64D 是根据本发明的半导体设备的显示元件的截面图；
- [0139] 图 65A 至图 65D 是根据本发明的半导体设备的显示元件的截面图；
- [0140] 图 66A 至图 66D 是根据本发明的半导体设备的显示元件的截面图；
- [0141] 图 67 是根据本发明的半导体设备的像素的俯视图；
- [0142] 图 68A 和图 68B 是根据本发明的半导体设备的像素的俯视图；
- [0143] 图 69A 和图 69B 是根据本发明的半导体设备的像素的俯视图；
- [0144] 图 70 是根据本发明的半导体设备的像素布局的示例；
- [0145] 图 71A 和图 71B 是根据本发明的半导体设备的像素布局的示例；
- [0146] 图 72A 和图 72B 是根据本发明的半导体设备的像素布局的示例；
- [0147] 图 73A 和图 73B 是每个显示用于驱动根据本发明的半导体设备的方法的时序图；
- [0148] 图 74A 和图 74B 是每个显示用于驱动根据本发明的半导体设备的方法的时序图；
- [0149] 图 75 是显示根据本发明的半导体设备的像素的结构的示图；
- [0150] 图 76 是显示根据本发明的半导体设备的像素的结构的示图；
- [0151] 图 77 是显示根据本发明的半导体设备的像素的结构的示图；
- [0152] 图 78A 和图 78B 是根据本发明的半导体设备的像素布局的示例及其截面图；
- [0153] 图 79A 至图 79E 是根据本发明的半导体设备的显示元件的截面图；
- [0154] 图 80A 至图 80C 是根据本发明的半导体设备的显示元件的截面图；
- [0155] 图 81A 至图 81C 是根据本发明的半导体设备的显示元件的截面图；

- [0156] 图 82 是显示根据本发明的半导体设备的结构的视图；
- [0157] 图 83 是显示根据本发明的半导体设备的结构的视图；
- [0158] 图 84 是显示根据本发明的半导体设备的结构的视图；
- [0159] 图 85 是显示根据本发明的半导体设备的结构的视图；
- [0160] 图 86A 至图 86C 是每个显示根据本发明的半导体设备的结构的视图；
- [0161] 图 87 是显示根据本发明的半导体设备的结构的视图；
- [0162] 图 88A 至图 88E 是每个显示用于驱动根据本发明的半导体设备的方法的示意图；
- [0163] 图 89A 和图 89B 是每个显示用于驱动根据本发明的半导体设备的方法的示意图；
- [0164] 图 90A 至图 90C 是每个显示用于驱动根据本发明的半导体设备的视图和图表；
- [0165] 图 91A 和图 91B 是每个显示用于驱动根据本发明的半导体设备的方法的视图；
- [0166] 图 92 是显示根据本发明的半导体设备的结构的示意图；
- [0167] 图 93A 和图 93B 是每个显示使用根据本发明的半导体设备的电子设备的视图；
- [0168] 图 94 是显示根据本发明的半导体设备的结构的视图；
- [0169] 图 95A 至图 95C 是每个显示使用根据本发明的半导体设备的电子设备的视图；
- [0170] 图 96 是显示使用根据本发明的半导体设备的电子设备的视图；
- [0171] 图 97 是显示使用根据本发明的半导体设备的电子设备的视图；
- [0172] 图 98 是显示使用根据本发明的半导体设备的电子设备的视图；
- [0173] 图 99 是显示使用根据本发明的半导体设备的电子设备的视图；
- [0174] 图 100A 和图 100B 是每个显示使用根据本发明的半导体设备的电子设备的视图；
- [0175] 图 101A 和图 101B 是每个显示使用根据本发明的半导体设备的电子设备的视图；
- [0176] 图 102A 至图 102C 是每个显示使用根据本发明的半导体设备的电子设备的视图；
- [0177] 图 103A 和图 103B 是每个显示使用根据本发明的半导体设备的电子设备的视图；
- 和
- [0178] 图 104 是显示使用根据本发明的半导体设备的电子设备的视图。

具体实施方式

[0179] 以下，将参考附图通过实施模式来描述本发明。然而，可以以各种不同的方式实现本发明，并且本领域的技术人员将容易理解各种改变和修改是可能的。除非这样的改变和修改脱离本发明的精神和范围，否则将它们解释为包括在本发明中。因此，不应该将本发明解释为限于所述实施模式的描述。

[0180] 【实施模式 1】

[0181] 在该实施模式中，描述触发器、包括该触发器的驱动器电路和包括该驱动器电路的显示设备的结构和驱动方法。

[0182] 参考图 1A 描述该实施模式的触发器的基本结构。图 1A 所示的触发器包括第一晶体管 101、第二晶体管 102、第三晶体管 103、第四晶体管 104、第五晶体管 105、第六晶体管 106、第七晶体管 107 和第八晶体管 108。在该实施模式中，第一晶体管 101、第二晶体管 102、第三晶体管 103、第四晶体管 104、第五晶体管 105、第六晶体管 106、第七晶体管 107 和第八晶体管 108 中的每个为 N 沟道晶体管，并且当栅源电压 (V_{gs}) 超过阈值电压 (V_{th}) 时，第一晶体管 101、第二晶体管 102、第三晶体管 103、第四晶体管 104、第五晶体管 105、第六晶

体管 106、第七晶体管 107 和第八晶体管 108 中的每个导通。

[0183] 应该指出,在该实施模式的触发器中,第一晶体管 101、第二晶体管 102、第三晶体管 103、第四晶体管 104、第五晶体管 105、第六晶体管 106、第七晶体管 107 和第八晶体管 108 都是 N 沟道晶体管。因此,由于非晶硅可用于该实施模式的触发器中的每个晶体管的半导体层,所以可简化制造工艺,从而可降低制造成本,并可提高产量。应该指出,即使当多硅或单晶硅用于每个晶体管的半导体层时,也可简化制造工艺。

[0184] 描述图 1A 中的触发器的连接关系。第一晶体管 101 的第一电极(源极和漏极中的一个)连接至第五布线 125,第一晶体管 101 的第二电极(源极和漏极中的另一个)连接至第三布线 123。第二晶体管 102 的第一电极连接至第四布线 124;第二晶体管 102 的第二电极连接至第三布线 123;第二晶体管 102 的栅极连接至第八布线 128。第三晶体管 103 的第一电极连接至第六布线 126;第三晶体管 103 的第二电极连接至第六晶体管 106 的栅极;第三晶体管 103 的栅极连接至第七布线 127。第四晶体管 104 的第一电极连接至第十布线 130;第四晶体管 104 的第二电极连接至第六晶体管 106 的栅极;第四晶体管 104 的栅极连接至第八布线 128。第五晶体管 105 的第一电极连接至第九布线 129;第五晶体管 105 的第二电极连接至第一晶体管 101 的栅极;第五晶体管 105 的栅极连接至第一布线 121。第六晶体管 106 的第一电极连接至第十二布线 132,第六晶体管 106 的第二电极连接至第一晶体管 101 的栅极。第七晶体管 107 的第一电极连接至第十三布线 133;第七晶体管 107 的第二电极连接至第一晶体管 101 的栅极;第七晶体管 107 的栅极连接至第二布线 122。第八晶体管 108 的第一电极连接至第十一布线 131;第八晶体管 108 的第二电极连接至第六晶体管 106 的栅极;第八晶体管 108 的栅极连接至第一晶体管 101 的栅极。

[0185] 应该指出,节点 141 表示第一晶体管 101 的栅极、第六晶体管 106 的第二电极、第七晶体管 107 的第二电极和第八晶体管 108 的栅极的连接点。此外,节点 142 表示第三晶体管 103 的第二电极、第四晶体管 104 的第二电极、第六晶体管 106 的栅极和第八晶体管 108 的第二电极的连接点。

[0186] 应该指出,第一布线 121、第二布线 122、第三布线 123、第五布线 125、第七布线 127 和第八布线 128 可分别称为第一信号线、第二信号线、第三信号线、第四信号线、第五信号线和第六信号线。此外,第四布线 124、第六布线 126、第九布线 129、第十布线 130、第十一布线 131、第十二布线 132 和第十三布线 133 可分别称为第一电源线、第二电源线、第三电源线、第四电源线、第五电源线、第六电源线和第七电源线。

[0187] 接下来,参考图 2 中的时序图和图 3A 至图 4B 来描述图 1A 所示的触发器的操作。应该指出,通过将整个期间分为设置期间、选择期间、重置期间、第一非选择期间和第二非选择期间来描述图 2 中的时序图。还应该指出,在一些情况下,设置期间、重置期间、第一非选择期间和第二非选择期间共称为非选择期间。

[0188] 应该指出,电位 V1 供应给第六布线 126 和第九布线 129,电位 V2 供应给第四布线 124、第十布线 130、第十一布线 131、第十二布线 132 和第十三布线 133。这里,满足 $V1 > V2$ 。

[0189] 应该指出,图 2 所示的信号 221、信号 225、信号 228、信号 227 和信号 222 分别输入到第一布线 121、第五布线 125、第八布线 128、第七布线 127 和第二布线 122。另外,从第三布线 123 输出图 2 所示的信号 223。这里,信号 221、信号 225、信号 228、信号 227、信号 222

和信号 223 中的每个是这样的数字信号,在该数字信号中,H 电平信号的电位为 V_1 (以下也称为 H 电平),L 电平信号的电位为 V_2 (以下也称为 L 电平)。此外,信号 221、信号 225、信号 228、信号 227、信号 222 和信号 223 可分别称为起始信号、功率时钟信号 (PCK)、第一控制时钟信号 (CCK1)、第二控制时钟信号 (CCK2)、重置信号和输出信号。

[0190] 应该指出,任何信号、电位或电流可输入到第一布线 121、第二布线 122、第四布线 124、第五布线 125、第六布线 126、第七布线 127、第八布线 128、第九布线 129、第十布线 130、第十一布线 131、第十二布线 132 和第十三布线 133 中的每个。

[0191] 首先,在图 2 的期间 A 和图 3A 所示的设置期间中,信号 221 变成 H 电平,第五晶体管 105 导通;由于信号 222 处于 L 电平,所以第七晶体管 107 截止;信号 228 变成 H 电平,第二晶体管 102 和第四晶体管 104 导通;信号 227 变成 L 电平,第三晶体管 103 截止。此时,由于第五晶体管 105 的第二电极对应于源极并且节点 141 的电位 (电位 241) 变成通过从第九布线 129 的电位减去第五晶体管 105 的阈值电压而获得的值,所以节点 141 的电位 (电位 241) 此时变成 $V_1 - V_{th105}$ (V_{th105} 对应于第五晶体管 105 的阈值电压)。因而,第一晶体管 101 和第八晶体管 108 导通,第五晶体管 105 截止。节点 142 的电位 (电位 242) 此时变成 V_2 ,第六晶体管 106 截止。由于第三布线 123 连接至第五布线 125 和第四布线 124,所以第三布线 123 的电位变成 V_2 ,其中,L 电平信号输入到第五布线 125, V_2 以这种方式在设置期间中供应给第四布线 124。因此,从第三布线 123 输出 L 电平信号。此外,在保持在 $V_1 - V_{th105}$ 的同时,节点 141 进入漂浮状态。

[0192] 应该指出,即使当如图 5A 所示第五晶体管 105 的第一电极连接至第一布线 121 时,该实施模式的触发器也可执行与上述设置期间中的操作类似的操作。由于在图 5A 中的触发器中第九布线 129 不是必需的,所以可提高产量。此外,在图 5A 中的触发器中,可减小布局面积。

[0193] 应该指出,在该实施模式的触发器中,可如图 5C 所示另外提供晶体管 501。晶体管 501 的第一电极连接至布线 511, V_2 供应给布线 511;晶体管 501 的第二电极连接至节点 141;晶体管 501 的栅极连接至第一布线 121。由于在图 5C 中的触发器中可通过晶体管 501 缩短节点 142 的电位下降的时间,所以可迅速地使第六晶体管 106 截止。因此,由于在图 5C 中的触发器中可缩短节点 141 的电位变成 $V_1 - V_{th105}$ 的时间,所以可执行高速运算,图 5C 中的触发器可应用于较大型显示设备或较高清晰度的显示设备。

[0194] 在图 2 的期间 B 和图 3B 所示的选择期间中,信号 221 变成 L 电平,第五晶体管 105 截止;由于信号 222 保持在 L 电平,所以第七晶体管 107 保持截止;信号 228 变成 L 电平,第二晶体管 102 和第四晶体管 104 截止;信号 227 变成 H 电平,第三晶体管 103 导通。节点 141 此时保持在 $V_1 - V_{th105}$ 。因而,第一晶体管 101 和第八晶体管 108 保持导通。由于第十一布线 131 的电位 (V_2) 和第六布线 126 的电位 (V_1) 之间的电位差 ($V_1 - V_2$) 为通过第三晶体管 103 和第八晶体管 108 分割的电压,所以节点 142 的电位此时变成 $V_2 + \beta$ (β 对应于给定的正数)。此外,满足 $\beta < V_{th106}$ (第六晶体管 106 的阈值电压)。因而,第六晶体管 106 保持截止。这里,由于 H 电平信号输入到第五布线 125,所以第三布线 123 的电位开始上升。然后,通过自举操作,节点 141 的电位从 $V_1 - V_{th105}$ 上升,并变成 $V_1 + V_{th101} + \alpha$ (V_{th101} 对应于第一晶体管的阈值电压, α 对应于给定的正数)。因此,由于第三布线 123 的电位变成与第五布线 125 的电位相等的电位,所以第三布线 123 的电位变成 V_1 。由于第三布线

123 连接至第五布线 125, 所以第三布线 123 的电位变成 V1, 其中, H 电平信号以这种方式在选择期间中供应给第五布线 125。因此, 从第三布线 123 输出 H 电平信号。

[0195] 应该指出, 通过第一晶体管 101 的栅极和第二电极之间的寄生电容的电容耦合执行自举操作。还应该指出, 可通过如图 1B 所示在第一晶体管 101 的栅极和第二电极之间提供电容器 151 来稳定地执行自举操作, 并且可减小第一晶体管 101 的寄生电容。这里, 在电容器 151 中, 栅绝缘膜可用作绝缘层, 栅极层和布线层可用作传导层; 栅绝缘膜可用作绝缘层, 栅极层和添加杂质的半导体层可用作传导层; 或者中间层膜 (绝缘膜) 可用作绝缘层, 布线层和透光电极层可用作传导层。还应该指出, 当在电容器 151 中栅极层和布线层用作传导层时, 优选地, 栅极层连接至第一晶体管 101 的栅极, 布线层连接至第一晶体管 101 的第二电极。当栅极层和布线层用作传导层时, 更优选地, 栅极层直接连接至第一晶体管 101 的栅极, 布线层直接连接至第一晶体管 101 的第二电极。这是因为由于提供电容器 151 而导致触发器的 布局面积的增大被抑制。

[0196] 此外, 如图 1C 所示, 晶体管 152 可用作电容器 151。晶体管 152 的栅极连接至节点 141, 晶体管 152 的第一电极和第二电极连接至第三布线 123, 从而晶体管 152 可起具有大的电容组件的电容器的作用。应该指出, 即使当晶体管 152 的第一电极和第二电极中的一个处于漂浮状态时, 晶体管 152 也可起电容器的作用。

[0197] 应该指出, 第一晶体管 101 将 H 电平信号供应给第三布线 123 是必需的。因此, 为了缩短信号 223 的下降时间和上升时间, 优选地, 在第一晶体管 101 至第八晶体管 108 中, 第一晶体管 101 具有最大的 W/L 值 (沟道宽度 W 与沟道长度 L 之比)。

[0198] 此外, 由于需要第五晶体管 105 在设置期间中将节点 141 (第一晶体管 101 的栅极) 的电位设置为 $V_1 - V_{th105}$, 所以第五晶体管 105 的 W/L 值优选地为第一晶体管 101 的 W/L 值的 $1/2 \sim 1/5$ 倍, 更优选地为第一晶体管 101 的 W/L 值的 $1/3 \sim 1/4$ 倍。

[0199] 为了将节点 142 的电位设置为 $V_2 + \beta$, 优选地, 第八晶体管 108 的 W/L 值 (沟道宽度 W 与沟道长度 L 之比) 为第三晶体管 103 的 W/L 值的至少十倍。因此, 增大了第八晶体管 108 的晶体管尺寸 (W×L)。这里, 通过将第三晶体管 103 的沟道长度 L 的值设置为比第八晶体管 108 的沟道长度 L 长, 优选地, 将第三晶体管 103 的沟道长度 L 的值设置为第八晶体管 108 的沟道长度 L 的 $2 \sim 3$ 倍, 可减小第八晶体管 108 的晶体管尺寸。因此, 可减小布局面积。

[0200] 在图 2 的期间 C 和图 3C 所示的重置期间中, 由于信号 221 保持在 L 电平, 所以第五晶体管 105 保持截止; 信号 222 变成 H 电平, 第七晶体管 107 导通; 信号 228 变成 H 电平, 第二晶体管 102 和第四晶体管 104 导通; 信号 227 变成 L 电平, 第三晶体管 103 截止。由于通过第七晶体管 107 供应第十三布线 133 的电位, 所以节点 141 的电位此时变成 V2。因而, 第一晶体管 101 和第八晶体管 108 截止。由于第四晶体管 104 导通, 所以节点 142 的电位此时变成 V2。因而, 第六晶体管 106 截止。由于第三布线 123 连接至第四布线 124, 所以第三布线 123 的电位变成 V2, 其中, V2 以这种方式在重置期间中供应给第四布线 124。因此, 从第三布线 123 输出 L 电平信号。

[0201] 应该指出, 通过延迟第七晶体管 107 导通的时序, 可缩短信号 223 的下降时间。这是因为可通过具有较大的 W/L 值的第一晶体管 101 将输入到第五布线 125 的 L 电平信号供应给第三布线 123。

[0202] 可选地,通过减小第七晶体管 107 的 W/L 值并延长节点 141 的电位变成 V2 所需的下降时间,也可缩短信号 223 的下降时间。在这种情况下,第七晶体管 107 的 W/L 值优选地为第一晶体管 101 的 W/L 值的 $1/10 \sim 1/40$ 倍,更优选地为第一晶体管 101 的 W/L 值的 $1/20 \sim 1/30$ 倍。

[0203] 应该指出,即使当如图 5B 所示不提供第七晶体管 107 时,也可执行与上述重置期间的操作类似的操作。由于在图 5B 中的触发器中可减少晶体管和布线,所以可减小小布局面积。

[0204] 在图 2 的期间 D 和图 4A 所示的第一非选择期间中,由于信号 221 保持在 L 电平,所以第五晶体管 105 保持截止;信号 222 变成 L 电平,第七晶体管 107 截止;信号 228 变成 L 电平,第二晶体管 102 和第四晶体管 104 截止;信号 227 变成 H 电平,第三晶体管 103 导通。由于第三晶体管 103 的第二电极对应于源极并且节点 142 的电位变成通过从第七布线 127 的电位 (V1) 减去第三晶体管 103 的阈值电压而获得的值,所以节点 142 的电位此时变成 $V1 - V_{th103}$ (V_{th103} 对应于第三晶体管 103 的阈值电压)。因而,第六晶体管 106 导通。由于第六晶体管 106 导通,所以节点 141 的电位此时变成 V2。因而,第一晶体管 101 和第八晶体管 108 保持截止。以这种方式,在第一非选择期间中,第三布线 123 进入漂浮状态并保持在 V2。

[0205] 应该指出,该实施模式的每个触发器可通过使第二晶体管 102 截止来抑制第二晶体管 102 的阈值电压漂移。

[0206] 应该指出,可通过将信号 227 的电位设置为 V1 或更小并降低第三晶体管 103 的栅极的电位来抑制第三晶体管 103 的阈值电压漂移。此外,可通过将信号 228 的电位设置为 V2 或更小并将反向偏置电压施加到第四晶体管 104 和第二晶体管 102 来抑制第四晶体管 104 的阈值电压漂移和第二晶体管 102 的阈值电压漂移。

[0207] 还应该指出,可通过如图 9A 所示另外提供晶体管 901 来将 V2 供应给第三布线 123。晶体管 901 的第一电极连接至第四布线 124;晶体管 901 的第二电极连接至第三布线 123;晶体管 901 的栅极连接至节点 142。因此,以与第六晶体管 106 相同的时序控制晶体管 901 的导通/截止。因此,由于第三布线 123 没有进入漂浮状态,所以图 9A 中的触发器可抵抗噪声。此外,如图 9B 所示,可提供晶体管 901 代替第二晶体管 102。

[0208] 在图 2 的期间 E 和图 4B 所示的第二非选择期间中,由于信号 221 保持在 L 电平,所以第五晶体管 105 保持截止;由于信号 222 保持在 L 电平,所以第七晶体管 107 保持截止;信号 228 变成 H 电平,第二晶体管 102 和第四晶体管 104 导通;信号 227 变成 L 电平,第三晶体管 103 截止。由于第四晶体管 104 导通,所以节点 142 的电位此时变成 V2。因而,第六晶体管 106 截止。由于节点 141 进入漂浮状态,所以节点 141 此时保持在 V2。因而,第一晶体管 101 和第八晶体管 108 保持截止。由于第三布线 123 连接至第四布线 124,所以第三布线 123 的电位变成 V2,其中,V2 以这种方式在第二非选择期间中供应给第四布线 124。因此,从第三布线 123 输出 L 电平信号。

[0209] 应该指出,该实施模式的每个触发器可通过使第六晶体管 106 截止来抑制第六晶体管 106 的阈值电压漂移。

[0210] 应该指出,在该实施模式的每个触发器中,即使当由噪声引起第三布线 123 的电位波动时,也可在第二非选择期间中将第三布线 123 的电位设置为 V2。此外,在该实施模式

的每个触发器中,即使当由噪声引起节点 141 的电位波动时,也可在第一非选择期间中将节点 141 的电位设置为 V2。

[0211] 应该指出,可通过将信号 227 的电位设置为 V2 或更小并将反向偏置电压施加到第三晶体管 103 来抑制第三晶体管 103 的阈值电压漂移。此外,可通过将信号 228 的电位设置为 V1 或更小并降低第四晶体管 104 的栅极的电位和第二晶体管 102 的栅极的电位来抑制第四晶体管 104 的阈值电压漂移和第二晶体管 102 的阈值电压漂移。

[0212] 如上所述,由于在该实施模式的每个触发器中可抑制第二晶体管 102 的阈值电压漂移和第六晶体管 106 的阈值电压漂移,所以可延长寿命。另外,由于在该实施模式的每个触发器中可抑制所有晶体管的阈值电压漂移,所以可延长寿命。此外,由于该实施模式的每个触发器可抵抗噪声,所以可提高可靠性。

[0213] 这里,描述第一晶体管 101 至第八晶体管 108 的功能。第一晶体管 101 具有选择用于将第五布线 125 的电位供应给第三布线 123 的时序和通过自举操作使节点 141 的电位上升的功能,起自举晶体管的作用。第二晶体管 102 具有选择用于将第四布线 124 的电位供应给第三布线 123 的时序的功能,起开关晶体管的作用。第三晶体管 103 具有选择用于将第六布线 126 的电位供应给节点 142 的时序的功能,起开关晶体管的作用。第四晶体管 104 具有选择用于将第十布线 130 的电位供应给节点 142 的时序的功能,起开关晶体管的作用。第五晶体管 105 具有选择用于将第九布线 129 的电位供应给节点 141 的时序的功能,起输入晶体管的作用。第六晶体管 106 具有选择用于将第十二布线 132 的电位供应给节点 141 的时序的功能,起开关晶体管的作用。第十二晶体管 107 具有选择用于将第十三布线 133 的电位供应给节点 141 的时序的功能,起开关晶体管的作用。第八晶体管 108 具有选择用于将第十一布线 131 的电位供应给节点 142 的时序的功能,起开关晶体管的作用。

[0214] 应该指出,第一晶体管 101 至第八晶体管 108 不限于晶体管,只要它们具有上述功能即可。例如,二极管、CMOS 模拟开关、任何逻辑电路等可应用于起开关晶体管作用的第二晶体管 102、第三晶体管 103、第四晶体管 104、第六晶体管 106、第七晶体管 107 和第八晶体管 108 中的每个,只要它是具有开关功能的元件即可。此外,PN 结二极管、二极管连接的晶体管等可应用于起输入晶体管作用的第五晶体管 105,只要它具有选择使节点 141 的电位上升以使其截止的时序的功能即可。

[0215] 应该指出,晶体管的布置、数量等不限于图 1A 的晶体管的布置、数量等,只要执行与图 1A 的操作类似的操作即可。如从显示图 1A 中的触发器的操作的图 3A 至图 4B 显而易见的,如由图 3A 至图 4B 中的每个中的实线所示,在该实施模式中,只需要在设置期间、选择期间、重置期间、第一非选择期间和第二非选择期间中具有电连续性。因而,可另外提供晶体管、另一元件(比如,电阻器或电容器)、二极管、开关、任何逻辑电路等,只要采用提供晶体管等以满足上述条件的这样的结构并且可操作该结构即可。

[0216] 例如,确定节点 142 的电位是使第三晶体管 103 导通还是使第四晶体管 104 导通。然而,通过如图 10A 所示将电阻器 1011 和电阻器 1012 连接在第七布线 127 和第八布线 128 之间,也可执行与图 1A 的操作类似的操作。由于在图 10A 中的触发器中可减少晶体管的数量和布线的数量,所以可实现布局面积的减小、产量的提高等。

[0217] 此外,如图 10B 所示,代替提供电阻器 1011,可在第七布线 127 和节点 142 之间提供二极管连接的晶体管 1021 和二极管连接的晶体管 1022,代替提供电阻器 1012,可在第八

布线 128 和节点 142 之间提供二极管连接的晶体管 1023 和二极管连接的晶体管 1024。晶体管 1021 的第一电极、晶体管 1021 的栅极和晶体管 1022 的第一电极连接至第七布线 127。晶体管 1023 的第一电极、晶体管 1024 的第一电极和晶体管 1024 的栅极连接至第八布线 128。晶体管 1021 的第二电极、晶体管 1022 的第二电极、晶体管 1022 的栅极、晶体管 1023 的第二电极、晶体管 1023 的栅极和晶体管 1024 的第二电极连接至节点 142。也就是说,两个二极管反向并联地连接在第七布线 127 和节点 142 之间,两个二极管反向并联地连接在第八布线 128 和节点 142 之间。

[0218] 应该指出,该实施模式的触发器的驱动时序不限于图 2 的驱动时序,只要执行与图 1A 至图 1C 的操作类似的操作即可。

[0219] 例如,如图 6 所示的时序图所示,可缩短用于将 H 电平信号输入到第一布线 121、第二布线 122、第五布线 125、第七布线 127 和第八布线 128 中的每个的期间。在图 6 中,与图 2 中的时序图相比,信号从 L 电平切换到 H 电平的时序延迟了期间 Ta1,信号从 H 电平切换到 L 电平的时序提前了期间 Ta2。因此,在应用图 6 中的时序图的触发器中,每个布线的瞬时电流变小,从而可实现节电、抑制故障、改进操作条件的范围等。此外,在采用图 6 中的时序图的触发器中,可在重置期间中缩短从第三布线 123 输出的信号的下降时间。这是因为节点 141 的电位变成 L 电平的时序延迟了期间 Ta1+ 期间 Ta2,从而通过具有高电流供应能力(具有宽沟道宽度)的第一晶体管 101 将输入到第五布线 125 的 L 电平信号供应给第三布线 123。应该指出,用共同的标号表示与图 2 中的时序图共同的部分,省略其描述。

[0220] 应该指出,期间 Ta1、期间 Ta2 和期间 Tb 之间的关系优选满足 $((Ta1+Ta2)/(Ta1+Ta2+Tb)) \times 100 < 10[\%]$ 。更优选地,期间 Ta1、期间 Ta2 和期间 Tb 之间的关系满足 $((Ta1+Ta2)/(Ta1+Ta2+Tb)) \times 100 < 5[\%]$ 。另外,优选设置期间 Ta1 $\approx$ 期间 Ta2。

[0221] 应该指出,可自由地连接第一布线 121 至第十三布线 133,只要执行与图 1A 至图 1C 的操作类似的操作即可。例如,如图 7A 所示,第二晶体管 102 的第一电极、第四晶体管 104 的第一电极、第六晶体管 106 的第一电极、第七晶体管 107 的第一电极和第八晶体管 108 的第一电极可连接至第七布线 707。另外,第五晶体管 105 的第一电极和第三晶体管 103 的第一电极可连接至第六布线 706。此外,第二晶体管 102 的栅极和第四晶体管 104 的栅极可连接至第五布线 705。再者,第一晶体管 101 的第一电极和第三晶体管 103 的栅极可连接至第四布线 704。应该指出,如图 7B 所示,第一晶体管 101 的第一电极可连接至第八布线 708。另外,如图 8A 所示,第三晶体管 103 的第一电极可连接至第九布线 709。此外,如图 8B 所示,第四晶体管 104 的第一电极可连接至第十布线 710。还应该指出,用共同的标号表示与图 1A 的部分共同的部分,省略其描述。

[0222] 由于在图 7A 中的触发器中可减少布线的数量,所以可提高产量,可减小布局面积,可提高可靠性,或者可改善操作条件的范围。另外,由于在图 7B 中的触发器中降低了施加到第三晶体管 103 的电位并且可施加反向偏置电压,所以可进一步抑制第三晶体管 103 的阈值电压漂移。此外,由于在图 8A 中的触发器中可降低供应给第九布线 709 的电位,所以可进一步抑制第六晶体管 106 的阈值电压漂移。再者,由于可设置流过第三晶体管 103 和第四晶体管 104 的电流以使其不会不利地影响其它晶体管的操作,所以可改善操作条件的范围。

[0223] 图 29 显示图 7A 所示的触发器的俯视图的示例。传导层 2901 具有起第一晶体管

101 的第一电极作用的部分,并通过布线 2951 连接至第四布线 704。传导层 2902 具有作为第一晶体管 101 的第二电极的功能,并通过布线 2952 连接至第三布线 703。传导层 2903 具有作为第一晶体管 101 的栅极和第八晶体管 108 的栅极的功能。传导层 2904 具有起第二晶体管 102 的第二电极作用的部分,并通过布线 2952 连接至第三布线 703。传导层 2905 具有作为第二晶体管 102 的第一电极、第四晶体管 104 的第一电极、第六晶体管 106 的第一电极和第八晶体管 108 的第一电极的功能,并连接至第七布线 707。传导层 2906 具有作为第二晶体管 102 的栅极和第四晶体管 104 的栅极的功能,并通过布线 2953 连接至第五布线 705。传导层 2907 具有作为第三晶体管 103 的第一电极的功能,并通过布线 2954 连接至第六布线 706。传导层 2908 具有作为第三晶体管 103 的第二电极、第四晶体管 104 的第二电极和第八晶体管 108 的第二电极的功能。传导层 2909 具有作为第三晶体管 103 的栅极的功能,并通过布线 2955 连接至第四布线 704。传导层 2910 具有作为第五晶体管 105 的第一电极的功能,并通过布线 2956 连接至第六布线 706。传导层 2911 具有作为第五晶体管 105 的第二电极和第七晶体管 107 的第二电极的功能,并通过布线 2957 连接至传导层 2903。传导层 2912 具有作为第五晶体管 105 的栅极的功能,并通过布线 2958 连接至第一布线 701。传导层 2913 具有作为第六晶体管 106 的第二电极的功能,并通过布线 2959 连接至传导层 2903。传导层 2914 具有作为第六晶体管 106 的栅极的功能,并通过 布线 2961 连接至传导层 2908。传导层 2915 具有作为第七晶体管 107 的第二电极的功能,并连接至第七布线 707。传导层 2916 具有作为第七晶体管 107 的栅极的功能,并通过布线 2960 连接至第二布线 702。

[0224] 这里,布线 2960 具有比布线 2951、布线 2952、布线 2953、布线 2954、布线 2955、布线 2956、布线 2957、布线 2958、布线 2959 或布线 2961 的布线宽度小的布线宽度。可选地,布线 2960 具有比布线 2951、布线 2952、布线 2953、布线 2954、布线 2955、布线 2956、布线 2957、布线 2958、布线 2959 或布线 2961 的布线长度长的布线长度。也就是说,增大了布线 2960 的阻抗值。因而,可使重置期间中传导层 2916 的电位变成 H 电平的时序延迟。因此,由于可使重置期间中第七晶体管 107 导通的时序延迟,所以可迅速地将第三布线 703 的信号设置为 L 电平。这是因为延迟了节点 141 变成 L 电平的时序并且在该延迟期间中 L 电平信号通过第一晶体管 101 供应给第三布线 703。

[0225] 应该指出,布线 2951、布线 2952、布线 2953、布线 2954、布线 2955、布线 2956、布线 2957、布线 2958、布线 2959、布线 2960 和布线 2961 类似于像素电极(或者称为透光电极或反射电极),并且通过在类似的工艺中使用类似的材料形成布线 2951、布线 2952、布线 2953、布线 2954、布线 2955、布线 2956、布线 2957、布线 2958、布线 2959、布线 2960 和布线 2961。

[0226] 应该指出,起第一晶体管 101 的栅极、第一电极和第二电极作用的部分对应于这样的部分,在所述部分中具有第一晶体管 101 的栅极、第一电极和第二电极的传导层与半导体层 2981 重叠。起第一晶体管 102 的栅极、第一电极和第二电极作用的部分对应于这样的部分,在所述部分中具有第一晶体管 102 的栅极、第一电极和第二电极的传导层与半导体层 2982 重叠。起第一晶体管 103 的栅极、第一电极和第二电极作用的部分对应于这样的部分,在所述部分中具有第一晶体管 103 的栅极、第一电极和第二电极的传导层与半导体层 2983 重叠。起第一晶体管 104 的栅极、第一电极和第二电极作用的部分对应于这样的

部分,在所述部分中具有第一晶体管 104 的栅极、第一电极和第二电极的传导层与半导体层 2984 重叠。起第一晶体管 105 的栅极、第一电极和第二电极作用的部分对应于这样的部分,在所述部分中具有第一晶体管 105 的栅极、第一电极和第二电极的传导层与半导体层 2985 重叠。起第一晶体管 106 的栅极、第一电极和第二电极作用的部分对应于这样的部分,在所述部分中具有第一晶体管 106 的栅极、第一电极和第二电极的传导层与半导体层 2986 重叠。起第一晶体管 107 的栅极、第一电极和第二电极作用的部分对应于这样的部分,在所述部分中具有第一晶体管 107 的栅极、第一电极和第二电极的传导层与半导体层 2987 重叠。起第一晶体管 108 的栅极、第一电极和第二电极作用的部分对应于这样的部分,在所述部分中具有第一晶体管 108 的栅极、第一电极和第二电极的传导层与半导体层 2988 重叠。

[0227] 接下来,描述包括上述该实施模式的触发器的移位寄存器的结构和驱动方法。

[0228] 参考图 11 描述该实施模式的移位寄存器的结构。图 11 中的移位寄存器包括 n 个触发器(触发器 1101_1 至 1101_n)。

[0229] 描述图 11 中的移位寄存器的连接关系。在图 11 中的移位寄存器的第 i 级触发器 1101_i(触发器 1101_1 至 1101_n 中的任何一个)中,图 1A 所示的第一布线 121 连接至第七布线 1117_i-1;图 1A 所示的第二布线 122 连接至第七布线 1117_i+1;图 1A 所示的第三布线 123 连接至第七连接至 1117_i;图 1A 所示的第四布线 124、第十布线 130、第十一布线 131、第十二布线 132 和第十三布线 133 连接至第五布线 1115;在奇数级的触发器中,图 1A 所示的第五布线 125 和第七布线 127 连接至第二布线 1112;在偶数级的触发器中,图 1A 所示的第五布线 125 和第七布线 127 连接至第三布线 1113;在奇数级的触发器中,图 1A 所示的第八布线 128 连接至第三布线 1113;在偶数级的触发器中,图 1A 所示的第八布线 128 连接至第二布线 1112;图 1A 所示的第六布线 126 和第九布线 129 连接至第四布线 1114。应该指出,第一级触发器 1101_1 的图 1A 所示的第一布线 121 连接至第一布线 1111,第 n 级触发器 1101_n 的图 1A 所示的第二布线 122 连接至第六布线 1116。

[0230] 应该指出,第一布线 1111、第二布线 1112、第三布线 1113 和第六布线 1116 可分别称为第一信号线、第二信号线、第三信号线和第四信号线。此外,第四布线 1114 和第五布线 1115 可分别称为第一电源线和第二电源线。

[0231] 接下来,参考图 12 中的时序图和图 13 中的时序图描述图 11 所示的移位寄存器的操作。这里,图 12 中的时序图分为扫描间隔和回程间隔。扫描间隔对应于这样的间隔,该间隔从开始从第七布线 1117_1 输出选择信号的时间至结束从第七布线 1117_n 输出选择信号的时间。回程间隔对应于这样的间隔,该间隔从结束从第七布线 1117_n 输出选择信号的时间至开始从第七布线 1117_1 输出选择信号的时间。

[0232] 应该指出,电位 V1 供应给第四布线 1114,电位 V2 供应给第五布线 1115。

[0233] 应该指出,图 12 所示的信号 1211、信号 1212、信号 1213 和信号 1216 分别输入到第一布线 1111、第二布线 1112、第三布线 1113 和第六布线 1116。这里,信号 1211、信号 1212、信号 1213 和信号 1216 中的每个为这样的信号,在该信号中,H 电平信号的电位为 V1(以下也称为 H 电平),L 电平信号为 V2(以下也称为 L 电平)。此外,信号 1211、信号 1212、信号 1213 和信号 1216 可分别称为起始信号、第一时钟信号、第二时钟信号(反向时钟信号)和重置信号。

[0234] 应该指出,任何信号、电位或电流可输入到第一布线 1111 至第六布线 1116 中的每

个。

[0235] 从第七布线 1117_1 至 1117_n 中的每个输出这样的数字信号,在该数字信号中,H 电平的电位为 V_1 (以下也称为 H 电平),L 电平信号的电位为 V_2 (也称为 L 电平)。应该指出,由于分别通过缓冲器 1401_1 至缓冲器 1401_n 从第七布线 1117_1 至 1117_n 输出信号,并且可对移位寄存器的输出信号和每个触发器的转移信号进行分割,所以可使操作条件的范围变宽。

[0236] 这里,参考图 15A 和图 15B 描述包括在图 14 所示的移位寄存器中的缓冲器 1401_1 至缓冲器 1401_n 的示例。在图 15A 所示的缓冲器 8000 中,反相器 8001a、反相器 8001b 和反相器 8001c 连接在布线 8011 和布线 8012 之间,从而从布线 8012 输出输入到布线 8011 的信号的反相信号。应该指出,连接在布线 8011 和布线 8012 之间的反相器的数量不受限制,例如,当偶数个反相器连接在布线 8011 和布线 8012 之间时,从第二布线 8012 输出具有与输入到布线 8011 的信号的极性相同的极性的信号。另外,如图 15B 中的缓冲器 8100 所示,串联的反相器 8002a、反相器 8002b 和反相器 8002c 以及串联的反相器 8003a、反相器 8003b 和反相器 8003c 可并联。由于在图 15B 中的缓冲器 8100 中可使晶体管的特性的差异平均,所以可减少从布线 8012 输出的信号的延迟和浊音。此外,可连接反相器 8002a 和反相器 8003a 的输出,并且可连接反相器 8002b 和反相器 8003b 的输出。

[0237] 应该指出,在图 15A 中,优选满足:包括在反相器 8001a 中的晶体管的 $W <$ 包括在反相器 8001b 中的晶体管的 $W <$ 包括在反相器 8001c 中的晶体管的 W 。包括在反相器 8001a 中的晶体管的 W 小,可降低触发器的驱动性能(具体地讲,图 1 中的晶体管的 W/L 值),从而可减小本发明的移位寄存器的布局面积。类似地,在图 15B 中,优选满足:包括在反相器 8002a 中的晶体管的 $W <$ 包括在反相器 8002b 中的晶体管的 $W <$ 包括在反相器 8002c 中的晶体管的 W 。类似地,在图 15B 中,优选满足:包括在反相器 8003a 中的晶体管的 $W <$ 包括在反相器 8003b 中的晶体管的 $W <$ 包括在反相器 8003c 中的晶体管的 W 。此外,优选满足:包括在反相器 8002a 中的晶体管的 $W =$ 包括在反相器 8003a 中的晶体管的 W ,包括在反相器 8002b 中的晶体管的 $W =$ 包括在反相器 8003b 中的晶体管的 W ,包括在反相器 8002c 中的晶体管的 $W =$ 包括在反相器 8003c 中的晶体管的 W 。

[0238] 应该指出,图 15A 和图 15B 所示的反相器不受特别限制,只要它们可输出输入信号的反相信号即可。例如,如图 15C 所示,可由第一晶体管 8201 和第二晶体管 8202 形成反相器。另外,信号输入到第一布线 8211;从第二布线 8212 输出信号; V_1 供应给第三布线 8213; V_2 供应给第四布线 8214。在图 15C 中的反相器中,当 H 电平信号输入到第一布线 8211 时,从第二布线 8212 输出第一晶体管 8201 和第二晶体管 8202 (第一晶体管 8201 的 $W/L <$ 第二晶体管 8202 的 W/L) 分割 V_1-V_2 的电位。此外,在图 15C 中的反相器中,当 L 电平信号输入到第一布线 8211 时,从第二布线 8212 输出 V_1-V_{th} 8201 (V_{th} 8201 对应于第一晶体管 8201 的阈值电压)。再者,第一晶体管 8201 可以是 PN 结二极管或者简单地是电阻器,只要它是具有阻抗组件的元件即可。

[0239] 另外,如图 15D 所示,可由第一晶体管 8301、第二晶体管 8302、第三晶体管 8303 和第四晶体管 8304 形成反相器。此外,信号输入到第一布线 8311;从第二布线 8312 输出信号; V_1 供应给第三布线 8313 和第五布线 8315; V_2 供应给第四布线 8314 和第六布线 8316。在图 15D 中的反相器中,当 H 电平信号输入到第一布线 8311 时,从第二布线 8312 输出 V_2 。

此时,由于节点 8341 的电位为 L 电平,所以第一晶体管 8301 截止。再者,在图 15D 中的反相器中,当 L 电平信号输入到第一布线 8311 时,从第二布线 8312 输出 V1。此时,当节点 8341 的电位变成 $V1-V_{th8303}$ (V_{th8303} 对应于第三晶体管 8303 的阈值电压) 时,节点 8341 进入漂浮状态,并且通过自举操作,节点 8341 的电位变得比 $V1+V_{th8301}$ (V_{th8301} 对应于第一晶体管 8301 的阈值电压) 高,从而第一晶体管 8301 导通。而且,由于第一晶体管 8301 起自举晶体管的作用,所以可在第一晶体管 8301 的第二电极和栅极之间提供电容器。

[0240] 另外,如图 16A 所示,可由第一晶体管 8401、第二晶体管 8402、第三晶体管 8403 和第四晶体管 8404 形成反相器。图 16A 中的反相器为两个输入的反相器,可执行自举操作。此外,信号输入到第一布线 8411;反相信号输入到第二布线 8412;从第三布线 8413 输出信号;V1 供应给第四布线 8414 和第六布线 8416;V2 供应给第五布线 8415 和第七布线 8417。在图 16A 中的反相器中,当 L 电平信号输入到第一布线 8411 并且 H 电平信号输入到第二布线 8412 时,从第三布线 8413 输出 V2。此时,由于节点 8441 的电位为 V2,所以第一晶体管 8401 截止。再者,在图 16A 中的反相器中,当 H 电平信号输入到第一布线 8411 并且 L 电平信号输入到第二布线 8412 时,从第三布线 8413 输出 V1。此时,当节点 8441 的电位变成 $V1-V_{th8403}$ (V_{th8403} 对应于第三晶体管 8403 的阈值电压) 时,节点 8441 进入漂浮状态并且节通过自举操作,点 8441 的电位变得比 $V1+V_{th8401}$ (V_{th8401} 对应于第一晶体管 8401 的阈值电压) 高,从而第一晶体管 8401 导通。而且,由于第一晶体管 8401 起自举晶体管的作用,所以可在第一晶体管 8401 的第二电极和栅极之间提供电容器。优选地,第一布线 8411 和第二布线 8412 中的一个连接至图 1A 所示的第三布线 123,第一布线 8411 和第二布线 8412 中的另一个连接至图 1A 所示的节点 142。

[0241] 另外,如图 16B 所示,可由第一晶体管 8501、第二晶体管 8502 和第三晶体管 8503 形成反相器。图 16B 中的反相器为两个输入的反相器,可执行自举操作。此外,信号输入到第一布线 8511;反相信号输入到第二布线 8512;从第三布线 8513 输出信号;V1 供应给第四布线 8514 和第六布线 8516;V2 供应给第五布线 8515。在图 16B 中的反相器中,当 L 电平信号输入到第一布线 8511 并且 H 电平信号输入到第二布线 8512 时,从第三布线 8513 输出 V2。此时,由于节点 8541 的电位为 V2,所以第一晶体管 8501 截止。再者,在图 16B 中的反相器中,当 H 电平信号输入到第一布线 8511 并且 L 电平信号输入到第二布线 8512 时,从第三布线 8513 输出 V1。此时,当节点 8541 的电位变成 $V1-V_{th8503}$ (V_{th8503} 对应于第三晶体管 8503 的阈值电压) 时,节点 8541 进入漂浮状态,并且通过自举操作,节点 8541 的电位变得比 $V1+V_{th8501}$ (V_{th8501} 对应于第一晶体管 8501 的阈值电压) 高,从而第一晶体管 8501 导通。而且,由于第一晶体管 8501 起自举晶体管的作用,所以可在第一晶体管 8501 的第二电极和栅极之间提供电容器。优选地,第一布线 8511 和第二布线 8512 中的一个连接至图 1A 所示的第三布线 123,第一布线 8511 和第二布线 8512 中的另一个连接至图 1A 所示的节点 142。

[0242] 另外,如图 16C 所示,可由第一晶体管 8601、第二晶体管 8602、第三晶体管 8603 和第四晶体管 8604 形成反相器。图 16C 中的反相器为两个输入的反相器,可执行自举操作。此外,信号输入到第一布线 8611;反相信号输入到第二布线 8612;从第三布线 8613 输出信号;V1 供应给第四布线 8614;V2 供应给第五布线 8615 和第六布线 8616。在图 16C 中的反相器中,当 L 电平信号输入到第一布线 8611 并且 H 电平信号输入到第二布线 8612 时,从第

三布线 8613 输出 V_2 。此时,由于节点 8641 的电位为 V_2 ,所以第一晶体管 8601 截止。再者,在图 16C 中的反相器中,当 H 电平信号输入到第一布线 8611 并且 L 电平信号输入到第二布线 8612 时,从第三布线 8613 输出 V_1 。此时,当节点 8641 的电位变成 $V_1 - V_{th8603}$ (V_{th8603} 对应于第三晶体管 8603 的阈值电压) 时,节点 8641 进入漂浮状态,并且通过自举操作,节点 8641 的电位变得比 $V_1 + V_{th8601}$ (V_{th8601} 对应于第一晶体管 8601 的阈值电压) 高,从而第一晶体管 8601 导通。而且,由于第一晶体管 8601 起自举晶体管的作用,所以可在第一晶体管 8601 的第二电极和栅极之间提供电容器。优选地,第一布线 8611 和第二布线 8612 中的一个连接至图 1A 所示的第三布线 123,第一布线 8611 和第二布线 8612 中的另一个连接至图 1A 所示的节点 142。

[0243] 应该指出,从第七布线 1117_{i-1} 输出的信号用作触发器 1101_i 的起始信号,从第七布线 1117_{i+1} 输出的信号用作触发器 1101_i 的重置信号。从第一布线 1111 输入触发器 1101₁ 的起始信号,从第六布线 1116 输入触发器 1101_n 的重置信号。还应该指出,作为触发器 1101_n 的重置信号,可使用从第七布线 1117₁ 输出的信号或从第七布线 1117₂ 输出的信号。可选地,可另外提供空触发器,并且可使用该空触发器的输出信号。因而,可减少布线的数量和信号的数量。

[0244] 如图 13 所示,例如,当触发器 1101_i 进入选择期间时,从第七布线 1117_i 输出 H 电平信号(选择信号)。此时,触发器 1101_{i+1} 进入设置期间。在这之后,触发器 1101_i 进入重置期间,并且从第七布线 1117_i 输出 L 电平信号。此时,触发器 1101_{i+1} 进入选择期间。在这之后,触发器 1101_i 进入第一非选择期间,第七布线 1117_i 进入漂浮状态并保持在 V_2 。此时,触发器 1101_{i+1} 进入重置期间。在这之后,触发器 1101_i 进入第二非选择期间,并且从第七布线 1117_i 输出 L 电平信号。此时,触发器 1101_{i+1} 进入第一非选择期间。

[0245] 在图 11 中的移位寄存器中,可以以这种方式从第七布线 1117₁ 至第七布线 1117_n 顺序地输出选择信号。也就是说,在图 11 中的移位寄存器中,可扫描第七布线 1117₁ 至第七布线 1117_n。

[0246] 另外,由于在应用该实施模式的触发器的移位寄存器中可抑制每个晶体管的阈值电压漂移,所以可延长寿命。另外,由于在该实施模式的触发器中可抑制所有晶体管的阈值电压漂移,所以可延长寿命。此外,在应用该实施模式的触发器的移位寄存器中,可提高可靠性。再者,在应用该实施模式的触发器的移位寄存器中,可抑制故障。

[0247] 另外,由于应用该实施模式的触发器的移位寄存器可以以高速操作,所以可将它应用于较高清晰度的显示设备或较大型的显示设备。此外,在应用该实施模式的触发器的移位寄存器中,可简化工艺。再者,在应用该实施模式的触发器的移位寄存器中,可降低制造成本。而且,在应用该实施模式的触发器的移位寄存器中,可提高产量。

[0248] 接下来,描述包括上述该实施模式的移位寄存器的显示设备的结构和驱动方法。应该指出,仅需要该实施模式的显示设备至少包括该实施模式的触发器。

[0249] 参考图 17 描述该实施模式的显示设备的结构。图 17 中的显示设备包括信号线驱动器电路 1701、扫描线驱动器电路 1702 和像素部分 1704。像素部分 1704 包括从信号线驱动器电路 1701 列向延伸的多条信号线 S_1 至 S_m 、从扫描线驱动器电路 1702 行向延伸的多条扫描线 G_1 至 G_n 以及根据信号线 S_1 至 S_m 和扫描线 G_1 至 G_n 的矩阵布置的多个像素

1703。另外,像素 1703 中的每个连接至信号线 S_j (信号线 S_1 至 S_m 中的任何一个) 和扫描线 G_i (扫描线 G_1 至 G_n 中的任何一个)。此外,扫描线驱动器电路 1702 可称为驱动器电路。

[0250] 应该指出,该实施模式的移位寄存器可用作扫描线驱动器电路 1702。不用说,该实施模式的移位寄存器可用作信号线驱动器电路 1701。

[0251] 应该指出,扫描线 G_1 至 G_n 连接至第七布线 1117_1 至 1117_n。

[0252] 还应该指出,信号线和扫描线中的每个可简单地称为布线。另外,信号线驱动器电路 1701 和扫描线驱动器电路 1702 中的每个可称为驱动器电路。

[0253] 像素 1703 中的每个至少包括开关元件、电容器和像素电极。应该指出,像素 1703 中的每个可包括多个开关元件或多个电容器。另外,像素 1703 中的每个没有必要包括电容器。此外,像素 1703 中的每个还可包括在饱和区中操作的晶体管。再者,像素 1703 中的每个可包括显示元件,诸如液晶元件或 EL 元件。这里,晶体管或 PN 结二极管可用作开关元件。还应该指出,当晶体管用作开关元件时,优选地,晶体管在线性区操作。另外,当通过仅使用 N 沟道晶体管形成扫描线驱动器电路 1702 时,优选地, N 沟道晶体管用作开关元件。可选地,当通过仅使用 P 沟道晶体管形成扫描线驱动器电路 1702 时,优选地, P 沟道晶体管用作开关元件。

[0254] 在绝缘基底 1705 上方形成扫描线驱动器电路 1702 和像素部分 1704,在绝缘基底 1705 上方不形成信号线驱动器电路 1701。使用与绝缘基底 1705 不同的单晶基底、SOI 基底或绝缘基底形成信号线驱动器电路 1701。另外,信号线驱动器电路 1701 通过诸如 FPC 的印刷电路连接至信号线 S_1 至 S_m 。应该指出,可在绝缘基底 1705 上方形成信号线驱动器电路 1701,或者可在绝缘基底 1705 上方形成信号线驱动器电路 1701 的一部分。

[0255] 应该指出,上述布线和 / 或电极还可应用于其它显示设备、移位寄存器和像素。

[0256] 信号线驱动器电路 1701 将作为视频信号的电压或电流输入到信号线 S_1 至 S_m 中的每个。应该指出,视频信号可以是数字信号或模拟信号。另外,可在每帧中将视频信号的正极和负极反转(即,帧反转驱动),可在每行中将视频信号的正极和负极反转(即,栅线反转驱动),可在每列中将视频信号的正极和负极反转(即,源线反转驱动),或者可在每行和每列中将视频信号的正极和负极反转(即,点反转驱动)。此外,可通过点顺序驱动或线顺序驱动将视频信号输入到信号线 S_1 至 S_m 中的每个。再者,信号线驱动器电路 1701 不仅可将视频信号输入到信号线 S_1 至 S_m 中的每个,而且还可将诸如预充电电压的恒定电压输入到信号线 S_1 至 S_m 中的每个。优选地,在每个栅选择期间 (gate selection period) 或每帧中输入诸如预充电电压的恒定电压。

[0257] 应该指出,扫描线驱动器电路 1702 将信号输入到扫描线 G_1 至 G_n 中的每个,并从第一行顺序地选择(以下也称为扫描)扫描线 G_1 至 G_n 。然后,扫描线驱动器电路 1702 选择连接至选择的扫描线的多个像素 1703。这里,选择一条扫描线的期间称为一个栅选择期间,不选择一条扫描线的期间称为非选择期间。另外,通过扫描线驱动器电路 1702 输出到每条扫描线的信号称为扫描信号。此外,扫描信号的最大值大于视频信号的最大值或信号线的最大电压,扫描信号的最小值小于视频信号的最小值或信号线的最小电压。

[0258] 当选择像素 1703 时,视频信号通过信号线从信号线驱动器电路 1701 输入到像素 1703。可选地,当不选择像素 1703 时,像素 1703 保持在选择期间中输入的视频信号(根据

视频信号的电位)。

[0259] 虽然没有显示,但是多个电位和多个信号供应给信号线驱动器电路 1701 和扫描线驱动器电路 1702 中的每个。

[0260] 接下来,参考图 18 中的时序图描述图 17 所示的显示设备的操作。应该指出,图 18 显示一个帧周期,其与显示一个屏幕的图像的期间对应。应该指出,虽然一个帧周期不受特别限制,但是优选地,一个帧周期为 1/60 秒或更短,从而观看图像的人不会感受到闪烁。

[0261] 应该指出,图 18 中的时序图显示第一行的扫描线 G1、第 i 行的扫描线 Gi、第 (i+1) 行的扫描线 Gi+1 和第 n 行的扫描线 Gn 中的每个 的选择时序。

[0262] 在图 18 中,例如,选择第 i 行的扫描线,并选择连接至扫描线 Gi 的多个像素 1703。然后,将视频信号输入到连接至扫描线 Gi 的多个像素 1703 中的每个,连接至扫描线 Gi 的多个像素 1703 中的每个保持根据视频信号的电位。在这之后,不选择第 i 行的扫描线 Gi,选择第 (i+1) 行的扫描线 Gi+1,选择连接至扫描线 Gi+1 的多个像素 1703。然后,将视频信号输入到连接至扫描线 Gi+1 的多个像素 1703 中的每个,连接至扫描线 Gi+1 的多个像素 1703 中的每个保持根据视频信号的电位。以这种方式在一个帧周期中顺序地选择扫描线 G1 至 Gn,并且顺序地选择连接至每条扫描线的多个像素 1703。然后,视频信号输入到连接至每条扫描线的多个像素 1703 中的每个,连接至每条扫描线的多个像素 1703 中的每个保持根据视频信号的电位。

[0263] 另外,由于使用该实施模式的移位寄存器作为扫描线驱动器电路 1702 的显示设备可以以高速操作,所以可使该显示设备做得较大或者可使该显示设备的清晰度更高。此外,在该实施模式的显示设备中,可简化工艺。再者,在该实施模式的显示设备中,可降低制造成本。而且,在该实施模式的显示设备中,可提高产量。

[0264] 应该指出,在图 17 中的显示设备中,由于在不同的基底上方形成必须以高速操作的信号线驱动器电路 1701、扫描线驱动器电路 1702 和像素部分 1704,所以非晶硅可用于包括在扫描线驱动器电路 1702 中的晶体管的半导体层和包括在像素 1703 中的晶体管的半导体层。因此,在图 17 中的显示设备中,可简化制造工艺。另外,在图 17 中的显示设备中,可降低制造成本。此外,在图 17 中的显示设备中,可提高产量。再者,可使图 17 中的显示设备做得较大。或者,即使当多晶硅或单晶硅用于每个晶体管的半导体层时,也可简化制造工艺。

[0265] 当在同一基底上方形成信号线驱动器电路 1701、扫描线驱动器电路 1702 和像素 1703 时,优选地,多晶硅或单晶硅用于包括在扫描线驱动器电路 1702 中的晶体管的半导体层和包括在像素 1703 中的晶体管的半导体层。

[0266] 应该指出,每个驱动器电路的数量、布置等不限于图 17 的每个驱动器电路的数量、布置等,只要如图 17 所示选择像素并且可将视频信号写入像素即可。

[0267] 例如,如图 19 所示,可用第一扫描线驱动器电路 1902a 和第二扫描线驱动器电路 1902b 对扫描线 G1 至 Gn 进行扫描。第一扫描线驱动器电路 1902a 和第二扫描线驱动器电路 1902b 中的每个具有与图 17 所示的扫描线驱动器电路 1702 的结构类似的结构;在第一扫描线驱动器电路 1902a 和第二扫描线驱动器电路 1902b 中对应的布线彼此电连接;第一扫描线驱动器电路 1902a 和第二扫描线驱动器电路 1902b 用相同的时序对扫描线 G1 至 Gn 进行扫描。此外,第一扫描线驱动器电路 1902a 和第二扫描线驱动器电路 1902b 可分别称为第一驱动器电路和第二驱动器电路。

[0268] 在图 19 中的显示设备中,即使当第一扫描线驱动器电路 1902a 和第二扫描线驱动器电路 1902b 中的一个中缺陷发生时,也可用第一扫描线驱动器电路 1902a 和第二扫描线驱动器电路 1902b 中的另一个对扫描线 G1 至 Gn 进行扫描。因此,图 19 中的显示设备可具有冗余。另外,图 19 中的第一扫描线驱动器电路 1902a 的负载(扫描线的写阻抗和寄生电容)和第二扫描线驱动器电路 1902b 的负载可大约减少为图 17 中的显示设备中的扫描线驱动器电路 1702 的负载的一半。因此,可减少输入到扫描线 G1 至 Gn 的信号(第一扫描线驱动器电路 1902a 和第二扫描线驱动器电路 1902b 的输出信号)的延迟和浊音。此外,由于可减小图 19 中的显示设备中的第一扫描线驱动器电路 1902a 的负载和第二扫描线驱动器电路 1902b 的负载,所以可以以高速对扫描线 G1 至 Gn 进行扫描。再者,由于能够以高速对扫描线 G1 至 Gn 进行扫描,所以可使面板做得较大或者可使面板的清晰度更高。应该指出,用共同的标号表示与图 17 中的部分共同的部分,省略其描述。

[0269] 作为另一示例,图 20 显示了可以以高速将视频信号写入像素的显示设备。在图 20 中的显示设备中,视频信号从奇数列的信号线输入到奇数行的像素 1703,视频信号从偶数列的信号线输入到偶数行的像素 1703。另外,在图 20 的显示设备中,用第一扫描线驱动器电路 2002a 对扫描线 G1 至 Gn 中的奇数级的扫描线进行扫描,用第二扫描线驱动器电路 2002b 对扫描线 G1 至 Gn 中的偶数级的扫描线进行扫描。此外,输入到第一扫描线驱动器电路 2002a 的起始信号比输入到第二扫描线驱动器电路 2002b 的起始信号晚输入时钟信号的 $1/4$ 周期。

[0270] 应该指出,在图 20 中的显示设备中,仅通过在一个帧周期中将正的视频信号和负的视频信号输入到每列中的每条信号线,就可执行点反转驱动。另外,在图 20 的显示设备中,可通过在每一个帧周期中将输入到每条信号线的视频信号的极性反转来执行帧反转驱动。

[0271] 参考图 21 中的时序图描述图 20 中的显示设备的操作。应该指出,图 21 中的时序图显示第一行扫描线 G1、第 (i-1) 行扫描线 Gi-1、第 i 行扫描线 Gi、第 (i+1) 行扫描线 Gi+1 和第 n 行扫描线 Gn 中的每个的选择时序。另外,在图 21 中的时序图中,一个选择期间分为选择期间 a 和选择期间 b。此外,图 21 中的时序图显示在图 20 中的显示设备中执行点反转驱动和帧反转驱动的情况。

[0272] 在图 21 中,例如,第 i 行扫描线 Gi 的选择期间 a 与第 (i-1) 行扫描线 Gi-1 的选择期间 b 重叠,第 i 行扫描线 Gi 的选择期间 b 与第 (i+1) 行扫描线 Gi+1 的选择期间 a 重叠。因此,在选择期间 a 中,与输入到第 (i-1) 行第 (j+1) 列的像素 1703 的视频信号类似的视频信号输入到第 i 行第 j 列的像素 1703。另外,在选择期间 b 中,与输入到第 i 行第 j 列的像素 1703 的视频信号类似的视频信号输入到第 (i+1) 行第 (j+1) 列的像素 1703。应该指出,在选择期间 b 中输入到像素 1703 中的每个的视频信号为原始视频信号,在选择期间 a 中输入到像素 1703 中的每个的视频信号为像素 1703 中的每个的预充电视频信号。因此,在通过在选择期间 a 中输入到第 (i-1) 行第 (j+1) 列的像素 1703 的视频信号对像素 1703 中的每个进行预充电之后,在选择期间 b 中(第 i 行第 j 列的)原始视频信号输入到像素 1703 中的每个。

[0273] 如上所述,由于可以以高速将视频信号写入像素 1703 中的每个,所以可容易地使图 20 中的显示设备做得较大或者可容易地使图 20 中的显示设备的清晰度较高。另外,

由于在一个帧周期中具有相同极性的视频信号输入到每条信号线,所以没有太多的每条信号线的充电和放电并且可实现低功耗。此外,由于在图 20 的显示设备中可显著地减小用于输入视频信号的 IC 的负载,所以可减少 IC 的发热、功耗等。再者,由于在图 20 中的显示设备中第一扫描线驱动器电路 2002a 和第二扫描线驱动器电路 2002b 的驱动频率可大约减小一半,所以可节省功率。

[0274] 应该指出,在该实施模式的显示设备中,可根据像素 1703 的结构和驱动方法执行各种驱动方法。例如,可在一个帧周期中多次用扫描线驱动器电路对扫描线进行扫描。

[0275] 应该指出,可根据像素 1703 的结构将另一布线等添加到图 17、图 19 和图 20 中的显示设备中的每个。例如,可添加恒定电源线、电容器线、扫描线等。还应该指出,在添加扫描线的情况下,可添加应用该实施模式的移位寄存器的扫描线驱动器电路。作为另一示例,可将空扫描线、信号线、电源线或电容器线提供到像素部分。

[0276] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0277] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0278] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0279] 【实施模式 2】

[0280] 在该实施模式中,描述与实施模式 1 不同的触发器、包括该触发器的驱动器电路和包括该驱动器电路的显示设备的结构和驱动方法。应该指出,用共同的标号表示与实施模式 1 的部分类似的部分,省略相同的部分和具有类似功能的部分的详细描述。

[0281] 作为该实施模式的触发器的结构,可使用与实施模式 1 的触发器的结构类似的结构。应该指出,触发器的驱动时序不同于实施模式 1 的触发器的驱动时序。因而,在该实施模式中,省略触发器的结构的描述。

[0282] 应该指出,虽然描述了该实施模式的驱动时序应用于图 1A 中的触发器的情况,但是可自由地将该实施模式的驱动时序与图 1B、图 1C、图 5A、图 5B、图 5C、图 7A、图 7B、图 8A、图 8B、图 9A、图 9B、图 10A 和图 10B 中的触发器中的每个组合。另外,可自由地将该实施模

式的驱动时序与实施模式 1 中描述的驱动时序组合。

[0283] 接下来,参考图 1A 中的触发器和图 22 中的时序图描述该实施模式的触发器的操作。应该指出,通过将整个期间分为设置期间、选择期间、重置期间、第一非选择期间和第二非选择期间来描述图 22 中的时序图。还应该指出,设置期间分为第一设置期间和第二设置期间,选择期间分为第一选择期间和第二选择期间。

[0284] 应该指出,图 22 所示的信号 2221、信号 2225、信号 2228、信号 2227 和信号 2222 分别输入到第一布线 121、第五布线 125、第八布线 128、第七布线 127 和第二布线 122。另外,从第三布线 123 输出图 22 所示的信号 2223。这里,信号 2221、信号 2225、信号 2228、信号 2227、信号 2222 和信号 2223 中的每个为这样的数字信号,在该数字信号中,H 电平信号的电位为 V_1 (以下也称为 H 电平),L 电平信号的电位为 V_2 (以下也称为 L 电平)。此外,信号 2221、信号 2225、信号 2228、信号 2227、信号 2222 和信号 2223 可分别称为起始信号、功率时钟信号 (PCK)、第一控制时钟信号 (CCK1)、第二控制时钟信号 (CCK2)、重置信号和输出信号。

[0285] 该实施模式的触发器基本执行与实施模式 1 中描述的触发器的操作类似的操作。应该指出,在该实施模式的触发器中,H 电平信号输入到第一布线 121 的时序延迟了时钟信号的 $1/4$ 周期,这不同于实施模式 1 的触发器。

[0286] 在图 22 所示的第一设置期间 (A1)、第二设置期间 (A2)、重置期间 (C)、第一非选择期间 (D) 和第二非选择期间 (E) 中,该实施模式的触发器执行与图 2 所示的第二非选择期间 (E)、设置期间 (A)、重置期间 (C)、第一非选择期间 (D) 和第二非选择期间 (E) 中的操作类似的操作。因而,省略其描述。

[0287] 应该指出,如图 23 所示,通过使 H 电平信号输入到第二布线 122 的时序延迟时钟信号的 $1/4$ 周期,可显著地缩短输出信号的下降时间。也就是说,在应用图 23 的该实施模式的触发器中,在图 23 的期间 C1 所示的第一重置期间中 L 电平信号输入到第五布线,节点 141 的电位下降到大约 $V_1 + V_{th101}$ 。因此,第一晶体管 101 保持导通,并且从第三布线 123 输出 L 电平信号。由于 L 电平信号通过具有较大 W/L 值的第一晶体管 101 输入到第三布线 123,所以可显著地缩短第三布线 123 的电位从 H 电平变成 L 电平的时间。在这之后,在应用图 23 的该实施模式的触发器中,在图 23 的期间 C2 所示的第二重置期间中第七晶体管 107 导通,节点 141 的电位变成 V_2 。由于节点 142 的电位此时变成 $V_1 - V_{th103}$ 并且第三晶体管 103 导通,所以从第三布线 123 输出 L 电平信号。

[0288] 在该实施模式的触发器中,可获得与实施模式 1 所示的触发器的有益效果类似的有益效果。

[0289] 接下来,描述包括上述该实施模式的触发器的移位寄存器的结构和驱动方法。

[0290] 参考图 24 描述该实施模式的移位寄存器的结构。图 24 中的移位寄存器包括 n 个触发器 (触发器 2401_1 至 2401_n)。

[0291] 描述图 24 中的移位寄存器的连接关系。在图 24 中的移位寄存器的第 i 级触发器 2401_i (触发器 2401_1 至 2401_n 中的任何一个) 中,图 1A 所示的第一布线 121 连接至第十布线 2420_i-1;图 1A 所示的第二布线 122 连接至第十布线 2420_i+2;图 1A 所示的第三布线 123 连接至第十布线 2420_i;图 1A 所示的第四布线 124、第十布线 130、第十一布线 131、第十二布线 132 和第十三布线 133 连接至第七布线 2417;在 $(4N-3)$ 级 (N 对应于 1 或更大

的自然数) 触发器中, 图 1A 所示的第五布线 125 和第七布线 127 连接至第二布线 2412; 在第 $(4N-2)$ 级触发器中, 图 1A 所示的第五布线 125 和第七布线 127 连接至第三布线 2413; 在第 $(4N-1)$ 级触发器中, 图 1A 所示的第五布线 125 和第七布线 127 连接至第四布线 2414; 在第 $4N$ 级触发器中, 图 1A 所示的第五布线 125 和第七布线 127 连接至第五布线 2415; 在第 $(4N-3)$ 级触发器中, 图 1A 所示的第八布线 128 连接至第四布线 2413; 在第 $(4N-2)$ 级触发器中, 图 1A 所示的第八布线 128 连接至第五布线 2415; 在第 $(4N-1)$ 级触发器中, 图 1A 所示的第八布线 128 连接至第二布线 2412; 在第 $4N$ 级触发器中, 图 1A 所示的第八布线 128 连接至第三布线 2413; 图 1A 所示的第六布线 126 和第九布线 129 连接至第六布线 2416。应该指出, 第一级触发器 2401_1 的图 1A 所示的第一布线 121 连接至第一布线 2411; 第 $(n-1)$ 级触发器 2401_ $n-1$ 的图 1A 所示的第二布线 122 连接至第九布线 2419; 第 n 级触发器 2401_ n 的图 1A 所示的第二布线 122 连接至第八布线 2418。

[0292] 应该指出, 当图 23 中的时序图应用于该实施模式的触发器时, 第 i 级触发器 2401_ i 的图 1A 所示的第二布线 122 连接至第十布线 2420_ $i+3$ 。因此, 第 $(n-3)$ 级触发器 2401_ $n-3$ 的图 1A 所示的第二布线 122 连接至另外提供的布线。

[0293] 还应该指出, 第一布线 2411、第二布线 2412、第三布线 2413、第四布线 2414、第五布线 2415、第八布线 2418 和第九布线 2419 可分别称为第一信号线、第二信号线、第三信号线、第四信号线、第五信号线、第六信号线和第七信号线。此外, 第六布线 2416 和第七布线 2417 可分别称为第一电源线和第二电源线。

[0294] 接下来, 参考图 25 中的时序图和图 26 中的时序图描述图 24 所示的移位寄存器的操作。这里, 图 25 中的时序图分为扫描间隔和回程间隔。

[0295] 应该指出, 电位 V1 供应给第四布线 2414, 电位 V2 供应给第五布线 2415。

[0296] 应该指出, 图 25 所示的信号 2511、信号 2512、信号 2513、信号 2514、信号 2515、信号 2518 和信号 2519 分别输入到第一布线 2411、第二布线 2412、第三布线 2413、第四布线 2414、第五布线 2415、第八布线 2418 和第九布线 2419。这里, 信号 2511、信号 2512、信号 2513、信号 2514、信号 2515、信号 2518 和信号 2519 为数字信号, 在该数字信号中, H 电平信号的电位为 V1 (以下也称为 H 电平), L 电平信号的电位为 V2 (以下也称为 L 电平)。此外, 信号 2511、信号 2512、信号 2513、信号 2514、信号 2515、信号 2518 和信号 2519 可分别称为起始信号、第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号、第一重置信号和第二重置信号。

[0297] 应该指出, 任何信号、电位或电流可输入到第一布线 2411 至第九布线 2419 中的每个。

[0298] 从第十布线 2420_1 至 2420_ n 中的每个输出这样的数字信号, 在该数字信号中, H 电平信号的电位为 V1 (以下也称为 H 电平), L 电平信号的电位为 V2 (以下也称为 L 电平)。应该指出, 通过与实施模式 1 类似地将缓冲器与第十布线 2420_1 至 2420_ n 中的每个连接, 可使操作条件的范围变宽。

[0299] 应该指出, 从第十布线 2420_ $i-1$ 输出的信号用作触发器 2401_ i 的起始信号, 从第十布线 2420_ $i+2$ 输出的信号用作触发器 2401_ i 的重置信号。这里, 从第一布线 2411 输入触发器 2401_1 的起始信号; 从第九布线 2419 输入触发器 2401_ $n-1$ 的第二重置信号; 从第八布线 2418 输入触发器 2401_ n 的第一重置信号。还应该指出, 从第十布线 2420_1 输出的

信号可用作触发器 2401_{n-1} 的第二重置信号,从第十布线 2420₂ 输出的信号可用作触发器 2401_n 的第一重置信号。可选地,从第十布线 2420₂ 输出的信号可用作触发器 2401_{n-1} 的第二重置信号,从第十布线 2420₃ 输出的信号可用作触发器 2401_n 的第一重置信号。此外可选地,可另外提供第一空触发器和第二空触发器,第一空触发器的输出信号和第二空触发器的输出信号可分别用作第一重置信号和第二重置信号。因而,可减少布线的数量和信号的数量。

[0300] 如图 26 所示,例如,当触发器 2401_i 进入第一选择期间时,从第十布线 2420_i 输出 H 电平信号(选择信号)。此时,触发器 2401_{i+1} 进入第二设置期间。在这之后,当触发器 2401_i 进入第二选择期间时,第十布线 2420_i 保持输出 H 电平信号。此时,触发器 2401_{i+1} 进入第一选择期间。在这之后,当触发器 2401_i 进入重置期间时,从第十布线 2420_i 输出 L 电平信号。此时,触发器 2401_{i+1} 进入第二选择期间。在这之后,当触发器 2401_i 进入第一非选择期间时,第十布线 2420_i 进入漂浮状态并保持为 V₂。此时,触发器 2401_{i+1} 进入重置期间。在这之后,当触发器 2401_i 进入第二非选择期间时,从第十布线 2420_i 输出 L 电平信号。此时,触发器 2402_{i+1} 进入第二非选择期间。

[0301] 在图 24 中的移位寄存器中,可以以这种方式从第十布线 2420₁ 至 2420_n 顺序地输出选择信号。此外,由于触发器 2401_i 的第二选择期间和触发器 2401_{i+1} 的第一选择期间为同一期间,所以可在该同一期间中从第十布线 2420_i 和第十布线 2420_{i+1} 输出选择信号。

[0302] 如上所述,该实施模式的移位寄存器可应用于较高清晰度的显示设备或较大型显示设备。此外,在该实施模式的移位寄存器中,可获得与实施模式 1 所示的移位寄存器的有益效果类似的有益效果。

[0303] 接下来,描述包括上述该实施模式的移位寄存器的显示设备的结构和驱动方法。应该指出,仅需要该实施模式的移位寄存器至少包括该实施模式的触发器。

[0304] 参考图 27 描述该实施模式的显示设备的结构。在图 27 的显示设备中,用扫描线驱动器电路 2702 对扫描线 G₁ 至 G_n 进行扫描。另外,视频信号从奇数列的信号线输入到奇数行的像素 1703,视频信号从偶数列的信号线输入到偶数行的像素 1703。应该指出,用共同的标号表示与图 17 中的部分共同的部分,省略其描述。

[0305] 应该指出,通过将该实施模式的移位寄存器应用于图 27 中的显示设备中的扫描线驱动器电路 2702,可通过一个扫描线驱动器电路执行与图 20 中的显示设备的操作类似的操作。因此,可获得与图 20 中的显示设备的有益效果类似的有益效果。

[0306] 还应该指出,与图 19 中的显示设备类似,可用第一扫描线驱动器电路 2802a 和第二扫描线驱动器电路 2802b 对扫描线 G₁ 至 G_n 进行扫描。因此,可获得与图 19 中的显示设备的有益效果类似的有益效果。图 28 显示这种情况的结构。

[0307] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0308] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0309] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述的例子、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0310] 【实施模式 3】

[0311] 在该实施模式中,描述与实施模式 1 和 2 不同的触发器、包括该触发器的驱动器电路和包括该驱动器电路的显示设备的结构和驱动方法。在该实施模式的触发器中,通过不同的晶体管从不同的布线输出触发器的输出信号和触发器的转移信号。应该指出,用共同的标号表示与实施模式 1 和 2 的部分类似的部分,省略相同的部分和具有类似功能的部分的详细描述。

[0312] 参考图 40 描述该实施模式的触发器的基本结构。图 40 所示的触发器与添加第九晶体管 109 和第十晶体管 110 的图 1A 中的触发器类似。

[0313] 描述图 40 中的触发器的连接关系。第九晶体管 109 的第一电极连接至第十五布线 135;第九晶体管 109 的第二电极连接至第十四布线 134;第九晶体管 109 的栅极连接至节点 141。第十晶体管 110 的第一电极连接至第十六布线 136;第十晶体管 110 的第二电极连接至第十四布线 134;第十晶体管 110 的栅极连接至第八布线 128。其它连接关系与图 1A 类似。

[0314] 应该指出,第十五布线 135 和第十六布线 136 可分别称为第八信号线和第八电源线。

[0315] 接下来,参考图 41 中的时序图描述图 40 所示的触发器的操作。应该指出,通过将整个期间分为设置期间、选择期间、重置期间、第一非选择期间和第二非选择期间来描述图 41 中的时序图。还应该指出,在一些情况下,设置期间、重置期间、第一非选择期间和第二非选择期间共称为非选择期间。

[0316] 应该指出,分别从第三布线 123 和第十四布线 134 输出信号 223 和信号 234。信号 234 为触发器的输出信号,信号 223 为触发器的转移信号。还应该指出,信号 223 可以是触发器的输出信号,信号 234 可以是触发器的转移信号。

[0317] 因此,当信号 234 用作触发器的输出信号并且信号 223 用作触发器的转移信号时,优选地,在第一晶体管 101 至第十晶体管 110 中,第九晶体管 109 具有最大的 W/L 值。应该指出,当信号 223 用作触发器的输出信号并且信号 234 用作触发器的转移信号时,优选地,在第一晶体管 101 至第十晶体管 110 中,第一晶体管 101 具有最大的 W/L 值。

[0318] 如上所述,在该实施模式中,通过不同的晶体管从不同的布线输出触发器的输出

信号和触发器的转移信号。也就是说,在图 40 中的触发器中,通过第一晶体管 101 和第二晶体管 102 从第三布线 123 输出信号,通过第九晶体管 109 和第十晶体管 110 从第十四布线 134 输出信号。此外,由于第九晶体管 109 和第十晶体管 110 与第一晶体管 101 和第二晶体管 102 类似地连接,所以从第十四布线 134 输出的信号(信号 234)具有与从第三布线 123 输出的信号(信号 223)的波形几乎相同的波形。

[0319] 应该指出,由于只需要第一晶体管 101 可将电荷供应给下一级的第五晶体管 105 的栅极,所以第一晶体管 101 的 W/L 值优选地比第五晶体管 105 的 W/L 值的两倍小或者等于第五晶体管 105 的 W/L 值的两倍,更优选地,比第五晶体管 105 的 W/L 值小或者等于第五晶体管 105 的 W/L 值。

[0320] 还应该指出,第九晶体管 109 和第十晶体管 110 分别具有与第一晶体管 101 和第二晶体管 102 类似的功能。此外,第九晶体管 109 和第十晶体管 110 可称为缓冲器部分。

[0321] 如上所述,即使当大的负载连接至第十四布线 134 并且在信号 234 中延迟、浊音等发生时,图 40 中的触发器也可防止故障发生。这是因为:通过经由不同的晶体管从不同的布线输出触发器的输出信号和触发器的转移信号,图 40 中的触发器不受输出信号的延迟、浊音等的不良影响。

[0322] 此外,在该实施模式的触发器中,可获得与实施模式 1 和 2 中描述的触发器的有益效果类似的有益效果。

[0323] 应该指出,可自由地将该实施模式的触发器与图 1B、图 1C、图 5A、图 5B、图 5C、图 7A、图 7B、图 8A、图 8B、图 9A、图 9B、图 10A 和图 10B 中的触发器中的每个组合。另外,可自由地将该实施模式的触发器与实施模式 1 和 2 中描述的驱动时序组合。

[0324] 接下来,描述包括上述该实施模式的触发器的移位寄存器的结构和驱动方法。

[0325] 参考图 42 描述该实施模式的移位寄存器的结构。图 42 中的移位寄存器包括 n 个触发器(触发器 4201_1 至 4201_n)。

[0326] 触发器 4201_1 至 4201_n、第一布线 4211、第二布线 4212、第三布线 4213、第四布线 4214、第五布线 4215 和第六布线 4216 分别与触发器 1101_1 至 1101_n、第一布线 1111、第二布线 1112、第三布线 1113、第四布线 1114、第五布线 1115、第六布线 1116 对应,类似的信号或类似的电源电压输入到触发器 4201_1 至 4201_n、第一布线 4211、第二布线 4212、第三布线 4213、第四布线 4214、第五布线 4215 和第六布线 4216。另外,第七布线 4217_1 至 4217_n 和第八布线 4218_1 至 4218_n 与图 11 中的第七布线 1117_1 至 1117_n 对应。

[0327] 接下来,参考图 43 中的时序图描述图 42 所示的移位寄存器的操作。

[0328] 由于输出信号和转移信号输出到不同的布线,所以图 42 所示的移位寄存器的操作不同于图 11 所示的移位寄存器的操作。具体地讲,输出信号输出到第八布线 4218_1 至 4218_n 中的每个,转移信号输出到第七布线 4217_1 至 4217_n 中的每个。

[0329] 即使当大的负载(比如,电阻器或电容器)连接至第八布线 4218_1 至 4218_n 中的每个时,图 42 中的移位寄存器也可不受该负载的不利影响地操作。另外,即使当在第八布线 4218_1 至 4218_n 中的任何一个和电源线或信号线之间发生短路时,图 42 中的移位寄存器也可继续正常地操作。因此,在图 42 中的移位寄存器中,可改善操作条件的范围。此外,在图 42 中的移位寄存器中,可提高可靠性。再者,在图 42 中的移位寄存器中,可提高产量。这是因为在图 42 中的移位寄存器中可对每个触发器的转移信号和每个触发器的输出

信号进行分割。

[0330] 此外,在应用该实施模式的触发器的移位寄存器中,可获得与实施模式 1 和 2 中描述的移位寄存器的有益效果类似的有益效果。

[0331] 作为该实施模式的显示设备,可使用图 17、图 19、图 20、图 27 和图 28 中的显示设备中的任何一个。因此,在该实施模式的显示设备中,可获得与实施模式 1 和 2 中描述的显示设备的有益效果类似的有益效果。

[0332] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0333] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0334] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0335] 【实施模式 4】

[0336] 在该实施模式中,描述 P 沟道晶体管用作包括在该说明书中的晶体管的情况。此外,描述包括该触发器的驱动器电路和包括该驱动器电路的显示设备的结构和驱动方法。

[0337] 在该实施模式的触发器中,描述包括在图 1A 中的触发器中的晶体管为 P 沟道晶体管的情况。因此,在图 44 中的触发器中,可获得与图 1A 类似的有益效果。应该指出, P 沟道晶体管可用作包括在图 1B、图 1C、图 5A、图 5B、图 5C、图 7A、图 7B、图 8A、图 8B、图 9A、图 9B、图 10A、图 10B 或图 40 所示的触发器中的晶体管。还应该指出,可自由地将该实施模式的触发器与实施模式 1 至 3 的描述组合。

[0338] 参考图 44 描述该实施模式的触发器的基本结构。图 44 所示的触发器包括第一晶体管 4401、第二晶体管 4402、第三晶体管 4403、第四晶体管 4404、第五晶体管 4405、第六晶体管 4406、第七晶体管 4407 和第八晶体管 4408。另外,第一晶体管 4401 至第八晶体管 4408 分别与图 1A 至图 1C 中的第一晶体管 101 至第八晶体管 108 对应。应该指出,第一晶体管 4401 至第八晶体管 4408 中的每个为 P 沟道晶体管,当栅源电压的绝对值 ($|V_{gs}|$) 超过阈值电压的绝对值 ($|V_{th}|$) 时(当 V_{gs} 变得低于 V_{th} 时),第一晶体管 4401 至第八晶体管 4408 中的每个导通。

[0339] 应该指出,在该实施模式的触发器中,第一晶体管 4401 至第八晶体管 4408 中的每个为 P 沟道晶体管。因此,在该实施模式的触发器中,可简化制造工艺。另外,在该实施模式的触发器中,可降低制造成本。此外,在该实施模式的触发器中,可提高产量。

[0340] 由于图 44 中的触发器的连接关系与图 1A 类似,所以省略图 44 中的触发器的连接关系。

[0341] 第一布线 4421、第二布线 4422、第三布线 4423、第四布线 4424、第五布线 4425、第六布线 4426、第七布线 4427、第八布线 4428、第九布线 4429、第十布线 4430、第十一布线 4431、第十二布线 4432、第十三布线 4433、节点 4441 和节点 4442 分别与图 1A 至图 1C 中的第一布线 121、第二布线 122、第三布线 123、第四布线 124、第五布线 125、第六布线 126、第七布线 127、第八布线 128、第九布线 129、第十布线 130、第十一布线 131、第十二布线 132、第十三布线 133、节点 141 和节点 142 对应。

[0342] 接下来,参考图 45 中的时序图描述图 44 所示的触发器的操作。应该指出,通过将整个期间分为设置期间、选择期间、重置期间、第一非选择期间和第二非选择期间来描述图 45 中的时序图。还应该指出,在一些情况下,设置期间、重置期间、第一非选择期间和第二非选择期间共称为非选择期间。

[0343] 图 45 中的时序图与图 2 中的时序图类似,在图 2 中的时序图中, H 电平和 L 电平反转。也就是说,与图 1A 至图 1C 中的触发器相比,在图 44 中的触发器中,输入信号和输出信号的 H 电平和 L 电平正好反转。应该指出,信号 4521、信号 4525、信号 4528、信号 4527、电位 4541、电位 4542、信号 4522 和信号 4523 分别与图 2 中的信号 221、信号 225、信号 228、信号 227、电位 241、电位 242、信号 222 和信号 223 对应。

[0344] 应该指出,作为供应给图 44 中的触发器的电源电压,与图 1A 至图 1C 中的触发器相比, V1 和 V2 反转。

[0345] 首先,描述触发器在图 45 的期间 A 所示的设置期间中的操作。节点 4441 的电位(电位 4541)变成 $V2 + |V_{th4405}|$ (V_{th4405} 对应于第五晶体管 4405 的阈值电压)。然后,在保持在 $V2 + |V_{th4405}|$ 的同时,节点 4441 进入漂浮状态。此时,节点 4442 的电位变成 V1。应该指出,由于第一晶体管 4401 和第二晶体管 4402 导通,所以从第三布线 4423 输出 H 电平信号。

[0346] 描述触发器在图 45 的期间 B 所示的选择期间中的操作。通过自举操作,节点 4441 的电位变成 $V2 - |V_{th4401}| - \gamma$ (V_{th4401} 对应于第一晶体管 4401 的阈值电压, γ 对应于给定的正数)。因而,由于第一晶体管 4401 导通,所以从第三布线 4423 输出 L 电平信号 (V2)。此时,节点 4442 的电位变成 $V1 - \theta$ (θ 对应于给定的正数)。另外,满足 $\theta < |V_{th4406}|$ (V_{th4406} 对应于第六晶体管 4406 的阈值电压)。因而,第六晶体管 4406 保持截止。

[0347] 描述触发器在图 45 的期间 C 所示的重置期间中的操作。由于第七晶体管 4407 导通,所以节点 4441 的电位变成 V1。因而,第一晶体管 4401 截止。此时,由于第二晶体管 4402 导通,所以从第三布线 4423 输出 H 电平信号。

[0348] 描述触发器在图 45 的期间 D 中的第一非选择期间中的操作。节点 4442 的电位变成 $V2 + |V_{th4403}|$ (V_{th4403} 对应于第三晶体管 4403 的阈值电压)。因而,第六晶体管 4406 导通并保持在 V1。此时,第二晶体管 4402 截止。因而,由于第三布线 4423 进入漂浮状态,

所以第三布线 4423 保持在 V1。

[0349] 描述触发器在图 45 的期间 E 所示的第二非选择期间中的操作。由于节点 4442 的电位变成 $V1 - \theta$ ，所以第六晶体管 4406 截止。因而，由于节点 4441 进入漂浮状态，所以节点 4441 保持在 V1。此时，由于第二晶体管 4402 导通，所以从第三布线 4423 输出 H 电平信号 (V1)。

[0350] 应该指出，在该实施模式的移位寄存器中，可自由地将该实施模式的触发器与实施模式 1 至 3 中描述的移位寄存器组合。例如，在该实施模式的移位寄存器中，可自由地将该实施模式的触发器与图 11、图 14、图 24 和图 42 中的移位寄存器组合。应该指出，与实施模式 1 至 3 中描述的移位寄存器相比，在该实施模式的移位寄存器中，H 电平和 L 电平反转。

[0351] 应该指出，在该实施模式的显示设备中，可自由地将该实施模式的移位寄存器与实施模式 1 至 3 中描述的显示设备组合。例如，可自由地将该实施模式的显示设备与图 17、图 19、图 20、图 27 和图 28 中的显示设备组合。应该指出，与实施模式 1 至 3 中描述的显示设备相比，在该实施模式的显示设备中，H 电平和 L 电平反转。

[0352] 虽然参考各附图描述了该实施模式，但是可自由地将每个附图中描述的内容（或者可以是该内容的一部分）应用于另一附图中描述的内容（或者可以是该内容的一部分），将每个附图中描述的内容（或者可以是该内容的一部分）与另一附图中描述的内容（或者可以是该内容的一部分）组合，或者用另一附图中描述的内容（或者可以是该内容的一部分）替换每个附图中描述的内容（或者可以是该内容的一部分）。此外，在上述附图中，可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0353] 类似地，可自由地将该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）应用于另一实施模式中的附图中描述的内容（或者可以是该内容的一部分），将该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）与另一实施模式中的附图中描述的内容（或者可以是该内容的一部分）组合，或者用另一实施模式中的附图中描述的内容（或者可以是该内容的一部分）替换该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）。此外，在该实施模式的附图中，可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0354] 应该指出，该实施模式显示其它实施模式中描述的内容（或者可以是该内容的一部分）的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此，可自由地将其它实施模式中描述的内容应用于该实施模式，将其它实施模式中描述的内容与该实施模式组合，或者用该实施模式替换其它实施模式中描述的内容。

[0355] 【实施模式 5】

[0356] 在该实施模式中，描述包括在实施模式 1 至 4 所示的显示设备中的每个的信号线驱动器电路。

[0357] 描述图 31 中的信号线驱动器电路。图 31 所示的信号线驱动器电路包括驱动器 IC 5601、开关组 5602_1 至 5602_M、第一布线 5611、第二布线 5612、第三布线 5613 和布线 5621_1 至 5621_M。开关组 5602_1 至 5602_M 中的每个包括第一开关 5603a、第二开关 5603b 和第三开关 5603c。

[0358] 驱动器 IC 5601 连接至第一布线 5611、第二布线 5612、第三布线 5613 和布线 5621_1 至 5621_M。开关组 5602_1 至 5602_M 中的每个分别连接至第一布线 5611、第二布线 5612、第三布线 5613 和与开关组 5602_1 至 5602_M 对应的布线 5621_1 至 5621_M。布线 5621_1 至 5621_M 中的每个通过第一开关 5603a、第二开关 5603b 和第三开关 5603c 连接至三条信号线。例如,第 J 列的布线 5621_J(布线 5621_1 至 5621_M 中的一条布线)通过第一开关 5603a、第二开关 5603b 和第三开关 5603c 连接至信号线 Sj-1、信号线 Sj 和信号线 Sj+1。

[0359] 信号输入到第一布线 5611、第二布线 5612 和第三布线 5613 中的每个。

[0360] 应该指出,优选使用单晶基底或使用多晶半导体的玻璃基底来形成驱动器 IC 5601。优选地在与实施模式 1 所示的每个像素部分相同的基底上方形成开关组 5602_1 至 5602_M。因此,优选地通过 FPC 等连接驱动器 IC 5601 和开关组 5602_1 至 5602_M。

[0361] 接下来,参考图 32 中的时序图描述图 31 所示的信号线驱动器电路的操作。图 32 中的时序图显示选择第 i 行扫描线 Gi 的情况。第 i 行扫描线 Gi 的选择期间分为第一子选择期间 T1、第二子选择期间 T2 和第三子选择期间 T3。另外,即使当选择另一行扫描线时,图 31 中的信号线驱动器电路也与图 32 类似地操作。

[0362] 应该指出,图 32 中的时序图显示第 J 列中的布线 5621_J 通过第一开关 5603a、第二开关 5603b 和第三开关 5603c 连接至信号线 Sj-1、信号线 Sj 和信号线 Sj+1 的情况。

[0363] 图 32 中的时序图显示选择第 i 行扫描线 Gi 的时序、第一开关 5603a 的开启 / 关闭的时序 5703a、第二开关 5603b 的开启 / 关闭的时序 5703b、第三开关 5603c 的开启 / 关闭的时序 5703c 和输入到第 J 列的布线 5621_J 的信号 5721_J。

[0364] 在第一子选择期间 T1、第二子选择期间 T2 和第三子选择期间 T3 中,不同的视频信号输入到布线 5621_1 至 5621_M。例如,在第一子选择期间 T1 中输入到布线 5621_J 的视频信号输入到信号线 Sj-1,在第二子选择期间 T2 中输入到布线 5621_J 的视频信号输入到信号线 Sj,在第三子选择期间 T3 中输入到布线 5621_J 的视频信号输入到信号线 Sj+1。另外,在第一子选择期间 T1、第二子选择期间 T2 和第三子选择期间 T3 中,用 Dataj-1、Dataj 和 Dataj+1 表示输入到布线 5621_J 的视频信号。

[0365] 如图 32 所示,在第一子选择期间 T1 中,第一开关 5603a 开启,第二开关 5603b 和第三开关 5603c 关闭。此时,输入到布线 5621_J 的 Dataj-1 通过第一开关 5603a 输入到信号线 Sj-1。在第二子选择期间 T2 中,第二开关 5603b 开启,第一开关 5603a 和第三开关 5603c 关闭。此时,输入到布线 5621_J 的 Dataj 通过第二开关 5603b 输入到信号线 Sj。在第三子选择期间 T3 中,第三开关 5603c 开启,第一开关 5603a 和第二开关 5603b 关闭。此时,输入到布线 5621_J 的 Dataj+1 通过第三开关 5603c 输入到信号线 Sj+1。

[0366] 如上所述,在图 31 中的信号线驱动器电路中,通过将一个栅选择期间分为三个期间,可在一个栅选择期间中将视频信号从一条布线 5621 输入到三条信号线。因此,在图 31 中的信号线驱动器电路中,提供有驱动器 IC 5601 的基底和提供有像素部分的基底的连接的数量可以大约为信号线的数量的 1/3。连接的数量减少为信号线的数量的大约 1/3,从而可提高图 31 中的信号线驱动器电路的可靠性、产量等。

[0367] 通过将该实施模式的信号线驱动器电路应用于实施模式 1 至 4 所示的显示设备中的每个,可进一步减少提供有像素部分的基底和外部基底的连接的数量。因此,可提高本发

明的显示设备的可靠性。另外,可提高本发明的显示设备的产量。

[0368] 接下来,参考图 33 描述 N 沟道晶体管用于第一开关 5603a、第二开关 5603b 和第三开关 5603c 的情况。应该指出,用共同的标号表示与图 31 的部分类似的部分,省略相同的部分和具有类似功能的部分的详细描述。

[0369] 第一晶体管 5903a 对应于第一开关 5603a。第二晶体管 5903b 对应于第二开关 5603b。第三晶体管 5903c 对应于第三开关 5603c。

[0370] 例如,在开关组 5602_J 的情况下,第一晶体管 5903a 的第一电极连接至布线 5621_J;第一晶体管 5903a 的第二电极连接至信号线 Sj-1;第一晶体管 5903a 的栅极连接至第一布线 5611。第二晶体管 5903b 的第一电极连接至布线 5621_J;第二晶体管 5903b 的第二电极连接至信号线 Sj;第二晶体管 5903b 的栅极连接至第二布线 5612。第三晶体管 5903c 的第一电极连接至布线 5621_J;第三晶体管 5903c 的第二电极连接至信号线 Sj+1;第三晶体管 5903c 的栅极连接至第三布线 5613。

[0371] 应该指出,第一晶体管 5903a、第二晶体管 5903b 和第三晶体管 5903c 中的每个起开关晶体管的作用。此外,当输入到每个栅极的信号为 H 电平时,第一晶体管 5903a、第二晶体管 5903b 和第三晶体管 5903c 中的每个导通,当输入到每个栅极的信号为 L 电平时,第一晶体管 5903a、第二晶体管 5903b 和第三晶体管 5903c 的每个截止。

[0372] 当 N 沟道晶体管用于第一开关 5603a、第二开关 5603b 和第三开关 5603c 时,非晶硅可用于每个晶体管的半导体层。因此,可简化制造工艺,从而可降低制造成本,并且可提高产量。此外,可形成诸如大型显示面板的半导体设备。即使当多硅或单晶硅用于每个晶体管的半导体层时,也可简化制造工艺。

[0373] 在图 33 中的信号线驱动器电路中, N 沟道晶体管用于第一晶体管 5903a、第二晶体管 5903b 和第三晶体管 5903c;然而, P 沟道晶体管可用于第一晶体管 5903a、第二晶体管 5903b 和第三晶体管 5903c。在这种情况下,当输入到栅极的信号为 L 电平时,每个晶体管导通,当输入到栅极的信号为 H 电平时,每个晶体管截止。

[0374] 应该指出,开关的布置、数量、驱动方法等不受限制,只要如图 31 所示一个栅选择期间分为多个子选择期间并且在多个子选择期间中的每个中视频信号从一条布线输入到多条信号线即可。

[0375] 例如,当在三个或更多个子选择期间中的每个中视频信号从一条布线输入到三条或更多条信号线时,只需要添加开关和用于控制该开关的布线。应该指出,当一个选择期间分为四个或更多个子选择期间时,一个子选择期间变短。因此,优选地将一个选择期间分为两个或三个子选择期间。

[0376] 作为另一示例,如图 34 中的时序图所示,一个选择期间可分为预充电期间 Tp、第一子选择期间 T1、第二子选择期间 T2 和第三子选择期间 T3。图 34 中的时序图显示选择第 i 行扫描线 Gi 的时序、第一开关 5603a 的开启 / 关闭的时序 5803a、第二开关 5603b 的开启 / 关闭的时序 5803b、第三开关 5603c 的开启 / 关闭的时序 5803c 和输入到第 J 列布线 5621_J 的信号 5821_J。如图 34 所示,在预充电期间 Tp 中,第一开关 5603a、第二开关 5603b 和第三开关 5603c 开启。此时,输入到布线 5621_J 的预充电电压 Vp 通过第一开关 5603a、第二开关 5603b 和第三开关 5603c 输入到信号线 Sj-1、信号线 Sj 和信号线 Sj+1 中的每个。在第一子选择期间 T1 中,第一开关 5603a 开启,第二开关 5603b 和第三开关 5603c 关闭。此

时,输入到布线 5621_J 的 Dataj-1 通过第一开关 5603a 输入到信号线 Sj-1。在第二子选择期间 T2 中,第二开关 5603b 开启,第一开关 5603a 和第三开关 5603c 关闭。此时,输入到布线 5621_J 的 Dataj 通过第二开关 5603b 输入到信号线 Sj。在第三子选择期间 T3 中,第三开关 5603c 开启,第一开关 5603a 和第二开关 5603b 关闭。此时,输入到布线 5621_J 的 Dataj+1 通过第三开关 5603c 输入到信号线 Sj+1。

[0377] 如上所述,在应用图 34 中的时序图的图 31 中的扫描线驱动器电路中,由于可通过在子选择期间之前提供预充电选择期间来对信号线进行预充电,所以可以以高速将视频信号写入像素。应该指出,用共同的标号表示与图 32 的部分类似的部分,省略相同的部分和具有类似功能的部分的详细描述。

[0378] 如图 31 所示,一个栅选择期间可分为多个子选择期间,在图 35 中的多个子选择期间中的每个中可将视频信号从一条布线输入到多条信号线。应该指出,图 35 仅显示信号线驱动器电路中的第 J 列开关组 6022_J。开关组 6022_J 包括第一晶体管 6001、第二晶体管 6002、第三晶体管 6003、第四晶体管 6004、第五晶体管 6005 和第六晶体管 6006。第一晶体管 6001、第二晶体管 6002、第三晶体管 6003、第四晶体管 6004、第五晶体管 6005 和第六晶体管 6006 为 N 沟道晶体管。开关组 6022_J 连接至第一布线 6011、第二布线 6012、第三布线 6013、第四布线 6014、第五布线 6015、第六布线 6016、布线 5621_J、信号线 Sj-1、信号线 Sj 和信号线 Sj+1。

[0379] 第一晶体管 6001 的第一电极连接至布线 5621_J;第一晶体管 6001 的第二电极连接至信号线 Sj-1;第一晶体管 6001 的栅极连接至第一布线 6011。第二晶体管 6002 的第一电极连接至布线 5621_J;第二晶体管 6002 的第二电极连接至信号线 Sj-1;第二晶体管 6002 的栅极连接至第二布线 6012。第三晶体管 6003 的第一电极连接至布线 5621_J;第三晶体管 6003 的第二电极连接至信号线 Sj;第三晶体管 6003 的栅极连接至第三布线 6013。第四晶体管 6004 的第一电极连接至布线 5621_J;第四晶体管 6004 的第二电极连接至信号线 Sj;第四晶体管 6004 的栅极连接至第四布线 6014。第五晶体管 6005 的第一电极连接至布线 5621_J;第五晶体管 6005 的第二电极连接至信号线 Sj+1;第五晶体管 6005 的栅极连接至第五布线 6015。第六晶体管 6006 的第一电极连接至布线 5621_J;第六晶体管 6006 的第二电极连接至信号线 Sj+1;第六晶体管 6006 的栅极连接至第六布线 6016。

[0380] 应该指出,第一晶体管 6001、第二晶体管 6002、第三晶体管 6003、第四晶体管 6004、第五晶体管 6005 和第六晶体管 6006 中的每个起开关晶体管的作用。此外,当输入到每个栅极的信号为 H 电平时,第一晶体管 6001、第二晶体管 6002、第三晶体管 6003、第四晶体管 6004、第五晶体管 6005 和第六晶体管 6006 中的每个导通,当输入到每个栅极的信号为 L 电平时,第一晶体管 6001、第二晶体管 6002、第三晶体管 6003、第四晶体管 6004、第五晶体管 6005 和第六晶体管 6006 中的每个截止。

[0381] 应该指出,第一布线 6011 和第二布线 6012 与图 33 中的第一布线 5913 对应。第三布线 6013 和第四布线 6014 与图 33 中的第二布线 5912 对应。第五布线 6015 和第六布线 6016 与图 33 中的第三布线 5911 对应。第一晶体管 6001 和第二晶体管 6002 与图 33 中的第一晶体管 5903a 对应。第三晶体管 6003 和第四晶体管 6004 与图 33 中的第二晶体管 5903b 对应。第五晶体管 6005 和第六晶体管 6006 与图 33 中的第三晶体管 5903c 对应。

[0382] 在图 35 中,在图 32 所示的第一子选择期间 T1 中,第一晶体管 6001 和第二晶体管

6002 中的一个导通。在第二子选择期间 T2 中,第三晶体管 6003 和第四晶体管 6004 中的一个导通。在第三子选择期间 T3 中,第五晶体管 6005 和第六晶体管 6006 中的一个导通。此外,在图 34 中所示的预充电期间 T_p 中,第一晶体管 6001、第三晶体管 6003 和第五晶体管 6005 导通,或者第二晶体管 6002、第四晶体管 6004 和第六晶体管 6006 导通。

[0383] 因此,在图 35 中,由于可缩短每个晶体管的导通时间,所以可抑制晶体管特性的劣化。这是因为例如在图 32 中所示的第一子选择期间 T1 中,当第一晶体管 6001 和第二晶体管 6002 中的一个导通时,可将视频信号输入到信号线 S_{j-1}。应该指出,例如在图 32 中所示的第一子选择期间 T1 中,当第一晶体管 6001 和第二晶体管 6002 在同一时间都导通时,视频信号可以以高速输入到信号线 S_{j-1}。

[0384] 应该指出,虽然两个晶体管并联在布线 5621 和图 35 中的信号线之间,但是本发明不限于此,三个或更多个晶体管可并联在布线 5621 和信号线之间。因而,还可抑制每个晶体管特性的劣化。

[0385] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0386] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0387] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0388] 【实施模式 6】

[0389] 在该实施模式中,描述用于防止在实施模式 1 至 4 所示的显示设备中由于静电释放而引起的缺陷的结构。

[0390] 应该指出,静电释放对应于当存储在人体或物体中的正电荷或负电荷接触半导体设备时通过半导体设备的输入/输出端的瞬间释放以及通过供应在半导体设备内流动的大电流而引起的损害。

[0391] 图 36A 显示用于防止由保护二极管在扫描线中引起的静电释放的结构。图 36A 显示在布线 6111 和扫描线之间提供保护二极管的结构。虽然没有显示,但是多个像素连接至第 i 行扫描线 G_i。应该指出,晶体管 6101 用作保护二极管。虽然晶体管 6101 为 N 沟道晶

晶体管,但是可使用 P 沟道晶体管,并且晶体管 6101 的极性可与包括在扫描线驱动器电路或像素中的晶体管的极性相同。

[0392] 应该指出,虽然这里布置了一个保护二极管,但是可串联、并联或串并联布置多个保护二极管。

[0393] 晶体管 6101 的第一电极连接至第 i 行扫描线 G_i ;晶体管 6101 的第二电极连接至布线 6111;晶体管 6101 的栅极连接至第 i 行扫描线 G_i 。

[0394] 描述图 36A 的操作。特定电位输入到布线 6111,该特定电位低于输入到第 i 行扫描线 G_i 的信号的 L 电平。当正电荷或负电荷没有释放到第 i 行扫描线 G_i 时,第 i 行扫描线 G_i 的电位为 H 电平或 L 电平,从而晶体管 6101 截止。另一方面,当负电荷释放到第 i 行扫描线 G_i 时,第 i 行扫描线 G_i 的电位立即下降。此时,当第 i 行扫描线 G_i 的电位低于通过从布线 6111 的电位减去晶体管 6101 的阈值电压而获得的值时,晶体管 6101 导通,电流通过晶体管 6101 流到布线 6111。因此,图 36A 所示的结构可防止大电流流到像素,从而可防止像素的静电释放。

[0395] 图 36B 显示用于防止当正电荷释放到第 i 行扫描线 G_i 时的静电释放的结构。在扫描线和布线 6112 之间提供起保护二极管作用的晶体管 6102。应该指出,虽然这里布置了一个保护二极管,但是可串联、并联或串并联布置多个保护二极管。虽然晶体管 6102 为 N 沟道晶体管,但是可使用 P 沟道二极管,并且晶体管 6102 的极性可与包括在扫描线驱动器电路或像素中的晶体管的极性相同。晶体管 6102 的第一电极连接至第 i 行扫描线 G_i ;晶体管 6102 的第二电极连接至布线 6112;晶体管 6102 的栅极连接至布线 6112。应该指出,高于输入到第 i 行扫描线 G_i 的信号的 H 电平的电位输入到布线 6112。因此,当电荷没有释放到第 i 行扫描线 G_i 时,晶体管 6102 截止。另一方面,当正电荷释放到第 i 行扫描线 G_i 时,第 i 行扫描线 G_i 的电位立即上升。此时,当第 i 行扫描线 G_i 的电位高于布线 6112 的电位和晶体管 6102 的阈值电压之和时,晶体管 6102 导通,并且电流通过晶体管 6102 流到布线 6112。因此,图 36B 中所示的结构可防止大电流流到像素,从而可防止像素的静电释放。

[0396] 如图 36C 所示,通过组合图 36A 和图 36B 的结构,当正电荷或负电荷释放到第 i 行扫描线 G_i 时,可防止像素的静电释放。应该指出,用共同的标号表示与图 36A 和图 36B 的部分类似的部分,省略相同的部分和具有类似功能的部分的详细描述。

[0397] 图 37A 显示起保护二极管作用的晶体管 6201 连接在扫描线和存储电容器线之间的结构。应该指出,虽然这里布置了一个保护二极管,但是可串联、并联或串并联布置多个保护二极管。虽然晶体管 6201 为 N 沟道晶体管,但是可使用 P 沟道二极管,并且晶体管 6201 的极性可与包括在扫描线驱动器电路或像素中的晶体管的极性相同。布线 6211 起存储电容器线的作用。晶体管 6201 的第一电极连接至第 i 行扫描线 G_i ;晶体管 6201 的第二电极连接至布线 6211;晶体管 6201 的栅极连接至第 i 行扫描线 G_i 。应该指出,低于输入到第 i 行扫描线 G_i 的信号的 L 电平的电位输入到布线 6211。因此,当电荷没有释放到第 i 行扫描线 G_i 时,晶体管 6201 截止。另一方面,当负电荷释放到第 i 行扫描线 G_i 时,第 i 行扫描线 G_i 的电位立即下降。此时,当第 i 行扫描线 G_i 的电位低于通过从布线 6211 的电位减去晶体管 6201 的阈值电压而获得的值时,晶体管 6201 导通,并且电流通过晶体管 6201 流到布线 6211。因此,图 37A 所示的结构可防止大电流流到像素,从而可防止像素的静电释放。此外,由于在图 37A 所示的结构中 存储电容器线用作用于释放电荷的布线,所以没有必要

添加布线。

[0398] 图 37B 显示用于防止当正电荷释放到第 i 行扫描线 G_i 时的静电释放的结构。这里, 高于输入到第 i 行扫描线 G_i 的信号的水平 H 的电位输入到布线 6211。因此, 当电荷没有释放到第 i 行扫描线 G_i 时, 晶体管 6202 截止。另一方面, 当正电荷释放到第 i 行扫描线 G_i 时, 第 i 行扫描线 G_i 的电位立即上升。此时, 当第 i 行扫描线 G_i 的电位高于布线 6211 的电位和晶体管 6202 的阈值电压之和时, 晶体管 6202 导通, 并且电流通过晶体管 6202 流到布线 6211。因此, 图 37B 中所示的结构可防止大电流流到像素, 从而可防止像素的静电释放。此外, 由于在图 37B 中所示的结构中存储电容器线用作用于释放电荷的布线, 所以没有必要添加布线。应该指出, 用共同的标号表示与图 37A 的部分类似的部分, 省略相同的部分和具有类似功能的部分的详细描述。

[0399] 接下来, 图 38A 显示用于防止由保护二极管在信号线中引起的静电释放的结构。图 38A 显示在布线 6411 和信号线之间提供保护二极管的结构。虽然没有显示, 但是多个像素连接至第 j 列信号线 S_j 。晶体管 6401 用作保护二极管。应该指出, 虽然晶体管 6401 为 N 沟道晶体管, 但是可使用 P 沟道晶体管, 并且晶体管 6401 的极性可与包括在信号线驱动器电路或像素中的晶体管的极性相同。

[0400] 应该指出, 虽然这里布置了一个保护二极管, 但是可串联、并联或串并联布置多个保护二极管。

[0401] 晶体管 6401 的第一电极连接至第 j 列信号线 S_j ; 晶体管 6401 的第二电极连接至布线 6411; 晶体管 6401 的栅极连接至第 j 列信号线 S_j 。

[0402] 描述图 38A 的操作。特定电位输入到布线 6411, 该特定电位低于输入到第 j 列信号线 S_j 的视频信号的最小值。当正电荷或负电荷没有释放到第 j 列信号线 S_j 时, 第 j 列信号线 S_j 的电位与视频信号相同, 从而晶体管 6401 截止。另一方面, 当负电荷释放到第 j 列信号线 S_j 时, 第 j 列的信号线 S_j 的电位立即下降。此时, 当第 j 列信号线 S_j 的电位低于通过从布线 6411 的电位减去晶体管 6401 的阈值电压而获得的值时, 晶体管 6401 导通, 电流通过晶体管 6401 流到布线 6411。因此, 图 38A 所示的结构可防止大电流流到像素, 从而可防止像素的静电释放。

[0403] 图 38B 显示用于防止当正电荷释放到第 j 列信号线 S_j 时的静电释放的结构。在信号线和布线 6412 之间提供起保护二极管作用的晶体管 6402。应该指出, 虽然这里布置了一个保护二极管, 但是可串联、并联或串并联布置多个保护二极管。虽然晶体管 6402 为 N 沟道晶体管, 但是可使用 P 沟道二极管, 并且晶体管 6402 的极性可与包括在信号线驱动器电路或像素中的晶体管的极性相同。晶体管 6402 的第一电极连接至第 j 列信号线 S_j ; 晶体管 6402 的第二电极连接至布线 6412; 晶体管 6402 的栅极连接至布线 6412。应该指出, 高于输入到第 j 列信号线 S_j 的视频信号的最大值的电位输入到布线 6412。因此, 当电荷没有释放到第 j 列信号线 S_j 时, 晶体管 6402 截止。另一方面, 当正电荷释放到第 j 列信号线 S_j 时, 第 j 列信号线 S_j 的电位立即上升。此时, 当第 j 列信号线 S_j 的电位高于布线 6412 的电位和晶体管 6402 的阈值电压之和时, 晶体管 6402 导通, 并且电流通过晶体管 6402 流到布线 6412。因此, 图 38B 中所示的结构可防止大电流流到像素, 从而可防止像素的静电释放。

[0404] 如图 38C 所示, 通过组合图 38A 和图 38B 的结构, 可防止当正电荷或负电荷释放到

第 j 列信号线 S_j 时像素的静电释放。应该指出,用共同的标号表示与图 38A 和图 38B 的部分类似的部分,省略相同的部分和具有类似功能的部分的详细描述。

[0405] 在该实施模式中,描述用于防止连接至扫描线和信号线的像素的静电释放的结构。然而,该实施模式的结构不仅用于防止连接至扫描线和信号线的像素的静电释放。例如,当该实施模式用于输入信号或电位且连接至实施模式 1 至 4 中所示的扫描线驱动器电路和信号线驱动器电路的布线时,可防止扫描线驱动器电路和信号线驱动器电路的静电释放。

[0406] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0407] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0408] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0409] 【实施模式 7】

[0410] 在该实施模式中,描述可应用于实施模式 1 至 4 中所示的显示设备中的每个的显示设备的另一结构。

[0411] 图 39A 显示在扫描线和另一扫描线之间提供二极管连接的晶体管的结构。图 39A 显示这样的结构,在该结构中,在第 (i-1) 行扫描线 G_{i-1} 和第 i 行扫描线 G_i 之间提供二极管连接的晶体管 630a,在第 i 行扫描线 G_i 和第 (i+1) 行扫描线 G_{i+1} 之间提供二极管连接的晶体管 6301b。应该指出,虽然晶体管 6301a 和 6301b 为 N 沟道晶体管,但是可使用 P 沟道晶体管,并且晶体管 6301a 和 6301b 的极性可与包括在扫描线驱动器电路或像素中的晶体管的极性相同。

[0412] 应该指出,在图 39A 中,典型地显示了第 (i-1) 行扫描线 G_{i-1}、第 i 行扫描线 G_i 和第 (i+1) 行扫描线 G_{i+1},在其它扫描线之间类似地提供二极管连接的晶体管。

[0413] 晶体管 6301a 的第一电极连接至第 i 行扫描线 G_i;晶体管 6301a 的第二电极连接至第 (i-1) 行扫描线 G_{i-1};晶体管 6301a 的栅极连接至第 (i-1) 行扫描线 G_{i-1}。晶体管 6301b 的第一电极连接至第 (i+1) 行扫描线 G_{i+1};晶体管 6301b 的第二电极连接至第 i 行

扫描线 G_i ;晶体管 6301b 的栅极连接至第 i 行扫描线 G_i 。

[0414] 描述图 39A 的操作。在实施模式 1 至 4 中所示的扫描线驱动器电路中的每个中,第 $(i-1)$ 行扫描线 G_{i-1} 、第 i 行扫描线 G_i 和第 $(i+1)$ 行扫描线 G_{i+1} 在非选择期间中保持在 L 电平。因此,晶体管 6301a 和 6301b 截止。然而,当第 i 行扫描线 G_i 的电位由于例如噪声等而上升时,通过第 i 行扫描线 G_i 选择像素,并且将错误的视频信号写入像素。因此,通过如图 39A 所示在扫描线之间提供二极管连接的晶体管,可防止错误的视频信号写入像素。这是因为:当第 i 行扫描线 G_i 的电位上升到等于或高于第 $(i-1)$ 行扫描线 G_{i-1} 的电位和晶体管 6301a 的阈值电压之和时,晶体管 6301a 导通,第 i 行扫描线 G_i 的电位下降。因此,不通过第 i 行的扫描线 G_i 选择像素。

[0415] 当在同一基底上方形成扫描线驱动器电路和像素部分时,图 39A 的结构特别有利。这是因为:在仅包括 N 沟道晶体管或仅包括 P 沟道晶体管的扫描线驱动器电路中,扫描线有时进入漂浮状态,并且噪声容易在该扫描线中发生。

[0416] 图 39B 显示扫描线之间提供的二极管连接的晶体管的方向与图 39A 中的方向相反的结构。应该指出,虽然晶体管 6302a 和 6302b 为 N 沟道晶体管,但是可使用 P 沟道晶体管,并且晶体管 6302a 和 6302b 的极性可与包括在扫描线驱动器电路或像素中的晶体管的极性相同。在图 39B 中,晶体管 6302a 的第一电极连接至第 i 行扫描线 G_i ;晶体管 6302a 的第二电极连接至第 $(i-1)$ 行扫描线 G_{i-1} ;晶体管 6302a 的栅极连接至第 i 行扫描线 G_i 。晶体管 6302b 的第一电极连接至第 $(i+1)$ 行扫描线 G_{i+1} ;晶体管 6302b 的第二电极连接至第 i 行扫描线 G_i ;晶体管 6302b 的栅极连接至第 $(i+1)$ 行扫描线 G_{i+1} 。在图 39B 中,与图 38A 类似,当第 i 行扫描线 G_i 的电位上升到等于或高于第 $(i+1)$ 行扫描线 G_{i+1} 的电位和晶体管 6302b 的阈值电压之和时,晶体管 6302b 导通,第 i 行扫描线 G_i 的电位下降。因此,不通过第 i 行扫描线 G_i 选择像素,并且可防止错误的视频信号写入像素。

[0417] 如图 39C 所示,通过组合图 39A 和图 39B 的结构,即使当第 i 行扫描线 G_i 的电位上升时,晶体管 6301a 和 6301b 也导通,并且第 i 行扫描线 G_i 的电位也下降。应该指出,在图 39C 中,由于电流流过两个晶体管,所以可消除较大的噪声。应该指出,用共同的标号表示与图 39A 和图 39B 的部分类似的部分,省略相同的部分和具有类似功能的部分的详细描述。

[0418] 应该指出,如图 37A 和图 37B 所示,当在扫描线和存储电容器线之间提供二极管连接的晶体管时,可获得与图 39A 至图 39C 的有益效果类似的有益效果。

[0419] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0420] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中

描述的内容（或者可以是该内容的一部分）替换该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）。此外，在该实施模式的附图中，可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0421] 应该指出，该实施模式显示其它实施模式中描述的内容（或者可以是该内容的一部分）的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此，可自由地将其它实施模式中描述的内容应用于该实施模式，将其它实施模式中描述的内容与该实施模式组合，或者用该实施模式替换其它实施模式中描述的内容。

[0422] 【实施模式 8】

[0423] 在该实施模式中，描述晶体管的结构和制造方法。

[0424] 图 46A 至图 46G 是显示晶体管的结构和制造方法的示例的截面图。图 46A 是显示晶体管的结构示例的截面图。图 46B 至图 46G 是显示晶体管的制造方法的示例的截面图。

[0425] 晶体管的结构和制造方法不限于图 46A 至图 46G 所示的晶体管的结构和制造方法，可采用各种结构和制造方法。

[0426] 参考图 46A 描述晶体管的结构示例。图 46A 是具有不同结构的多个晶体管的截面图。在图 46A 中，虽然布置了具有不同结构的多个晶体管，但是该布置是用于描述晶体管的结构，实际上没有必要如图 46A 所示那样布置晶体管，可如所需布置晶体管。

[0427] 然后，对每个形成晶体管的层进行描述。

[0428] 基底 110111 可以是诸如钡硼玻璃、铝硼玻璃的玻璃基底、石英基底、陶瓷基底或包括例如不锈钢的金属基底。除了这些之外，还可使用由具有柔韧性的合成树脂形成的基底，所述合成树脂诸如丙烯酸或塑料，所述塑料的代表有聚对苯二甲酸乙二醇酯 (PET)、聚萘二甲酸乙二醇酯 (PEN)、聚醚砜膜 (PES)。通过使用这样的柔韧的基底，可形成可弯曲的半导体设备。由于柔韧的基底对将使用的基底的面积和形状没有限制，所以例如侧边为一米或更大的矩形基底用作基底 110111，从而可显著地提高生产率。这样的优点极其优于使用圆形硅基底的情况。

[0429] 绝缘膜 110112 起基膜的作用。提供绝缘膜 110112 以防止基底 110111 的碱金属或碱土金属不利地影响半导体元件的特性，所述碱金属诸如钠。绝缘膜 110112 可具有包括氧或氮的绝缘膜，诸如氧化硅 (SiO_x)、氮化硅 (SiN_x)、氧氮化硅 (SiO_xN_y , $x > y$) 或氮氧化硅 (SiN_xO_y , $x > y$) 的单层结构或叠层结构。例如，当提供绝缘膜 110112 具有两层结构时，优选地，氮氧化硅膜用作第一绝缘膜，氧氮化硅膜用作第二绝缘膜。当提供绝缘膜 110112 具有三层结构时，优选地，氧氮化硅膜用作第一绝缘膜，氮氧化硅膜用作第二绝缘膜，氧氮化硅膜用作第三绝缘膜。

[0430] 可使用非晶半导体、微晶半导体或半非晶半导体 (SAS) 形成半导体层 110113、110114 和 110115。可选地，可使用多晶半导体膜。SAS 为这样一种半导体，该半导体具有非晶结构和晶体（包括单晶和多晶）结构之间的中间结构并具有自由能稳定的第三状态。而且，SAS 包括具有短程有序性和晶格畸变的结晶区。至少可在 SAS 膜的一部分中观察到 0.5 ~ 20nm 的结晶区。当包含硅作为主要的组分时，拉曼光谱移动到低于 520cm^{-1} 的波数侧。通过 X 射线衍射观察到衍射峰 (111) 和 (220)，衍射峰 (111) 和 (220) 被认为是来源于硅晶格。SAS 包含用于终止悬空键的至少 1 个原子%或更多的氢或卤素。通过原料气体的

辉光放电分解（等离子体 CVD）形成 SAS。作为原料气体，除了 SiH_4 之外，还可使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。此外，可混合 GeF_4 。可选地，可用 H_2 或者 H_2 和一种或多种选自 He、Ar、Kr 和 Be 的稀有气体元素来稀释原料气体。稀释比率可为 2 ~ 1000 倍，压强可为大约 0.1 ~ 133Pa，电源频率可为 1 ~ 120MHz，优选地为 13 ~ 60MHz，基底加热温度可为 300℃或更低。诸如氧、氮和碳的杂质在大气组分中的浓度优选地为 $1 \times 10^{20} \text{cm}^{-1}$ 或者如杂质元素在膜中那样少。具体地讲，氧的浓度为 $5 \times 10^{19} / \text{cm}^3$ 或更少，优选地为 $1 \times 10^{19} / \text{cm}^3$ 或更少。这里，通过已知的方法（比如，溅射法、LPCVD 法或等离子体 CVD 法）使用包括作为其主要组分的硅（Si）的原料（比如， $\text{Si}_x\text{Ge}_{1-x}$ ）来形成非晶硅膜。然后，通过已知的结晶方法，诸如激光结晶法、使用 RTA 或退火炉的热结晶法、或者使用促进结晶的金属元素的热结晶法使非晶硅膜结晶。

[0431] 绝缘膜 110116 可具有包括氧或氮的绝缘膜，诸如氧化硅（ SiO_x ）、氮化硅（ SiN_x ）、氧氮化硅（ SiO_xN_y , $x > y$ ）或氮氧化硅（ SiN_xO_y , $x > y$ ）的单层结构或叠层结构。

[0432] 栅极 110117 可具有传导膜的单层结构或者两个或三个传导膜的叠层结构。作为栅极 110117 的原料，可使用传导膜。例如，可使用诸如钽（Ta）、钛（Ti）、钼（Mo）、钨（W）、铬（Cr）或硅（Si）的元素的膜；包括这些元素的氮化物膜（典型地，氮化钽膜、氮化钨膜或氮化钛膜）；组合这些元素的合金膜（典型地，Mo-W 合金或 Mo-Ta 合金）；包括这些元素的硅化物膜（典型地，硅化钨膜或硅化钛膜）等。应该指出，这样的元素的上述膜、氮化物膜、合金膜、硅化物膜等可具有单层结构或叠层结构。

[0433] 通过溅射法或等离子体 CVD 法，绝缘膜 110118 可具有包括氧或氮的绝缘膜或包括碳的膜的单层结构或叠层结构，所述包括氧或氮的绝缘膜诸如氧化硅（ SiO_x ）、氮化硅（ SiN_x ）、氧氮化硅（ SiO_xN_y , $x > y$ ）或氮氧化硅（ SiN_xO_y , $x > y$ ），所述包括碳的膜诸如 DLC（仿钻碳）。

[0434] 绝缘膜 110119 可具有硅氧烷树脂、包括氧或氮的绝缘膜或包括碳的膜、有机材料的单层结构或叠层结构，所述包括氧或氮的绝缘膜诸如氧化硅（ SiO_x ）、氮化硅（ SiN_x ）、氧氮化硅（ SiO_xN_y , $x > y$ ）或氮氧化硅（ SiN_xO_y , $x > y$ ），所述包括碳的膜诸如 DLC（仿钻碳），所述有机原料诸如环氧、聚酰亚胺、聚酰胺、聚乙烯酚、苯并环丁烯或丙烯酸。应该指出，硅氧烷树脂对应于具有 Si-O-Si 键的树脂。硅氧烷包括硅（Si）氧（O）键的骨架结构。作为取代基，使用至少包括氢的有机组（比如，烷基组或芳烃）。可选地，氟代组或至少包括氢的氟代组和有机组可用作取代基。应该指出，可提供绝缘膜 110119 直接覆盖栅极 110117，而不提供绝缘膜 110118。

[0435] 作为传导膜 110123，可使用诸如 Al、Ni、C、W、Mo、Ti、Pt、Cu、Ta、Au、或 Mn 的元素的膜、包括这些元素的氮化物膜、组合这些元素的合金膜、包括这些元素的硅化物膜等。例如，作为包括这样的元素中的一些元素的合金，可使用包括 C 和 Ti 的 Al 合金、包括 Ni 的 Al 合金、包括 C 和 Ni 的 Al 合金、包括 C 和 Mn 的 Al 合金等。在叠层结构的情况下，例如，结构可以是这样，即，Al 插在 Mo、Ti 等之间，从而可提高 Al 对热和化学反应的耐性。

[0436] 接下来，参考图 46A 中的每个具有不同结构的多个晶体管的截面图描述每种结构的特性。

[0437] 晶体管 110101 为单漏晶体管。由于可通过简单的方法形成晶体管 110101，所以其优点在于低制造成本和高产量。应该指出，锥角等于或大于 45° 而小于 95°，更优选地，

锥角等于或大于 60° 而小于 95° 。可选地,锥角可小于 45° 。这里,半导体层 110113 和 110115 每个具有不同的杂质浓度,半导体层 110113 用作沟道区,半导体层 110115 用作源区和漏区。通过以这种方式控制杂质的量,可控制所述半导体层的电阻率。此外,所述半导体层和传导膜 110123 之间的电连接状态可更接近欧姆接触。应该指出,作为分别形成每个包括不同杂质量的半导体层的方法,可使用这样的方法,即,通过使用栅极 110117 作为掩模将杂质添加到半导体层。

[0438] 晶体管 110102 表示这样的晶体管,在该晶体管中栅极 110117 具有特定锥角或更大的锥角。由于可通过简单的方法形成晶体管 110102,所以其优点在于低制造成本和高产量。这里,半导体层 110113、110114 和 110115 每个具有不同的杂质浓度。半导体层 110113 用作沟道区,半导体层 110114 用作轻掺杂漏 (LDD) 区,半导体层 110115 用作源区和漏区。通过以这种方式控制杂质的浓度,可控制所述半导体层的电阻率。此外,所述半导体层和传导膜 110123 之间的电连接状态可更接近欧姆接触。而且,由于晶体管包括 LDD 区,所以高压电场难以施加到晶体管,从而可抑制由于热载子而引起的元件的劣化。应该指出,作为分别形成每个包括不同杂质量的半导体层的方法,可使用这样的方法,即,通过使用栅极 110117 作为掩模将杂质添加到半导体层。在晶体管 110102 中,由于栅极 110117 具有特定锥角或更大的锥角,所以可提供通过栅极 110117 添加到半导体层的杂质的浓度的梯度,并且可容易地形成 LDD 区。应该指出,锥角等于或大于 45° 而小于 95° ,更优选地,锥角等于或大于 60° 而小于 95° 。可选地,锥角可小于 45° 。

[0439] 晶体管 110103 表示这样的晶体管,在该晶体管中栅极 110117 包括至少两层并且下栅极长于上栅极。在该说明书中,上栅极和下栅极的形状称为帽形。当栅极 110117 具有这样的帽形时,不用添加光掩模就可形成 LDD 区。应该指出,LDD 区与栅极 110117 重叠的结构,诸如晶体管 110103,具体称为 GOLD (栅重叠的 LDD) 结构。作为形成具有这样的帽形的栅极 110117 的方法,可使用下列方法。

[0440] 首先,当形成栅极 110117 的图案时,通过干式蚀刻对下栅极和上栅极进行蚀刻,以使其侧面倾斜 (成锥形)。然后,通过各向异性蚀刻对上栅极的斜面进行处理以使其几乎垂直。因而,形成栅极以使截面为帽形。然后,掺杂杂质元素两次,从而形成用作沟道区的半导体层 110113、用作 LDD 区的半导体层 110114 以及用作源极和漏极的半导体层 110115。

[0441] 应该指出,LDD 区的与栅极 110117 重叠的部分称为 Lov 区,LDD 区的与栅极 110117 不重叠的部分称为 Loff 区。Loff 区对于抑制截止电流值非常有效,而对于通过减弱漏附近的电场来防止由于热载子而引起的导通电流值的劣化不是非常有效。另一方面,Lov 区对于通过减弱漏附近的电场来防止导通电流值的劣化非常有效,而对于抑制截止电流值不是非常有效。因而,优选地,形成这样的晶体管,该晶体管具有与各种电路中的每个所需的特性相应的结构。例如,当半导体设备用于显示设备时,具有 Loff 区的晶体管优选地用作像素晶体管以抑制截止电流值。另一方面,作为外围电路中的晶体管,优选地使用具有 Lov 区的晶体管以通过减弱漏附近的电场来防止导通电流值的劣化。

[0442] 晶体管 110104 表示这样的晶体管,该晶体管包括与栅极 110117 的侧面相接触的侧壁 110121。当该晶体管包括侧壁 110121 时,可将与侧壁 110121 重叠的区域形成为 LDD 区。

[0443] 晶体管 110105 表示这样的晶体管,在该晶体管中通过使用掩模 110122 用杂质元

素对半导体层进行掺杂来形成 LDD (Loff) 区。因而,肯定可形成 LDD 区,并且可减小该晶体管的截止电流值。

[0444] 晶体管 110116 表示这样的晶体管,在该晶体管中通过使用掩模在半导体层中掺杂来形成 LDD (Lov) 区。因而,肯定可形成 LDD 区,并且可通过减弱晶体管的漏附近的电场来防止导通电流值的劣化。

[0445] 接下来,参考图 46B 至图 46G 描述晶体管的制造方法的示例。

[0446] 应该指出,晶体管的结构和制造方法不限于图 46A 至图 46G 中的结构和制造方法,可使用各种结构和制造方法。

[0447] 在该实施模式中,通过等离子体处理使基底 110111、绝缘膜 110112、半导体层 110113、半导体层 110114、半导体层 110115、绝缘膜 110116、绝缘膜 110118 或绝缘膜 110119 的表面氧化或氮化,从而可使半导体层或绝缘膜氧化或氮化。通过以这样的方式通过等离子体处理使半导体层或绝缘膜氧化或氮化,修改半导体层或绝缘膜的表面,并且可形成绝缘膜以使其比通过 CVD 法或溅射法形成的绝缘膜致密;因而,可抑制诸如针孔的缺陷,并且可改进半导体设备的特性等。

[0448] 应该指出,氧化硅 (SiO_x) 或氮化硅 (SiN_x) 可用于侧壁 110121。作为在栅极 110117 的侧面上形成侧壁 110121 的方法,例如,可使用这样的方法,在该方法中,形成栅极 110117,然后形成氧化硅 (SiO_x) 膜或氮化硅 (SiN_x) 膜,然后通过各向异性蚀刻对氧化硅 (SiO_x) 膜或氮化硅 (SiN_x) 膜进行蚀刻。从而,仅在栅极 110117 的侧面上保留 氧化硅 (SiO_x) 膜和氮化硅 (SiN_x) 膜,从而可在栅极 110117 的侧面上形成侧壁 110121。

[0449] 图 50 显示底栅晶体管和电容器的截面结构。

[0450] 在基底 110501 上方整个形成第一绝缘膜 (绝缘膜 110502)。然而,在不限于该结构的一些情况下,可不形成第一绝缘膜 (绝缘膜 110502)。第一绝缘膜可防止来自基底的杂质不利地影响半导体层和改变晶体管的属性。也就是说,第一绝缘膜起基膜的作用。因此,可制造高可靠性的晶体管。作为第一绝缘膜,可使用氧化硅膜、氮化硅膜或氧氮化硅膜 (SiO_xN_y) 的单层或叠层。

[0451] 在第一绝缘膜上方形成第一传导层 (传导层 110503 和传导层 110504)。传导层 110503 包括晶体管 110520 的栅极的一部分。传导层 110504 包括电容器 110521 的第一电极的一部分。作为第一传导层,可使用 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba 或 Ge 或者这些元素的合金。此外,可使用包括这些元素 (包括其合金) 中的任何一种的叠层。

[0452] 形成第二绝缘膜 (绝缘膜 110514) 至少覆盖第一传导层。第二绝缘膜还用作栅绝缘膜。作为第二绝缘膜,可使用氧化硅膜、氮化硅膜或氧氮化硅 (SiO_xN_y) 膜的单层或叠层。

[0453] 作为与半导体层相接触的第二绝缘膜,优选使用氧化硅膜。这是因为可减小半导体层和第二绝缘膜之间的界面上的陷阱能级。

[0454] 当第二绝缘膜与 Mo 接触时,优选使用氧化硅膜作为与 Mo 接触的第二绝缘膜。这是因为氧化硅膜不会氧化 Mo。

[0455] 通过光蚀刻法、喷墨法、印刷法等第二绝缘膜上方与第一传导层重叠的部分中形成半导体层。该半导体层的一部分延伸至第二绝缘膜和第一传导层不重叠并且覆盖第二绝缘膜的部分。该半导体层包括沟道区 (沟道区 110510)、LDD 区 (LDD 区 110508 和 LDD 区

110509) 和杂质区 (杂质区 110505、杂质区 110506 和杂质区 110507)。沟道区 110510 起晶体管 110520 的沟道区的作用。LDD 区 110508 和 110509 起晶体管 110520 的 LDD 区的作用。应该指出,没有必要形成 LDD 区 110508 和 110509。杂质区 110505 包括晶体管 110520 的源极和漏极中的一个。杂质区 110506 包括晶体管 110520 的源极和漏极中的另一个。杂质区 110507 包括电容器 110521 的第二电极。

[0456] 整个形成第三绝缘膜 (绝缘膜 110511)。在第三绝缘膜的一部分中选择性地形成接触孔。绝缘膜 110511 具有中间层绝缘膜的功能。作为第三绝缘膜,可使用无机材料 (比如,氧化硅 (SiO_x)、氮化硅或氧氮化硅)、具有低介电常数的有机化合物材料 (比如,光敏或非光敏有机树脂材料) 等。可选地,可使用包括硅氧烷的材料。硅氧烷是一种这样的材料,在该材料中骨架结构由硅氧键形成。作为取代基,使用至少包括氢的有机组 (比如,烷基组或芳烃)。可选地,氟代组可用作取代基。此外可选地,至少包括氢的有机组和氟代组可用作取代基。

[0457] 在第三绝缘膜上方形成第二传导层 (传导层 110512 和传导层 110513)。传导层 110512 通过第三绝缘膜中形成的接触孔连接至晶体管 110520 的源极和漏极中的另一个。因此,传导层 110512 包括晶体管 110520 的源极和漏极中的另一个。当传导层 110513 电连接至传导层 110504 时,传导层 110513 包括电容器 110521 的第一电极的一部分。可选地,当传导层 110513 电连接至杂质区 110507 时,传导层 110513 包括电容器 110521 的第二电极的一部分。可选地,当传导层 110513 连接至传导层 110504 和杂质区 110507 时,形成不同于电容器 110521 的另一电容器。在该电容器中,传导层 110513、杂质区 110507 和绝缘层 110511 分别用作第一电极、第二电极和绝缘层。应该指出,作为第二传导层,可使用 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba 或 Ge 或者这些元素的合金。此外,可使用包括这些元素 (包括其合金) 中的任何一种的叠层。

[0458] 在形成第二传导层之后的步骤中,可形成各种绝缘膜或各种传导膜。

[0459] 接下来,描述使用非晶硅 ($\alpha\text{-Si}$) 或微晶硅作为晶体管的半导体层的晶体管和电容器的结构。

[0460] 图 47 显示顶栅晶体管和电容器的截面结构。

[0461] 在基底 110201 上整个形成第一绝缘膜 (绝缘膜 110202)。第一绝缘膜可防止来自基底的杂质不利地影响半导体层和改变晶体管的属性。也就是说,第一绝缘膜起基膜的作用。因此,可制造高可靠性的晶体管。作为第一绝缘膜,可使用氧化硅膜、氮化硅膜或氧氮化硅膜 (SiO_xN_y) 的单层或叠层。

[0462] 没有必要形成第一绝缘膜。如果不形成第一绝缘膜,则可减少步骤的数量,并可降低制造成本。由于可简化结构,所以可增加产量。

[0463] 在第一绝缘膜上方形成第一传导层 (传导层 110203、传导层 110204 和传导层 110205)。传导层 110203 包括晶体管 110220 的源极和漏极中的一个的一部分。传导层 110204 包括晶体管 110220 的源极和漏极中的另一个的一部分。传导层 110205 包括电容器 110221 的第一电极的一部分。作为第一传导层,可使用 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba 或 Ge 或者这些元素的合金。此外,可使用包括这些元素 (包括其合金) 中的任何一种的叠层。

[0464] 在传导层 110203 和传导层 110204 上方,形成第一半导体层 (半导体层 110206 和

半导体层 110207)。半导体层 110206 包括源极和漏极中的一个的一部分。半导体层 110207 包括源极和漏极中的另一个的一部分。作为第一半导体层,可使用包括磷等的硅。

[0465] 在第一绝缘膜上方传导层 110203 和传导层 110204 之间形成第二半导体层(半导体层 110208)。半导体层 110208 的一部分延伸至传导层 110203 和传导层 110204 上方的一部分。半导体层 110208 包括晶体管 110220 的沟道区的一部分。作为第二半导体层,可使用诸如非晶硅(a-Si:H)的具有非结晶性的半导体层或诸如微晶(μ -Si:H)的半导体层。

[0466] 形成第二绝缘膜(绝缘膜 110209 和绝缘膜 110210)以至少覆盖半导体层 110208 和传导层 110205。第二绝缘膜还用作栅绝缘膜。作为第二绝缘膜,可使用氧化硅膜、氮化硅膜或氧氮化硅膜(SiO_xN_y)的单层或叠层。

[0467] 作为与第二半导体层相接触的第二绝缘膜,优选使用氧化硅膜。这是因为可减小第二半导体层和第二绝缘膜之间的界面上的陷阱能级。

[0468] 当第二绝缘膜与 Mo 接触时,优选使用氧化硅膜作为与 Mo 接触的第二绝缘膜。这是因为氧化硅膜不会氧化 Mo。

[0469] 在第二绝缘膜上方形成第二传导层(传导层 110211 和传导层 110212)。传导层 110211 包括晶体管 110220 的栅极的一部分。传导层 110212 包括电容器 110221 的第二电极或布线的一部分。作为第二传导层,可使用 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba 或 Ge 或者这些元素的合金。此外,可使用包括这些元素(包括其合金)中的任何一种的叠层。

[0470] 在形成第二传导层之后的步骤中,可形成各种绝缘膜或各种传导膜。

[0471] 图 48 显示反向交错的(底栅)晶体管和电容器的截面结构。具体地讲,图 48 所示的晶体管为沟道蚀刻型晶体管。

[0472] 在基底 110301 上方整个形成第一绝缘膜(绝缘膜 110302)。第一绝缘膜可防止来自基底的杂质不利地影响半导体层和改变晶体管的属性。也就是说,第一绝缘膜起基膜的作用。因此,可制造高可靠性的晶体管。作为第一绝缘膜,可使用氧化硅膜、氮化硅膜或氧氮化硅膜(SiO_xN_y)的单层或叠层。

[0473] 没有必要形成第一绝缘膜。如果不形成第一绝缘膜,则可减少步骤的数量,并且可降低制造成本。由于可简化结构,所以可增加产量。

[0474] 在第一绝缘膜上方形成第一传导层(传导层 110303 和传导层 110304)。传导层 110303 包括晶体管 110320 的栅极的一部分。传导层 110304 包括电容器 110321 的第一电极的一部分。作为第一传导层,可使用 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba 或 Ge 或者这些元素的合金。此外,可使用包括这些元素(包括其合金)中的任何一种的叠层。

[0475] 形成第二绝缘膜(绝缘膜 110305)以至少覆盖第一传导层。第二绝缘膜还用作栅绝缘膜。作为第二绝缘膜,可使用氧化硅膜、氮化硅膜或氧氮化硅膜(SiO_xN_y)的单层或叠层。

[0476] 作为与半导体层接触的第二绝缘膜,优选使用氧化硅膜。这是因为可减小半导体层和第二绝缘膜之间的界面上的陷阱能级。

[0477] 当第二绝缘膜与 Mo 接触时,优选使用氧化硅膜作为与 Mo 接触的第二绝缘膜。这是因为氧化硅膜不会氧化 Mo。

[0478] 通过光蚀刻法、喷墨法、印刷法等第二绝缘膜上方与第一传导层重叠的部分中形成第一半导体层（半导体层 110306）。半导体层 110306 的一部分延伸至第二绝缘膜和第一传导层不重叠的部分。半导体层 110306 包括晶体管 110320 的沟道区的一部分。作为半导体层 110306，可使用诸如非晶硅（a-Si:H）的具有非结晶性的半导体层或诸如微晶（ μ -Si:H）的半导体层。

[0479] 在第一半导体层上方的一部分中，形成第二半导体层（半导体层 110307 和半导体层 110308）。半导体层 110307 包括源极和漏极中的一个的一部分。半导体层 110308 包括源极和漏极中的另一个的一部分。作为第二半导体层，可使用包括磷等的硅。

[0480] 在第二半导体层和第二绝缘膜上方形成第二传导层（传导层 110309、传导层 110310 和传导层 110311）。传导层 110309 包括晶体管 110320 的源极和漏极中的一个的一部分。传导层 110310 包括晶体管 110320 的源极和漏极中的另一个。传导层 110311 包括电容器 110321 的第二电极的一部分。应该指出，作为第二传导层，可使用 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba 或 Ge 或者这些元素的合金。此外，可使用包括这些元素（包括其合金）中的任何一种的叠层。

[0481] 在形成第二传导层之后的步骤中，可形成各种绝缘膜或各种传导膜。

[0482] 作为示例描述形成沟道蚀刻型晶体管的过程。可使用相同的掩模形成第一半导体层和第二半导体层。具体地讲，顺序地形成第一半导体层和第二半导体层。使用相同的掩模形成第一半导体层和第二半导体层。

[0483] 作为另一示例描述形成沟道蚀刻型晶体管的过程。不使用新的掩模，形成晶体管的沟道区。具体地讲，在形成第二传导层之后，通过使用第二传导层作为掩模来去除第二半导体层的一部分。可选地，通过使用与第二传导层相同的掩模来去除第二半导体层的一部分。在去除的第二半导体层之下的第一半导体层变成晶体管的沟道区。

[0484] 图 49 示出反向交错的（底栅）晶体管和电容器的截面结构。具体地讲，图 49 所示的晶体管为沟道保护（沟道停止）型晶体管。

[0485] 在基底 110401 上方整个形成第一绝缘膜（绝缘膜 110402）。第一绝缘膜可防止来自基底的杂质不利地影响半导体层和改变晶体管的属性。也就是说，第一绝缘膜起基膜的作用。因此，可制造高可靠性的晶体管。作为第一绝缘膜，可使用氧化硅膜、氮化硅膜或氧氮化硅膜（ SiO_xN_y ）的单层或叠层。

[0486] 没有必要形成第一绝缘膜。如果不形成第一绝缘膜，则可减少步骤的数量，并且可降低制造成本。由于可简化结构，所以可增加产量。

[0487] 在第一绝缘膜上方形成第一传导层（传导层 110403 和传导层 110404）。传导层 110403 包括晶体管 110420 的栅极的一部分。传导层 110404 包括电容器 110421 的第一电极的一部分。作为第一传导层，可使用 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba 或 Ge 或者这些元素的合金。此外，可使用包括这些元素（包括其合金）中的任何一种的叠层。

[0488] 形成第二绝缘膜（绝缘膜 110405）以至少覆盖第一传导层。第二绝缘膜还用作栅绝缘膜。作为第二绝缘膜，可使用氧化硅膜、氮化硅膜或氧氮化硅膜（ SiO_xN_y ）的单层或叠层。

[0489] 作为与半导体层接触的第二绝缘膜，优选使用氧化硅膜。这是因为可减小半导体

层和第二绝缘膜之间的界面上的陷阱能级。

[0490] 当第二绝缘膜与 Mo 接触时,优选使用氧化硅膜作为与 Mo 接触的第二绝缘膜。这是因为氧化硅膜不会氧化 Mo。

[0491] 通过光蚀刻法、喷墨法、印刷法等第二绝缘膜上方与第一传导层重叠的部分中形成第一半导体层(半导体层 110406)。半导体层 110406 的一部分延伸至第二绝缘膜和第一传导层不重叠的部分。半导体层 110406 包括晶体管 110420 的沟道区的一部分。作为半导体层 110406,例如,可使用诸如非晶硅(a-Si:H)的具有非结晶性的半导体层或诸如微晶(μ -Si:H)的半导体层。

[0492] 在第一半导体层上方的一部分中形成第三绝缘膜(绝缘膜 110412)。绝缘膜 110412 具有防止晶体管 110420 的沟道区被蚀刻的功能。也就是说,绝缘膜 110412 起沟道保护膜(沟道停止膜)的作用。作为第三绝缘膜,可使用氧化硅膜、氮化硅膜或氧氮化硅膜(SiO_xN_y)的单层或叠层。

[0493] 在第一半导体层上方的一部分和第三绝缘膜上方的一部分中,形成第二半导体层(半导体层 110407 和半导体层 110408)。半导体层 110407 包括源极和漏极中的一个的一部分。半导体层 110408 包括源极和漏极中的另一个的一部分。作为第二半导体层,可使用包括磷等的硅。

[0494] 在第二半导体层上方形成第二传导层(传导层 110409、传导层 110410 和传导层 1104311)。传导层 110409 包括晶体管 110420 的源极和漏极中的一个的一部分。传导层 110410 包括晶体管 110420 的源极和漏极中的另一个。传导层 110411 包括电容器 110421 的第二电极的一部分。应该指出,作为第二传导层,可使用 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba 或 Ge 或者这些元素的合金。此外,可使用包括这些元素(包括其合金)中的任何一种的叠层。

[0495] 在形成第二传导层之后的步骤中,可形成各种绝缘膜或各种传导膜。

[0496] 以上已描述这样的晶体管的结构和制造方法。形成这样的布线、电极、传导层、传导膜、端子、偏压或插头以具有选自包括铝(Al)、钽(Ta)、钛(Ti)、钼(Mo)、钨(W)、钕(Nd)、铬(Cr)、镍(Ni)、铂(Pt)、金(Au)、银(Ag)、铜(Cu)、镁(Mg)、钪(Sc)、钴(Co)、锌(Zn)、铌(Nb)、硅(Si)、磷(P)、硼(B)、砷(As)、镓(Ga)、铟(In)、锡(Sn)和氧(O)的组的一个或多个元素;包括所述组中的元素中的一个或多个元素的化合物或合金材料(例如,氧化铟锡(ITO)、氧化铟锌(IZO)、添加有氧化硅的氧化铟锡(ITSO)、氧化锌(ZnO)、氧化锡(SnO)、氧化镉锡(CTO)、铝钕(Al-Nd)、镁银(Mg-Ag)、钼铌(Mo-Nb)等);组合这些化合物的物质等。可选地,优选地,形成这样的布线、电极、传导层、传导膜、端子以具有包括这样的化合物的物质,所述化合物即硅和选自所述组的元素中的一个或多个元素的化合物(硅化物)(比如,铝硅、钼硅、镍硅);或者氮和选自所述组的元素中的一个或多个元素的化合物(比如,氮化钛、氮化钽、氮化钼)。

[0497] 应该指出,硅(Si)可包括 n 型杂质(比如,磷)或 p 型杂质(比如,硼)。包含在硅中的杂质可增加导电性或者能够实现与正常导体一样的性能。因而,可容易地将这样的硅用作布线或电极。

[0498] 硅可以是各种类型的硅中的任何一种,诸如单晶硅、多晶硅或微晶硅。可选地,可使用不具有结晶性的硅,诸如非晶硅。通过使用单晶硅或多晶硅,可减小布线、电极、传导

层、传导膜或端子的阻抗。通过使用非晶硅或微晶硅,可通过简单的工艺形成布线等。

[0499] 另外,铝或银具有高传导性,因而可减少信号延迟。由于可容易地对铝或银进行蚀刻,所以可容易地形成铝或银的图案,并且可对铝或银进行细微处理。

[0500] 此外,铜也具有高传导性,因而可减少信号延迟。在使用铜时,由于铜增加附着力,所以优选采用叠加结构。

[0501] 钼和钛也为优选材料。这是因为:即使钼或钛与半导体的氧化物(比如,ITO或IZO)或硅接触,钼或钛也不会引起缺陷。此外,可容易地对钼或钛进行蚀刻,并且钼或钛具有耐高温性。

[0502] 由于钨具有耐高温性,所以钨是优选的。

[0503] 由于钹具有耐高温性的优点,所以钹也是优选的。具体地讲,钹和铝的合金用于提高耐热性,从而几乎防止铝的凸起物。

[0504] 而且,由于可在与包括在晶体管中的半导体层相同的时间形成硅并且硅具有高耐热性,所以硅是优选的。

[0505] 由于ITO、IZO、ITSO、氧化锌(ZnO)、硅(Si)、氧化锡(SnO)和氧化镉锡(CTO)具有透光属性,所以它们可用作光应该穿过的部分。例如,ITO、IZO、ITSO、氧化锌(ZnO)、硅(Si)、氧化锡(SnO)或氧化镉锡(CTO)可用于像素电极或公共电极。

[0506] 由于容易对IZO进行蚀刻和处理,所以IZO是优选的。在蚀刻IZO时,几乎不会留下IZO的残余物。因而,当使用IZO形成像素电极时,可减少液晶元件或发光元件的缺陷(诸如,短路或取向无序)。

[0507] 这样的布线、电极、传导层、传导膜、端子、通孔或插头可具有单层结构或多层结构。通过采用单层结构,可简化这样的布线、电极、传导层、传导膜或端子的制造工艺;可减少工艺的天数;可降低成本。可选地,通过采用多层结构,采取每种材料的优点,减少其缺点,从而可形成具有高性能的布线或电极。例如,低阻抗材料(比如,铝)包括在多层结构中,从而减小这样的布线的阻抗。作为另一示例,当低耐热材料插在高耐热材料之间以形成叠层结构时,通过利用这样的低耐热材料的优点,可增加布线或电极的耐热性。例如,包括铝的层优选地作为叠层插在包括钼、钛或钹的层之间。

[0508] 如果布线或电极彼此直接接触,则在一些情况下相互引起不利的效果。例如,布线和电极中的一个与布线或电极中的另一个结合,并改变属性,从而,不能获得期望的功能。作为另一示例,在形成高阻抗部分时,问题在于不能正常地形成高阻抗部分。在这样的情况下,在叠加结构中优选地反应材料被非反应材料夹在中间或者被非反应材料覆盖。例如,当ITO连接至铝时,钛、钼和钹的合金优选地置于ITO和铝之间。作为另一示例,当硅连接至铝时,钛、钼和钹的合金优选地置于硅和铝之间。

[0509] 应该指出,术语“布线”指示包括传导体的部分。这样的布线的形状可以为直线;但是不限于此,这样的布线可以短。因此,电极包括在这样的布线中。

[0510] 应该指出,碳纳米管可用于布线、电极、传导层、传导膜、端子、通孔或插头。由于碳纳米管具有透光性,所以它可用于光应该穿过的部分。例如,碳纳米管可用于像素电极和/或公共电极。

[0511] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),

将每个附图中描述的内容（或者可以是该内容的一部分）与另一附图中描述的内容（或者可以是该内容的一部分）组合，或者用另一附图中描述的内容（或者可以是该内容的一部分）替换每个附图中描述的内容（或者可以是该内容的一部分）。此外，在上述附图中，可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0512] 类似地，可自由地将该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）应用于另一实施模式中的附图中描述的内容（或者可以是该内容的一部分），将该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）与另一实施模式中的附图中描述的内容（或者可以是该内容的一部分）组合，或者用另一实施模式中的附图中描述的内容（或者可以是该内容的一部分）替换该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）。此外，在该实施模式的附图中，可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0513] 应该指出，该实施模式显示其它实施模式中描述的内容（或者可以是该内容的一部分）的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此，可自由地将其它实施模式中描述的内容应用于该实施模式，将其它实施模式中描述的内容与该实施模式组合，或者用该实施模式替换其它实施模式中描述的内容。

[0514] **【实施模式 9】**

[0515] 在该实施模式中，描述显示设备的结构。

[0516] 参考图 53A 描述显示设备的结构。图 53A 为显示设备的俯视图。

[0517] 在基底 170100 上方形成像素部分 170101、扫描线侧输入端子 170103 和信号线侧输入端子 170104，在基底 170100 上方，扫描线从扫描线侧输入端子 170103 行向延伸，信号线从信号线侧输入端子 170104 列向延伸。按矩阵布置像素，每个像素 170102 布置在像素部分 170101 中的扫描线和信号线的交叉点。

[0518] 以上已描述了从外部驱动器电路输入信号的情况。然而，本发明不限于此，IC 芯片可安装在显示设备上。

[0519] 例如，如图 54A 所示，可通过 COG（芯片贴装在玻璃基底上）方法将 IC 芯片 170201 安装在基底 170100 上。在这种情况下，可在将 IC 芯片 170201 安装在基底 170100 上之前进行检查以增加显示设备的产量。此外，还可提高可靠性。另外，用共同的标号表示与图 53A 中的部分共同的部分，省略其描述。

[0520] 作为另一示例，如图 54B 所示，可通过 TAB（卷带式自动结合）方法将 IC 芯片 170201 安装在 FPC（挠性印制板）170200 上。在这种情况下，可在将 IC 芯片 170201 安装在 FPC 170200 上之前进行检查以增加显示设备的产量。此外，还可提高可靠性。另外，用共同的标号表示与图 53A 中的部分共同的部分，省略其描述。

[0521] 与 IC 芯片可安装在基底 170100 上一样，驱动器电路也可安装在基底 170100 上。

[0522] 例如，如图 53B 所示，可在基底 170100 上形成扫描线驱动器电路 170105。在这种情况下，可减少组件部分的数量以降低制造成本。可减少组件部分之间的连接点的数量以提高可靠性。由于扫描线驱动器电路 170105 的驱动频率低，所以可通过使用非晶硅或微晶硅作为晶体管的半导体层来容易地形成扫描线驱动器电路 170105。另外，可通过 COG 方法将用于将信号输出到信号线的 IC 芯片安装在基底 170100 上。可选地，可将通过 TAB 方法

将用于将信号输出到信号线的 IC 芯片安装到其的 FPC 布置在基底 170100 上。另外,可通过 COG 方法将用于控制扫描线驱动器电路 170105 的 IC 芯片安装在基底 170100 上。可选地,可通过 TAB 方法将用于控制扫描线驱动器电路 170105 的 IC 芯片安装到其的 FPC 置于基底 170100 上。另外,用共同的标号表示与图 53A 中的部分共同的部分,省略其描述。

[0523] 作为另一示例,如图 53C 所示,在基底 170100 上方形成扫描线驱动器电路 170105 和信号线驱动器电路 170106。因而,可减少组件部分的数量以降低制造成本。可减少组件部分之间的连接点的数量以提高可靠性。另外,可通过 COG 方法将用于控制扫描线驱动器电路 170105 的 IC 芯片安装在基底 170100 上。可选地,可通过 TAB 方法将用于控制扫描线驱动器电路 170105 的 IC 芯片安装到其的 FPC 布置在基底 170100 上。可通过 COG 方法将用于控制信号线驱动器电路 170106 的 IC 芯片安装在基底 170100 上。可选地,可通过 TAB 方法将用于控制信号线驱动器电路 170106 的 IC 芯片安装到其的 FPC 安装在基底 170100 上。另外,用共同的标号表示与图 53A 中的部分共同的部分,省略其描述。

[0524] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0525] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0526] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0527] 【实施模式 10】

[0528] 在该实施模式中,描述用于驱动显示设备的方法。具体地讲,描述用于驱动液晶显示设备的方法。

[0529] 在该实施模式中描述的可用于液晶显示设备的液晶显示面板具有液晶材料夹在两个基底之间的结构。在两个基底中的每个中提供用于控制施加到液晶材料的电场的电极。液晶材料与通过从外部施加的电场改变其光电属性的材料对应。因此,液晶面板与这样的设备对应,在该设备中,可通过使用包括在两个基底中的每个中的电极控制施加到液晶材料的电压来获得期望的光电属性。另外,以平面方式布置大量电极,这些电极中的每个与像素对应,施加到像素的电压被分别控制。因此,可获得可显示清晰图像的液晶显示面板。

[0530] 这里,液晶材料对于电场变化的响应时间取决于两个基底之间的间隙(单元间隙)和液晶材料的类型等,所述响应时间通常为几毫秒或几十毫秒。此外,在电场变化量小的情况下,进一步延长了液晶材料的响应时间。这种特性引起了图像显示的缺陷,诸如后像、可看见扫迹的现象或当液晶面板显示运动图像时对比度降低。具体地讲,当半色调变为另一半色调(电场变化小)时,上述缺陷的程度变得显著。

[0531] 同时,作为使用有源矩阵法的液晶面板的特定问题,给出了由于恒定电荷驱动而引起写电压波动。以下描述该实施模式中的恒定电荷驱动。

[0532] 使用有源矩阵法的像素电路包括控制写的开关和保持电荷的容器。使用有源矩阵法驱动像素电路的方法对应于这样的方法,在该方法中,在开关处于开启状态时,将预定电压写入像素电路中,随即,开关处于关闭状态,保持像素电路中的电荷(保持状态)。在保持状态时,不执行像素电路内部和外部之间的电荷交换(恒定电荷)。通常,开关处于关闭状态的期间大约比开关处于开启状态的期间长几百倍(扫描线的数量)。因此,可认为像素电路的开关几乎总是处于关闭状态。如上所述,该实施模式中的恒定电荷驱动与这样的驱动方法对应,在该驱动方法中,像素电路几乎在驱动液晶面板的所有期间中处于保持状态。

[0533] 接下来,描述液晶材料的电属性。当从外部施加的电场改变时,液晶材料的介电常数和光学属性改变。也就是说,当认为液晶面板的每个像素为夹在两个电极之间的电容器(液晶元件)时,电容器与其电容根据所施加的电压而改变的电容器对应。这种现象称为动态电容。

[0534] 当通过恒定电荷驱动来驱动以这种方式根据所施加的电压改变其电容的电容器时,以下问题发生。当在电荷没有移动的保持状态下液晶元件的电容改变时,所施加的电压也改变。从关系式(电荷量)=(电容) $\times$ (所施加的电压)中电荷量恒定的事实不难理解这种现象。

[0535] 因为上述原因,所以由于在使用有源矩阵法的液晶面板中执行恒定电荷驱动,所以保持状态时的电压从写时的电压改变。因此,液晶元件的透射率的改变不同于不采取保持状态的驱动方法中液晶元件的透射率的改变。图 51A 至图 51C 显示这种状态。图 51A 显示在由水平轴表示时间和垂直轴表示电压的绝对值的情况下控制写入像素电路的电压的示例。图 51B 显示在由水平轴表示时间和由垂直轴表示电压的情况下控制写入像素电路的电压的示例。图 51C 显示当由水平轴表示时间和由垂直轴表示电压的绝对值时在图 51A 或图 51B 所示的电压写入像素电路的情况下液晶元件的透射率的时间改变。在图 51A 至图 51C 中的每个中,期间 F 显示用于重写电压的期间,将用于重写电压的时间描述为 t_1 、 t_2 、 t_3 和 t_4 。

[0536] 这里,与输入到液晶显示设备的图像数据对应的写电压与 0 时重写时的 $|V_1|$ 对应,与 t_1 、 t_2 、 t_3 和 t_4 时重写时的 $|V_2|$ 对应(见图 51A)。

[0537] 应该指出,可周期性地切换与输入到液晶显示设备的图像数据对应的写电压的极性(反转驱动;见图 51B)。由于通过使用这种方法可尽可能地防止直流电压施加到液晶,所以可防止由于液晶元件的劣化而引起的烧机等。还应该指出,切换极性的周期(反转周期)可与重写电压的周期相同。在这种情况下,由于反转周期短,所以可减少由于反转驱动而引起的闪烁的产生。此外,反转周期可以是重写电压周期的整数倍的周期。在这种情况下,由于反转周期长并且可通过改变极性降低写电压的频率,所以可减小功耗。

[0538] 图 51C 显示图 51A 或图 51B 所示的电压施加到液晶元件的情况下液晶元件的透射率的时间变化。这里,电压 $|V_1|$ 施加到液晶元件,液晶元件在过去足够长时间之后的透射率对应于 TR_1 。类似地,电压 $|V_2|$ 施加到液晶元件,液晶元件在过去足够长时间之后的透射率对应于 TR_2 。当在 t_1 时施加到液晶元件的电压从 $|V_1|$ 变为 $|V_2|$ 时,液晶元件的透射率不是如由虚线 30401 所示立即变成 TR_2 ,而是缓慢变化。例如,当重写电压的周期与 60Hz 的图像信号的帧周期 (16.7 毫秒) 相同时,需要几帧的时间,直到透射率变为 TR_2 。

[0539] 应该指出,如虚线 30401 所示的光滑的透射率的时间变化与当 $|V_2|$ 精确地施加到液晶元件时的透射率的时间变化对应。在实际的液晶面板,例如,使用有源矩阵法的液晶面板中,因为由于恒定电荷驱动而使得保持状态时的电压从写时的电压改变,所以液晶的透射率不具有如虚线 30401 所示的时间改变,而是具有如虚线 30402 所示的渐变的时间改变。这是因为由于恒定电荷驱动而导致电压改变,从而不可能仅通过一次写就达到期望的电压。因此,表面上液晶元件的透射率的响应时间变得比初始响应时间 (虚线 30401) 更长,从而图像显示中的缺陷,诸如后像、可看见扫迹的现象或对比度降低等发生。

[0540] 通过使用过驱动,可解决这样的现象,即,与液晶元件的初始响应时间的长度一样,由于通过动态电容写入的缺少和恒定电荷驱动,使得表面上响应时间变得更长。图 52A 至图 52C 显示这种状态。图 52A 显示在由水平轴表示时间和由垂直轴表示电压的绝对值的情况下控制写入像素电路的电压的示例。图 52B 显示在由水平轴表示时间和由垂直轴表示电压的情况下控制写入像素电路的电压的示例。图 52C 显示当由水平轴表示时间和由垂直轴表示电压的绝对值时在将图 52A 或图 52B 所示的电压写入像素电路的情况下液晶元件的透射率的时间改变。在图 52A 至图 52C 中的每个中,周期 F 显示用于重写电压的周期,将用于重写电压的时间描述为 t_1 、 t_2 、 t_3 和 t_4 。

[0541] 这里,与输入到液晶显示设备的图像数据对应的写电压与 0 时重写时的 $|V_1|$ 对应,并与 t_1 时重写时的 $|V_3|$ 对应,并与 t_2 、 t_3 和 t_4 时重写时的 $|V_2|$ 对应 (见图 52A)。

[0542] 应该指出,可周期性地切换与输入到液晶显示设备的图像数据对应的写电压的极性 (反转驱动;见图 52B)。由于通过使用这种方法可尽可能地防止直流电压施加到液晶,所以可防止由于液晶元件的劣化而引起的烧机等。还应该指出,切换极性的周期 (反转周期) 可与重写电压的周期相同。在这种情况下,由于反转周期短,所以可减少由于反转驱动而引起的闪烁的产生。此外,反转周期可以是重写电压周期的整数倍的周期。在这种情况下,由于反转周期长并且可通过改变极性降低写电压的频率,所以可减小功耗。

[0543] 图 52C 显示在图 52A 或图 52B 所示的电压施加到液晶元件的情况下液晶元件的透射率的时间改变。这里,电压 $|V_1|$ 施加到液晶元件,液晶元件在过去足够长时间之后的透射率对应于 TR_1 。类似地,电压 $|V_2|$ 施加到液晶元件,液晶元件在过去足够长时间之后的透射率对应于 TR_2 。类似地,电压 $|V_3|$ 施加到液晶元件,液晶元件在过去足够长时间之后的透射率对应于 TR_3 。当在 t_1 时施加到液晶元件的电压从 $|V_1|$ 变为 $|V_3|$ 时,如由虚线 30501 所示,液晶元件的透射率试图在几帧内变为 TR_3 。然而,在时间 t_2 ,电压 $|V_3|$ 的施加终止,并且在时间 t_2 之后,施加电压 $|V_2|$ 。因此,液晶元件的透射率不是变成如由虚线 30501 所示那样,而是变成如由虚线 30502 所示那样。这里,优选地,设置电压 $|V_3|$ 的值,以使透射率在时间 t_2 时大约为 TR_2 。这里,电压 $|V_3|$ 也称为过驱动电压。

[0544] 也就是说,通过改变作为过驱动电压的 $|V_3|$,可在一定程度上控制液晶元件的响

应时间。这是因为通过电场的强度来改变液晶元件的响应时间。具体地讲,当电场强时,液晶元件的响应时间变短,当电场弱时,液晶元件的响应时间变长。

[0545] 应该指出,优选地,作为过驱动电压的 $|V_3|$ 根据电压,即,供应期望的透射率 TR_1 和 TR_2 的电压 $|V_1|$ 和电压 $|V_2|$ 的变化量而变化。这是因为:即使当通过电压的改变量来改变液晶元件的响应时间时,也可总是通过根据液晶元件的响应时间的变化改变作为过驱动电压的 $|V_3|$ 来获得合适的响应时间。

[0546] 还应该指出,优选地,通过液晶元件的模式,诸如 TN 模式、VA 模式、IPS 模式或 OCB 模式改变作为过驱动电压的 $|V_3|$ 。这是因为:即使当通过电压的模式来改变液晶元件的响应时间时,也可总是通过根据液晶元件的响应时间的变化改变作为过驱动电压的 $|V_3|$ 来获得合适的响应时间。

[0547] 还应该指出,电压重写周期 F 可与输入信号的帧周期相同。在这种情况下,由于可简化液晶显示设备的外围驱动器电路,所以可获得具有低制造成本的液晶显示设备。

[0548] 还应该指出,电压重写周期 F 可比输入信号的帧周期短。例如,电压重写周期 F 可以是输入信号的帧周期的一半、输入信号的帧周期的三分之一或者输入信号的帧周期的三分之一或更少。将方法与针对由液晶显示设备的保持驱动而引起的运动图像质量的退化的防范措施组合是有效的,所述防范措施诸如黑色数据插入驱动、背光闪烁、背光扫描或通过运动补偿的中间图像插入驱动。也就是说,由于在针对由液晶显示设备的保持驱动而引起运动图像质量退化的防范措施中所需的液晶元件的响应时间短,所以可容易地通过使用该实施模式中描述的过驱动来使液晶元件的响应时间相对变短。虽然可通过单元间隙、液晶材料、液晶元件的模式等使液晶元件的响应时间基本变短,但是从技术上难以缩短液晶元件的响应时间。因此,使用用于通过诸如过驱动的驱动方法缩短液晶元件的响应时间的方法是非常重要的。

[0549] 还应该指出,电压重写周期 F 可比输入信号的帧周期长。例如,电压重写周期 F 可以是输入信号的帧周期的两倍、输入信号的帧周期的三倍或输入信号的帧周期的三倍或更多倍。将方法与确定在长周期内是否写入电压的单元(电路)组合是有效的。也就是说,当在长周期内没有写入电压时,可在没有写入电压的周期期间停止电路的操作,而不执行电压的重写操作。因此,可获得具有低功耗的液晶显示设备。

[0550] 接下来,描述根据供应期望的透射率 TR_1 和 TR_2 的电压 $|V_1|$ 和电压 $|V_2|$ 来改变作为过驱动电压的 $|V_3|$ 的特定方法。

[0551] 由于过驱动电路对应于这样的电路,该电路用于根据供应期望的透射率 TR_1 和 TR_2 的电压 $|V_1|$ 和电压 $|V_2|$ 来适当地控制作为过驱动电压的 $|V_3|$,所以输入到过驱动电路的信号为与电压 $|V_1|$ 相关的信号和与电压 $|V_2|$ 相关的信号,电压 $|V_1|$ 供应期望的透射率 TR_1 ,电压 $|V_2|$ 供应期望的透射率 TR_2 ,并且从过驱动电路输出的信号为与作为过驱动电压的 $|V_3|$ 相关的信号。这里,这些信号中的每个可具有模拟电压值,诸如施加到液晶元件的电压(比如, $|V_1|$ 、 $|V_2|$ 或 $|V_3|$),或者这些信号中的每个可以为用于供应施加到液晶元件的电压的数字信号。这里,将与过驱动电路相关的信号描述为数字信号。

[0552] 首先,参考图 88A 描述过驱动电路的一般结构。这里,输入图像信号 30101a 和 30101b 用作用于控制过驱动电压的信号。作为处理这些信号的结果,输出图像信号 30104 将作为过驱动电压输出。

[0553] 这里,由于供应期望的透射率 TR_1 和 TR_2 的电压 $|V_1|$ 和电压 $|V_2|$ 为相邻帧中的图像信号,所以优选地,输入图像信号 30101a 和 30101b 为相邻帧中类似的图像信号。为了获得这样的信号,输入图像信号 30101a 输入到图 88A 中的延迟电路 30102,结果输出的信号可用作输入图像信号 30101b。例如,存储器可作为延迟电路 30102 而给出。也就是说,将输入图像信号 30101a 存储在存储器中,以将输入图像信号 30101a 延迟一帧;同时从存储器中取出存储在前一帧中的信号作为输入图像信号 30101b;输入图像信号 30101a 和输入图像信号 30101b 同时输入到校正电路 30103。因此,可处理相邻帧中的图像信号。通过将相邻帧中的图像信号输入到校正电路 30103,可获得输出图像信号 30104。应该指出,当存储器用作延迟电路 30102 时,可获得这样的存储器,该存储器具有用于存储一帧图像信号的容量以将输入图像信号 30101a 延迟一帧。因而,存储器可具有作为不引起存储容量的过剩和不足的延迟电路的功能。

[0554] 接下来,描述主要用于减小存储容量而形成的延迟电路 30102。由于可通过使用这样的电路作为延迟电路 30102 来减小存储容量,所以可降低制造成本。

[0555] 具体地讲,图 88B 所示的延迟电路可用作具有这样的特性的延迟电路 30102。图 88B 所示的延迟电路包括编码器 30105、存储器 30106 和解码器 30107。

[0556] 图 88B 所示的延迟电路 30102 的操作如下。首先,在将输入图像信号 30101a 存储在存储器 30106 中之前,编码器 30105 执行压缩处理。因而,可减小将存储在存储器 30106 中的数据的大小。因此,由于可减小存储容量,所以也可降低制造成本。然后,将压缩的图像信号传送到解码器 30107,并在那执行扩展处理。因而,可恢复编码器 30105 压缩的在前信号。这里,编码器 30105 和解码器 30107 执行的压缩处理和扩展处理可以为可逆的处理。因而,由于即使在执行压缩处理和扩展处理之后图像信号也不会退化,所以可减小存储容量,而不引起最终显示在设备上的图像的质量退化。此外,编码器 30105 和解码器 30107 执行的压缩处理和扩展处理可以为不可逆的处理。因而,由于可使压缩的图像信号的数据的大小变得极小,所以可显著地减小存储容量。

[0557] 应该指出,与上述方法一样,作为用于减小存储容量的方法,各种方法可被使用。可使用这样的方法,即,编码器不执行图像压缩,而是减少包括在图像信号中的颜色信息(比如,执行从 26 万种颜色至 65 千种颜色的色调减少),或者减少数据量(比如,使分辨率变小)等。

[0558] 接下来,参考图 88C 至图 88E 描述校正电路 30103 的特定示例。校正电路 30103 对应于这样的电路,该电路用于从两个输入图像信号输出具有特定值的输出图像信号。这里,当两个输入图像信号和输出图像信号之间的关系为非线性并且难以通过简单的运算计算该关系时,查找表(LUT)可用作校正电路 30103。由于通过 LUT 中的测量预先计算两个输入图像信号和输出图像信号之间的关系,所以可仅通过查看 LUT 来计算与两个输入图像信号对应的输出图像信号(见图 88C)。通过使用 LUT 30108 作为校正电路 30103,可不执行复杂的电路设计等来实现校正电路 30103。

[0559] 这里,由于 LUT 30108 为存储器之一,所以优选地,尽可能地减小存储容量以降低制造成本。作为用于实现存储容量的减小的校正电路 30103 的示例,可给出图 88D 所示的电路。图 88D 所示的校正电路 30103 包括 LUT 30109 和加法器 30110。将输入图像信号 30101a 和将输出的输出图像信号 30104 之间的差数据存储在 LUT 30109 中。也就是说,从

LUT 30109 取出来自输入图像信号 30101a 和输入图像信号 30101b 的相应的差数据,加法器 30110 将取出的差数据和输入图像信号 30101a 相加,从而可获得输出图像信号 30104。应该指出,当存储在 LUT 30109 中的数据为差数据时,可减小 LUT 30109 的存储容量。这是因为差数据的数据大小小于输出图像信号 30104 自身的数据大小,从而可使 LUT 30109 所需的存储容量变小。

[0560] 另外,当可通过简单的运算,诸如两个输入图像信号的算术运算来计算输出图像信号时,可通过简单电路的组合来实现校正电路 30103,所述简单电路诸如加法器、减法器 and 乘法器。因此,没有必要使用 LUT,从而可显著地降低制造成本。作为这样的电路,可给出图 88E 所示的电路。图 88E 所示的校正电路 30103 包括减法器 30111、乘法器 30112 和加法器 30113。首先,减法器 30111 计算输入图像信号 30101a 和输入图像信号 30101b 之间的差。在这之后,通过使用乘法器 30112 将差值与适当的系数相乘。然后,通过加法器 30113 将与适当的系数相乘的差值和输入图像信号 30101a 相加,可获得输出图像信号 30104。通过使用这样的电路,没有必要使用 LUT。因此,可显著地降低制造成本。

[0561] 应该指出,通过在一定条件下使用图 88E 所示的校正电路 30103,可防止不适当的输出图像信号 30104 的输出。所述条件如下。施加过驱动电压的输出图像信号 30104 与输入图像信号 30101a 和 30101b 之间的差值具有线性。另外,所述差值与通过使用乘法器 30112 与该线性的斜角相乘的系数对应。也就是说,优选地,图 88E 所示的校正电路 30103 用于具有这样的属性的液晶元件。作为具有这样的属性的液晶元件,可给出 IPS 模式液晶元件,在 IPS 模式液晶元件中,响应时间对灰阶具有低的依赖性。例如,通过以这种方式将图 88E 所示的校正电路 30103 用于 IPS 模式液晶元件,可显著地降低制造成本,并且可获得可防止不适当的输出图像信号 30104 的输出的过驱动电路。

[0562] 可通过软件处理实现与图 88A 至图 88E 所示的电路的操作类似的操作。关于用于延迟电路的存储器,可使用包括在液晶显示设备中的另一存储器、包括在传送显示在液晶显示设备(比如,包括在个人电脑中的视频卡等或与个人电脑类似的设备)上的图像的设备的存储器。因而,除了降低制造成本之外,还可根据用户的偏好来选择过驱动的程度、可利用性等。

[0563] 参考图 89A 和图 89B 描述控制公共线的电位的驱动。图 89A 是显示多个像素电路的示意图,在所述像素电路中,对显示设备中的一条扫描线提供一条公共线,所述显示设备使用具有电容属性的显示元件,诸如液晶元件。图 89A 所示的像素电路中的每个包括晶体管 30201、辅助电容器 30202、显示元件 30203、视频信号线 30204、扫描线 30205 和公共线 30206。

[0564] 晶体管 30201 的栅极电连接至扫描线 30205;晶体管 30201 的源极和漏极中的一个电连接至视频信号线 30204;晶体管 30201 的源极和漏极中的另一个电连接至辅助电容器 30202 的电极中的一个电极和显示元件的电极中的一个电极。另外,辅助电容器 30202 的电极中的另一电极电连接至公共线 30206。

[0565] 首先,在扫描线 30205 所选择的每个像素中,由于晶体管 30201 导通,所以与图像信号相应的电压通过视频信号线 30204 施加到显示元件 30203 和辅助电容器 30202。此时,当图像信号为使连接至公共线 30206 的所有像素显示最小灰阶的信号时,或者当图像信号为使连接至公共线 30206 的所有像素显示最大灰阶的信号时,没有必要通过视频信号

线 30204 将图像信号写入每个像素。可通过改变公共线 30206 的电位而不是通过视频信号线 30204 写入图像信号来改变施加到显示元件 30203 的电压。

[0566] 接下来,图 89B 为显示多个像素电路的示图,在所述像素电路中,对显示设备中的一条扫描线提供两条公共线,所述显示设备使用具有电容属性的显示元件,诸如液晶元件。图 89B 所示的每个像素电路包括晶体管 30211、辅助电容器 30212、显示元件 30213、视频信号线 30214、扫描线 30215、第一公共线 30216 和第二公共线 30217。

[0567] 晶体管 30211 的栅极电连接至扫描线 30215;晶体管 30211 的源极和漏极中的一个电连接至视频信号线 30214;晶体管 30211 的源极和漏极中的另一个电连接至辅助电容器 30212 的电极中的一个电极和显示元件 30213 的电极中的一个电极。另外,辅助电容器 30212 的电极中的另一电极电连接至第一公共线 30216。此外,在与所述像素相邻的像素中,辅助电容器 30212 的电极中的另一电极电连接至第二公共线 30217。

[0568] 在图 89B 所示的像素电路中,电连接至一条公共线的像素的数量少。因此,通过改变第一公共线 30216 或第二公共线 30217 的电位而不是通过视频信号线 30214 写入图像信号,显著地增加改变施加到显示元件 30213 的电压的频率。另外,可执行源反转驱动或点反转驱动。通过执行源反转驱动或点反转驱动,可提高元件的可靠性,并且可抑制闪烁。

[0569] 参考图 90A 至图 90C 描述扫描背光。图 90A 为显示布置冷阴极荧光灯的扫描背光的视图。图 90A 所示的扫描背光包括漫射板 30301 和 N 个冷阴极荧光灯 30302_1 至 30302_N。N 个冷阴极荧光灯 30302_1 至 30302_N 布置在漫射板 30301 的背面,从而可在改变 N 个冷阴极荧光灯 30302_1 至 30302_N 的亮度的同时对 N 个冷阴极荧光灯 30302_1 至 30302_N 进行扫描。

[0570] 参考图 90C 描述扫描时每个冷阴极荧光灯的亮度的改变。首先,在特定周期内冷阴极荧光灯 30302_1 的亮度改变。在这之后,在同一周期内与冷阴极荧光灯 30302_1 相邻提供的冷阴极荧光灯 30302_2 的亮度改变。以这种方式,从冷阴极荧光灯 30302_1 至冷阴极荧光灯 30302_N 顺序地改变亮度。虽然将特定周期内改变的亮度设置为低于图 90C 中的初始亮度,但是它还可以高于初始亮度。另外,虽然从冷阴极荧光灯 30302_1 至 30302_N 执行扫描,但是也可按相反顺序从冷阴极荧光灯 30302_N 至 30302_1 执行扫描。

[0571] 通过如图 90A 至图 90C 执行驱动,可减小背光的平均亮度。因此,可减小背光的功耗,背光的功耗主要占用液晶显示设备的功耗。

[0572] 应该指出,LED 可用作扫描背光的光源。这种情况下的扫描背光如图 90B 所示。图 90B 所示的扫描背光包括漫射板 30311 和光源 30312_1 至 30312_N,在每个光源中布置了 LED。当 LED 用作扫描背光的光源时,优点在于背光可以薄且轻。另外,还存在可扩宽颜色再现区的优点。此外,由于可类似地对光源 30312_1 至 30312_N 中的每个中布置的 LED 进行扫描,所以还可获得点扫描背光。通过使用点扫描背光,还可改进运动图像的图像质量。

[0573] 应该指出,当 LED 用作背光的光源时,可通过如图 90C 所示改变亮度来执行驱动。

[0574] 接下来,参考图 91A 和图 91B 描述高频驱动。图 91A 为在一个帧周期 30600 中显示一副图像和一副中间图像的视图。标号 30601 表示一帧图像;标号 30602 表示该帧的中间图像;标号 30603 表示下一帧的图像;标号 30604 表示下一帧的中间图像。

[0575] 应该指出,一帧的中间图像 30602 可以是基于该帧的图像信号和下一帧的图像信号而生成的图像。可选地,一帧的中间图像 30602 可以是该帧的图像 30601 生成的图像。

此外可选地,一帧的中间图像 30602 可以是黑色图像。因而,可改进保持型显示设备的运动图像的图像质量。在一个帧周期 30600 中显示一副图像和一副中间图像的情况下,优点在于可容易地获得图像信号的帧频的一致性并且图像处理电路不会变得复杂。

[0576] 图 91B 为在具有两个连续的一个帧周期 30600 的期间(即,两个帧周期)中显示一副图像和两副中间图像的视图。标号 30611 表示一帧图像;标号 30612 表示该帧的中间图像;标号 30613 表示下一帧的中间图像;标号 30614 表示下一帧之后的帧的图像。

[0577] 应该指出,一帧的中间图像 30612 和下一帧的中间图像 30613 中的每个可以是基于该帧的图像信号、下一帧的图像信号和下一帧之后的帧的图像信号而生成的图像。可选地,一帧的中间图像 30612 和下一帧的中间图像 30613 中的每个可以是黑色图像。在两个帧周期中显示一副图像和两副中间图像的情况下,优点在于使得外围驱动器电路的操作频率不是那么高并且可有效地改进运动图像的图像质量。

[0578] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0579] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0580] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0581] 【实施模式 11】

[0582] 在该实施模式中,描述液晶面板的外围部分。

[0583] 图 55 显示包括所谓的边光型背光单元 20101 和液晶面板 20107 的液晶显示设备的示例。边光型对应于这样的类型,在该类型中,在背光单元的一端提供光源,从整个发光表面发射光源的荧光。边光型背光单元 20101 薄,并可节省功率。

[0584] 背光单元 20101 包括漫射板 20102、导光板 20103、反射板 20104、灯反射器 20105 和光源 20106。

[0585] 光源 20106 具有如所需发光的功能。例如,作为光源 20106,可使用冷阴极荧光灯、热阴极荧光灯、发光二极管、无机 EL 元件、有机 EL 元件等。

[0586] 图 56A 至图 56D 为每个显示边光型背光单元的详细结构的视图。应该指出,省略

漫射板、导光板、反射板等的描述。

[0587] 图 56A 所示的背光单元 20201 具有这样的结构,在该结构中冷阴极荧光灯 20203 用作光源。另外,提供灯反射器 20202 以有效地反射来自冷阴极荧光灯 20203 的光。由于来自冷阴极荧光灯 20203 的亮度高,所以这样的结构经常用于大型显示设备。

[0588] 图 56B 所示的背光单元 20211 具有这样的结构,在该结构中发光二极管(LED) 20213 用作光源。例如,以预定间隔提供发射白光的发光二极管(LED) 20213。另外,提供灯反射器 20212 以有效地反射来自发光二极管(LED) 20213 的光。

[0589] 图 56C 所示的背光单元 20221 具有这样的结构,在该结构中 R、G 和 B 的发光二极管(LED) 20223、发光二极管(LED) 20224 和发光二极管(LED) 20225 用作光源。以预定间隔提供 R、G 和 B 的发光二极管(LED) 20223、发光二极管(LED) 20224 和发光二极管(LED) 20225 中的每个。通过使用 R、G 和 B 的发光二极管(LED) 20223、发光二极管(LED) 20224 和发光二极管(LED) 20225,可改进颜色再现。另外,提供灯反射器 20222 以有效地反射来自发光二极管的光。

[0590] 图 56D 所示的背光单元 20231 具有这样的结构,在该结构中 R、G 和 B 的发光二极管(LED) 20233、发光二极管(LED) 20234 和发光二极管(LED) 20235 用作光源。例如,在 R、G 和 B 的发光二极管(LED) 20233、发光二极管(LED) 20234 和发光二极管(LED) 20235 中,提供具有低发射强度的颜色(比如,绿色)的发光二极管多于其它发光二极管。通过使用 R、G 和 B 的发光二极管(LED) 20223、发光二极管(LED) 20224 和发光二极管(LED) 20225,可改进颜色再现。另外,提供灯反射器 20232 以有效地反射来自发光二极管的光。

[0591] 图 59 显示包括所谓的直接型背光单元和液晶面板的液晶显示设备的示例。直接型对应于这样的类型,在该类型中,直接在发光表面提供光源,并且从整个发光表面发射光源的荧光。直接型背光单元可有效地利用发射的光量。

[0592] 背光单元 20500 包括漫射板 20501、挡光板 20502、灯反射器 20503、光源 20504 和液晶面板 20505。

[0593] 光源 20504 具有如所需发射光的功能。例如,作为光源 20504,可使用冷阴极荧光灯、热阴极荧光灯、发光二极管、无机 EL 元件、有机 EL 元件等。

[0594] 图 57 是显示偏光板(也称为偏光膜)的结构的示例的视图。

[0595] 偏光膜 20300 包括保护膜 20301、基底膜 20302、PVA 偏光膜 20303、基底膜 20304、粘合层 20305 和脱模膜 20306。

[0596] 当作为基材料的膜(基底膜 20302 和基底膜 20304)从两侧将 PVA 偏光膜 20303 夹在中间时,可提高可靠性。应该指出,具有透光属性和高耐用性的三醋酸纤维(TAC)膜可将 PVA 偏光膜 20303 夹在中间。还应该指出,基底膜和 TAC 膜中的每个起包括在 PVA 偏光膜 20303 中的偏光器的保护膜的作用。

[0597] 附到液晶面板上的粘合层 20305 附到基底膜中的一个基膜(基底膜 20304)上。应该指出,通过将粘合剂施加到基膜中的一个基膜(基膜 20304)上来形成粘合层 20305。粘合层 20305 被提供有脱模膜 20306。

[0598] 基膜中的另一个基膜(基膜 20302)被提供有保护膜 20301。

[0599] 可在偏光膜 20300 的表面上提供硬质涂层散射层(防眩层)。由于硬质涂层散射层具有通过 AG 处理而形成的细微不平而且具有使外部光散射的防眩功能,所以可防止外

部光在液晶面板中的反射和表面反射。

[0600] 还应该指出,可在偏光膜 20300 的表面上执行将具有不同反射率的多个光薄膜层分层的处理。具有不同反射率的多个光薄膜层可减少光的干涉效应在表面上的反射。

[0601] 图 58A 至图 58C 是每个显示液晶显示设备的系统块的示例的示意图。

[0602] 在像素部分 20405 中,提供从信号线驱动器电路 20403 延伸的信号线 20412。在像素部分 20405 中,还提供从扫描线驱动器电路 20404 延伸的扫描线 20410。另外,在信号线 20412 和扫描线 20410 的交叉区域中按矩阵布置多个像素。应该指出,所述多个像素中的每个包括开关元件。因此,用于控制液晶分子的倾向的电压可单独输入到所述多个像素中的每个。以这种方式在每个交叉区域中提供开关元件的结构称为有源矩阵类型。还应该指出,本发明不限于这样的有源矩阵类型,并且可使用无源矩阵类型的结构。由于在每个像素中无源矩阵类型不具有开关元件,所以工艺简单。

[0603] 驱动器电路部分 20408 包括控制电路 20402、信号线驱动器电路 20403 和扫描线驱动器电路 20404。图像信号 20401 输入到控制电路 20402。控制电路 20402 根据该图像信号 20401 控制信号线驱动器电路 20403 和扫描线驱动器电路 20404。因此,控制电路 20402 将控制信号输入到信号线驱动器电路 20403 和扫描线驱动器电路 20404 中的每个。然后,根据该控制信号,信号线驱动器电路 20403 将视频信号输入到信号线 20412 中的每个,扫描线驱动器电路 20404 将扫描信号输入到扫描线 20410 中的每个。然后,根据扫描信号选择包括在像素中的开关元件,并且视频信号输入到像素的像素电极。

[0604] 应该指出,控制电路 20402 还根据图像信号 20401 控制电源 20407。电源 20407 包括用于将功率供应给照明单元 20406 的单元。作为照明单元 20406,可使用边光型背光单元或直接型背光单元。还应该指出,前光可用作照明单元 20406。前光与包括发光体和光传导体的类似板的照明单元对应,其附到像素部分的前面的侧面,并照射整个区域。通过使用这样的照明单元,可以以低功耗均匀地照射像素部分。

[0605] 如图 58B 所示,扫描线驱动器电路 20404 包括移位寄存器 20441、电平转换器 20442 和起缓冲器作用的电路 20443。诸如栅起始脉冲 (GSP) 或栅时钟信号 (GCK) 的信号输入到移位寄存器 20441。

[0606] 如图 58C 所示,信号线驱动器电路 20403 包括移位寄存器 20431、第一锁存器 20432、第二锁存器 20433、电平转换器 20434 和起缓冲器作用的电路 20435。起缓冲器作用的电路 20435 对应于这样的电路,该电路具有放大弱信号的功能,其包括运算放大器等。诸如起始脉冲 (SSP) 的信号输入到电平转换器 20434,诸如视频信号的数据 (DATA) 输入到第一锁存器 20432。锁存器 (LAT) 信号可临时保持在第二锁存器 20433 中,同时输入到像素部分 20405。这称为线顺序驱动。因此,当使用执行点顺序驱动而不是线顺序驱动的像素时,可省略第二锁存器。

[0607] 应该指出,在该实施模式中,各种类型的液晶面板可用作液晶面板。例如,液晶层充填在两个基底之间的结构可用作液晶面板。在所述基底中的一个基底上方形成晶体管、电容器、像素电极、取向膜等。可在与所述基底中的一个基底的顶面相对的表面上提供偏光板、延迟板或棱镜片。在所述基底中的另一基底上提供滤色器、黑色矩阵、反电极、取向膜等。应该指出,可在与所述基底中的另一基底的顶面相对的表面上提供偏光板或延迟板。还应该指出,可在所述基底中的一个基底的顶面上方形成滤色器和黑色矩阵。还应该指出,可

通过在所述基底中的一个基底的顶面侧或与所述基底中的一个基底的顶面侧相对的表面上提供狭缝（栅格）来执行三维显示。

[0608] 还应该指出，可在两个基底之间提供偏光板、延迟板和棱镜片中的每个。可选地，可将偏光板、延迟板和棱镜片与两个基底中的一个基底集成在一起。

[0609] 虽然参考各附图描述了该实施模式，但是可自由地将每个附图中描述的内容（或者可以是该内容的一部分）应用于另一附图中描述的内容（或者可以是该内容的一部分），将每个附图中描述的内容（或者可以是该内容的一部分）与另一附图中描述的内容（或者可以是该内容的一部分）组合，或者用另一附图中描述的内容（或者可以是该内容的一部分）替换每个附图中描述的内容（或者可以是该内容的一部分）。此外，在上述附图中，可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0610] 类似地，可自由地将该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）应用于另一实施模式中的附图中描述的内容（或者可以是该内容的一部分），将该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）与另一实施模式中的附图中描述的内容（或者可以是该内容的一部分）组合，或者用另一实施模式中的附图中描述的内容（或者可以是该内容的一部分）替换该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）。此外，在该实施模式的附图中，可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0611] 应该指出，该实施模式显示其它实施模式中描述的内容（或者可以是该内容的一部分）的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此，可自由地将其它实施模式中描述的内容应用于该实施模式，将其它实施模式中描述的内容与该实施模式组合，或者用该实施模式替换其它实施模式中描述的内容。

[0612] 【实施模式 12】

[0613] 在该实施模式中，描述可应用于液晶显示设备的像素的像素结构和操作。

[0614] 应该指出，在该实施模式中，作为液晶元件的操作模式，可使用 TN（扭曲向列）模式、IPS（共面切换）模式、FFS（边缘场切换）模式、MVA（多象限垂直配向）模式、PVA（垂直取向构型）模式、ASM（轴对称排列微胞）模式、OCB（光补偿双折射）模式、FLC（铁电液晶）模式、AFLC（反铁电液晶）模式等。

[0615] 图 60A 是显示可应用于液晶显示设备的像素结构的示例的示意图。

[0616] 像素 40100 包括晶体管 40101、液晶元件 40102 和电容器 40103。晶体管 40101 的栅极连接至布线 40105。晶体管 40101 的第一电极连接至布线 40104。晶体管 40101 的第二电极连接至液晶元件 40102 的第一电极和电容器 40103 的第一电极。液晶元件 40102 的第二电极对应于反电极 40107。电容器 40103 的第二电极连接至布线 40106。

[0617] 布线 40104 起信号线的作用。布线 40105 起扫描线的作用。布线 40106 起电容器线的作用。晶体管 40101 起开关的作用。电容器 40103 起存储电容器的作用。

[0618] 仅需要晶体管 40101 起开关的作用，晶体管 40101 可以是 P 沟道晶体管或 N 沟道晶体管。

[0619] 图 60B 是显示可应用于液晶显示设备的像素结构的示例的示意图。具体地讲，图 60B 是显示可应用于适合于横向电场模式（包括 IPS 模式和 FFS 模式）的液晶显示设备的像素

结构的示例的示意图。

[0620] 像素 40110 包括晶体管 40111、液晶元件 40112 和电容器 40113。晶体管 40111 的栅连接至布线 40115。晶体管 40111 的第一电极连接至布线 40114。晶体管 40114 的第二电极连接至液晶元件 40112 的第一电极和电容器 40113 的第一电极。液晶元件 40112 的第二电极连接至布线 40116。电容器 40103 的第二电极连接至布线 40116。

[0621] 布线 40114 起信号线的作用。布线 40115 起扫描线的作用。布线 40116 起电容器线的作用。晶体管 40111 起开关的作用。电容器 40113 起存储电容器的作用。

[0622] 仅需要晶体管 40111 起开关的作用,晶体管 40111 可以是 P 沟道晶体管或 N 沟道晶体管。

[0623] 图 61 是显示可应用于液晶显示设备的像素结构的示例的示意图。具体地讲,图 61 是显示可通过减少布线的数量来增大像素的开口率的像素结构的示例的示意图。

[0624] 图 61 显示在同一列向上提供的两个像素(像素 40200 和像素 40210)。例如,当在第 N 行中提供像素 40200 时,在第 (N+1) 行中提供像素 40210。

[0625] 像素 40200 包括晶体管 40201、液晶元件 40202 和电容器 40203。晶体管 40201 的栅连接至布线 40205。晶体管 40201 的第一电极连接至布线 40204。晶体管 40201 的第二电极连接至布线 40204。晶体管 40201 的第二电极连接至液晶元件 40202 的第一电极和电容器 40203 的第一电极。液晶元件 40202 的第二电极对应于反电极 40207。电容器 40203 的第二电极连接至与连接至前一行的晶体管的栅的布线相同的布线。

[0626] 像素 40210 包括晶体管 40211、液晶元件 40212 和电容器 40213。晶体管 40211 的栅连接至布线 40215。晶体管 40211 的第一电极连接至布线 40204。晶体管 40211 的第二电极连接至液晶元件 40212 的第一电极和电容器 40213 的第一电极。液晶元件 40212 的第二电极对应于反电极 40217。电容器 40213 的第二电极连接至与连接至前一行的晶体管的栅的布线相同的布线(布线 40205)。

[0627] 布线 40204 起信号线的作用。布线 40205 起第 N 行的扫描线的作用。布线 40205 还起第 (N+1) 行的电容器线的作用。晶体管 40201 起开关的作用。电容器 40203 起存储电容器的作用。

[0628] 布线 40215 起第 (N+1) 行的扫描线的作用。布线 40215 还起第 (N+2) 行的电容器线的作用。晶体管 40211 起开关的作用。电容器 40213 起存储电容器的作用。

[0629] 仅需要晶体管 40201 和晶体管 40211 中的每个起开关的作用,晶体管 40201 和晶体管 40211 中的每个可以是 P 沟道晶体管或 N 沟道晶体管。

[0630] 图 62 是显示可应用于液晶显示设备的像素结构的示例的示意图。具体地讲,图 62 是显示可通过使用子像素来改进视角的像素结构的示例的示意图。

[0631] 像素 40320 包括子像素 40300 和子像素 40310。虽然描述了像素 40320 包括两个子像素的情况,但是像素 40320 可包括三个或更多个子像素。

[0632] 子像素 40300 包括晶体管 40301、液晶元件 40302 和电容器 40303。晶体管 40301 的栅连接至布线 40305。晶体管 40301 的第一电极连接至布线 40304。晶体管 40301 的第二电极连接至液晶元件 40302 的第一电极和电容器 40303 的第一电极。液晶元件 40302 的第二电极对应于反电极 40307。电容器 40303 的第二电极连接至布线 40306。

[0633] 子像素 40310 包括晶体管 40311、液晶元件 40312 和电容器 40313。晶体管 40311

的栅连接至布线 40315。晶体管 40311 的第一电极连接至布线 40304。晶体管 40311 的第二电极连接至液晶元件 40312 的第一电极和电容器 40313 的第一电极。液晶元件 40312 的第二电极对应于反电极 40317。电容器 40313 的第二电极连接至布线 40306。

[0634] 布线 40304 起信号线的作用。布线 40305 起扫描线的作用。布线 40315 起信号线的作用。布线 40306 起电容器线的作用。晶体管 40301 起开关的作用。晶体管 40311 起开关的作用。电容器 40303 起存储电容器的作用。电容器 40313 起存储电容器的作用。

[0635] 仅需要晶体管 40301 起开关的作用,晶体管 40301 可以是 P 沟道晶体管或 N 沟道晶体管。仅需要晶体管 40311 起开关的作用,晶体管 40311 可以是 P 沟道晶体管或 N 沟道晶体管。

[0636] 输入到子像素 40300 的视频信号可以是与输入到子像素 40310 的视频信号的值不同的值。在这种情况下,由于液晶元件 40302 的液晶分子的取向和液晶元件 40312 的液晶分子的取向可以彼此不同,所以可使视角变宽。

[0637] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0638] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0639] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0640] 【实施模式 13】

[0641] 在该实施模式中,描述各种液晶模式。

[0642] 首先,参考截面图描述各种液晶模式。

[0643] 图 63A 和图 63B 是 TN 模式的截面的示意图。

[0644] 液晶层 50100 在第一基底 50101 和第二基底 50102 之间,提供第一基底 50101 和第二基底 50102 以使其彼此相对。在第一基底 50101 的顶面上形成第一电极 50105。在第二基底 50102 的顶面上形成第二电极 50106。在第一基底 50101 的表面上提供第一偏光板 50103,第一偏光板 50103 不面对液晶层 50100。在第二基底 50102 的表面上提供第二偏光板 50104,第二偏光板 50104 不面对液晶层 50100。应该指出,提供第一偏光板 50103 和第

二偏光板 50104 以使其处于正交尼科耳状态。

[0645] 可在第一基底 50101 的顶面上提供在第一偏光板 50103,即,可在第一基底 50101 和液晶层 50100 之间提供第一偏光板 50103。可在第二基底 50102 的顶面上提供第二偏光板 50104,即,可在第二基底 50102 和液晶层 50100 之间提供第二偏光板 50104。

[0646] 仅需要第一电极 50105 和第二电极 50106 中的至少一个具有透光属性(透射或反射液晶显示设备)。可选地,第一电极 50105 和第二电极 50106 都可以具有透光属性,并且这些电极中的一个电极的一部分可具有反射性(半透射液晶显示设备)。

[0647] 图 63A 是电压施加到第一电极 50105 和第二电极 50106 的情况(称为垂直电场模式)下的截面的示意图。

[0648] 图 63B 是电压不施加到第一电极 50105 和第二电极 50106 的情况下的截面的示意图。

[0649] 图 64A 和图 64B 是 VA 模式的截面的示意图。在 VA 模式中,调整液晶分子的取向,以使当没有电场时这些液晶分子与基底垂直。

[0650] 液晶层 50200 在第一基底 50201 和第二基底 50202 之间,提供第一基底 50201 和第二基底 50202 以使其彼此相对。在第一基底 50201 的顶面上形成第一电极 50205。在第二基底 50202 的顶面上形成第二电极 50206。在第一基底 50201 的表面上提供第一偏光板 50203,第一偏光板 50203 不面对液晶层 50200。在第二基底 50202 的表面上提供第二偏光板 50204,第二偏光板 50204 不面对液晶层 50200。应该指出,提供第一偏光板 50203 和第二偏光板 50204 以使其处于正交尼科耳状态。

[0651] 可在第一基底 50201 的顶面上提供在第一偏光板 50203,即,可在第一基底 50201 和液晶层 50200 之间提供第一偏光板 50203。可在第二基底 50202 的顶面上提供第二偏光板 50204,即,可在第二基底 50202 和液晶层 50200 之间提供第二偏光板 50204。

[0652] 仅需要第一电极 50205 和第二电极 50206 中的至少一个具有透光属性(透射或反射液晶显示设备)。可选地,第一电极 50205 和第二电极 50206 都可以具有透光属性,并且这些电极中的一个电极的一部分可具有反射性(半透射液晶显示设备)。

[0653] 图 64A 时电压施加到第一电极 50205 和第二电极 50206 的情况(称为垂直电场模式)下的截面的示意图。

[0654] 图 64B 是电压不施加到第一电极 50205 和第二电极 50206 的情况下的截面的示意图。

[0655] 图 64C 和图 64D 是 MVA 模式的截面的示意图。在 MVA 模式中,每个部分的视角依赖性彼此补偿。

[0656] 液晶层 50210 在第一基底 50211 和第二基底 50212 之间,提供第一基底 50211 和第二基底 50212 以使其彼此相对。在第一基底 50211 的顶面上形成第一电极 50215。在第二基底 50212 的顶面上形成第二电极 50216。在第一电极 50215 上形成用于控制取向的第一凸起 50217。在第二电极 50216 上形成用于控制取向的第二凸起 50218。在第一基底 50211 的表面上提供第一偏光板 50213,第一偏光板 50213 不面对液晶层 50210。在第二基底 50212 的表面上提供第二偏光板 50214,第二偏光板 50214 不面对液晶层 50210。应该指出,提供第一偏光板 50213 和第二偏光板 50214 以使其处于正交尼科耳状态。

[0657] 可在第一基底 50211 的顶面上提供在第一偏光板 50213,即,可在第一基底 50211

和液晶层 50210 之间提供第一偏光板 50213。可在第二基底 50212 的顶面上提供第二偏光板 50214,即,可在第二基底 50212 和液晶层 50210 之间提供第二偏光板 50214。

[0658] 仅需要第一电极 50215 和第二电极 50216 中的至少一个具有透光属性(透射或反射液晶显示设备)。可选地,第一电极 50215 和第二电极 50216 都可以具有透光属性,并且这些电极中的一个电极的一部分可具有反射性(半透射液晶显示设备)。

[0659] 图 64C 是电压施加到第一电极 50215 和第二电极 50216 的情况(称为垂直电场模式)下的截面的示意图。

[0660] 图 64D 是电压不施加到第一电极 50215 和第二电极 50216 的情况下的截面的示意图。

[0661] 图 65A 和图 65B 是 OCB 模式的截面的示意图。在 OCB 模式中,由于可对液晶层中的液晶分子的取向进行光补偿,所以视角依赖性低。这种状态的液晶分子称为弯曲取向。

[0662] 液晶层 50300 在第一基底 50301 和第二基底 50302 之间,提供第一基底 50301 和第二基底 50302 以使其彼此相对。在第一基底 50301 的顶面上形成第一电极 50305。在第二基底 50302 的顶面上形成第二电极 50306。在第一基底 50301 的表面上提供第一偏光板 50303,第一偏光板 50303 不面对液晶层 50300。在第二基底 50302 的表面上提供第二偏光板 50304,第二偏光板 50304 不面对液晶层 50300。应该指出,提供第一偏光板 50303 和第二偏光板 50304 以使其处于正交尼科耳状态。

[0663] 可在第一基底 50301 的顶面上提供在第一偏光板 50303,即,可在第一基底 50301 和液晶层 50300 之间提供第一偏光板 50303。可在第二基底 50302 的顶面上提供第二偏光板 50304,即,可在第二基底 50302 和液晶层 50300 之间提供第二偏光板 50304。

[0664] 仅需要第一电极 50305 和第二电极 50306 中的至少一个具有透光属性(透射或反射液晶显示设备)。可选地,第一电极 50305 和第二电极 50306 都可以具有透光属性,并且这些电极中的一个电极的一部分可具有反射性(半透射液晶显示设备)。

[0665] 图 65A 是电压施加到第一电极 50305 和第二电极 50306 的情况(称为垂直电场模式)下的截面的示意图。

[0666] 图 65B 是电压不施加到第一电极 50305 和第二电极 50306 的情况下的截面的示意图。

[0667] 图 65C 和图 65D 是 FLC 模式或 AFLC 模式的截面的示意图。

[0668] 液晶层 50310 在第一基底 50311 和第二基底 50312 之间,提供第一基底 50311 和第二基底 50312 以使其彼此相对。在第一基底 50311 的顶面上形成第一电极 50315。在第二基底 50312 的顶面上形成第二电极 50316。在第一基底 50311 的表面上提供第一偏光板 50313,第一偏光板 50313 不面对液晶层 50310。在第二基底 50312 的表面上提供第二偏光板 50314,第二偏光板 50314 不面对液晶层 50310。应该指出,提供第一偏光板 50313 和第二偏光板 50314 以使其处于正交尼科耳状态。

[0669] 可在第一基底 50311 的顶面上提供在第一偏光板 50313,即,可在第一基底 50311 和液晶层 50310 之间提供第一偏光板 50313。可在第二基底 50312 的顶面上提供第二偏光板 50314,即,可在第二基底 50312 和液晶层 50310 之间提供第二偏光板 50314。

[0670] 仅需要第一电极 50315 和第二电极 50316 中的至少一个具有透光属性(透射或反射液晶显示设备)。可选地,第一电极 50315 和第二电极 50316 都可以具有透光属性,并且

这些电极中的一个电极的一部分可具有反射性（半透射液晶显示设备）。

[0671] 图 65C 是电压施加到第一电极 50315 和第二电极 50316 的情况（称为垂直电场模式）下的截面的示意图。

[0672] 图 65D 是电压不施加到第一电极 50315 和第二电极 50316 的情况下的截面的示意图。

[0673] 图 66A 和图 66B 是 IPS 模式的截面的示意图。在 IPS 模式中,可对液晶层中的液晶分子的取向进行光补偿,液晶分子总是在与基底平行的平面中旋转,使用仅在一个基底侧提供电极的水平电场方法。

[0674] 液晶层 50400 在第一基底 50401 和第二基底 50402 之间,提供第一基底 50401 和第二基底 50402 以使其彼此相对。在第二基底 50402 的顶面上形成第一电极 50405 和第二电极 50406。在第一基底 50401 的表面上提供第一偏光板 50403,第一偏光板 50403 不面对液晶层 50400。在第二基底 50402 的表面上提供第二偏光板 50404,第二偏光板 50404 不面对液晶层 50400。应该指出,提供第一偏光板 50403 和第二偏光板 50404 以使其处于正交尼科耳状态。

[0675] 可在第一基底 50401 的顶面上提供在第一偏光板 50403,即,可在第一基底 50401 和液晶层 50400 之间提供第一偏光板 50403。可在第二基底 50402 的顶面上提供第二偏光板 50404,即,可在第二基底 50402 和液晶层 50400 之间提供第二偏光板 50404。

[0676] 仅需要第一电极 50405 和第二电极 50406 中的至少一个具有透光属性（透射或反射液晶显示设备）。可选地,第一电极 50405 和第二电极 50406 都可以具有透光属性,并且这些电极中的一个电极的一部分可具有反射性（半透射液晶显示设备）。

[0677] 图 66A 是电压施加到第一电极 50405 和第二电极 50406 的情况（称为垂直电场模式）下的截面的示意图。

[0678] 图 66B 是电压不施加到第一电极 50405 和第二电极 50406 的情况下的截面的示意图。

[0679] 图 66C 和图 66D 是 FFS 模式的截面的示意图。在 FFS 模式中,可对液晶层中的液晶分子的取向进行光补偿,液晶分子总是在与基底平行的平面中旋转,使用仅在一个基底侧提供电极的水平电场方法。

[0680] 液晶层 50410 在第一基底 50411 和第二基底 50412 之间,提供第一基底 50411 和第二基底 50412 以使其彼此相对。在第二基底 50412 的顶面上形成第一电极 50415 和第二电极 50416。在第二电极 50416 的顶面上形成绝缘膜 50417。在绝缘膜 50417 上方形成第一电极 50415。在第一基底 50411 的表面上提供第一偏光板 50413,第一偏光板 50413 不面对液晶层 50410。在第二基底 50412 的表面上提供第二偏光板 50414,第二偏光板 50414 不面对液晶层 50410。应该指出,提供第一偏光板 50413 和第二偏光板 50414 以使其处于正交尼科耳状态。

[0681] 可在第一基底 50411 的顶面上提供在第一偏光板 50413,即,可在第一基底 50411 和液晶层 50410 之间提供第一偏光板 50413。可在第二基底 50412 的顶面上提供第二偏光板 50414,即,可在第二基底 50412 和液晶层 50410 之间提供第二偏光板 50414。

[0682] 仅需要第一电极 50415 和第二电极 50416 中的至少一个具有透光属性（透射或反射液晶显示设备）。可选地,第一电极 50415 和第二电极 50416 都可以具有透光属性,并且

这些电极中的一个电极的一部分可具有反射性（半透射液晶显示设备）。

[0683] 图 66C 是电压施加到第一电极 50415 和第二电极 50416 的情况（称为垂直电场模式）下的截面的示意图。

[0684] 图 66D 是电压不施加到第一电极 50415 和第二电极 50416 的情况下的截面的示意图。

[0685] 虽然参考各附图描述了该实施模式，但是可自由地将每个附图中描述的内容（或者可以是该内容的一部分）应用于另一附图中描述的内容（或者可以是该内容的一部分），将每个附图中描述的内容（或者可以是该内容的一部分）与另一附图中描述的内容（或者可以是该内容的一部分）组合，或者用另一附图中描述的内容（或者可以是该内容的一部分）替换每个附图中描述的内容（或者可以是该内容的一部分）。此外，在上述附图中，可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0686] 类似地，可自由地将该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）应用于另一实施模式中的附图中描述的内容（或者可以是该内容的一部分），将该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）与另一实施模式中的附图中描述的内容（或者可以是该内容的一部分）组合，或者用另一实施模式中的附图中描述的内容（或者可以是该内容的一部分）替换该实施模式的每个附图中描述的内容（或者可以是该内容的一部分）。此外，在该实施模式的附图中，可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0687] 应该指出，该实施模式显示其它实施模式中描述的内容（或者可以是该内容的一部分）的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此，可自由地将其它实施模式中描述的内容应用于该实施模式，将其它实施模式中描述的内容与该实施模式组合，或者用该实施模式替换其它实施模式中描述的内容。

[0688] 【实施模式 14】

[0689] 在该实施模式中，描述显示设备的像素结构。具体地讲，描述液晶显示设备的像素结构。

[0690] 参考像素的截面图描述组合每个液晶模式和晶体管的情况下的像素结构。

[0691] 应该指出，作为晶体管，可使用包括非单晶半导体层的薄膜晶体管（TFT），非晶硅、多晶硅、微晶（也称为半非晶）硅等为所述非晶硅半导体层的类型。

[0692] 作为晶体管的结构，可使用顶栅结构、底栅结构等。应该指出，沟道蚀刻晶体管、沟道保护晶体管等可用作底栅晶体管。

[0693] 图 67 是组合 TN 模式和晶体管的情况下的像素的截面图的示例。具有液晶分子 10118 的液晶 10111 在第一基底 10101 和第二基底 10116 之间。在第一基底 10101 上方提供晶体管、像素电极、取向膜等，在第二基底 10116 上提供挡光膜 10114、滤色器 10115、反电极、取向膜等。另外，在第一基底 10101 和第二基底 10116 之间提供定位件 10117。通过将图 67 所示的像素结构应用于液晶显示设备，可以以低成本形成液晶显示设备。

[0694] 图 68A 是组合 MVA（多象限垂直配向）模式和晶体管的情况下的像素的截面图的示例。具有液晶分子 10218 的液晶 10211 在第一基底 10201 和第二基底 10216 之间。在第一基底 10201 上方提供晶体管、像素电极、取向膜等，在第二基底 10216 上提供挡光膜

10214、滤色器 10215、反电极、取向控制凸起 10219、取向膜等。另外,在第一基底 10201 和第二基底 10216 之间提供定位件 10217。通过将图 68A 所示的像素结构应用于液晶显示设备,可获得具有宽视角、高响应速度和高对比度的液晶显示设备。

[0695] 图 68B 是组合 PVA(垂直取向构型)模式和晶体管的情况下的像素的截面图的示例。具有液晶分子 10248 的液晶 10241 在第一基底 10231 和第二基底 10246 之间。在第一基底 10231 上方提供晶体管、像素电极、取向膜等,在第二基底 10246 上提供挡光膜 10244、滤色器 10245、反电极、取向膜等。应该指出,像素电极包括电极凹槽部分 10249。另外,在第一基底 10231 和第二基底 10246 之间提供定位件 10247。通过将图 68B 所示的像素结构应用于液晶显示设备,可获得具有宽视角、高响应速度和高对比度的液晶显示设备。

[0696] 图 69A 是组合 IPS(共面切换)模式和晶体管的情况下的像素的截面图的示例。具有液晶分子 10318 的液晶 10311 在第一基底 10301 和第二基底 10316 之间。在第一基底 10301 上方提供晶体管、像素电极、取向膜等,在第二基底 10316 上提供挡光膜 10314、滤色器 10315、取向膜等。另外,在第一基底 10301 和第二基底 10316 之间提供定位件 10317。通过将图 69A 所示的像素结构应用于液晶显示设备,可获得理论上具有宽视角的对灰阶具有低依赖性的响应速度的液晶显示设备。

[0697] 图 69B 是组合 FFS(边缘场切换)模式和晶体管的情况下的像素的截面图的示例。具有液晶分子 10348 的液晶 10341 在第一基底 10331 和第二基底 10346 之间。在第一基底 10331 上方提供晶体管、像素电极、公共电极、取向膜等,在第二基底 10346 上提供挡光膜 10344、滤色器 10345、取向膜等。另外,在第一基底 10331 和第二基底 10346 之间提供定位件 10347。通过将图 69B 所示的像素结构应用于液晶显示设备,可获得理论上具有宽视角的对灰阶具有低依赖性的响应速度的液晶显示设备。

[0698] 这里,描述可用于传导层或绝缘膜的材料。

[0699] 作为图 67 中的第一绝缘膜 10102、图 68A 中的第一绝缘膜 10202、图 68B 中的第一绝缘膜 10232、图 69A 中的第一绝缘膜 10302 或图 69B 中的第一绝缘膜 10332,可使用诸如氧化硅膜、氮化硅膜或氧氮化硅(SiO_xN_y)膜的绝缘膜。可选地,可使用具有叠层结构的绝缘膜,在该叠层结构中,组合氧化硅膜、氮化硅膜或氧氮化硅(SiO_xN_y)膜等中的两种或更多种。

[0700] 作为图 67 中的第一传导层 10103、图 68A 中的第一传导层 10203、图 68B 中的第一传导层 10233、图 69A 中的第一传导层 10303 或图 69B 中的第一传导层 10333,可使用 Mo、Ti、Al、Nd、Cr 等。可选地,可使用组合 Mo、Ti、Al、Nd、Cr 等中的两种或更多种的叠层结构。

[0701] 作为图 67 中的第二绝缘膜 10104、图 68A 中的第二绝缘膜 10204、图 68B 中的第二绝缘膜 10234、图 69A 中的第二绝缘膜 10304 或图 69B 中的第二绝缘膜 10334,可使用热氧化物膜、氧化硅膜、氮化硅膜、氧氮化硅膜等。可选地,可使用叠层结构,在该叠层结构中组合热氧化物膜、氧化硅膜、氮化硅膜、氧氮化硅膜等中的两种或更多种。应该指出,氧化硅膜优选地在与半导体层接触的部分中。这是因为:当使用氧化硅膜时,在与半导体层的界面上的陷阱能级降低。还应该指出,氮化硅膜优选地在与 Mo 接触的部分中。这是因为氮化硅膜不会氧化 Mo。

[0702] 作为图 67 中的第一半导体层 10105、图 68A 中的第一半导体层 10205、图 68B 中的第一半导体层 10235、图 69A 中的第一半导体层 10305 或图 69B 中的第一半导体层 10335,

可使用硅、硅锗 (SiGe) 等。

[0703] 作为图 67 中的第二半导体层 10106、图 68A 中的第二半导体层 10206、图 68B 中的第二半导体层 10236、图 69A 中的第二半导体层 10306 或图 69B 中的第二半导体层 10336，可使用例如包括磷的硅等。

[0704] 作为图 67 中的第二传导层 10107、第三传导层 10109 和第四传导层 10113；图 68A 中的第二传导层 10207、第三传导层 10209 和第四传导层 10213；图 68B 中的第二传导层 10237、第三传导层 10239 和第四传导层 10243；图 69A 中的第二传导层 10307 和第三传导层 10309；或图 69B 中的第二传导层 10337、第三传导层 10339 和第四传导层 10343 的透光材料，可使用通过将氧化锡与氧化铟混合而形成的氧化铟锡 (ITO) 膜、通过将氧化硅与氧化铟锡 (ITO) 混合而形成的氧化铟锡硅 (ITSO) 膜、通过将氧化锌与氧化铟混合而形成的氧化铟锌 (IZO) 膜、氧化锌膜、氧化锡膜等。应该指出，IZO 为通过使用将 2 ~ 20wt% 的氧化锌 (ZnO) 与 ITO 混合的目标进行溅射而形成的透光传导材料。

[0705] 作为图 67 中的第二传导层 10107 和第三传导层 10109、图 68A 中的第二传导层 10207 和第三传导层 10209、图 68B 中的第二传导层 10237 和第三传导层 10239、图 69A 中的第二传导层 10307 和第三传导层 10309 或图 69B 中的第二传导层 10337、第三传导层 10339 和第四传导层 10343 的反射材料，可使用 Ti、Mo、Ta、Cr、W、Al 等。可选地，可使用 Al 和 Ti、Mo、Ta、Cr 或 W 叠加的两层结构或者 Al 置于诸如 Ti、Mo、Ta、Cr 和 W 的金属之间的三层结构。

[0706] 作为图 67 中的第三绝缘膜 10108、图 68A 中的第三绝缘膜 10208、图 68B 中的第三绝缘膜 10238、图 68B 中的第三传导层 10239、图 69A 中的第三绝缘膜 10308 或图 69B 中的第三绝缘膜 10338 和第四绝缘膜 10349，可使用无机材料（比如，氧化硅、氮化硅或氧氮化硅）、具有低介电常数的有机化合物材料（比如，光敏或非光敏有机树脂材料）等。可选地，可使用包括硅氧烷的材料。应该指出，硅氧烷为这样一种材料，在该材料中骨架结构由硅 (Si) 氧 (O) 键形成。作为取代基，使用至少包括氢的有机组（比如，烷基或芳烃）。可选地，氟代组可用作取代基。此外可选地，至少包括氢的有机组和氟代组可用作取代基。

[0707] 作为图 67 中的第一取向膜 10110 和第二取向膜 10112、图 68A 中的第一取向膜 10210 和第二取向膜 10212、图 68B 中的第一取向膜 10240 和第二取向膜 10242、图 69A 中的第一取向膜 10310 和第二取向膜 10312 或图 69B 中的第一取向膜 10340 和第二取向膜 10342，可使用诸如聚酰亚胺的高分子化合物。

[0708] 接下来，参考像素的俯视图（布局图）描述组合每种液晶模式和晶体管的情况下的像素结构。

[0709] 应该指出，作为液晶模式，可使用 TN（扭曲向列）模式、IPS（平面切换）模式、FFS（边缘场切换）模式、MVA（多象限垂直配向）模式、PVA（垂直取向构型）模式、ASM（轴对称排列微胞）模式、OCB（光补偿双折射）模式、FLC（铁电液晶）模式、AFLC（反铁电液晶）模式等。

[0710] 图 70 是组合 TN 模式和晶体管的情况下的像素的俯视图的示例。通过将图 70 所示的像素结构应用到液晶显示设备，可以以低成本形成液晶显示设备。

[0711] 图 70 所示的像素包括扫描线 10401、视频信号线 10402、电容器线 10403、晶体管 10404、像素电极 10405 和像素电容器 10406。

[0712] 图 71A 是组合 MVA 模式和晶体管的情况下的像素的俯视图的示例。通过将图 71A 所示的像素结构应用于液晶显示设备,可获得具有宽视角、高响应速度和高对比度的液晶显示设备。

[0713] 图 71A 所示的像素包括扫描线 10501、视频信号线 10502、电容器线 10503、晶体管 10504、像素电极 10505、像素电容器 10506 和取向控制凸起 10507。

[0714] 图 71B 是组合 PVA 模式和晶体管的情况下的像素的俯视图的示例。通过将图 71B 所示的像素结构应用于液晶显示设备,可获得具有宽视角、高响应速度和高对比度的液晶显示设备。

[0715] 图 71B 所示的像素包括扫描线 10511、视频信号线 10512、电容器线 10513、晶体管 10514、像素电极 10515、像素电容器 10516 和电极凹槽 (notch) 部分 10517。

[0716] 图 72A 是组合 IPS 模式和晶体管的情况下的像素的俯视图的示例。通过将图 72A 所示的像素结构应用于液晶显示设备,可获得理论上具有宽视角、对灰阶具有低依赖性的响应速度的液晶显示设备。

[0717] 图 72A 所示的像素包括扫描线 10601、视频信号线 10602、电容器线 10603、晶体管 10604 和像素电极 10605。

[0718] 图 72B 是组合 FFS 模式和晶体管的情况下的像素的俯视图的示例。通过将图 72B 所示的像素结构应用于液晶显示设备,可获得理论上具有宽视角、对灰阶具有低依赖性的响应速度的液晶显示设备。

[0719] 图 72B 所示的像素包括扫描线 10611、视频信号线 10612、公共电极 10613、晶体管 10614 和像素电极 10615。

[0720] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0721] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0722] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0723] 【实施模式 15】

[0724] 在该实施模式中,描述显示设备中的像素的结构和操作。

[0725] 图 73A 和图 73B 是显示数字时间比率灰阶驱动的示例的时序图。图 73A 中的时序图显示这样一种驱动方法,在该驱动方法中划分信号写入像素的信号写周期(寻址周期)和发光周期(维持周期)。

[0726] 一个帧周期为完全显示一个显示区域的图像的周期。一个帧周期包括多个子帧周期,一个子帧周期包括寻址周期和维持周期。寻址周期 Ta1 至 Ta4 指示用于将信号写入所有行中的像素的时间,周期 Tb1 至 Tb4 指示用于将信号写入一行中的像素(或一个像素)的时间。维持周期 Ts1 至 Ts4 指示用于根据写入像素的视频信号保持照明状态或非照明状态的时间,将维持周期的长度的比率设置为满足 $Ts1 : Ts2 : Ts3 : Ts4 = 2^3 : 2^2 : 2^1 : 2^0 = 8 : 4 : 2 : 1$ 。根据执行发光的那个维持周期来表达灰阶。

[0727] 这里,参考图 73B 描述第 i 行的像素。首先,在寻址周期 Ta1 中,像素选择信号按从第一行的顺序输入到扫描线,并且在寻址周期 Ta1 中的周期 Tb1(i) 中,选择第 i 行的像素。然后,在选择第 i 行的像素的同时,视频信号从信号线输入到第 i 行的像素。然后,当视频信号写入第 i 行的像素时,第 i 行的像素保持该信号,直到再次输入信号。通过写入的视频信号控制第 i 行的像素在维持周期 Ts1 中的照明和非照明。类似地,在寻址周期 Ta2、Ta3 和 Ta4 中,视频信号输入到第 i 行的像素,通过视频信号控制第 i 行的像素在维持周期 Ts2、Ts3 和 Ts4 中的照明和非照明。然后,在每个子帧周期中,写入这样的信号的像素变亮,该信号用于在寻址周期中不变亮,而当在寻址周期结束之后维持周期开始时变亮。

[0728] 这里,表述 4 比特灰阶的情况;然而,比特的数量和灰阶的数量不限于这些。应该指出,不必按照 Ts1、Ts2、Ts3 和 Ts4 的顺序执行照明,该顺序可以是随机的,或者可在分为多个周期的周期中执行发光。Ts1、Ts2、Ts3 和 Ts4 的照明时间的比率不必为 2 的幂,该比率可以是相同的长度或者与 2 的幂稍微不同。

[0729] 接下来,描述当不划分信号写入像素的信号写周期(寻址周期)和发光周期(维持周期)时的驱动方法。视频信号的写操作完成的行中的像素保持该信号,直到另一信号写入该像素(或者擦除该信号)。数据保持时间为写操作直到另一信号写入像素之间的周期。在数据保持时间中,像素根据写入该像素的视频信号变亮或不变亮。执行相同的操作,直到最后一行,寻址周期结束。然后,操作从数据保持时间结束的行开始顺序地继续进行下一子帧周期中的信号写操作。

[0730] 如上所述,在信号写操作完成并且数据保持时间开始之后像素立即根据写入该像素的视频信号变亮或不变亮的驱动方法的情况下,不能同时将信号输入到两行。因此,需要防止寻址周期重叠。因此,不能使数据保持时间比寻址周期短。结果,变得难以执行高电平灰阶显示。

[0731] 因而,通过提供擦除周期将数据保持时间设置为比寻址周期短。图 74A 显示当通过提供擦除周期将数据保持时间设置为比寻址周期短时的驱动方法。

[0732] 这里,参考图 74B 描述第 i 行的像素。在寻址周期 Ta1 中,可按从第一行开始的顺序将像素扫描信号输入到扫描线,并且选择像素。然后,在周期 Tb1(i) 中,在选择第 i 行的像素的同时,视频信号输入到第 i 行的像素。然后,当视频信号写入第 i 行的像素时,第 i 行的像素保持该信号,直到再次输入信号。通过写入的视频信号控制在维持周期 Ts1(i) 中第 i 行的像素的变亮和不变亮。也就是说,在视频信号写入第 i 行的写操作完成之后第 i 行的

像素立即根据写入该像素的视频信号而变亮或不变亮。类似地,在寻址周期 Ta2、Ta3 和 Ta4 中,视频信号输入到第 i 行的像素,通过该视频信号控制在维持周期 Ts2、Ts3 和 Ts4 中第 i 行的像素的变亮和不变亮。然后,通过擦除操作的开始设置维持周期 Ts4(i) 的结束。这是因为:无论在擦除时间 Te(i) 中写入第 i 行的像素的视频信号如何,都强迫像素不变亮。也就是说,当擦除时间 Te(i) 开始时,第 i 行的像素的数据保持时间结束。

[0733] 因而,可提供具有高电平灰阶、高占空比(一个帧周期中变亮周期的比率)的显示设备,在该显示设备中数据保持时间比寻址周期短,不划分寻址周期和维持周期。由于可降低瞬时亮度,所以可提高显示元件的可靠性。

[0734] 这里,表述 4 比特灰阶的情况;然而,比特的数量和灰阶的数量不限于这些。应该指出,不必按照 Ts1、Ts2、Ts3 和 Ts4 的顺序执行变亮,该顺序可以是随机的,或者可在分为多个周期的周期中执行发光。Ts1、Ts2、Ts3 和 Ts4 的变亮时间的比率不必为 2 的幂,该比率可以是相同的长度或者与 2 的幂稍微不同。

[0735] 描述可应用数字时间比率灰阶驱动的像素的结构和操作。

[0736] 图 75 是显示可应用数字时间比率灰阶驱动的像素结构的示例的示意图。

[0737] 像素 80300 包括开关晶体管 80301、驱动晶体管 80302、发光元件 80304 和电容器 80303。开关晶体管 80301 的栅连接至扫描线 80306;开关晶体管 80301 的第一电极(源极和漏极中的一个)连接至信号线 80305;开关晶体管 80301 的第二电极(源极和漏极中的另一个)连接至驱动晶体管 80302 的栅。驱动晶体管 80302 的栅通过电容器 80303 连接至电源线 80307;驱动晶体管 80302 的第一电极连接至电源线 80307;驱动晶体管 80302 的第二电极连接至发光元件 80304 的第一电极(像素电极)。发光元件 80304 的第二电极对应于公共电极 80308。

[0738] 将发光元件 80304 的第二电极(公共电极 80308)设置为低电源电位。低电源电位为这样的电位:基于设置到电源线 80307 的高电源电位,该电位满足低电源电位<高电源电位。作为低电源电位,例如,可采用 GND、0V 等。高电源电位和低电源电位之间的电位差施加到发光元件 80304,并且电流供应给发光元件 80304。这里,为了使发光元件 80304 发光,以这样的方式设置每个电位,即,高电源电位和低电源电位之间的电位差为正向阈值电压或更大。

[0739] 驱动晶体管 80302 的栅电容可用作电容器 80303 的代替物,从而可省略电容器 80303。可在源区、漏区和 LDD 区与栅极重叠的区域中形成驱动晶体管 80302 的栅电容。可选地,可在沟道区和栅极之间形成电容。

[0740] 在电压输入的电压驱动方法的情况下,视频信号输入到驱动晶体管 80302 的栅,从而驱动晶体管 80302 处于充分导通和截止的两种状态中的任一种状态。也就是说,驱动晶体管 80302 在线性区操作。

[0741] 输入使驱动晶体管 80302 在饱和区操作的视频信号,从而电流可供应给发光元件 80304。当发光元件 80304 为根据电流确定其亮度的元件时,可抑制由于发光元件 80304 的劣化而导致的亮度衰减。此外,当视频信号为模拟信号时,与该视频信号对应的电流可供应给发光元件 80304。在这种情况下,可执行模拟灰阶驱动。

[0742] 描述称为阈值电压补偿像素的像素的结构和操作。阈值电压补偿像素可应用于数字时间灰阶驱动和模拟灰阶驱动。

[0743] 图 76 是显示称为阈值电压补偿像素的像素的结构的示例的示图。

[0744] 图 76 中的像素包括驱动晶体管 80600、第一开关 80601、第二开关 80602、第三开关 80603、第一电容器 80604、第二电容器 80605 和发光元件 80620。驱动晶体管 80600 的栅按这个顺序通过第一电容器 80604 和第一开关 80601 连接至信号线 80611。此外，驱动晶体管 80600 的栅通过第二电容器 80605 连接至电源线 80612。驱动晶体管 80600 的第一电极连接至电源线 80612。驱动晶体管 80600 的第二电极通过第三开关 80603 连接至发光元件 80620 的第一电极。此外，驱动晶体管 80600 的第二电极通过发光元件 80620 的第一电极连接至驱动晶体管 80600 的栅。发光元件 80620 的第二电极对应于公共电极 80621。应该指出，分别通过输入到第一扫描线 80613 的信号、输入到第二扫描线 80615 的信号和输入到第三扫描线 80614 的信号控制第一开关 80601、第二开关 80602 和第三开关 80603 的开启 / 关闭。

[0745] 图 76 所示的像素结构不限于此。例如，可将开关、电阻器、电容器、晶体管、逻辑电路等添加到图 76 中的像素。例如，第二开关 80602 可包括 P 沟道晶体管或 N 沟道晶体管，第三开关 80603 可包括具有与第二开关 80602 的极性相对的极性的晶体管，第二开关 80602 和第三开关 80603 可由相同的扫描线控制。

[0746] 描述称为电流输入像素的像素的结构和操作。电流输入像素可应用于数字灰阶驱动和模拟灰阶驱动。

[0747] 图 77 是显示称为电流输入像素的像素的结构的示例的示图。

[0748] 图 77 中的像素包括驱动晶体管 80700、第一开关 80701、第二开关 80702、第三开关 80703、电容器 80704 和发光元件 80730。驱动晶体管 80700 的栅按这个顺序通过第二开关 80702 和第一开关 80701 连接至信号线 80711。此外，驱动晶体管 80700 的栅通过电容器 80704 连接至电源线 80712。驱动晶体管 80700 的第一电极连接至电源线 80712。驱动晶体管 80700 的第二电极通过第一开关 80701 连接至信号线 80711。此外，驱动晶体管 80700 的第二电极通过第三开关 80703 连接至发光元件 80730 的第一电极。发光元件 80730 的第二电极对应于公共电极 80731。应该指出，分别通过输入到第一扫描线 80713 的信号、输入到第二扫描线 80714 的信号和输入到第三扫描线 80715 的信号控制第一开关 80701、第二开关 80702 和第三开关 80703 的开启 / 关闭。

[0749] 图 77 所示的像素结构不限于此。例如，可将开关、电阻器、电容器、晶体管、逻辑电路等添加到图 77 中的像素。例如，第一开关 80701 可包括 P 沟道晶体管或 N 沟道晶体管，第二开关 80702 可包括具有与第一开关 80701 的极性相对的极性的晶体管，第一开关 80701 和第二开关 80702 可由相同的扫描线控制。可在驱动晶体管 80700 的栅和信号线 80711 之间提供第二开关 80702。

[0750] 虽然参考各附图描述了该实施模式，但是可自由地将每个附图中描述的内容（或者可以是该内容的一部分）应用于另一附图中描述的内容（或者可以是该内容的一部分），将每个附图中描述的内容（或者可以是该内容的一部分）与另一附图中描述的内容（或者可以是该内容的一部分）组合，或者用另一附图中描述的内容（或者可以是该内容的一部分）替换每个附图中描述的内容（或者可以是该内容的一部分）。此外，在上述附图中，可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0751] 类似地，可自由地将该实施模式的每个附图中描述的内容（或者可以是该内容的

一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0752] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0753] 【实施模式 16】

[0754] 在该实施模式中,描述显示设备的像素结构。具体地讲,描述使用有机 EL 元件的显示设备的像素结构。

[0755] 图 78A 显示包括两个晶体管的像素的俯视图(布局图)的示例。图 78B 显示沿图 78A 中的 X-X' 截取的截面图的示例。

[0756] 图 78A 和图 78B 显示第一晶体管 60105、第一布线 60106、第二布线 60107、第二晶体管 60108、第三布线 60111、反电极 60112、电容器 60113、像素电极 60115、隔墙 60116、有机传导膜 60117、有机薄膜 60118 和基底 60119。应该指出,优选地,第一晶体管 60105 用作开关晶体管,第二晶体管 60108 用作驱动晶体管,第一布线 60106 用作栅信号线,第二布线 60107 用作源信号线,第三布线 60111 用作电流供应线。

[0757] 第一晶体管 60105 的栅极电连接至第一布线 60106,第一晶体管 60105 的源极和漏极中的一个电连接至第二布线 60107,第一晶体管 60105 的源极和漏极中的另一个电连接至第二晶体管 60108 的栅极和电容器 60113 的一个电极。应该指出,第一晶体管 60105 的栅极包括多个栅极。因此,可减少第一晶体管 60105 的截止状态的泄漏电流。

[0758] 第二晶体管 60108 的源极和漏极中的一个电连接至第三布线 60111,第二晶体管 60108 的源极和漏极中的另一个电连接至像素电极 60115。因此,可通过第二晶体管 60108 控制流到像素电极 60115 的电流。

[0759] 在像素电极 60115 上方提供有机传导膜 60117,还在像素电极 60115 上方提供有机薄膜 60118(有机化合层)。在有机薄膜 60118(有机化合层)上方提供反电极 60112。应该指出,可在所有像素的表面上形成反电极 60112 以共同连接至所有像素,或者可使用荫罩等形成反电极 60112 的图案。

[0760] 从有机薄膜 60118(有机化合层)发出的光透射穿过像素电极 60115 或反电极 60112。

[0761] 在图 78B 中,光发射到像素电极侧,即,形成晶体管等的一侧的情况称为底部发光,光发射到反电极侧的情况称为顶部发光。

[0762] 在底部发光的情况下,优选地,像素电极 60115 由透光导电膜形成。在顶部发光的情况下,优选地,反电极 60112 由透光导电膜形成。

[0763] 在彩色显示的发光设备中,可分别形成具有 RGB 的各发光颜色的 EL 元件,或者可

在整个表面上方均匀地形成具有单种颜色的 EL 元件,并可通过使用滤色器获得 RGB 的发光。

[0764] 应该指出,图 78A 和图 78B 所示的结构为示例,与图 78A 和图 78B 所示的结构一样,各种结构可用于像素布局、截面结构、EL 元件的电极的叠加顺序等。此外,作为发光元件,与附图中所示的由有机薄膜形成的元件一样,可使用各种元件,诸如结晶元件和由无机薄膜形成的元件,所述结晶元件诸如 LED。

[0765] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0766] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0767] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0768] 【实施模式 17】

[0769] 在该实施模式中,描述 EL 元件的结构。具体地讲,描述有机 EL 元件的结构。

[0770] 描述混合结 EL 元件的结构。作为示例,描述这样的结构(以下称为混合结型 EL 元件),该结构包括以下层(混合层),在所述层中,空穴注入材料、空穴传输材料、发光材料、电子传输材料、电子注入材料等多种材料混合在一起,该结构不同于叠层结构,在叠层结构中,清楚地区分由空穴注入材料形成的空穴注入层、由空穴传输材料形成的空穴传输层、由发光材料形成的发光层、由电子传输材料形成的电子传输层、由电子注入材料形成的电子注入层等。

[0771] 图 79A 至图 79E 是每个显示混合结型 EL 元件的示意图。应该指出,插在阳极 190101 和阴极 190102 之间的层对应于 EL 层。

[0772] 在图 79A 所示的结构中,EL 层包括由空穴传输材料形成的空穴传输区 190103 和由电子传输材料形成的电子传输区 190104。空穴传输区 190103 比电子传输区 190104 更接近阳极。在空穴传输区 190103 和电子传输区 190104 之间提供包括空穴传输材料和电子传输材料的混合区 190105。

[0773] 在从阳极 190101 至阴极 190102 的方向上,混合区 190105 中的空穴传输材料的浓

度减小,混合区 190105 中的电子传输材料的浓度增加。

[0774] 可自由地设置浓度梯度。例如,在包括空穴传输材料和电子传输材料,而不包括仅由空穴传输材料形成的空穴传输层 190103 的混合区 190105 中,可改变每种功能材料的浓度的比率(可形成浓度梯度)。可选地,在包括空穴传输材料和电子传输材料,而不包括仅由空穴传输材料形成的空穴传输层 190103 和仅由电子传输材料形成的电子传输层 190104 的混合区 190105 中,可改变每种功能材料的浓度的比率(可形成浓度梯度)。可根据距阳极或阴极的距离来改变浓度的比率。此外,可连续地改变浓度的比率。

[0775] 添加有发光材料的区域 190106 包括在混合区 190105 中。可通过发光材料控制 EL 元件的发光颜色。此外,可通过发光材料捕获载子。作为发光材料,可使用荧光染料以及具有喹啉骨架、苯并恶唑骨架或苯并噻唑骨架的金属复合物。可通过添加发光材料来控制 EL 元件的发光颜色。

[0776] 作为阳极 190101,优选使用具有高工作功能的电极材料以有效率地注入空穴。例如,可使用由氧化铟锡(ITO)、氧化铟锌(IZO)、ZnO、SnO₂、In₂O₃ 等形成的透明电极。当不需要透光属性时,阳极 190101 可由不透明的金属材料形成。

[0777] 作为空穴传输材料,可使用芳香胺类化合物等。

[0778] 作为电子传输材料,可使用具有作为配合体的喹啉衍生物、8- 羟基喹啉或其衍生物(尤其是八羟基喹啉铝(Alq₃)) 等的金属复合物。

[0779] 作为阴极 190102,优选使用具有低工作功能的电极材料以有效率地注入电子。例如,可单独使用诸如铝、铟、镁、银、钙、钡或锂。可选地,可使用前述金属的合金或前述金属和另一金属的合金。

[0780] 图 79B 是 EL 元件的结构的示意图,该结构不同于图 79A 的结构。应该指出,用相同的标号表示与图 79A 中的部分相同的部分,省略其描述。

[0781] 在图 79B 中,不包括添加了发光材料的区域。然而,当具有电子传输属性和发光属性的材料(电子传输的发光材料)时,例如,八羟基喹啉铝(Alq₃) 用作添加到电子传输区 190104 的材料,可执行发光。

[0782] 可选地,作为添加到空穴传输区 190103 的材料,可使用具有空穴传输属性和发光属性的材料(空穴传输的发光材料)。

[0783] 图 79C 是 EL 元件的结构的示意图,该结构不同于图 79A 和图 79B 的结构。应该指出,用相同的标号表示与图 79A 和图 79B 中的部分相同的部分,省略其描述。

[0784] 在图 79C 中,提供包括在混合区 190105 中的区域 190107,区域 190107 中添加了比空穴传输材料的最高占据分子轨道和最低非占据分子轨道之间的能量差大的空穴阻挡材料。在混合区 190105 中,将添加了空穴阻挡材料的区域 190107 提供得比添加了发光材料的区域 190106 更接近阴极 190102;从而,可提高载子的复合率和发光效率。在利用通过三重态激子发光(磷光)的 EL 元件中,提供有区域 190107 的前述结构尤其有效,区域 190107 中添加了空穴阻挡材料。

[0785] 图 79D 是 EL 元件的结构的示意图,该结构不同于图 79A 至图 79C 的结构。应该指出,用相同的标号表示与图 79A 至图 79C 中的部分相同的部分,省略其描述。

[0786] 在图 79D 中,提供包括在混合区 190105 中的区域 190108,区域 190108 中添加了比电子传输材料的最高占据分子轨道和最低非占据分子轨道之间的能量差大的电子阻挡材

料。在混合区 190105 中,将添加了电子阻挡材料的区域 190108 提供得比添加了发光材料的区域 190106 更接近阳极 190101;从而,可提高载子的复合率和发光效率。在利用通过三重态激子发光(磷光)的 EL 元件中,提供有区域 190108 的前述结构尤其有效,区域 190108 添加了电子阻挡材料。

[0787] 图 79E 是混合结型 EL 元件的结构的示意图,该结构不同于图 79A 至图 79D 的结构。图 79E 显示添加金属材料的区域 190109 包括在 EL 层与 EL 元件的电极相接触的一部分中的结构的示例。在图 79E 中,用相同的标号表示与图 79A 至图 79D 中的部分相同的部分,省略其描述。在图 79E 中, MgAg (Mg-Ag 合金) 可用作阴极 190102,添加 Al (铝) 合金的区域 190109 可包括在添加电子传输材料的电子传输区 190104 的区域中,其例如与阴极 190102 相接触。通过前述结构,可防止阴极的氧化,并且可提高从阴极注入电子的效率。因此,可延长混合结型 EL 元件的寿命,并且可降低驱动电压。

[0788] 作为形成前述混合结型 EL 元件的方法,可使用共蒸法等。

[0789] 在如图 79A 至图 79E 所示的混合结型 EL 元件中,层之间的清晰界面不存在,并且可减少电荷累积。因而,可延长 EL 元件的寿命,并且可降低驱动电压。

[0790] 应该指出,可将图 79A 至图 79E 所示的结构彼此组合。

[0791] 混合结型 EL 元件的结构不限于上述这些结构,可自由地使用各种结构。

[0792] 形成 EL 元件的 EL 层的有机材料可以是低分子材料或高分子材料,可使用这两种材料。当低分子材料用作有机化合物材料时,可通过蒸发法形成膜。当高分子材料用作 EL 层时,高分子材料溶解在溶剂中,并且可通过旋转涂层法或喷墨法形成膜。

[0793] 可由中分子材料形成 EL 层。在该说明书中,中分子有机发光材料表示不具有升华属性而具有大约 20 或更少的聚合度的有机发光材料。当中分子材料用作 EL 层时,可通过喷墨法等形成膜。

[0794] 可组合使用低分子材料、高分子材料和中分子材料。

[0795] EL 元件可利用通过单态激子的发光(荧光)或通过三重态激子的发光(磷光)。

[0796] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0797] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0798] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细

描述的示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0799] 【实施模式 18】

[0800] 在该实施模式中,描述 EL 元件的结构。具体地讲,描述无机 EL 元件的结构。

[0801] 作为用于发光材料的基本材料,可使用硫化物、氧化物或氮化物。作为硫化物,可使用例如硫化锌 (ZnS)、硫化镉 (CdS)、硫化钙 (CaS)、硫化钇 (Y_2S_3)、硫化镓 (Ga_2S_3)、硫化锶 (SrS)、硫化钡 (BaS) 等。作为氧化物,可使用例如氧化锌 (ZnO)、氧化钇 (Y_2O_3) 等。作为氮化物,可使用例如氮化铝 (AlN)、氮化镓 (GaN)、氮化铟 (InN) 等。此外,可使用硒化锌 (ZnSe)、碲化锌 (ZnTe) 等;或者三元混晶,诸如硫化钙镓 ($CaGa_2S_4$)、硫化锶镓 ($SrGa_2S_4$) 或硫化钡镓 ($BaGa_2S_4$)。

[0802] 作为用于定域发光的发光中心,可使用锰 (Mn)、铜 (Cu)、钐 (Sm)、铽 (Tb)、铒 (Er)、铥 (Tm)、铕 (Eu)、铈 (Ce)、镨 (Pr) 等。此外,可添加卤素元素,诸如氟 (F) 或氯 (Cl) 用于电荷补偿。

[0803] 另一方面,作为用于给体-受体复合发光的发光中心,可使用包括形成给体能级的第一杂质元素和形成受体能级的第二杂质元素的发光材料。作为第一杂质元素,可使用例如氟 (F)、氯 (Cl)、铝 (Al) 等。作为第二杂质元素,可使用例如铜 (Cu)、银 (Ag) 等。

[0804] 图 80A 至图 80C 每个显示可用作发光元件的薄膜型无机 EL 元件的示例。在图 80A 至图 80C 中,发光元件包括第一电极层 120100、电致发光层 120102 和第二电极层 120103。

[0805] 图 80B 和图 80C 中的发光元件每个具有这样的结构,在该结构中在图 80A 中的发光元件中的电极层和电致发光层之间提供绝缘膜。图 80B 中的发光元件包括第一电极层 120100 和电致发光层 120102 之间的绝缘膜 120104。图 80C 中的发光元件包括第一电极层 120100 和电致发光层 120102 之间的绝缘膜 120105 和第二电极层 102103 和电致发光层 120102 之间的绝缘膜 120106。因此,可在电致发光层和插入该电致发光层的电极层中的一个电极层之间提供绝缘膜,或者可在电致发光层和插入该电致发光层的电极层中的每个之间提供绝缘膜。此外,绝缘膜可以是单膜,也可以是包括多层的叠层。

[0806] 图 81A 至图 81C 每个显示可用作发光元件的分散型无机 EL 元件的示例。图 81A 中的发光元件具有第一电极层 120200、电致发光层 120202 和第二电极层 120203 的叠层结构。电致发光层 120202 包括粘结剂所有的发光材料 120201。

[0807] 图 81B 和图 81C 中的发光元件每个具有这样的结构,在该结构中在图 81A 中的发光元件中的电极层和电致发光层之间提供绝缘膜。图 81B 中的发光元件包括第一电极层 120200 和电致发光层 120202 之间的绝缘膜 120204。图 81C 中的发光元件包括第一电极层 120200 和电致发光层 120202 之间的绝缘膜 120205 以及第二电极层 120203 和电致发光层 120202 之间的绝缘膜 120206。因此,可在电致发光层和插入该电致发光层的电极层中的一个电极层之间提供绝缘膜,或者可在电致发光层和插入该电致发光层的电极层中的每个之间提供绝缘膜。此外,绝缘膜可以是单层或包括多层的叠层。

[0808] 在图 81B 中提供绝缘膜 120204 与第一电极层 120200 接触;然而,通过颠倒 (reverse) 绝缘膜和电致发光层的位置,可提供绝缘膜 120204 与第二电极层 120203 接触。

[0809] 优选地,可用于绝缘膜,诸如图 80B 中的绝缘膜 120104 和图 81B 中的绝缘膜

120204 的材料具有高耐压和致密的膜质量。此外,所述材料优选地具有高介电常数。例如,可使用氧化硅 (SiO_2)、氧化钇 (Y_2O_3)、氧化钛 (TiO_2)、氧化铝 (Al_2O_3)、氧化铪 (HfO_2)、氧化钽 (Ta_2O_5)、钛酸钡 (BaTiO_3)、钛酸锶 (SrTiO_3)、钛酸铅 (PbTiO_3)、氮化硅 (Si_3N_4) 或氧化锆 (ZrO_2);或者这些材料的混合膜或包括这些材料中的两种或更多种的叠层膜。可通过溅射、蒸发、CVD 等形成绝缘膜。可选地,可通过将这些绝缘材料的颗粒分散在粘结剂中来形成绝缘膜。可通过使用与其类似的方法使用与包含在电致发光层中的粘结剂的材料类似的材料来形成粘结剂材料。绝缘膜的厚度不特别受限,但是优选地为 $10 \sim 1000\text{nm}$ 。

[0810] 当电压施加到插入电致发光层的电极层中的一对电极之间时,发光元件可发光。发光元件可用 DC 驱动或 AC 驱动操作。

[0811] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0812] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0813] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0814] 【实施模式 19】

[0815] 在该实施模式中,描述显示设备的示例。具体地讲,描述对显示设备进行光处理的情况。

[0816] 图 82A 和图 82B 中的背投显示设备 130100 提供有投影机单元 130111、镜 130112 和屏幕面板 130101。背投显示设备 130100 还可提供有扬声器 130102 和操作开关 130104。在背投显示设备 130100 的机壳 130110 的较下部分提供投影机单元 130111,投影机单元 130111 投影用于将基于图像信号的图像投影到镜 130112 的入射光。背投显示设备 130100 显示从屏幕面板 130101 的背面投影的图像。

[0817] 图 83 显示正投影显示设备 130200。正投影显示设备 130200 提供有投影机单元 130111 和投影光系统 130201。投影光系统 130201 将图像投影到正面提供的屏幕等。

[0818] 以下,描述应用于图 82A 和图 82B 中的背投显示设备 130100 和图 83 中的正投影显示设备 130200 的投影机单元 130111 的结构。

[0819] 图 84 显示投影机单元 130111 的结构示例。投影机单元 130111 被提供有光源单元 130301 和调制单元 130304。光源单元 130301 被提供有包括透镜的光源光系统 130303 和光源灯 130302。光源灯 130302 容纳在机壳中,从而杂散光不被分散。作为光源灯 130302,使用可发射大量光的例如高压水银灯或氙气灯。光源光系统 130303 适当地被提供有光透镜、具有偏振光的功能的膜、用于调整相差的膜、IR 膜等。提供光源单元 130301,以使入射光入射到调制单元 130304 上。调制单元 130304 被提供有多个显示面板 130308、滤色器、二色镜 130305、总反射镜 130306、延迟板 130307、棱镜 130309 和投影光系统 130310。通过二色镜 130305 将从光源单元 130301 发出的光分裂到多个光路中。

[0820] 每个光路被提供有滤色器和显示面板 130308,滤色器透射具有预定波长或波长范围的光。透射显示面板 130308 基于图像信号对透射的光进行调制。透射穿过显示面板 130308 的每种颜色的光入射到棱镜 130309 上,图像通过投影光系统 130310 显示在屏幕上。应该指出,可在镜和屏幕之间提供菲涅耳透镜。菲涅耳透镜将被投影机单元 130111 投影且被镜反射的投影光转换为总体上平行的光以使其投影到屏幕上。主光线和光轴之间的位移优选为 $\pm 10^\circ$ 或更小,更优选地,为 $\pm 5^\circ$ 或更小。

[0821] 图 85 所示的投影机单元 130111 包括反射显示面板 130407、130408 和 130409。

[0822] 图 85 中的投影机单元 130111 包括光源单元 130301 和调制单元 130400。光源单元 130301 可具有与图 84 的结构类似的结构。二色镜 130401 和 130402 以及总反射镜 130403 将来自光源单元 130301 的光分裂到多个光路中以使其入射到偏振分束器 130404、130405 和 130406 上。与对应于各颜色的反射显示面板 130407、130408 和 130409 对应地提供偏振分束器 130404、130405 和 130406。反射显示面板 130407、130408 和 130409 基于图像信号对反射的光进行调制。反射显示面板 130407、130408 和 130409 反射的每种颜色的光入射到棱镜 130410 上以构成每种颜色的光并穿过投影光系统 130411 投影每种颜色的光。

[0823] 在从光源单元 130301 发出的光中,只有红色波长区域中的光透射穿过二色镜 130401,绿色和蓝色波长区域中的光被二色镜 130401 反射。此外,只有绿色波长区域中的光被二色镜 130402 反射。透射穿过二色镜 130401 的红色波长区域中的光被总反射镜 130403 反射并入射到偏振分束器 130404 上。蓝色波长区域中的光入射到偏振分束器 130405 上。绿色波长区域中的光入射到偏振分束器 130406 上。偏振分束器 130404、130405 和 130406 具有将入射光分裂为 P 偏振光和 S 偏振光的功能和仅透射 P 偏振光的功能。反射显示面板 130407、130408 和 130409 基于图像信号对入射光进行偏振。

[0824] 只有与每种颜色对应的 S 偏振光入射到与每种颜色对应的反射显示面板 130407、130408 和 130409 上。应该指出,反射显示面板 130407、130408 和 130409 可以是液晶面板。在这种情况下,液晶面板以电控双折射 (ECB) 模式操作。以与基底的某一角度垂直地调整液晶分子的取向。因此,在反射显示面板 130407、130408 和 130409 中,当像素截止时,调整显示分子的取向而不改变入射光的偏振状态以反射入射光。当像素导通时,显示分子的取向改变,入射光的偏振状态改变。

[0825] 图 85 所示的投影机单元 130111 可应用于图 82A 和图 82B 中的背投显示设备 130100 和图 83 中的正投影显示设备 130200。

[0826] 图 86A 至图 86C 每个显示单面板型投影机单元。图 86A 所示的投影机单元 130111 被提供有光源单元 130301、显示面板 130507、投影光系统 130511 和延迟板 130504。投影光

系统 130511 包括一个或多个透镜。显示面板 130507 可被提供有滤色器。

[0827] 图 86B 显示以场顺序模式操作的投影机单元 130111 的结构。场顺序模式对应于这样的模式,在该模式中,不用滤色器,而是通过具有时滞的顺序入射到显示面板上的各种颜色的光,诸如红、绿和蓝的光执行颜色显示。特别是可通过与对输入信号的变化具有高速响应的显示面板组合来显示较高清晰度的图像。图 86B 中的投影机单元 130111 被提供有旋转滤色器板 130505,旋转滤色器板 130505 包括光源单元 130301 和显示面板 130508 之间的多个红、绿、蓝等滤色器。

[0828] 图 86C 显示作为颜色显示方法的具有使用微透镜的分色系统的投影机单元 130111 的结构。分色系统对应于这样的系统,在该系统中通过在显示面板 130509 的一侧提供微透镜阵列 130506 来实现颜色显示,其中,光入射到微透镜阵列 130506 上并且每种颜色的光从每个方向发射。由于滤色器,所以采用这种系统的投影机单元 130111 具有几乎很少的光损失,从而可有效率地利用来自光源单元 130301 的光。图 86C 中的投影机单元 130111 被提供有二色镜 130501、130502 和 130503,从而每种颜色的光从每个方向发射到显示面板 130509。

[0829] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可通过将每个部分与另一部分组合来形成甚至更多的附图。

[0830] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0831] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0832] 【实施模式 20】

[0833] 在该实施模式中,描述电子设备的示例。

[0834] 图 87 显示组合显示面板 900101 和电路板 900111 的显示面板模块。显示面板 900101 包括像素部分 900102、扫描线驱动器电路 900103 和信号线驱动器电路 900104。电路板 900111 被提供有例如控制电路 900112、信号驱动电路 900113 等。显示面板 900101 和电路板 900111 通过连接布线 900114 彼此连接。FPC 等可用作连接布线。

[0835] 图 92 是显示电视接收机的主结构的框图。调谐器 900201 接收图像信号和音频

信号。图像信号放大器电路 900202、图像信号处理电路 900203 和控制电路 900212 处理图像信号,图像信号处理电路 900203 将从图像信号放大器电路 900202 输出的信号转换为与红、绿和蓝每种颜色对应的颜色信号,控制电路 900212 将图像信号转换为驱动器电路的输入规格。控制电路 900212 将信号输出到扫描线驱动器电路 900214 和信号线驱动器电路 900204 中的每个。扫描线驱动器电路 900214 和信号线驱动器电路 900204 驱动显示面板 900211。当执行数字驱动时,采用这样的结构,在该结构中,在信号线侧提供信号划分 电路 900213,从而将输入数字信号分为将供应的 m 个信号 (m 对应于正整数)。

[0836] 在调谐器 900201 接收的信号中,将音频信号发送到音频信号放大器电路 900205,通过音频信号处理电路 900206 将其输出供应给扬声器 900207。控制电路 900208 从输入部分 900209 接收关于接收站的控制信息(接收频率)和音量,并将信号发送到调谐器 900201 或音频信号处理电路 900206。

[0837] 图 93A 显示不同于图 92 的与显示面板模块合并的电视接收机。在图 93A 中,使用显示面板模块形成合并并在机壳 900301 中的显示屏幕 900302。应该指出,可适当地提供输入装置(操作键 900304、连接端子 900305、传感器 900306(具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能)和麦克风 900307)等。

[0838] 图 93B 显示只有显示器可无线携带的电视接收机。可适当地为电视接收机提供显示部分 900313、扬声器部分 900317、输入装置(操作键 900316、连接端子 900318、传感器 900319(具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能)和麦克风 900320)等。电池和信号接收机合并并在机壳 900312 中。电池驱动显示部分 900313、扬声器部分 900317、传感器 900319 和麦克风 900320。可通过充电器 900310 重复地给电池充电。充电器 900310 可发送和接收图像信号,并可将图像信号发送到显示器的信号接收机。操作键 900316 控制图 93B 中的设备。可选地,图 93B 中的设备可通过操作操作键 900316 将信号发送到充电器 900310。也就是说,所述设备可以是图像和音频交互通信设备。此外可选地,通过操作操作键 900316,图 93B 中的设备可将信号发送到充电器 900310,使另一电子设备接收可从充电器 900310 发送的信号;从而,图 93B 中的设备可控制另一电子设备的通信。也就是说,所述设备可以是通用遥控设备。应该指出,该实施模式的每个附图中描述的内容(或者其一部分)可应用于显示部分 900313。

[0839] 接下来,参考图 94 描述移动电话的结构示例。

[0840] 显示面板 900501 可分开地合并并在机壳 900530 中。可根据显示面板 900501 的大小适当地改变机壳 900530 的形状和大小。固定显示面板 900501 的机壳 900530 与印刷布线板 900531 一致(fit in)以作为一个模块组装。

[0841] 显示面板 900501 通过 FPC 900513 连接至印刷布线板 900531。印刷布线板 900531 被提供有扬声器 900532、麦克风 900533、发送/接收电路 900534、信号处理电路 900535 和传感器 900541(具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能),信号处理电路 900535 包括 CPU、控制器等。组合这样的模块、操作键 900536、电池 900537 和天线 900540,并将其容纳在机壳 900539 中。提供显示面板

900501 的像素部分以使从在机壳 900539 中形成的开窗看见该像素部分。

[0842] 在显示面板 900501 中,可通过使用晶体管在同一基底上方形成像素部分和外围驱动器电路的一部分(多个驱动器电路中具有低操作频率的驱动器电路),可在 IC 芯片上方形成外围驱动器电路的另一部分(多个驱动器电路中具有高操作频率的驱动器电路)。然后,可通过 COG(芯片被贴装在玻璃基底上)将 IC 芯片安装在显示面板 900501 上。可选地,可通过使用 TAB(卷带式自动结合)或印刷布线板将 IC 芯片连接至玻璃基底。使用这样的结构,可减小显示设备的功耗,并且可延长移动电话每电荷的操作时间。此外,可实现移动电话的成本的降低。

[0843] 图 94 中的移动电话具有各种功能,诸如,但不限于,显示各种类型的信息(比如,静止图像、运动图像和文本图像)的功能;在显示部分上显示日历、日期、时间等的功能;操作或编辑显示在显示部分上的信息的功能;通过各种类型的软件(程序)控制处理的功能;无线通信的功能;通过使用无线通信功能与另一移动电话、固定电话或音频通信设备通信的功能;通过使用无线通信功能与各种计算机网络连接的功能;通过使用无线通信功能发送或接收各种类型的数据的功能;根据呼入电话、数据的接收或警报操作振动器的功能;和根据呼入电话、数据的接收或警报生成声音的功能。

[0844] 图 95A 显示一种显示器,该显示器包括机壳 900711、支撑基座 900712、显示部分 900713、扬声器 900717、LED 灯 900719、输入装置(连接端子 900714、传感器 900715(具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能)、麦克风 900716 和操作键 900718)等。图 95A 所示的显示器可具有各种功能,诸如,但不限于,在显示部分上显示各种类型的信息(比如,静止图像、运动图像和文本图像)的功能。

[0845] 图 95B 显示一种相机,该相机包括主体 900731、显示部分 900732、快门按钮 900736、扬声器 900740、LED 灯 900741、输入装置(图像接收部分 900733、操作键 900734、外部连接端口 900735、连接端子 900737、传感器 900738(具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能)和麦克风 900739)等。图 95B 中的相机可具有各种功能,诸如,但不限于,拍摄静止图像或运动图像的功能;自动调整拍摄的图像(静止图像或运动图像)的功能;将拍摄的图像存储在记录介质(相机外部提供的记录介质或者合并相机中的记录介质)中的功能;和在显示部分上显示拍摄的图像的功能。

[0846] 图 95C 显示一种计算机,该计算机包括主体 900751、机壳 900752、显示部分 900753、扬声器 900760、LED 灯 900761、读取器/写入器 900762、输入装置(键盘 900754、外部连接端口 900755、点击设备 900756、连接端子 900757、传感器 900758(具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能)和麦克风 900759)等。图 95C 所示的计算机可具有各种功能,诸如,但不限于,在显示部分上显示各种类型的信息(比如,静止图像、运动图像和文本图像)的功能;通过各种类型的软件(程序)控制处理的功能;诸如无线通信或有线通信的通信功能;通过使用通信功能与各种

计算机网络连接的功能 ;和通过使用通信功能发送或接收各种类型的数据的功能。

[0847] 图 102A 显示一种移动计算机,该移动计算机包括主体 901411、显示部分 901412、开关 901413、扬声器 901419、LED 灯 901420、输入装置 (操作键 901414、红外线端口 901415、连接端子 901416、传感器 901417 (具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能) 和麦克风 901418) 等。图 102A 所示的移动计算机可具有各种功能,诸如,但不限于,在显示部分上显示各种类型的信息 (比如,静止图像、运动图像和文本图像) 的功能 ;在显示部分上提供的触摸板功能 ;在显示部分上显示日历、日期、时间等的功能 ;通过各种类型的软件 (程序) 控制处理的功能 ;无线通信的功能 ;通过使用无线通信功能与各种计算机网络连接的功能 ;和通过使用无线通信功能发送或接收各种类型的数据的功能。

[0848] 图 102B 显示一种具有记录介质 (比如,DVD 播放器) 的便携式图像再现设备,该便携式图像再现设备包括主体 901431、机壳 901432、显示部分 A 901433、显示部分 B 901434、扬声器部分 901437、LED 灯 901441、输入装置 (记录介质 (比如,DVD) 读取部分 901435、操作键 901436、连接端子 901438、传感器 901439 (具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能) 和麦克风 901440) 等。显示部分 A 901433 主要显示图像信息,显示部分 B 901434 主要显示文本信息。

[0849] 图 102C 显示一种护目镜型显示器,该护目镜型显示器包括主体 901451、显示部分 901452、耳机 901453、支撑部分 901454、LED 灯 901459、扬声器 901458、输入装置 (连接端子 901455、传感器 901456 (具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能) 和麦克风 901457) 等。图 102C 所示的护目镜型显示器可具有各种功能,诸如,但不限于,在显示部分上显示外部获得的图像 (比如,静止图像、运动图像和文本图像) 的功能。

[0850] 图 103A 显示一种便携式游戏机,该便携式游戏机包括机壳 901511、显示部分 901512、扬声器部分 901513、记录介质插入部分 901515、LED 灯 901519、输入装置 (操作键 901514、连接端子 901516、传感器 901517 (具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能) 和麦克风 901518) 等。图 103A 所示的便携式游戏机可具有各种功能,诸如,但不限于,读取存储在记录介质中的程序或数据以显示在显示部分上的功能 ;和通过无线通信与另一便携式游戏机共享信息的功能。

[0851] 图 103B 显示一种具有电视接收功能的数字相机,该数字相机包括机壳 901531、显示部分 901532、扬声器 901534、快门按钮 901535、LED 灯 901541、输入装置 (操作键 901533、图像接收部分 901536、天线 901537、连接端子 901538、传感器 901539 (具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能) 和麦克风 901540) 等。图 103B 所示的具有电视接收功能的数字相机可具有各种功能,诸如,但不限于,拍摄静止图像或运动图像的功能 ;自动调整拍摄的图像的功能 ;从天线获得各种类型

的信息的功能;存储拍摄的图像或从天线获得的信息的功能;和在显示部分上显示拍摄的图像或从天线获得的信息的功能。

[0852] 图 104 显示一种便携式游戏机,该便携式游戏机包括机壳 901611、第一显示部分 901612、第二显示部分 901613、扬声器部分 901604、记录介质插入部分 901616、LED 灯 901620、输入装置(操作键 901615、连接端子 901617、传感器 901418(具有测量功率、位移、位置、速度、加速度、角速度、旋转数量、距离、光、液体、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射、流率、湿度、梯度、振荡、气味或红外线的功能)和麦克风 901619)等。图 104 所示的便携式游戏机可具有各种功能,诸如,但不限于,读取存储在记录介质中的程序或数据以显示在显示部分上的功能;和通过无线通信与另一便携式游戏机共享信息的功能。

[0853] 如图 95A 至图 95C、图 102A 至图 102C、图 103A 至图 103C 和图 104 所示,电子设备包括用于显示一些类型的信息的显示部分。

[0854] 接下来,描述半导体设备的应用示例。

[0855] 图 96 显示半导体设备合并创建物体中的示例。图 96 显示机壳 900810、显示部分 900811、作为操作部分的遥控设备 900812、扬声器部分 900813 等。半导体设备合并作为壁挂型的创建物体中,并且可无需大空间地提供该半导体设备。

[0856] 图 97 显示半导体设备合并创建物体中的另一示例。显示面板 900901 与预制的浴室 900902 合并在一起,使用该浴缸的人可观看显示面板 900901。显示面板 900901 具有使用浴缸的人通过操作显示信息的功能;和被用作广告或娱乐装置的功能。

[0857] 不仅可将半导体设备提供到如图 97 所示的预制浴室 900902 的侧壁上,而且还可将半导体设备提供到各种地方。例如,可将半导体设备与镜的一部分、浴缸自身等合并在一起。此时,可根据镜或浴缸的形状改变显示面板 900901 的形状。

[0858] 图 98 显示半导体设备合并创建物体中的另一示例。显示面板 901002 弯曲并附到圆柱形物体 901001 的曲面上。这里,将电杆描述为圆柱形物体 901001。

[0859] 在比人的视点高的位置提供图 98 所示的显示面板 901002。当在户外在大量竖立在一起的创建物体中提供的显示面板 901002 上显示相同的图像时,可对未定数量的观看者播放广告。由于显示相同的图像并通过外部控制立即切换图像对于显示面板 901102 来说是容易的,所以可预期高效的信息显示和广告效果。当提供有自发光显示元件时,即使在夜晚,显示面板 901002 也可被有效地用作高度可视的显示介质。当在电杆中提供显示面板 901002 时,可容易地获得用于显示面板 901002 的电源装置。在诸如灾难的紧急情况下,显示面板 901002 还可用于将正确的信息快速发送到受灾者的装置。

[0860] 作为显示面板 901002,可使用例如这样的显示面板,在该显示面板中,在膜形基底上方提供开关元件,诸如有机晶体管,并且驱动显示元件,从而可显示图像。

[0861] 在该实施模式中,墙壁、圆柱形物体和预制浴室作为创建物体的示例而显示;然而,该实施模式不限于此,各种创建物体可被提供有该半导体设备。

[0862] 接下来,描述半导体设备与运动物体合并在一起的示例。

[0863] 图 99 显示半导体设备与汽车合并在一起的示例。显示面板 901102 与汽车体 901101 合并在一起,它可根据需求显示汽车体的操作或从汽车体的内部或外部输入的信息。应该指出,可提供导航功能。

[0864] 不仅可如图 99 所示将半导体设备提供到汽车体 901101,而且还可将半导体设备提供到各种地方。例如,可将半导体设备与玻璃窗户、门、驾驶盘、换挡杆、座位、后视镜等合并在一起。此时,可根据提供有半导体设备的物体的形状改变显示面板 901102 的形状。

[0865] 图 100A 和图 100B 显示半导体设备与列车合并在一起的示例。

[0866] 图 100A 显示在列车的门 901201 的玻璃中提供显示面板 901202 的示例,由于不需要用于改变广告的劳动成本,所以与使用纸张的传统广告相比,该示例具有优势。由于显示面板 901202 可通过外部信号立即切换显示在显示部分上的图像,所以当例如列车上的乘客类型改变时,可在每一时间周期中切换显示面板上的图像;从而,可预期更有效的广告效果。

[0867] 图 100B 显示与列车中的门 901201 的玻璃一样将显示面板 901202 提供到玻璃窗 901203 和天花板 901204 的示例。以这种方式,可容易地将半导体设备提供到传统上难以提供半导体设备的地方;从而,可获得有效的广告效果。此外,半导体设备可通过外部信号立即切换显示在显示部分上的图像;从而,可降低用于改变广告的成本和时间,并且可实现更灵活的广告管理和信息传播。

[0868] 不仅可将半导体设备提供到如图 100 所示的门 901021、玻璃窗 901203 和天花板 901204,而且可将半导体设备提供到各种地方。例如,可将半导体设备与拉手吊带、座位、扶手、地面等合并在一起。此时,可根据提供有半导体设备的物体的形状改变显示面板 910202 的形状。

[0869] 图 101A 和图 101B 显示半导体设备与客机合并在一起的示例。

[0870] 图 101A 显示当使用显示面板 901302 上时附到客机的座位上方的天花板 901301 的显示面板 901302 的形状。使用铰链部分 901303 将显示面板 901302 与天花板 901301 合并在一起,乘客可通过拉紧铰链部分 901303 观看显示面板 901302。显示面板 901302 具有乘客通过操作显示信息的功能和被用作广告或娱乐装置的功能。另外,当如图 101B 所示铰链部分弯曲并且置于飞机的天花板 901301 中时,可确保起飞和着陆的安全。应该指出,当显示面板中的显示元件在紧急情况下变亮时,显示面板还可用作信息传播装置和疏散光。

[0871] 不仅可将半导体设备提供到如图 101A 和图 101B 所示的天花板 901301,而且可将半导体设备提供到各种地方。例如,可将半导体设备与座位、附到座位上的桌子、扶手、窗户等合并在一起。可在飞机的墙壁上提供大量人可观看的大型显示面板。此时,可根据提供有半导体设备的物体的形状来改变显示面板 901302 的形状。

[0872] 应该指出,在该实施模式中,列车、汽车和飞机的本体显示为运动物体;然而,本发明不限于此,可将半导体设备提供到各种物体,诸如摩托车、四轮驾驶车(包括汽车、公共汽车等)、列车(包括单轨铁路列车、铁路列车等)和船。由于半导体设备可通过外部信号立即切换显示在运动物体中的显示面板上的图像,所以运动物体被提供有半导体设备,从而该运动物体可用作针对未定数量的客户的广告显示板、灾难中的信息显示板等。

[0873] 虽然参考各附图描述了该实施模式,但是可自由地将每个附图中描述的内容(或者可以是该内容的一部分)应用于另一附图中描述的内容(或者可以是该内容的一部分),将每个附图中描述的内容(或者可以是该内容的一部分)与另一附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一附图中描述的内容(或者可以是该内容的一部分)替换每个附图中描述的内容(或者可以是该内容的一部分)。此外,在上述附图中,可

通过将每个部分与另一部分组合来形成甚至更多的附图。

[0874] 类似地,可自由地将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)应用于另一实施模式中的附图中描述的内容(或者可以是该内容的一部分),将该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)与另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)组合,或者用另一实施模式中的附图中描述的内容(或者可以是该内容的一部分)替换该实施模式的每个附图中描述的内容(或者可以是该内容的一部分)。此外,在该实施模式的附图中,可通过将每个部分与另一实施模式的部分组合来形成甚至更多的附图。

[0875] 应该指出,该实施模式显示其它实施模式中描述的内容(或者可以是该内容的一部分)的实施情况的示例、其少量变换的示例、其部分修改的示例、其改进的示例、其详细描述示例、其应用示例、其相关部分的示例等。因此,可自由地将其它实施模式中描述的内容应用于该实施模式,将其它实施模式中描述的内容与该实施模式组合,或者用该实施模式替换其它实施模式中描述的内容。

[0876] 【实施模式 21】

[0877] 如上所述,以下发明至少包括在该说明书中。

[0878] 液晶显示设备包括具有液晶元件的像素和驱动器电路。驱动器电路包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第七晶体管和第八晶体管。第一晶体管的第一电极电连接至第四布线,第一晶体管的第二电极电连接至第三布线。第二晶体管的第一电极电连接至第七布线,第二晶体管的第二电极电连接至第三布线;第二晶体管的栅极电连接至第五布线。第三晶体管的第一电极电连接至第六布线;第三晶体管的第二电极电连接至第六晶体管的栅极;第三晶体管的栅极电连接至第四布线。第四晶体管的第一电极电连接至第七布线;第四晶体管的第二电极电连接至第六晶体管的栅极;第四晶体管的栅极电连接至第五布线。第五晶体管的第一电极电连接至第六布线;第五晶体管的第二电极电连接至第一晶体管的栅极;第五晶体管的栅极电连接至第一布线。第六晶体管的第一电极电连接至第七布线,第六晶体管的第二电极电连接至第一晶体管的栅极。第七晶体管的第一电极电连接至第七布线;第七晶体管的第二电极电连接至第一晶体管的栅极;第七晶体管的栅极电连接至第二布线。第八晶体管的第一电极电连接至第七布线;第八晶体管的第二电极电连接至第六晶体管的栅极;第八晶体管的栅极电连接至第一晶体管的栅极。

[0879] 在上述结构中,可形成第一晶体管以使具有第一晶体管至第八晶体管中的最大 W/L 值(沟道宽度 W 和沟道长度 L 的比率)。另外,第一晶体管的 W/L 值可以是第五晶体管的 W/L 值的 2~5 倍。此外,第三晶体管的沟道长度 L 可以比第八晶体管的沟道长度 L 长。再者,可在第一晶体管的第二电极和栅极之间提供电容器。而且,第一晶体管至第八晶体管可以是 N 沟道晶体管。可通过使用非晶硅形成第一晶体管至第八晶体管。

[0880] 液晶显示设备包括具有液晶元件的像素、第一驱动器电路和第二驱动器电路。第一驱动器电路包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第七晶体管和第八晶体管。第一晶体管的第一电极电连接至第四布线,第一晶体管的第二电极电连接至第三布线。第二晶体管的第一电极电连接至第七布线,第二晶体管的第二电极电连接至第三布线;第二晶体管的栅极电连接至第五布线。第三晶体管的第一电极

电连接至第六布线；第三晶体管的第二电极电连接至第六晶体管的栅极；第三晶体管的栅极电连接至第四布线。第四晶体管的第一电极电连接至第七布线；第四晶体管的第二电极电连接至第六晶体管的栅极；第四晶体管的栅极电连接至第五布线。第五晶体管的第一电极电连接至第六布线；第五晶体管的第二电极电连接至第一晶体管的栅极；第五晶体管的栅极电连接至第一布线。第六晶体管的第一电极电连接至第七布线，第六晶体管的第二电极电连接至第一晶体管的栅极。第七晶体管的第一电极电连接至第七布线；第七晶体管的第二电极电连接至第一晶体管的栅极；第七晶体管的栅极电连接至第二布线。第八晶体管的第一电极电连接至第七布线；第八晶体管的第二电极电连接至第六晶体管的栅极；第八晶体管的栅极电连接至第一晶体管的栅极。第二驱动器电路包括第九晶体管、第十晶体管、第十一晶体管、第十二晶体管、第十三晶体管、第十四晶体管、第十五晶体管和第十六晶体管。第九晶体管的第一电极电连接至第十一布线，第九晶体管的第二电极电连接至第十布线。第十晶体管的第一电极电连接至第十四布线，第十晶体管的第二电极电连接至第十布线；第十晶体管的栅极电连接至第十二布线。第十一晶体管的第一电极电连接至第十三布线；第十一晶体管的第二电极电连接至第十四晶体管的栅极；第十一晶体管的栅极电连接至第十一布线。第十二晶体管的第一电极电连接至第十四布线；第十二晶体管的第二电极电连接至第十四晶体管的栅极；第十二晶体管的栅极电连接至第十二布线。第十三晶体管的第一电极电连接至第十三布线；第十三晶体管的第二电极电连接至第九晶体管的栅极；第十三晶体管的栅极电连接至第八布线。第十四晶体管的第一电极电连接至第十四布线，第十四晶体管的第二电极电连接至第九晶体管的栅极。第十五晶体管的第一电极电连接至第十四布线；第十五晶体管的第二电极电连接至第九晶体管的栅极；第十五晶体管的栅极电连接至第九布线。第十六晶体管的第一电极电连接至第十四布线；第十六晶体管的第二电极电连接至第十四晶体管的栅极；第十六晶体管的栅极电连接至第九晶体管的栅极。

[0881] 可以电连接第四布线和第十一布线；可以电连接第五布线和第十二布线；可以电连接第六布线和第十三布线；可以电连接第七布线和第十四布线。第四布线和第十一布线可以是同一布线；第五布线和第十二布线可以是同一布线；第六布线和第十三布线可以是同一布线；第七布线和第十四布线可以是同一布线。可以电连接第三布线和第十布线。第三布线和第十布线可以是同一布线。另外，可形成第一晶体管以使具有第一晶体管至第八晶体管中的最大 W/L 值（沟道宽度 W 和沟道长度 L 的比率），并且可形成第九晶体管以使具有第九晶体管至第十六晶体管中的最大 W/L 值（沟道宽度 W 和沟道长度 L 的比率）。此外，第一晶体管的 W/L 值可以是第五晶体管的 W/L 值的 2 ~ 5 倍，第九晶体管的 W/L 值可以是第十二晶体管的 W/L 值的 2 ~ 5 倍。再者，第三晶体管的沟道长度 L 可以比第八晶体管的沟道长度 L 长，第十一晶体管的沟道长度 L 可以比第十六晶体管的沟道长度 L 长。而且，可在第一晶体管的第二电极和栅极之间提供电容器，可在第九晶体管的第二电极和栅极之间提供电容器。第一晶体管至第十六晶体管可以是 N 沟道晶体管。第一晶体管至第十六晶体管可使用非晶硅作为半导体层。

[0882] 该实施模式所示的液晶显示设备中的每个与该说明书中描述的液晶显示设备对应。因此，获得与其它实施模式的操作效果类似的操作效果。

[0883] 该申请基于在 2006 年 9 月 29 日提交到日本专利局的第 2006-270016 号日本专利申请，该申请的内容在此引入作为参考。

图 1A

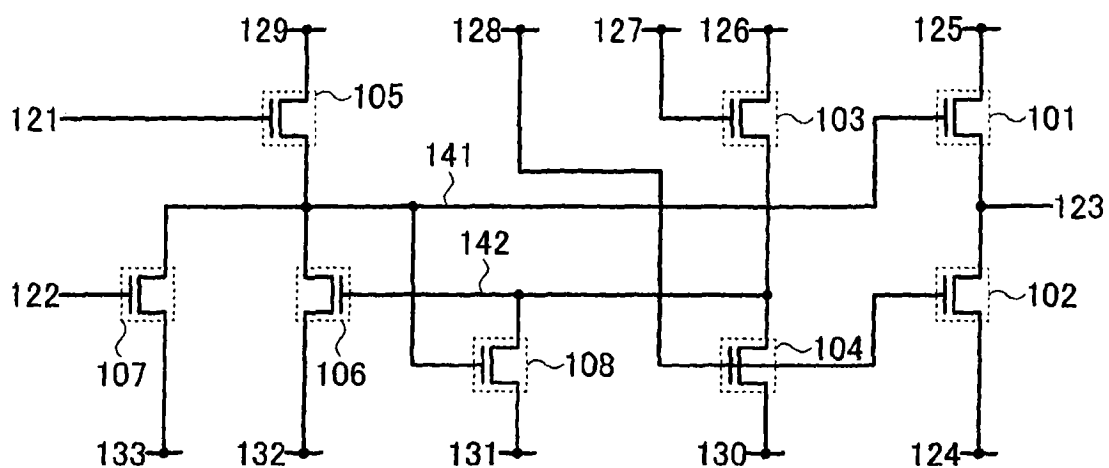


图 1B

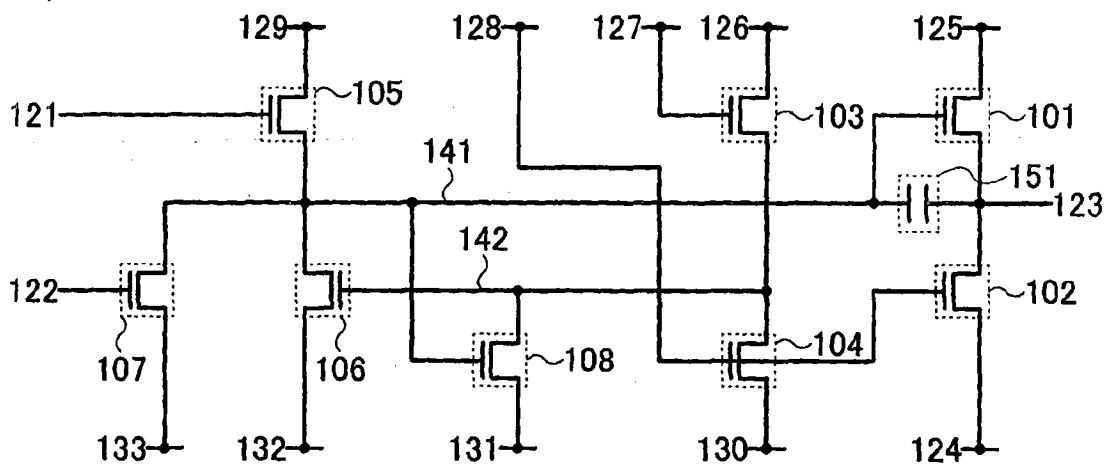


图 1C

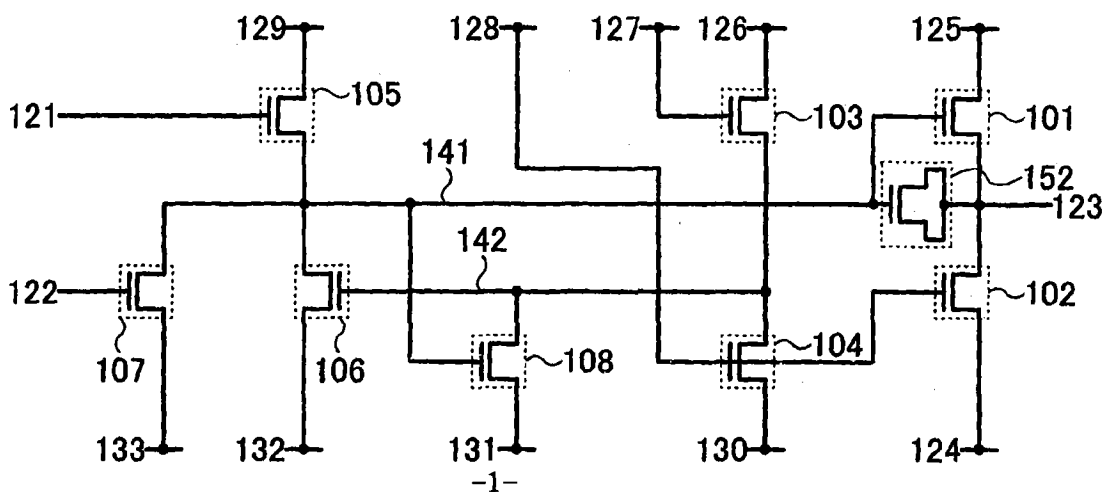


图 3A

(A) 设置期间

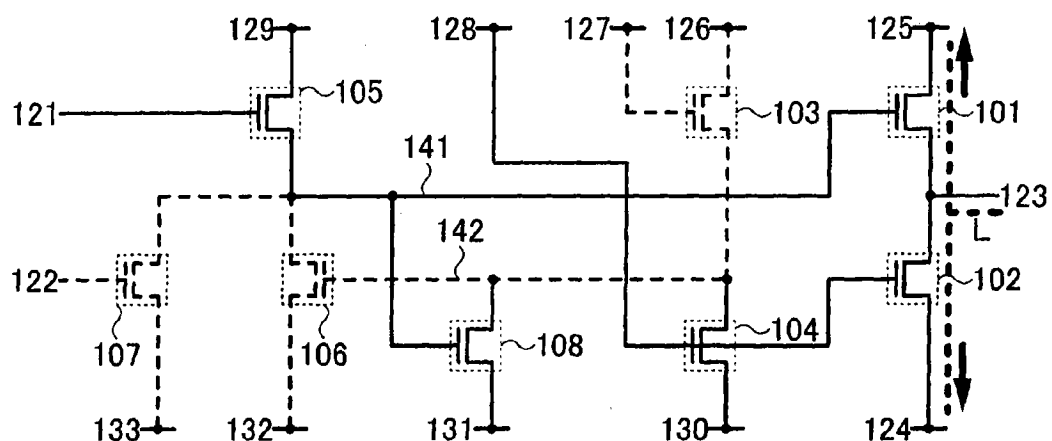


图 3B

(B) 选择期间

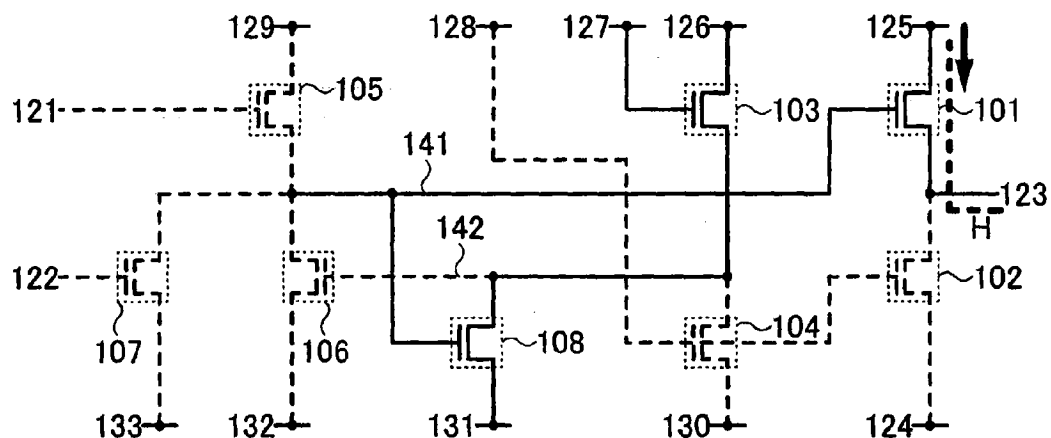


图 3C

(C) 重置期间

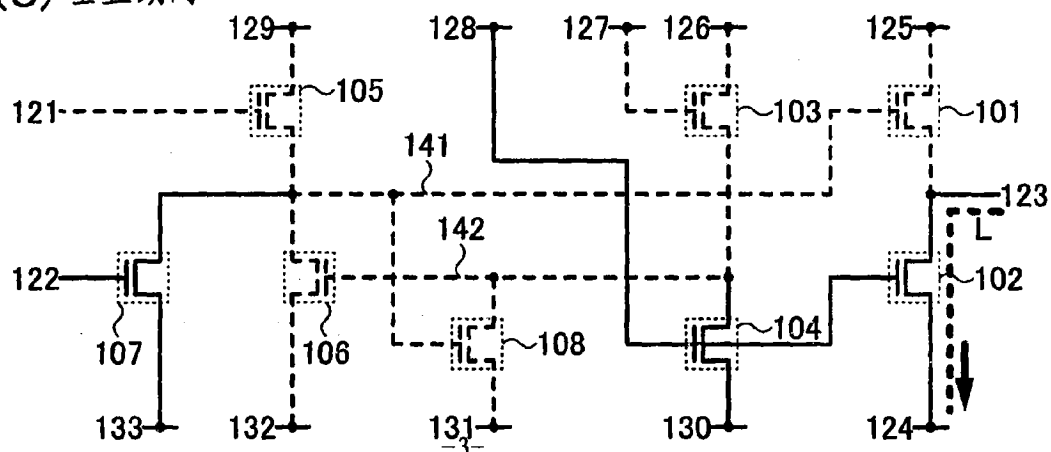


图 4A

(D) 第一非选择期间

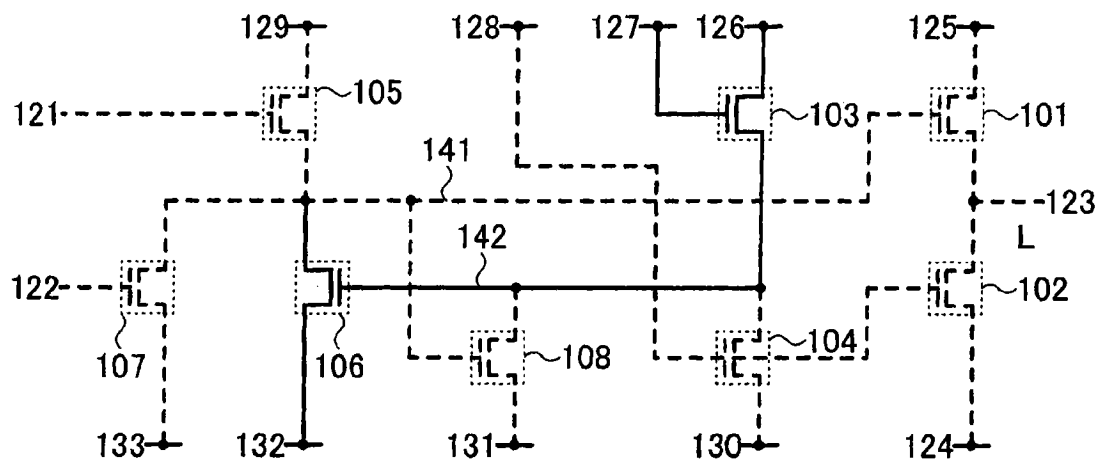


图 4B

(E) 第二非选择期间

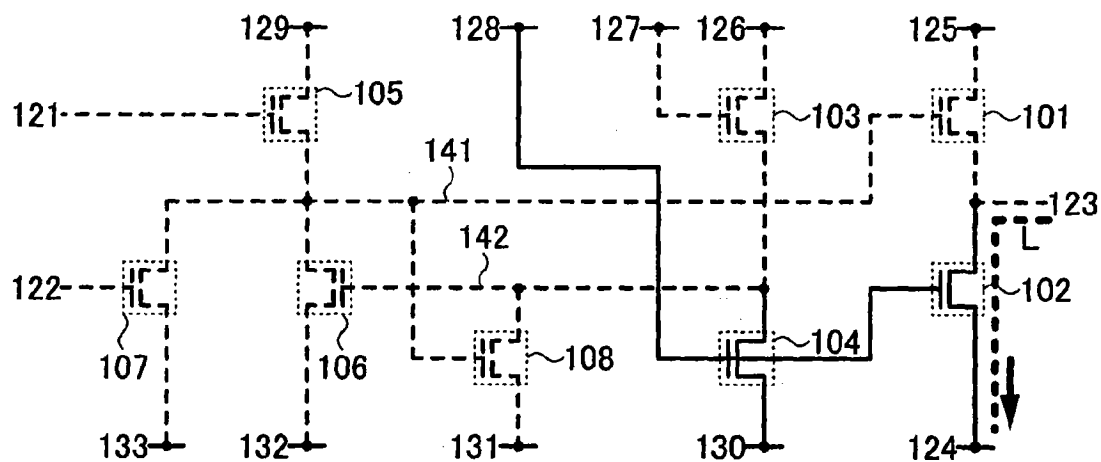


图 5A

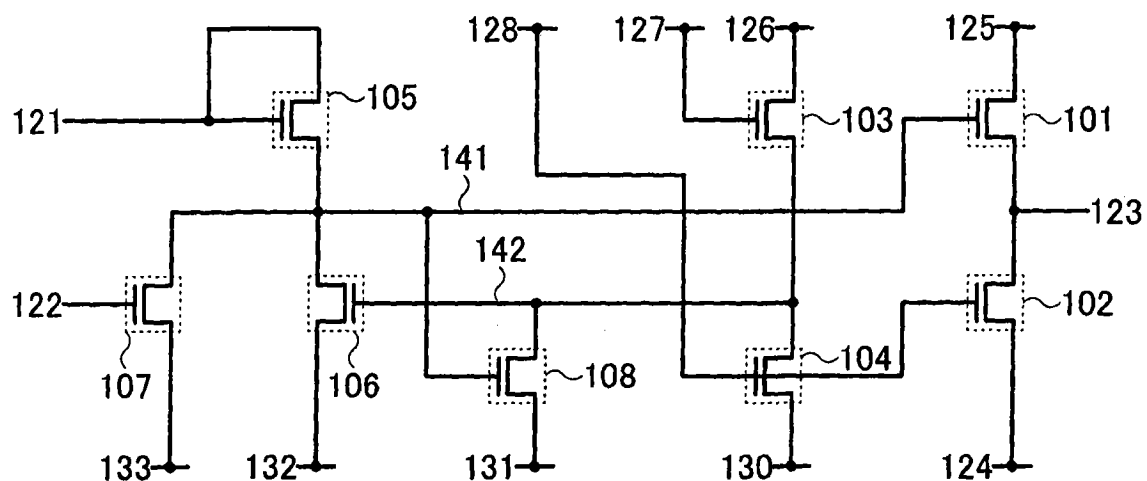


图 5B

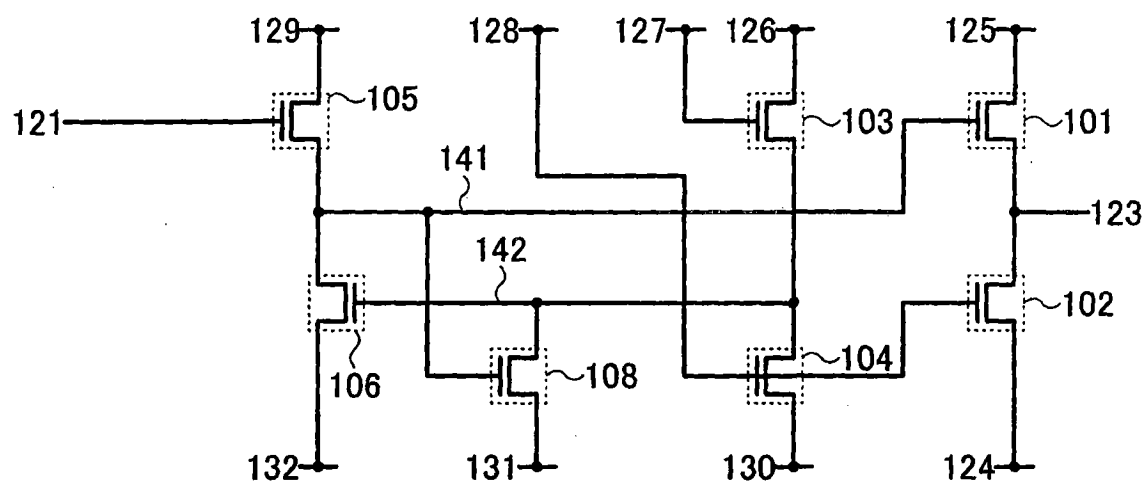


图 5C

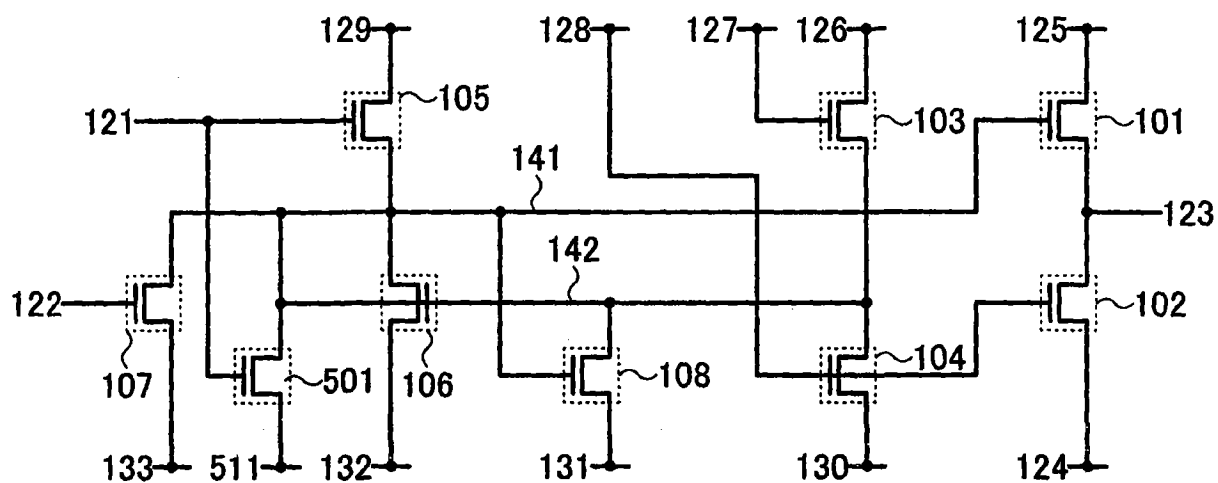


图 7A

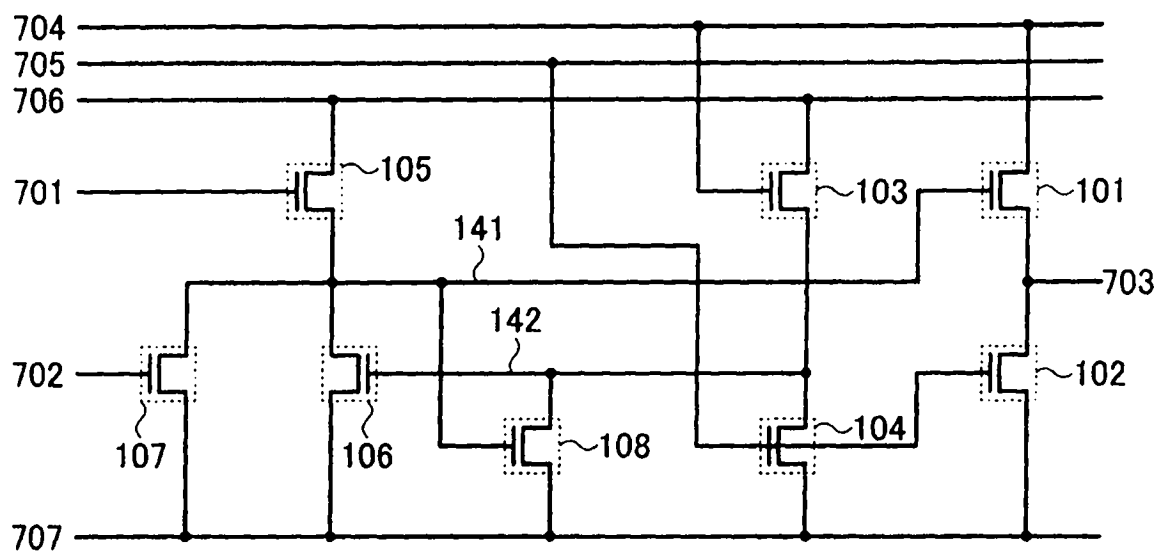


图 7B

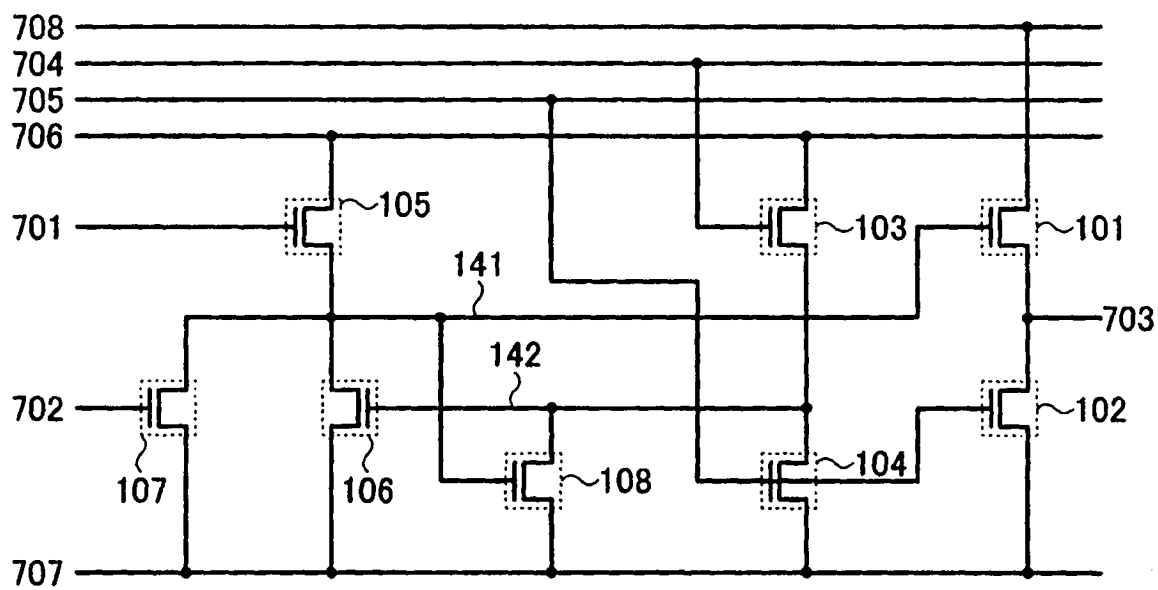


图 8A

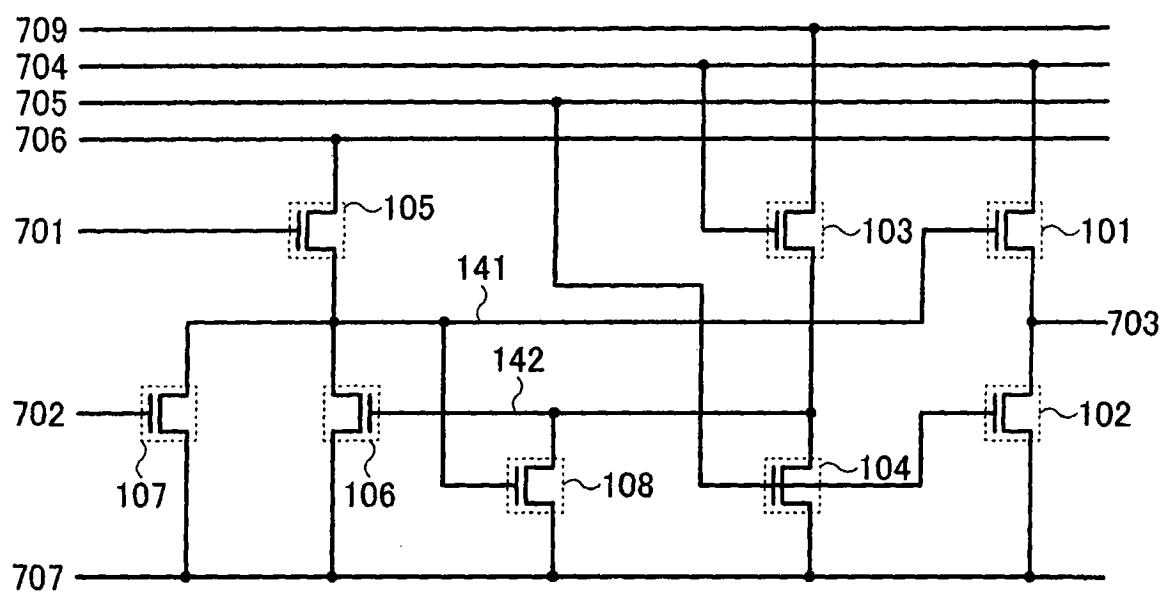


图 8B

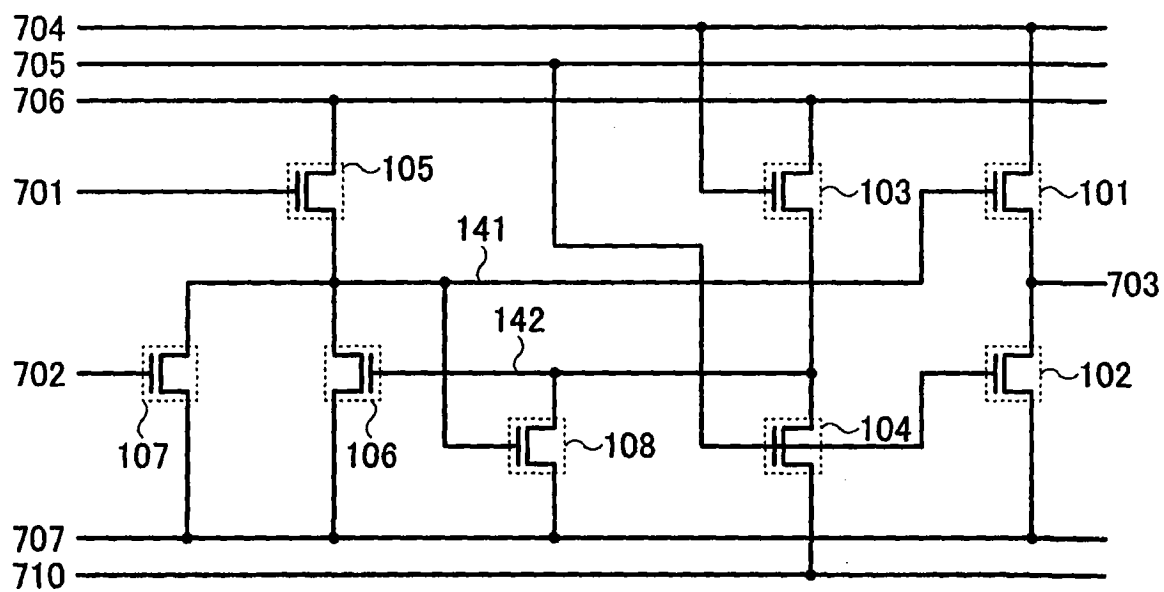


图 9A

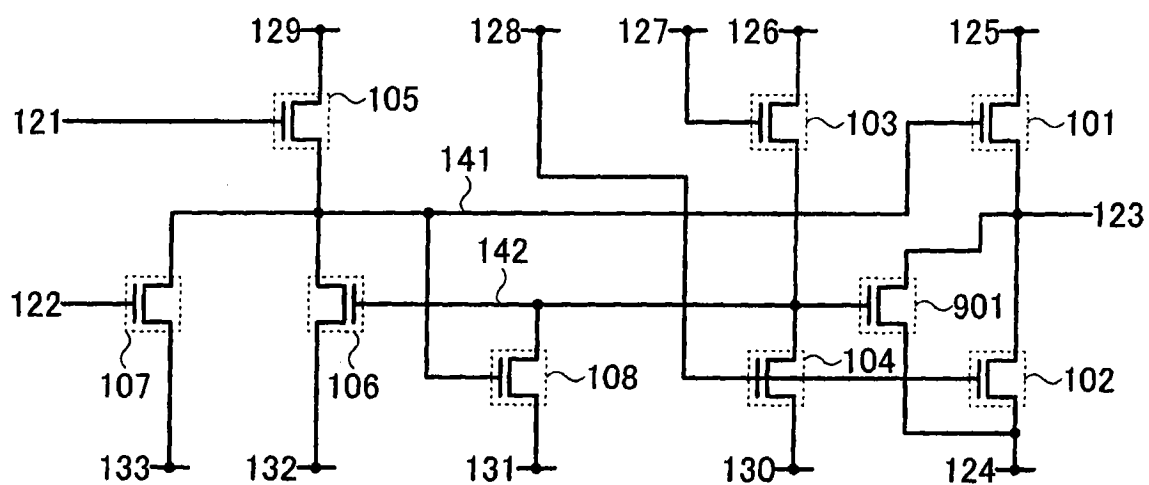


图 9B

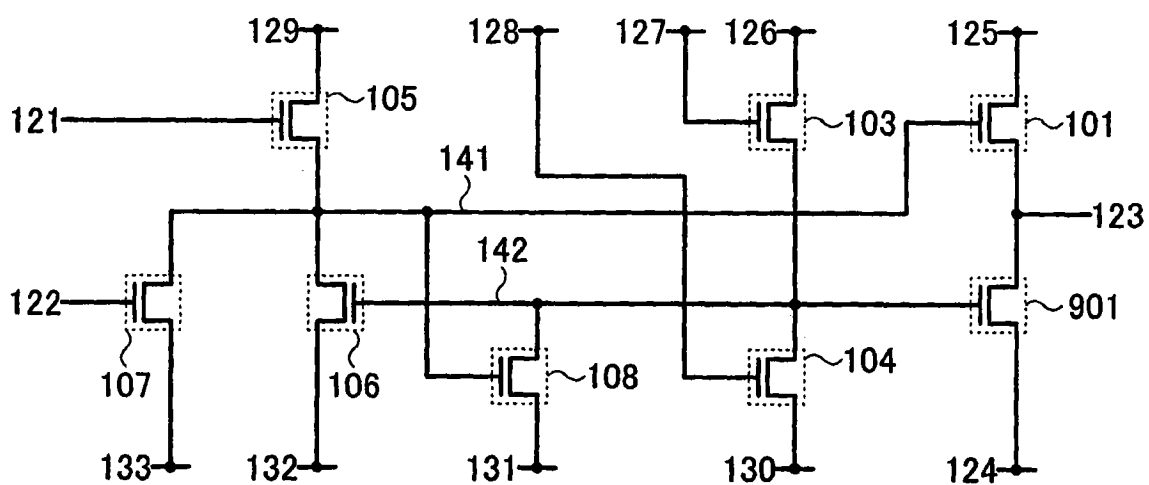


图 10A

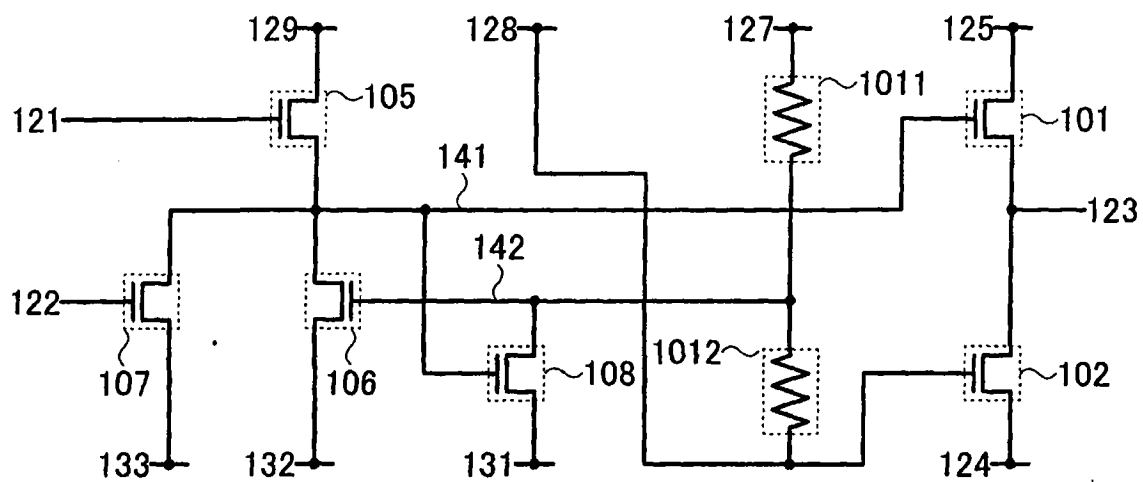


图 10B

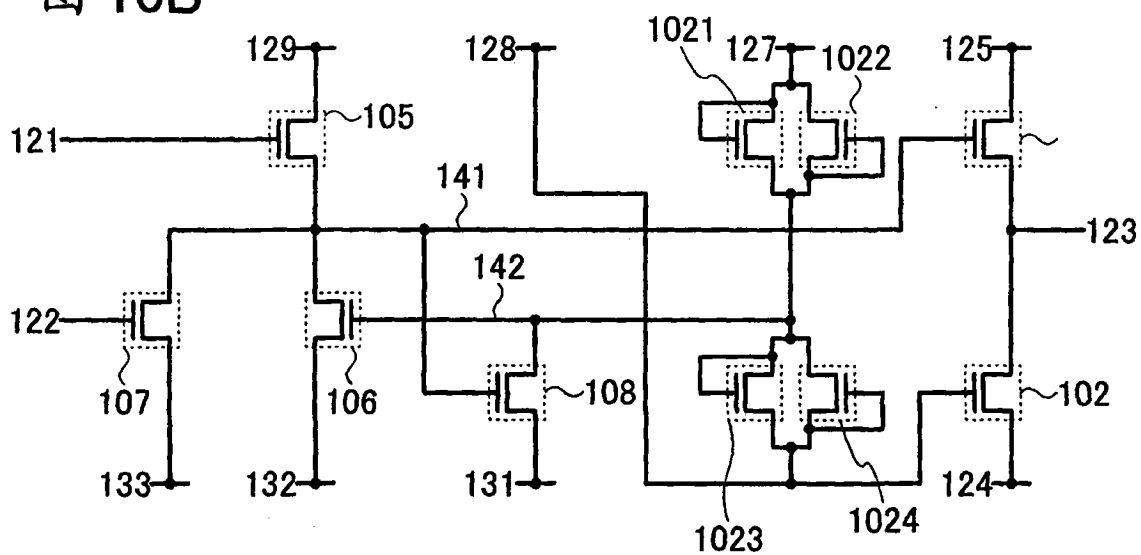


图 11

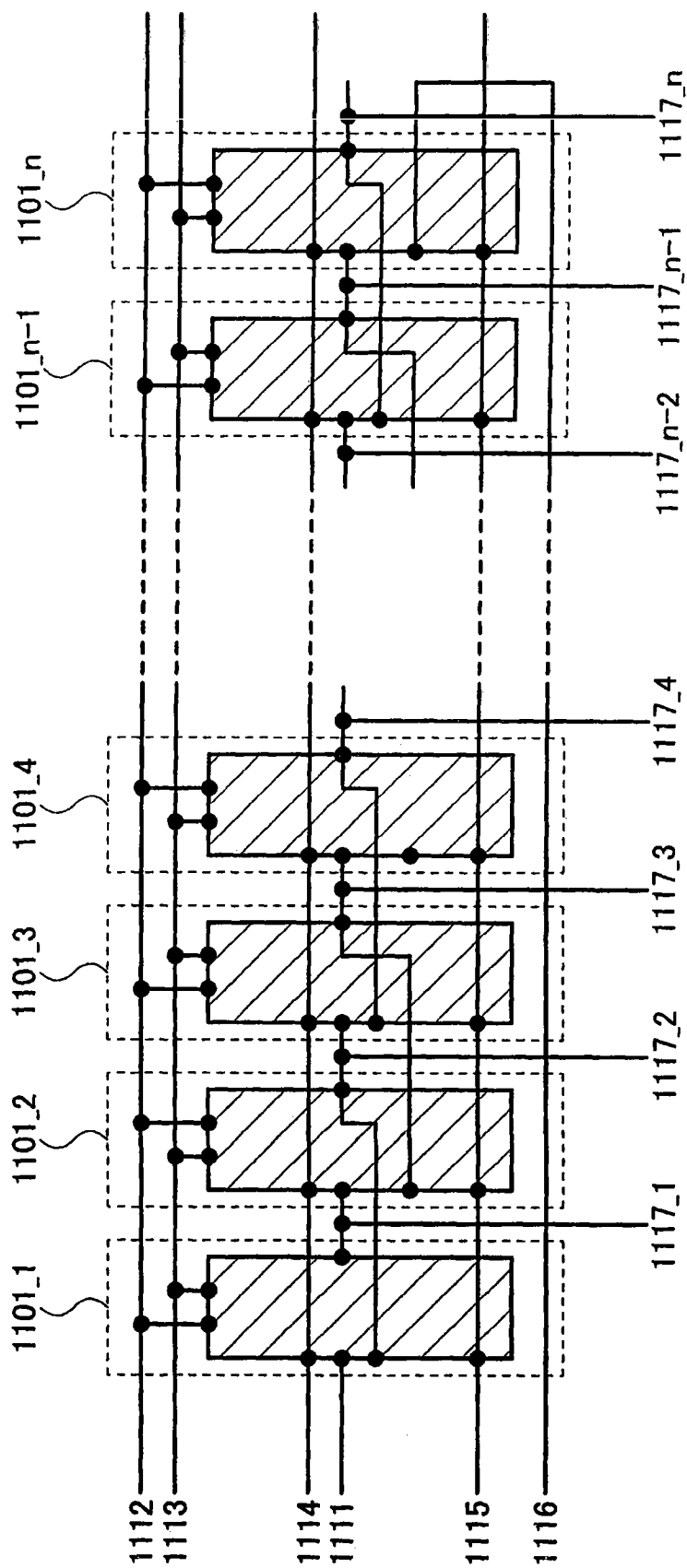


图 12

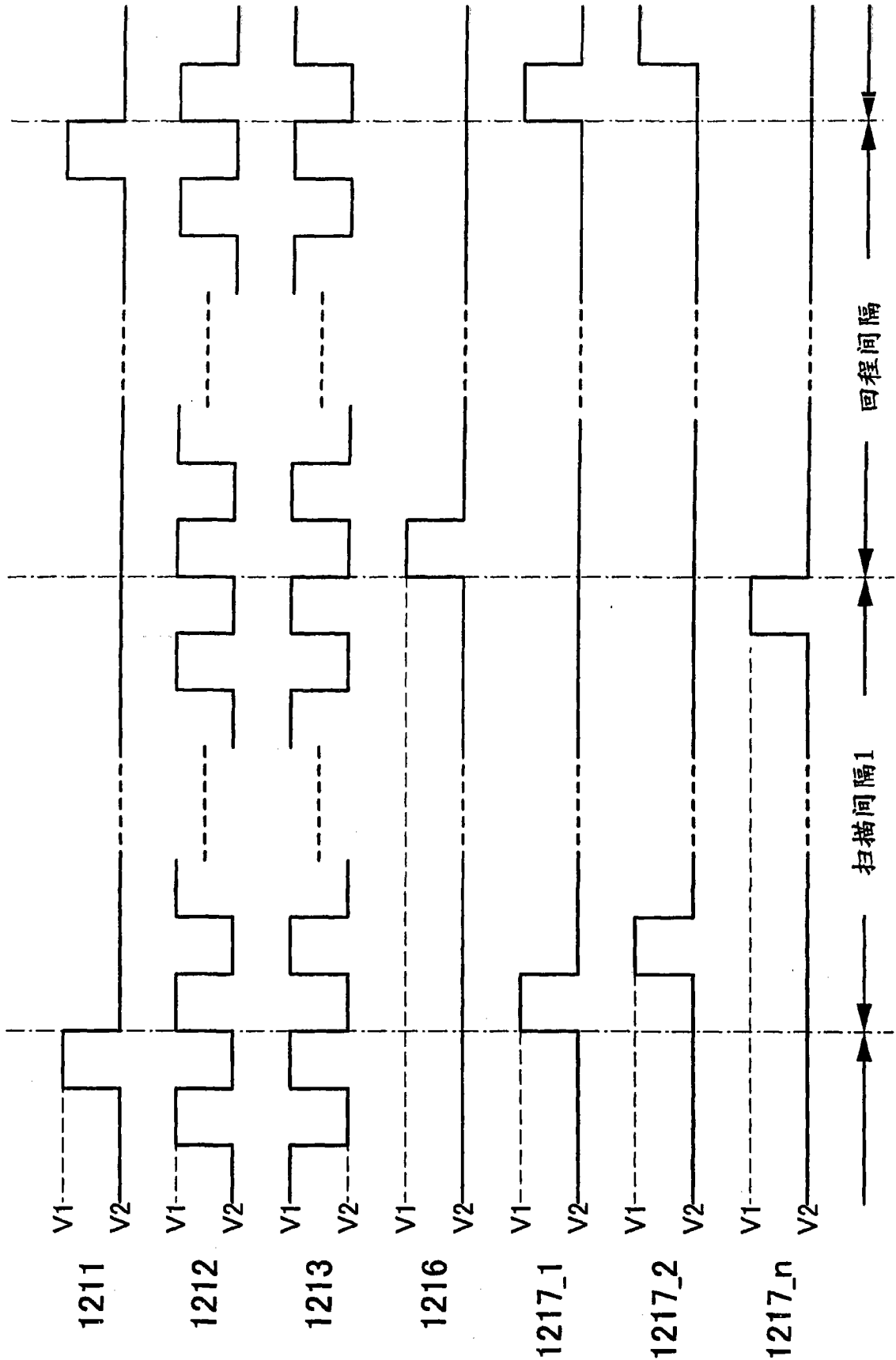


图 13

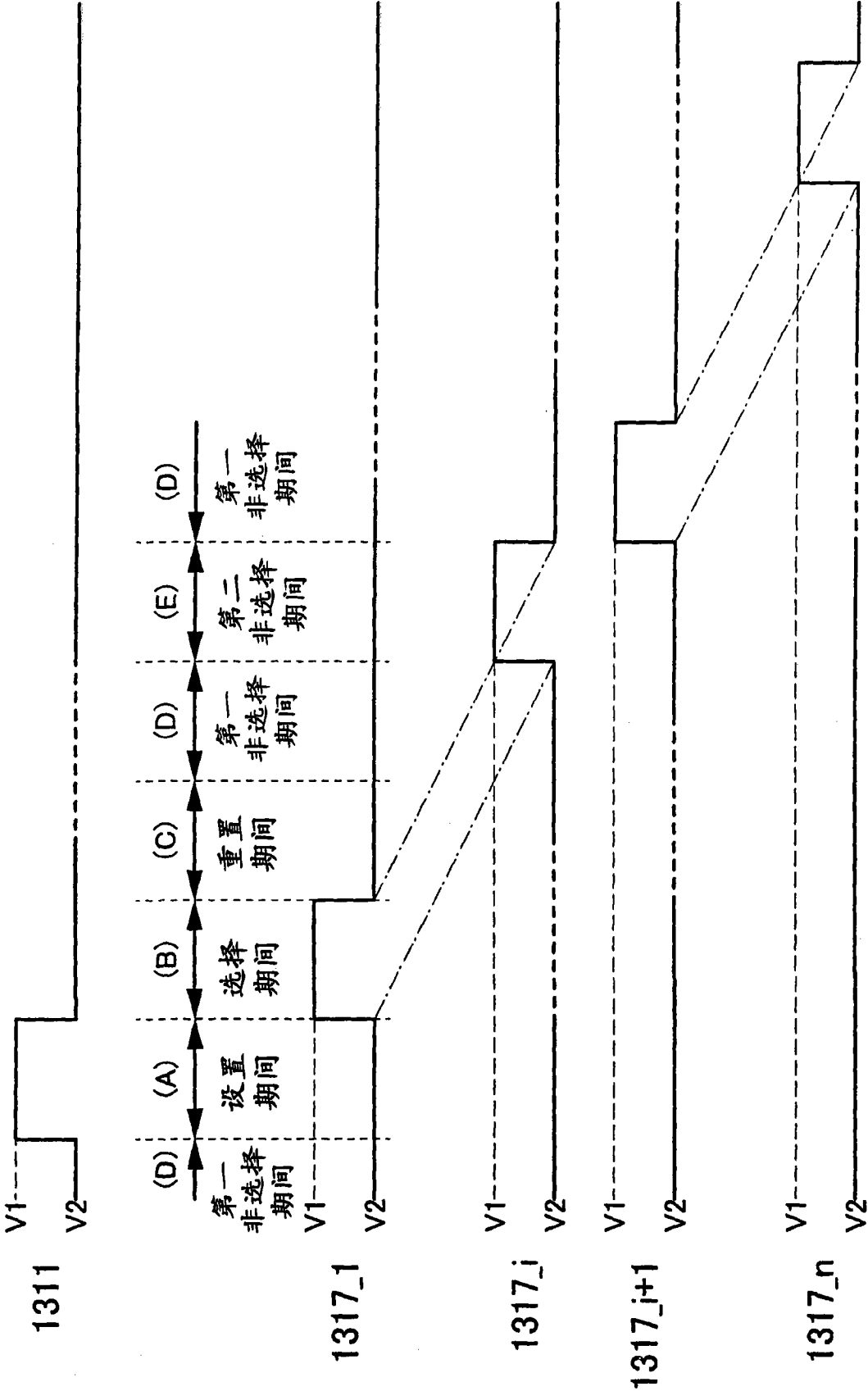


图 14

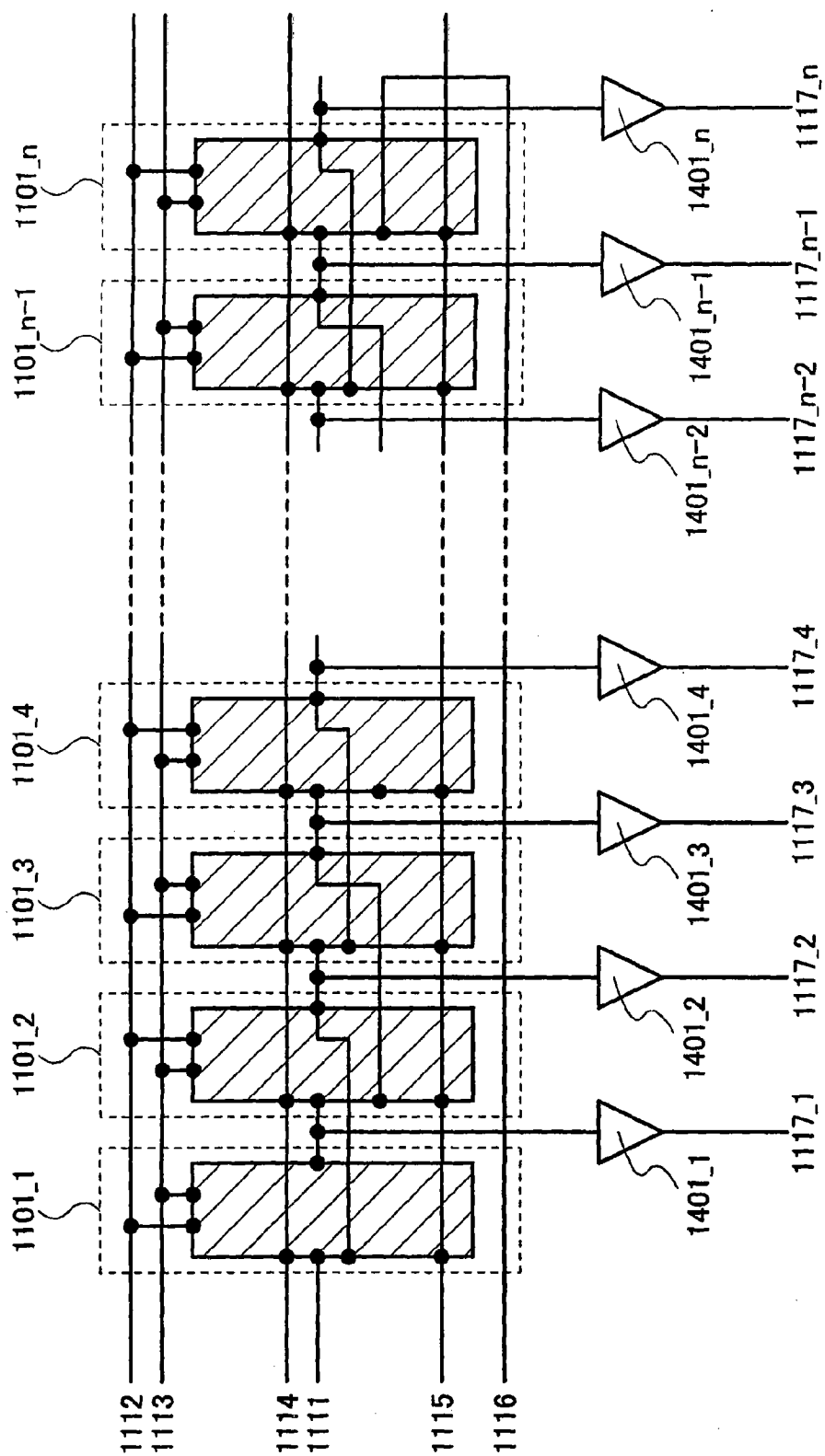


图 15A

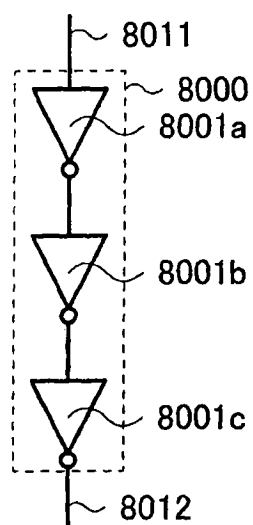


图 15B

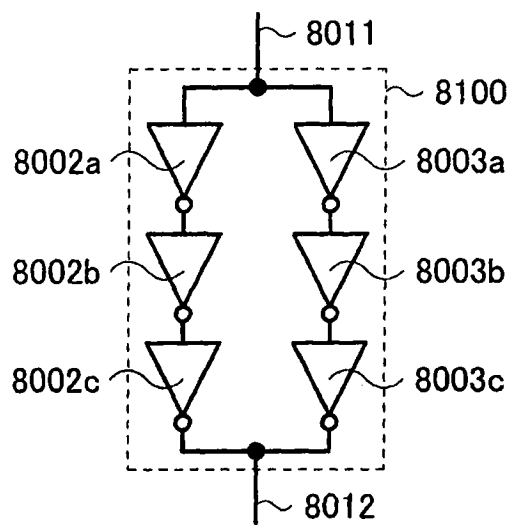


图 15C

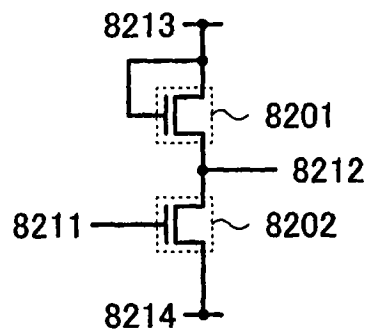


图 15D

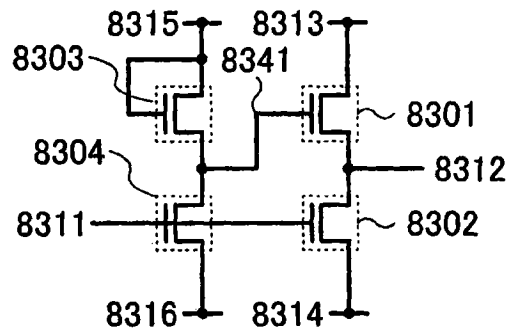


图 16A

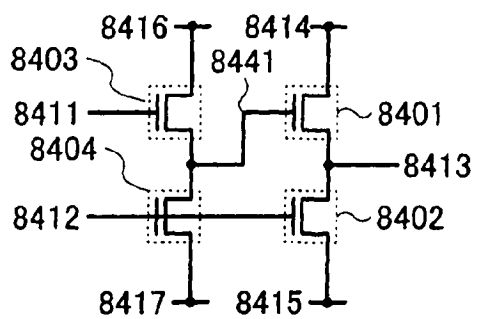


图 16B

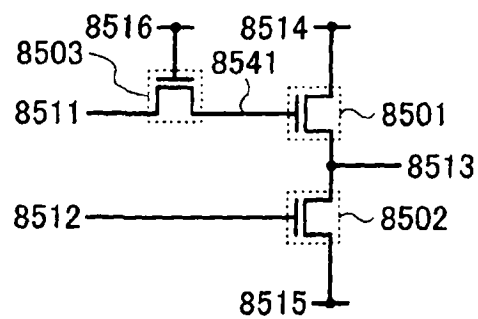


图 16C

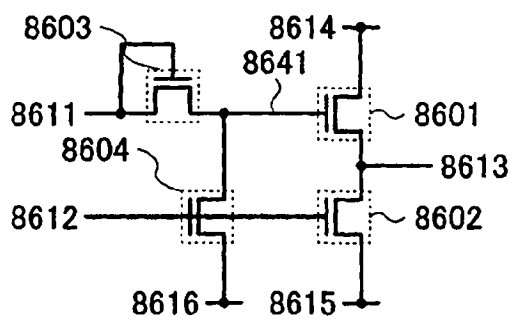


图 17

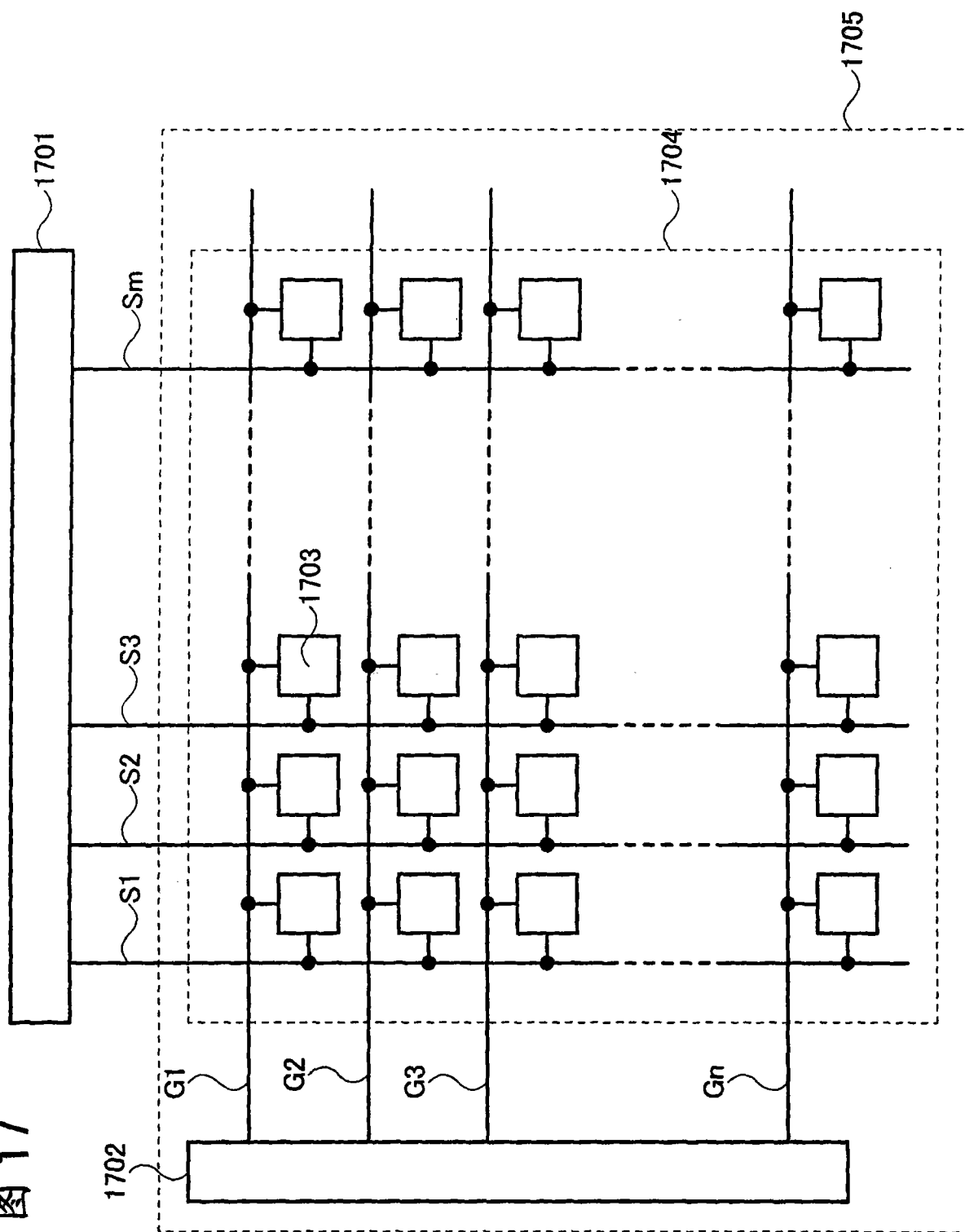


图 18

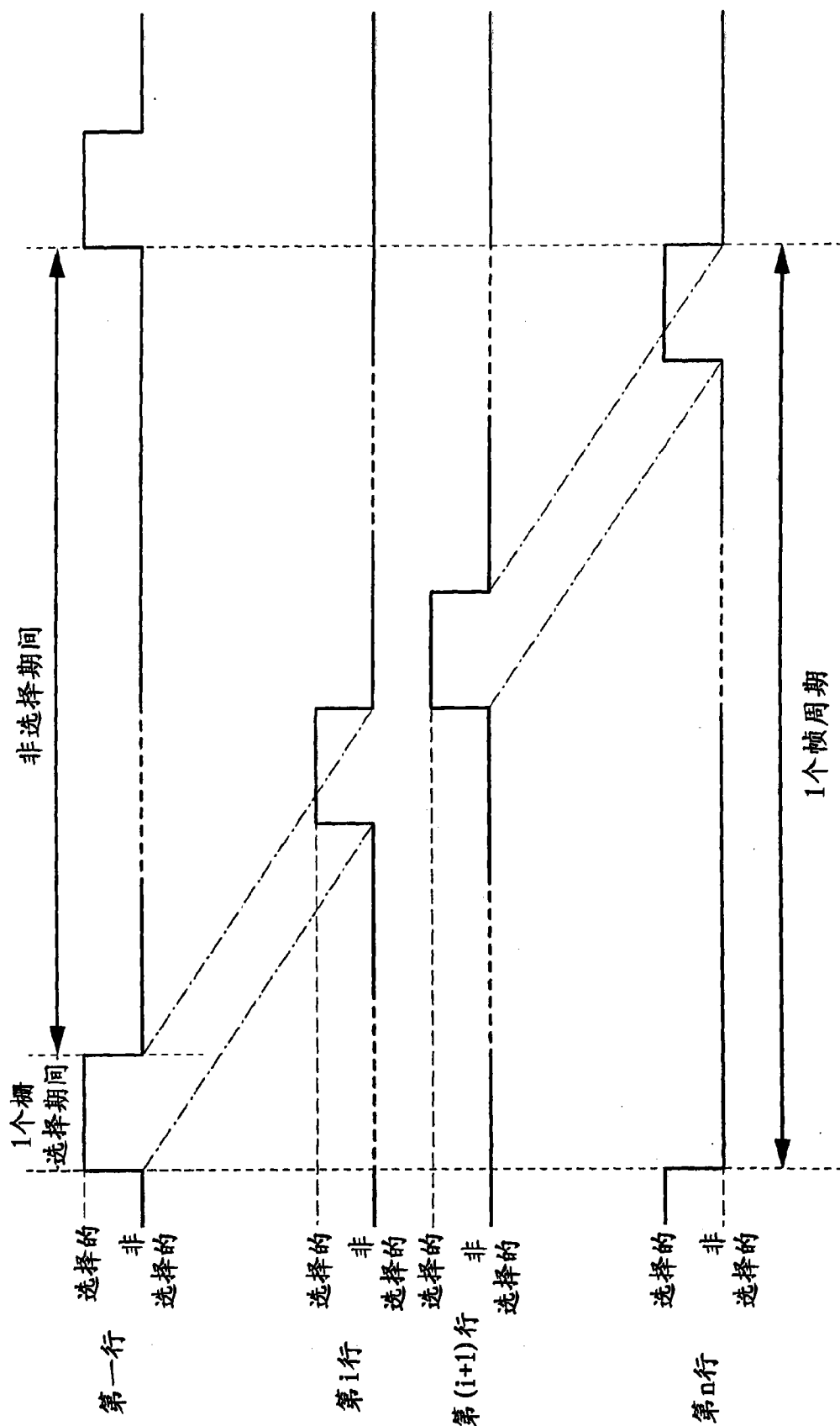
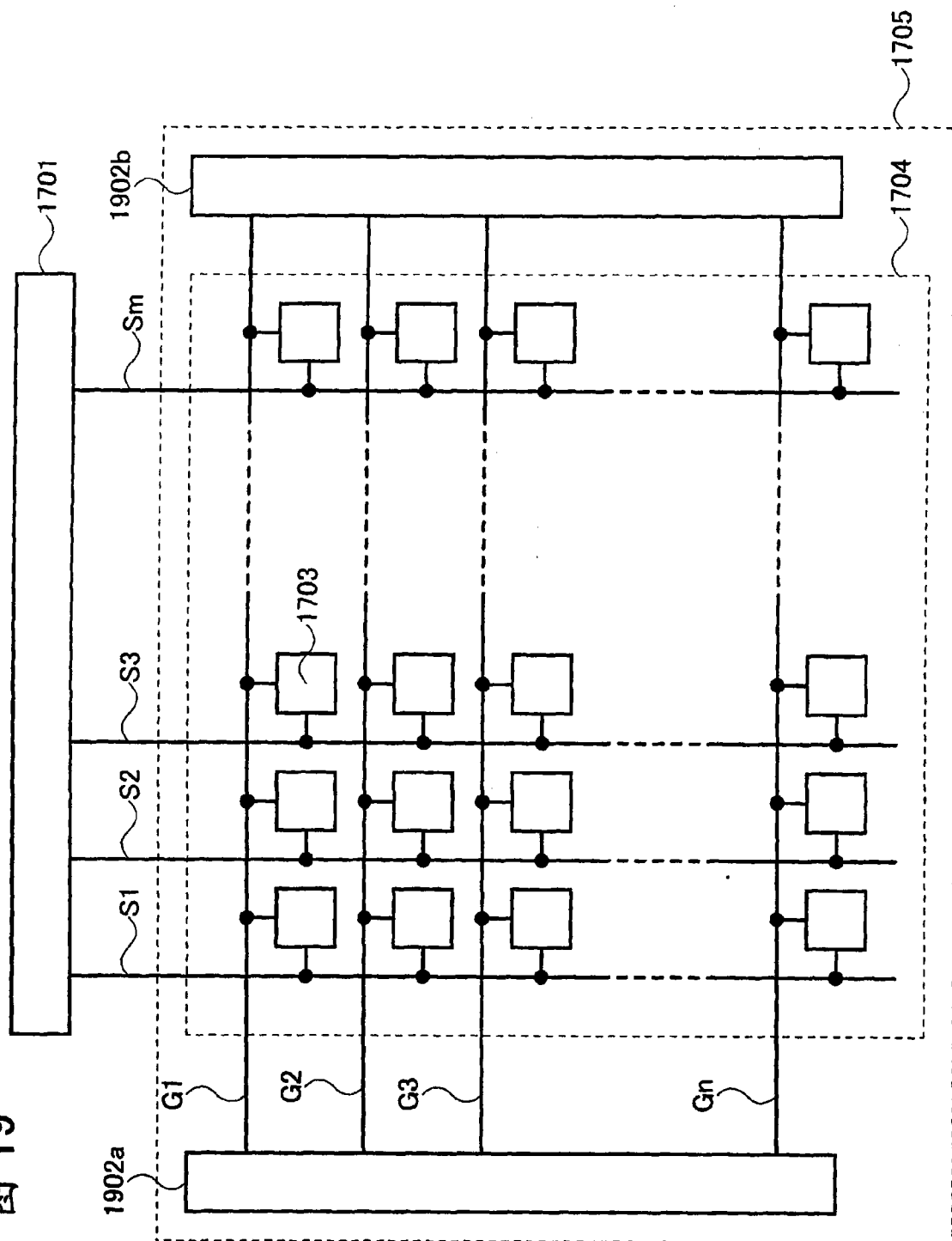
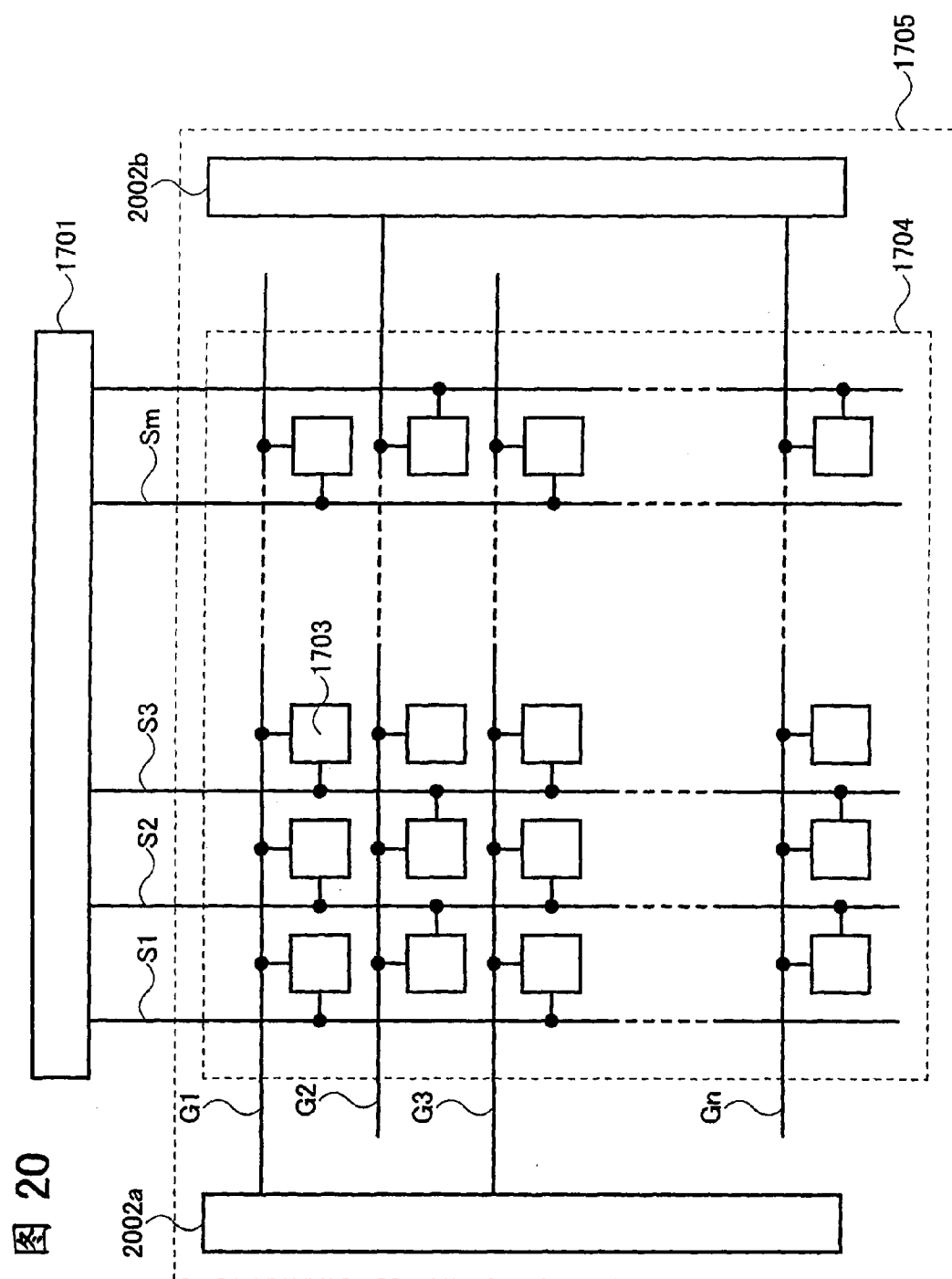


图 19





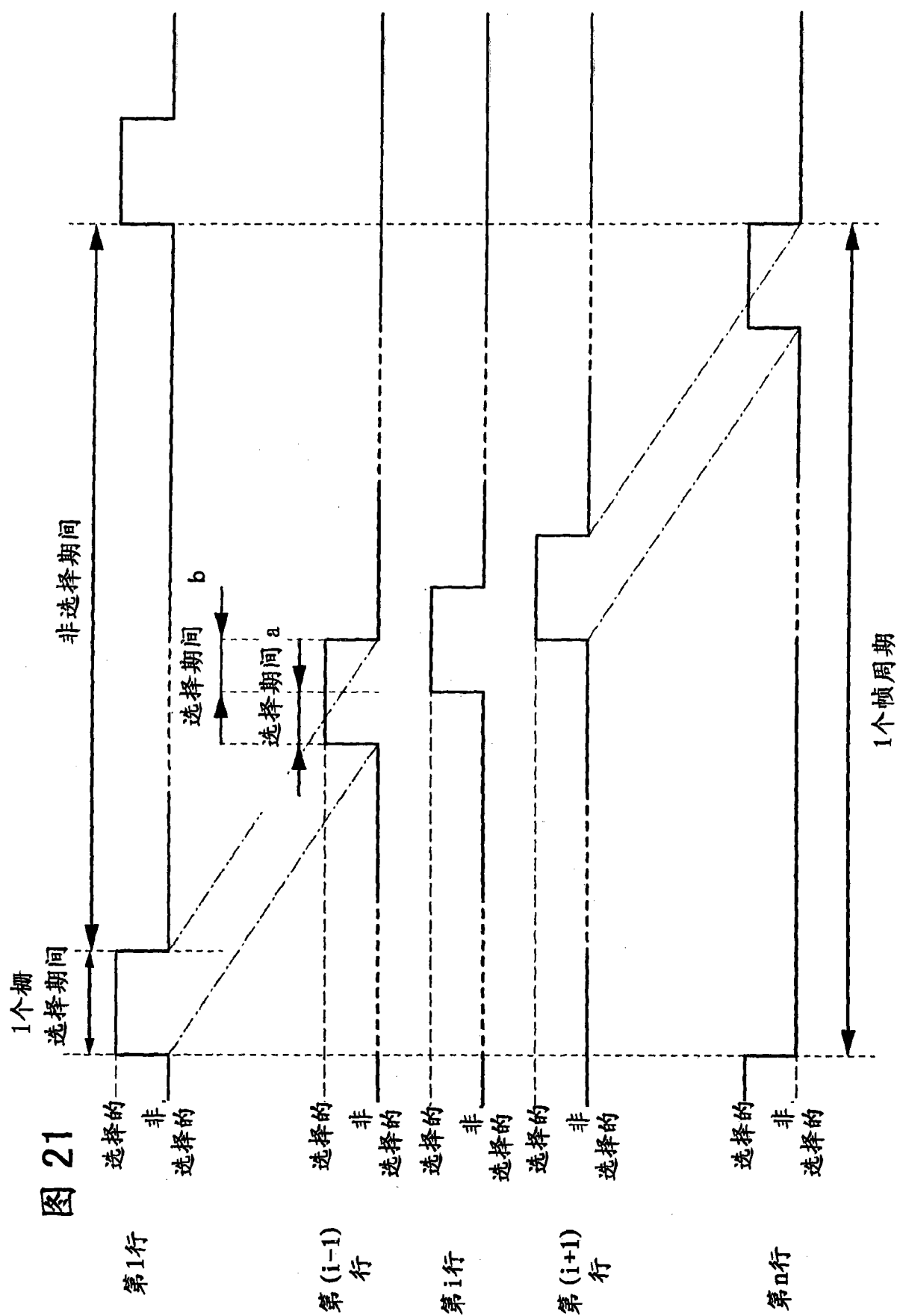
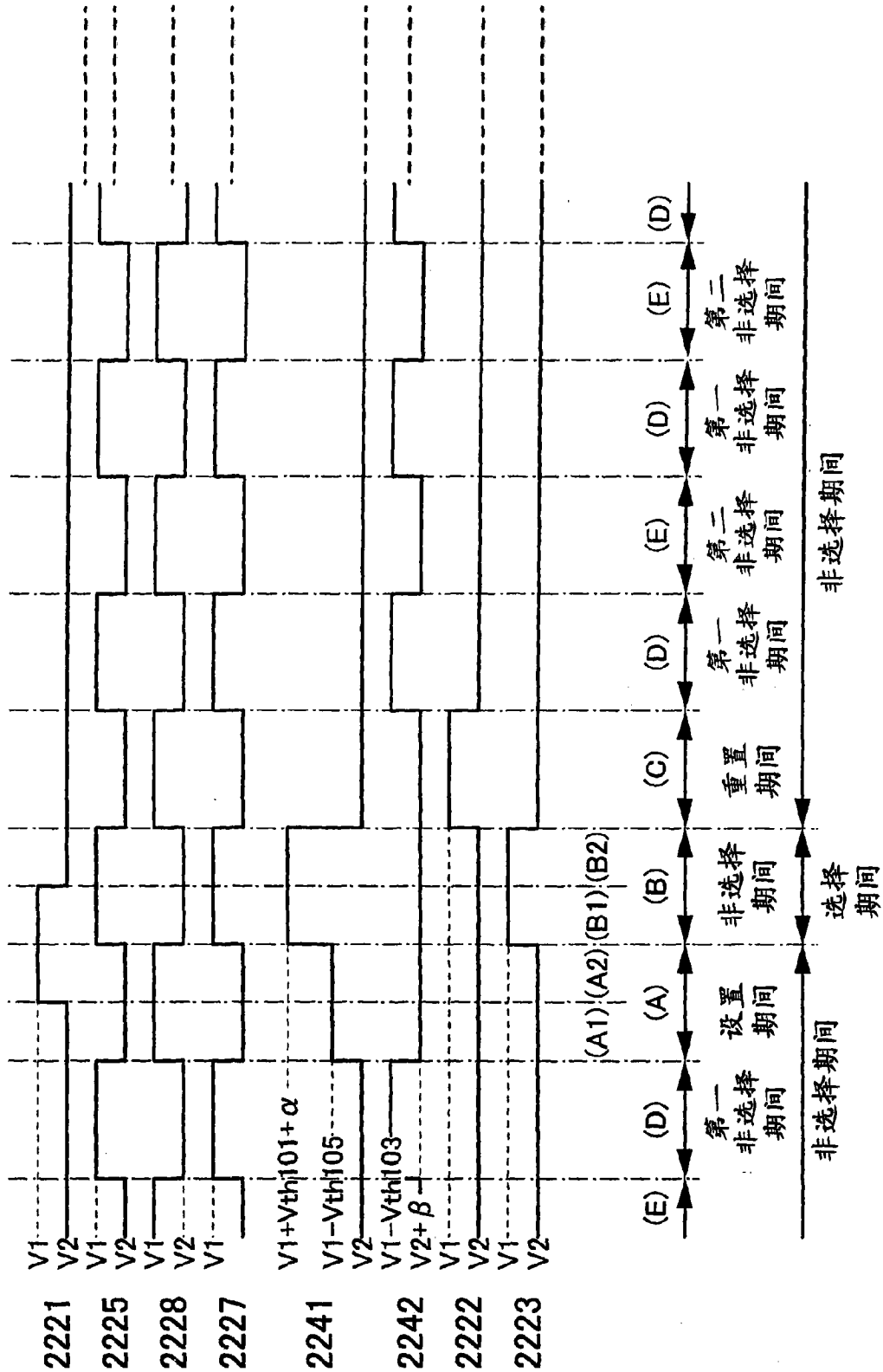


图 22



23

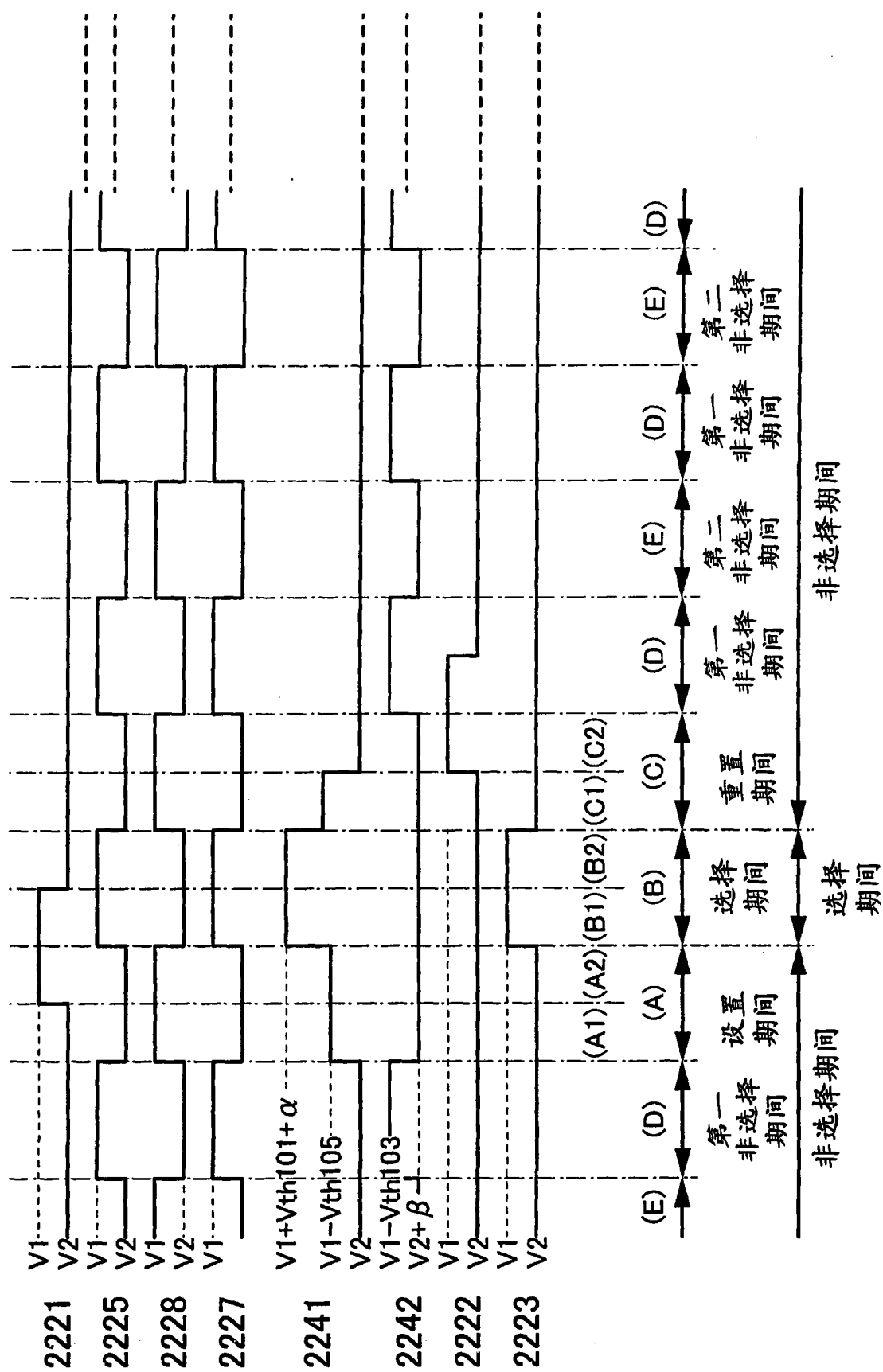
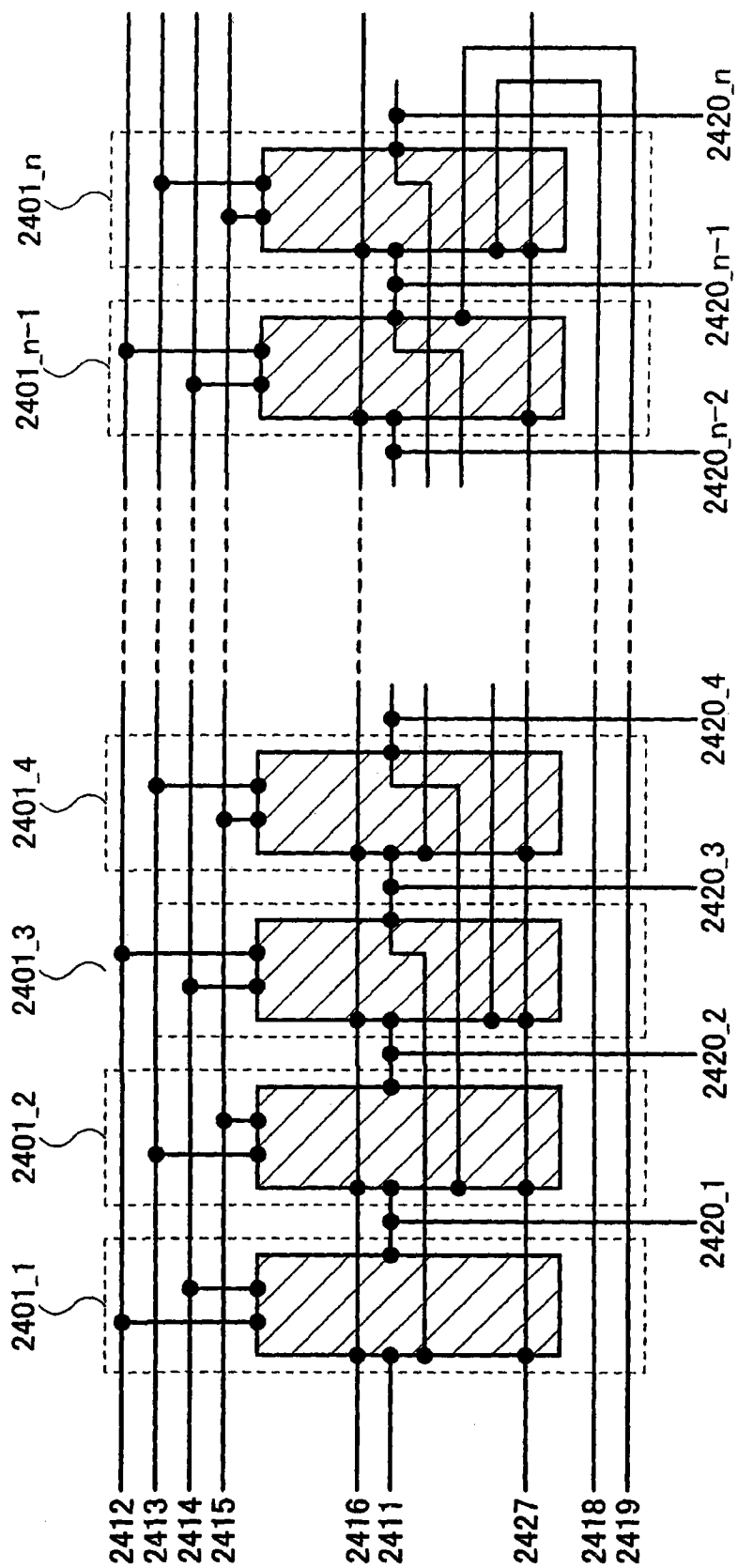
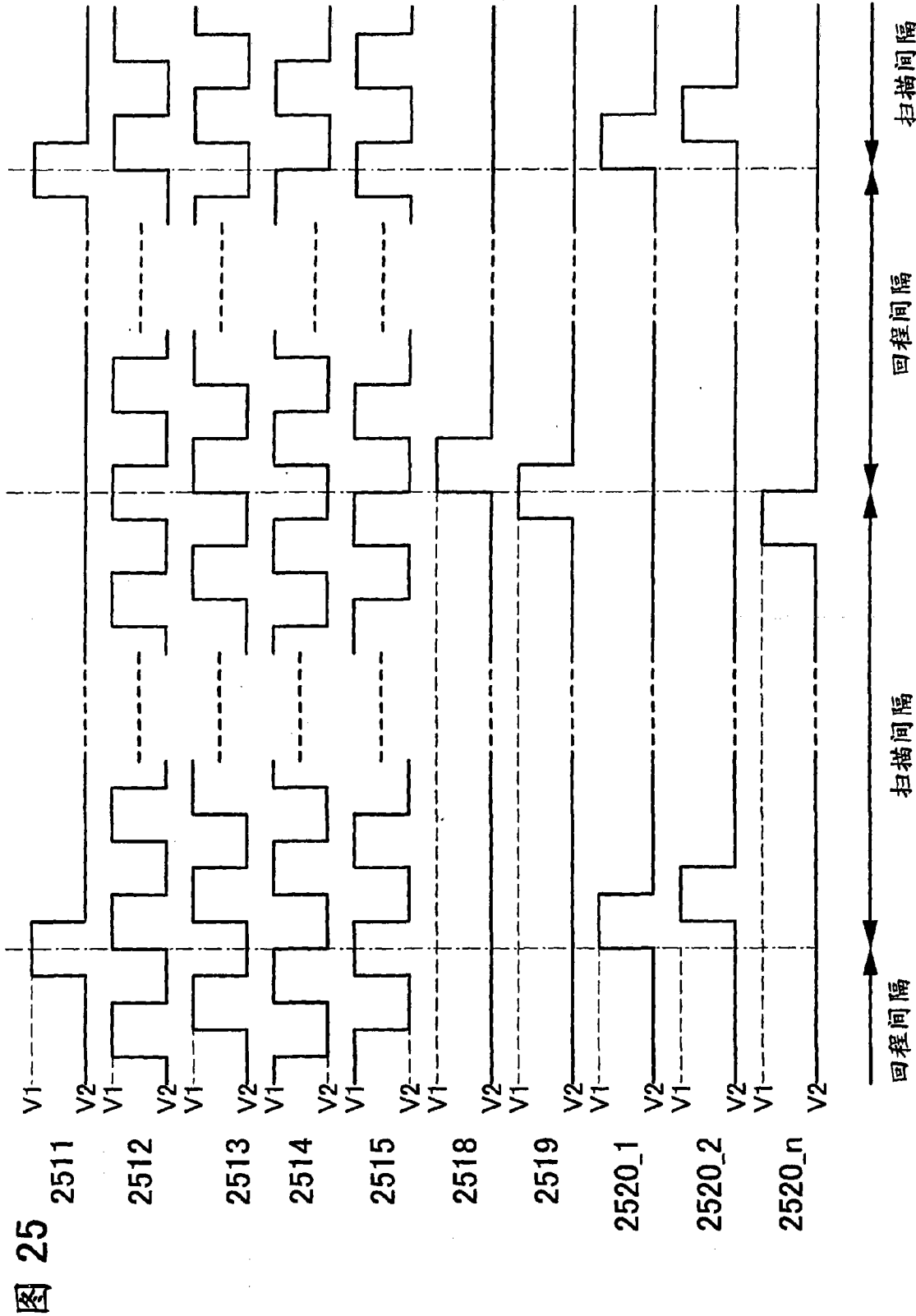


图 24





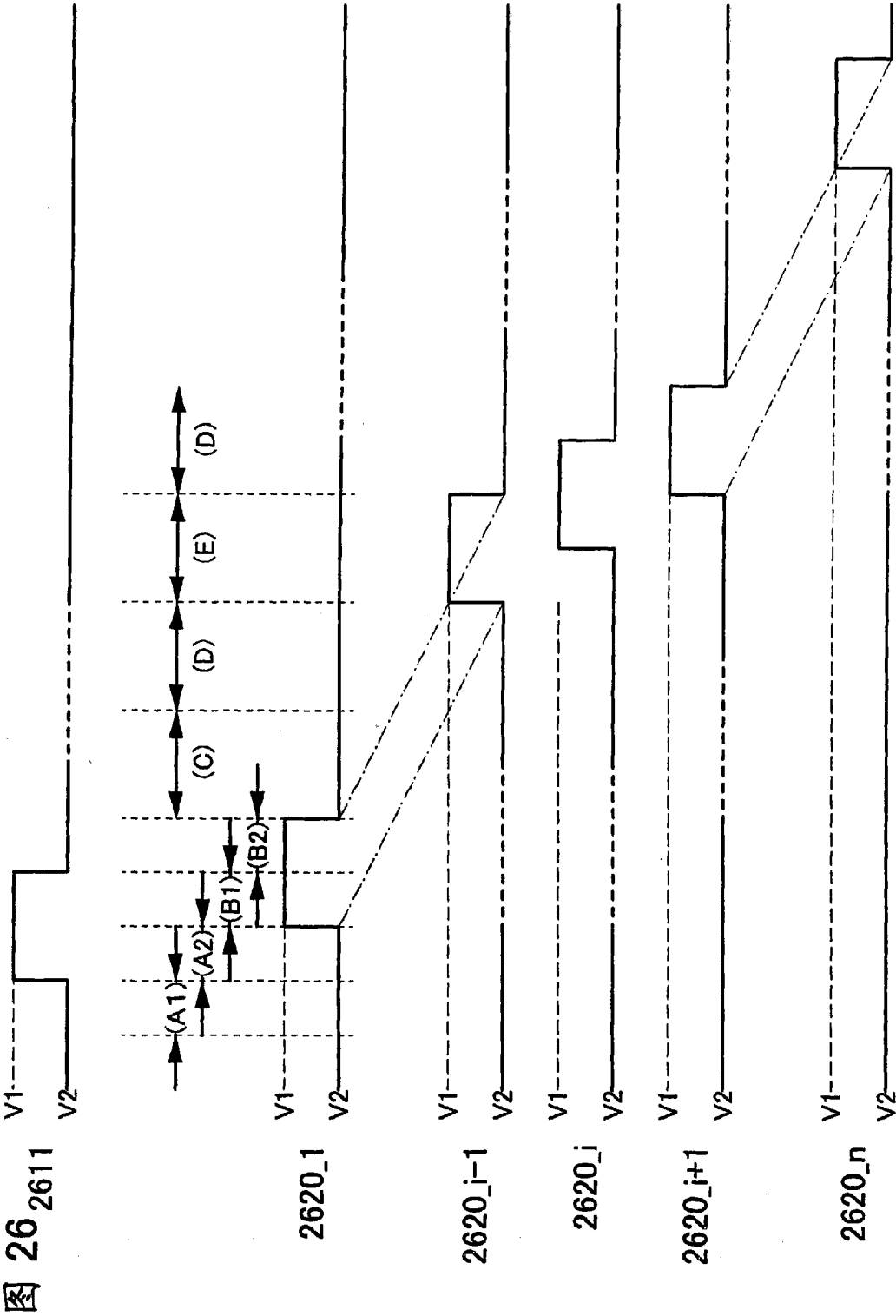


图 27

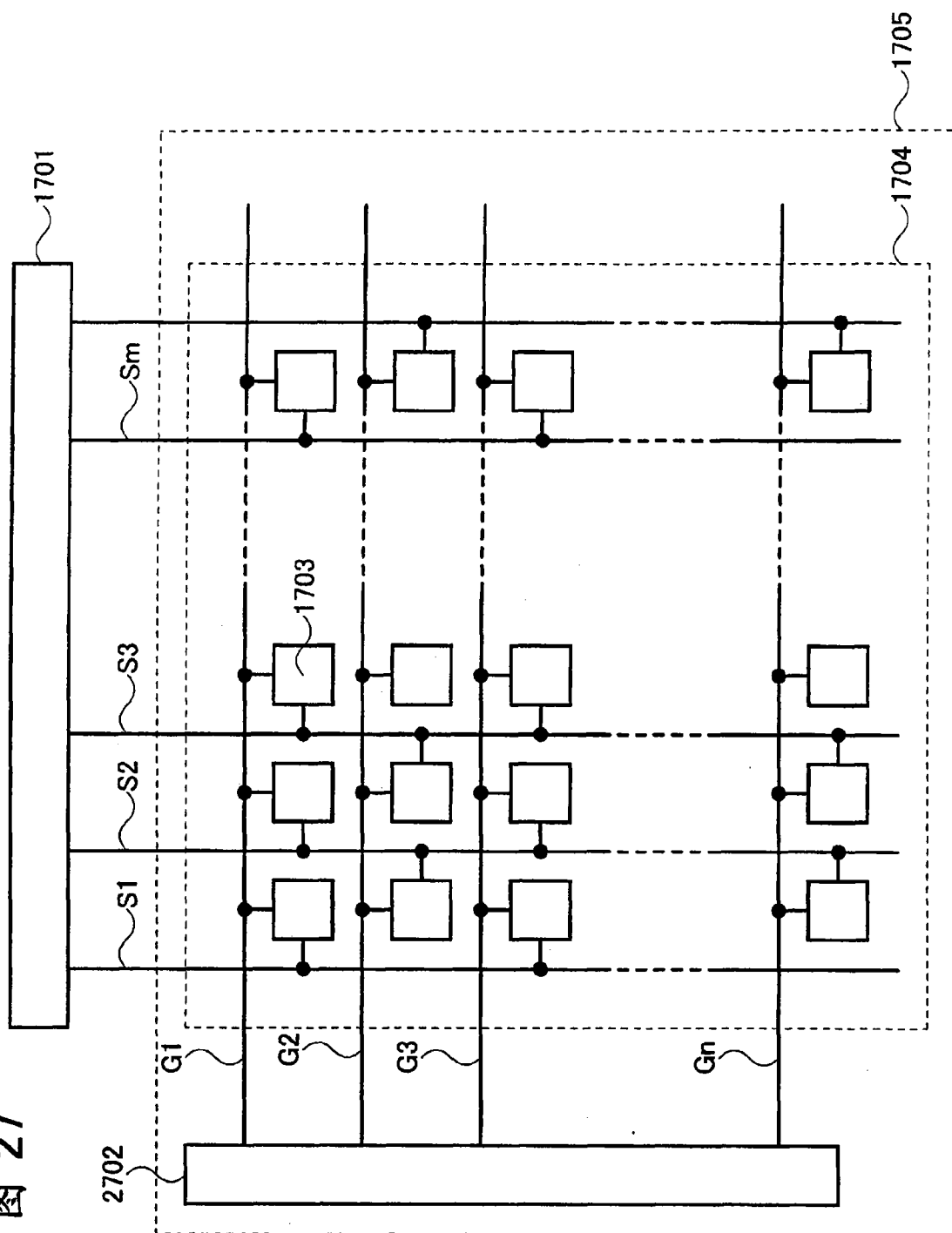
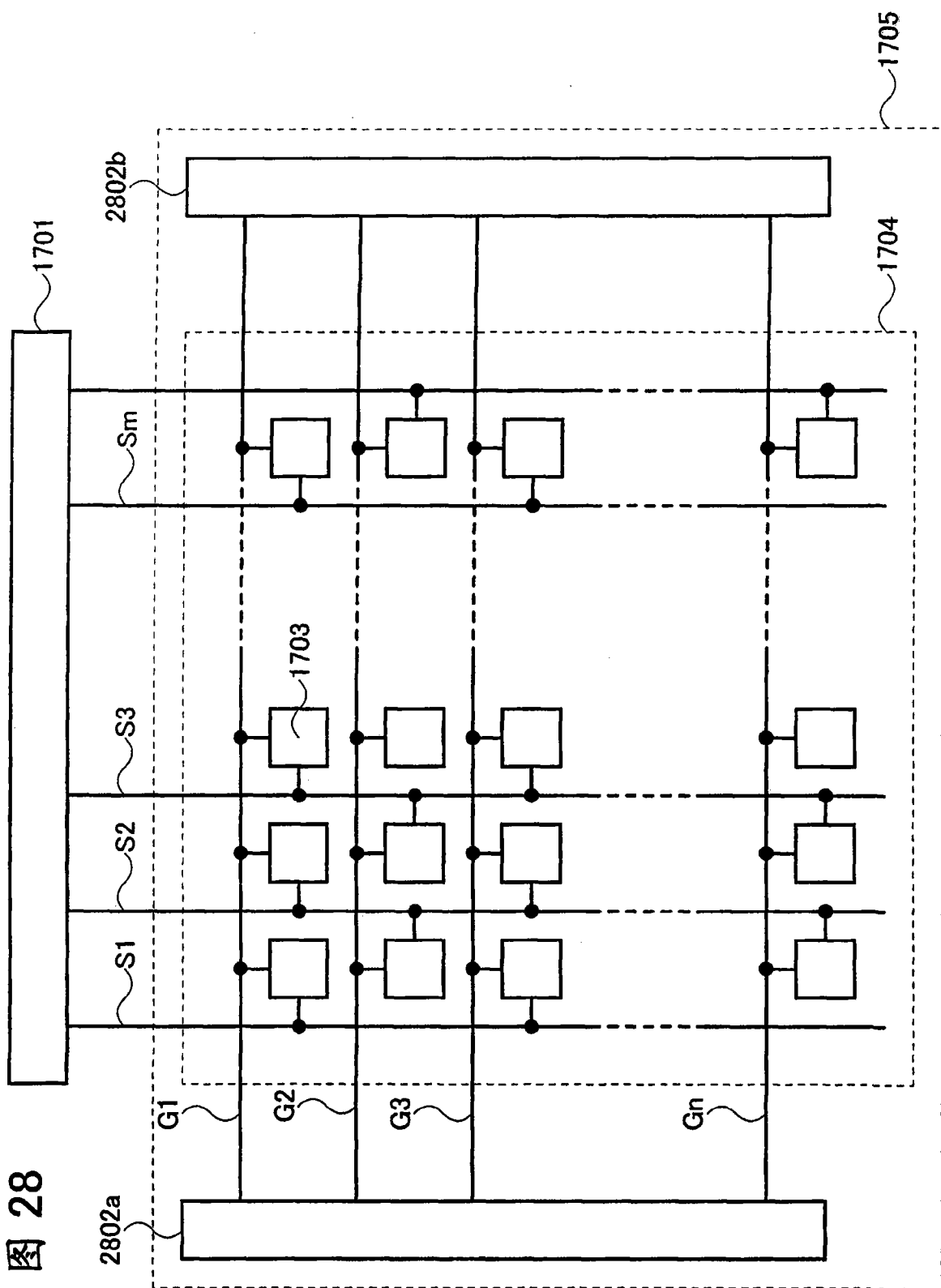


图 28



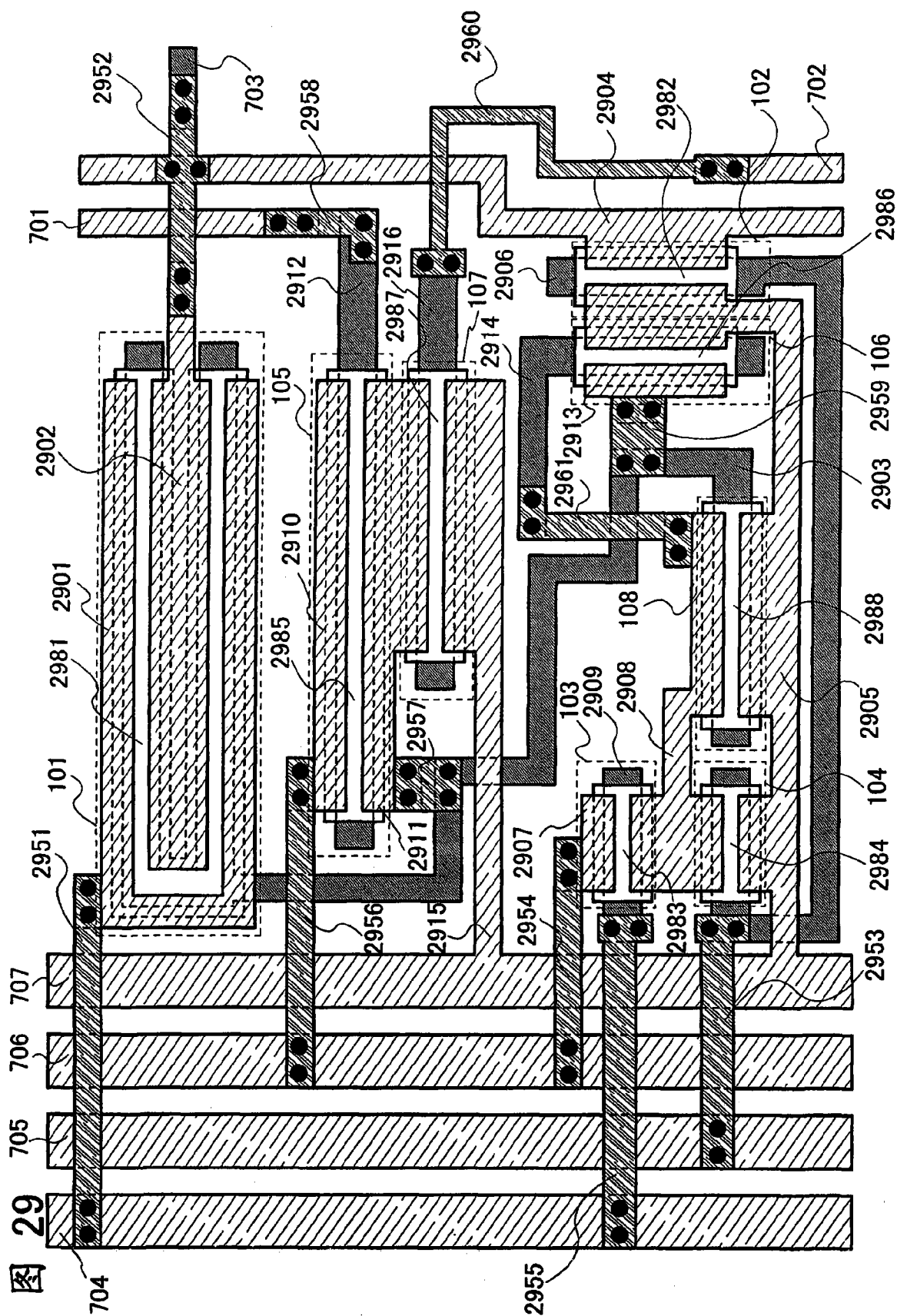
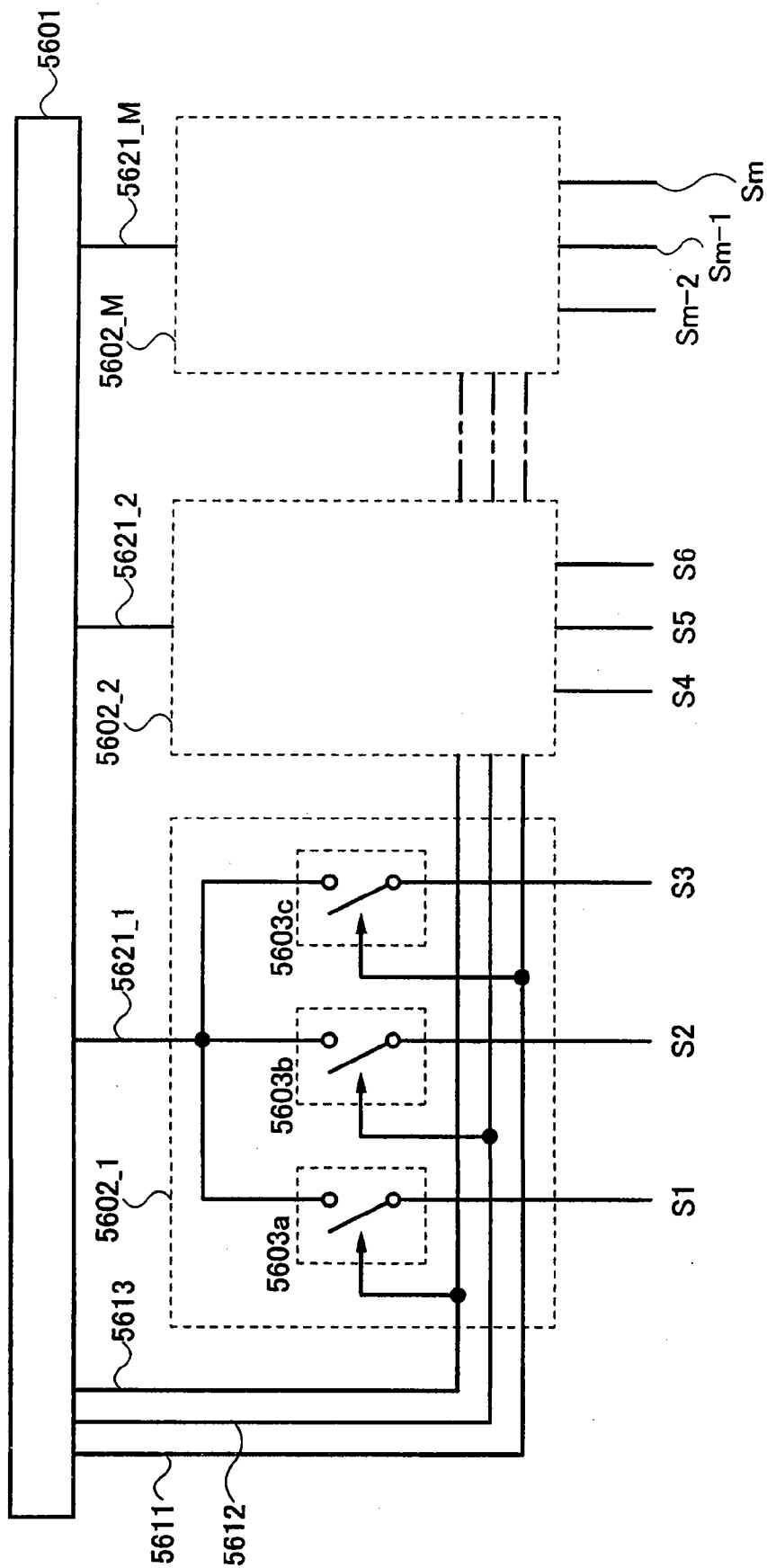


图 31



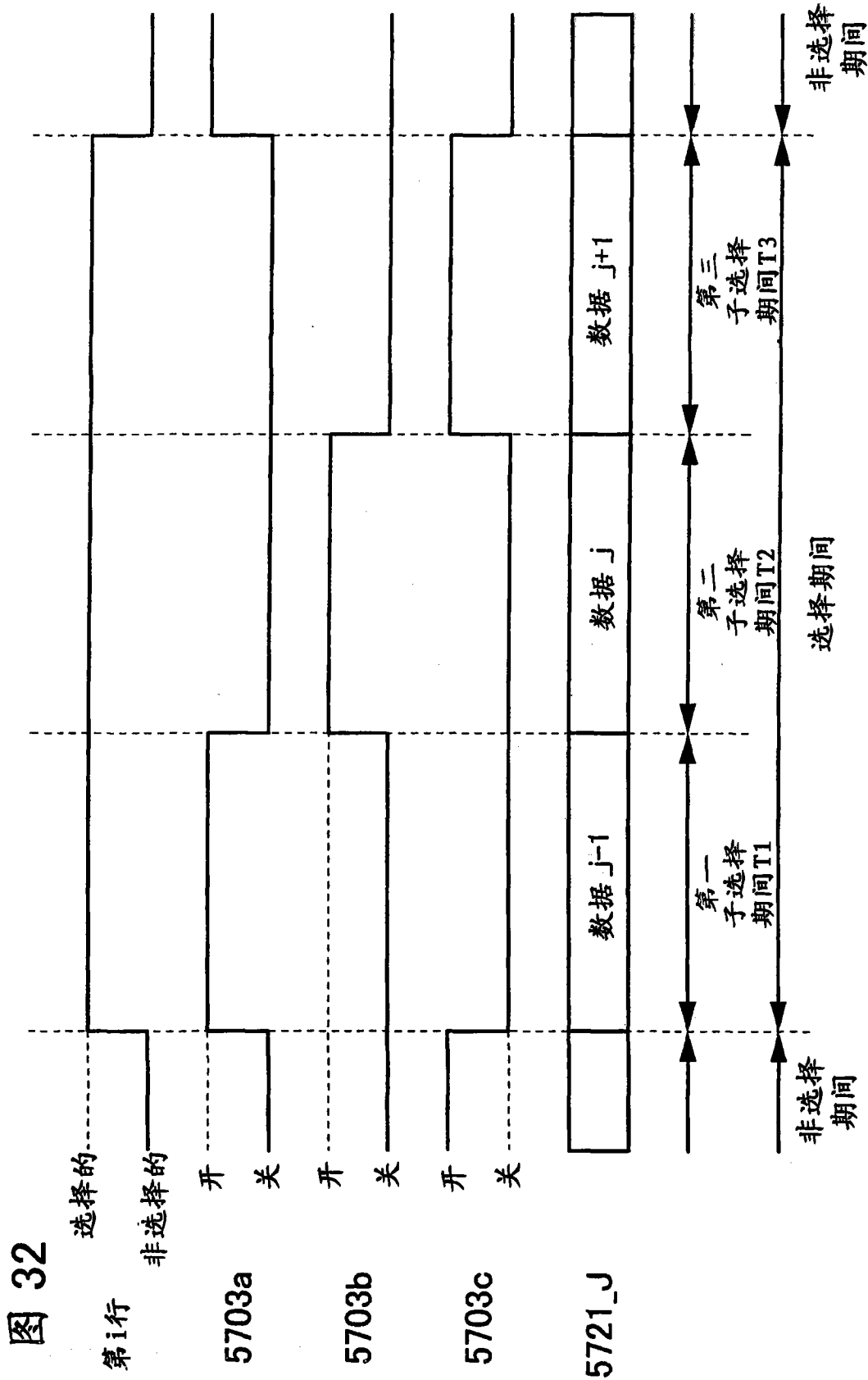
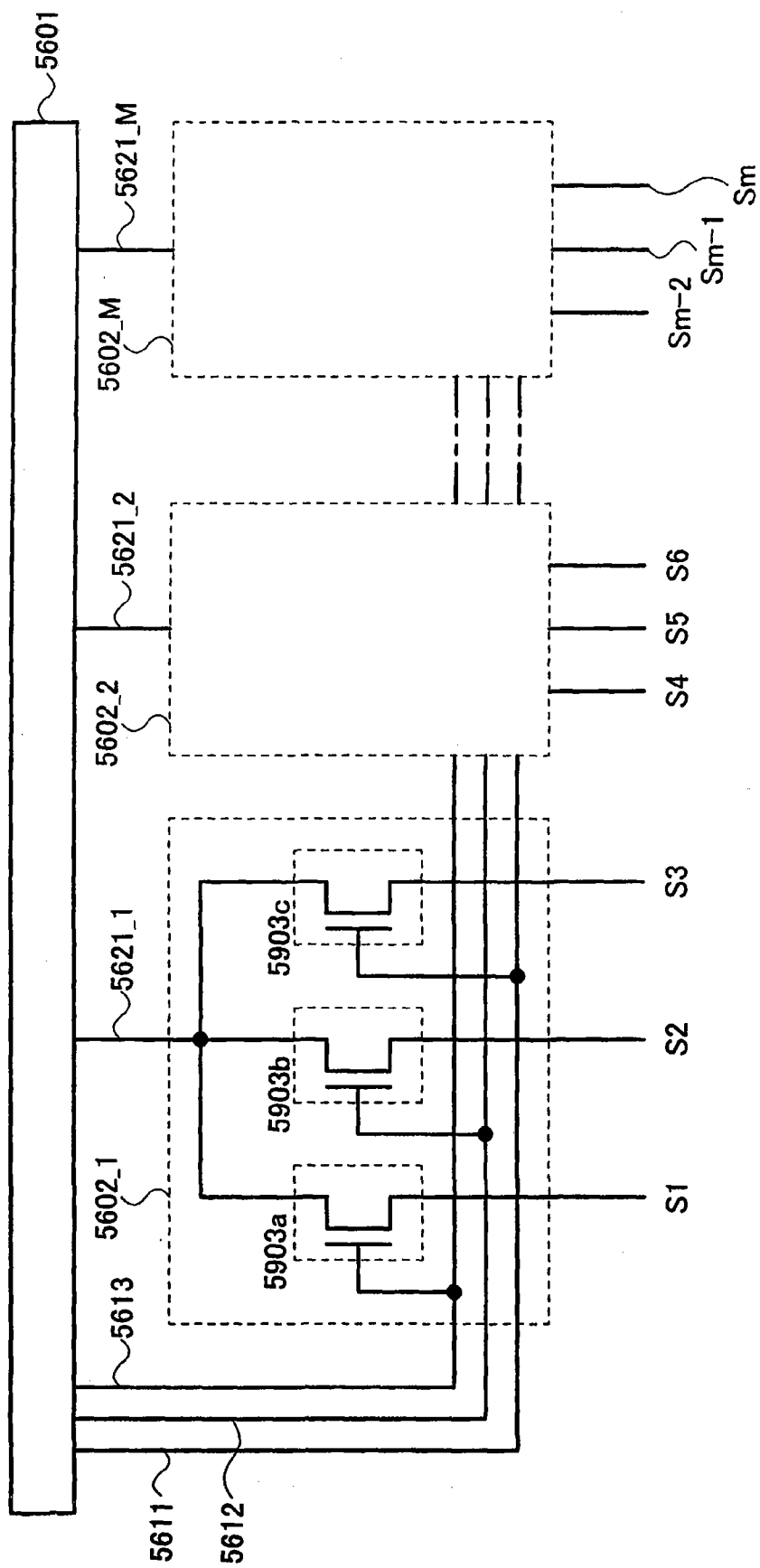


图 33



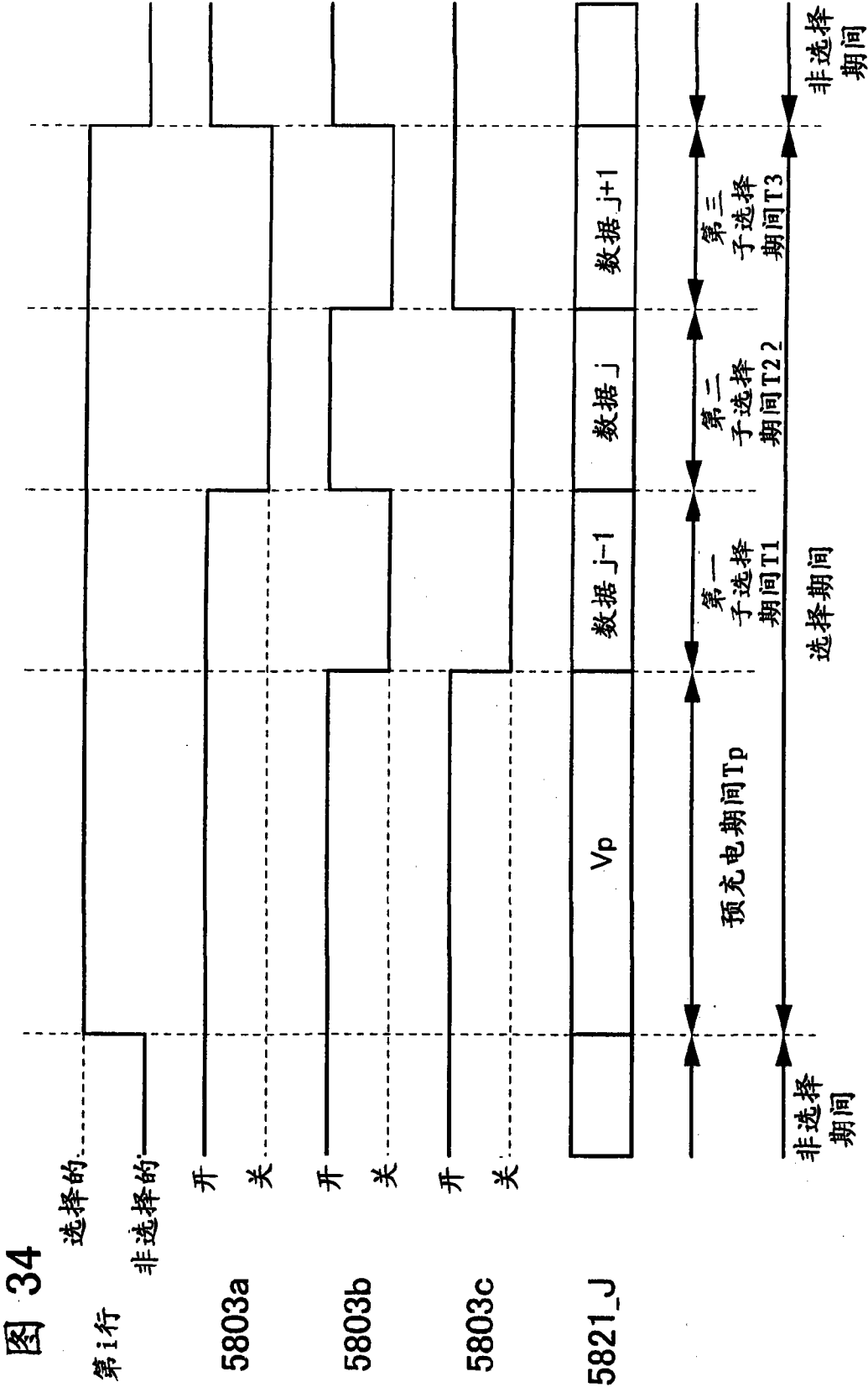


图 35

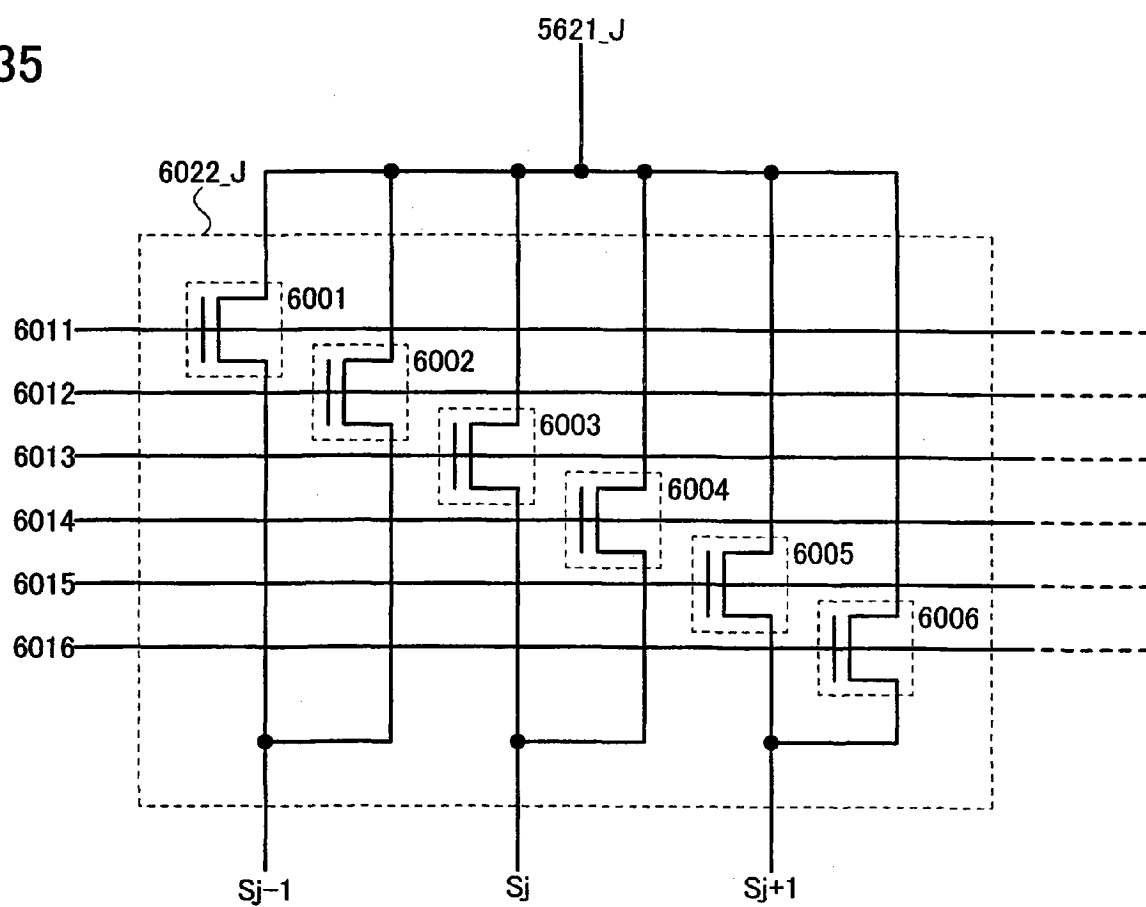


图 36A

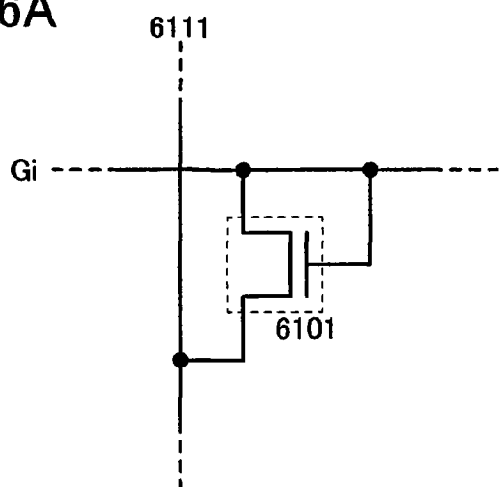


图 36B

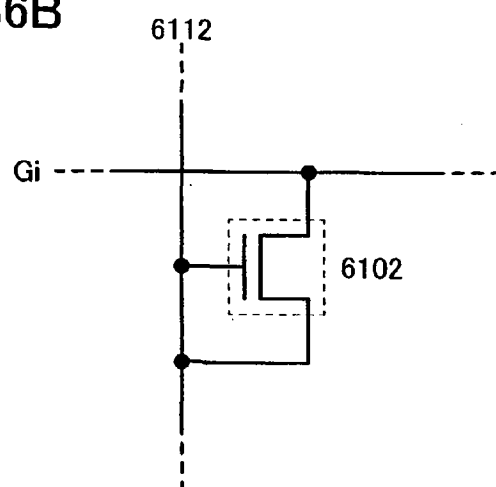


图 36C

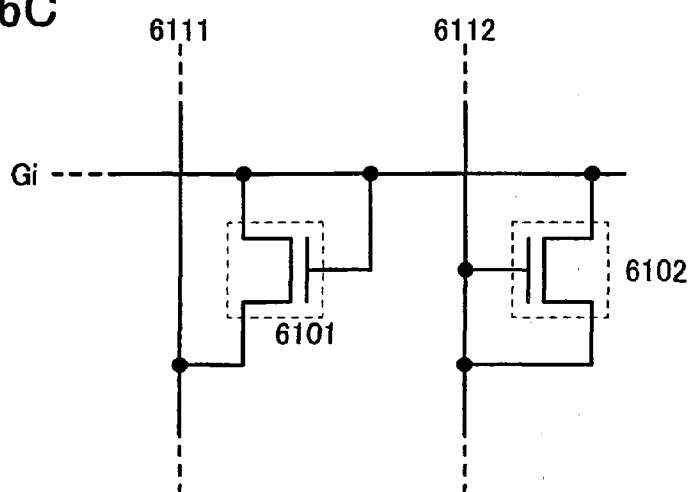


图 37A

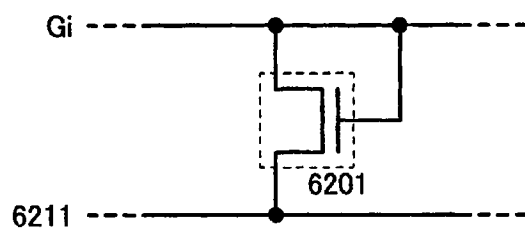


图 37B

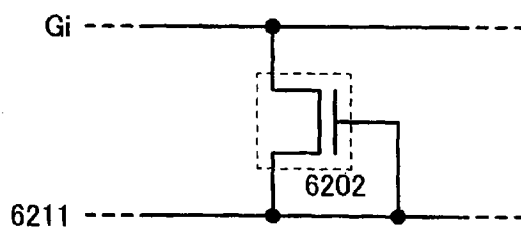


图 38A

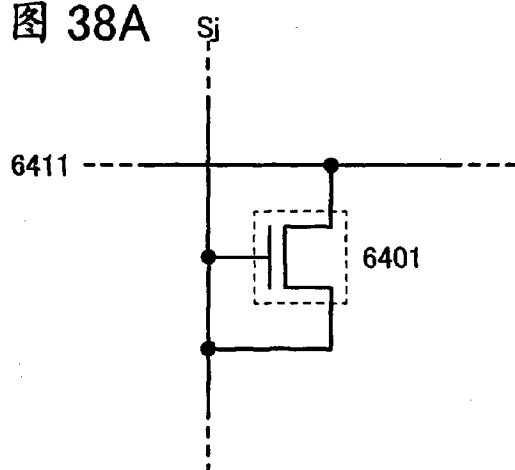


图 38B

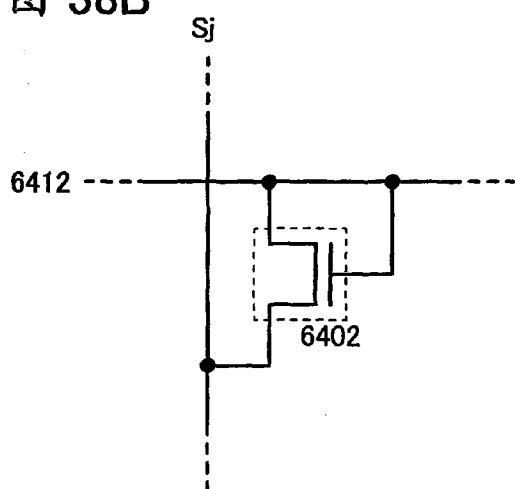


图 38C

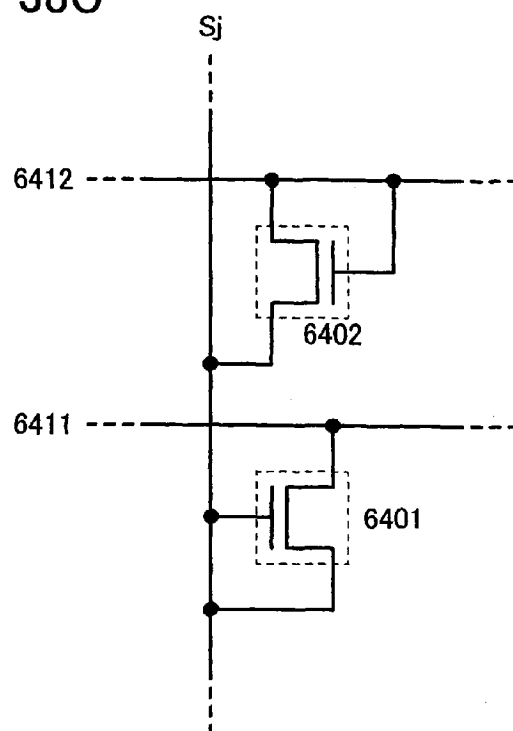


图 39A

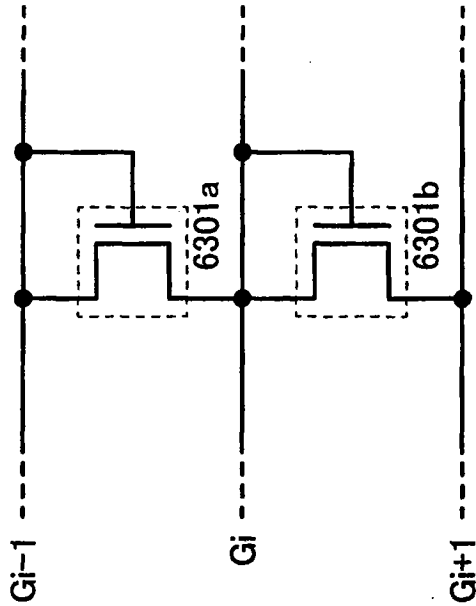


图 39B

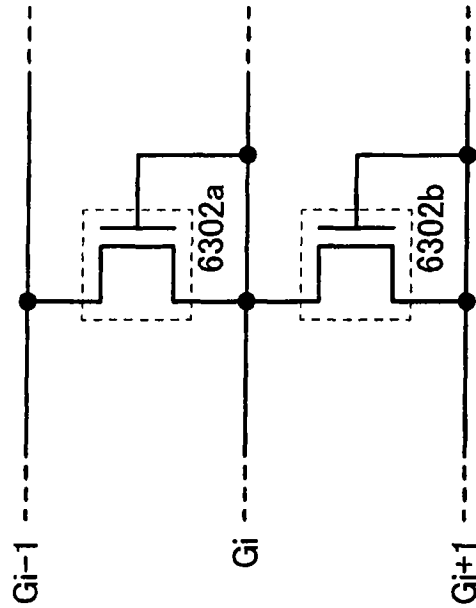


图 39C

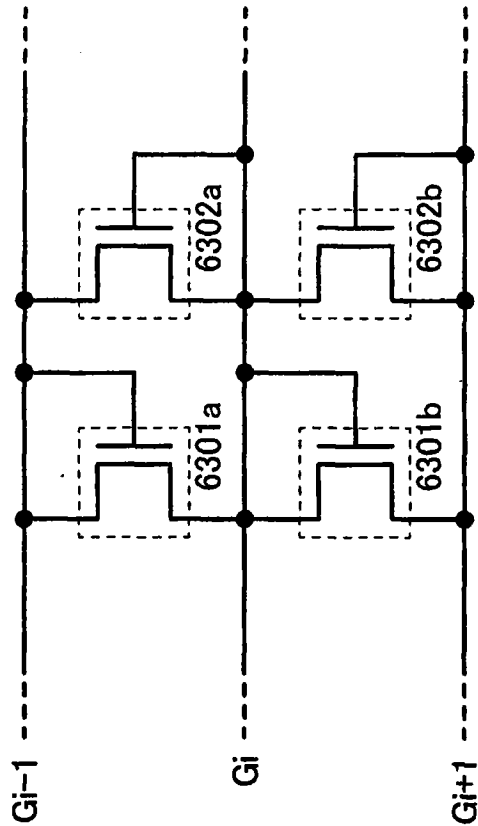


图 40

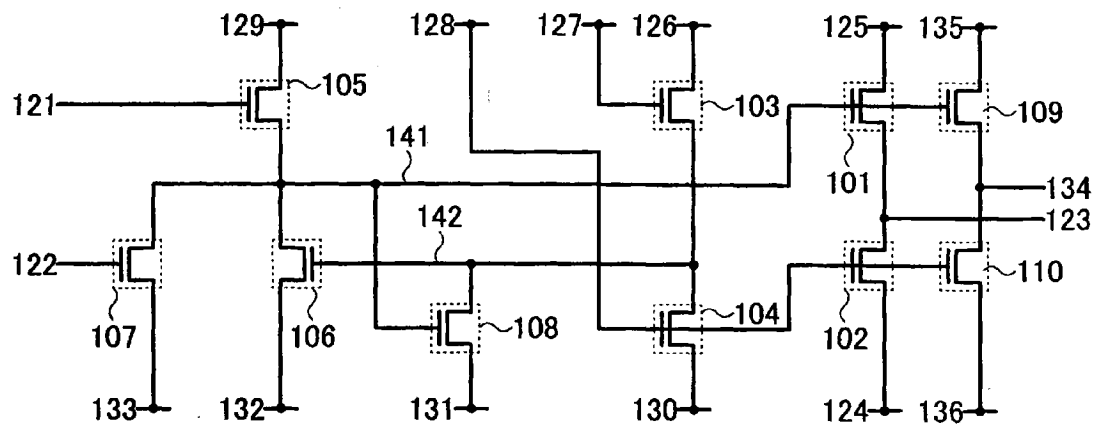


图 41

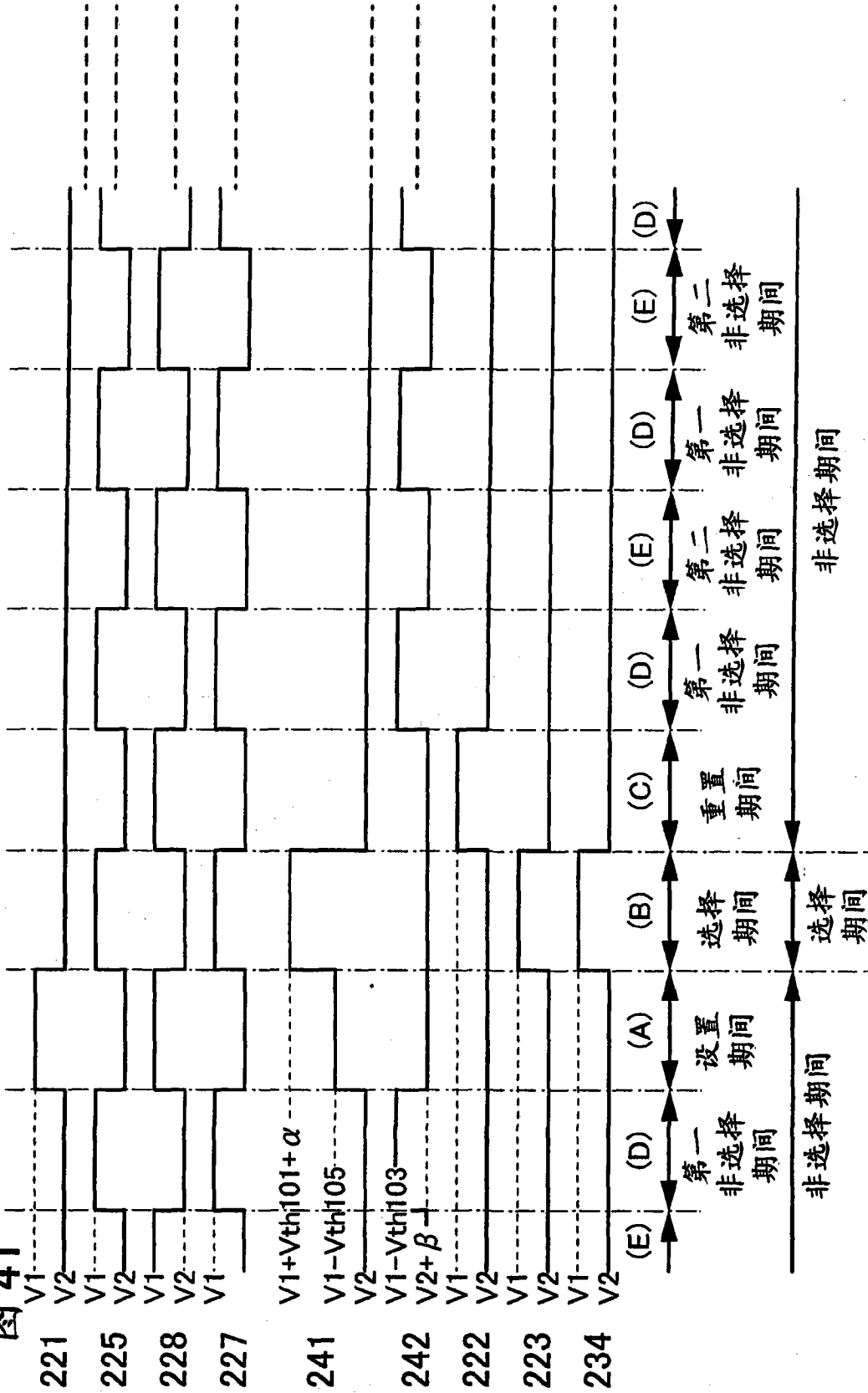
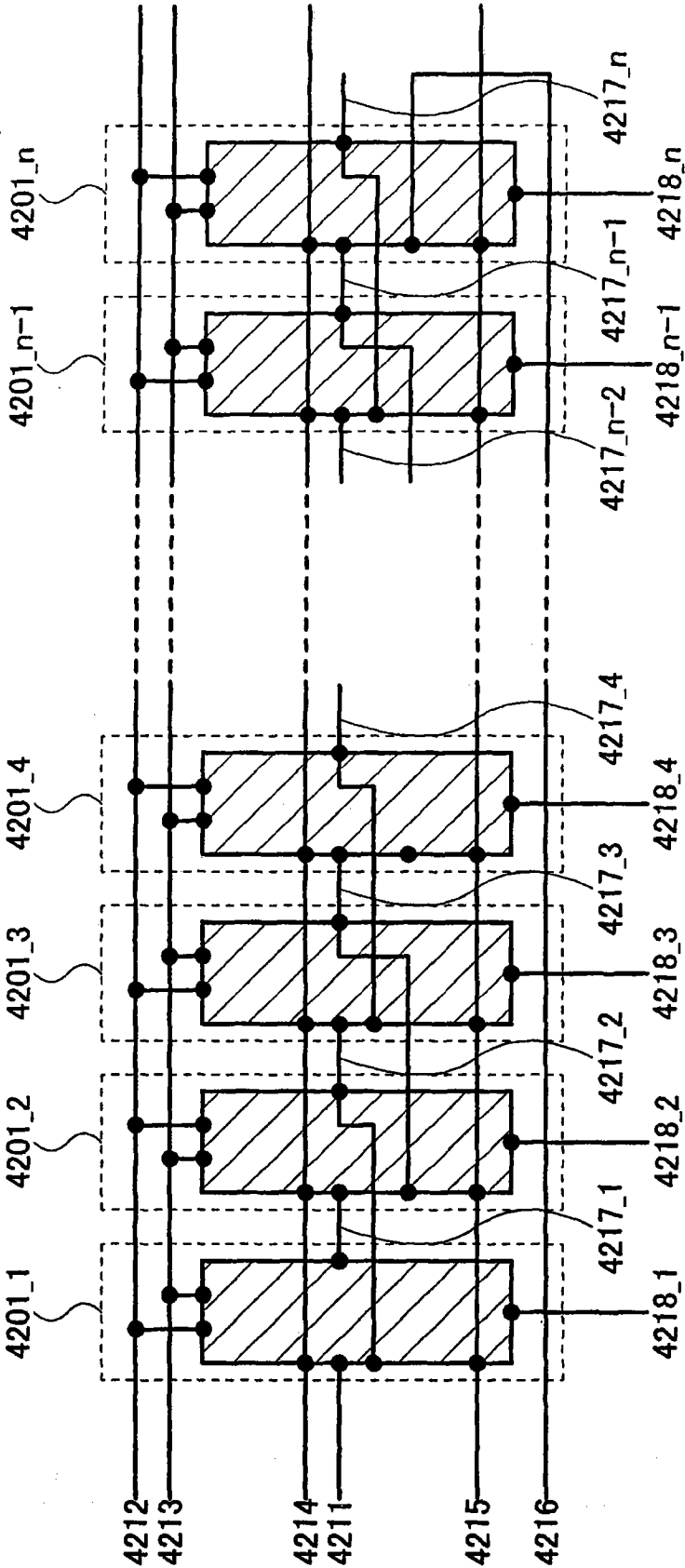


图 42



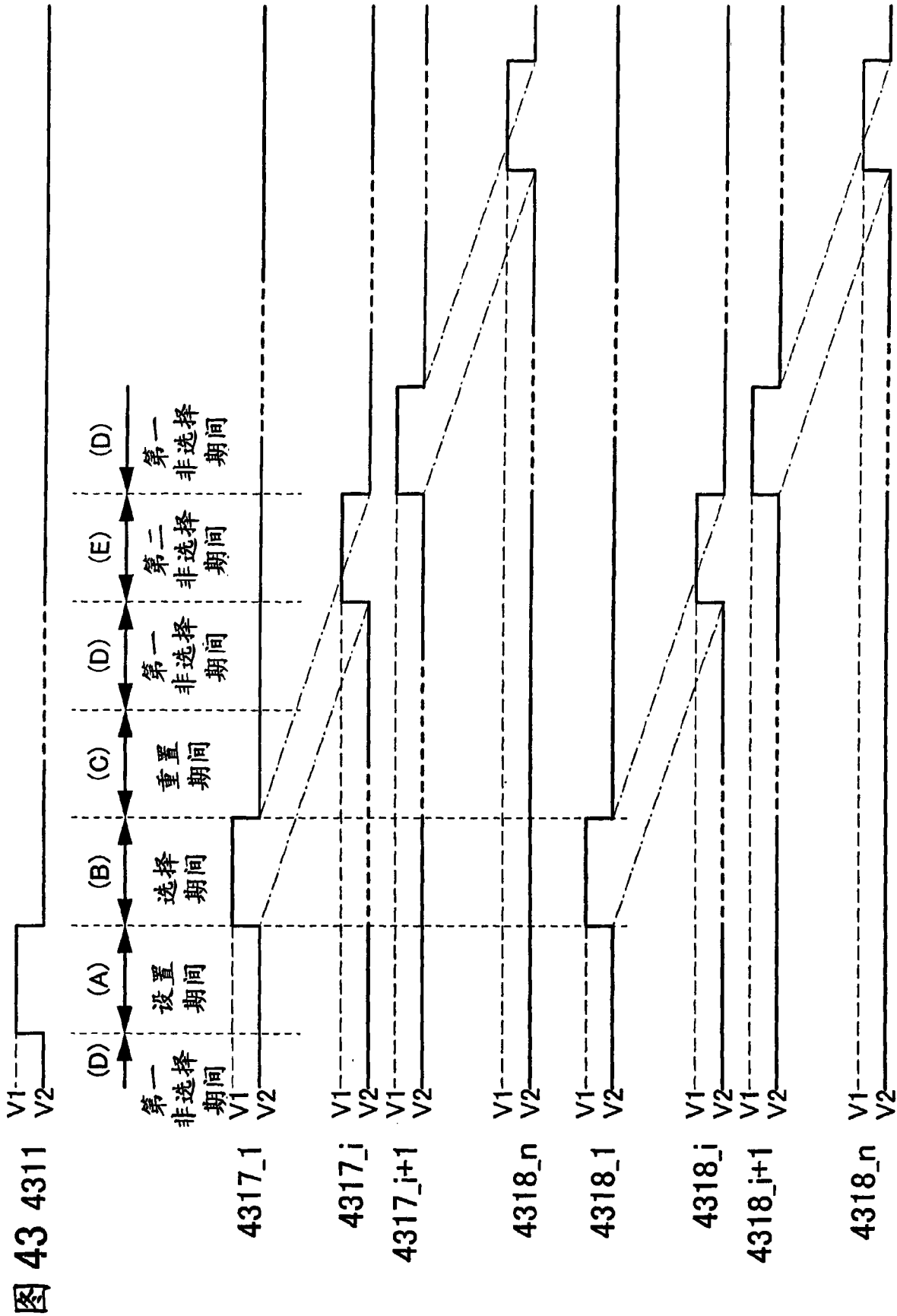
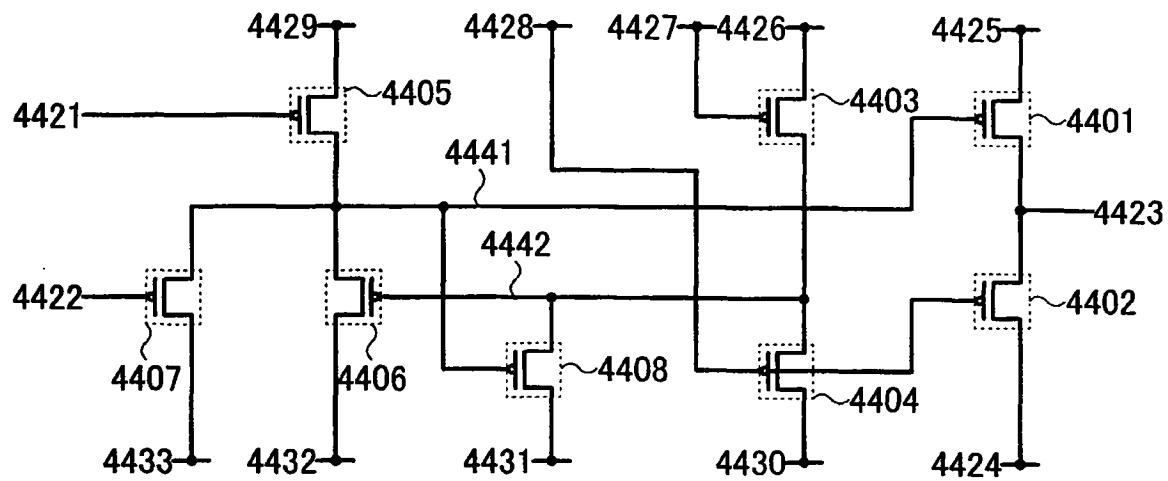


图 44



45

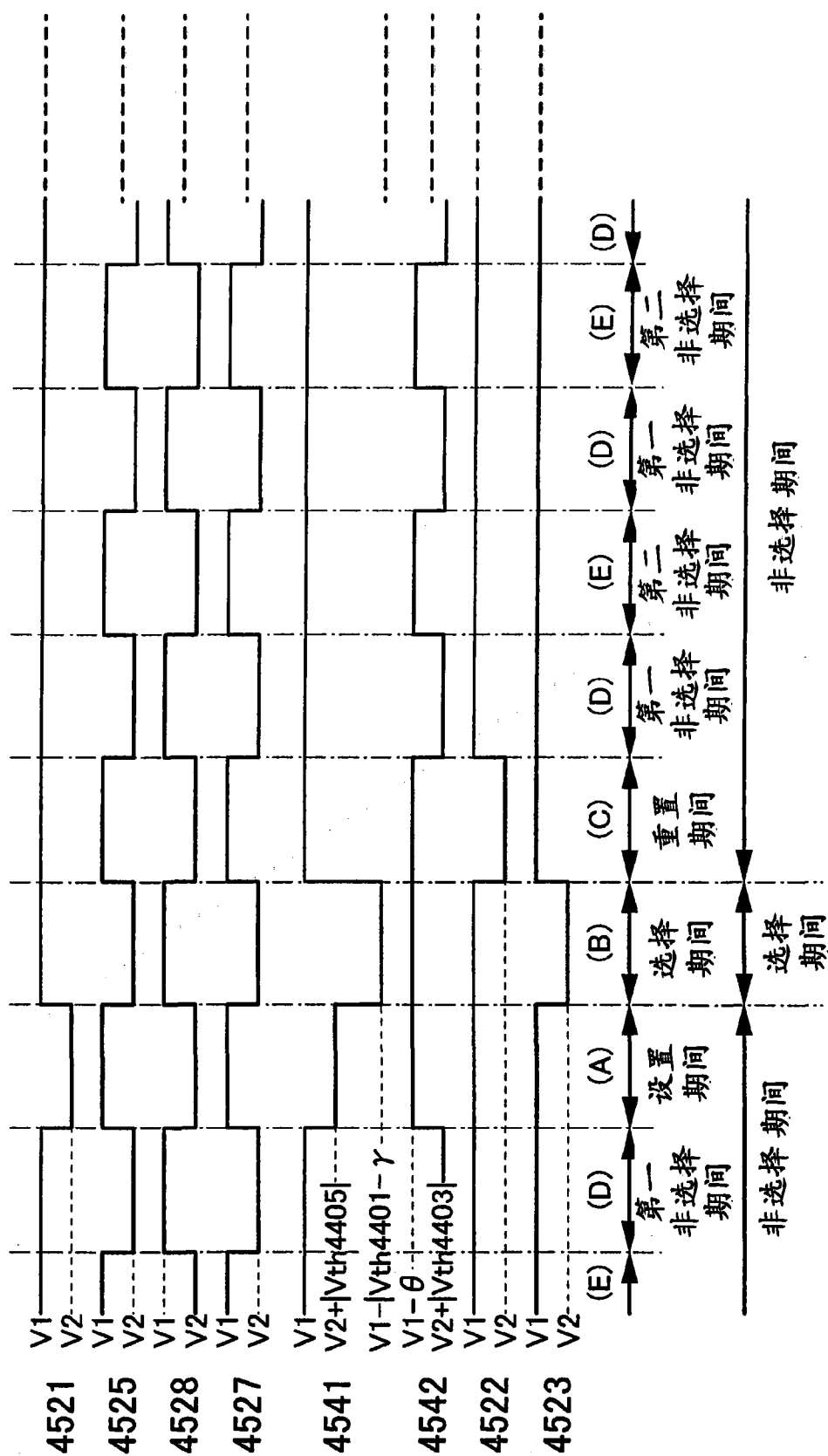


图 46A

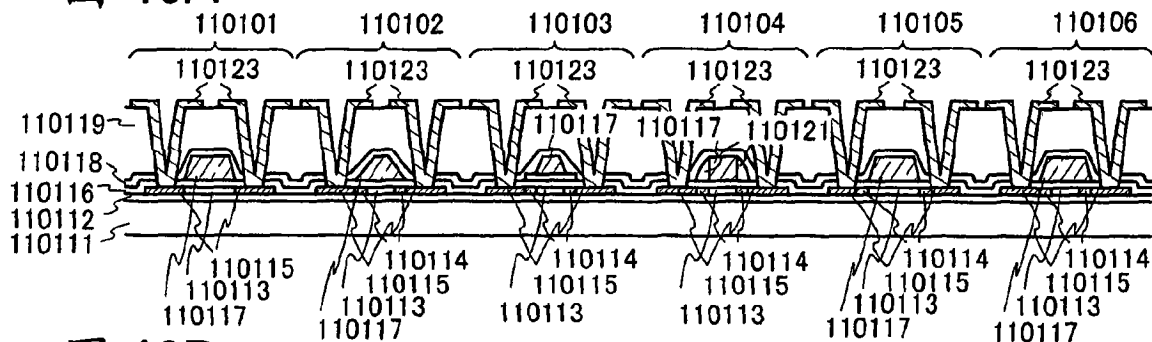


图 46B

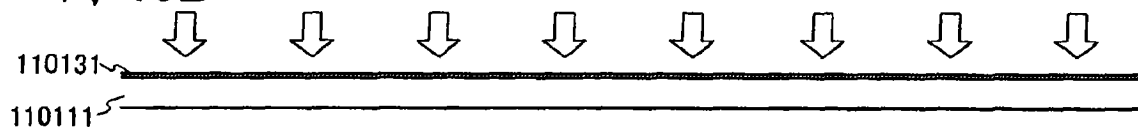


图 46C

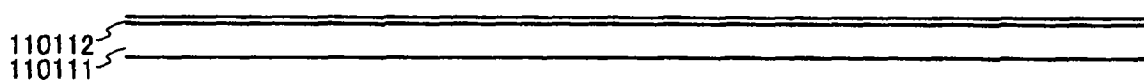


图 46D

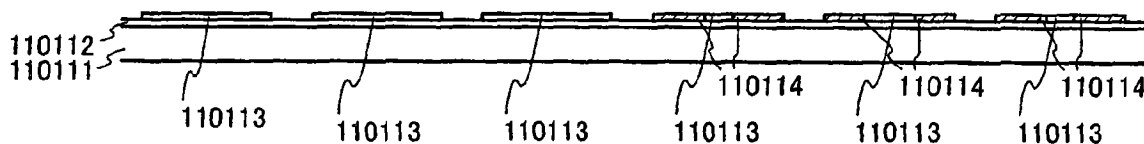


图 46E

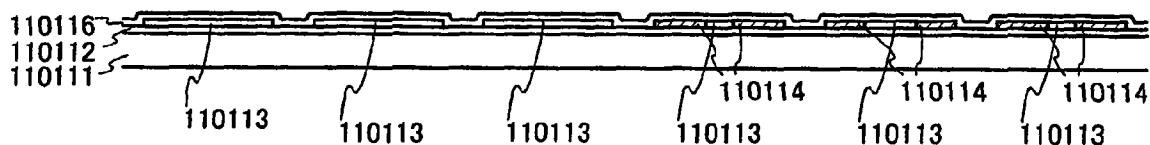


图 46F

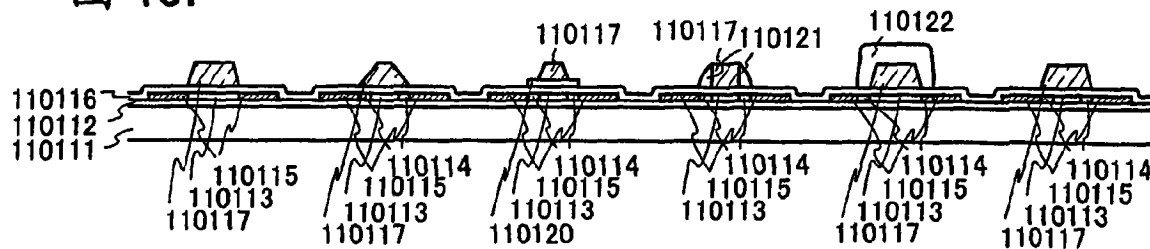


图 46G

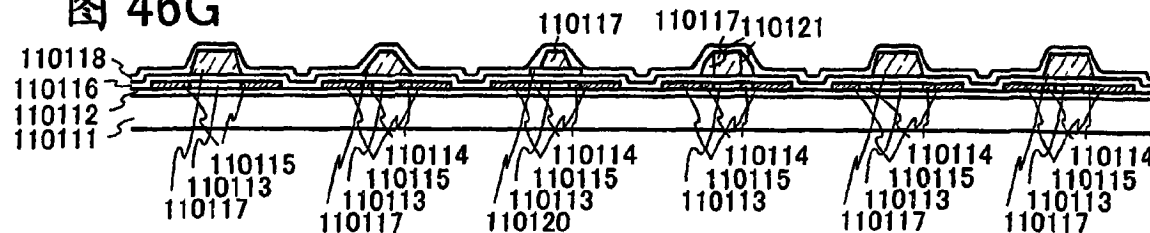


图 47

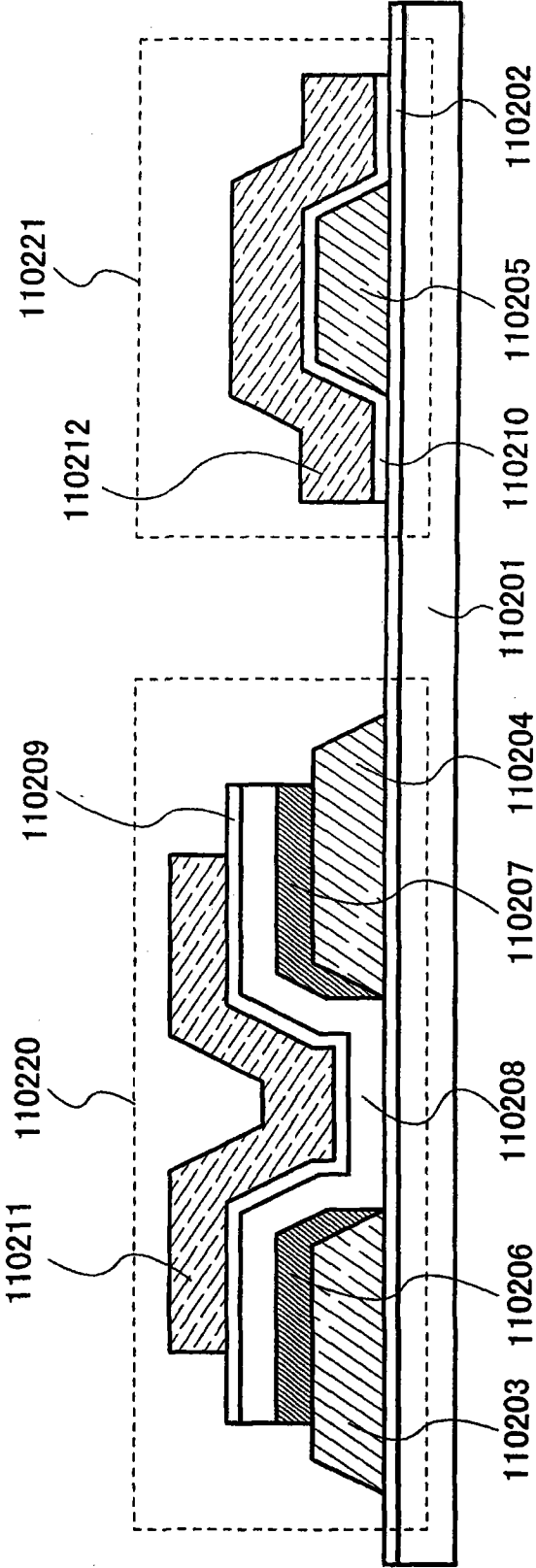


图 49

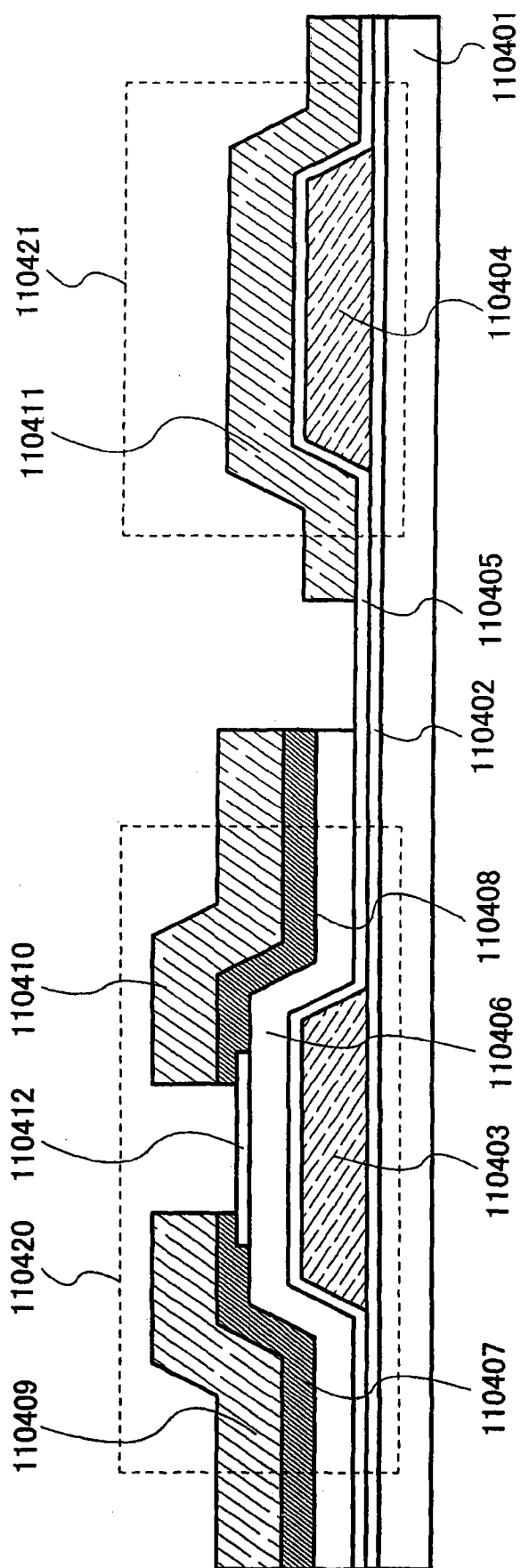


图 50

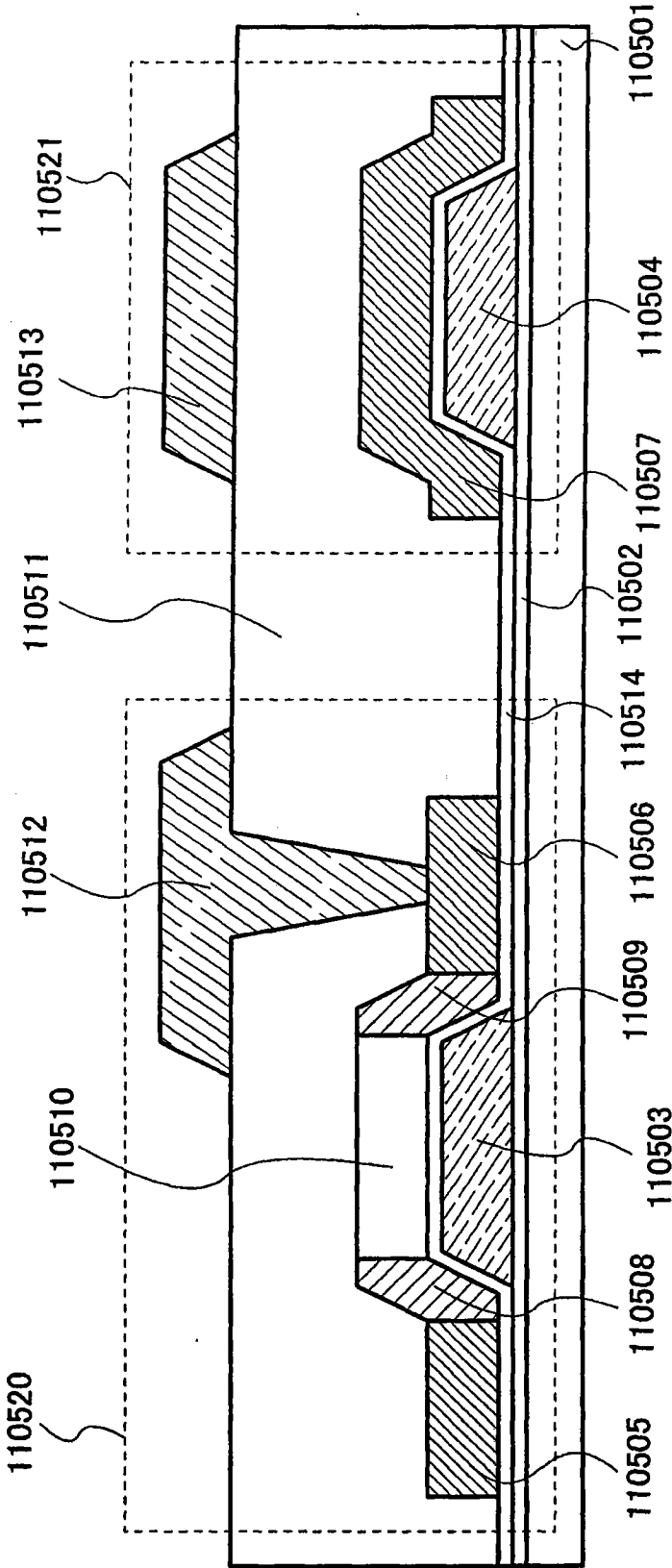


图 51A

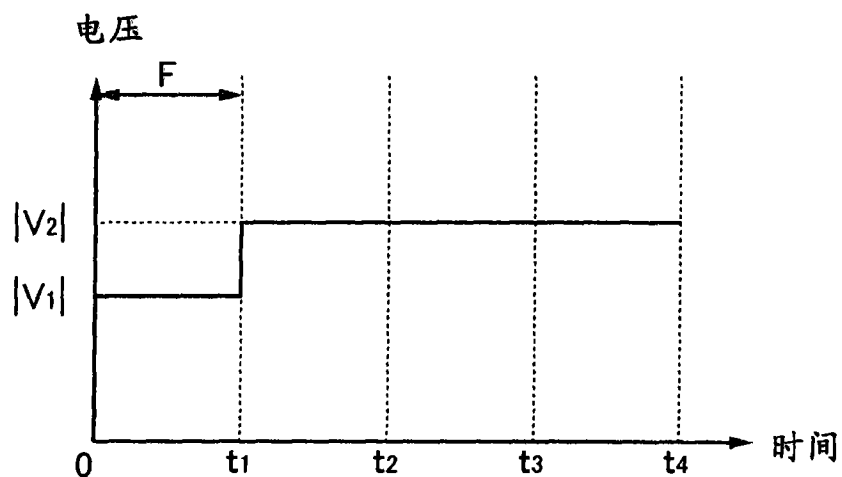


图 51B

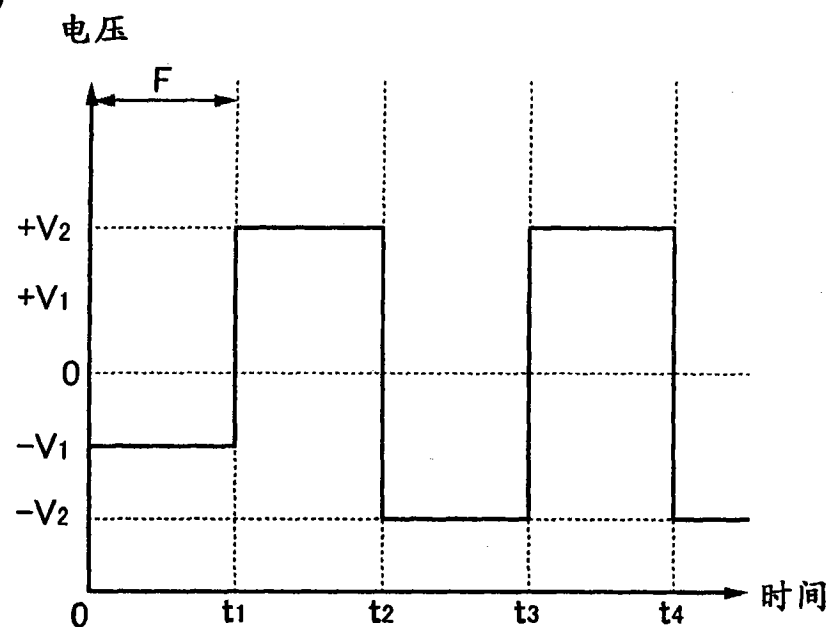


图 51C

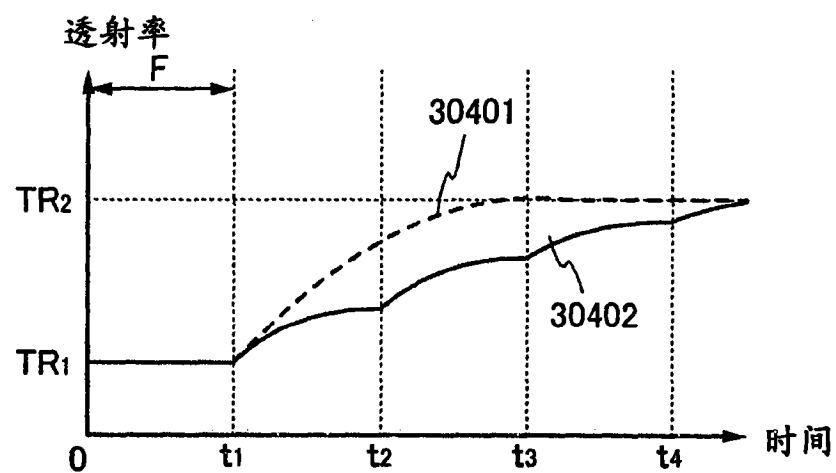


图 52A

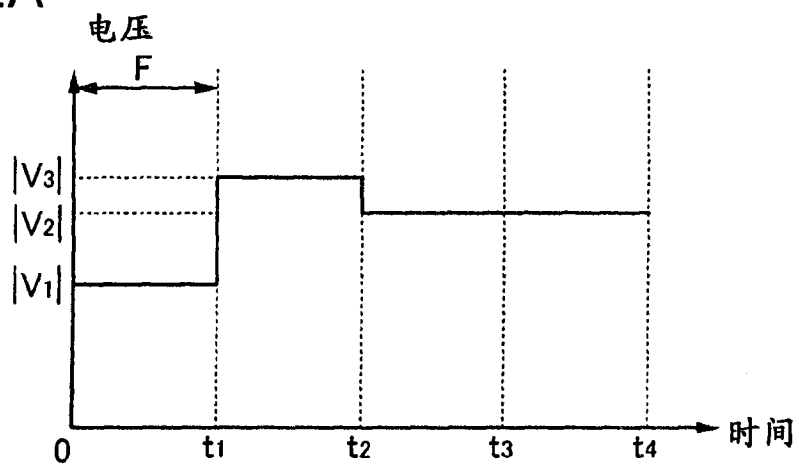


图 52B

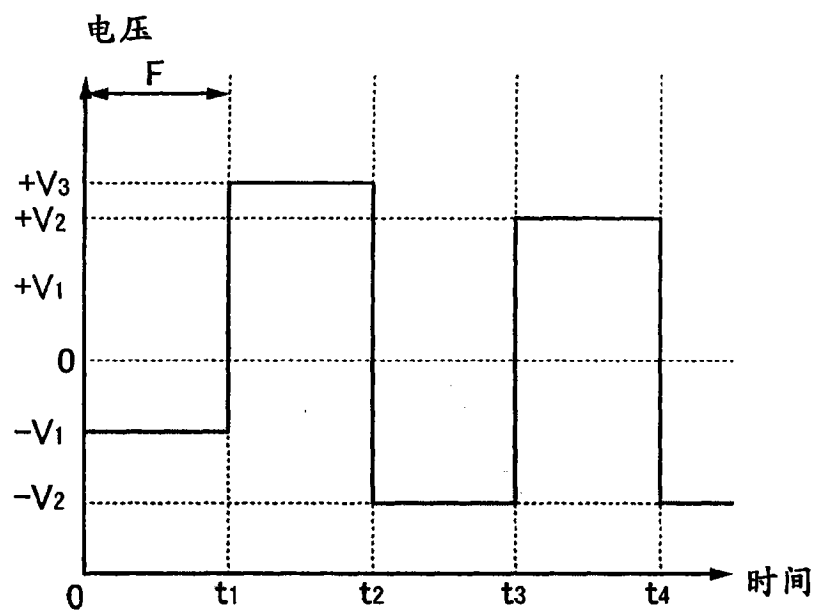


图 52C

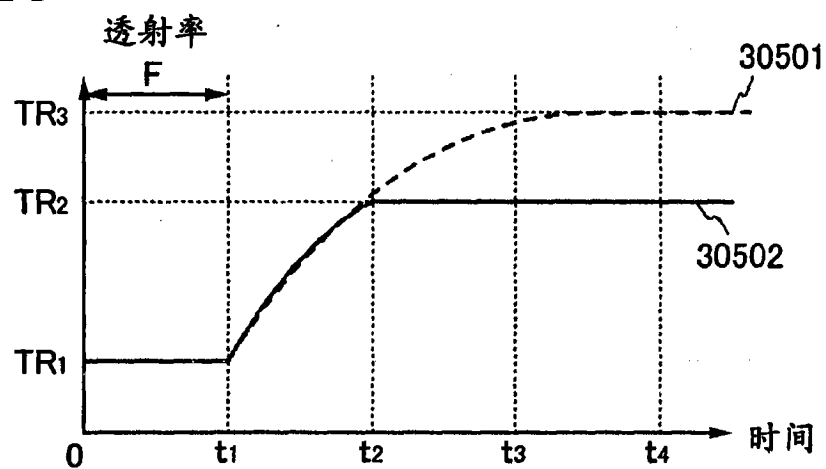


图 53A

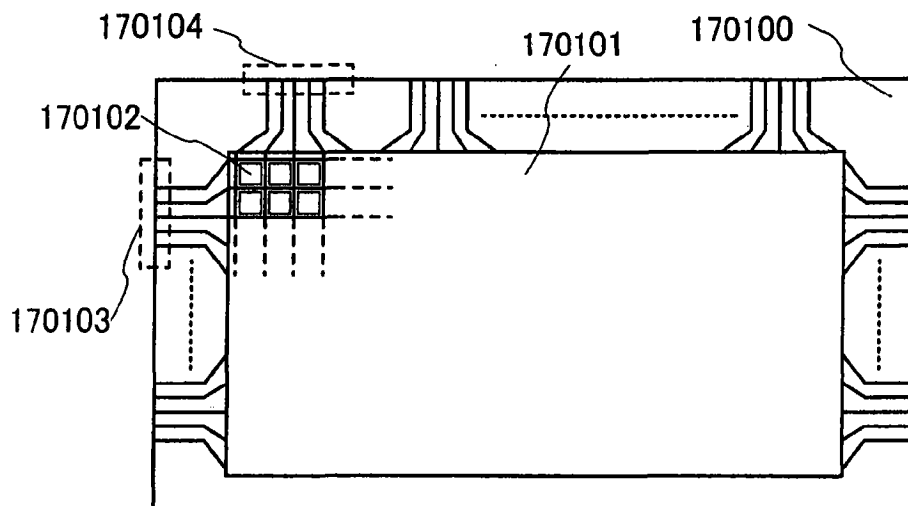


图 53B

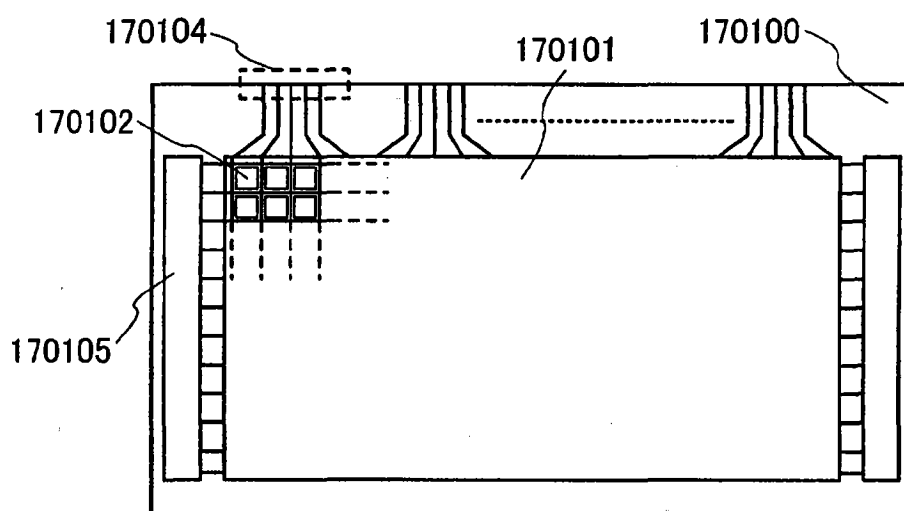


图 53C

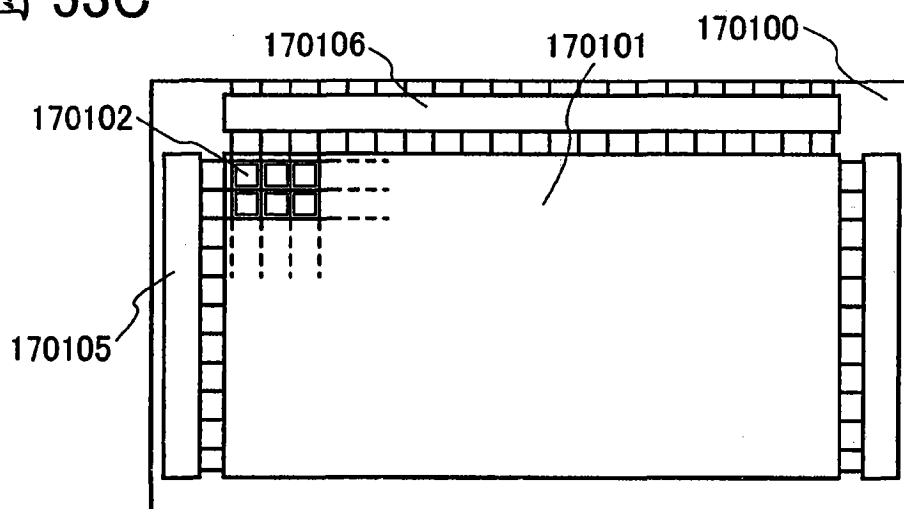


图 54A

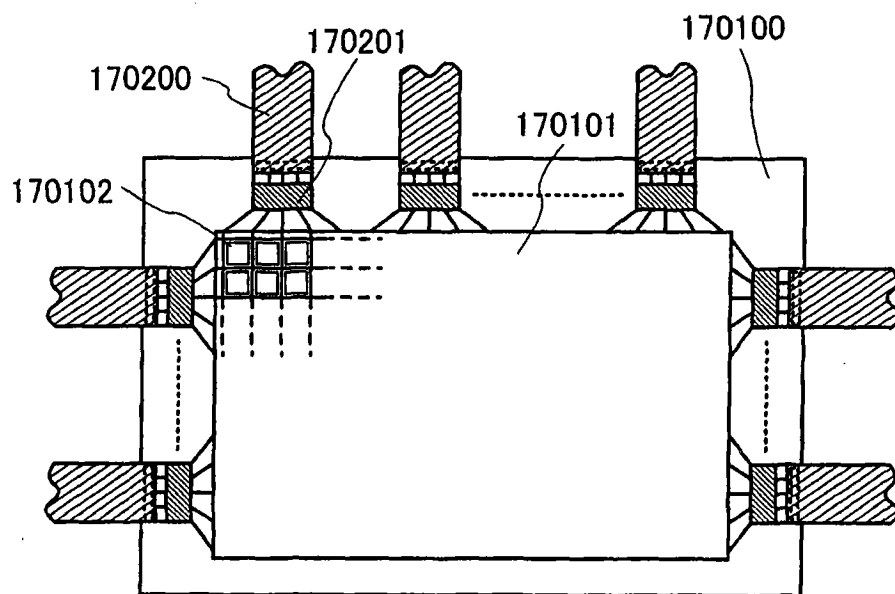


图 54B

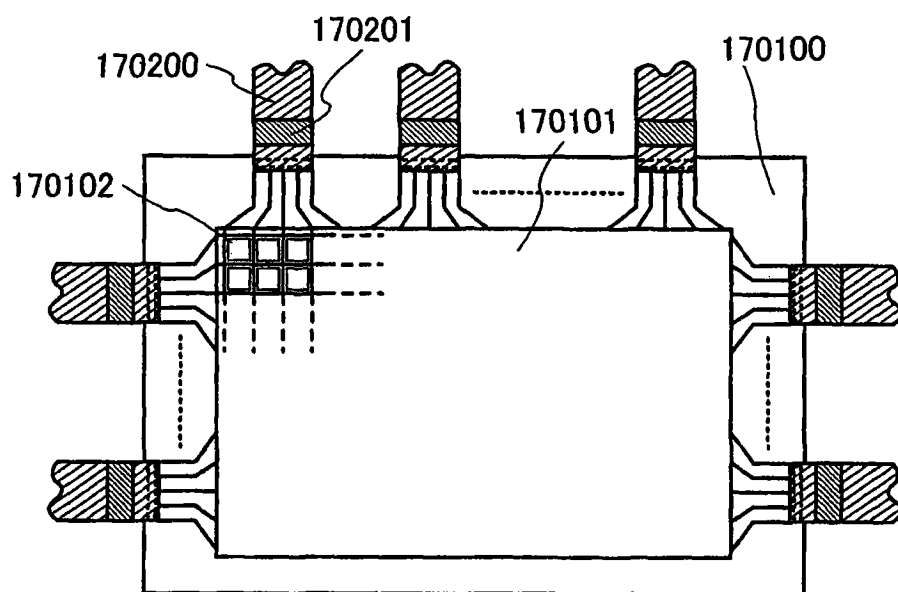


图 55

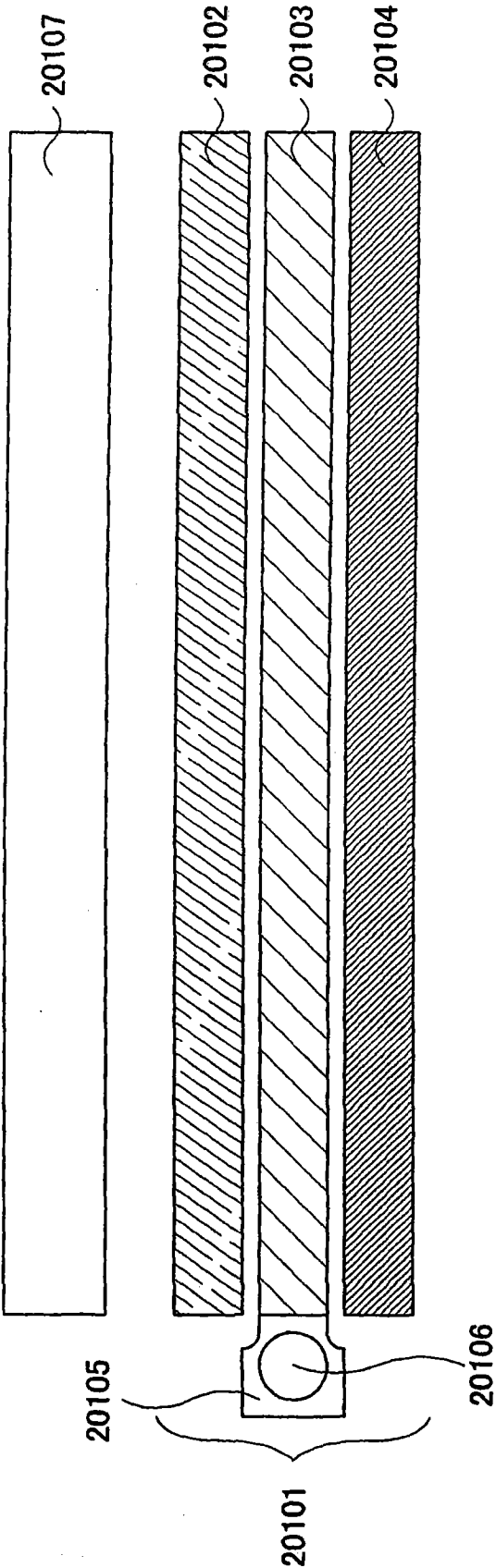


图 56A

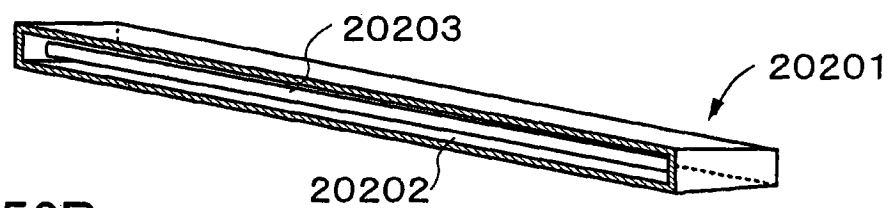


图 56B

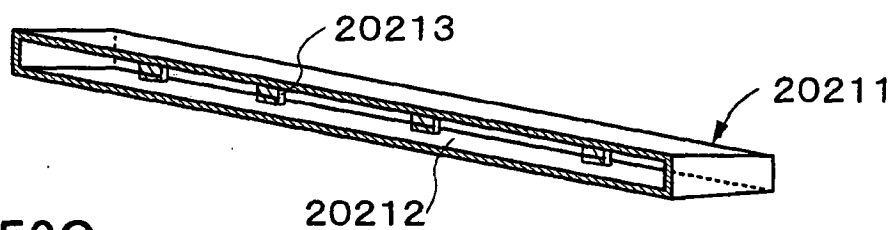


图 56C

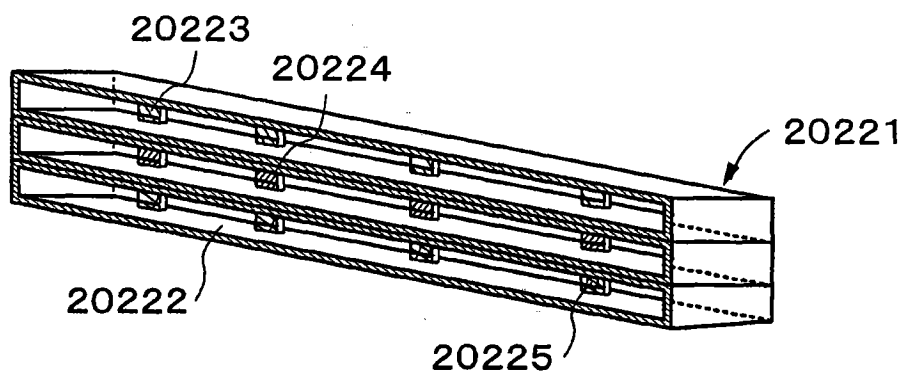


图 56D

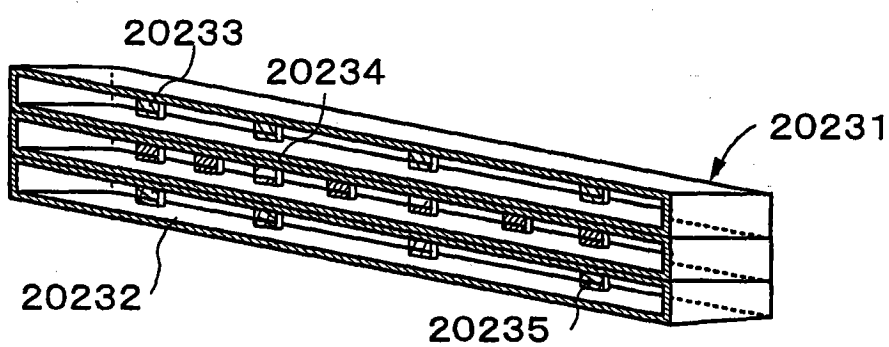


图 57

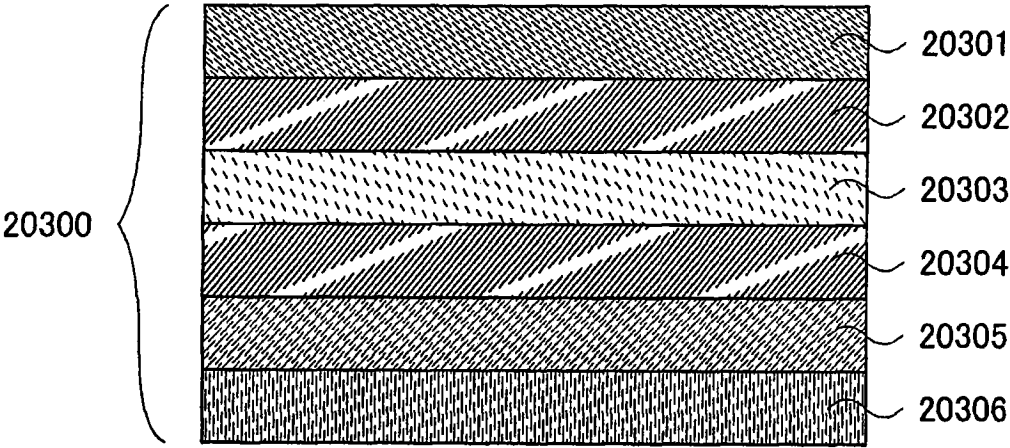


图 59

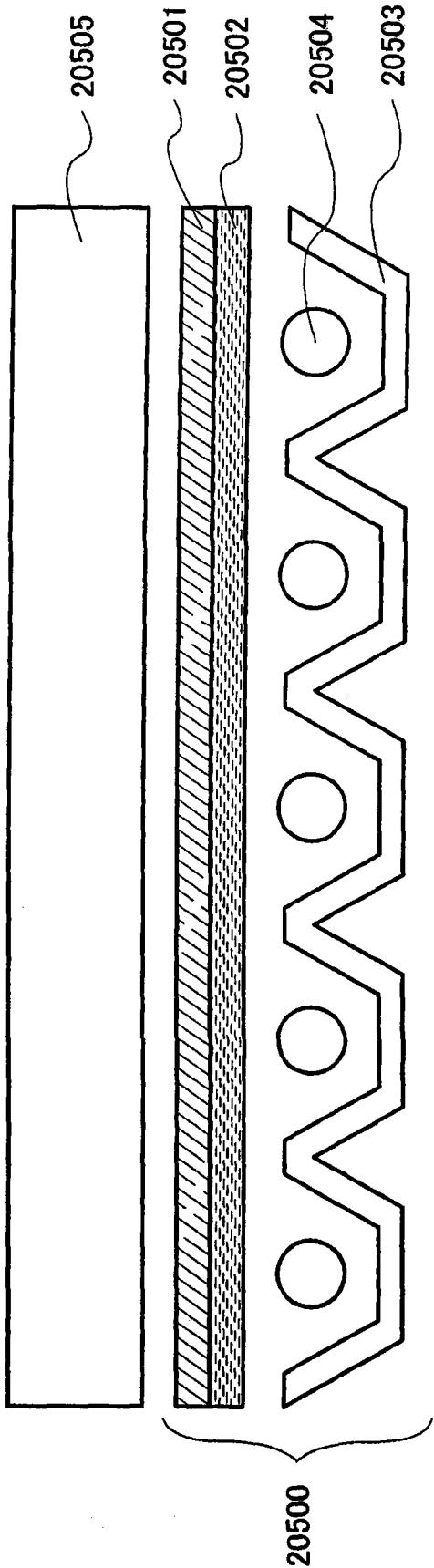


图 60A

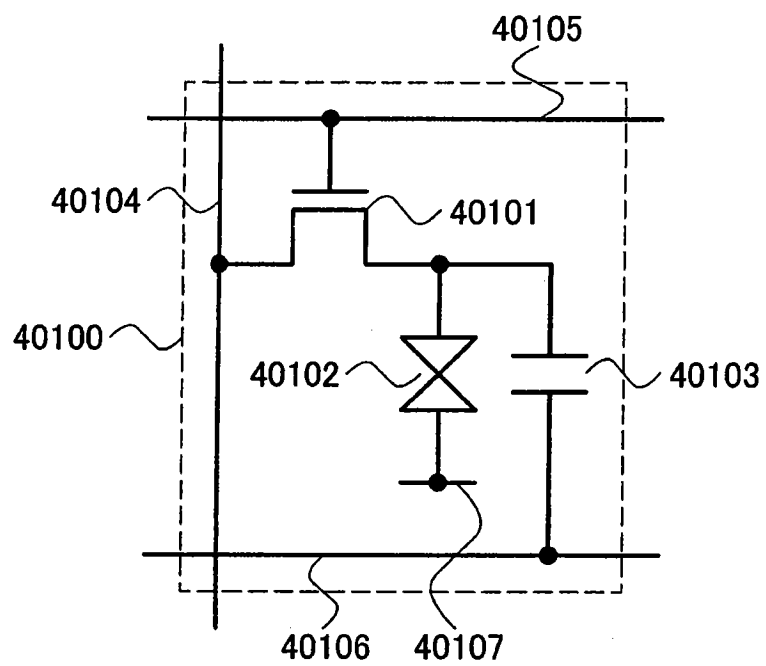


图 60B

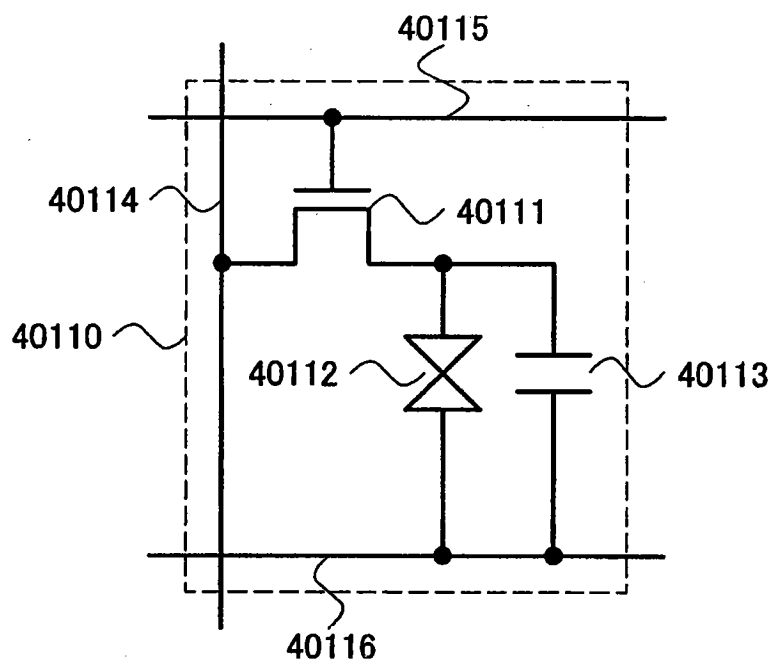


图 61

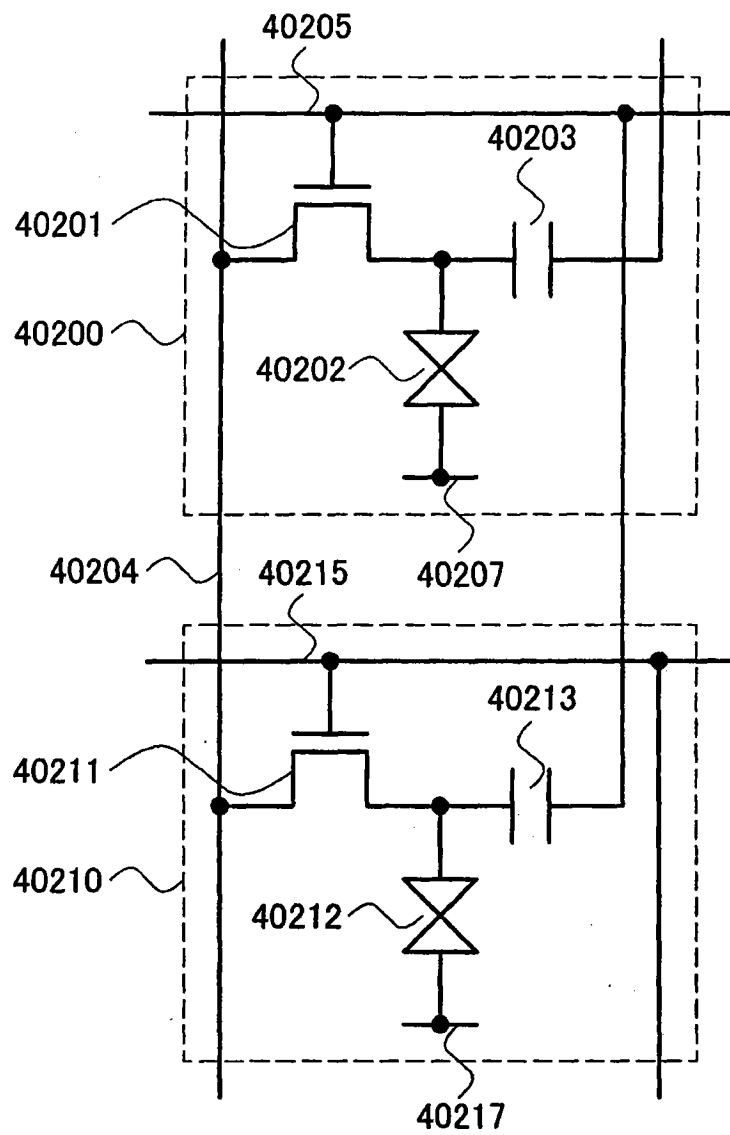


图 62

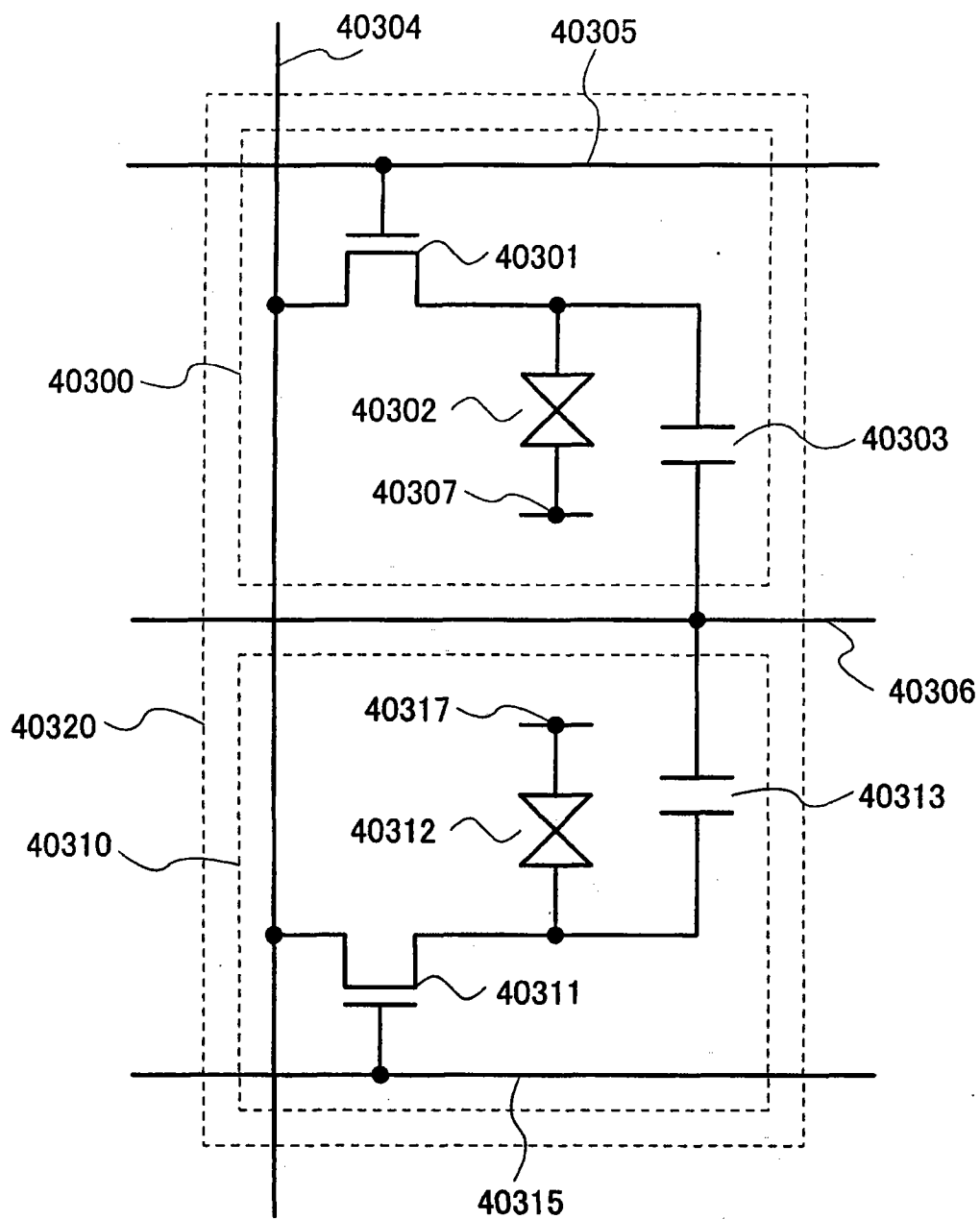


图 63A

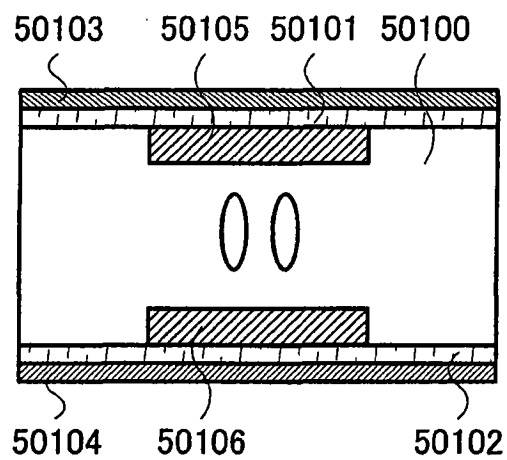


图 63B

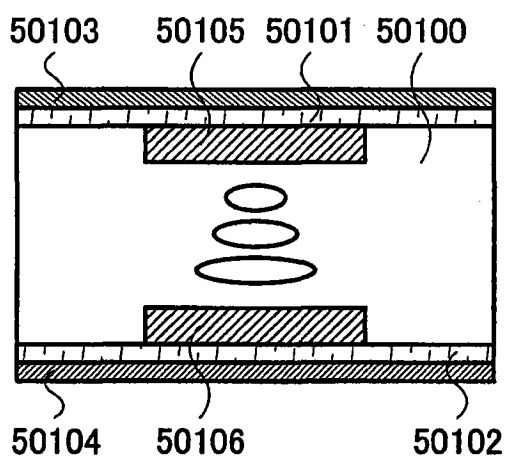


图 64A

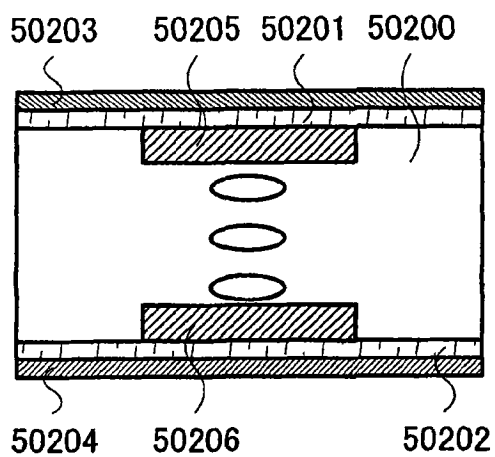


图 64B

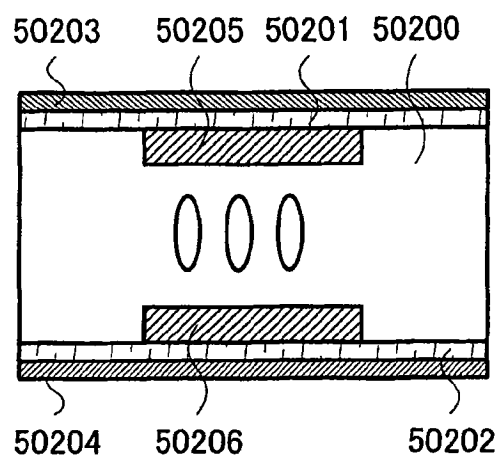


图 64C

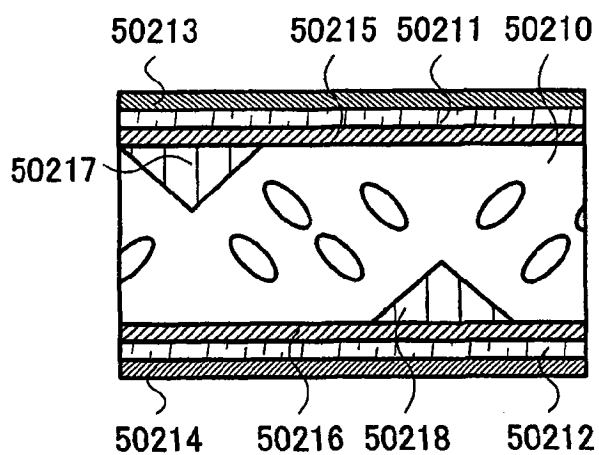


图 64D

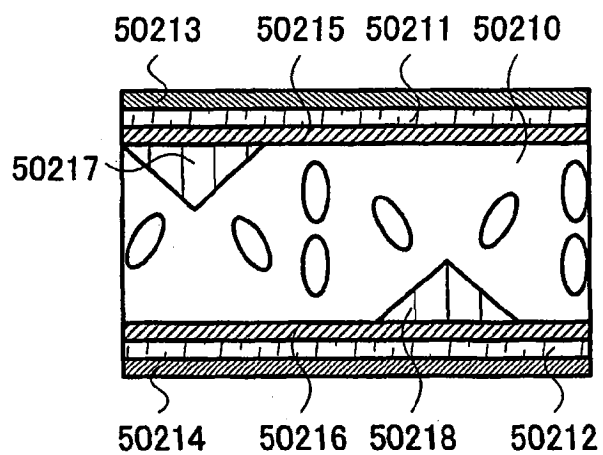


图 65A

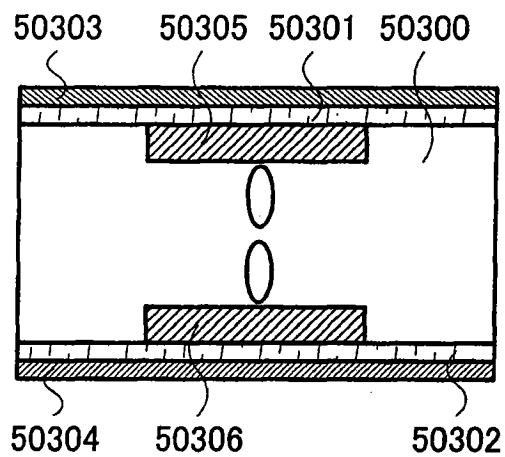


图 65B

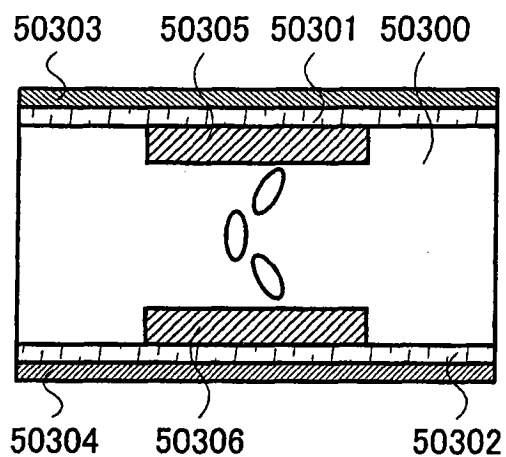


图 65C

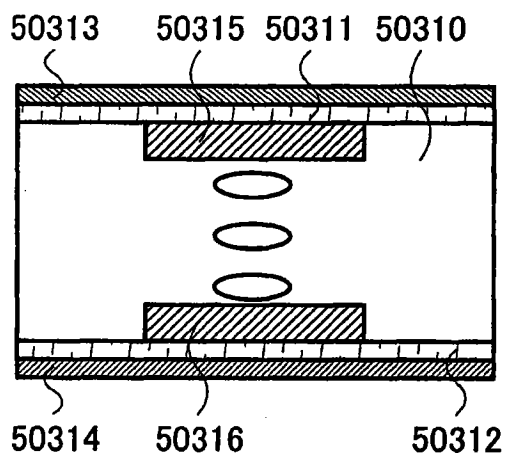


图 65D

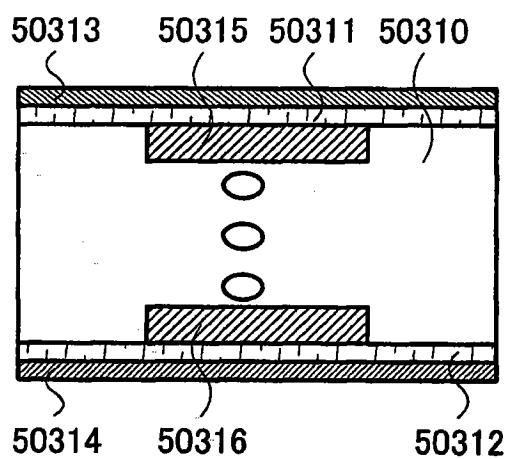


图 66A

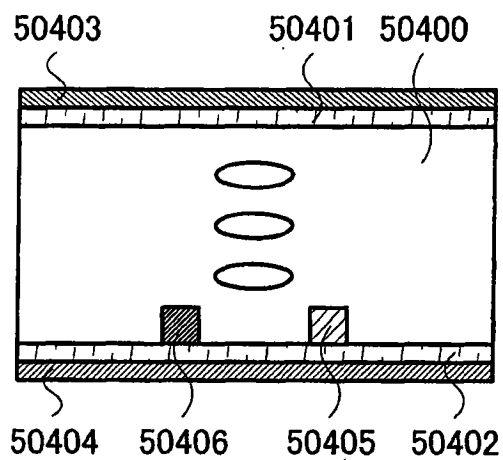


图 66B

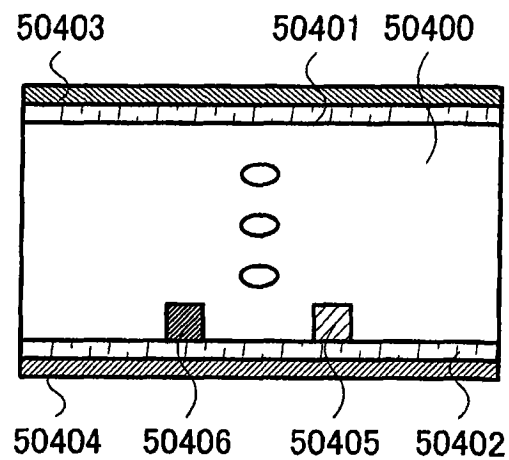


图 66C

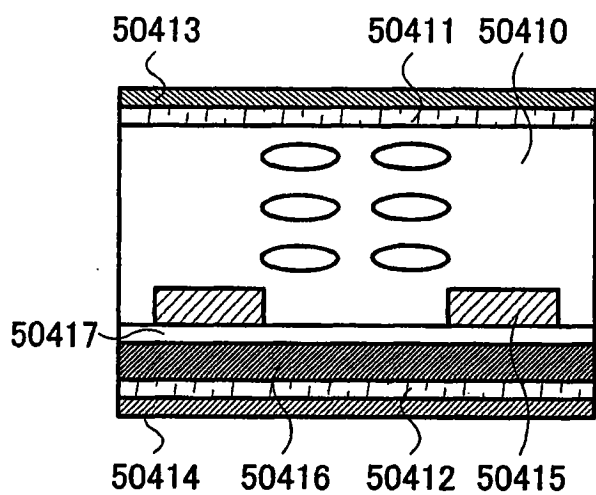


图 66D

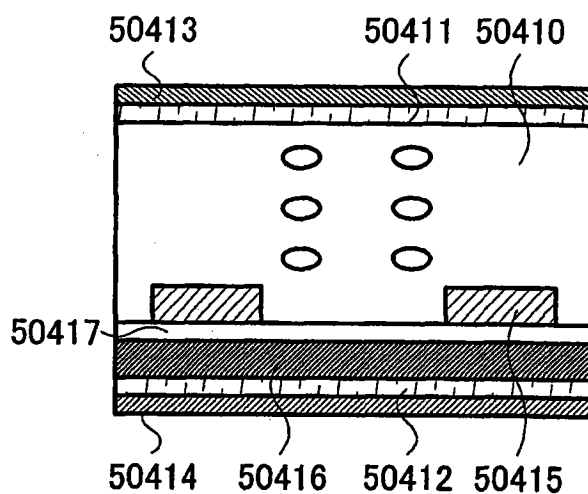


图 68A

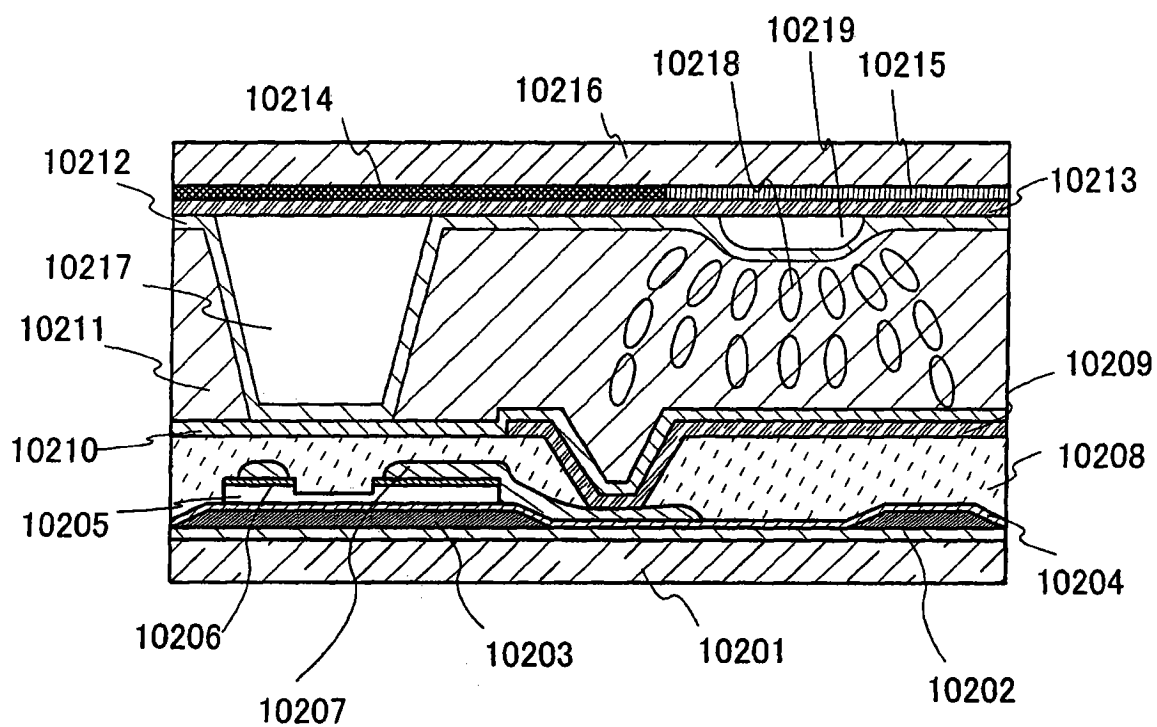


图 68B

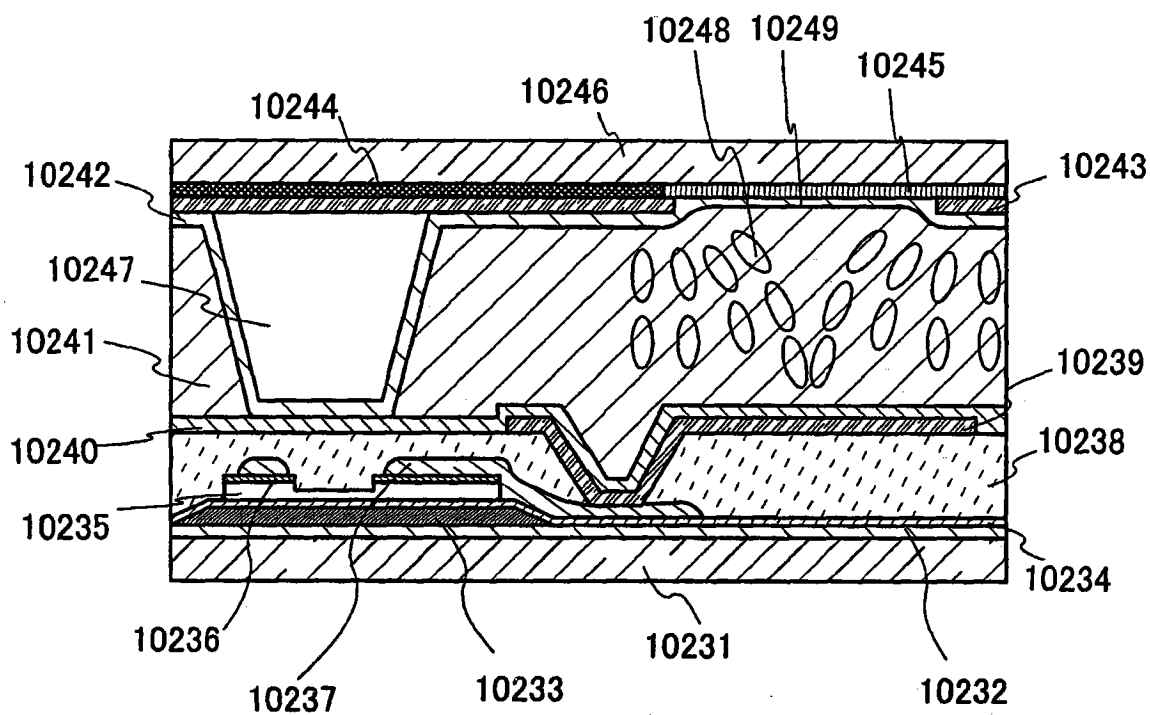


图 70

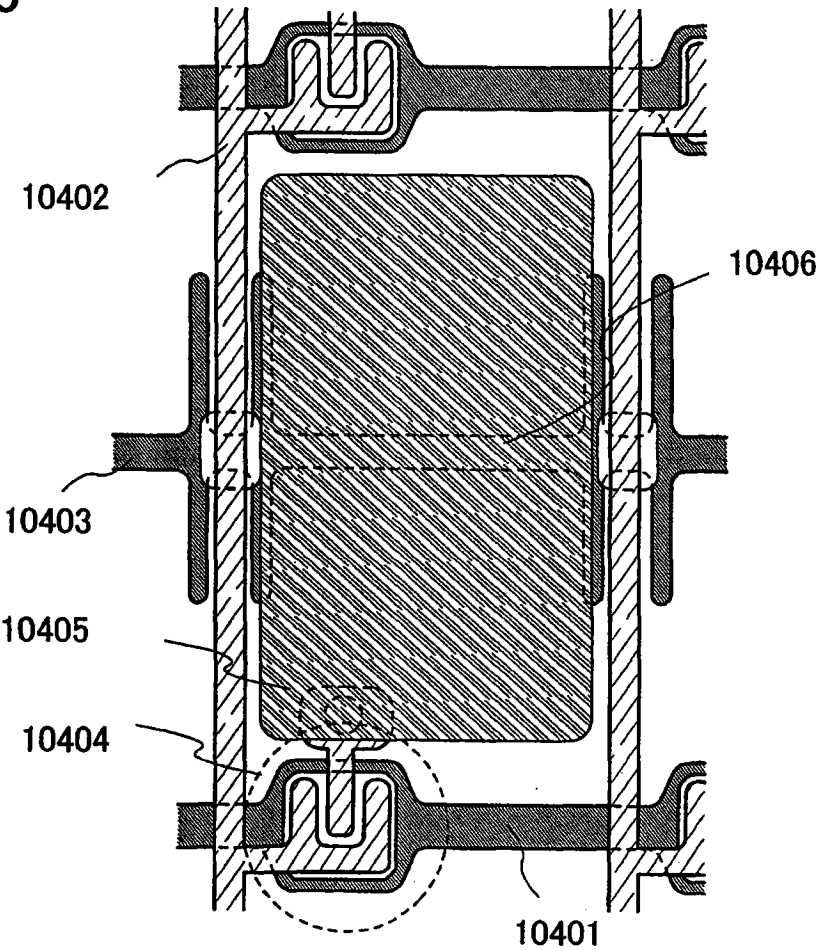


图 71A

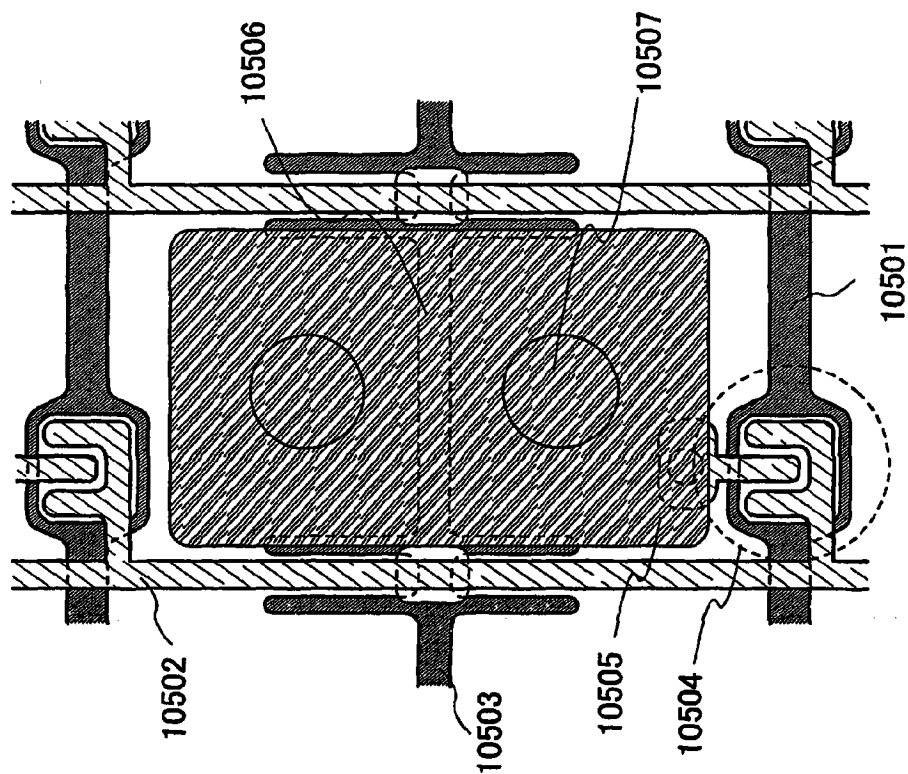


图 71B

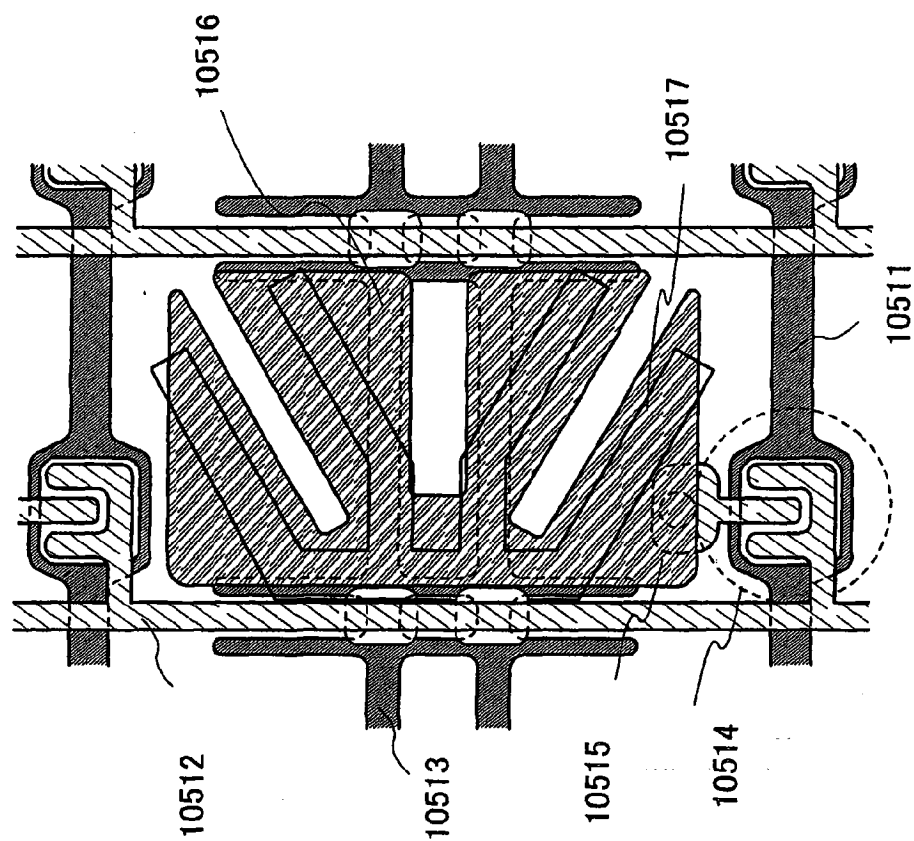


图 72B

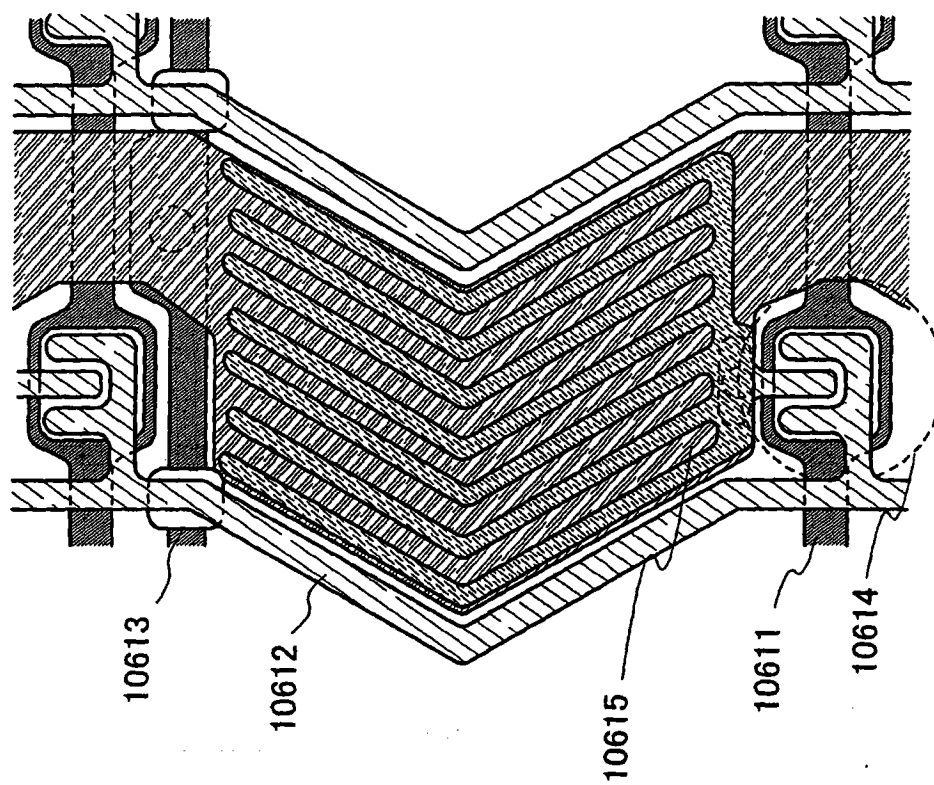


图 72A

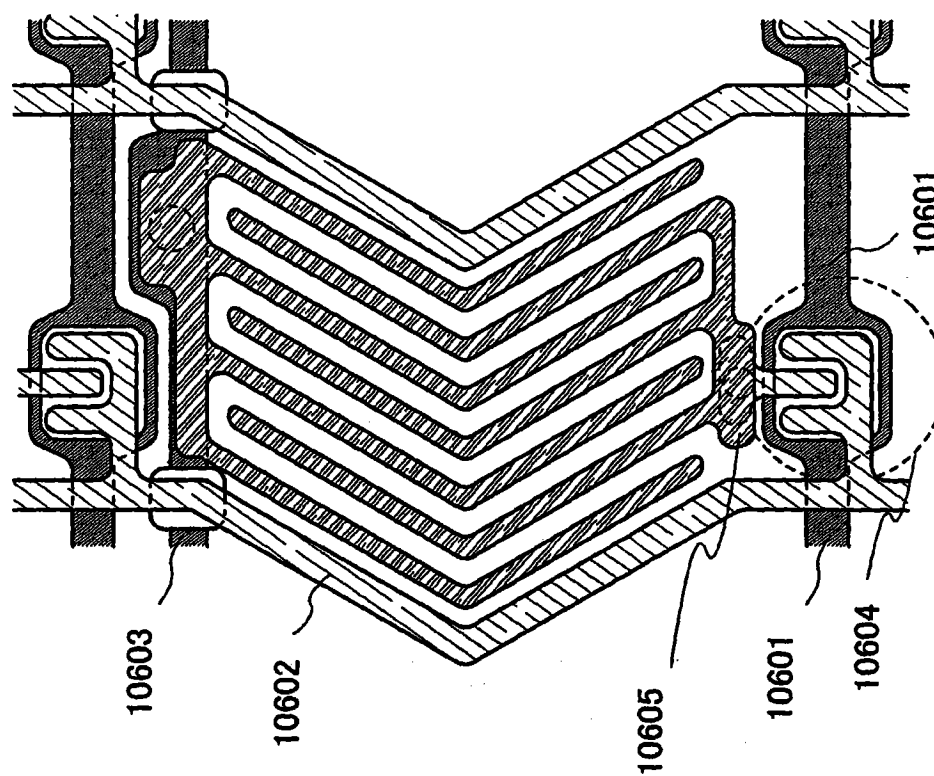


图 73A

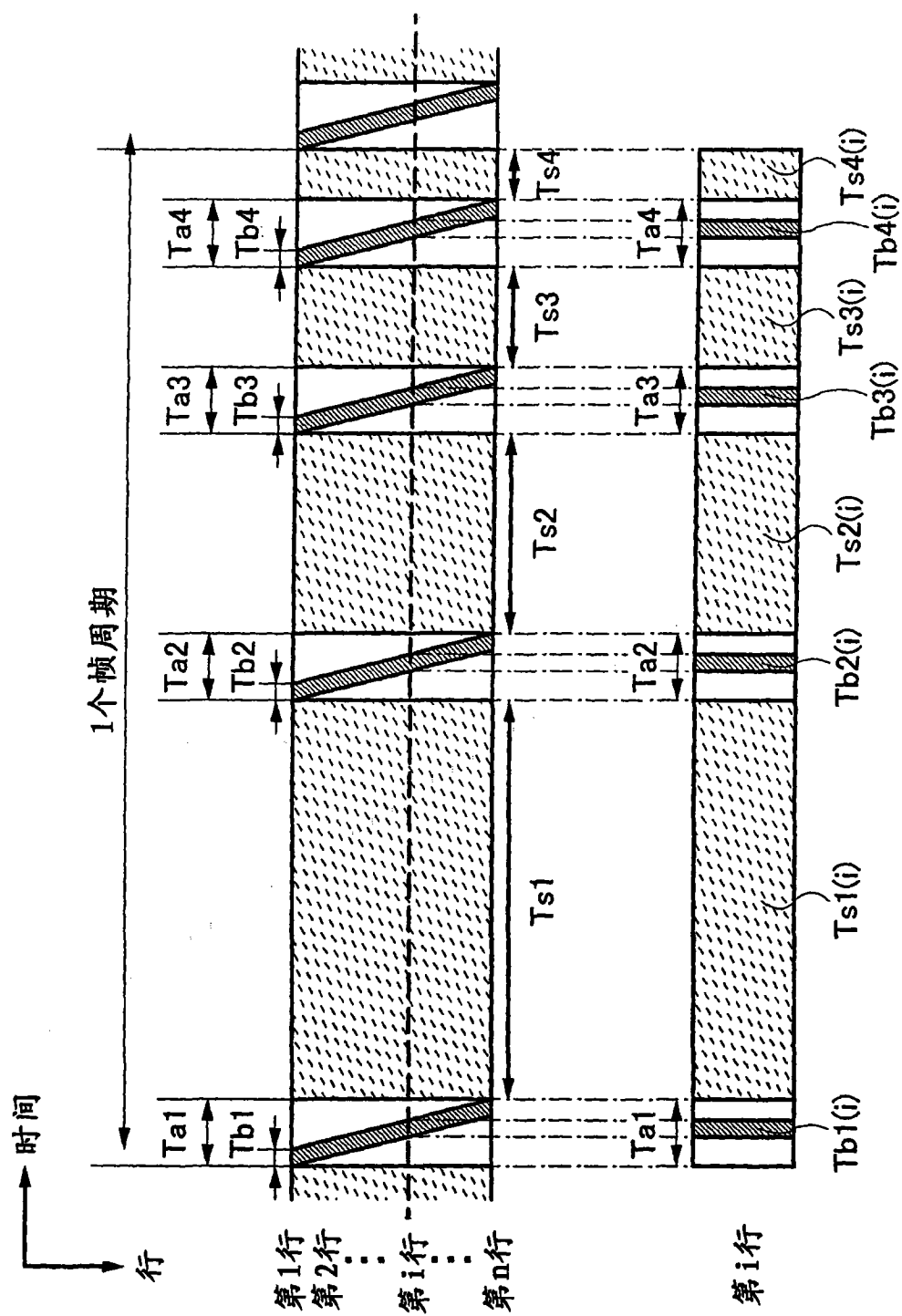


图 73B

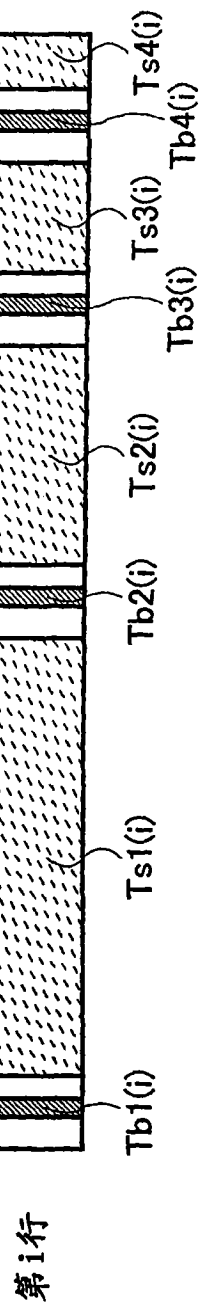


图 74A

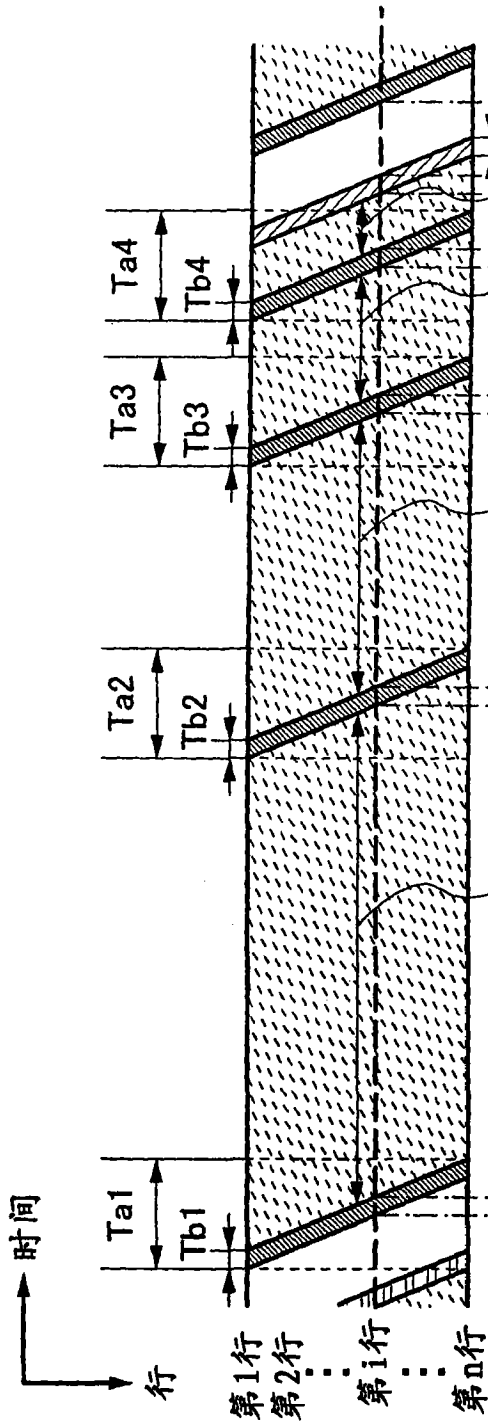


图 74B

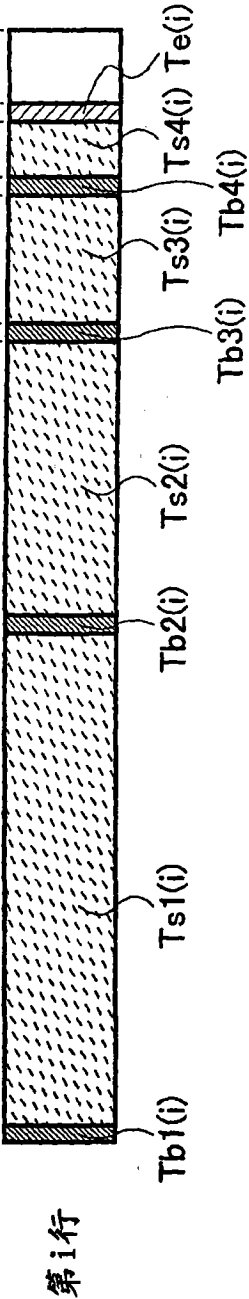


图 75

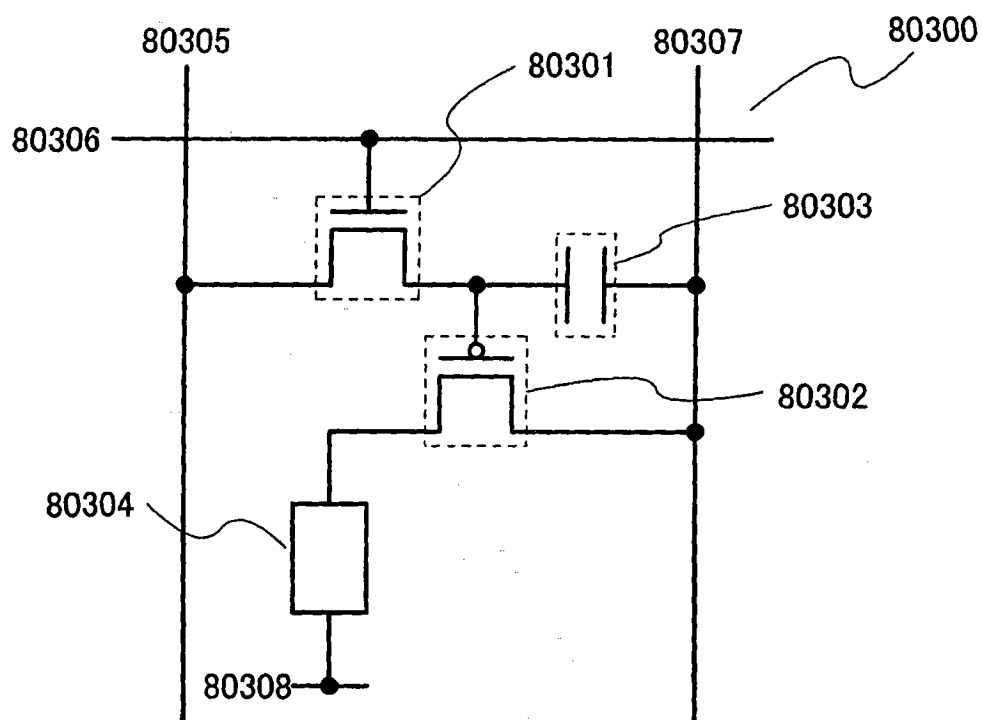


图 76

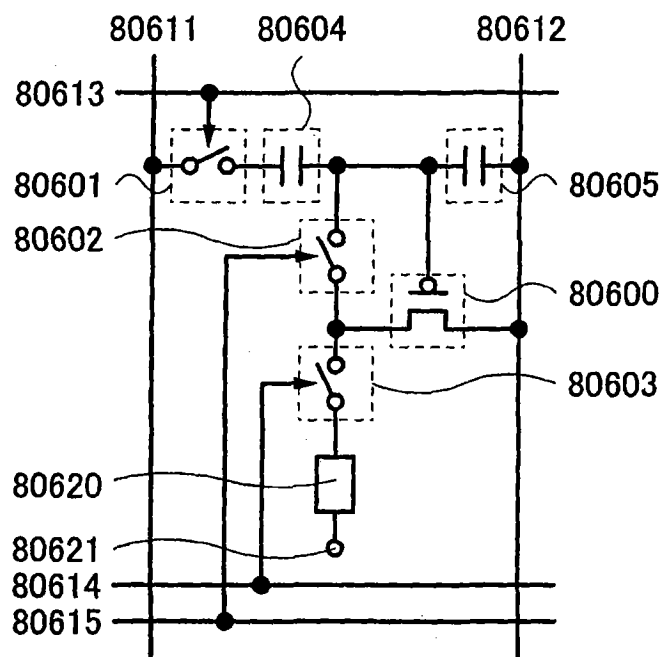


图 77

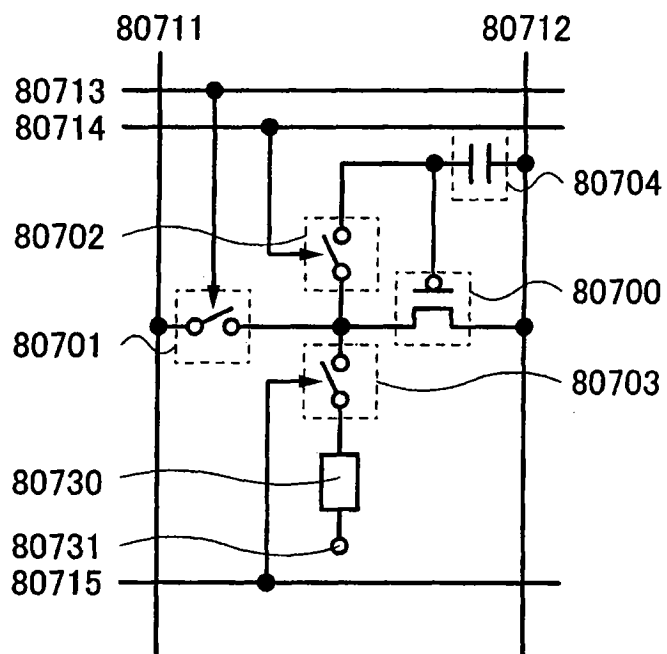


图 78A

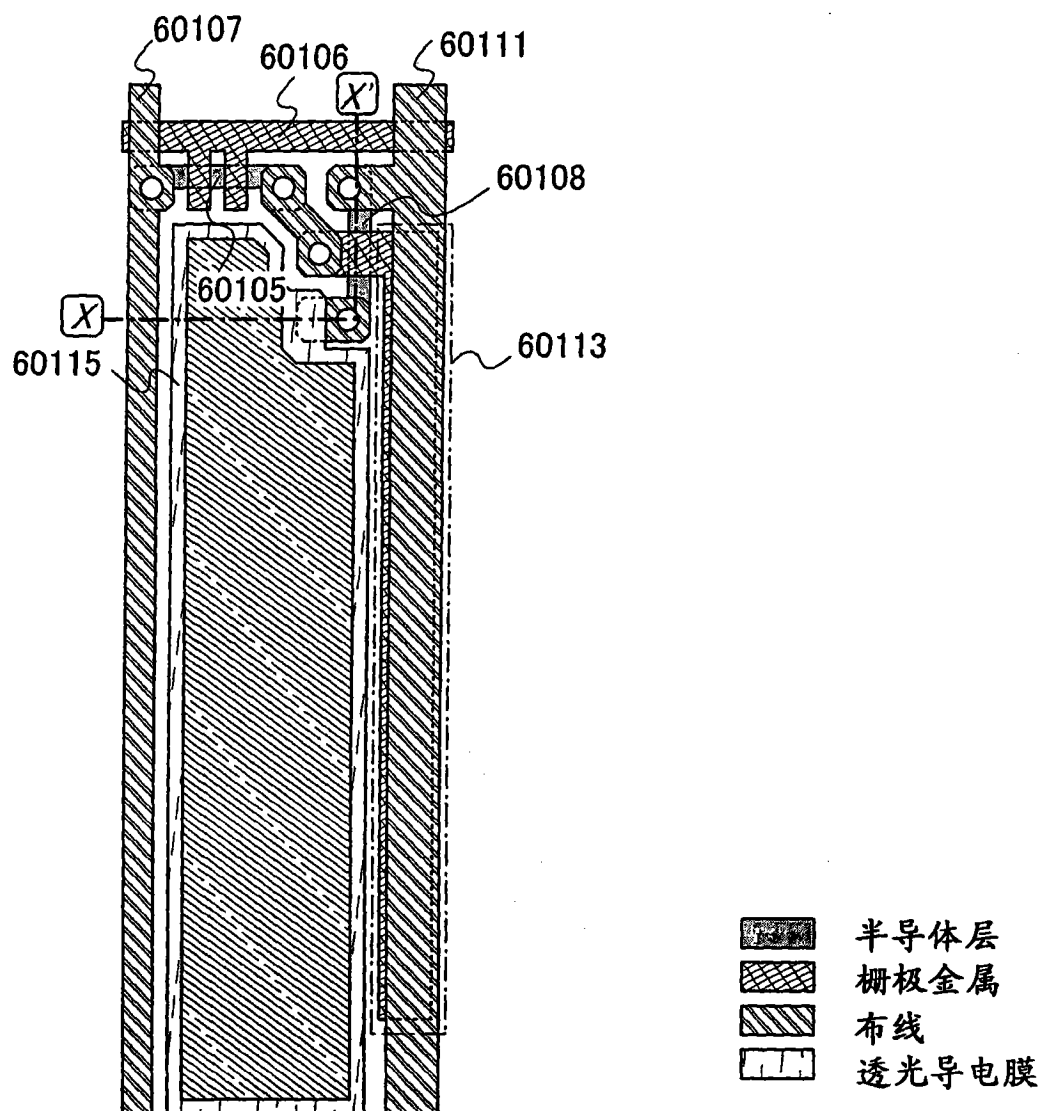


图 78B

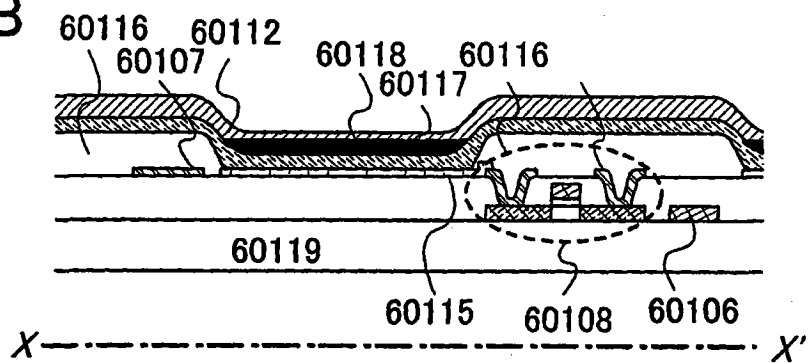


图 79A

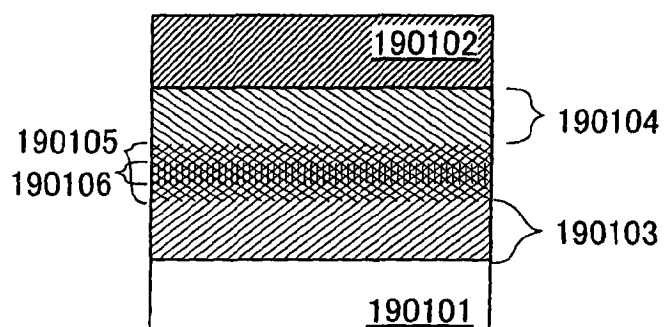


图 79B

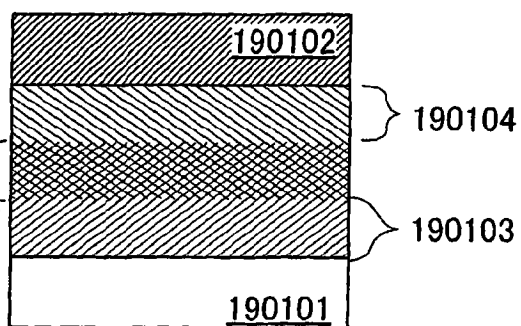


图 79C

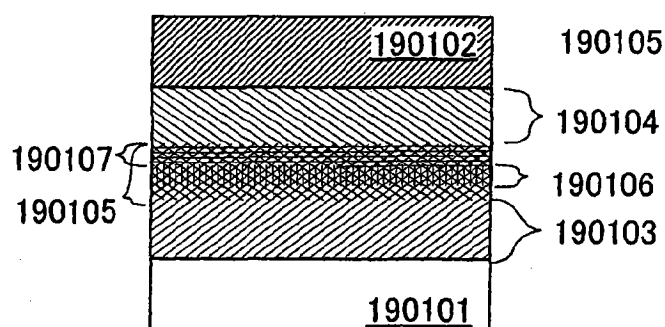


图 79D

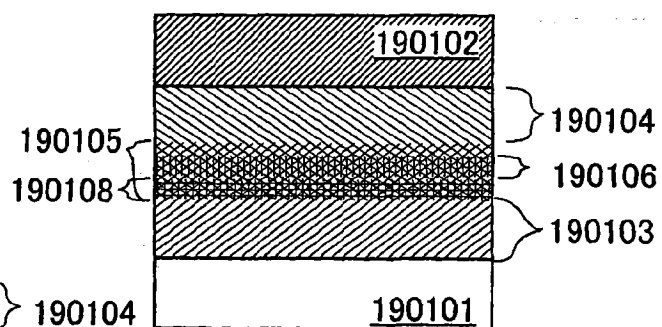


图 79E

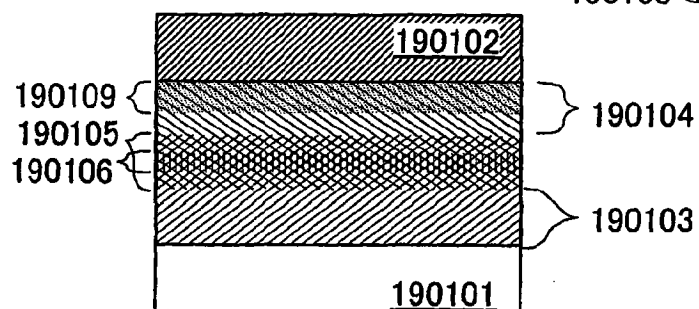


图 80A

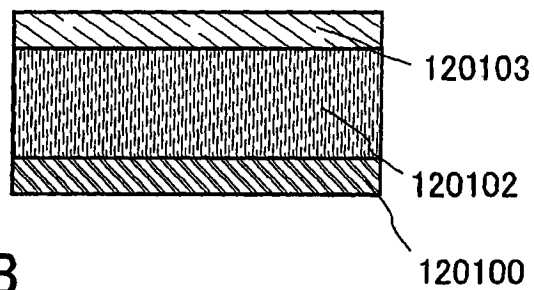


图 80B

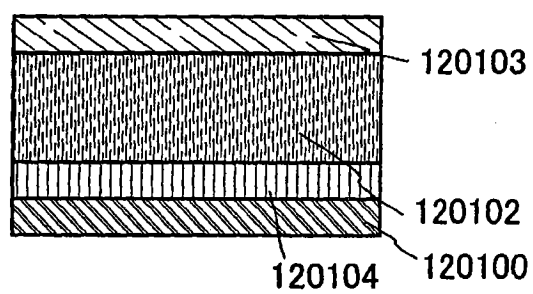


图 80C

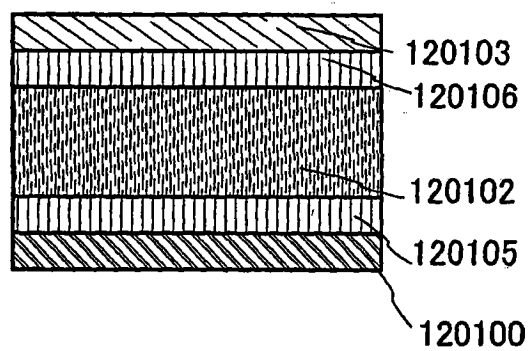


图 81A

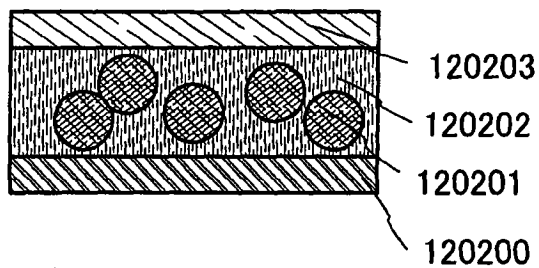


图 81B

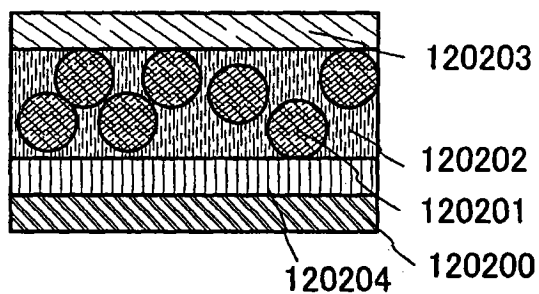


图 81C

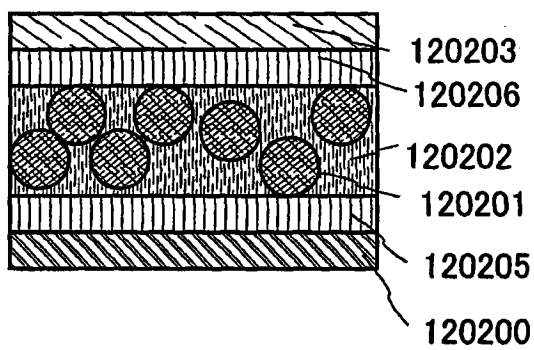


图 82

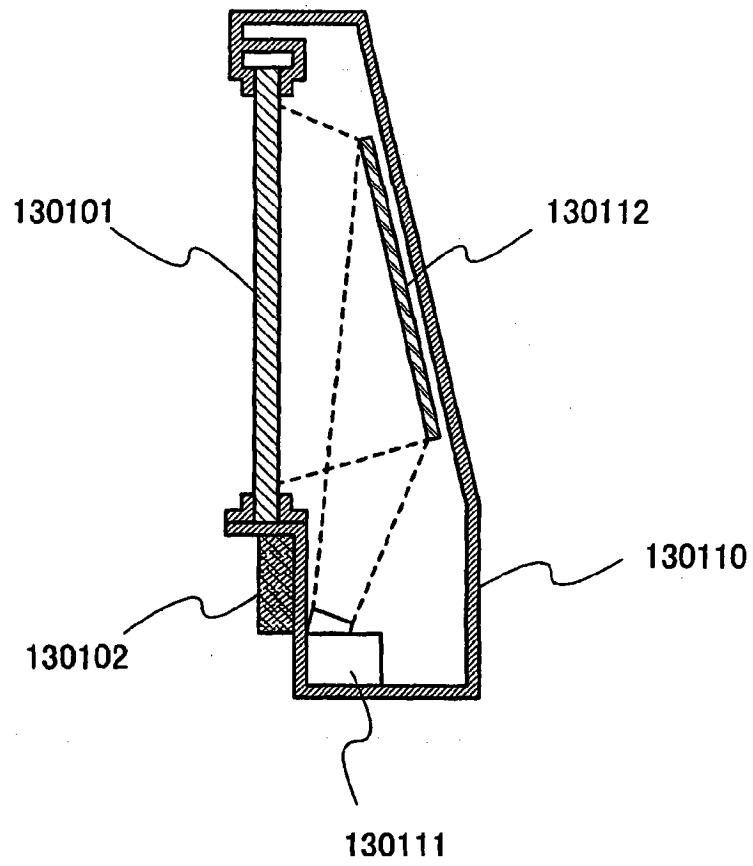
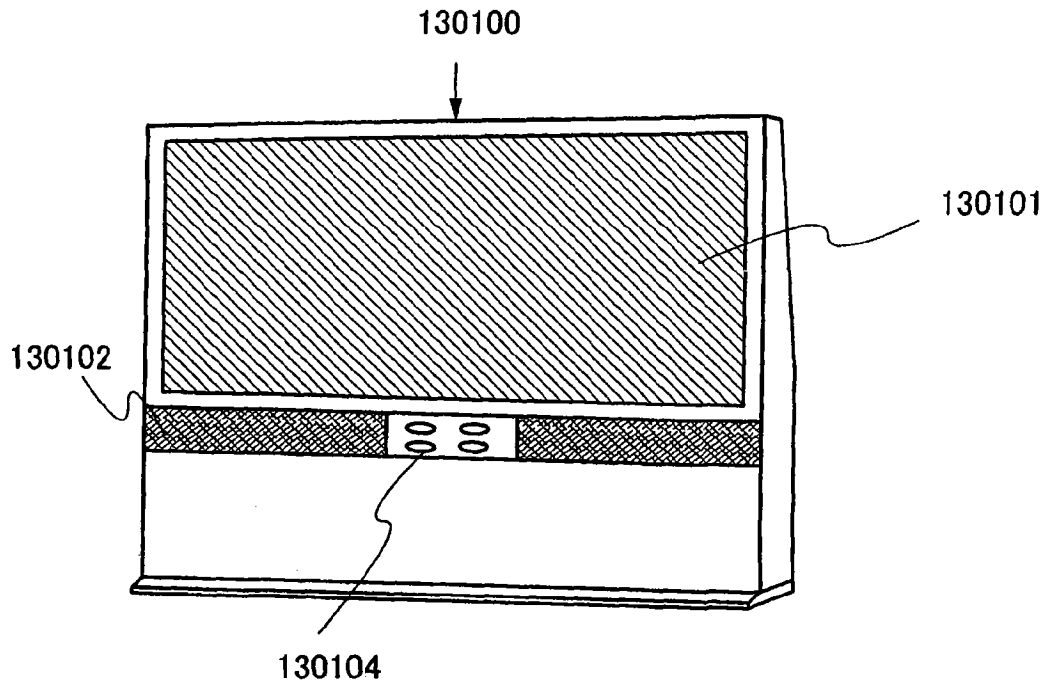


图 83

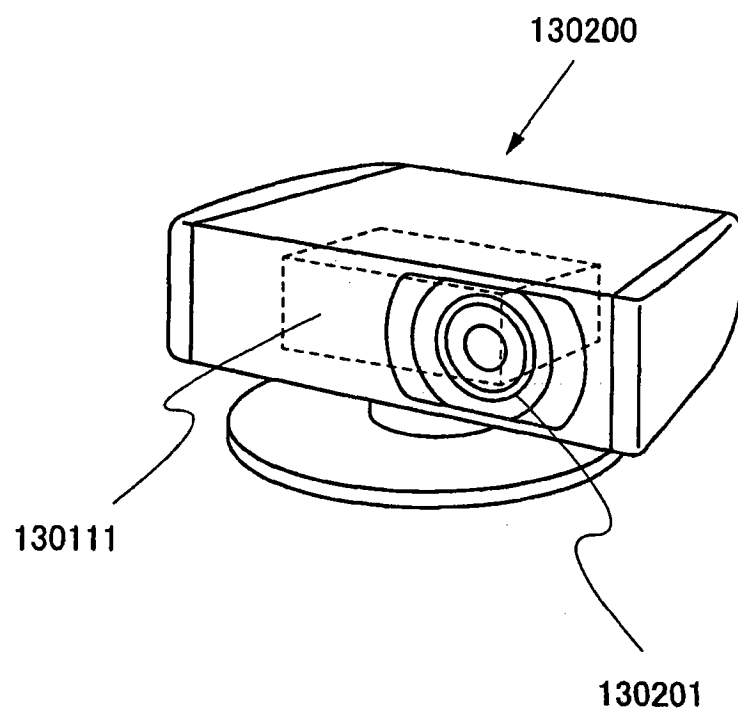


图 85

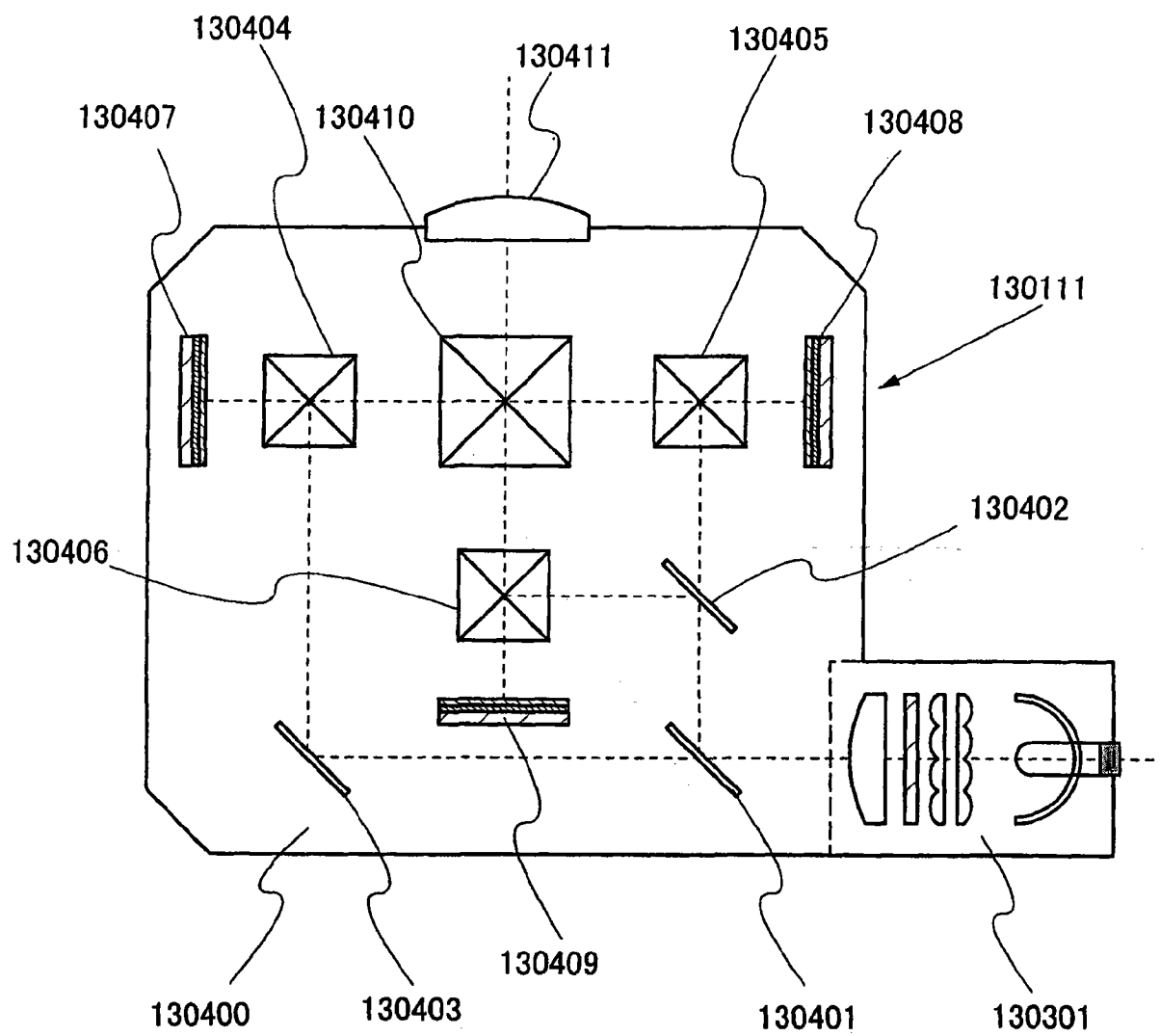


图 86A

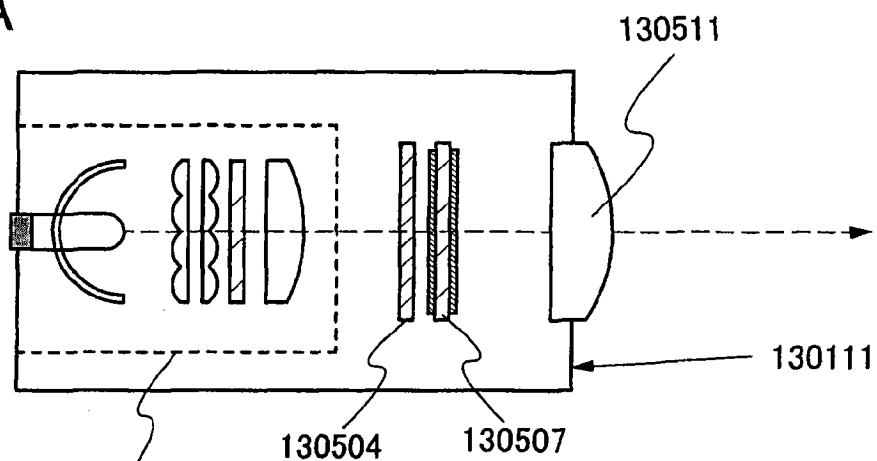


图 86B

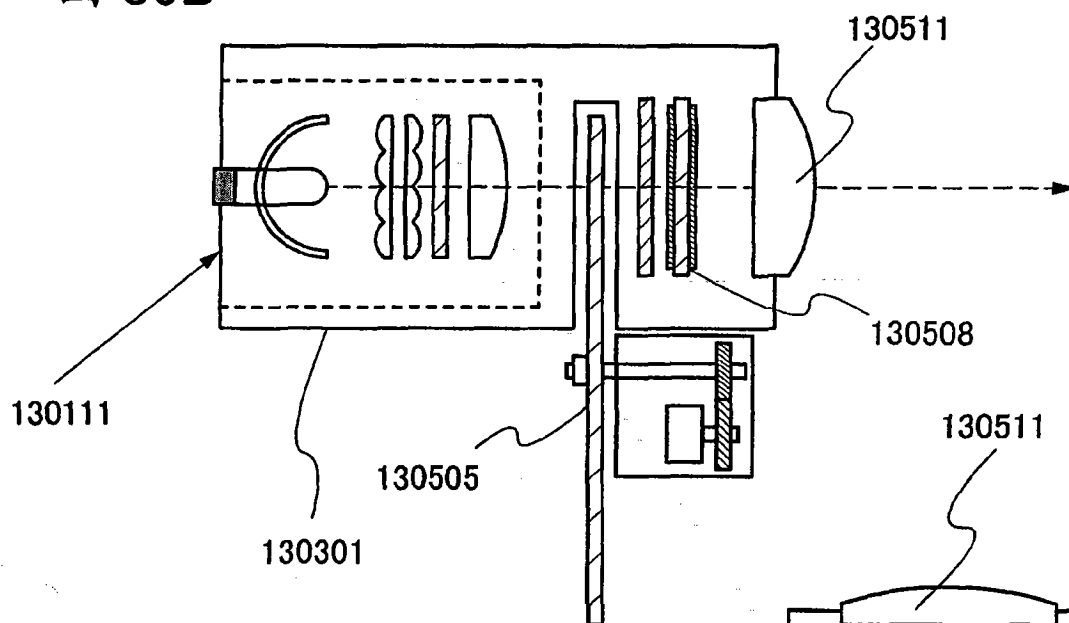


图 86C

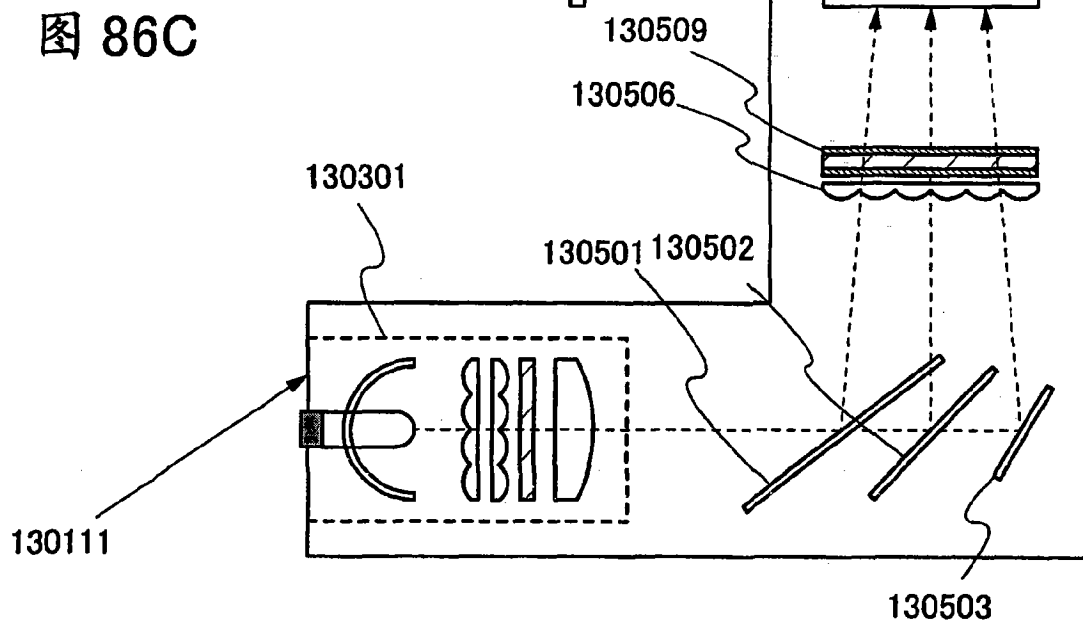


图 87

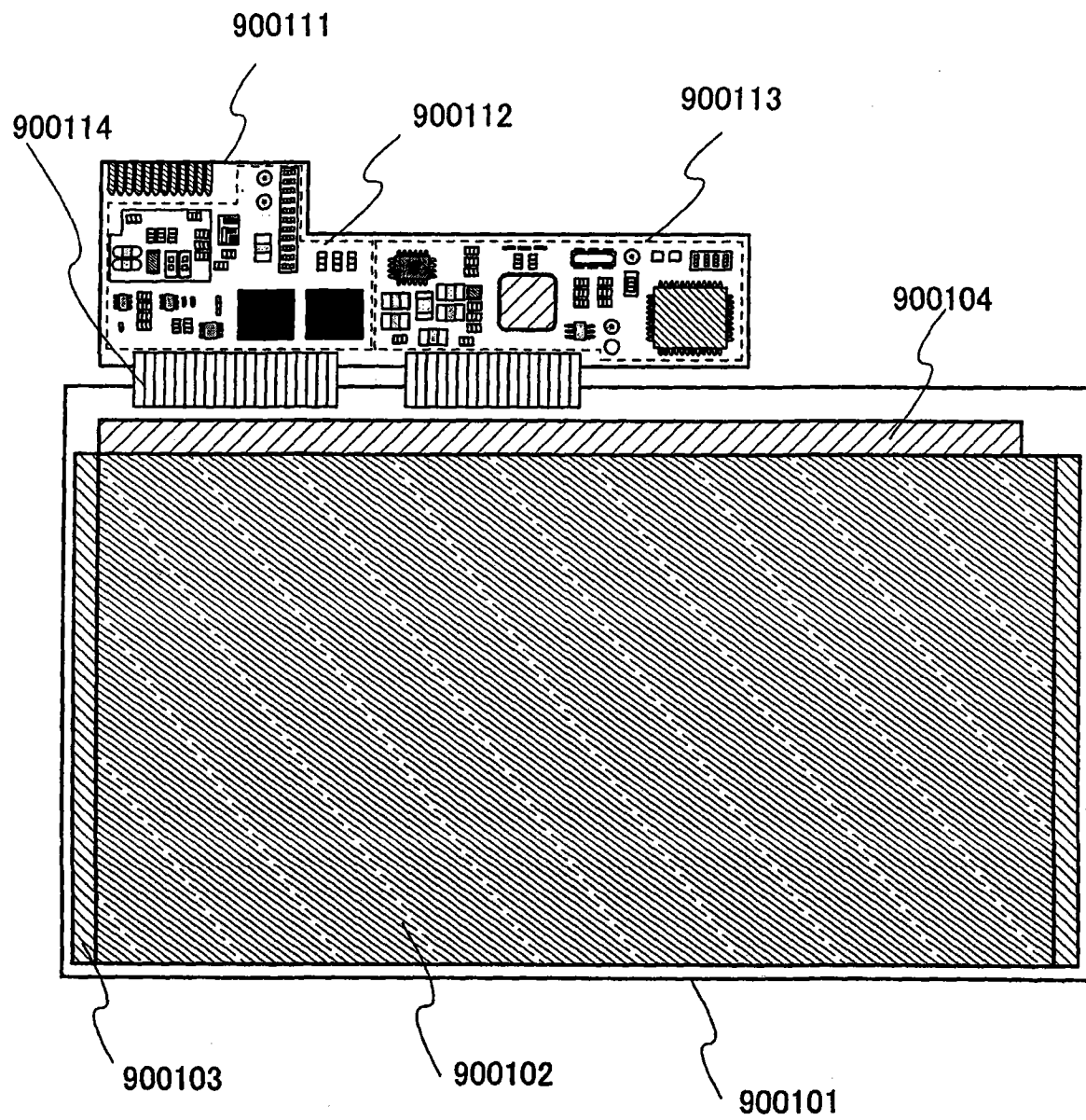


图 88A

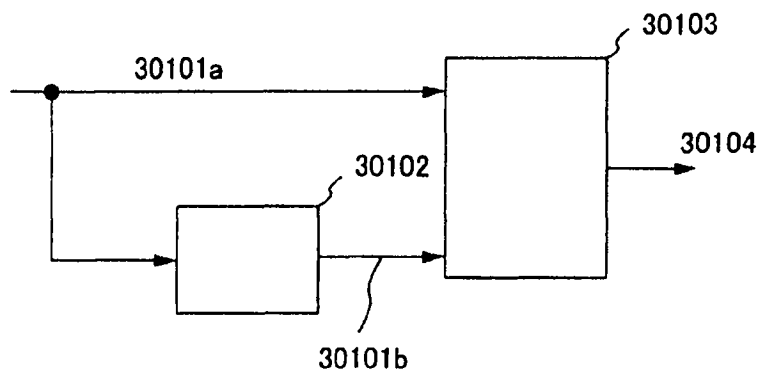


图 88B

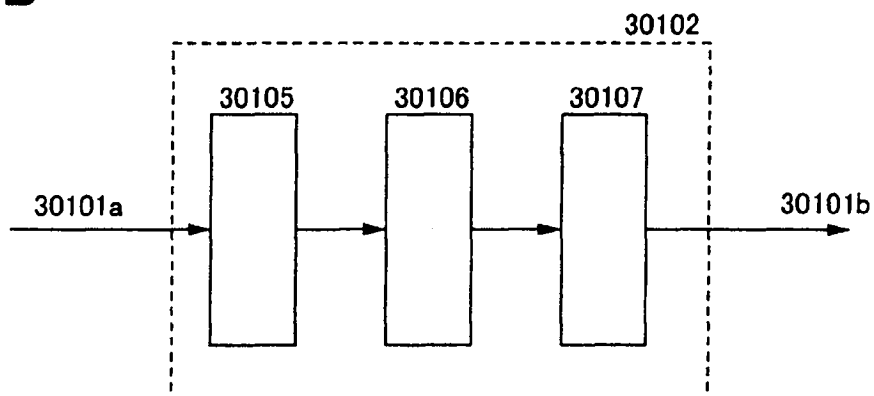


图 88C

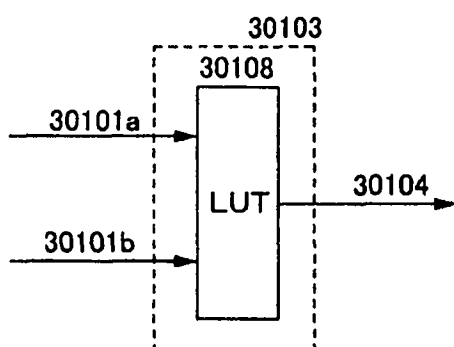


图 88E

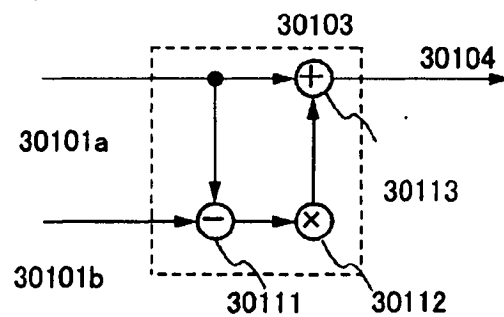


图 88D

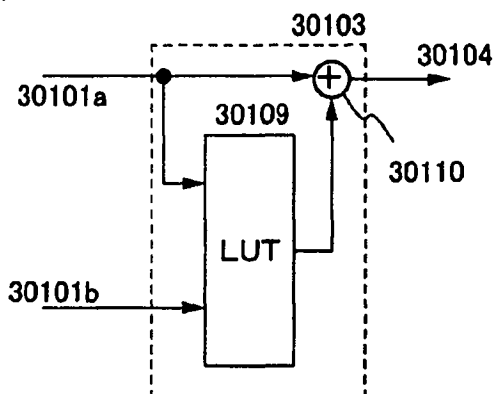


图 89A

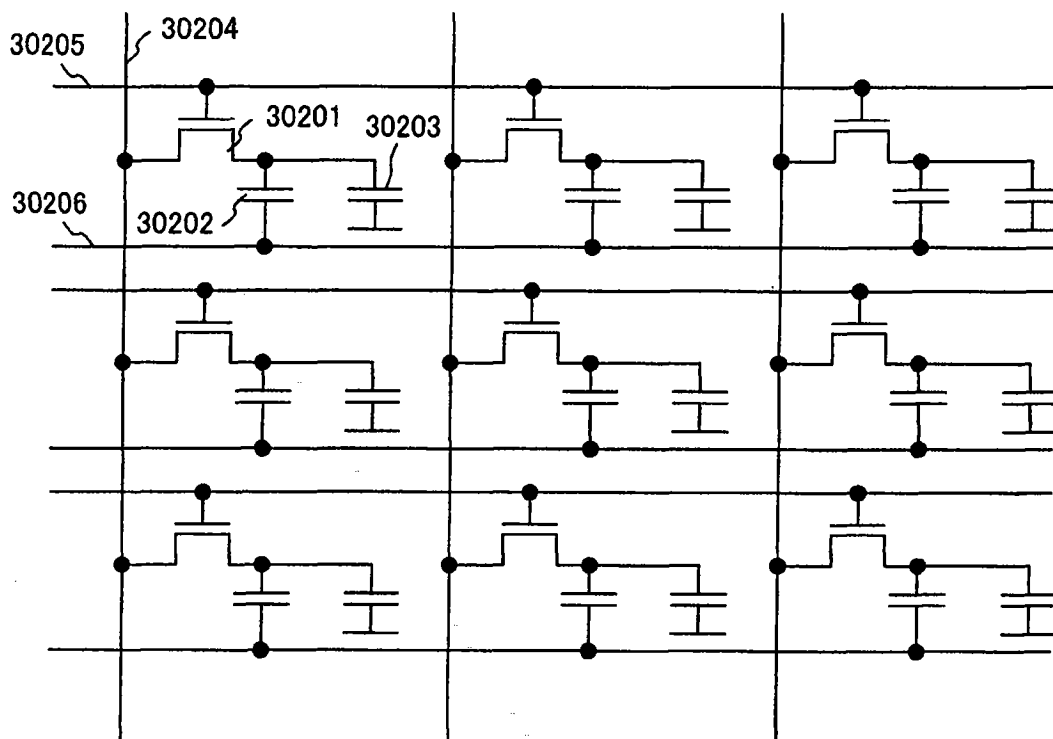


图 89B

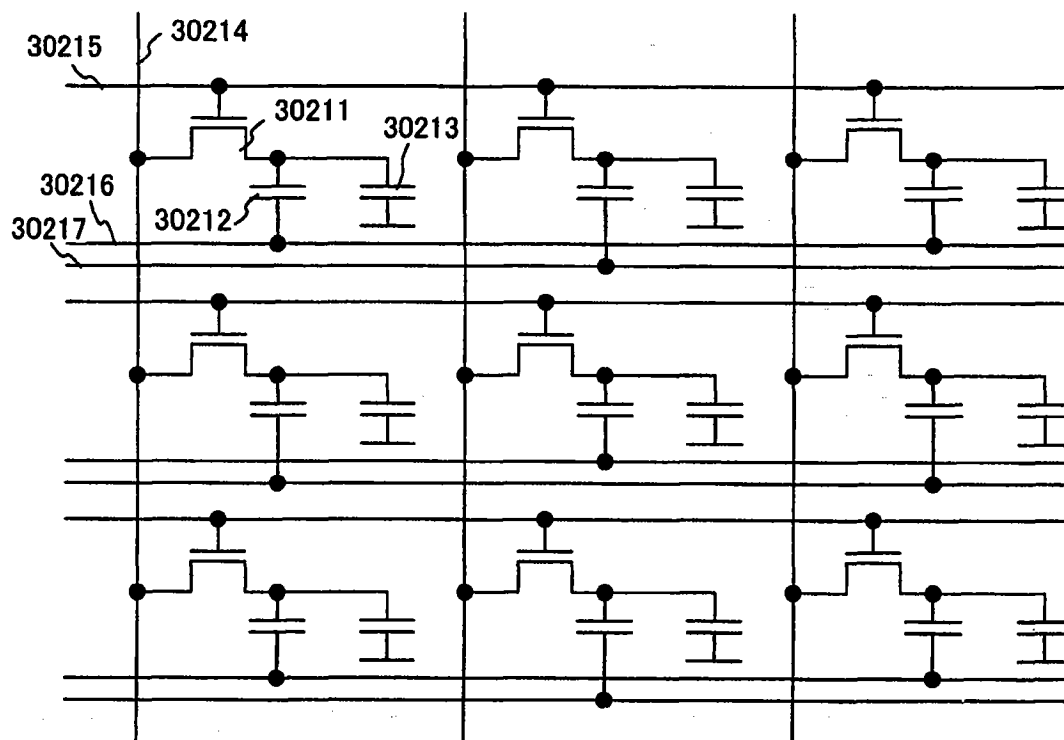


图 90A

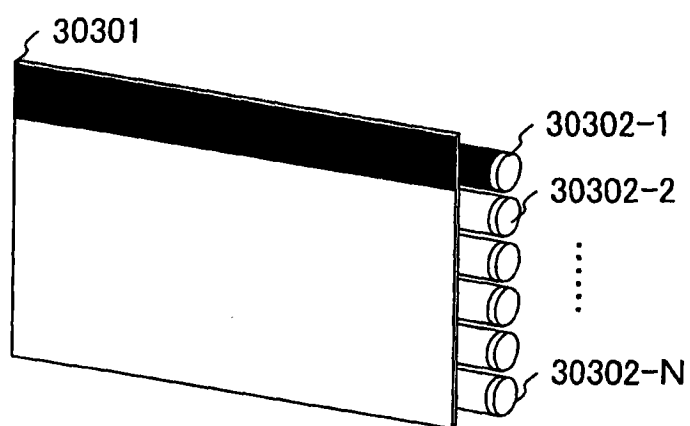


图 90B

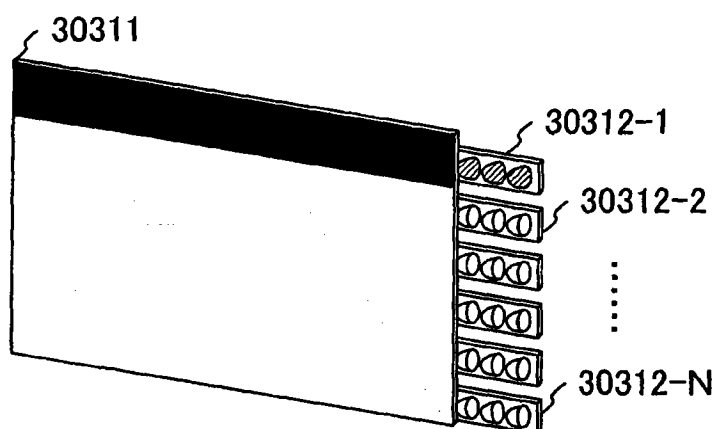


图 90C

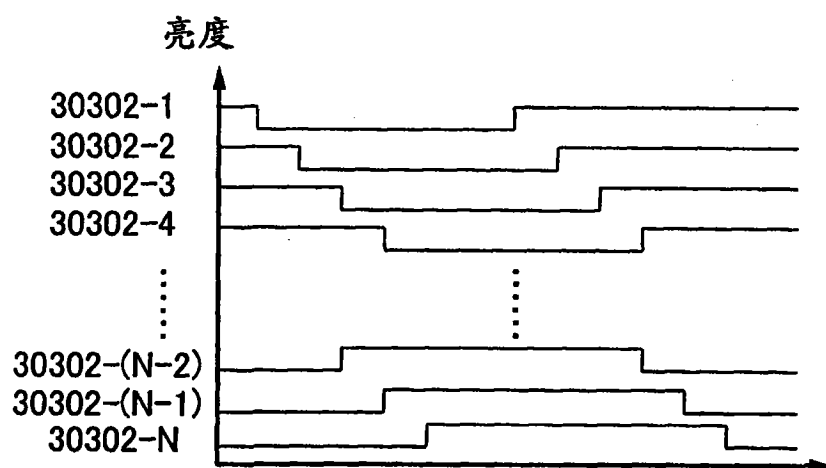


图 91A

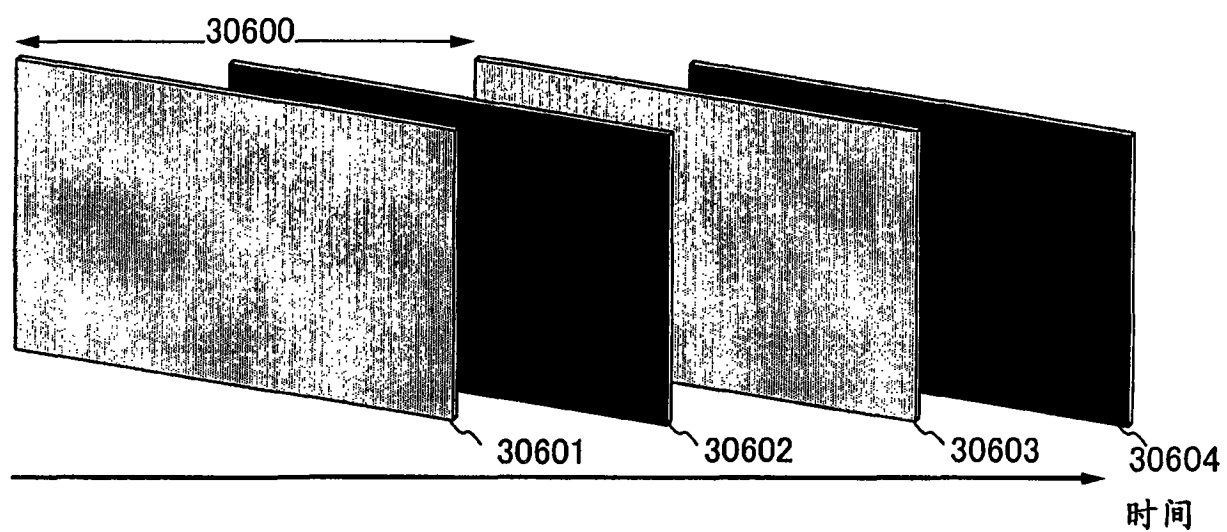


图 91B

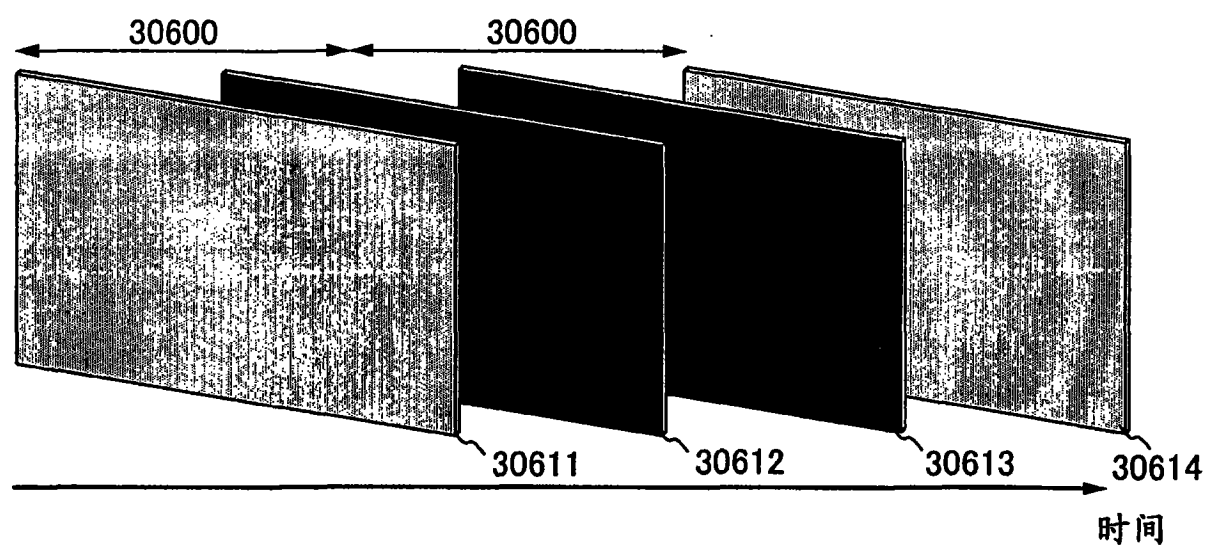


图 92

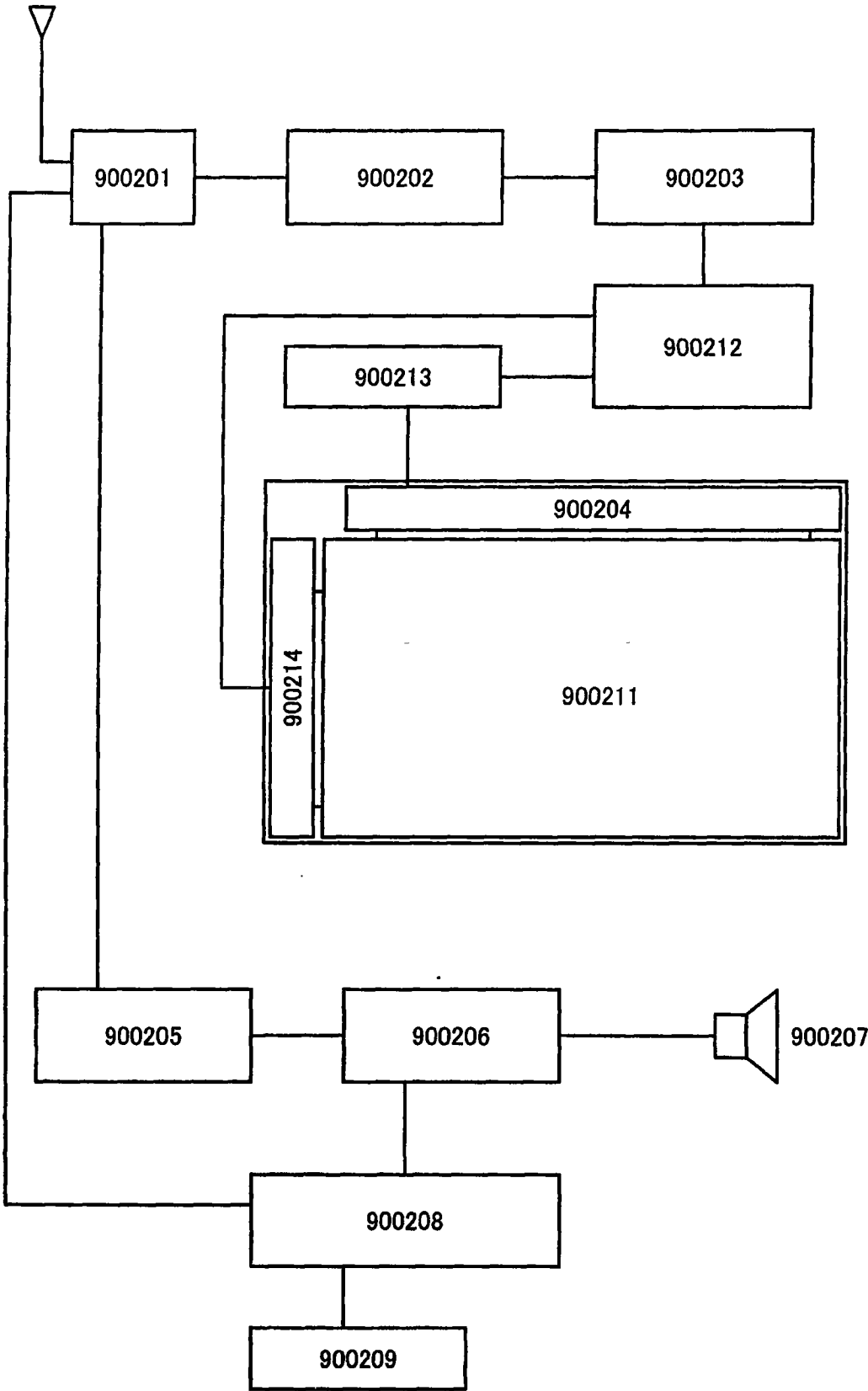


图 93A

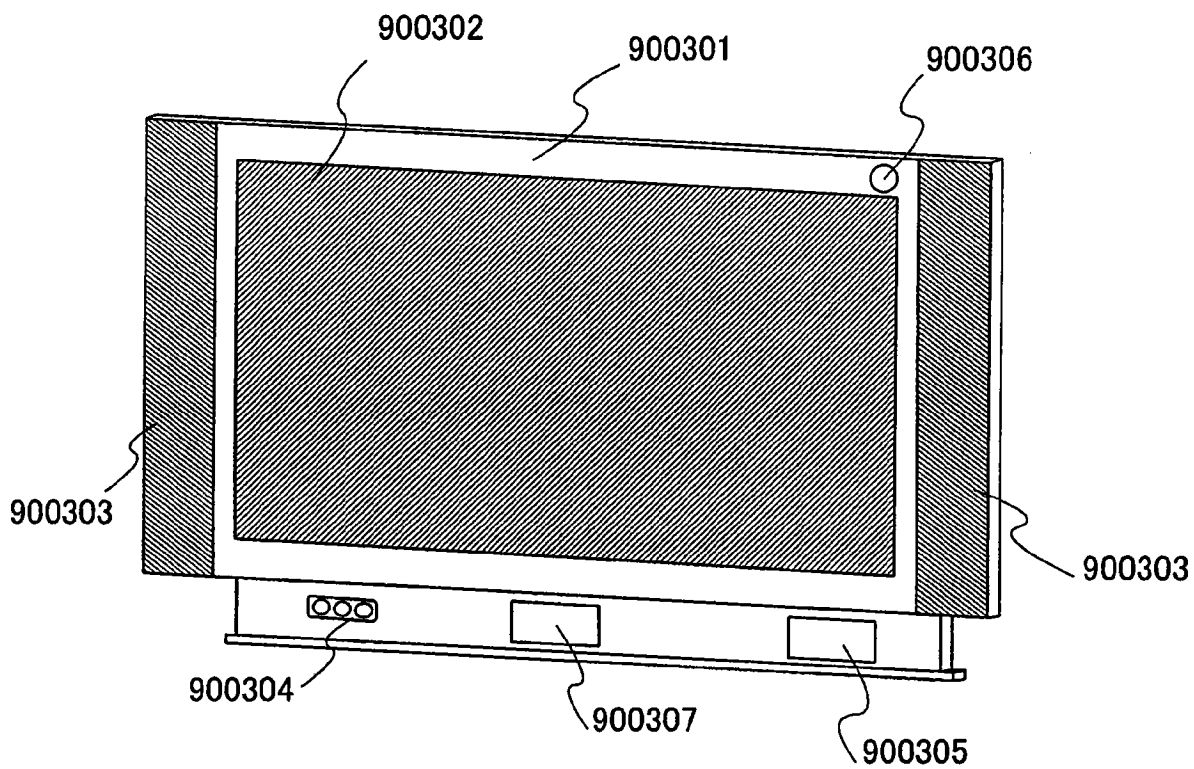


图 93B

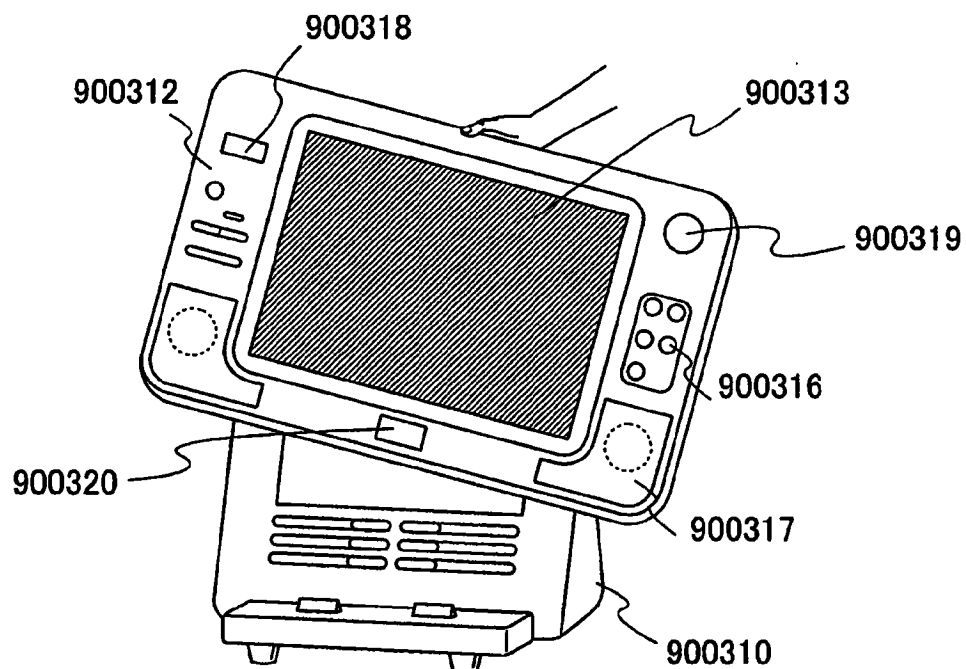


图 94

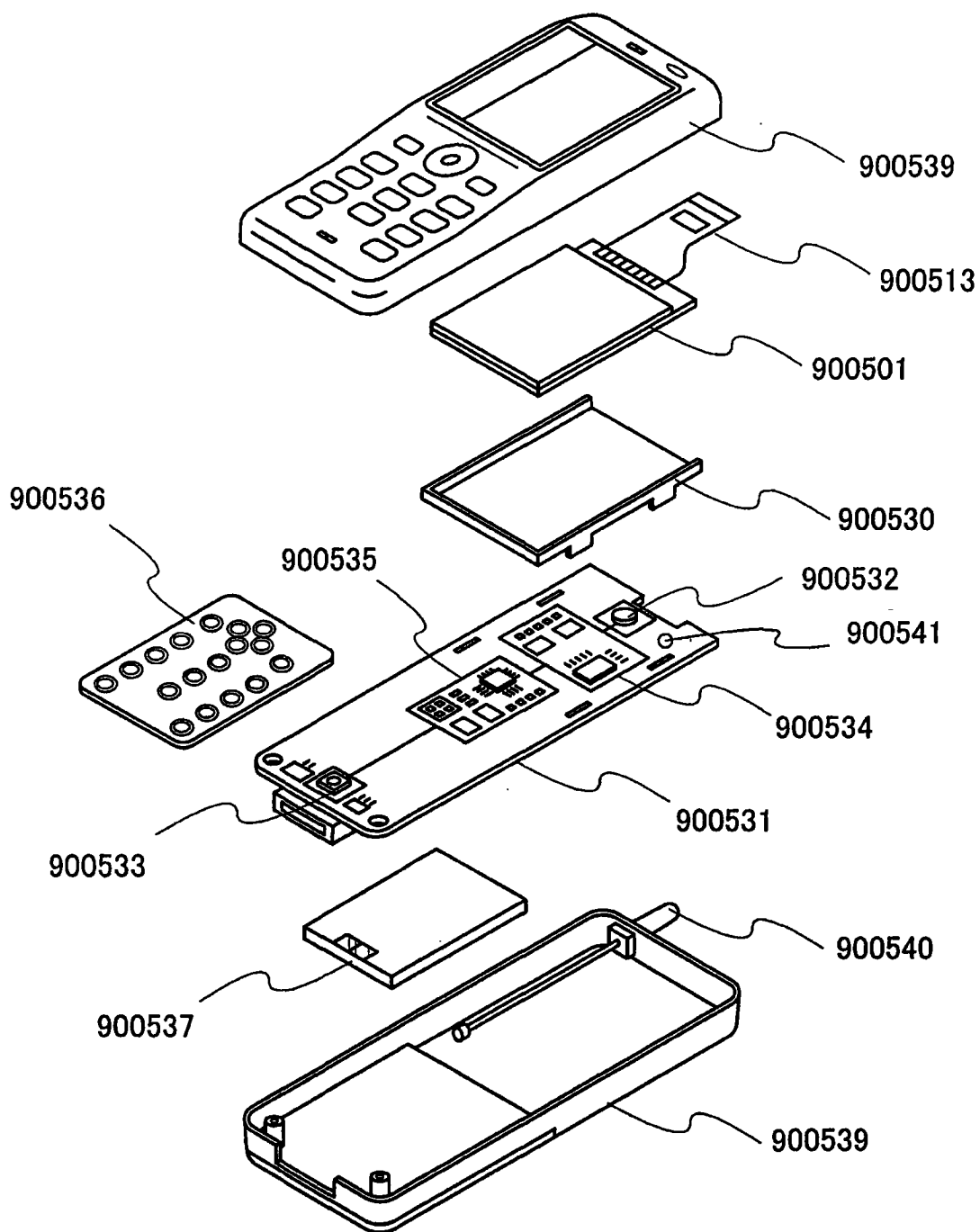


图 95A

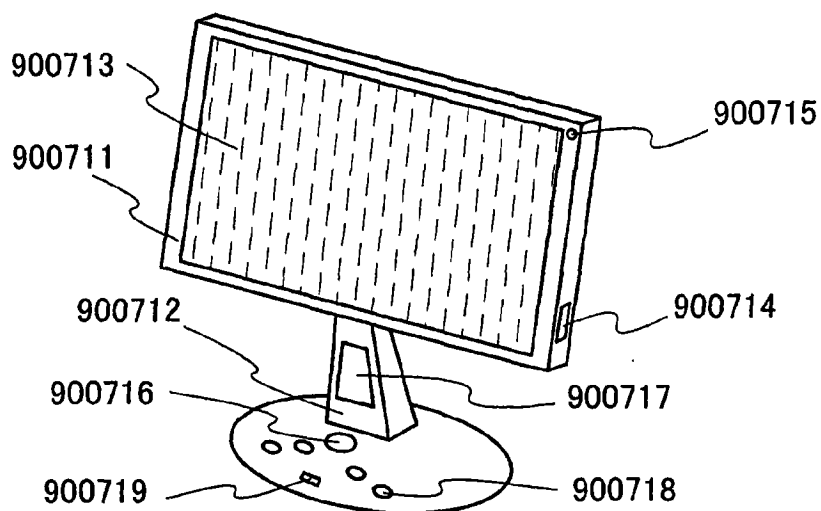


图 95B

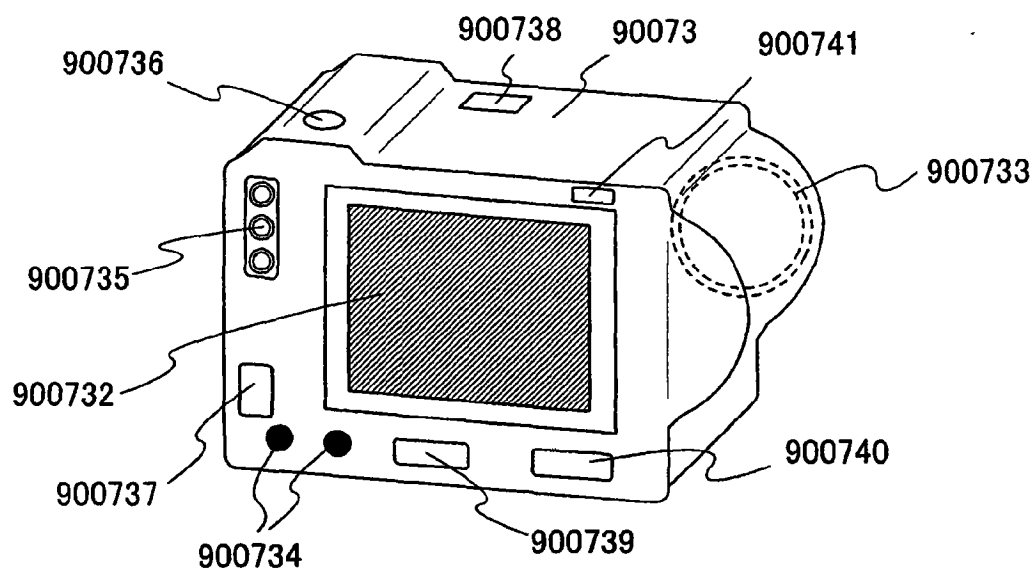


图 95C

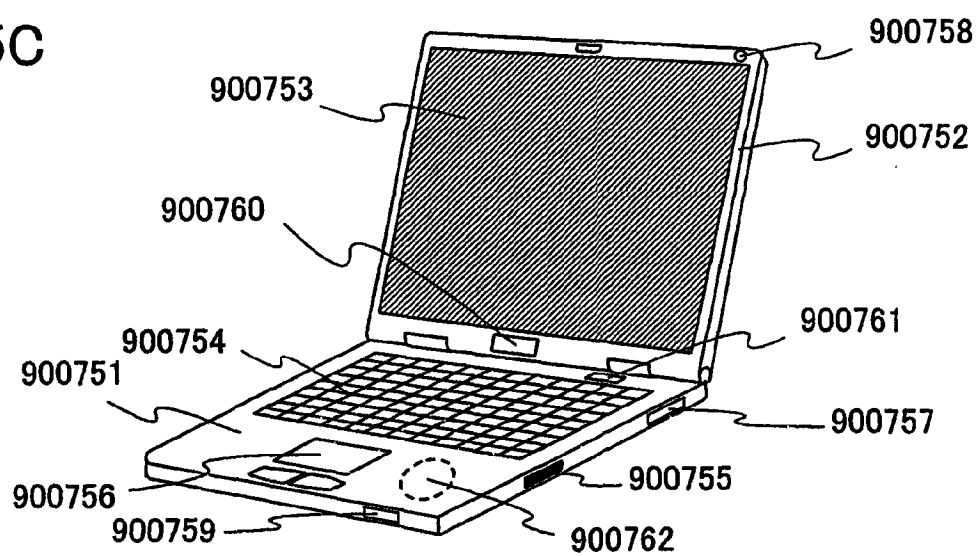


图 96

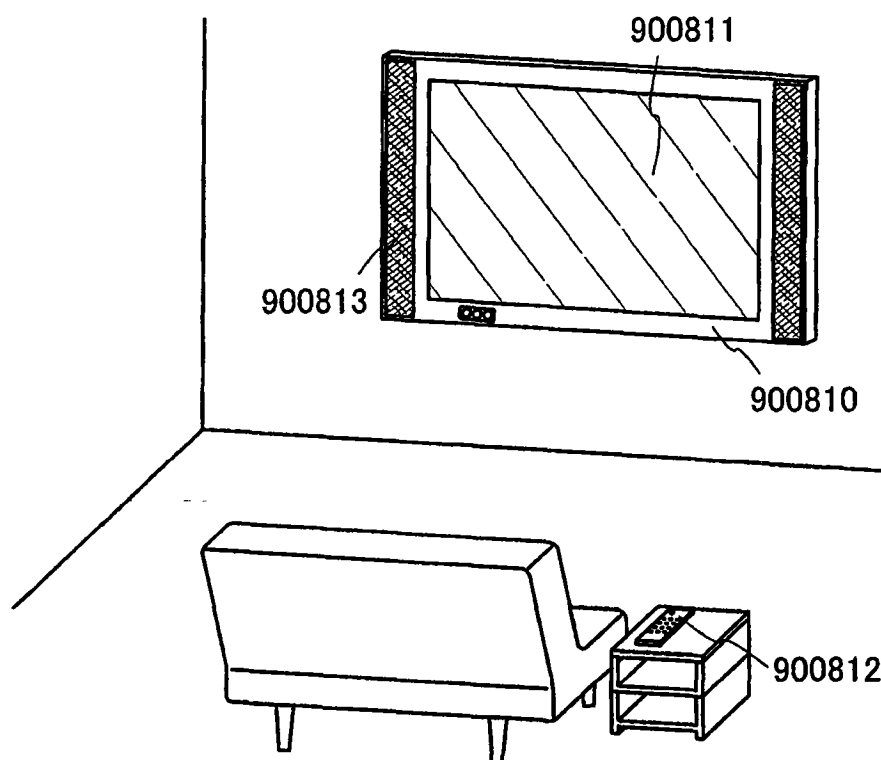


图 97

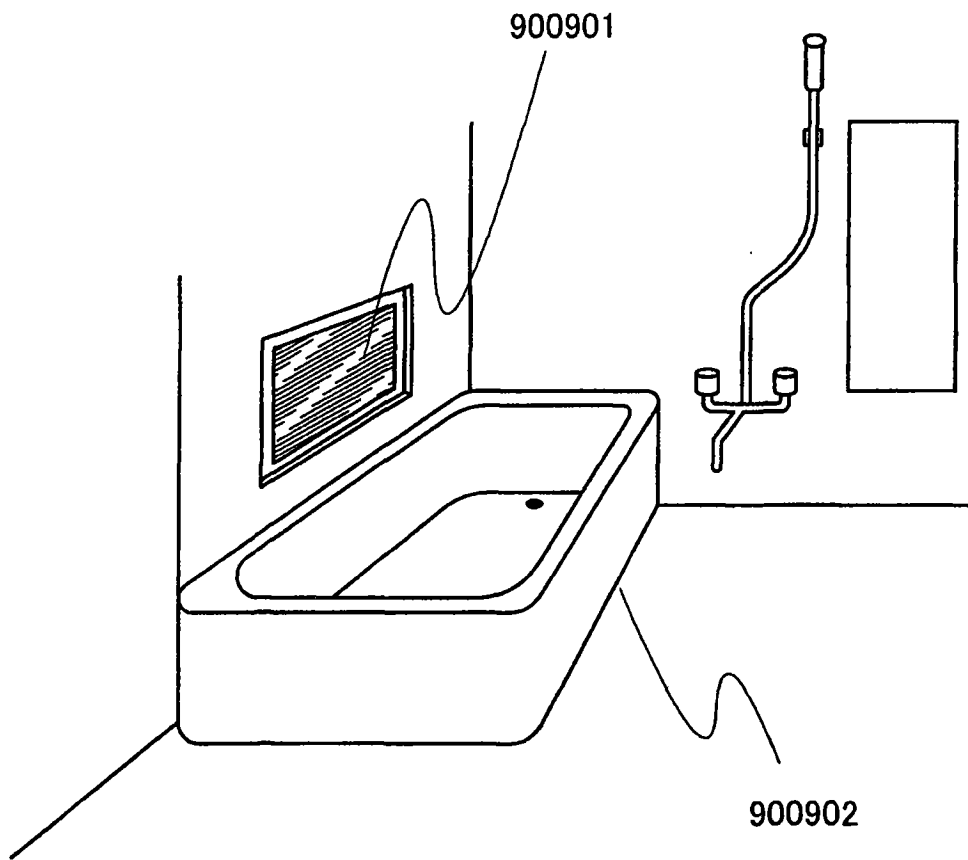


图 98

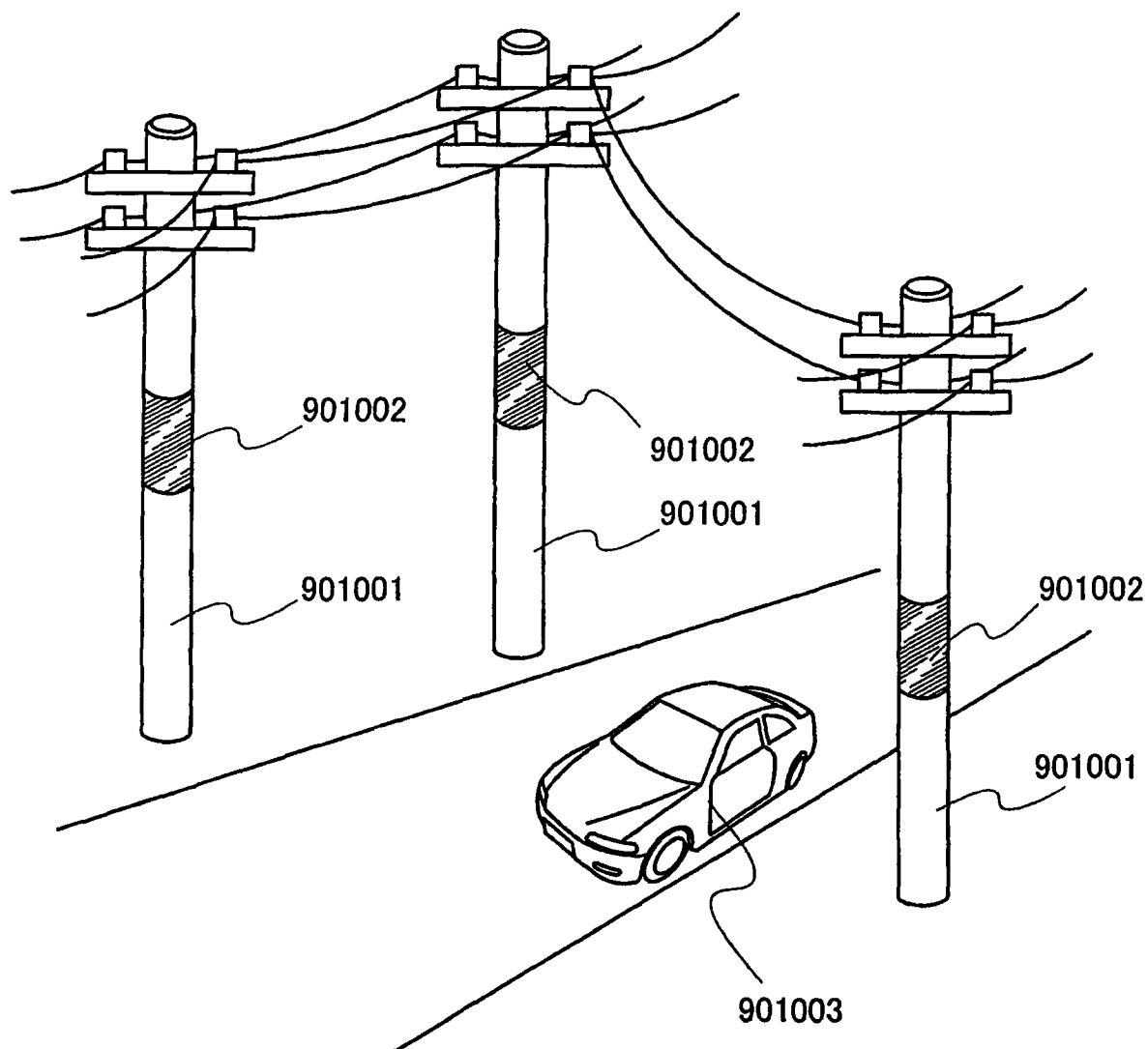
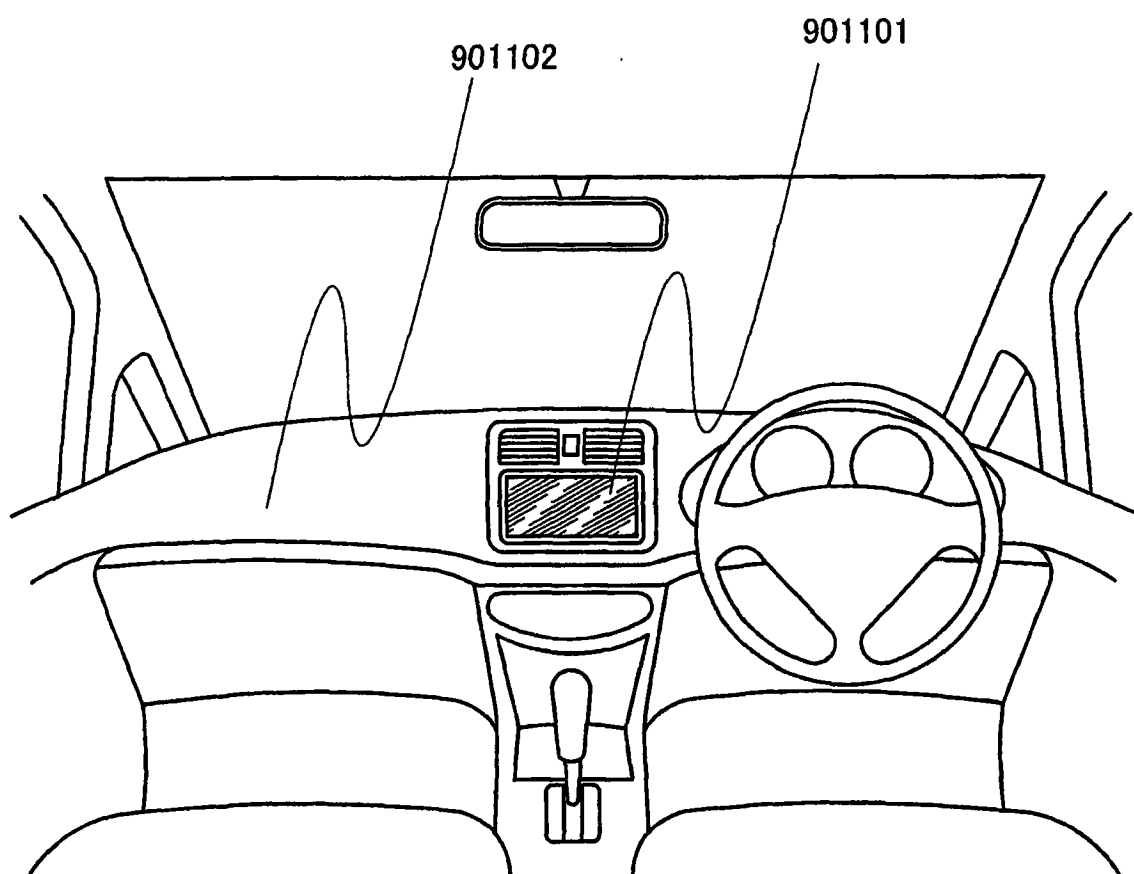


图 99



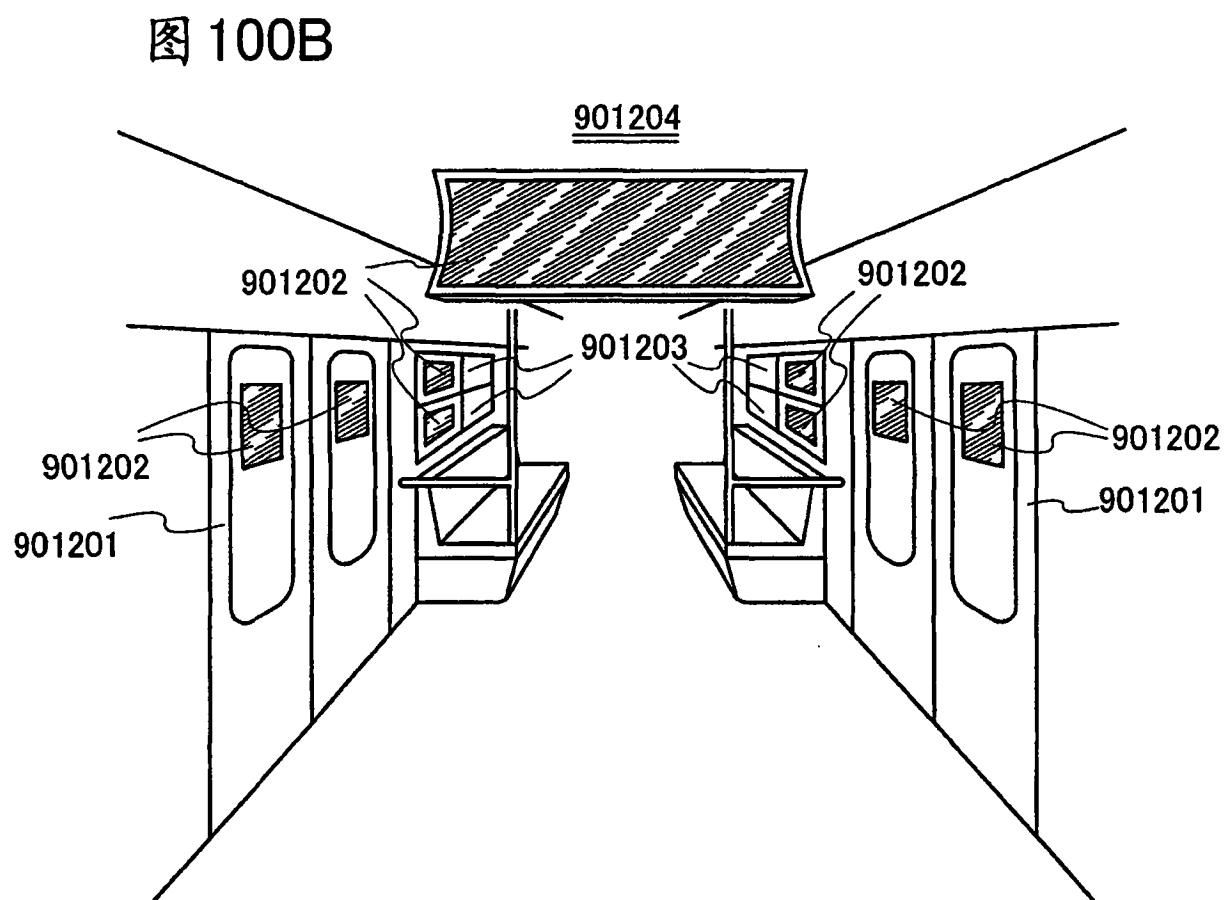
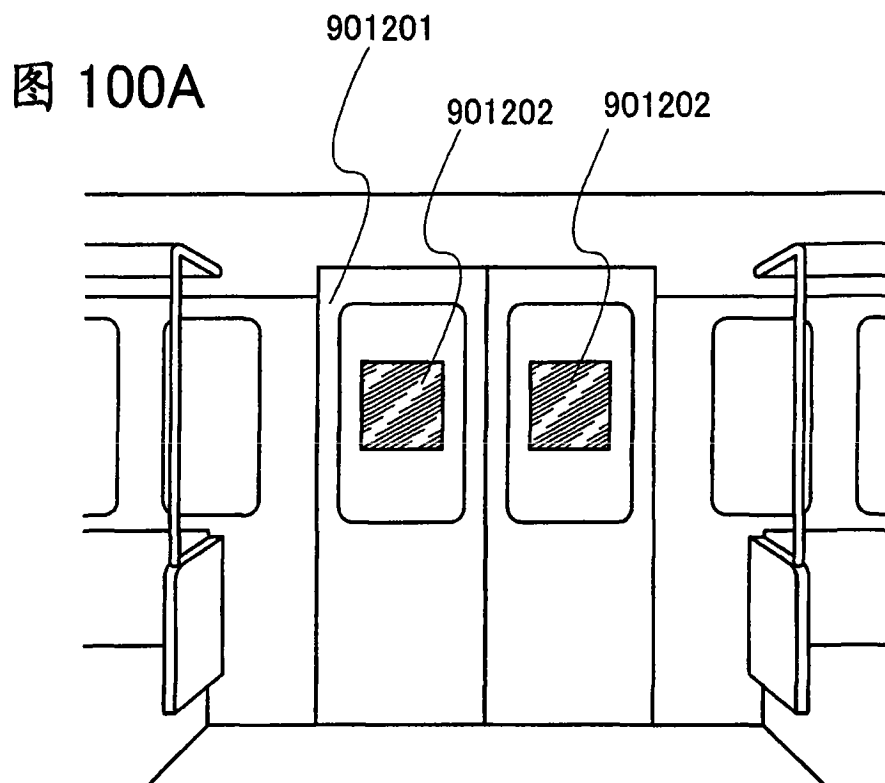


图 101A

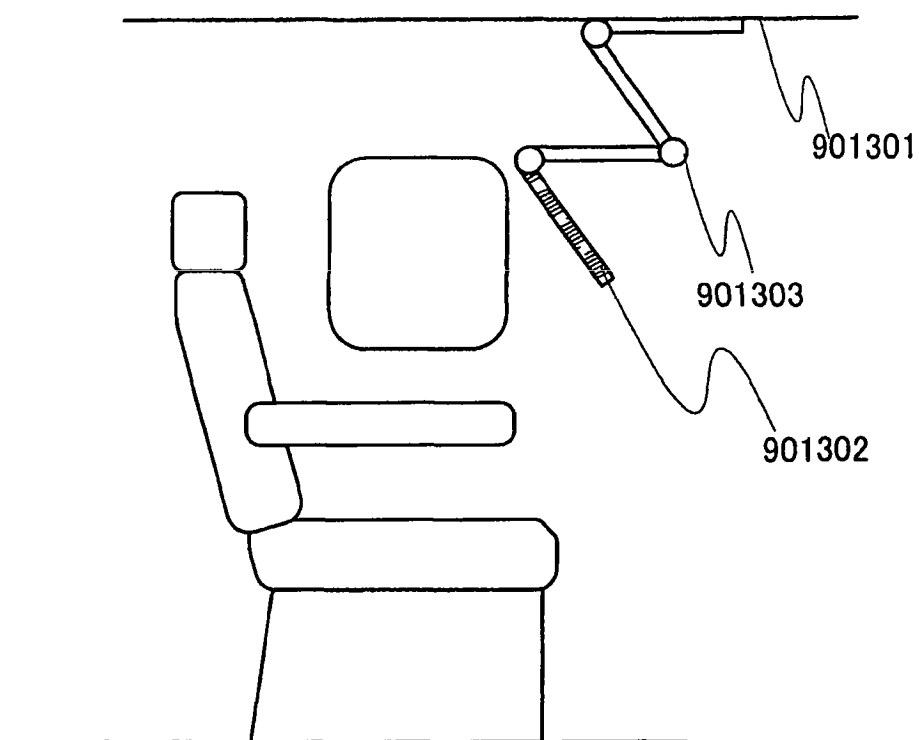


图 101B

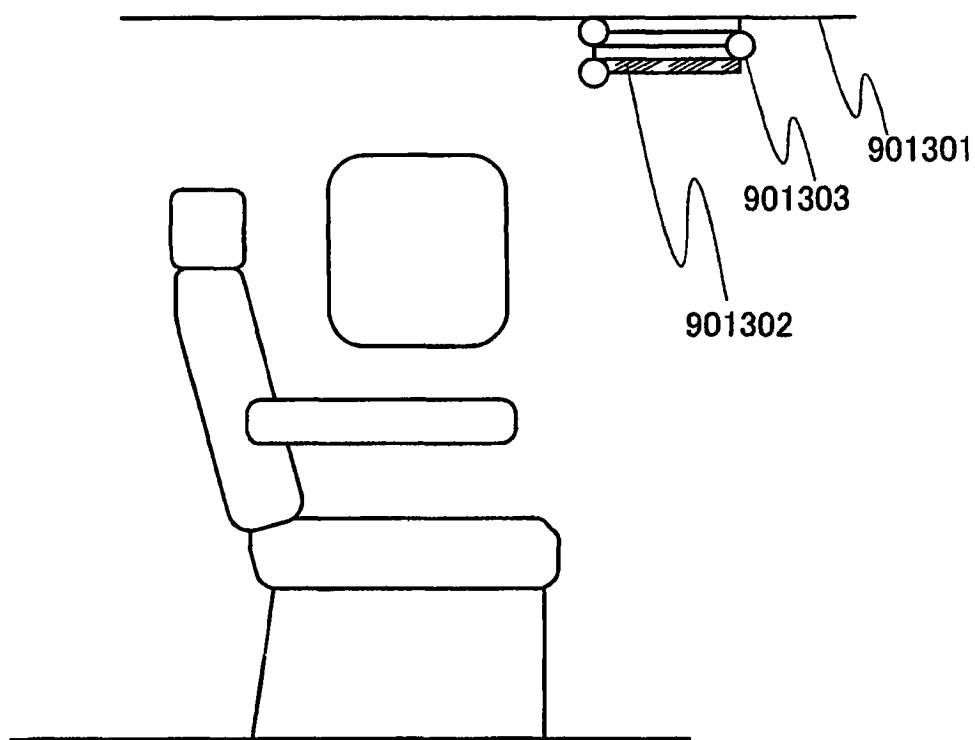


图 102A

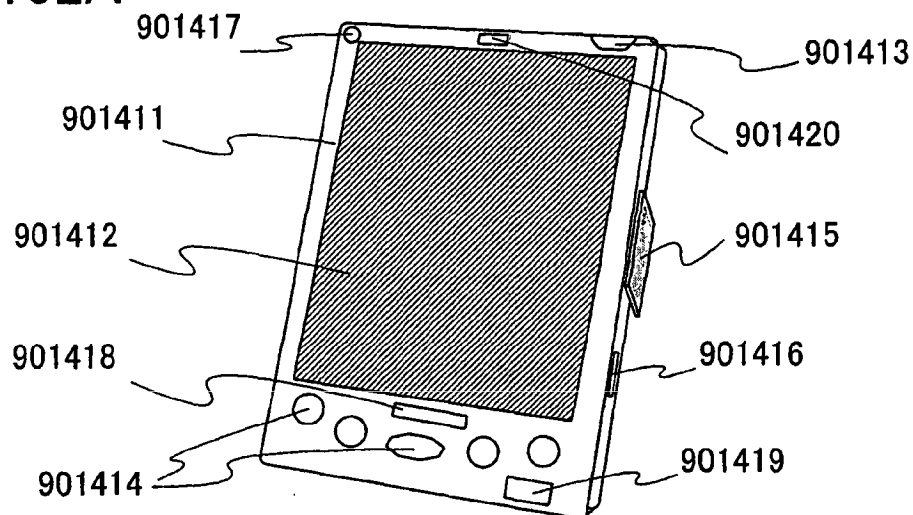


图 102B

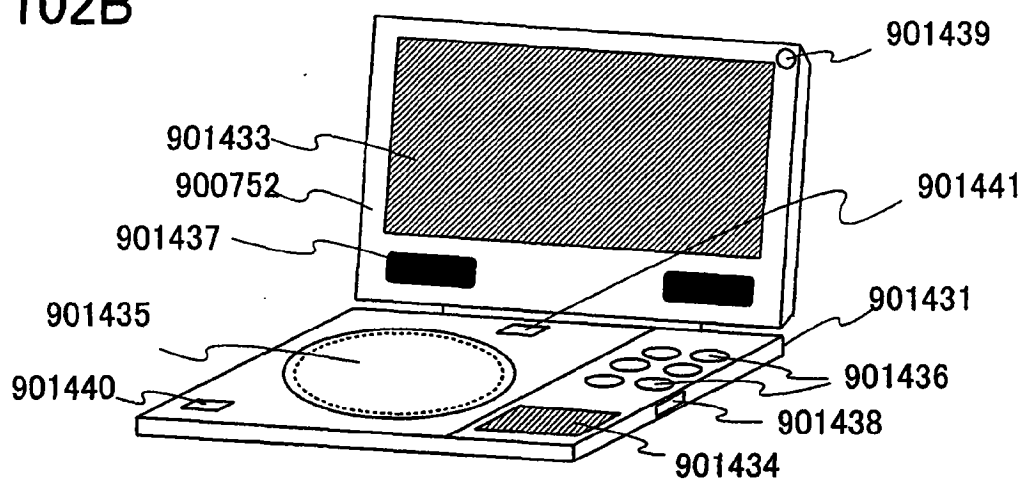


图 102C

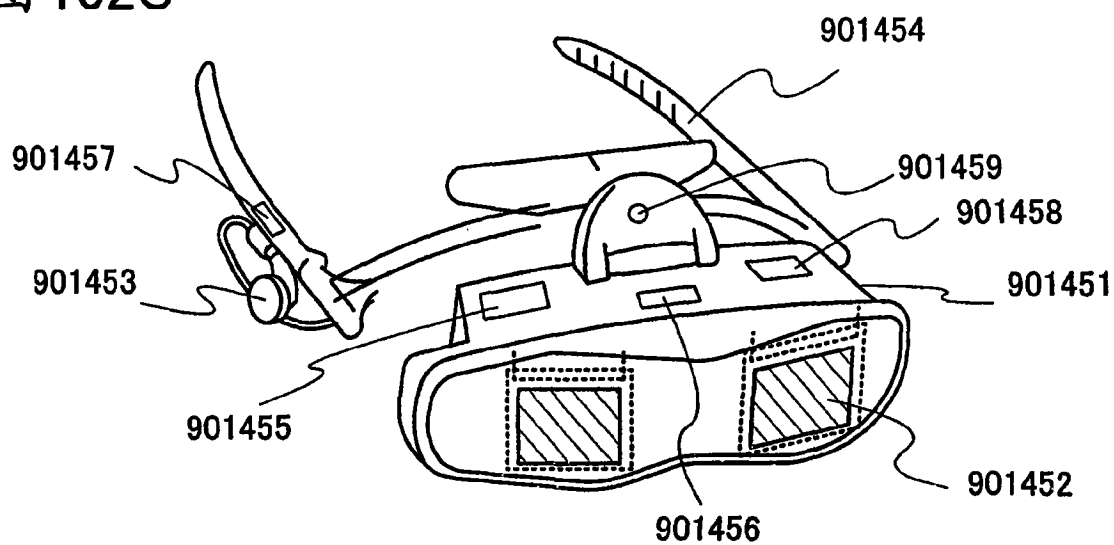


图 103A

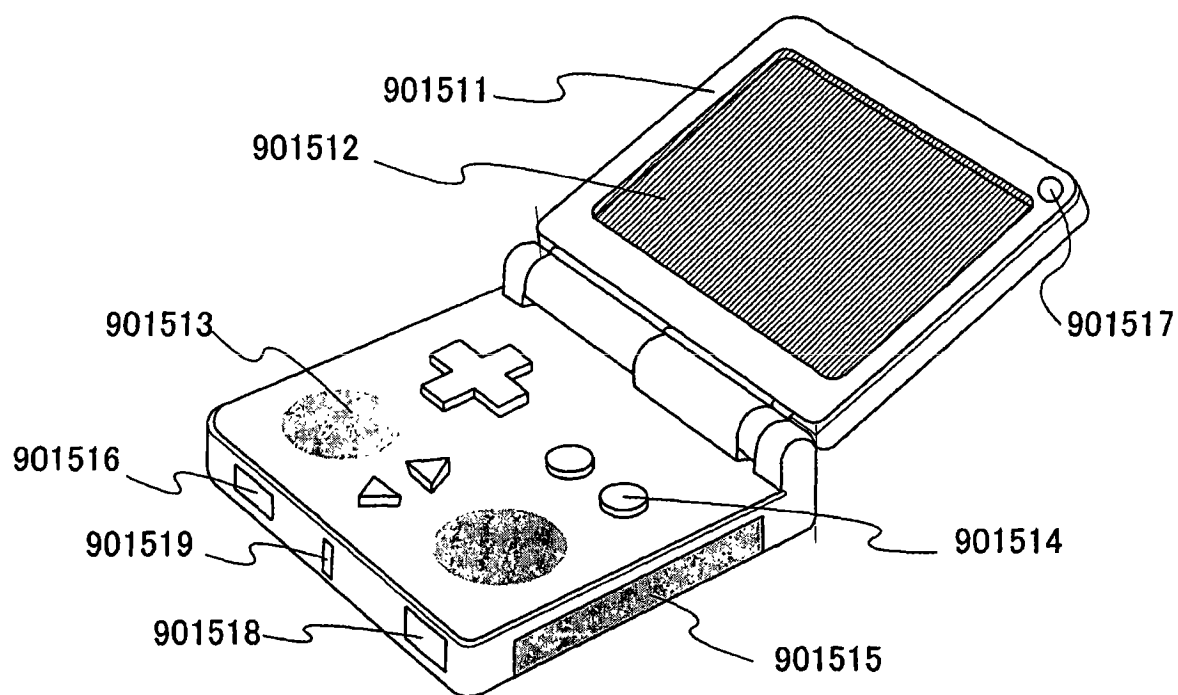


图 103B

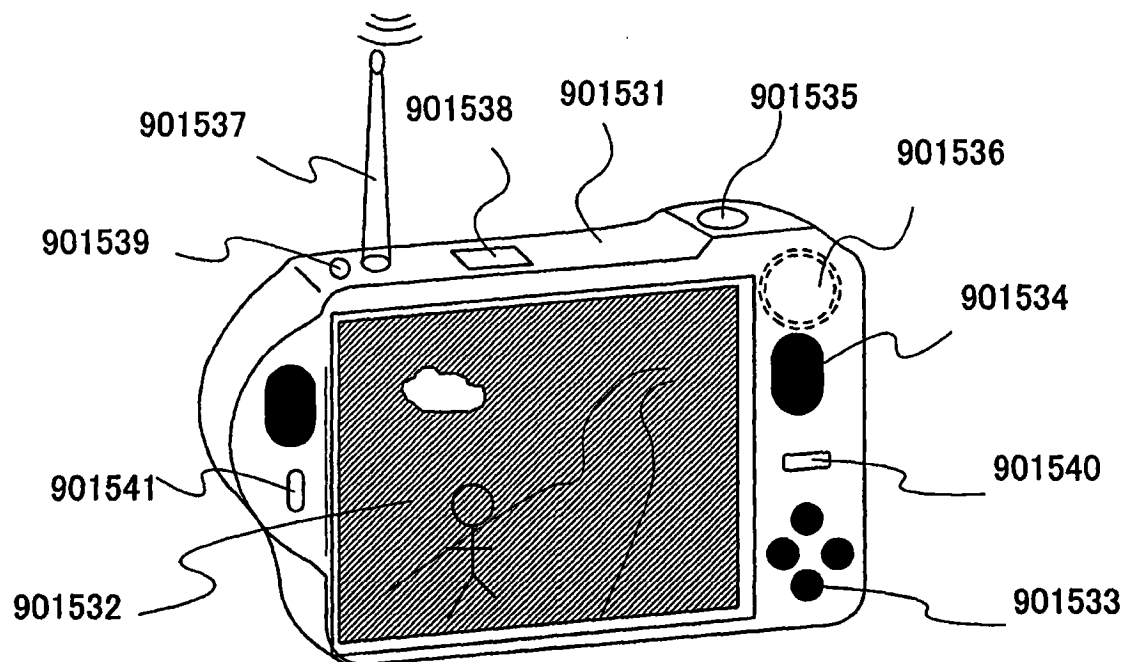


图 104

