



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I677953 B

(45)公告日：中華民國 108 (2019) 年 11 月 21 日

(21)申請案號：107118779

(22)申請日：中華民國 98 (2009) 年 09 月 24 日

(51)Int. Cl. : H01L23/52 (2006.01)

H01L21/768 (2006.01)

G09G3/20 (2006.01)

(30)優先權：2008/10/03 日本

2008-259031

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)；秋元健吾 AKIMOTO, KENGO (JP)；梅崎
敦司 UMEZAKI, ATSUSHI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200514009A

JP 2008085048A

US 2002043662A1

審查人員：吳松屏

申請專利範圍項數：17 項 圖式數：30 共 128 頁

(54)名稱

顯示裝置

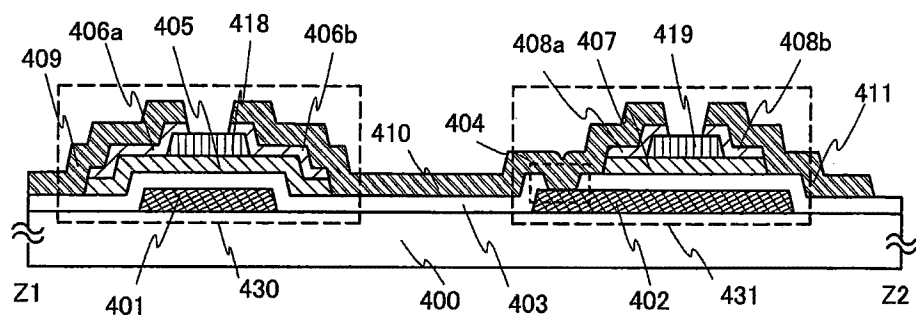
(57)摘要

像素部以及驅動像素部的驅動電路形成在同一基板上。驅動電路的至少一部分的電路使用反交錯型薄膜電晶體而形成，在該反交錯型薄膜電晶體中使用氧化物半導體，且在重疊於閘極電極層的成為通道形成區的氧化物半導體層上設置有通道保護層。藉由在同一基板上除了像素部以外還設置驅動電路，可以減少製造成本。

A pixel portion and a driver circuit driving the pixel portion are formed over the same substrate. At least a part of the driver circuit is formed using an inverted staggered thin film transistor in which an oxide semiconductor layer is used and a channel protective layer is provided over the oxide semiconductor layer serving as a channel formation region which is overlapped with the gate electrode. The driver circuit as well as the pixel portion is provided over the same substrate to reduce manufacturing costs.

指定代表圖：

圖1A



符號簡單說明：

- 400 . . . 基板
- 401 . . . 第一閘極電極
- 402 . . . 第二閘極電極
- 403 . . . 閘極絕緣層
- 404 . . . 接觸孔
- 405 . . . 第一氧化物半導體層
- 406a . . . n⁺層
- 406b . . . n⁺層
- 407 . . . 第二氧化物半導體層
- 408a . . . n⁺層
- 408b . . . n⁺層
- 409 . . . 第一佈線
- 410 . . . 第二佈線
- 411 . . . 第三佈線
- 418 . . . 第一通道保護層
- 419 . . . 第二通道保護層
- 430 . . . 第一薄膜電晶體
- 431 . . . 第二薄膜電晶體

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

顯示裝置

DISPLAY DEVICE

【技術領域】

本發明關於使用氧化物半導體的顯示裝置。

【先前技術】

如以液晶顯示裝置為代表那樣，形成在玻璃基板等的平板的薄膜電晶體由非晶矽、多晶矽製造。使用非晶矽的薄膜電晶體具有如下特徵：雖然其電場效應遷移率低，但是可以形成於大的玻璃基板上。另一方面，使用結晶矽的薄膜電晶體具有如下特徵：雖然其電場效應遷移率高，但是需要雷射退火等的晶化步驟，且不一定適用於形成於大的玻璃基板上。

針對於此，使用氧化物半導體製造薄膜電晶體，並應用於電子裝置及光裝置的技術引人注目。例如，專利文獻 1 及專利文獻 2 公開使用氧化鋅、In-Ga-Zn-O 類氧化物半導體用作氧化物半導體膜製造薄膜電晶體，並將它用作圖像顯示裝置的開關元件等的技術。

[專利文獻 1] 日本專利申請公開 2007-123861 號公報

[專利文獻 2] 日本專利申請公開 2007-96055 號公報

在通道形成區使用氧化物半導體的薄膜電晶體可以獲得比使用非晶矽的薄膜電晶體高的電場效應遷移率。可以藉由濺射法等以 300℃ 以下形成氧化物半導體膜，其製造程序與使用多晶矽的薄膜電晶體的製造程序相比簡單。

期望使用這種氧化物半導體在玻璃基板、塑膠基板等形成薄膜電晶體，並將它應用於液晶顯示器、電致發光顯示器或電子紙等。

隨著顯示裝置的高精細化，像素數增加，並且閘極數及信號線數也增加。當閘極數及信號線數增加時，有如下問題：不容易藉由鍵合等安裝包括用來驅動它們的驅動電路的 IC 晶片，因此製造成本增高。

【發明內容】

此外，本發明的實施例之一的目的還在於在驅動電路中減少連接元件的佈線之間的接觸電阻等，以謀求高速驅動。例如，當閘極佈線和上層佈線的接觸電阻高時，有在被輸入的信號中產生應變的憂慮。

此外，本發明的實施例之一的目的還在於提供可以減少接觸孔數並縮小驅動電路的佔有面積的顯示裝置的結構。

在同一基板上具有像素部以及驅動像素部的驅動電路，由使用氧化物半導體，且在重疊於閘極電極層的氧化物半導體層上設置有通道保護層的反交錯型薄膜電晶體構成驅動電路的至少一部分的電路。藉由在同一基板上設置

像素部和驅動電路，減少製造成本。

在本說明書中使用的氧化物半導體形成表示為 $\text{InMO}_3(\text{ZnO})_m$ ($m>0$) 的薄膜，並製造將該薄膜用作半導體層的薄膜電晶體。另外，M 表示選自鎵 (Ga)、鐵 (Fe)、鎳 (Ni)、錳 (Mn) 及鈷 (Co) 中的一種金屬元素或多種金屬元素。例如，作為 M，有時採用 Ga，有時包含 Ga 以外的上述金屬元素諸如 Ga 和 Ni 或 Ga 和 Fe 等。此外，在上述氧化物半導體中，有不僅包含作為 M 的金屬元素，而且還包含作為雜質元素的 Fe、Ni 等其他遷移金屬元素或該遷移金屬的氧化物的氧化物半導體。在本說明書中，也將該薄膜稱為 In-Ga-Zn-O 類非單晶膜。

表 1 示出利用感應耦合電漿質量分析法 (Inductively Coupled Plasma Mass Spectrometry: ICP-MS 分析法) 的典型測量例子。在使用 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:1$ 的靶材 ($\text{In}:\text{Ga}:\text{Zn}=1:1:0.5$)，並在將進行濺射法時的氬氣體流量設定為 40sccm 的條件 1 下可獲得的氧化物半導體膜是 $\text{InGa}_{0.95}\text{Zn}_{0.41}\text{O}_{3.33}$ 。此外，在將進行濺射法時的氬氣體流量設定為 10sccm，氧流量設定為 5sccm 的條件 2 下可獲得的氧化物半導體膜是 $\text{InGa}_{0.94}\text{Zn}_{0.40}\text{O}_{3.31}$ 。

[表 1]

流量比率	組成比 (原子%)				組成式
	In	Ga	Zn	O	
Ar/O ₂					
40/0	17.6	16.7	7.2	58.6	$\text{InGa}_{0.95}\text{Zn}_{0.41}\text{O}_{3.33}$
10/5	17.7	16.7	7	58.6	$\text{InGa}_{0.94}\text{Zn}_{0.40}\text{O}_{3.31}$

此外，表 2 示出將測量方法變為盧瑟福背散射光譜學法（Rutherford Backscattering Spectrometry：RBS 分析法）進行定量化而得到的結果。

[表 2]

流量比率	組成比（原子%）					組成式
	Ar/O ₂	In	Ga	Zn	O	
40/0	17	15.8	7.5	59.4	0.3	InGa _{0.93} Zn _{0.44} O _{3.49}
10/5	16	14.7	7.2	61.7	0.4	InGa _{0.92} Zn _{0.45} O _{3.86}

利用 RBS 分析測量條件 1 的樣品。其結果是，氧化物半導體膜是 InGa_{0.93}Zn_{0.44}O_{3.49}。此外，利用 RBS 分析測量條件 2 的樣品。其結果是，氧化物半導體膜是 InGa_{0.92}Zn_{0.45}O_{3.86}。

當進行 XRD（X 線衍射）測量時，在 In-Ga-Zn-O 類非單晶膜中觀察到非晶結構。另外，藉由濺射法形成測量的樣品的 In-Ga-Zn-O 類非單晶膜之後，對它以 200℃ 至 500℃，典型地以 300℃ 至 400℃ 進行 10 分至 100 分的加熱處理。此外，可以製造具有如下電特性的薄膜電晶體：當閘電壓是±20V 時，導通截止比是 10⁹ 以上，遷移率是 10 以上。

將具有這種電特性的薄膜電晶體用於驅動電路是有效的。例如，閘極線驅動電路由按順序傳送閘極信號的移位暫存器電路、緩衝電路等構成，而源極電極線驅動電路由

按順序傳送閘極信號的移位暫存器電路、緩衝電路、切換向像素傳送影像信號的導通截止的類比開關等構成。其遷移率比使用非晶矽的 TFT 的遷移率高的使用氧化物半導體膜的 TFT 可以使移位暫存器電路進行高速驅動。

此外，在由使用氧化物半導體的薄膜電晶體構成驅動像素部的驅動電路的至少一部分的電路的情況下，都由 n 通道型 TFT 形成，並且以圖 1B 所示的電路為基本單位而形成。另外，在驅動電路中，藉由使閘極電極和源極電極佈線或汲極電極佈線直接連接，可以獲得良好的接觸，並減少接觸電阻。當在驅動電路中藉由其他導電膜，例如透明導電膜連接閘極電極和源極電極佈線或汲極電極佈線時，有引起如下現象的憂慮：接觸孔數的增加、接觸孔數的增加所引起的佔有面積的增大或接觸電阻及佈線電阻的增大、以及程序的複雜化。

本說明書所公開的發明結構的一個實施例是一種顯示裝置，包括像素部及驅動電路，其中，所述像素部包括至少包含第一氧化物半導體層以及與所述第一氧化物半導體層接觸的第一通道保護層的第一薄膜電晶體，所述驅動電路包括至少包含第二氧化物半導體層以及與所述第二氧化物半導體層接觸的第二通道保護層的第二薄膜電晶體、包含第三氧化物半導體層以及與所述第三氧化物半導體層接觸的第三通道保護層的第三薄膜電晶體。與設置在所述第二氧化物半導體層的下方的所述第二薄膜電晶體的閘極電極直接接觸的佈線設置在所述第三氧化物半導體層的上

方，所述佈線是與所述第三氧化物半導體層電連接的所述第三薄膜電晶體的源極電極佈線或汲極電極佈線。

本發明的一個實施例解決上述課題中的至少一個。

此外，在用於本發明的一個實施例的薄膜電晶體中，也可以採用如下結構：在源極電極佈線和成為通道形成區的氧化物半導體層（在上述結構中第三氧化物半導體層）之間、在汲極電極佈線和成為通道形成區的氧化物半導體層（在上述結構中第三氧化物半導體層）之間，具有其膜厚度薄於第三氧化物半導體層的膜厚度，且其導電率高於第三氧化物半導體層的導電率的第四氧化物半導體層。

第四氧化物半導體層呈現出 n 型導電型，將其用作源區及汲區。

此外，第三氧化物半導體層具有非晶結構，並且第四氧化物半導體層有時在非晶結構中具有晶粒（奈米晶體）。該第四氧化物半導體層中的晶粒（奈米晶體）的直徑為 1nm 至 10nm ，典型為 2nm 至 4nm 左右。

此外，作為用作源區及汲區（ n^+ 層）的第四氧化物半導體層可以使用 In-Ga-Zn-O 類非單晶膜。另外，也可以使用錫、鉬、鈦、鎳或鋁代替 In 、 Ga 以及 Zn 中的任一個。

也可以採用具有覆蓋包括在顯示裝置中的所述第一薄膜電晶體、所述第二薄膜電晶體以及所述第三薄膜電晶體，且與所述第一通道保護層、所述第二通道保護層以及所述第三通道保護層接觸的絕緣層的結構。

此外，由於薄膜電晶體因靜電等而容易損壞，因此最好對於閘極線或源極電極線將驅動電路保護用保護電路設置在同一基板上。最好由使用氧化物半導體的非線性元件構成保護電路。

注意，從方便起見附加了第一、第二等序數詞，因此其並不表示特定發明的步驟順序或層疊順序。

此外，作為具有驅動電路的顯示裝置，除了液晶顯示裝置之外，還可以舉出使用發光元件的發光顯示裝置以及使用電泳顯示元件的也被稱為電子紙的顯示裝置。

在使用發光元件的發光顯示裝置中，像素部具有多個薄膜電晶體，並且在像素部中也具有使某個薄膜電晶體的閘極電極和其他電晶體的源極電極佈線或汲極電極佈線直接連接的部分。另外，在使用發光元件的發光顯示裝置的驅動電路中具有使薄膜電晶體的閘極電極和該薄膜電晶體的源極電極佈線或汲極電極佈線直接連接的部分。

注意，在本說明書中半導體裝置是指能夠藉由利用半導體特性而工作的所有裝置，因此電光裝置、半導體電路以及電子設備都是半導體裝置。

藉由由使用氧化物半導體的薄膜電晶體形成閘極線驅動電路或源極電極線驅動電路，減少製造成本。而且，可以提供一種顯示裝置，其中藉由使用於驅動電路的薄膜電晶體的閘極電極和源極電極佈線或汲極電極佈線直接連接，可以減少接觸孔數並縮小驅動電路的佔有面積。

從而，根據本發明的一個實施例，可以以低成本提供

電特性高且可靠性高的顯示裝置。

【圖式簡單說明】

在附圖中：

圖 1A 至 1C 是說明半導體裝置的圖；

圖 2A 和 2B 是說明半導體裝置的圖；

圖 3A 至 3C 是說明半導體裝置的製造方法的圖；

圖 4A 至 4D 是說明半導體裝置的製造方法的圖；

圖 5A 至 5C 是說明半導體裝置的製造方法的圖；

圖 6A 至 6C 是說明半導體裝置的製造方法的圖；

圖 7 是說明半導體裝置的製造方法的圖；

圖 8 是說明半導體裝置的製造方法的圖；

圖 9 是說明半導體裝置的製造方法的圖；

圖 10 是說明半導體裝置的圖；

圖 11A1、11A1、11B1 和 11B2 是說明半導體裝置的圖；

圖 12 是說明半導體裝置的圖；

圖 13 是說明半導體裝置的圖；

圖 14A 和 14B 是說明半導體裝置的方塊圖；

圖 15 是說明信號線驅動電路的結構的圖；

圖 16 是說明信號線驅動電路的工作的時序圖；

圖 17 是說明信號線驅動電路的工作的時序圖；

圖 18 是說明移位暫存器的結構的圖；

圖 19 是說明圖 18 所示的正反器的連接結構的圖；

圖 20 是說明半導體裝置的像素等效電路的圖；

圖 21A 至 21C 是說明半導體裝置的圖；

圖 22A1、22A2、和 22B 是說明半導體裝置的圖；

圖 23 是說明半導體裝置的圖；

圖 24A 和 24B 是說明半導體裝置的圖；

圖 25A 和 25B 是說明電子紙的使用方式的例子的圖；

圖 26 是示出電子書籍的一例的外觀圖；

圖 27A 和 27B 是示出電視裝置及數位相框的例子的外觀圖；

圖 28A 和 28B 是示出遊戲機的例子的圖；

圖 29A 和 29B 是示出移動電話機的例子的圖；

圖 30 是說明半導體裝置的圖。

【實施方式】

下面，使用附圖詳細說明實施例。但是，本發明不局限於以下說明，所屬技術領域的普通技術人員可以很容易地理解一個事實就是其方式和詳細內容在不脫離本發明的宗旨及其範圍下可以被變換為各種各樣的形式。因此，本發明不應被認為是局限於以下實施例所記載的內容。此外，在以下說明的本發明的一個實施例的結構中，在不同附圖之間共同使用表示同一部分或具有同樣功能的部分的附圖標記而省略其反復說明。

實施例 1

在此，根據使用兩個 n 通道型薄膜電晶體構成反相器電路的例子，以下說明本發明的實施例之一。

使用反相器電路、電容器、電阻器等構成用來驅動像素部的驅動電路。有組合兩個 n 通道型 TFT 形成反相器電路的情況、組合增強型電晶體和耗盡型電晶體形成反相器電路的情況（下面稱為 EDMOS 電路）、使用增強型 TFT 形成反相器電路的情況（下面稱為 EEMOS 電路）。注意，在 n 通道型 TFT 的臨界值電壓是正的情況下，定義為增強型電晶體，而在 n 通道型 TFT 的臨界值電壓是負的情況下，定義為耗盡型電晶體。在本說明書中按照該定義進行描述。

將像素部和驅動電路形成在同一基板上，並且在像素部中，使用配置為矩陣狀的增強型電晶體切換對像素電極的電壓施加的導通截止。這種配置在像素部的增強型電晶體使用氧化物半導體，在其電特性中，當閘電壓是 $\pm 20\text{V}$ 時，導通截止比是 10^9 以上，所以洩漏電流少且可以實現低耗電量驅動。

圖 1A 示出驅動電路的反相器電路的截面結構。此外，圖 1A 和 1B 所示的第一薄膜電晶體 430、第二薄膜電晶體 431 是具有通道保護層的反交錯型薄膜電晶體，是在半導體層上隔著源區或汲區地設置有佈線的薄膜電晶體的例子。

在圖 1A 中，在基板 400 上設置第一閘極電極 401 及

第二閘極電極 402。可以使用鉬、鈦、鉻、鉭、鎢、鋁、銅、鈹、鈳等的金屬材料或以這些材料為主要成分的合金材料，以它們的單層或疊層形成第一閘極電極 401 及第二閘極電極 402。

例如，作為第一閘極電極 401 及第二閘極電極 402 的兩層的疊層結構，最好採用在鋁層上層疊鉬層的兩層結構、在銅層上層疊鉬層的兩層結構、在銅層上層疊氮化鈦層或氮化鉭層的兩層結構、層疊氮化鈦層和鉬層的兩層結構。作為三層的疊層結構，最好採用鎢層或氮化鎢層、鋁和矽的合金層或鋁和鈦的合金層、氮化鈦層或鈦層的疊層。

此外，在覆蓋第一閘極電極 401 及第二閘極電極 402 的閘極絕緣層 403 上設置第一氧化物半導體層 405 和第二氧化物半導體層 407。

在與第一閘極電極 401 重疊的第一氧化物半導體層 405 上接觸而設置第一通道保護層 418，在與第二閘極電極 402 重疊的第二氧化物半導體層 407 上接觸而設置第二通道保護層 419。

由於採用在第一氧化物半導體層 405 的通道形成區上設置第一通道保護層 418，並且在第二氧化物半導體層 407 的通道形成區上設置第二通道保護層 419 的結構，可以防止在進行製造程序時損壞第一氧化物半導體層 405 及第二氧化物半導體層 407 的通道形成區（在進行蝕刻時由電漿以及蝕刻劑導致的膜厚度的降低和氧化等）。從而，

可以提高第一薄膜電晶體 430、第二薄膜電晶體 431 的可靠性。

在第一氧化物半導體層 405 上設置第一佈線 409 及第二佈線 410，並且在第二佈線 410 通過形成在閘極絕緣層 403 的接觸孔 404 與第二閘極電極 402 直接接觸。此外，在第二氧化物半導體層 407 上設置第三佈線 411。

第一薄膜電晶體 430 具有第一閘極電極 401 和隔著閘極絕緣層 403 與第一閘極電極 401 重疊的第一氧化物半導體層 405，並且第一佈線 409 是接地電位的電源線（接地電源線）。該接地電位的電源線也可以是被施加負電壓 VDL 的電源線（負電源線）。

此外，第二薄膜電晶體 431 具有第二閘極電極 402 和隔著閘極絕緣層 403 與第二閘極電極 402 重疊的第二氧化物半導體層 407，並且第三佈線 411 是被施加正電壓 VDD 的電源線（正電源線）。

此外，在第一氧化物半導體層 405 和第一佈線 409 之間設置 n^+ 層 406a，在第一氧化物半導體層 405 和第二佈線 410 之間設置 n^+ 層 406b。另外，在第二氧化物半導體層 407 和第二佈線 410 之間設置 n^+ 層 408a，在第二氧化物半導體層 407 和第三佈線 411 之間設置 n^+ 層 408b。

在本實施例中，用作源區或汲區的 n^+ 層 406a、406b、408a、408b 是 In-Ga-Zn-O 類非單晶膜，在與第一氧化物半導體層 405、第二氧化物半導體層 407 的成膜條件不同的成膜條件下形成，是電阻更低的氧化物半導體

層。例如，使用在上述表 1 所記載的藉由濺射法將氬氣體流量設定為 40sccm 的條件 1 下可獲得的氧化物半導體膜來形成的 n^+ 層 406a、406b、408a、408b 具有 n 型導電型，其啓動能 (ΔE) 為 0.01eV 以上且 0.1eV 以下。此外，在本實施例中， n^+ 層 406a、406b、408a、408b 是 In-Ga-Zn-O 類非單晶膜，至少包含非晶成分。 n^+ 層 406a、406b、408a、408b 有時在非晶結構中包含晶粒（奈米晶體）。該 n^+ 層 406a、406b、408a、408b 中的晶粒（奈米晶體）的直徑為 1nm 至 10nm，典型地為 2nm 至 4nm 左右。

藉由設置 n^+ 層 406a、406b、408a、408b，金屬層的第一佈線 409、第二佈線 410 與第一氧化物半導體層 405 具有良好的接合，並且金屬層的第二佈線 410、第三佈線 411 與第二氧化物半導體層 407 具有良好的接合，以與肖特基結相比在熱方面穩定地工作。此外，爲了將供應通道的載子（源極電極一側）、穩定地吸收通道的載子（汲極電極一側）或電阻成分形成在佈線和氧化物半導體層的介面，積極地設置 n^+ 層是有效的。此外，藉由低電阻化，即時在高漏電壓下也可以保持良好的遷移率。

如圖 1A 所示那樣，電連接到第一氧化物半導體層 405 和第二氧化物半導體層 407 的兩者的第二佈線 410 通過形成在閘極絕緣層 403 的接觸孔 404 與第二薄膜電晶體 431 的第二閘極電極 402 直接連接。藉由使第二佈線 410 和第二閘極電極 402 直接連接，可以獲得良好的接觸並減

少接觸電阻。與隔著其他導電膜，例如隔著透明導電膜連接第二閘極電極 402 和第二佈線 410 的情況相比，可以謀求接觸孔數的減少、借助於接觸孔數的減少的佔有面積的縮小。

此外，圖 1C 示出驅動電路的反相器電路的俯視圖。在圖 1C 中，沿著虛線 Z1-Z2 截斷的截面對應於圖 1A。

另外，圖 1B 示出 EDMOS 電路的等效電路。圖 1A 及圖 1C 所示的電路連接相當於圖 1B，並且它是第一薄膜電晶體 430 是增強型 n 通道型電晶體，而第二薄膜電晶體 431 是耗盡型 n 通道型電晶體的例子。

作為在同一基板上製造增強型 n 通道型電晶體和耗盡型 n 通道型電晶體的方法，例如使用不同的材料及不同的成膜條件製造第一氧化物半導體層 405 和第二氧化物半導體層 407。此外，也可以在氧化物半導體層的上下設置閘極電極控制臨界值，對閘極電極施加電壓以使得一個 TFT 成為常導通狀態（normally-on），並使得另一個 TFT 成為常截止狀態（normally-off）而構成 EDMOS 電路。

實施例 2

實施例 1 示出 EDMOS 電路的例子。在本實施例中，圖 2A 示出 EEMOS 電路的等效電路。在圖 2A 的等效電路中，採用使用兩個都是增強型 n 通道型電晶體的組合的驅動電路。

當將可採用兩個都是相同的增強型 n 通道型電晶體的

組合製造的圖 2A 的電路結構用於驅動電路時，用於像素部的電晶體也是相同的增強型 n 通道型電晶體，所以製造程序不增大，因此可以說是最好的。此外，圖 2B 示出俯視圖。在圖 2B 中沿著虛線 Y1-Y2 截斷的截面的等效電路相當於圖 2A。

此外，圖 2A 和 2B 所示的第一薄膜電晶體 460、第二薄膜電晶體 461 是具有通道保護層的反交錯型薄膜電晶體，是在半導體層上隔著源區或汲區的設置有佈線的薄膜電晶體的例子。

此外，圖 3A、圖 3B 及圖 3C 示出反相器電路的製造程序的一例。

在基板 440 上藉由濺射法形成第一導電膜，使用第一光掩模對第一導電膜選擇性地進行蝕刻，形成第一閘極電極 441 及第二閘極電極 442。接著，採用電漿 CVD 法或濺射法形成覆蓋第一閘極電極 441 及第二閘極電極 442 的閘極絕緣層 443。可以採用 CVD 法或濺射法等使用氧化矽層、氮化矽層、氧氮化矽層或氮氧化矽層的單層或疊層形成閘極絕緣層 443。此外，作為閘極絕緣層 443，也可以採用使用有機矽烷氣體的 CVD 法形成氧化矽層。作為有機矽烷氣體，可以使用含矽化合物諸如正矽酸乙酯（TEOS：化學式 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）、四甲基矽烷（TMS：化學式 $\text{Si}(\text{CH}_3)_4$ ）、四甲基環四矽氧烷（TMCTS）、八甲基環四矽氧烷（OMCTS）、六甲基二矽氮烷（HMDS）、三乙氧基矽烷（ $\text{SiH}(\text{OC}_2\text{H}_5)_3$ ）、三（二甲氨

基) 矽烷 ($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$) 等。

接著，使用第二光掩模對閘極絕緣層 443 選擇性地進行蝕刻來形成到達第二閘極電極 442 的接觸孔 444。至此為止的步驟的截面圖相當於圖 3A。

接著，藉由濺射法形成氧化物半導體膜，在其上還形成第一通道保護層 458、第二通道保護層 459。在氧化物半導體膜上形成絕緣層，使用第三光掩模選擇性地進行蝕刻來形成第一通道保護層 458、第二通道保護層 459。

此外，最好藉由在採用濺射法形成氧化物半導體膜之前進行引入氬氣體來產生電漿的反濺射，去除附著到閘極絕緣層 443 的表面及接觸孔 444 的底面的塵屑。反濺射是指一種方法，其中不對靶材一側施加電壓而在氬氣氛下使用 RF 電源對基板一側施加電壓來在基板形成電漿，從而對表面進行修改。另外，也可以使用氮、氦等代替氬氣氛。此外，也可以在對氬氣氛添加氧、氫、 N_2O 等的氣氛下進行反濺射。另外，也可以在對氬氣氛添加 Cl_2 、 CF_4 等的氣氛下進行反濺射。

接著，在氧化物半導體膜、第一通道保護層 458 以及第二通道保護層 459 上形成 n^+ 層。

接著，使用第四光掩模對氧化物半導體膜及 n^+ 層選擇性地進行蝕刻，形成第一氧化物半導體層 445、第二氧化物半導體層 447。接著，藉由濺射法形成第二導電膜，使用第五光掩模對第二導電膜選擇性地進行蝕刻，形成第一佈線 449、第二佈線 450 及第三佈線 451。第三佈線 451

藉由接觸孔 444 與第二閘極電極 442 直接接觸。另外，最好藉由在採用濺射法形成第二導電膜之前進行引入氬氣體來產生電漿的反濺射，去除附著到閘極絕緣層 443 的表面、 n^+ 層的表面以及接觸孔 444 的底面的塵屑。反濺射是指一種方法，其中不對靶材一側施加電壓而在氬氣氛下使用 RF 電源對基板一側施加電壓來在基板形成電漿，從而對表面進行修改。另外，也可以使用氮、氬等代替氬氣氛。此外，也可以在對氬氣氛添加氧、氫、 N_2O 等的氣氛下進行反濺射。另外，也可以在對氬氣氛添加 Cl_2 、 CF_4 等的氣氛下進行反濺射。

此外，當對第二導電膜進行蝕刻時，還對 n^+ 層的一部分進行蝕刻，形成 n^+ 層 446a、446b、448a、448b。在結束該蝕刻的步驟，完成第一薄膜電晶體 460 和第二薄膜電晶體 461。至此為止的步驟的截面圖相當於圖 3B。

接著，在大氣氣氛下或氮氣氛下進行 $200^{\circ}C$ 至 $600^{\circ}C$ 的加熱處理。另外，對於進行該加熱處理的時序沒有限制而只要在形成氧化物半導體膜之後就可以進行。

接著，形成保護層 452，使用第六光掩模對保護層 452 選擇性地進行蝕刻形成接觸孔，然後形成第三導電膜。最後，使用第七光掩模對第三導電膜選擇性地進行蝕刻形成與第二佈線 410 電連接的連接佈線 453。至此為止的步驟的截面圖相當於圖 3C。

在使用發光元件的發光顯示裝置中，像素部具有多個薄膜電晶體，在像素部中也具有用來使某一個薄膜電晶體

的閘極電極和其他電晶體的源極電極佈線或汲極電極佈線直接連接的接觸孔。當使用第二光掩模在閘極絕緣膜形成接觸孔時，可以使用相同的掩模形成該接觸部。

此外，至於液晶顯示裝置及電子紙，在用來與 FPC 等的外部端子連接的端子部中，當形成到達閘極佈線的接觸孔時以及當使用第二光掩模在閘極絕緣膜形成接觸孔時可以使用相同的掩模。

注意，上述步驟順序只是一例而已，對於步驟順序沒有特別的限制。例如，雖然增加一個光掩模，但是也可以分別使用用來對第二導電膜進行蝕刻的光掩模和用來對 n^+ 層的一部分進行蝕刻的光掩模而進行蝕刻。

實施例 3

在本實施例中，至於反相器電路的製造，參照圖 4A、4B、4C 以及 4D 說明與實施例 2 不同的製造程序的例子。

在基板 440 上，利用濺射法形成第一導電膜，並使用第一光掩模對第一導電膜選擇性地進行蝕刻，而形成第一閘極電極 441 及第二閘極電極 442。接著，利用電漿 CVD 法或濺射法形成覆蓋第一閘極電極 441 及第二閘極電極 442 的閘極絕緣層 443。

接著，利用濺射法形成氧化物半導體膜，在其上還形成第一通道保護層 458、第二通道保護層 459。在氧化物半導體膜上形成絕緣層，使用第二光掩模選擇性地進行蝕

刻，而形成第一通道保護層 458、第二通道保護層 459。

接著，在氧化物半導體膜、第一通道保護層 458 以及第二通道保護層 459 上形成 n^+ 層。

接著，使用第三光掩模對氧化物半導體膜及 n^+ 層選擇性地進行蝕刻，而形成第一氧化物半導體層 445、第二氧化物半導體層 447、 n^+ 層 455、457。像這樣，形成隔著第一閘極電極 441 和閘極絕緣層 443 重疊的第一氧化物半導體層 445、第一通道保護層 458 以及 n^+ 層 455，並且形成隔著第二閘極電極 442 和閘極絕緣層 443 重疊的第二氧化物半導體層 447、第二通道保護層 459 以及 n^+ 層 457。至此為止的步驟的截面圖相當於圖 4A。

接著，使用第四光掩模對閘極絕緣層 443 選擇性地蝕刻，而形成到達第二閘極電極 442 的接觸孔 444。至此為止的步驟的截面圖相當於圖 4B。

接著，利用濺射法形成第二導電膜，使用第五光掩模對第二導電膜選擇性地進行蝕刻，而形成第一佈線 449、第二佈線 450 以及第三佈線 451。此外，最好藉由在採用濺射法形成第二導電膜之前進行引入氬氣體來產生電漿的反濺射，去除附著到閘極絕緣層 443 的表面、 n^+ 層 455、457 的表面及接觸孔 444 的底面的塵屑。反濺射是指一種方法，其中不對靶材一側施加電壓而在氬氣氛下使用 RF 電源對基板一側施加電壓來在基板形成電漿，從而對表面進行修改。另外，也可以使用氮、氬等代替氬氣氛。此外，也可以在對氬氣氛添加氧、氬、 N_2O 等的氣氛下進行

反濺射。另外，也可以在對氬氣氛添加 Cl_2 、 CF_4 等的氣氛下進行反濺射。

在本實施例的程序中，由於在形成接觸孔 444 之後，可以以不形成其他膜的方式形成第二導電膜，與實施例 2 相比接觸孔的底面被暴露的步驟數量少，因此可以擴大閘極電極的材料的選擇範圍。在實施例 2 中，由於以接觸在接觸孔 444 中露出的閘極電極面的方式形成氧化物半導體膜，因此需要選擇在氧化物半導體膜的蝕刻步驟中閘極電極的材料不被蝕刻的蝕刻條件或閘極電極的材料。

此外，當對第二導電膜進行蝕刻時，還對 n^+ 層的一部分進行蝕刻，形成 n^+ 層 446a、446b、448a、448b。在結束該蝕刻的步驟，完成第一薄膜電晶體 460 和第二薄膜電晶體 461。

第一薄膜電晶體 460 具有第一閘極電極 441、隔著閘極絕緣層 443 與第一閘極電極 441 重疊的第一氧化物半導體層 445，第一佈線 449 是接地電位的電源線（接地電源線）。該接地電位的電源線也可以成為負電壓 VDL 被施加的電源線（負電源線）。

此外，第二薄膜電晶體 461 具有第二閘極電極 442、隔著閘極絕緣層 443 與第二閘極電極 442 重疊的第二氧化物半導體層 447，第三佈線 451 是正電壓 VDD 被施加的電源線（正電源線）。

此外，在第一氧化物半導體層 445 和第一佈線 449 之間設置 n^+ 層 446a，並且第一氧化物半導體層 445 和第二

佈線 450 之間設置 n^+ 層 446b。另外，第二氧化物半導體層 447 和第二佈線 450 之間設置 n^+ 層 448a，並且第二氧化物半導體層 447 和第三佈線 451 之間設置 n^+ 層 448b。

至此為止的步驟的截面圖相當於圖 4C。

接著，在大氣氣氛下或氮氣氛下進行 200℃ 至 600℃ 的加熱處理。另外，對於進行該加熱處理的時序沒有限制而只要在形成氧化物半導體膜之後就可以進行。

接著，形成保護層 452，使用第六光掩模對保護層 452 選擇性地進行蝕刻形成接觸孔，然後形成第三導電膜。最後，使用第七光掩模對第三導電膜選擇性地進行蝕刻形成與第二佈線 450 電連接的連接佈線 453。至此為止的步驟的截面圖相當於圖 4D。

在使用發光元件的發光顯示裝置中，像素部具有多個薄膜電晶體，在像素部中也具有用來使某個薄膜電晶體的閘極電極和其他電晶體的源極電極佈線或汲極電極佈線直接連接的接觸孔。當使用第四光掩模在閘極絕緣膜形成接觸孔時，可以使用相同的掩模形成該接觸部。

此外，在液晶顯示裝置及電子紙中，當在用來與 FPC 等的外部端子連接的端子部中形成到達閘極佈線的接觸孔時及當使用第四光掩模在閘極絕緣膜形成接觸孔時可以使用相同的掩模。

注意，上述步驟順序只是一例而已，對於步驟順序沒有特別的限制。例如，雖然增加一個光掩模，但是也可以分別使用用來對第二導電膜進行蝕刻的光掩模和用來對 n^+

層的一部分進行蝕刻的光掩模而進行蝕刻。

實施例 4

在本實施例中，使用圖 5A 至圖 12 對包括本發明的一個實施例的薄膜電晶體的顯示裝置的製造程序進行說明。

在圖 5A 中，作為具有透光性的基板 100，可以使用以康寧公司的 #7059 玻璃或 #1737 玻璃等為代表的鋁硼矽酸鹽玻璃或鋁硼矽酸鹽玻璃等的玻璃基板。

接著，在基板 100 的整個表面上形成導電層，然後進行第一光刻步驟，形成抗蝕劑掩模，藉由蝕刻去除不需要的部分來形成佈線及電極（包括閘極電極層 101 的閘極佈線、電容器佈線 108 以及第一端子 121）。此時，進行蝕刻以至少使閘極電極層 101 的端部形成為錐形形狀。圖 5A 示出這個步驟的截面圖。另外，這個步驟的俯視圖相當於圖 7。

包括閘極電極層 101 的閘極佈線、電容器佈線 108 以及端子部的第一端子 121 最好使用鋁（Al）及銅（Cu）等的低電阻導電材料形成，但是因為當使用 Al 單體時有耐熱性低並且容易腐蝕等問題，所以與耐熱性導電材料組合而形成。作為耐熱性導電材料，使用選自鈦（Ti）、鉭（Ta）、鎢（W）、鉬（Mo）、鉻（Cr）、釹（Nd）、釷（Sc）中的元素、以上述元素為成分的合金、組合上述元素的合金、或以上述元素為成分的氮化物。

接著，在閘極電極層 101 的整個表面上形成閘極絕緣

層 102。藉由濺射法等，形成 50nm 至 250nm 厚的閘極絕緣層 102。

例如，藉由濺射法並使用氧化矽膜來形成 100nm 厚的閘極絕緣層 102。當然，閘極絕緣層 102 不局限於這種氧化矽膜，而使用氧氮化矽膜、氮化矽膜、氧化鋁膜、氧化鋇膜等的其他絕緣膜來形成由這些材料構成的單層或疊層結構作為閘極絕緣層 102。

此外，最好在形成氧化物半導體膜之前，進行引入氬氣體產生電漿的反濺射，並去除附著在閘極絕緣層的表面的塵屑。另外，也可以使用氮、氬等代替氬氣氛。此外，也可以對氬氣氛添加氧、氫、 N_2O 等的氣氛下進行反濺射。另外，也可以對氬氣氛添加 Cl_2 、 CF_4 等的氣氛下進行反濺射。

接著，在閘極絕緣層 102 上形成第一氧化物半導體膜（本實施例中的第一 In-Ga-Zn-O 類非單晶膜）。在進行電漿處理之後，以不暴露於大氣的方式形成第一 In-Ga-Zn-O 類非單晶膜來防止塵屑和水分附著在閘極絕緣層和半導體膜的介面，因此是有用的。在此，使用直徑為 8 英寸的包括 In、Ga 以及 Zn 的氧化物半導體靶材（ $In_2O_3 : Ga_2O_3 : ZnO = 1 : 1 : 1$ ），基板和靶材之間的距離為 170nm，壓力為 0.4Pa，直流（DC）電源為 0.5kw，在氬或氧氣氛下形成第一 In-Ga-Zn-O 類非單晶膜。此外，藉由使用脈衝直流（DC）電源，可以減少塵屑，膜厚度分佈也成為均勻，因此是最好的。將第一 In-Ga-Zn-O 類非

單晶膜的厚度設定為 5nm 至 200nm。在本實施例中，將第一 In-Ga-Zn-O 類非單晶膜的厚度設定為 100nm。

濺射法具有作為濺射用電源使用高頻電源的 RF 濺射法、DC 濺射法，還具有以脈衝方法施加偏壓的脈衝 DC 濺射法。主要當形成絕緣膜時利用 RF 濺射法，而主要當形成金屬膜時利用 DC 濺射法。

此外，還具有可以設置多個材料不同的靶材的多元濺射裝置。多元濺射裝置既可以在同一處理室中層疊形成不同材料的膜，又可以在同一處理室中使多種材料同時放電而進行成膜。

此外，具有利用如下濺射法的濺射裝置：在處理室內具備磁石機構的磁控管濺射法；利用不使用輝光放電而使用微波並產生的電漿的 ECR 濺射法。

此外，作為使用濺射法的成膜方法，還具有在成膜時靶材物質和濺射氣體成分起反應而形成這些的化合物薄膜的反應濺射法，在成膜時對基板也施加電壓的偏壓濺射法。

接著，在與第一 In-Ga-Zn-O 類非單晶膜的通道形成區重疊的區域形成通道保護層 133。也可以在形成第一 In-Ga-Zn-O 類非單晶膜之後以不接觸大氣的方式連續形成通道保護層 133。藉由以將層疊的薄膜不暴露於大氣的方式連續形成可以提高生產率。

作為通道保護層 133，可以使用無機材料（氧化矽、氮化矽、氧氮化矽、氮氧化矽等）。作為製造方法，可以

使用電漿 CVD 法、熱 CVD 法等之氣相成長法或濺射法。在成膜之後藉由蝕刻對通道保護層 133 進行處理。在此，藉由濺射法形成氧化矽膜，使用利用光刻形成的掩模對其進行蝕刻處理而形成通道保護層 133。

接著，藉由濺射法在第一 In-Ga-Zn-O 類非單晶膜及通道保護層 133 上形成第二氧化物半導體膜（本實施例中的第二 In-Ga-Zn-O 類非單晶膜）。在此，使用設定為 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ 的靶材並在如下成膜條件下進行濺射成膜：壓力為 0.4Pa；電力為 500W；成膜溫度為室溫；所引入的氬氣體流量為 40sccm。雖然意圖性地使用設定為 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ 的靶材，但是有時形成在剛成膜之後包括尺寸為 1nm 至 10nm 的晶粒的 In-Ga-Zn-O 類非單晶膜。另外，可以說藉由適當地調整靶材的成分比、成膜壓力（0.1Pa 至 2.0Pa）、電力（250W 至 3000W：8 英寸 ϕ ）、溫度（室溫至 100℃）、反應性濺射的成膜條件等，可以調整晶粒的有無及晶粒的密度，還可以將直徑尺寸調整為 1nm 至 10nm 的範圍內。將第二 In-Ga-Zn-O 類非單晶膜的膜厚度設定為 5nm 至 20nm。當然，當在膜中包括晶粒時，所包括的晶粒的尺寸不超過膜厚度。在本實施例中，將第二 In-Ga-Zn-O 類非單晶膜的膜厚度設定為 5nm。

使第一 In-Ga-Zn-O 類非單晶膜的成膜條件與第二 In-Ga-Zn-O 類非單晶膜的成膜條件不同。例如，採用如下條件：第一 In-Ga-Zn-O 類非單晶膜的成膜條件中的對於氬

氣體流量的氧氣體流量的比率高於第二 In-Ga-Zn-O 類非單晶膜的成膜條件中的對於氬氣體流量的氧氣體流量的比率。具體而言，第二 In-Ga-Zn-O 類非單晶膜的成膜條件是在稀有氣體（氬或氦等）氣氛下（或將氧氣體設定為 10%以下，將氬氣體設定為 90%以上），第一 In-Ga-Zn-O 類非單晶膜的成膜條件是在氧氣氛下（或氬氣體流量和氧氣體流量的比率為 1：1 以上）。

第二 In-Ga-Zn-O 類非單晶膜的成膜既可以使用與先進行反濺射的處理室同一處理室，又可以使用與先進行反濺射的處理室不同的處理室成膜。

接著，進行第三光刻步驟形成抗蝕劑掩模，而對第一 In-Ga-Zn-O 類非單晶膜及第二 In-Ga-Zn-O 類非單晶膜進行蝕刻。在此藉由使用 ITO-07N（日本關東化學株式會社製造）的濕蝕刻去除不需要的部分來形成第一 In-Ga-Zn-O 類非單晶膜的氧化物半導體膜 103、第二 In-Ga-Zn-O 類非單晶膜的氧化物半導體膜 111。此外，此時的蝕刻不局限於濕蝕刻，而也可以利用乾蝕刻。圖 5B 示出這個步驟的截面圖。此外，這個步驟的俯視圖相當於圖 8。

接著，進行第四光刻步驟形成抗蝕劑掩模，藉由蝕刻去除不需要的部分形成到達與閘極電極層相同的材料的佈線或電極層的接觸孔。為用來與後面形成的導電膜直接連接設置該接觸孔。例如，在驅動電路中，在形成與閘極電極層和源電極層或汲電極層直接接觸的薄膜電晶體、與端子部的閘極佈線電連接的端子的情況下形成接觸孔。

℃ 進行一個小時的熱處理。藉由該熱處理，進行 In-Ga-Zn-O 類非單晶膜的原子級的重新排列。由於借助於該熱處理而釋放阻礙載子遷移的應變，所以在此的熱處理（還包括光退火）是重要的。另外，進行熱處理的時序只要在形成第二 In-Ga-Zn-O 類非單晶膜之後，就沒有特別的限制，例如也可以在形成像素電極之後進行。

此外，在該第五光刻步驟中，將與源電極層或汲電極層 105a、105b 相同的材料的第二端子 122 殘留在端子部。另外，第二端子 122 與源極電極佈線（包括源電極層或汲電極層 105a、105b 的源極電極佈線）電連接。

此外，在端子部連接電極 120 通過形成在閘極絕緣膜中的接觸孔與端子部的第一端子 121 直接連接。此外，在此未圖示，經過與上述步驟相同的步驟，驅動電路的薄膜電晶體的源極電極佈線或汲極電極佈線與閘極電極直接連接。

此外，藉由使用由多級灰度掩模形成的具有多種（典型的是兩種）厚度的區域的抗蝕劑掩模，可以減少抗蝕劑掩模的數量，因此可以實現程序簡化、低成本化。

接著，去除抗蝕劑掩模 131 而形成覆蓋薄膜電晶體 170 的保護絕緣層 107。作為保護絕緣層 107，可以使用利用濺射法等而得到的氮化矽膜、氧化矽膜、氧氮化矽膜、氧化鋁膜、氧化鋇膜等。

接著，進行第六光刻步驟，形成抗蝕劑掩模，並對保護絕緣層 107 進行蝕刻來形成到達汲電極層 105b 的接觸

孔 125。此外，最好的是，藉由在此的蝕刻，使用同一抗蝕劑掩模還形成到達第二端子 122 的接觸孔 127 以及到達連接電極 120 的接觸孔 126。圖 6B 示出這個步驟的截面圖。

接著，在去除抗蝕劑掩模之後，形成透明導電膜。藉由濺射法或真空蒸鍍法等使用氧化銦 (In_2O_3) 或氧化銦氧化錫合金 ($\text{In}_2\text{O}_3\text{-SnO}_2$ ，縮寫為 ITO) 等以形成透明導電膜。使用鹽酸之類的溶液進行對這些材料的蝕刻處理。然而，由於對 ITO 的蝕刻特別容易產生殘渣，因此也可以使用氧化銦氧化鋅合金 ($\text{In}_2\text{O}_3\text{-ZnO}$)，以便改善蝕刻處理性。

接著，進行第七光刻步驟，形成抗蝕劑掩模，並藉由蝕刻去除不需要的部分，來形成像素電極層 110。

此外，在該第七光刻步驟中，以電容器部中的閘極絕緣層 102 及保護絕緣層 107 為電介質並使用電容器佈線 108 和像素電極層 110 形成儲存電容器 (storage capacitor)。

另外，在該第七光刻步驟中，使用抗蝕劑掩模覆蓋第一端子及第二端子並使形成在端子部的透明導電膜 128、129 殘留。透明導電膜 128、129 成為用來與 FPC 連接的電極或佈線。形成在與第一端子 121 直接連接的連接電極 120 上的透明導電膜 128 是用作閘極佈線的輸入端子的連接用端子電極。形成在第二端子 122 上的透明導電膜 129 是用作源極電極佈線的輸入端子的連接用端子電極。

接著，去除抗蝕劑掩模。圖 6C 示出這個步驟的截面圖。另外，這個步驟的俯視圖相當於圖 10。

此外，圖 11A1 和圖 11A2 分別示出這個步驟的閘極佈線端子部的截面圖及俯視圖。圖 11A1 相當於沿著圖 11A2 中的 C1-C2 線的截面圖。在圖 11A1 中，形成在保護絕緣膜 154 上的透明導電膜 155 是用作輸入端子的連接用端子電極。另外，在圖 11A1 中，在端子部使用與閘極佈線相同的材料形成的第一端子 151 和使用與源極電極佈線相同的材料形成的連接電極 153 藉由設置在閘極絕緣層 152 中的接觸孔重疊，以第一端子 151 與連接電極 153 直接連接而導通。另外，連接電極 153 與透明導電膜 155 通過設置在保護絕緣膜 154 中的接觸孔直接連接並導通。

另外，圖 11B1 及圖 11B2 分別示出源極電極佈線端子部的截面圖及俯視圖。此外，圖 11B1 相當於沿著圖 11B2 中的 D1-D2 線的截面圖。在圖 11B1 中，形成在保護絕緣膜 154 上的透明導電膜 155 是用作輸入端子的連接用端子電極。另外，在圖 11B1 中，在端子部使用與閘極佈線相同的材料形成的電極 156 隔著閘極絕緣層 152 重疊於與源極電極佈線電連接的第二端子 150 的下方。電極 156 不與第二端子 150 電連接，藉由將電極 156 設定為與第二端子 150 不同的電位，例如浮動狀態、GND、0V 等，可以形成作為對防止雜波的措施的電容器或作為對防止靜電的措施的電容器。此外，第二端子 150 隔著保護絕緣膜 154 與透明導電膜 155 電連接。

根據像素密度設置多個閘極佈線、源極電極佈線及電容器佈線。此外，在端子部排列地配置多個具有與閘極佈線相同的電位的第一端子、多個具有與源極電極佈線相同的電位的第二端子、多個具有與電容器佈線相同的電位的第三端子等。各端子的數量可以是任意的，而實施者適當地決定各端子的數量，即可。

像這樣，藉由七次的光刻步驟，使用七個光掩模來可以完成包括底閘型的 n 通道型薄膜電晶體的薄膜電晶體 170 的像素薄膜電晶體部、儲存電容器。而且，藉由對應於每一個像素將該像素薄膜電晶體部、儲存電容器配置為矩陣狀來構成像素部，用來製造主動矩陣型顯示裝置的一個基板。在本說明書中，為方便起見將這種基板稱為主動矩陣基板。

當製造主動矩陣型液晶顯示裝置時，在主動矩陣基板和設置有對置電極的對置基板之間設置液晶層，固定主動矩陣基板和對置基板。另外，在主動矩陣基板上設置與設置在對置基板的對置電極電連接的共同電極，在端子部設置與共同電極電連接的第四端子。該第四端子是用來將共同電極設定為固定電位例如 GND、0V 等的端子。

此外，本發明的一個實施例不局限於圖 10 的像素結構。圖 12 示出與圖 10 不同的俯視圖的例子。圖 12 示出一例，其中不設置電容器佈線，並隔著保護絕緣膜及閘極絕緣層重疊像素電極層與相鄰的像素的閘極佈線來形成儲存電容器。在此情況下，可以省略電容器佈線及與電容器

佈線連接的第三端子。另外，在圖 12 中，使用相同的附圖標記說明與圖 10 相同的部分。

在主動矩陣型液晶顯示裝置中，藉由驅動配置為矩陣狀的像素電極，在螢幕上形成顯示圖案。詳細地說，藉由在被選擇的像素電極和對應於該像素電極的對置電極之間施加電壓，進行配置在像素電極和對置電極之間的液晶層的光學調變，該光學調變被觀察者認為顯示圖案。

當液晶顯示裝置顯示動態圖像時，由於液晶分子本身的響應慢，所以有產生餘像或動態圖像的模糊的問題。有一種所謂被稱為黑插入的驅動技術，其中為了改善液晶顯示裝置的動態圖像特性，而在每隔一框進行整個表面的黑顯示。

此外，還有所謂被稱為倍速驅動的驅動技術，其中藉由將經常的垂直週期設定為 1.5 倍或 2 倍以上，改善動態圖像特性。

另外，還有如下驅動技術：為了改善液晶顯示裝置的動態圖像特性，而作為背光燈使用多個 LED（發光二極體）光源或多個 EL 光源等構成面光源，並使構成面光源的各光源獨立地在一個框期間內進行間歇發光驅動。作為面光源，可以使用三種以上的 LED 或白色發光的 LED。由於可以獨立地控制多個 LED，因此也可以按照液晶層的光學調變的切換時序使 LED 的發光時序同步。因為在這種驅動技術中可以部分地關斷 LED，所以特別在進行一個螢幕中的黑色顯示區所占的比率高的圖像顯示的情況下，

可以得到耗電量的減少效果。

藉由組合這些驅動技術，與現有的液晶顯示裝置的動態圖像特性等的顯示特性相比，進一步進行改善。

由於根據本實施例而得到的 n 通道型電晶體將 In-Ga-Zn-O 類非單晶膜用於通道形成區並具有良好的動態特性，因此可以組合這些驅動技術。

此外，在製造發光顯示裝置的情況下，因為將有機發光元件的一個電極（也稱為陰極）設定為低電源電位，例如 GND 、 0V 等，所以在端子部設置用來將陰極設定為低電源電位，例如 GND 、 0V 等的第四端子。此外，在製造發光顯示裝置的情況下，除了源極電極佈線及閘極佈線之外還設置電源供給線。由此，在端子部設置與電源供給線電連接的第五端子。

藉由由使用氧化物半導體的薄膜電晶體形成閘極線驅動電路或源極電極線驅動電路，降低製造成本。藉由用於驅動電路的薄膜電晶體的閘極電極與源極電極佈線或汲極電極佈線直接連接，可以提供減少接觸孔的數量，並減小驅動電路所占的面積的顯示裝置。

從而，根據本實施例，可以以低成本提供電特性高且可靠性高的顯示裝置。

實施例 5

在此，圖 30 示出在實施例 1 中具有佈線與半導體層連接的結構的薄膜電晶體的顯示裝置的例子。

圖 30 示出驅動電路的反相器電路的截面結構。此外，圖 30 所示的第一薄膜電晶體 430、第二薄膜電晶體 431 是具有通道保護層的反交錯型薄膜電晶體，與第一氧化物半導體層 405 連接地設置第一通道保護層 418、第一佈線 409、第二佈線 410，並且與第二氧化物半導體層 407 連接地設置有第二通道保護層 419、第二佈線 410、第三佈線 411。

在第一薄膜電晶體 430、第二薄膜電晶體 431 中，最好對第一氧化物半導體層 405 與第一佈線 409、第二佈線 410 的接觸區以及第二氧化物半導體層 407 與第二佈線 410、第三佈線 411 的接觸區藉由電漿處理進行修改。在本實施例中，在形成成為佈線的導電膜之前，在氬氣氛下對氧化物半導體層（本實施例中的 In-Ga-Zn-O 類非單晶膜）進行電漿處理。

也可以使用氮、氬等代替氬氣氛而進行電漿處理。此外，也可以對氬氣氛添加氧、氫、 N_2O 等的氣氛下進行電漿處理。另外，也可以對氬氣氛中添加 Cl_2 、 CF_4 等的氣氛下進行電漿處理。

藉由與利用電漿處理進行修改的第一氧化物半導體層 405、第二氧化物半導體層 407 接觸地形成導電膜，並形成第一佈線 409、第二佈線 410、第三佈線 411，可以降低第一氧化物半導體層 405、第二氧化物半導體層 407 與第一佈線 409、第二佈線 410、第三佈線 411 的接觸電阻。

藉由上述程序，可以製造作為半導體裝置可靠性高的顯示裝置。

本實施例可以與其他實施例所記載的結構適當地組合而實施。

實施例 6

在本實施例中，在本發明的半導體裝置的一例的顯示裝置中，以下說明在同一基板上至少製造驅動電路的一部分和配置在像素部中的薄膜電晶體的例子。

根據實施例 4 或實施例 5 形成配置在像素部中的薄膜電晶體。此外，實施例 4 或實施例 5 所示的薄膜電晶體是 n 通道型 TFT，所以將可以由 n 通道型 TFT 構成的驅動電路的一部分形成在與像素部的薄膜電晶體同一基板上。

圖 14A 示出本發明的半導體裝置的一例的主動矩陣型液晶顯示裝置的方塊圖的一例。圖 14A 所示的顯示裝置在基板 5300 上包括：具有多個具備顯示元件的像素的像素部 5301；選擇各像素的掃描線驅動電路 5302；以及控制對被選擇了的像素的視頻信號輸入的信號線驅動電路 5303。

像素部 5301 藉由從信號線驅動電路 5303 在列方向上延伸地配置的多個信號線 S1-Sm（未圖示）與信號線驅動電路 5303 連接，並且藉由從掃描線驅動電路 5302 在行方向上延伸地配置的多個掃描線 G1-Gn（未圖示）與掃描線驅動電路 5302 連接，並具有對應於信號線 S1-Sm 以及掃

描線 $G1-Gn$ 配置為矩陣形的多個像素（未圖示）。並且，各個像素與信號線 Sj （信號線 $S1-Sm$ 中的任一個）、掃描線 Gi （掃描線 $G1-Gn$ 中的任一個）連接。

此外，可以與實施例 4 或實施例 5 所示的薄膜電晶體是 n 通道型 TFT，參照圖 15 說明由 n 通道型 TFT 構成的信號線驅動電路。

圖 15 所示的信號線驅動電路包括：驅動器 IC5601；開關群 5602_1 至 5602_M；第一佈線 5611；第二佈線 5612；第三佈線 5613；以及佈線 5621_1 至 5621_M。開關群 5602_1 至 5602_M 分別包括第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c。

驅動器 IC5601 連接到第一佈線 5611、第二佈線 5612、第三佈線 5613 及佈線 5621_1 至 5621_M。而且，開關群 5602_1 至 5602_M 分別連接到第一佈線 5611、第二佈線 5612、第三佈線 5613 及分別對應於開關群 5602_1 至 5602_M 的佈線 5621_1 至 5621_M。而且，佈線 5621_1 至 5621_M 分別藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 連接到三個信號線。例如，第 J 列的佈線 5621_J（佈線 5621_1 至佈線 5621_M 中的任一個）分別藉由開關群 5602_J 所具有的第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 連接到信號線 $Sj-1$ 、信號線 Sj 、信號線 $Sj+1$ 。

注意，對第一佈線 5611、第二佈線 5612、第三佈線 5613 分別輸入信號。

注意，驅動器 IC5601 最好形成在單晶基板上。再者，開關群 5602_1 至 5602_M 最好形成在與像素部同一基板上。因此，最好通過 FPC 等連接驅動器 IC5601 和開關群 5602_1 至 5602_M。

接著，參照圖 16 的時序圖說明圖 15 所示的信號線驅動電路的工作。注意，圖 16 的時序圖示出選擇第 i 行掃描線 G_i 時的時序圖。再者，第 i 行掃描線 G_i 的選擇期間被分割為第一子選擇期間 $T1$ 、第二子選擇期間 $T2$ 及第三子選擇期間 $T3$ 。而且，圖 15 的信號線驅動電路在其他行的掃描線被選擇的情況下也進行與圖 16 相同的工作。

注意，圖 16 的時序圖示出第 J 列佈線 5621_J 分別藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 連接到信號線 S_{j-1} 、信號線 S_j 、信號線 S_{j+1} 的情況。

注意，圖 16 的時序圖示出第 i 行掃描線 G_i 被選擇的時序、第一薄膜電晶體 5603a 的導通/截止的時序 5703a、第二薄膜電晶體 5603b 的導通/截止的時序 5703b、第三薄膜電晶體 5603c 的導通/截止的時序 5703c 及輸入到第 J 列佈線 5621_J 的信號 5721_J。

注意，在第一子選擇期間 $T1$ 、第二子選擇期間 $T2$ 及第三子選擇期間 $T3$ 中，對佈線 5621_1 至佈線 5621_M 分別輸入不同的視頻信號。例如，在第一子選擇期間 $T1$ 中輸入到佈線 5621_J 的視頻信號輸入到信號線 S_{j-1} ，在第二子選擇期間 $T2$ 中輸入到佈線 5621_J 的視頻信號輸入到

信號線 S_j ，在第三子選擇期間 T_3 中輸入到佈線 5621_J 的視頻信號輸入到信號線 S_{j+1} 。再者，在第一個子選擇期間 T_1 、第二子選擇期間 T_2 及第三子選擇期間 T_3 中輸入到佈線 5621_J 的視頻信號分別為 $Data_{j-1}$ 、 $Data_j$ 、 $Data_{j+1}$ 。

如圖 16 所示，在第一個子選擇期間 T_1 中，第一薄膜電晶體 5603a 導通，第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的 $Data_{j-1}$ 藉由第一薄膜電晶體 5603a 輸入到信號線 S_{j-1} 。在第二子選擇期間 T_2 中，第二薄膜電晶體 5603b 導通，第一薄膜電晶體 5603a 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的 $Data_j$ 藉由第二薄膜電晶體 5603b 輸入到信號線 S_j 。在第三子選擇期間 T_3 中，第三薄膜電晶體 5603c 導通，第一薄膜電晶體 5603a 及第二薄膜電晶體 5603b 截止。此時，輸入到佈線 5621_J 的 $Data_{j+1}$ 藉由第三薄膜電晶體 5603c 輸入到信號線 S_{j+1} 。

據此，圖 15 的信號線驅動電路藉由將一個閘極選擇期間分割為三個可以在一個閘極選擇期間中將視頻信號從一個佈線 5621 輸入到三個信號線。因此，圖 15 的信號線驅動電路可以將形成有驅動器 IC5601 的基板和形成有像素部的基板的連接數設定為信號線數的大約 $1/3$ 。藉由將連接數設定為大約 $1/3$ ，圖 15 的信號線驅動電路可以提高可靠性、成品率等。

注意，只要能夠如圖 15 所示，將一個閘極選擇期間

分割為多個子選擇期間，並在各子選擇期間中從某一個佈線向多個信號線分別輸入視頻信號，就對於薄膜電晶體的配置、數量及驅動方法等沒有限制。

例如，當在三個以上的子選擇期間的每一個中從一個佈線將視頻信號分別輸入到三個以上的信號線時，追加薄膜電晶體及用來控制薄膜電晶體的佈線，即可。但是，當將一個閘極選擇期間分割為四個以上的子選擇期間時，一個子選擇期間變短。因此，最好將一個閘極選擇期間分割為兩個或三個子選擇期間。

作為另一例，也可以如圖 17 的時序圖所示，將一個閘極選擇期間分割為預充電期間 T_p 、第一子選擇期間 $T1$ 、第二子選擇期間 $T2$ 、第三子選擇期間 $T3$ 。再者，圖 17 的時序圖示出選擇第 i 行掃描線 G_i 的時序、第一薄膜電晶體 5603a 的導通/截止的時序 5803a、第二薄膜電晶體 5603b 的導通/截止的時序 5803b、第三薄膜電晶體 5603c 的導通/截止的時序 5803c 以及輸入到第 J 列佈線 5621_J 的信號 5821_J。如圖 17 所示，在預充電期間 T_p 中，第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 導通。此時，輸入到佈線 5621_J 的預充電電壓 V_p 藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 分別輸入到信號線 S_{j-1} 、信號線 S_j 、信號線 S_{j+1} 。在第一子選擇期間 $T1$ 中，第一薄膜電晶體 5603a 導通，第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的

Data_{j-1} 藉由第一薄膜電晶體 5603a 輸入到信號線 Sj-1。在第二子選擇期間 T2 中，第二薄膜電晶體 5603b 導通，第一薄膜電晶體 5603a 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的 Data_j 藉由第二薄膜電晶體 5603b 輸入到信號線 Sj。在第三子選擇期間 T3 中，第三薄膜電晶體 5603c 導通，第一薄膜電晶體 5603a 及第二薄膜電晶體 5603b 截止。此時，輸入到佈線 5621_J 的 Data_{j+1} 藉由第三薄膜電晶體 5603c 輸入到信號線 Sj+1。

據此，因為應用圖 17 的時序圖的圖 15 的信號線驅動電路可以藉由在子選擇期間之前提供預充電期間來對信號線進行預充電，所以可以高速地進行對像素的視頻信號的寫入。注意，在圖 17 中，使用相同的附圖標記來表示與圖 16 相同的部分，而省略對於同一部分或具有相同的功能的部分的詳細說明。

此外，說明掃描線驅動電路的結構。掃描線驅動電路包括移位暫存器、緩衝器。此外，根據情況，還可以包括位準轉移器。在掃描線驅動電路中，藉由對移位暫存器輸入時鐘信號（CLK）及起始脈衝信號（SP），產生選擇信號。所產生的選擇信號在緩衝器中被緩衝放大，並供給到對應的掃描線。掃描線連接到一條線用的像素的電晶體的閘極電極。而且，由於需要將一條線用的像素的電晶體一齊導通，因此使用能夠產生大電流的緩衝器。

參照圖 18 和圖 19 說明用於掃描線驅動電路的一部分的移位暫存器的一個方式。

圖 18 示出移位暫存器的電路結構。圖 18 所示的移位暫存器由正反器 5701_i 至 5701_n 的多個正反器構成。此外，輸入第一時鐘信號、第二時鐘信號、起始脈衝信號、重定信號來進行工作。

說明圖 18 的移位暫存器的連接關係。在圖 18 的移位暫存器的第 i 級正反器 5701_i（正反器 5701₁ 至 5701_n 中的任一個）中，圖 19 所示的第一佈線 5501 連接到第七佈線 5717_{i-1}，圖 19 所示的第二佈線 5502 連接到第七佈線 5717_{i+1}，圖 19 所示的第三佈線 5503 連接到第七佈線 5717_i，並且圖 19 所示的第六佈線 5506 連接到第五佈線 5715。

此外，在奇數級的正反器中圖 19 所示的第四佈線 5504 連接到第二佈線 5712，在偶數級的正反器中其連接到第三佈線 5713，並且圖 19 所示的第五佈線 5505 連接到第四佈線 5714。

但是，第一級正反器 5701₁ 的圖 19 所示的第一佈線 5501 連接到第一佈線 5711，而第 n 級正反器 5701_n 的圖 19 所示的第二佈線 5502 連接到第六佈線 5716。

注意，第一佈線 5711、第二佈線 5712、第三佈線 5713、第六佈線 5716 也可以分別稱為第一信號線、第二信號線、第三信號線、第四信號線。再者，第四佈線 5714、第五佈線 5715 也可以分別稱為第一電源線、第二電源線。

接著，圖 19 示出圖 18 所示的正反器的詳細結構。圖

19 所示的正反器包括第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578。注意，第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578 是 n 通道型電晶體，並且當閘極-源極電極間電壓 (V_{gs}) 超過臨界值電壓 (V_{th}) 時它們成為導通狀態。

在圖 19 中，第三薄膜電晶體 5573 的閘極電極與電源線電連接。此外，連接第三薄膜電晶體 5573 和第四薄膜電晶體 5574 的電路（在圖 19 中由虛線圍繞的電路）可以認為相當於圖 2A 所示的電路結構。在此示出所有薄膜電晶體是增強型 n 通道型電晶體的例子，但是沒有特別的限制，例如即使作為第三薄膜電晶體 5573 使用耗盡型 n 通道型電晶體也可以驅動驅動電路。

接著，下面示出圖 19 所示的正反器的連接結構。

第一薄膜電晶體 5571 的第一電極（源電極及汲電極中的一個）連接到第四佈線 5504，並且第一薄膜電晶體 5571 的第二電極（源電極及汲電極中的另一個）連接到第三佈線 5503。

第二薄膜電晶體 5572 的第一電極連接到第六佈線 5506，並且第二薄膜電晶體 5572 的第二電極連接到第三

佈線 5503。

第三薄膜電晶體 5573 的第一電極連接到第五佈線 5505，第三薄膜電晶體 5573 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第三薄膜電晶體 5573 的閘極電極連接到第五佈線 5505。

第四薄膜電晶體 5574 的第一電極連接到第六佈線 5506，第四薄膜電晶體 5574 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第四薄膜電晶體 5574 的閘極電極連接到第一薄膜電晶體 5571 的閘極電極。

第五薄膜電晶體 5575 的第一電極連接到第五佈線 5505，第五薄膜電晶體 5575 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第五薄膜電晶體 5575 的閘極電極連接到第一佈線 5501。

第六薄膜電晶體 5576 的第一電極連接到第六佈線 5506，第六薄膜電晶體 5576 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第六薄膜電晶體 5576 的閘極電極連接到第二薄膜電晶體 5572 的閘極電極。

第七薄膜電晶體 5577 的第一電極連接到第六佈線 5506，第七薄膜電晶體 5577 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第七薄膜電晶體 5577 的閘極電極連接到第二佈線 5502。第八薄膜電晶體 5578 的第一電極連接到第六佈線 5506，第八薄膜電晶體 5578 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第八薄膜電晶體 5578 的閘極電極連接到第一佈線 5501。

注意，以第一薄膜電晶體 5571 的閘極電極、第四薄膜電晶體 5574 的閘極電極、第五薄膜電晶體 5575 的第二電極、第六薄膜電晶體 5576 的第二電極以及第七薄膜電晶體 5577 的第二電極的連接部為節點 5543。再者，以第二薄膜電晶體 5572 的閘極電極、第三薄膜電晶體 5573 的第二電極、第四薄膜電晶體 5574 的第二電極、第六薄膜電晶體 5576 的閘極電極以及第八薄膜電晶體 5578 的第二電極的連接部為節點 5544。

注意，第一佈線 5501、第二佈線 5502、第三佈線 5503 以及第四佈線 5504 也可以分別稱為第一信號線、第二信號線、第三信號線、第四信號線。再者，第五佈線 5505、第六佈線 5506 也可以分別稱為第一電源線、第二電源線。

此外，也可以僅使用與實施例 4 所示的 n 通道型 TFT 製造信號線驅動電路及掃描線驅動電路。因為與實施例 4 所示的 n 通道型 TFT 的電晶體遷移率大，所以可以提高驅動電路的驅動頻率。另外，由於與實施例 4 所示的 n 通道型 TFT 利用 In-Ga-Zn-O 類非單晶膜的源區或汲區減少寄生電容，因此頻率特性（稱為 f 特性）高。例如，由於可以使用與實施例 4 所示的 n 通道型 TFT 的掃描線驅動電路進行高速工作，因此可以提高框頻率或實現黑屏插入等。

再者，藉由增大掃描線驅動電路的電晶體的通道寬度，或配置多個掃描線驅動電路等，可以實現更高的框頻

率。在配置多個掃描線驅動電路的情況下，藉由將用來驅動偶數行的掃描線的掃描線驅動電路配置在一側，並將用來驅動奇數行的掃描線的掃描線驅動電路配置在其相反一側，可以實現柵頻率的提高。此外，藉由使用多個掃描線驅動電路對同一掃描線輸出信號，有利於顯示裝置的大型化。

此外，在製造本發明的半導體裝置的一例的主動矩陣型發光顯示裝置的情況下，因為至少在一個像素中配置多個薄膜電晶體，因此最好配置多個掃描線驅動電路。圖 14B 示出主動矩陣型發光顯示裝置的方塊圖的一例。

圖 14B 所示的發光顯示裝置在基板 5400 上包括：具有多個具備顯示元件的像素的像素部 5401；選擇各像素的第一掃描線驅動電路 5402 及第二掃描線驅動電路 5404；以及控制對被選擇的像素的視頻信號的輸入的信號線驅動電路 5403。

在輸入到圖 14B 所示的發光顯示裝置的像素的視頻信號為數位方式的情況下，藉由切換電晶體的導通和截止，像素處於發光或非發光狀態。因此，可以採用面積灰度法或時間灰度法進行灰度顯示。面積灰度法是一種驅動法，其中藉由將一個像素分割為多個子像素並根據視頻信號分別驅動各子像素，來進行灰度顯示。此外，時間灰度法是一種驅動法，其中藉由控制像素發光的期間，來進行灰度顯示。

因為發光元件的回應速度比液晶元件等高，所以與液

晶元件相比適合於時間灰度法。在具體地採用時間灰度法進行顯示的情況下，將一個框期間分割為多個子框期間。然後，根據視頻信號，在各子框期間中使像素的發光元件處於發光或非發光狀態。藉由將一個框期間分割為多個子框期間，可以利用視頻信號控制在一個框期間中像素實際上發光的期間的總長度，並可以進行灰度顯示。

注意，在圖 14B 所示的發光顯示裝置中示出一種例子，其中當在一個像素中配置兩個開關 TFT 時，使用第一掃描線驅動電路 5402 產生輸入到其中一個開關 TFT 的閘極佈線的第一掃描線的信號，而使用第二掃描線驅動電路 5404 產生輸入到其中另一個開關 TFT 的閘極佈線的第二掃描線的信號。但是，也可以使用一個掃描線驅動電路產生輸入到第一掃描線的信號和輸入到第二掃描線的信號。此外，例如根據一個像素所具有的開關 TFT 的數量，可能會在各像素中設置多個用來控制開關元件的工作的掃描線。在此情況下，既可以使用一個掃描線驅動電路產生輸入到多個掃描線的所有信號，又可以使用多個掃描線驅動電路產生輸入到多個掃描線的所有信號。

此外，在發光顯示裝置中也可以將能夠由 n 通道型 TFT 構成的驅動電路的一部分形成在與像素部的薄膜電晶體同一基板上。另外，也可以僅使用與實施例 4 或實施例 5 所示的 n 通道型 TFT 製造信號線驅動電路及掃描線驅動電路。

此外，上述驅動電路除了液晶顯示裝置及發光顯示裝

置以外還可以用於利用與開關元件電連接的元件來驅動電子墨水的電子紙。電子紙也稱為電泳顯示裝置（電泳顯示器），並具有如下優點：與紙相同的易讀性、耗電量比其他的顯示裝置小、可形成為薄且輕的形狀。

作為電泳顯示器可考慮各種方式。電泳顯示器是如下裝置，即在溶劑或溶質中分散有多個包含具有正電荷的第一粒子和具有負電荷的第二粒子的微囊，並且藉由對微囊施加電場使微囊中的粒子互相向相反方向移動，以僅顯示集合在一側的粒子的顏色。注意，第一粒子或第二粒子包含染料，且在沒有電場時不移動。此外，第一粒子和第二粒子的顏色不同（包含無色）。

像這樣，電泳顯示器是利用所謂的介電電泳效應的顯示器。在該介電電泳效應中，介電常數高的物質移動到高電場區。電泳顯示器不需要液晶顯示裝置所需的偏光板和對置基板，從而可以使其厚度和重量減少一半。

將在溶劑中分散有上述微囊的溶液稱作電子墨水，該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用彩色濾光片或具有色素的粒子來進行彩色顯示。

此外，藉由在主動矩陣基板上適當地設置多個上述微囊以使微囊夾在兩個電極之間，而完成主動矩陣型顯示裝置，並且當對微囊施加電場時可以進行顯示。例如，可以使用利用與實施例 4 或實施例 5 的薄膜電晶體來得到的主動矩陣基板。

此外，作為微囊中的第一粒子及第二粒子，採用選自導電體材料、絕緣體材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種或這些材料的組合材料即可。

藉由上述程序，可以製造作為半導體裝置可靠性高的顯示裝置。

本實施例可以與其他實施例所記載的結構適當地組合而實施。

實施例 7

藉由製造本發明的一個實施例的薄膜電晶體並將該薄膜電晶體用於像素部及驅動電路，來可以製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，可以將本發明的一個實施例的薄膜電晶體使用於驅動電路的一部分或整體並一體形成在與像素部同一基板上，來形成系統型面板（system-on-panel）。

顯示裝置包括顯示元件。作為顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。在發光元件的範疇內包括利用電流或電壓控制亮度的元件，具體而言，包括無機 EL（Electro Luminescence；電致發光）元件、有機 EL 元件等。此外，也可以應用電子墨水等的對比度因電作用而變化的顯示媒體。

此外，顯示裝置包括密封有顯示元件的面板和在該面

板中安裝有包括控制器的 IC 等的模組。再者，本發明的一個實施例關於一種元件基板，該元件基板相當於製造該顯示裝置的過程中的顯示元件完成之前的一個方式，並且它在多個各像素中分別具備用於將電流供給到顯示元件的單元。具體而言，元件基板既可以是只形成有顯示元件的像素電極的狀態，又可以是形成成為像素電極的導電膜之後且藉由蝕刻形成像素電極之前的狀態，而可以採用各種方式。

注意，本說明書中的顯示裝置是指圖像顯示裝置、顯示裝置、或光源（包括照明裝置）。另外，顯示裝置還包括安裝有連接器諸如 FPC（Flexible Printed Circuit；撓性印刷電路）、TAB（Tape Automated Bonding；載帶自動鍵合）帶或 TCP（Tape Carrier Package；載帶封裝）的模組；將印刷線路板固定到 TAB 帶或 TCP 端部的模組；藉由 COG（Chip On Glass；玻璃上晶片）方式將 IC（積體電路）直接安裝到顯示元件上的模組。

在本實施例中，參照圖 22A1、22A2 以及 22B 說明相當於本發明的半導體裝置的一個實施例的液晶顯示面板的外觀及截面。圖 22A1、22A2 是一種面板的俯視圖，其中利用密封材料 4005 將包括作為半導體層形成在第一基板 4001 上的實施例 4 所示的 In-Ga-Zn-O 類非單晶膜的可靠性高的薄膜電晶體 4010、4011 及液晶元件 4013 密封在第一基板 4001 和第二基板 4006 之間。圖 22B 相當於沿著圖 22A1、22A2 的 M-N 的截面圖。

以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002 和掃描線驅動電路 4004 與液晶層 4008 一起由第一基板 4001、密封材料 4005 和第二基板 4006 密封。此外，在與第一基板 4001 上的由密封材料 4005 圍繞的區域不同的區域中安裝有信號線驅動電路 4003，該信號線驅動電路 4003 使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上。

注意，對於另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG 方法、引線鍵合方法或 TAB 方法等。圖 22A1 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 22A2 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 包括多個薄膜電晶體。在圖 22B 中例示像素部 4002 所包括的薄膜電晶體 4010 和掃描線驅動電路 4004 所包括的薄膜電晶體 4011。在薄膜電晶體 4010、4011 上設置有絕緣層 4020、4021。

對薄膜電晶體 4010、4011 可以應用包括用作半導體層的 In-Ga-Zn-O 類非單晶膜的可靠性高的實施例 4 所示的薄膜電晶體。此外，也可以應用實施例 5 所示的薄膜電晶體。在本實施例中，薄膜電晶體 4010、4011 是 n 通道型薄膜電晶體。

此外，液晶元件 4013 所具有的像素電極層 4030 與薄膜電晶體 4010 電連接。而且，液晶元件 4013 的對置電極層 4031 形成在第二基板 4006 上。像素電極層 4030、對置電極層 4031 和液晶層 4008 重疊的部分相當於液晶元件 4013。注意，像素電極層 4030、對置電極層 4031 分別設置有用作取向膜的絕緣層 4032、4033，且隔著絕緣層 4032、4033 夾有液晶層 4008。

注意，作為第一基板 4001、第二基板 4006，可以使用玻璃、金屬（典型的是不銹鋼）、陶瓷、塑膠。作為塑膠，可以使用 FRP（Fiberglass-Reinforced Plastics；纖維增強塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，還可以使用具有將鋁箔夾在 PVF 薄膜之間或聚酯薄膜之間的結構的薄片。

此外，附圖標記 4035 表示藉由對絕緣膜選擇性地進行蝕刻而得到的柱狀間隔物，並且它是為控制像素電極層 4030 和對置電極層 4031 之間的距離（單元間隙）而設置的。注意，還可以使用球狀間隔物。另外，對置電極層 4031 與設置在與薄膜電晶體 4010 同一基板上的公共電位線電連接。使用公共連接部，可以通過配置在一對基板之間的導電性粒子電連接對置電極層 4031 和公共電位線。此外，將導電性粒子包含在密封材料 4005 中。

另外，還可以使用不使用取向膜的顯示為藍相的液晶。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。由於

藍相只出現在較窄的溫度範圍內，所以爲了改善溫度範圍而將使用混合有 5 重量%以上的手性試劑的液晶組成物而使用於液晶層 4008。包含顯示爲藍相的液晶和手性試劑的液晶組成物的回應速度短，即爲 $10\mu\text{s}$ 至 $100\mu\text{s}$ ，並且由於其具有光學各向同性而不需要取向處理從而視角依賴小。

另外，雖然本實施例示出透射型液晶顯示裝置的例子，但是本發明的一個實施例也可以應用於反射型液晶顯示裝置或半透射型液晶顯示裝置。

另外，雖然在本實施例的液晶顯示裝置中示出在基板的外側（可見一側）設置偏光板，並在內側依次設置著色層、用於顯示元件的電極層的例子，但是也可以在基板的內側設置偏光板。另外，偏光板和著色層的疊層結構也不局限於本實施例的結構，只要根據偏光板和著色層的材料或製造程序條件適當地設定即可。另外，還可以設置用作黑矩陣的遮光膜。

另外，在本實施例中，使用用作保護膜或平坦化絕緣膜的絕緣層（絕緣層 4020、絕緣層 4021）覆蓋實施例 4 中得到的薄膜電晶體，以降低薄膜電晶體的表面凹凸並提高薄膜電晶體的可靠性。另外，因爲保護膜用來防止懸浮在大氣中的有機物、金屬物、水蒸氣等的污染雜質的侵入，所以最好採用緻密的膜。利用濺射法並利用氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜或氮氧化鋁膜的單層或疊層而形成保

護膜即可。雖然在本實施例中示出利用濺射法形成保護膜的例子，但是並不局限於此，而使用各種方法形成保護膜即可。

在此，作為保護膜形成疊層結構的絕緣層 4020。在此，作為絕緣層 4020 的第一層利用濺射法形成氧化矽膜。當作為保護膜使用氧化矽膜時，對用作源電極層及汲電極層的鋁膜的小丘防止有效。

另外，作為保護膜的第二層形成絕緣層。在此，利用濺射法形成氮化矽膜作為絕緣層 4020 的第二層。當使用氮化矽膜作為保護膜時，可以抑制鈉等的可動離子侵入到半導體區域中而使 TFT 的電特性變化。

另外，也可以在形成保護膜之後進行對半導體層的退火（300℃至 400℃）。

另外，形成絕緣層 4021 作為平坦化絕緣膜。作為絕緣層 4021，可以使用具有耐熱性的有機材料如聚醯亞胺、丙烯酸樹脂、苯並環丁烯、聚醯胺、環氧等。另外，除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。另外，也可以藉由層疊多個由這些材料形成的絕緣膜，來形成絕緣層 4021。

另外，矽氧烷類樹脂相當於以矽氧烷類材料為起始材料而形成的包含 Si-O-Si 鍵的樹脂。作為取代基可以使用有機基（例如烷基、芳基）、氟基團用作取代基。另外，有機基可以具有氟基團。

對絕緣層 4021 的形成方法沒有特別的限制，可以根據其材料利用濺射法、SOG 法、旋塗、浸漬、噴塗、液滴噴射法（噴墨法、絲網印刷、膠版印刷等）、刮片、輥塗機、幕塗機、刮刀塗布機等。在使用材料液形成絕緣層 4021 的情況下，也可以在進行焙燒的步驟中同時進行對半導體層的退火（ 300°C 至 400°C ）。藉由兼作絕緣層 4021 的焙燒步驟和對半導體層的退火，可以有效地製造半導體裝置。

作為像素電極層 4030、對置電極層 4031，可以使用具有透光性的導電材料諸如包含氧化鎢的氧化銦、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫（下面表示為 ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等。

此外，可以使用包含導電高分子（也稱為導電聚合物）的導電組成物形成像素電極層 4030、對置電極層 4031。使用導電組成物形成的像素電極的薄層電阻最好為 $10000\ \Omega/\square$ 以下，並且其波長為 550nm 時的透光率最好為 70% 以上。另外，導電組成物所包含的導電高分子的電阻率最好為 $0.1\ \Omega\cdot\text{cm}$ 以下。

作為導電高分子，可以使用所謂的 π 電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者上述材料中的兩種以上的共聚物等。

另外，供給到另行形成的信號線驅動電路 4003、掃

描線驅動電路 4004 或像素部 4002 的各種信號及電位是從 FPC4018 供給的。

在本實施例中，連接端子電極 4015 由與液晶元件 4013 所具有的像素電極層 4030 相同的導電膜形成，並且端子電極 4016 由與薄膜電晶體 4010、4011 的源電極層及汲電極層相同的導電膜形成。

連接端子電極 4015 通過各向異性導電膜 4019 電連接到 FPC4018 所具有的端子。

此外，雖然在圖 22A1、22A2 以及 22B 中示出另行形成信號線驅動電路 4003 並將它安裝在第一基板 4001 上的例子，但是本實施例不局限於該結構。既可以另行形成掃描線驅動電路而安裝，又可以另行僅形成信號線驅動電路的一部分或掃描線驅動電路的一部分而安裝。

圖 23 示出使用應用本發明的一個實施例製造的 TFT 基板 2600 來構成液晶顯示模組作為半導體裝置的一例。

圖 23 是液晶顯示模組的一例，利用密封材料 2602 固定 TFT 基板 2600 和對置基板 2601，並在其間設置包括 TFT 等的像素部 2603、包括液晶層的顯示元件 2604、著色層 2605 來形成顯示區。在進行彩色顯示時需要著色層 2605，並且當採用 RGB 方式時，對應於各像素設置有分別對應於紅色、綠色、藍色的著色層。在 TFT 基板 2600 和對置基板 2601 的外側配置有偏光板 2606、偏光板 2607、擴散板 2613。光源由冷陰極管 2610 和反射板 2611 構成，電路基板 2612 利用撓性線路板 2609 與 TFT 基板

2600 的佈線電路部 2608 連接，且其中組裝有控制電路及電源電路等的外部電路。此外，也可以在偏光板和液晶層之間具有相位差板的狀態下層疊。

作為液晶顯示模組可以採用 TN（扭曲向列；Twisted Nematic）模式、IPS（平面內轉換；In-Plane-Switching）模式、FFS（邊緣電場轉換；Fringe Field Switching）模式、MVA（多疇垂直取向；Multi-domain Vertical Alignment）模式、PVA（垂直取向構型；Patterned Vertical Alignment）模式、ASM（軸對稱排列微胞；Axially Symmetric aligned Micro-cell）模式、OCB（光學補償彎曲；Optical Compensated Birefringence）模式、FLC（鐵電性液晶；Ferroelectric Liquid Crystal）模式、AFLC（反鐵電性液晶；AntiFerroelectric Liquid Crystal）模式等。

藉由上述程序，可以製造作為半導體裝置可靠性高的液晶顯示裝置。

本實施例可以與其他實施例所記載的結構適當地組合而實施。

實施例 8

在本實施例中，作為本發明的一個實施例的半導體裝置示出電子紙的例子。

在圖 13 中，作為應用本發明的一個實施例的半導體裝置的例子示出主動矩陣型電子紙。用於半導體裝置的薄

膜電晶體 581 可以與實施例 4 所示的薄膜電晶體同樣地製造，該薄膜電晶體 581 是包括用作半導體層的 In-Ga-Zn-O 類非單晶膜的可靠性高的薄膜電晶體。此外，也可以將實施例 5 所示的薄膜電晶體應用於本實施例的薄膜電晶體 581。

圖 13 的電子紙是採用旋轉球顯示系統的顯示裝置的例子。旋轉球顯示系統是指一種方法，其中將分別著色為白色和黑色的球形粒子配置在用於顯示元件的電極層的第一電極層及第二電極層之間，並在第一電極層及第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

薄膜電晶體 581 是底閘結構的薄膜電晶體，並且源電極層或汲電極層在形成於絕緣層 585 中的開口中接觸於第一電極層 587 並與它電連接。在第一電極層 587 和第二電極層 588 之間設置有球形粒子 589，該球形粒子 589 具有黑色區 590a、白色區 590b，且其周圍包括充滿了液體的空洞 594，並且球形粒子 589 的周圍充滿有樹脂等的填料 595（參照圖 13）。在本實施例中，第一電極層 587 相當於像素電極，第二電極層 588 相當於公共電極。第二電極層 588 與設置在與薄膜電晶體 581 同一基板上的公共電位線電連接。使用公共連接部來可以通過配置在一對基板之間的導電性粒子電連接第二電極層 588 和公共電位線。

此外，還可以使用電泳元件代替旋轉球。使用直徑為 $10\ \mu\text{m}$ 至 $200\ \mu\text{m}$ 左右的微囊，該微囊中封入有透明液體、帶正電的白色微粒和帶負電的黑色微粒。在設置在第

一電極層和第二電極層之間的微囊中，當由第一電極層和第二電極層施加電場時，白色微粒和黑色微粒移動到相反方向，從而可以顯示白色或黑色。應用這種原理的顯示元件就是電泳顯示元件，一般地稱為電子紙。電泳顯示元件具有比液晶顯示元件高的反射率，因而不需要輔助燈。此外，耗電量低，並且在昏暗的地方也能夠辨別顯示部。另外，即使不向顯示部供應電源，也能夠保持顯示過一次的圖像。從而，即使使具有顯示功能的半導體裝置（簡單地稱為顯示裝置，或稱為具備顯示裝置的半導體裝置）從電波發射源離開，也能夠儲存顯示過的圖像。

藉由上述程序，可以製造作為半導體裝置可靠性高的電子紙。

本實施例可以與其他實施例所記載的結構適當地組合而實施。

實施例 9

在本實施例中，示出發光顯示裝置的例子作為本發明的一個實施例的半導體裝置。在此，示出利用電致發光的發光元件作為顯示裝置所具有的顯示元件。利用電致發光的發光元件根據其發光材料是有機化合物還是無機化合物來進行區別，一般來說，前者稱為有機 EL 元件，而後者稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子和電洞從一對電極分別注入到包含發光有機化合物的層，

以產生電流。然後，由於這些載子（電子和電洞）重新結合，發光有機化合物形成激發態，並且當該激發態恢復到基態時，得到發光。根據這種機理，該發光元件稱為電流激勵型發光元件。

根據其元件的結構，將無機 EL 元件分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件包括在黏合劑中分散有發光材料的粒子的發光層，且其發光機理是利用供體能級和受體能級的供體-受體重新結合型發光。薄膜型無機 EL 元件具有利用電介質層夾住發光層並還利用電極夾住該發光層的結構，並且其發光機理是利用金屬離子的內層電子躍遷的定域型發光。注意，在此使用有機 EL 元件作為發光元件而進行說明。

圖 20 示出作為應用本發明的一個實施例的半導體裝置的例子能夠應用數位時間灰度級驅動（digital time grayscale driving）的像素結構的一例的圖。

以下對能夠應用數字時間灰度級驅動的像素的結構及像素的動作進行說明。在此示出一個像素中使用兩個 n 通道型電晶體的例子，該 n 通道型電晶體將氧化物半導體層（In-Ga-Zn-O 類非單晶膜）用作通道形成區。

像素 6400 包括：開關電晶體 6401、驅動電晶體 6402、發光元件 6404 以及電容器 6403。在開關電晶體 6401 中，閘極連接於掃描線 6406，第一電極（源電極及汲電極中的一個）連接於信號線 6405，第二電極（源電極及汲電極中的另一個）連接於驅動電晶體 6402 的閘

極。在驅動電晶體 6402 中，閘極通過電容器 6403 連接於電源線 6407，第一電極連接於電源線 6407，第二電極連接於發光元件 6404 的第一電極（像素電極）。發光元件 6404 的第二電極相當於公共電極 6408。公共電極 6408 採用其與形成在同一基板上的公共電位線電連接，將該連接部分用作公共連接部，圖 1A、圖 2A 或圖 3A 所示的結構，即可。

此外，發光元件 6404 的第二電極（公共電極 6408）設置為低電源電位。另外，當向電源線 6407 設置高電源電位以作為基準時，低電源電位是滿足低電源電位 < 高電源電位的電位，作為低電源電位，例如，可以設定 GND、0V 等。為了將該高電源電位和低電源電位之間的電位差施加到發光元件 6404 並將電流供應給發光元件 6404 使得發光元件 6404 發光，每個電位被設定為使得高電源電位和低電源電位之間的電位差是發光元件 6404 的正向（forward）臨界值電壓以上。

注意，可以使用驅動電晶體 6402 的閘極電容代替電容器 6403，所以電容器 6403 可以省略。驅動電晶體 6402 的閘極電容也可以在通道區域和閘極電極之間形成。

在此，在採用電壓輸入電壓驅動方式的情況下，視頻信號被輸入到驅動電晶體 6402 的閘極，使驅動電晶體 6402 處於充分導通或完全截止的兩個狀態之一。換言之，使驅動電晶體 6402 工作在線性區域。為了使驅動電晶體 6402 工作在線性區域，對驅動電晶體 6402 的閘極施

加比電源線 6407 的電壓高的電壓。此外，對信號線 6405 施加（電源線電壓+驅動電晶體 6402 的 V_{th} ）以上的電壓。

此外，當進行模擬灰度級驅動代替進行數位時間灰度級驅動時，藉由使信號的輸入不同，可以使用與圖 20 相同的像素結構。

當進行模擬灰度級驅動時，對驅動電晶體 6402 的閘極施加（發光元件 6404 的正向電壓+驅動電晶體 6402 的 V_{th} ）以上的電壓。發光元件 6404 的正向電壓是指得到所希望的亮度時的電壓，至少包括正向臨界值電壓。此外，藉由輸入使驅動電晶體 6402 工作在飽和區域的視頻信號時，可以將電流供給到發光元件 6404。為了使驅動電晶體 6402 工作在飽和區域，電源線 6407 的電位高於驅動電晶體 6402 的閘極電位。當視頻信號是類比信號時，對應於該視頻信號的電流可以供給到發光元件 6404，可以進行模擬灰度級驅動。

此外，圖 20 所示的像素結構不局限於此。例如，也可以對圖 20 所示的像素另外添加開關、電阻元件、電容器、電晶體、或邏輯電路等。

接著，參照圖 21A 至 21C 說明發光元件的結構。在此，以驅動 TFT 是 n 型的情況為例子來說明像素的截面結構。作為用於圖 21A、21B 和 21C 的半導體裝置的驅動 TFT7001、7011、7021 是可以與實施例 4 所示的薄膜電晶體同樣地製造，包括用作半導體層的 In-Ga-Zn-O 類非單

晶膜的可靠性高的薄膜電晶體。此外，也可以將實施例 5 所示的薄膜電晶體用作 TFT7001、7011、7021。

發光元件的陽極及陰極中之至少一個是透明以發光，即可。而且，有如下結構的發光元件，即在基板上形成薄膜電晶體及發光元件，並從與基板相反的面發光的頂部發射、從基板一側發光的底部發射、以及從基板一側及與基板相反的面發光的雙面發射。本發明的一個實施例的像素結構可以應用於任何發射結構的發光元件。

參照圖 21A 說明頂部發射結構的發光元件。

在圖 21A 中示出當驅動 TFT7001 是 n 型，並且從發光元件 7002 發射的光穿過陽極 7005 一側時的像素的截面圖。在圖 21A 中，發光元件 7002 的陰極 7003 和驅動 TFT7001 電連接，在陰極 7003 上按順序層疊有發光層 7004、陽極 7005。可以使用功函數小且反射光線的各種導電材料形成陰極 7003。例如，最好採用 Ca、Al、CaF、MgAg、AlLi 等。而且，發光層 7004 可以由單層或多個層的疊層構成。在由多個層構成時，在陰極 7003 上按順序層疊電子注入層、電子傳輸層、發光層、電洞傳輸層、電洞注入層。注意，不需要設置上述的所有層。使用透過光的具有透光性的導電材料形成陽極 7005，也可以使用具有透光性的導電膜例如包含氧化鎢的氧化銦、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫（下面，表示為 ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等。

使用陰極 7003 及陽極 7005 夾住發光層 7004 的區域相當於發光元件 7002。在圖 21A 所示的像素中，從發光元件 7002 發射的光如箭頭所示那樣發射到陽極 7005 一側。

接著，參照圖 21B 說明底部發射結構的發光元件。圖 21B 示出在驅動 TFT7011 是 n 型，並且從發光元件 7012 發射的光發射到陰極 7013 一側的情況下的像素的截面圖。在圖 21B 中，在與驅動 TFT7011 電連接的具有透光性的導電膜 7017 上形成有發光元件 7012 的陰極 7013，在陰極 7013 上按順序層疊有發光層 7014、陽極 7015。注意，在陽極 7015 具有透光性的情況下，也可以覆蓋陽極上地形成有用於反射光或進行遮光的遮罩膜 7016。與圖 21A 的情況同樣地，可以使用功函數小的各種材料形成陰極 7013。但是，將其厚度設定為透過光的程度（最好為 5nm 至 30nm 左右）。例如，也可以將膜厚度為 20nm 的鋁膜用作陰極 7013。而且，與圖 21A 同樣地，發光層 7014 可以由單層或多個層的疊層構成。陽極 7015 不需要透過光，但是可以與圖 21A 同樣地使用具有透光性的導電材料形成。並且，雖然遮罩膜 7016 例如可以使用反射光的金屬等，但是不局限於金屬膜。例如，也可以使用添加有黑色的顏料的樹脂等。

由陰極 7013 及陽極 7015 夾住發光層 7014 的區域相當於發光元件 7012。在圖 21B 所示的像素中，從發光元件 7012 發射的光如箭頭所示那樣發射到陰極 7013 一側。

接著，參照圖 21C 說明雙面發射結構的發光元件。在圖 21C 中，在與驅動 TFT7021 電連接的具有透光性的導電膜 7027 上形成有發光元件 7022 的陰極 7023，而在陰極 7023 上按順序層疊有發光層 7024、陽極 7025。與圖 21A 的情況同樣地，可以使用功函數小的各種導電材料形成陰極 7023。但是，將其厚度設定為透過光的程度。例如，可以將膜厚度為 20nm 的 Al 用作陰極 7023。而且，與圖 21A 同樣地，發光層 7024 可以由單層或多個層的疊層構成。陽極 7025 可以與圖 21A 同樣地使用具有透過光的透光性的導電材料形成。

陰極 7023、發光層 7024 和陽極 7025 重疊的部分相當於發光元件 7022。在圖 21C 所示的像素中，從發光元件 7022 發射的光如箭頭所示那樣發射到陽極 7025 一側和陰極 7023 一側兩者。

注意，雖然在此描述了有機 EL 元件作為發光元件，但是也可以設置無機 EL 元件作為發光元件。

注意，雖然在本實施例中示出了控制發光元件的驅動的薄膜電晶體（驅動 TFT）和發光元件電連接的例子，但是也可以採用在驅動 TFT 和發光元件之間連接有電流控制 TFT 的結構。

注意，本實施例所示的半導體裝置不局限於圖 21A 至 21C 所示的結構而可以根據本發明的技術思想進行各種變形。

接著，參照圖 24A 和 24B 說明相當於本發明的半導

體裝置的一個實施例的發光顯示面板（也稱為發光面板）的外觀及截面。圖 24A 是一種面板的俯視圖，其中利用密封材料在第一基板與第二基板之間密封可以形成在第一基板上的薄膜電晶體及發光元件。圖 24B 相當於沿著圖 24A 的 H-I 的截面圖。

以圍繞設置在第一基板 4501 上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 的方式設置有密封材料 4505。此外，在像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 上設置有第二基板 4506。因此，像素部 4502、信號線驅動電路 4503a、4503b、以及掃描線驅動電路 4504a、4504b 與填料 4507 一起由第一基板 4501、密封材料 4505 和第二基板 4506 密封。像這樣，為了不暴露於空氣中，最好使用氣密性高且漏氣少的保護薄膜（貼合薄膜、紫外線固化樹脂薄膜等）及覆蓋材料進行封裝（密封）。

此外，設置在第一基板 4501 上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 包括多個薄膜電晶體。在圖 24B 中，例示包括在像素部 4502 中的薄膜電晶體 4510 和包括在信號線驅動電路 4503a 中的薄膜電晶體 4509。

薄膜電晶體 4509、4510 可以應用包括用作半導體層的 In-Ga-Zn-O 類非單晶膜的可靠性高的實施例 4 所示的薄膜電晶體。此外，也可以應用實施例 5 所示的薄膜電晶

體。在本實施例中，薄膜電晶體 4509、4510 是 n 通道型薄膜電晶體。

此外，附圖標記 4511 相當於發光元件，發光元件 4511 所具有的作為像素電極的第一電極層 4517 與薄膜電晶體 4510 的源電極層或汲電極層電連接。注意，雖然發光元件 4511 的結構是第一電極層 4517、電場發光層 4512、第二電極層 4513 的疊層結構，但是不局限於本實施例所示的結構。可以根據從發光元件 4511 發光的方向等適當地改變發光元件 4511 的結構。

使用有機樹脂膜、無機絕緣膜或有機聚矽氧烷形成分隔壁 4520。特別最好的是，使用感光材料，在第一電極層 4517 上形成開口，並將其開口的側壁形成為具有連續的曲率而成的傾斜面。

電場發光層 4512 既可以由單層構成，又可以由多個層的疊層構成。

也可以在第二電極層 4513 及分隔壁 4520 上形成保護膜，以防止氧、氫、水分、二氧化碳等侵入到發光元件 4511 中。作為保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。

另外，供給到信號線驅動電路 4503a、4503b、掃描線驅動電路 4504a、4504b、或像素部 4502 的各種信號及電位是從 FPC4518a、4518b 供給的。

在本實施例中，連接端子電極 4515 與發光元件 4511 所具有的第一電極層 4517 相同的導電膜形成，並且端子

電極 4516 由與薄膜電晶體 4509、4510 所具有的源電極層及汲電極層相同的導電膜形成。

連接端子電極 4515 通過各向異性導電膜 4519 與 FPC4518a 所具有的端子電連接。

位於從發光元件 4511 發光的方向上的第二基板 4506 需要具有透光性。在此情況下，使用如玻璃板、塑膠板、聚酯薄膜或丙烯酸薄膜等的具有透光性的材料。

此外，作為填料 4507，除了氮及氬等的惰性氣體之外，還可以使用紫外線固化樹脂或熱固化樹脂。可以使用 PVC（聚氯乙烯）、丙烯酸、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）、或 EVA（乙烯-醋酸乙烯酯）。在本實施例中，作為填料 4507 使用氮。

另外，若有需要，也可以在發光元件的射出面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 片、 $\lambda/2$ 片）、彩色濾光片等的光學薄膜。另外，也可以在偏光板或圓偏光板上設置抗反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反射光並降低眩光的處理。

信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 也可以作為在另行準備的基板上由單晶半導體膜或多晶半導體膜形成的驅動電路安裝。此外，也可以另行僅形成信號線驅動電路或其一部分、或者掃描線驅動電路或其一部分安裝。本實施例不局限於圖 21A 和 21B 的結構。

藉由上述程序，可以製造作為半導體裝置可靠性高的發光顯示裝置（顯示面板）。

本實施例可以與其他實施例所記載的結構適當地組合而實施。

實施例 10

本發明的一個實施例的半導體裝置可以應用作為電子紙。電子紙可以用於顯示資料的所有領域的電子設備。例如，可以將電子紙應用於電子書籍（電子書）、招貼、電車等的交通工具的車廂廣告、信用卡等的各種卡片中的顯示等。圖 25A 和 25B 以及圖 26 示出電子設備的一例。

圖 25A 示出使用電子紙製造的招貼 2631。在廣告媒體是紙印刷物的情況下用手進行廣告的交換，但是如果使用應用本發明的一個實施例的電子紙，則可以在短時間內能夠改變廣告的顯示內容。此外，顯示不會打亂而可以獲得穩定的圖像。注意，招貼也可以採用以無線的方式收發資料的結構。

此外，圖 25B 示出電車等的交通工具的車廂廣告 2632。在廣告媒體是紙印刷物的情況下用手進行廣告的交換，但是如果使用應用本發明的一個實施例的電子紙，則可以在短時間內不需要許多人手地改變廣告的顯示內容。此外，顯示不會打亂而可以得到穩定的圖像。注意，車廂廣告也可以採用以無線的方式收發資料的結構。

另外，圖 26 示出電子書籍 2700 的一例。例如，電子

書籍 2700 由兩個框體，即框體 2701 及框體 2703 構成。框體 2701 及框體 2703 由軸部 2711 形成為一體，且可以以該軸部 2711 為軸進行開閉工作。藉由這種結構，可以進行如紙的書籍那樣的工作。

框體 2701 組裝有顯示部 2705，而框體 2703 組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示連屏畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如在右邊的顯示部（圖 26 中的顯示部 2705）中可以顯示文章，而在左邊的顯示部（圖 26 中的顯示部 2707）中可以顯示圖像。

此外，在圖 26 中示出框體 2701 具備操作部等的例子。例如，在框體 2701 中，具備電源 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。注意，也可以採用在與框體的顯示部同一個面具備鍵盤及指向裝置等的結構。另外，也可以採用在框體的背面或側面具備外部連接用端子（耳機端子、USB 端子或可與 AC 適配器及 USB 電纜等的各種電纜連接的端子等）、記錄媒體插入部等的結構。再者，電子書籍 2700 也可以具有電子詞典的功能。

此外，電子書籍 2700 也可以採用以無線的方式收發資料的結構。還可以採用以無線的方式從電子書籍伺服器購買所希望的書籍資料等，然後下載的結構。

實施例 11

本發明的一個實施例的半導體裝置可以應用於各種電子設備（包括遊戲機）。作為電子設備，可以舉出電視裝置（也稱為電視或電視接收機）、用於電腦等的監視器、數位相機、數位攝像機、數位相框、移動電話機（也稱為移動電話、移動電話裝置）、可攜式遊戲機、可攜式資訊終端、聲音再現裝置、彈珠機等的大型遊戲機等。

圖 27A 示出電視裝置 9600 的一例。在電視裝置 9600 中，框體 9601 組裝有顯示部 9603。利用顯示部 9603 可以顯示圖像。此外，在此示出利用支架 9605 支撐框體 9601 的結構。

可以藉由利用框體 9601 所具備的操作開關、另行提供的遙控操作機 9610 進行電視裝置 9600 的操作。藉由利用遙控操作機 9610 所具備的操作鍵 9609，可以進行頻道及音量的操作，並可以對在顯示部 9603 上顯示的圖像進行操作。此外，也可以採用在遙控操作機 9610 中設置顯示從該遙控操作機 9610 輸出的資料的顯示部 9607 的結構。

注意，電視裝置 9600 採用具備接收機及數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，從而進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資料通信。

圖 27B 示出數位相框 9700 的一例。例如，在數位相框 9700 中，框體 9701 組裝有顯示部 9703。顯示部 9703

可以顯示各種圖像，例如藉由顯示使用數位相機等拍攝的圖像資料，可以發揮與一般的相框同樣的功能。

注意，數位相框 9700 採用具備操作部、外部連接用端子（USB 端子、可以與 USB 電纜等的各種電纜連接的端子等）、記錄媒體插入部等的結構。這種結構也可以組裝到與顯示部同一個面，但是藉由將它設置在側面或背面上來提高設計性，所以是最好的。例如，可以對數位相框的記錄媒體插入部插入儲存有由數位相機拍攝的圖像資料的記憶體並提取圖像資料，然後可以將所提取的圖像資料顯示於顯示部 9703。

此外，數位相框 9700 既可以採用以無線的方式收發資料的結構，又可以以無線的方式提取所希望的圖像資料並進行顯示的結構。

圖 28A 示出一種可攜式遊戲機，其由框體 9881 和框體 9891 的兩個框體構成，並且藉由連接部 9893 可以開閉地連接。框體 9881 安裝有顯示部 9882，並且框體 9891 安裝有顯示部 9883。另外，圖 28A 所示的可攜式遊戲機還具備揚聲器部 9884、記錄媒體插入部 9886、LED 燈 9890、輸入單元（操作鍵 9885、連接端子 9887、感測器 9888（即，具有測定如下因素的功能的裝置：力量、位移、位置、速度、加速度、角速度、轉動數、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、射線、流量、濕度、傾斜度、振動、氣味或紅外線）、以及麥克風 9889）等。當然，可攜式遊

戲機的結構不局限於上述結構，只要採用如下結構即可：至少具備本發明的一個實施例的半導體裝置。因此，可以採用適當地設置有其他附屬設備的結構。圖 28A 所示的可攜式遊戲機具有如下功能：讀出儲存在記錄媒體中的程式或資料並將它顯示在顯示部上；以及藉由與其他可攜式遊戲機進行無線通信而共用資訊。注意，圖 28A 所示的可攜式遊戲機所具有的功能不局限於此，而可以具有各種各樣的功能。

圖 28B 示出大型遊戲機的一種的自動賭博機 9900 的一例。在自動賭博機 9900 的框體 9901 中安裝有顯示部 9903。另外，自動賭博機 9900 還具備如起動手柄或停止開關等的操作單元、投幣口、揚聲器等。當然，自動賭博機 9900 的結構不局限於此，只要採用如下結構即可：至少具備本發明的一個實施例的半導體裝置。因此，可以採用適當地設置有其他附屬設備的結構。

圖 29A 示出移動電話機 1000 的一例。移動電話機 1000 除了安裝在框體 1001 的顯示部 1002 之外還具備操作按鈕 1003、外部連接埠 1004、揚聲器 1005、麥克風 1006 等。

圖 29A 所示的移動電話機 1000 可以用手指等觸摸顯示部 1002 來輸入資料。此外，可以用手指等觸摸顯示部 1002 來進行打電話或輸入電子郵件等的操作。

顯示部 1002 的畫面主要有三個模式。第一是以圖像的顯示爲主的顯示模式，第二是以文字等的資料的輸入爲

主的輸入模式，第三是顯示模式和輸入模式的兩個模式混合的顯示與輸入模式。

例如，在打電話或輸入電子郵件的情況下，將顯示部 1002 設定為以文字輸入為主的文字輸入模式，並進行在畫面上顯示的文字的輸入操作，即可。在此情況下，最好的是，在顯示部 1002 的畫面的大多部分中顯示鍵盤或號碼按鈕。

此外，藉由在移動電話機 1000 的內部設置具有陀螺儀和加速度感測器等檢測傾斜度的感測器的檢測裝置，判斷移動電話機 1000 的方向（移動電話機 1000 處於垂直或水準的狀態時變為豎向方式或橫向方式），而可以對顯示部 1002 的畫面顯示進行自動切換。

藉由觸摸顯示部 1002 或對框體 1001 的操作按鈕 1003 進行操作，切換畫面模式。此外，還可以根據顯示在顯示部 1002 上的圖像種類切換畫面模式。例如，當顯示在顯示部上的視頻信號為動態圖像的資料時，將畫面模式切換成顯示模式，而當顯示在顯示部上的視頻信號為文字資料時，將畫面模式切換成輸入模式。

另外，當在輸入模式中藉由檢測出顯示部 1002 的光感測器所檢測的信號得知在一定期間中沒有顯示部 1002 的觸摸操作輸入時，也可以以將畫面模式從輸入模式切換成顯示模式的方式進行控制。

還可以將顯示部 1002 用作圖像感測器。例如，藉由用手掌或手指觸摸顯示部 1002，來拍攝掌紋、指紋等，

而可以進行個人識別。此外，藉由在顯示部中使用發射近紅外光的背光燈或發射近紅外光的感測用光源，也可以拍攝手指靜脈、手掌靜脈等。

圖 29B 也示出移動電話機的一例。圖 29B 的移動電話機包括：在框體 9411 中具有包括顯示部 9412 以及操作按鈕 9413 的顯示裝置 9410；在框體 9401 中具有包括操作按鈕 9402、外部輸入端子 9403、麥克風 9404、揚聲器 9405 以及接電話時發光的發光部 9406 的通信裝置 9400，具有顯示功能的顯示裝置 9410 與具有電話功能的通信裝置 9400 可以向箭頭的兩個方向裝卸。因此，可以將顯示裝置 9410 和通信裝置 9400 的短軸彼此安裝或將顯示裝置 9410 和通信裝置 9400 的長軸彼此安裝。此外，當只需要顯示功能時，從通信裝置 9400 卸下顯示裝置 9410，而可以單獨使用顯示裝置 9410。通信裝置 9400 和顯示裝置 9410 可以以無線通信或有線通信收發圖像或輸入資料，它們分別具有能夠充電的電池。

本說明書根據 2008 年 10 月 3 日在日本專利局申請的日本專利申請編號 2008-259031 而製作，所述申請內容包括在本說明書中。

【符號說明】

100：基板

101：閘極電極層

102：閘極絕緣層

- 103：氧化物半導體膜
- 104a：源區或汲區
- 104b：源區或汲區
- 105a：源電極層或汲電極層
- 105b：源電極層或汲電極層
- 107：保護絕緣層
- 108：電容器佈線
- 110：像素電極層
- 111：氧化物半導體膜
- 120：連接電極
- 121：第一端子
- 122：第二端子
- 125：接觸孔
- 126：接觸孔
- 127：接觸孔
- 128：透明導電膜
- 129：透明導電膜
- 131：抗蝕劑掩模
- 132：導電膜
- 133：通道保護層
- 150：第二端子
- 151：第一端子
- 152：閘極絕緣層
- 153：連接電極

- 154 : 保護絕緣膜
- 155 : 透明導電膜
- 156 : 電極
- 170 : 薄膜電晶體
- 400 : 基板
- 401 : 第一閘極電極
- 402 : 第二閘極電極
- 403 : 閘極絕緣層
- 404 : 接觸孔
- 405 : 第一氧化物半導體層
- 406a : n^+ 層
- 406b : n^+ 層
- 407 : 第二氧化物半導體層
- 408a : n^+ 層
- 408b : n^+ 層
- 409 : 第一佈線
- 410 : 第二佈線
- 411 : 第三佈線
- 418 : 第一通道保護層
- 419 : 第二通道保護層
- 430 : 第一薄膜電晶體
- 431 : 第二薄膜電晶體
- 440 : 基板
- 441 : 第一閘極電極

- 442：第二閘極電極
- 443：閘極絕緣層
- 444：接觸孔
- 445：第一氧化物半導體層
- 446a： n^+ 層
- 446b： n^+ 層
- 447：第二氧化物半導體層
- 448a： n^+ 層
- 448b： n^+ 層
- 449：第一佈線
- 450：第二佈線
- 451：第三佈線
- 452：保護層
- 453：連接佈線
- 455： n^+ 層
- 457： n^+ 層
- 458：第一通道保護層
- 459：第二通道保護層
- 460：第一薄膜電晶體
- 461：第二薄膜電晶體
- 581：薄膜電晶體
- 585：絕緣層
- 587：第一電極層
- 588：第二電極層

589：球形粒子
590a：黑色區
590b：白色區
594：空洞
595：填料
1000：移動電話機
1001：框體
1002：顯示部
1003：操作按鈕
1004：外部連接埠
1005：揚聲器
1006：麥克風
2600：TFT 基板
2601：對置基板
2602：密封材料
2603：像素部
2604：顯示元件
2605：著色層
2606：偏光板
2607：偏光板
2608：佈線電路部
2609：撓性線路板
2610：冷陰極管
2611：反射板

2612：電路基板
2613：擴散板
2631：招貼
2632：廣告
2700：電子書籍
2701：框體
2703：框體
2707：顯示部
2711：軸部
2721：電源
2723：操作鍵
2725：揚聲器
4001：第一基板
4002：像素部
4003：信號線驅動電路
4004：掃描線驅動電路
4005：密封材料
4006：第二基板
4008：液晶層
4010：薄膜電晶體
4011：薄膜電晶體
4013：液晶元件
4015：連接端子電極
4016：端子電極

4018 : FPC
 4019 : 各向異性導電膜
 4020 : 絕緣層
 4021 : 絕緣層
 4030 : 像素電極層
 4031 : 對置電極層
 4032 : 絕緣層
 4033 : 絕緣層
 4035 : 柱狀間隔物
 4501 : 第一基板
 4502 : 像素部
 4503a : 信號線驅動電路
 4503b : 信號線驅動電路
 4504a : 掃描線驅動電路
 4504b : 掃描線驅動電路
 4505 : 密封材料
 4506 : 第二基板
 4507 : 填料
 4509 : 薄膜電晶體
 4510 : 薄膜電晶體
 4511 : 發光元件
 4512 : 電場發光層
 4513 : 第二電極層
 4515 : 連接端子電極

- 4516：端子電極
- 4517：第一電極層
- 4518a：FPC
- 4518b：FPC
- 4519：各向異性導電膜
- 4520：分隔壁
- 5300：基板
- 5301：像素部
- 5302：掃描線驅動電路
- 5303：信號線驅動電路
- 5400：基板
- 5401：像素部
- 5402：第一掃描線驅動電路
- 5403：信號線驅動電路
- 5404：第二掃描線驅動電路
- 5501：第一佈線
- 5502：第二佈線
- 5503：第三佈線
- 5504：第四佈線
- 5505：第五佈線
- 5506：第六佈線
- 5543：節點
- 5544：節點
- 5571：第一薄膜電晶體

5572：第二薄膜電晶體
 5573：第三薄膜電晶體
 5574：第四薄膜電晶體
 5575：第五薄膜電晶體
 5576：第六薄膜電晶體
 5577：第七薄膜電晶體
 5578：第八薄膜電晶體
 5601：驅動器 IC
 5602_1：開關群
 5602_2：開關群
 5602_M：開關群
 5603a：第一薄膜電晶體
 5603b：第二薄膜電晶體
 5603c：第三薄膜電晶體
 5611：第一佈線
 5612：第二佈線
 5613：第三佈線
 5621_1：佈線
 5621_M：佈線
 5701_1：正反器
 5701_2：正反器
 5701_3：正反器
 5701_4：正反器
 5701_n-1：正反器

5701_n：正反器
 5703a：時序
 5703b：時序
 5703c：時序
 5711：第一佈線
 5712：第二佈線
 5713：第三佈線
 5714：第四佈線
 5715：第五佈線
 5716：第六佈線
 5717_1：第七佈線
 5717_2：第七佈線
 5717_3：第七佈線
 5717_4：第七佈線
 5717_n-2：第七佈線
 5717_n-1：第七佈線
 5717_n：第七佈線
 5721_J：信號
 6400：像素
 6401：開關電晶體
 6402：驅動電晶體
 6403：電容器
 6404：發光元件
 6405：信號線

6406 : 掃描線
6407 : 電源線
6408 : 公共電極
7001 : TFT
7002 : 發光元件
7003 : 陰極
7004 : 發光層
7005 : 陽極
7011 : TFT
7012 : 發光元件
7013 : 陰極
7014 : 發光層
7015 : 陽極
7016 : 遮罩膜
7017 : 導電膜
7021 : TFT
7022 : 發光元件
7023 : 陰極
7024 : 發光層
7025 : 陽極
7027 : 導電膜
9400 : 通信裝置
9401 : 框體
9402 : 操作按鈕

9403：外部輸入端子
9404：麥克風
9405：揚聲器
9406：發光部
9410：顯示裝置
9411：框體
9412：顯示部
9413：操作按鈕
9600：電視裝置
9601：框體
9603：電視裝置
9605：支架
9607：顯示部
9609：操作鍵
9610：遙控操作機
9700：數位相框
9701：框體
9703：顯示部
9881：框體
9882：顯示部
9883：連接部
9884：揚聲器部
9885：操作鍵
9886：記錄媒體插入部

9887：連接端子

9888：感測器

9889：麥克風

9890：LED 燈

9891：框體

9900：自動賭博機

9901：框體

9903：顯示部

S1：信號線

S2：信號線

S3：信號線

S4：信號線

S5：信號線

S6：信號線

Sm-2：信號線

Sm-1：信號線

Sm：信號線

發明摘要

【發明名稱】(中文/英文)

顯示裝置

DISPLAY DEVICE

【中文】

像素部以及驅動像素部的驅動電路形成在同一基板上。驅動電路的至少一部分的電路使用反交錯型薄膜電晶體而形成，在該反交錯型薄膜電晶體中使用氧化物半導體，且在重疊於閘極電極層的成為通道形成區的氧化物半導體層上設置有通道保護層。藉由在同一基板上除了像素部以外還設置驅動電路，可以減少製造成本。

【英文】

A pixel portion and a driver circuit driving the pixel portion are formed over the same substrate. At least a part of the driver circuit is formed using an inverted staggered thin film transistor in which an oxide semiconductor layer is used and a channel protective layer is provided over the oxide semiconductor layer serving as a channel formation region which is overlapped with the gate electrode. The driver circuit as well as the pixel portion is provided over the same substrate to reduce manufacturing costs.

【代表圖】

【本案指定代表圖】：第(1A)圖。

【本代表圖之符號簡單說明】：

- 400：基板
- 401：第一閘極電極
- 402：第二閘極電極
- 403：閘極絕緣層
- 404：接觸孔
- 405：第一氧化物半導體層
- 406a： n^+ 層
- 406b： n^+ 層
- 407：第二氧化物半導體層
- 408a： n^+ 層
- 408b： n^+ 層
- 409：第一佈線
- 410：第二佈線
- 411：第三佈線
- 418：第一通道保護層
- 419：第二通道保護層
- 430：第一薄膜電晶體
- 431：第二薄膜電晶體

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

申請專利範圍

1. 一種電子設備，包括：

顯示裝置，包括：

第一電晶體，包括：

第一閘極電極；

該第一閘極電極上的閘極絕緣層；

該閘極絕緣層上包含銦、鎵及鋅的第一氧化物半導體層；

該第一氧化物半導體層上的第一通道保護層；

以及

各在該第一氧化物半導體層及該第一通道保護層上的第一佈線及第二佈線；以及

包括操作按鈕的通訊裝置，

其中：

該第二佈線與該第一閘極電極經由該閘極絕緣層中的接觸孔彼此連接；

該顯示裝置與該通訊裝置可彼此安裝及彼此卸下；並且

該顯示裝置與該通訊裝置各包括能夠充電的電池。

2. 一種電子設備，包括：

顯示裝置，包括：

第一電晶體，包括：

第一閘極電極；

該第一閘極電極上的閘極絕緣層；

該閘極絕緣層上包含銦、鎵及鋅的第一氧化物半導體層；

該第一氧化物半導體層上的第一通道保護層；
以及

各在該第一氧化物半導體層及該第一通道保護層上且與其接觸的第一佈線及第二佈線；以及

包括操作按鈕的通訊裝置，

其中：

該第二佈線與該第一閘極電極經由該閘極絕緣層中的接觸孔彼此連接；

該顯示裝置與該通訊裝置可彼此安裝及彼此卸下；並且

該顯示裝置與該通訊裝置各包括能夠充電的電池。

3. 一種電子設備，包括：

顯示裝置，包括：

第一電晶體，包括：

第一閘極電極；

該第一閘極電極上的閘極絕緣層；

該閘極絕緣層上包含銦、鎵及鋅的第一氧化物半導體層；

該第一氧化物半導體層上的第一通道保護層；
以及

各在該第一氧化物半導體層及該第一通道保護層上的第一佈線及第二佈線；以及

包括操作按鈕的通訊裝置，

其中：

該第二佈線與該第一閘極電極經由該閘極絕緣層中的接觸孔彼此直接連接；

該顯示裝置與該通訊裝置可彼此安裝及彼此卸下；並且

該顯示裝置與該通訊裝置各包括能夠充電的電池。

4. 一種電子設備，包括：

顯示裝置，包括：

第一電晶體，包括：

第一閘極電極；

該第一閘極電極上的閘極絕緣層；

該閘極絕緣層上包含銦、鎵及鋅的第一氧化物半導體層；

該第一氧化物半導體層上的第一通道保護層；

以及

各在該第一氧化物半導體層及該第一通道保護層上且與其接觸的第一佈線及第二佈線；以及

包括操作按鈕的通訊裝置，

其中：

該第二佈線與該第一閘極電極經由該閘極絕緣層中的接觸孔彼此直接連接；

該顯示裝置與該通訊裝置可彼此安裝及彼此卸下；並且

該顯示裝置與該通訊裝置各包括能夠充電的電池。

5. 一種電子設備，包括：

顯示裝置，包括：

像素部；以及

驅動電路，包括第一電晶體，該第一電晶體包括：

第一閘極電極；

該第一閘極電極上的閘極絕緣層；

該閘極絕緣層上包含銦、鎵及鋅的第一氧化物半導體層；

該第一氧化物半導體層上的第一通道保護層；

以及

各在該第一氧化物半導體層及該第一通道保護層上的第一佈線及第二佈線；以及

包括操作按鈕的通訊裝置，

其中：

該第二佈線與該第一閘極電極經由該閘極絕緣層中的接觸孔彼此連接；

該顯示裝置與該通訊裝置可彼此安裝及彼此卸下；並且

該顯示裝置與該通訊裝置各包括能夠充電的電池。

6. 一種電子設備，包括：

顯示裝置，包括：

像素部；以及

驅動電路，包括第一電晶體，該第一電晶體包括：

第一閘極電極；

該第一閘極電極上的閘極絕緣層；

該閘極絕緣層上包含銦、鎵及鋅的第一氧化物半導體層；

該第一氧化物半導體層上的第一通道保護層；

以及

各在該第一氧化物半導體層及該第一通道保護層上且與其接觸的第一佈線及第二佈線；以及

包括操作按鈕的通訊裝置，

其中：

該第二佈線與該第一閘極電極經由該閘極絕緣層中的接觸孔彼此連接；

該顯示裝置與該通訊裝置可彼此安裝及彼此卸下；並且

該顯示裝置與該通訊裝置各包括能夠充電的電池。

7. 一種電子設備，包括：

顯示裝置，包括：

像素部；以及

驅動電路，包括第一電晶體，該第一電晶體包括：

第一閘極電極；

該第一閘極電極上的閘極絕緣層；

該閘極絕緣層上包含銦、鎳及鋅的第一氧化物半導體層；

該第一氧化物半導體層上的第一通道保護層；
以及

各在該第一氧化物半導體層及該第一通道保護層上的第一佈線及第二佈線；以及

包括操作按鈕的通訊裝置，

其中：

該第二佈線與該第一閘極電極經由該閘極絕緣層中的接觸孔彼此直接連接；

該顯示裝置與該通訊裝置可彼此安裝及彼此卸下；並且

該顯示裝置與該通訊裝置各包括能夠充電的電池。

8. 一種電子設備，包括：

顯示裝置，包括：

像素部；以及

驅動電路，包括第一電晶體，該第一電晶體包括：

第一閘極電極；

該第一閘極電極上的閘極絕緣層；

該閘極絕緣層上包含銦、鎳及鋅的第一氧化物半導體層；

該第一氧化物半導體層上的第一通道保護層；
以及

各在該第一氧化物半導體層及該第一通道保護層上且與其接觸的第一佈線及第二佈線；以及

包括操作按鈕的通訊裝置，

其中：

該第二佈線與該第一閘極電極經由該閘極絕緣層中的接觸孔彼此直接連接；

該顯示裝置與該通訊裝置可彼此安裝及彼此卸下；並且

該顯示裝置與該通訊裝置各包括能夠充電的電池。

9. 根據申請專利範圍第 1 至 4 項中任一項的電子設備，

其中該顯示裝置還包括第二電晶體，該第二電晶體包括：

第二閘極電極；

該第二閘極電極上的該閘極絕緣層；

該閘極絕緣層上包含銮、鎳及鋅的第二氧化物半導體層；以及

各在該第二氧化物半導體層上的該第二佈線及第三佈線。

10. 根據申請專利範圍第 9 項的電子設備，其中該第二佈線及該第三佈線各與該第二氧化物半導體層接觸。

11. 根據申請專利範圍第 5 至 8 項中任一項的電子設備，

其中該驅動電路還包括第二電晶體，該第二電晶體包

括：

第二閘極電極；

該第二閘極電極上的該閘極絕緣層；

該閘極絕緣層上包含銦、鎵及鋅的第二氧化物半導體層；

該第二氧化物半導體層上的第二通道保護層；以及

各在該第二氧化物半導體層與該第二通道保護層上的該第二佈線及第三佈線。

12. 根據申請專利範圍第 11 項的電子設備，其中該第二佈線及該第三佈線各與該第二氧化物半導體層及該第二通道保護層接觸。

13. 根據申請專利範圍第 1 至 8 項中任一項的電子設備，其中該第一佈線及該第二佈線的每一個的端部與該第一氧化物半導體層及該第一通道保護層接觸。

14. 根據申請專利範圍第 1 至 8 項中任一項的電子設備，

其中該第一氧化物半導體層包括與該第一佈線重疊的第一區、與該第二佈線重疊的第二區、以及該第一區與該第二區之間的第三區，並且

其中該第一氧化物半導體層的該第三區的厚度小於該第一氧化物半導體層的該第一區及該第二區的厚度。

15. 根據申請專利範圍第 1 至 8 項中任一項的電子設備，其中該第一佈線及該第二佈線各與該第一氧化物半導體層的側面接觸。

16. 根據申請專利範圍第 1、3、5 及 7 項中任一項的電子設備，

其中該第一電晶體還包括：

該第一氧化物半導體層與該第一佈線之間的第三氧化物半導體層；以及

該第一氧化物半導體層與該第二佈線之間的第四氧化物半導體層，並且

其中該第三氧化物半導體層以及該第四氧化物半導體層各具有比該第一氧化物半導體層更低的電阻。

17. 根據申請專利範圍第 1 至 8 項中任一項的電子設備，其中在該顯示裝置與該通訊裝置之間透過無線或有線通訊來傳送或接收輸入資訊。

接著，在氧化物半導體膜 103 及氧化物半導體膜 111 上利用濺射法或真空蒸鍍法形成由金屬材料構成的導電膜 132。圖 5C 示出這個步驟的截面圖。

作為導電膜 132 的材料，可以舉出選自 Al、Cr、Ta、Ti、Mo、W 中的元素、以上述元素為成分的合金、組合上述元素的合金膜等。另外，在進行 200℃ 至 600℃ 的熱處理的情況下，最好使導電膜具有承受該熱處理的耐熱性。因為當使用 Al 單體時有耐熱性低並且容易腐蝕等問題，所以與耐熱性導電材料組合而形成。作為與 Al 組合的耐熱導電材料，使用選自鈦（Ti）、鉭（Ta）、鎢（W）、鉬（Mo）、鉻（Cr）、釹（Nd）、釷（Sc）中的元素、以上述元素為成分的合金、組合上述元素的合金膜或者以上述元素為成分的氮化物。

在此，作為導電膜 132 採用鈦膜的單層結構。此外，作為導電膜 132 也可以採用兩層結構，即也可以在鋁膜上層疊鈦膜。另外，作為導電膜 132 可以採用三層結構，其中包括 Ti 膜，在 Ti 膜上層疊包含 Nd 的鋁（Al-Nd）膜，而且在其上還形成 Ti 膜。作為導電膜 132，還可以採用包含矽的鋁膜的單層結構。

接著，進行第五光刻步驟形成抗蝕劑掩模 131，藉由蝕刻去除不需要的部分來形成源電極層或汲電極層 105a、105b 以及源區或汲區 104a、104b。作為此時的蝕刻方法，採用濕蝕刻或乾蝕刻。例如，在作為導電膜 132 使用鋁膜或鋁合金膜的情況下，可以進行使用混合磷酸、

醋酸及硝酸的溶液的濕蝕刻。在此，藉由進行使用氨水和過氧化氫以及純水的混合液（過氧化氫：氨：水=5:2:2）的濕蝕刻，對 Ti 膜的導電膜 132 進行蝕刻來形成源電極層或汲電極層 105a、105b，並且對氧化物半導體膜 111 進行蝕刻來形成源區或汲區 104a、104b。在該蝕刻步驟中，由於將通道保護層 133 用作氧化物半導體膜 103 的蝕刻停止層，因此氧化物半導體膜 103 不被蝕刻。在圖 6A 中，由於使用氨水和過氧化氫以及純水的混合液的蝕刻劑同時進行源電極層或汲電極層 105a、105b，源區或汲區 104a、104b 的蝕刻，源電極層或汲電極層 105a、105b 以及源區或汲區 104a、104b 的端部對準，成為連續結構。此外，由於利用濕蝕刻，因此進行各向同性的蝕刻，源電極層或汲電極層 105a、105b 的端部比抗蝕劑掩模 131 更向內縮退。藉由以上步驟，可以製造將氧化物半導體膜 103 用作通道形成區，並且在該通道形成區上具有通道保護層 133 的薄膜電晶體 170。圖 6A 示出這個步驟的截面圖。此外，圖 9 相當於這個步驟的俯視圖。

由於採用在氧化物半導體膜 103 的通道形成區上設置通道保護層 133 的結構，因此可以防止在進行製造程序時損壞氧化物半導體膜 103 的通道形成區（在進行蝕刻時由電漿以及蝕刻劑導致的膜厚度的降低和氧化等）。從而，可以提高薄膜電晶體 170 的可靠性。

接著，最好的是，以 200℃ 至 600℃，典型地以 300℃ 至 500℃ 進行熱處理。在此利用爐，在氮氣氛下以 350