

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-244120

(P2011-244120A)

(43) 公開日 平成23年12月1日(2011.12.1)

(51) Int.Cl.	F I	テーマコード (参考)
H03L 7/183 (2006.01)	H03L 7/18	B 5J106
H03L 7/26 (2006.01)	H03L 7/26	

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願2010-112881 (P2010-112881)
 (22) 出願日 平成22年5月17日 (2010.5.17)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100107261
 弁理士 須澤 修
 (74) 代理人 100127661
 弁理士 宮坂 一彦
 (72) 発明者 田中 孝明
 東京都日野市日野421-8 エプソント
 ヨコム株式会社内
 (72) 発明者 牧 義之
 東京都日野市日野421-8 エプソント
 ヨコム株式会社内

最終頁に続く

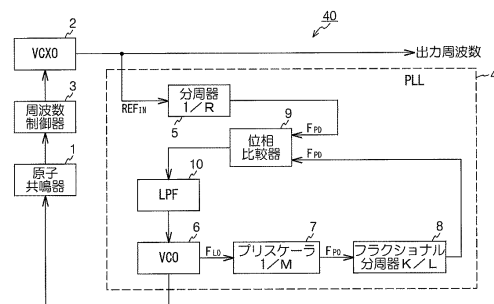
(54) 【発明の名称】 原子発振器

(57) 【要約】

【課題】 PLL 回路の回路構成を単純化することが可能となり、調整箇所の削減と低消費電力化を実現した原子発振器を提供する。

【解決手段】 この原子発振器 40 の PLL 回路 4 は、VCXO 2 の出力周波数を 1/R に分周する 1/R 分周器 5 と、VCXO 2 に同期したマイクロ波周波数を生成する電圧制御発振器 6 と、VCO 6 から出力されるマイクロ波周波数を分周する 1/M プリスケラ 7 と、1/M プリスケラ 7 の出力周波数を K/L に分周する K/L 分周器 8 と、1/R 分周器 5 の出力と K/L 分周器 8 の出力との位相差を出力する位相比較器 9 と、位相比較器 9 の出力に基づいて直流分を取り出す LPF 10 と、を備えて構成されている。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

原子共鳴周波数と入力されたマイクロ波の周波数との差を周波数誤差信号として出力する原子共鳴器と、該原子共鳴周波数に同期した周波数の信号を出力する電圧制御型圧電発振器と、前記周波数誤差信号に応じた制御信号を生成し、前記電圧制御型圧電発振器の出力信号の周波数を制御する周波数制御器と、前記電圧制御型圧電発振器の出力信号を基準信号として、ループ内の発振器からの出力信号との位相差が一定になるよう、ループ内発振器にフィードバック制御をかけて発振をさせる PLL 回路と、を備えた原子発振器であって、

前記 PLL 回路は、前記電圧制御型圧電発振器の出力周波数を $1/R$ に分周する $1/R$ 分周器と、

前記電圧制御型圧電発振器の出力信号の周波数に同期した周波数の前記マイクロ波を生成する電圧制御発振器と、

該電圧制御発振器から出力されるマイクロ波の周波数を分周する $1/M$ プリスケータと

、該 $1/M$ プリスケータの出力周波数を K/L に分周する K/L 分周器と、

前記 $1/R$ 分周器の出力と K/L 分周器の出力との位相差を出力する位相比較器と、

該位相比較器の出力に基づいて直流分を取り出す LPF と、を備え、

前記 K/L 分周器は、前記 $1/R$ 分周器の出力を F_{pd} 、前記 $1/M$ プリスケータの出力を F_{po} とすると、前記 K/L 分周器の分周比 K/L を F_{po}/F_{pd} により決定することを特徴とする原子発振器。

【請求項 2】

前記 K/L 分周器がフラクショナル分周器により構成されていることを特徴とする請求項 1 に記載の原子発振器。

【請求項 3】

前記 PLL 回路をモジュール化したことを特徴とする請求項 1 又は 2 に記載の原子発振器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、原子発振器に関し、さらに詳しくは、PLL 回路内の分周回路を単純化する技術に関するものである。

【背景技術】

【0002】

図 4 は、特許文献 1 に開示されている従来のルビジウム原子発振器の構成を示すブロック図である。このルビジウム原子発振器 50 は、電圧制御水晶発振器 51 からの出力は、シンセサイザ 57 で 5.3125MHz の信号に変換され混合器 59 において電圧制御発振器 56 の信号 6840MHz と混合され、光マイクロ波共鳴部 53 に供給される。光マイクロ波共鳴部 53 は、与えられたマイクロ波によって誤差信号を発生させ、周波数制御器 52 に供給し、周波数制御器 52 は、光マイクロ波共鳴部 53 からの誤差信号を電圧

制御水晶発振器 51 への制御電圧に変換している。これにより電圧制御水晶発振器 51 の出力周波数は、光マイクロ波共鳴部 53 の周波数安定度と同等となり高安定となる。一方、電圧制御発振器 56 からの信号は、分周器 60、分周器 61、分周器 62 によって分周され、電圧制御水晶発振器 51 からの信号は、分周器 54 によって分周される。分周器 60、61、62 によって分周された信号と、分周器 54 によって分周された信号とは、位相比較器 58 によって位相比較することができる。例えば、電圧制御水晶発振器 51 の周波数を 10MHz 、分周器 54 及び分周器 60 のプリスケータをそれぞれ $1/16$ 、 $1/64$ とすると、位相比較周波数は 0.625MHz となり、その位相比較時の差分を所定ループ定数で直流電圧に変換するローパスフィルタ 55 を組み合わせることにより電圧制御発振器 56 は電圧制御水晶発振器 51 の周波数安定度と同等となる。即ち、電圧制

10

20

30

40

50

御発振器 5 6 の出力周波数も光マイクロ波共鳴部の周波数安定度と同等となり高安定なルビウム原子発振器を構成できる。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開平 4 - 257119 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1 の従来技術は、光マイクロ波共鳴部へ供給するマイクロ波を電圧制御発振器の出力とシンセサイザからの信号とを混合することによって得られる構成をとることにより、マイクロ波を発生させるための逡信用ダイオード及び整合器が不要となり、調整箇所を大幅に減少させることができるため、安価なルビウム原子発振器を提供できる。又、逡信用ダイオードを用いないことにより、消費電力に対する信号の効率を大幅に改善でき、低消費電力化できる効果がある。しかし、電圧制御発振器 5 6 の出力周波数が、電圧制御水晶発振器 5 1 の出力周波数の整数倍でしか設定できない構成であるため、原子共鳴周波数を得るためにシンセサイザ 5 7 と混合器 5 9 が必要となり、依然として回路構成が複雑となるといった問題がある。

本発明は、かかる課題に鑑みてなされたものであり、PLL 回路にフラクショナル分周器を用いることにより、PLL 回路の回路構成を単純化することが可能となり、調整箇所の削減と低消費電力化を実現した原子発振器を提供することを目的とする。

【課題を解決するための手段】

【0005】

本発明は、上述の課題の少なくとも一部を解決するためになされたものであり、以下の形態又は適用例として実現することが可能である。

【0006】

[適用例 1] 原子共鳴周波数と入力されたマイクロ波の周波数との差を周波数誤差信号として出力する原子共鳴器と、該原子共鳴周波数に同期した周波数の信号を出力する電圧制御型圧電発振器と、前記周波数誤差信号に応じた制御信号を生成し、前記電圧制御型圧電発振器の出力信号の周波数を制御する周波数制御器と、前記電圧制御型圧電発振器の出力信号を基準信号として、ループ内の発振器からの出力信号との位相差が一定になるよう、ループ内発振器にフィードバック制御をかけて発振をさせる PLL 回路と、を備えた原子発振器であって、前記 PLL 回路は、前記電圧制御型圧電発振器の出力周波数を $1/R$ に分周する $1/R$ 分周器と、前記電圧制御型圧電発振器の出力信号の周波数に同期した周波数の前記マイクロ波を生成する電圧制御発振器と、該電圧制御発振器から出力されるマイクロ波の周波数を分周する $1/M$ プリスケーラと、該 $1/M$ プリスケーラの出力周波数を K/L に分周する K/L 分周器と、前記 $1/R$ 分周器の出力と K/L 分周器の出力との位相差を出力する位相比較器と、該位相比較器の出力に基づいて直流分を取り出す LPF と、を備え、前記 K/L 分周器は、前記 $1/R$ 分周器の出力を F_{pd} 、前記 $1/M$ プリスケーラの出力を F_{po} とすると、前記 K/L 分周器の分周比 K/L を F_{po}/F_{pd} により決定することを特徴とする。

【0007】

PLL 回路は、 $1/R$ 分周器と K/L 分周器により、VCO のマイクロ波周波数が、VCXO 周波数の整数倍でなくても位相同期が可能な構成になっていることが必要である。即ち、原子共鳴器の周波数と VCXO の周波数は、整数で割り切れるとは限らず、端数が必ず発生する。従って、整数部分と少数部分に分かれるため、分周比 K/L を決定してその分周比で分周することが必要がある。これにより、原子共鳴周波数を得るためにシンセサイザが不要となり、調整箇所の削減と低消費電力化が可能となる。

【0008】

[適用例 2] 前記 K/L 分周器がフラクショナル分周器により構成されていることを特

徴とする。

【 0 0 0 9 】

フラクショナル P L L 回路は、P L L 回路の負帰還ループ中の分周器の分周比 N が整数だけでなく分数（小数）を含む有理数である。このフラクショナル N 分周によって、与えられたチャンネルスペーシングに対する広いループ帯域は高速・セットリングタイムを可能とし、電圧制御発振器に要求される位相ノイズ要求を低くすることができる。

【 0 0 1 0 】

[適用例 3] 前記 P L L 回路をモジュール化したことを特徴とする。

【 0 0 1 1 】

P L L 部分をモジュール化することで、筐体や構造を変えずに、簡単にルビジウム・セシウム等の原子共鳴周波数に対応することができる。

10

【 図面の簡単な説明 】

【 0 0 1 2 】

【 図 1 】 本発明の第 1 の実施形態に係る原子発振器の構成を示すブロック図である。

【 図 2 】 本発明の第 2 の実施形態に係る原子発振器の構成を示すブロック図である。

【 図 3 】 図 1 の回路構成に基づいて計算した結果を一覧にした図であり、(a) は $M = 1$ の場合の計算結果を示し、(b) は $M = 10$ の場合の計算結果を示す図である。

【 図 4 】 特許文献 1 に開示されている従来のルビジウム原子発振器の構成を示すブロック図である。

【 発明を実施するための形態 】

20

【 0 0 1 3 】

以下、本発明を図に示した実施形態を用いて詳細に説明する。但し、この実施形態に記載される構成要素、種類、組み合わせ、形状、その相対配置などは特定の記載がない限り、この発明の範囲をそれのみに限定する主旨ではなく単なる説明例に過ぎない。

【 0 0 1 4 】

図 1 は本発明の第 1 の実施形態に係る原子発振器の構成を示すブロック図である。この原子発振器 40 は、原子共鳴周波数と入力されたマイクロ波周波数との差を周波数誤差信号として出力する原子共鳴器 1 と、原子共鳴周波数に同期した周波数の信号を出力する電圧制御型圧電発振器（以下、V C X O と呼ぶ）2 と、周波数誤差信号に応じた制御信号を生成し、V C X O 2 を制御する周波数制御器 3 と、前記電圧制御型圧電発振器の出力信号を基準信号として、ループ内の発振器からの出力との位相差が一定になるよう、ループ内発振器にフィードバック制御をかけて発振をさせる P L L 回路 4 と、を備えた原子発振器 40 であって、P L L 回路 4 は、V C X O 2 の出力周波数を $1 / R$ に分周する $1 / R$ 分周器 5 と、V C X O 2 に同期したマイクロ波周波数を生成する電圧制御発振器（以下、V C O と呼ぶ）6 と、V C O 6 から出力されるマイクロ波周波数を分周する $1 / M$ プリスケラ 7 と、 $1 / M$ プリスケラ 7 の出力周波数を K / L に分周する K / L 分周器 8 と、 $1 / R$ 分周器 5 の出力と K / L 分周器 8 の出力との位相差を出力する位相比較器 9 と、位相比較器 9 の出力に基づいて直流分を取り出す L P F 10 と、を備えて構成されている。

30

【 0 0 1 5 】

そして、 K / L 分周器 8 は、 $1 / R$ 分周器 5 の出力周波数を $F p d$ 、 $1 / M$ プリスケラの出力周波数を $F p o$ とすると、 K / L 分周器 8 の分周比 K / L を $F p o / F p d$ により決定する。

40

即ち、P L L 回路 4 は、 $1 / R$ 分周器 5 と K / L 分周器 8 により、V C O 6 のマイクロ波周波数が、V C X O 2 の周波数の整数倍でなくても位相同期が可能な構成になっていることが必要である。つまり、原子共鳴器 1 の周波数と V C X O 2 の周波数は、整数で割り切れるとは限らず、端数が必ず発生する。従って、整数部分と少数部分に分かれるため、分周比 K / L を決定してその分周比で分周することが必要である。これにより、原子共鳴周波数を得るためにシンセサイザーが不要となり、調整箇所の削減と低消費電力化が可能となる。

【 0 0 1 6 】

50

また、K / L分周器 8 がフラクショナル分周器により構成されている。フラクショナル PLL回路は、PLL回路の負帰還ループ中の分周器の分周比Nが整数だけでなく分数（小数）を含む有理数である。このフラクショナルN分周によって、与えられたチャンネルスペーシングに対する広いループ帯域は高速・セトリングタイムを可能とし、電圧制御発振器に要求される位相ノイズ要求を低くすることができる。

また、PLL回路 4 をモジュール化することで、筐体や構造を変えずに、簡単にルビジウム・セシウム等の原子共鳴周波数に対応することができる。

【0017】

次にフラクショナルPLLの計算例について説明する。

ここで、位相比較周波数を $F_{PD} = REF_{IN} / R$ 、VCO出力周波数を F_{LO} 、プリスケラ出力周波数を $F_{PO} = F_{LO} / M$ とすると、このための分周比は $DIV = K / L = F_{PO} / F_{PD}$ となる。

フラクショナルPLLでは、DIVが整数でないのが特徴である。DIVの整数部分をINTとすると、小数部分は $FAC = F_{PO} / F_{PD} - INT$ となる。

分周比DIVは、INTとINT + 1の間の値である。

そこで、整数分周器の分周比をINTとINT + 1の間に適切な設定にて切替を行うことにより、平均した分周比がDIVに等しくなるようにすればよい。

今、分周比INTの回数をT1、分周比T2の回数をT2とすると、その平均分周比がDIVに等しいので、

$$\{ INT \cdot T_1 + (INT + 1) \cdot T_2 \} / (T_1 + T_2) = F_{PO} / F_{PD}$$

これを变形すると、

$$T_2 / T_1 = (F_{PO} / F_{PD} - INT) / \{ 1 - (F_{PO} / F_{PD} - INT) \} = FAC / (1 - FAC)$$

となり、T1とT2の比が求まるので、最も小さい整数比をT1とT2とすればよい。

【0018】

図2は本発明の第2の実施形態に係る原子発振器の構成を示すブロック図である。

図2が図1と異なる点は、図1の1/R分周器5とK/L分周器8の配置を入れ替えた点である。位相比較器9は1/R分周器5とK/L分周器8との位相を比較して、その差分又は加算分を生成するので、基本的にはどちらに配置されても構わない。

図3は図1の回路構成に基づいて計算した結果を一覧にした図である。図3(a)はM = 1の場合の計算結果を示し、図3(b)はM = 10の場合の計算結果を示す図である。

【符号の説明】

【0019】

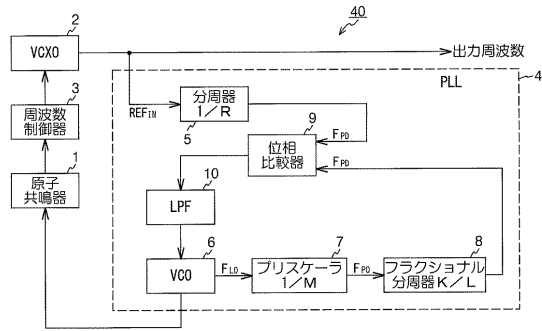
1 原子共鳴器、2 VCXO、3 周波数制御器、4 PLL回路、5 1/R分周器、6 VCO、7 1/Mプリスケラ、8 K/L分周器、9 位相比較器、10 L PF、40 原子発振器

10

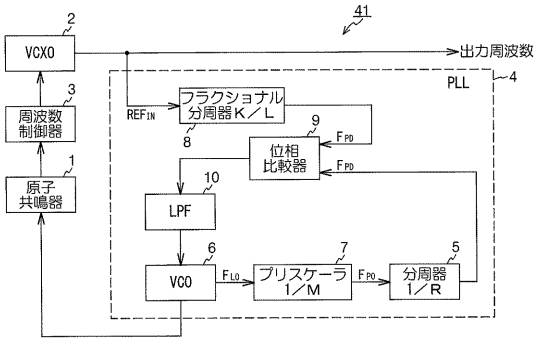
20

30

【図1】



【図2】



【図3】

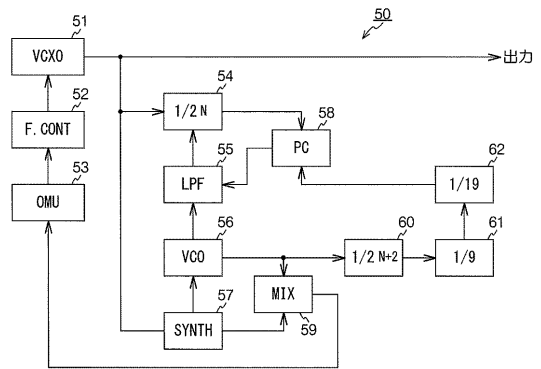
フラクショナルPLLの計算例

(a) (b)

例1		
REFIN	10000000	Hz
R	1	
FPD(L)	10000000	Hz
FLO	4596320000	Hz
M	1	
FPO(K)	4596320000	Hz
DIV	459.632	
INT	459	
FRAC	0.632	
1-FRAC	0.368	
T1	46	
T2	79	

例2		
REFIN	10000000	Hz
R	1	
FPD(L)	10000000	Hz
FLO	4596320000	Hz
M	10	
FPO(K)	459632000	Hz
DIV	45.9632	
INT	45	
FRAC	0.9632	
1-FRAC	0.0368	
T1	23	
T2	602	

【図4】



フロントページの続き

(72)発明者 石原 直樹

東京都日野市日野4 2 1 - 8 エプソントヨコム株式会社内

Fターム(参考) 5J106 CC01 CC19 CC21 CC38 CC53 GG01 HH01 KK40 QQ02