(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年9月10日(10.09.2020)

WIPO | PCT

(10) 国際公開番号
WO 2020/179250 A1

(51) 国際特許分類:
G05F 1/56 (2006.01)

(21) 国際出願番号： PCT/JP2020/001810

(22) 国際出願日： 2020年1月21日(21.01.2020)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2019-037154 2019年3月1日(01.03.2019) JP

(71) 出願人: 日立オートモティブシステムズ株式会社(**HITACHI AUTOMOTIVE SYSTEMS, LTD.**) [JP/JP]; 〒3128503 茨城県ひたちなか市高場２５２０番地 Ibaraki (JP).

(72) 発明者: 茂泉 友里(**MOIZUMI Yuri**); 〒3128503 茨城県ひたちなか市高場２５２０番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP). 土肥 昌宏(**DOI Masahiro**); 〒3128503 茨城県ひたちなか市高場２５２０番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP). 山下 毅雄(**YAMASHITA Takeo**); 〒3128503 茨城県ひたちなか市高場２５２０番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP). 杉山 泰志(**SUGIYAMA Yasushi**); 〒3128503 茨城県ひたちなか市高場２５２０番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP).

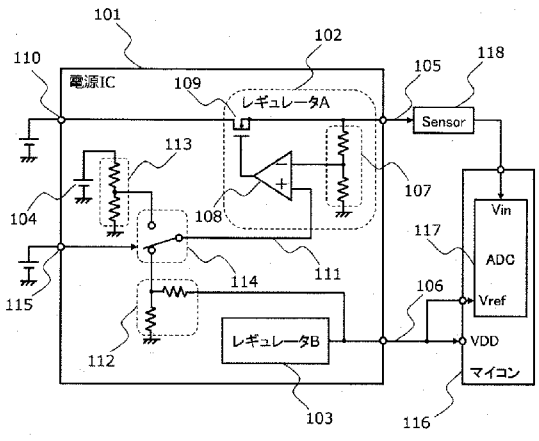
(74) 代理人: 戸田 裕二(**TODA Yuji**); 〒1008220 東京都千代田区丸の内一丁目６番１号 株式会社日立製作所内 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) **Title:** SEMICONDUCTOR INTEGRATED CIRCUIT

(54) 発明の名称： 半導体集積回路

図1



101 Power supply IC
102 Regulator A
103 Regulator B
116 Microcomputer
118 Sensor

(57) **Abstract:** When power supply ASICS are applied to a plurality of products each of which requires a regulator having a different output characteristic and the ASICs are provided independently, there is a problem in that a regulator for one product is no longer necessary for another, which leads to waste and increased costs. This semiconductor integrated circuit comprises: a first voltage regulator for adjusting an output voltage on the basis of a reference voltage, a second voltage regulator for supplying a voltage to an external element, a voltage source not having an external output, and a selection circuit for switching the reference voltage that is input to the first regulator, wherein the selection circuit switches the reference voltage between a first voltage that is based on the output of the voltage source and a second voltage that is based on the output of the second voltage regulator.

WO 2020/179250 A1

[続葉有]

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約:電源ＡＳＩＣを、異なる出力特性を持つレギュレータがそれぞれ必要な複数の製品に適用させようとする場合、それぞれを独立に設けると、一方の製品では、もう一方のためのレギュレータが不必要ということになり、無駄、コスト高となってしまうという課題があった。 本発明による半導体集積回路は、基準電圧に基づいて出力電圧を調整する第１の電圧レギュレータと、外部素子に電圧を供給する第２の電圧レギュレータと、外部への出力を持たない電圧源と、前記第１のレギュレータへ入力する前記基準電圧を切り替える選択回路を備え、前記選択回路は、前記基準電圧を、前記電圧源の出力に基づく第１の電圧と、前記第２の電圧レギュレータの出力に基づく第２の電圧とで切り替える。

明　細　書

発明の名称 ： 半導体集積回路

技術分野

[0001] 本発明は半導体集積回路に関する

背景技術

[0002] 特定の用途向けに開発される半導体集積回路であるＡＳＩＣ（Ａｐｐｌｉｃａｔｉｏｎ　Ｓｐｅｃｉｆｉｃ　Ｉｎｔｅｇｒａｔｅｄ　Ｃｉｒｃｕｉｔ）は、対象の製品を絞ることで、必要な機能のみに最適化して搭載し、単価を下げる事が出来る。一方で、回路を個別に設計するための人件費や、高額な製造用のフォトマスクを試作品も含めて専用に作製することから、多くの開発費を必要とし、その結果、生産数量の大小が単価に大きな影響を与えるという課題もある。

[0003] この課題に対し、ＡＳＩＣに対し、最小限の工夫を加えることで機能に汎用性を持たせ、対象とする製品を広げて生産数を増やせば単価を下げることが出来る。例えば、電源ＡＳＩＣの場合は、搭載される製品が異なれば、出力電圧や精度をはじめとした特性への要求が製品毎に異なるが、それぞれの要求に対して全く個別の回路を搭載するのではなく、ピンや回路を可能な限り共有することで単価への影響を最小限とする事が出来る。例えば、特許文献１には、「簡便な方法でマイコンへの供給電源電圧を可変でき、同一の電源ＩＣを多様なマイコンに適応可能な低コストの電子制御装置を実現する。ディスリート抵抗１０の値を判定するためスイッチ２１がオンし、電流源１１からの電流値とディスクリート抵抗１０の抵抗値に応じた電圧がＩｎ１端子に発生する。ＡＤ変換器１２によりＩｎ１端子電圧がＡＤ変換され選択的に接続されたディスクリート抵抗１０に応じたデジタルコードが検出される。レジスタ１３にはＡＤ変換結果が保存され、ＡＤ変換器１２によるディスクリート抵抗１０の抵抗値判定が完了する。ＡＤ変換器１２による抵抗値判定完了後に、各電源電圧Ｖ１、Ｖ２、Ｖ３が起動を開始する。コア電圧Ｖ３

は、レジスタ１３で設定された基準電圧１４に応じた電圧で起動することで、所望の電源供給が完了する。」と記載されており、異なる電圧値の出力を単一のレギュレータで簡便に実現可能としている。

先行技術文献

特許文献

[0004] 特許文献1：ＷＯ２０１８／２３５４０３

発明の概要

発明が解決しようとする課題

[0005] 電源ＡＳＩＣを複数の製品に適用させようとしている場合、ある製品では、センサ電源をＡ／Ｄコンバータの基準電圧と一致させたり、電源電圧の立ち上がり、立下りのタイミングを他のレギュレータと一致させたりする目的で、他のレギュレータ電圧を基準に電圧を生成して、基準レギュレータの電圧変動に追従するトラッキングレギュレータが要求される場合がある。また、別のある製品では、高い精度が求められ、他のレギュレータの電圧変動に影響されることが望ましくないことから、基準の電圧をＡＳＩＣ内部の固定電圧とした一般的なリニアレギュレータ（以下、単にリニアレギュレータと呼ぶ）が必要となる場合がある。このように、異なる出力特性を持つレギュレータが必要となった場合に、それぞれを独立に設けると、一方の製品では、もう一方のためのレギュレータが不必要ということになり、無駄、コスト高となってしまうという課題があった。

課題を解決するための手段

[0006] 本発明による半導体集積回路は、基準電圧に基づいて出力電圧を調整する第１の電圧レギュレータと、外部素子に電圧を供給する第２の電圧レギュレータと、外部への出力を持たない電圧源と、前記第１のレギュレータへ入力する前記基準電圧を切り替える選択回路を備え、前記選択回路は、前記基準電圧を、前記電圧源の出力に基づく第１の電圧と、前記第２の電圧レギュレータの出力に基づく第２の電圧とで切り替える。

発明の効果

[0007] 本発明によれば、出力電圧を調整する電圧レギュレータ回路部分を共通として、電圧レギュレータ回路に入力する基準電圧を、他のレギュレータ出力と、ＡＳＩＣ内部の固定電圧とで切り替えるための回路を追加することで、トラッキングレギュレータ出力と、リニアレギュレータ出力の特性を両方実現可能となる。これにより、レギュレータ１ＣＨ分とほぼ変わらない実装面積で複数の製品からの異なる要求を満たすことが可能となり、ＡＳＩＣの単価を低減することが出来る。

図面の簡単な説明

[0008] [図1]第１の実施例におけるレギュレータＡをトラッキングレギュレータとして動作させた場合の例を示す回路構成図である。

[図2]第１の実施例におけるレギュレータＡをリニアレギュレータとして動作させた場合の例を示す回路構成図である。

[図3]第２の実施例における回路構成図である。

[図4]第３の実施例における回路構成図である。

[図5]第４の実施例における回路構成図である。

発明を実施するための形態

実施例 1

[0009] 図１、図２を用いて、本発明の実施例１について説明する。

[0010] 図１は本実施例における１つ目の回路構成図を示したものである。

[0011] 電源ＩＣ１０１はレギュレータＡ１０２と、レギュレータＢ１０３と、内部電源１０４を備えている。

[0012] レギュレータＡ１０２は外部への出力１０５を持ち、出力１０５の電圧を分圧抵抗Ａ１０７で分圧して、エラーアンプ１０８の反転端子に入力している。エラーアンプ１０８の出力はＮＭＯＳＦＥＴ１０９のゲートに接続されており、エラーアンプ１０８の反転端子への入力電圧と、非反転端子へ入力される基準電圧１１１の電圧が等しくなるよう、エラーアンプ１０８がＮＭ

ＯＳＦＥＴ１０９のソースードレイン間の電圧降下を調整し、電源ＩＣ１０１の電源入力端子１１０から入力される電源電圧から出力１０５を得ている。

[0013] レギュレータＢ１０３は、外部への出力１０６を持ち、内部電源１０４は外部への出力を持たない電圧源である。

[0014] レギュレータＢの出力電圧と、内部電源１０４の出力電圧は、それぞれ電源ＩＣ１０１内に備えられた分圧抵抗Ｂ１１２、分圧抵抗Ｃ１１３で分圧され、基準電圧選択回路１１４に入力される。基準電圧選択回路は基準電圧選択端子１１５の入力値がＨｉｇｈの場合はレギュレータＢの出力を分圧した電圧を、基準電圧選択端子１１５の入力がＬｏｗの場合は、内部電源１０４の出力を分圧した電圧を選択し、基準電圧１１１として、エラーアンプ１０８の非反転端子に入力する。

[0015] なお、基準電圧選択端子１１５を基板上でＧＮＤ、もしくは５Ｖや３Ｖ等のＨｉｇｈ入力となる電圧に固定することによって、レギュレータＡ１０２は、電源ＩＣ１０１の起動直後から選択された特性の電圧を出力することが出来る。更に、基準電圧端子１１５を電源ＩＣ１０１内で抵抗を介してＨｉｇｈレベルにプルアップすれば、基準電圧選択端子１１５を基板上でオープンとしてするだけで基準電圧選択回路１１４はＨｉｇｈ入力を検出する。

[0016] 図１に於いてはレギュレータＡ１０２の出力１０５は、基準電圧選択端子１１５に電圧源が接続され、Ｈｉｇｈを入力しているので、レギュレータＢの出力１０６に従って出力１０５の電圧を調整するトラッキングレギュレータとして動作し、レギュレータＢの出力１０６の電圧が外部負荷の影響等で変動した場合は、出力１０５の電圧も追従して変動する。

[0017] また、分圧抵抗Ａ１０７、分圧抵抗Ｂ１１３の分圧比が等しければ、レギュレータＡ１０２とレギュレータＢ１０３の出力１０５、１０６は常に等しくなる。更に、分圧抵抗Ａ１０７、分圧抵抗Ｂ１１３の分圧比を調整することで、レギュレータＡ１０２とレギュレータＢ１０３の出力１０５、１０６の電圧の比を調整することが可能であり、この時、出力１０５の電圧は出力

１０６の電圧の変動に追従して、出力１０６の電圧と一定の比を保ちながら変動する。

[0018] なお、本実施例では、分圧抵抗Ａ１０７、分圧抵抗Ｂ１１３の分圧比は同じものとする。

[0019] レギュレータＡ１０２の出力１０５はセンサ１１８へ電源として入力され、センサ１１８の出力はマイコン１１６のＡ／Ｄコンバータ１１７にアナログ入力値Ｖｉｎとして接続されている。レギュレータＢ１０３の出力１０６はマイコン１１６のＶＤＤ電源及びＡ／Ｄコンバータへ基準電圧Ｖｒｅｆとして入力されている。

[0020] 例えば、センサ１１８が、抵抗体の温度特性によって、センサ１１８の電源電圧である出力１０５を分圧した電圧の変動を温度変化として出力するなど、出力１０５の電圧値に比例する出力特性を持っている場合、センサ１１８の出力値をＡ／Ｄコンバータ１１７で精度よく変換するためには、Ａ／Ｄコンバータの基準電圧Ｖｒｅｆであるレギュレータ Ｂ１０３の出力１０６と、レギュレータＡの出力１０５の電圧値は常に同じである必要がある。前述の通り、本実施例では出力１０６と出力１０５は常に等しい電圧を出力するため、センサ１１８からのアナログ出力を精度よくＡ／Ｄコンバータ１１７で変換することが出来る。

[0021] 図２は本実施例における２つ目の回路構成図を示したものである。図１の回路構成図と同じ点についての説明は省略する。図１との相違点は、基準電圧選択端子１１５がＧＮＤに接続されている点、マイコン１１６のＡ／Ｄコンバータ１１７の基準電圧Ｖｒｅｆへの入力が、レギュレータＢ１０３の出力１０６ではなく、レギュレータＡ１０２の出力１０５である点、レギュレータＡ１０２の出力１０５がセンサ１１８へ接続されていない点が異なる。

[0022] 図２では基準電圧端子１１５にＬｏｗが入力されていることになるため、基準電圧選択回路１１４は内部電源１０４を元にした電圧を選択してレギュレータＡ１０２の基準電圧１１１として出力する。

[0023] 内部電源１０４は外部に出力を持たないため、負荷条件によって出力が変

動するおそれのあるレギュレータＢ１０３の出力１０６とは異なり、外乱の影響を受けにくい。更に、内部電源１０４の構成をバンドギャップリファレンスと呼ばれる回路にすれば、温度環境に対しても非常に安定した電圧源とする事が出来る。図２に於いては、このような安定した電圧源を基準とするリニアレギュレータとして動作することにより、レギュレータＡ１０２は、図１の回路構成図の様にトラッキングレギュレータとして動作させた場合よりも絶対値として高精度な電圧出力を得る事が出来る。

[0024] 尚、この時のレギュレータＡ１０２の出力電圧値は、内部電源１０４の出力電圧と、分圧抵抗Ａ１０７、分圧抵抗Ｃ１１３の分圧比で決定され、所望の値に調整することが可能である。

[0025] 図２におけるセンサ１１８は、ホールセンサや光センサの様に、起電力によってセンサ出力を発生させるものを想定している。この場合、センサ１１８の出力はセンサの電源電圧に依存しないため、絶対値として検出することになる。したがって、マイコン１１６がセンサ１１８の出力を精度よくＡ／Ｄ変換するためには、Ａ／Ｄコンバータ１１７の基準電圧Ｖｒｅｆへの入力電圧は安定した絶対値の出力が必要であり、レギュレータＡ１０２をリニアレギュレータとして動作させることで、出力１０５を基準電圧Ｖｒｅｆへの入力が得られる。

[0026] 以上、図１、図２を用いて示したように、本実施例における半導体集積回路101は、基準電圧に基づいて出力電圧を調整する第１の電圧レギュレータ102と、外部素子に電圧を供給する第２の電圧レギュレータ103と、外部への出力を持たない電圧源104と、第１のレギュレータ102へ入力する基準電圧を切り替える選択回路114を備え、選択回路114は、第１の電圧レギュレータ102の基準電圧を電圧源104の出力に基づく第１の電圧と第２の電圧レギュレータ103の出力に基づく第２の電圧とで切り替えるようにすることで、レギュレータＡ１０２（第１のレギュレータ）の出力の特性をトラッキングレギュレータとリニアレギュレータとで切り替える事が出来る。そのため、電源ＩＣ１０１を複数の製品に搭載する際に、それぞれの製品で異なる特性のレギュレー

タ出力を求められる場合に於いても、レギュレータＡ１０２の出力特性を切り替えることで可能になる。なお、本実施例では、基準電圧選択端子１１５への入力がＨｉｇｈの場合にはトラッキングレギュレータとして、Ｌｏｗの場合にはリニアレギュレータとしてレギュレータＡ１０２が機能するように選択回路１１４が動作する例を示したが、逆であってもよい。

[0027] 図１、図２ではセンサ１１８の出力をマイコン１１６でＡ／Ｄ変換する例を取り上げたが、その他にも、トラッキングレギュレータが必要とされる場合として、出力先素子のラッチアップ防止のために、２電源（もしくはそれ以上）の電圧立下りと立ち上がりのタイミングを前後させてはいけない場合が挙げられる。また、トラッキングレギュレータのデメリットとしては、基準電圧を作るための別のレギュレータが必要な点や、基準電圧の元になるレギュレータ（本実施例ではレギュレータＢ１０３）が故障した場合に出力不能となる点がある。そのため、リニアレギュレータが必要とされる場合として、前述のような高精度な電圧値を求められる場合に加え、冗長系の電源等、他のレギュレータと同時に故障して欲しくない場合がある。更に、リニアレギュレータの基準電圧に利用する電圧（本実施例では内部電源１０４）は、電源ＩＣ１０１内の各所に分配されている内部基準電圧を利用する事が出来る。そのため、精度や冗長性は求められないが、単純にトラッキングレギュレータとして動作させる場合とは別の電圧レベルが求められる場合にも、リニアレギュレータとしての動作と切り替えた方が、他のレギュレータの出力を利用するよりも、簡便な回路、配線の構成とする事が出来る。

実施例 2

[0028] 図３は第２の実施例における回路構成図である。本実施例は基準電圧入力端子３０１と外部レギュレータ３０２の構成が第１の実施例とは異なる。なお、第１の実施例と共通する構成については、説明を省略する。

[0029] 本実施例では、外部レギュレータ３０２の出力電圧が基準電圧入力端子３０１に入力され、分圧抵抗Ｂ１１２で分圧されて基準電圧選択回路１１４へ入力されている。

[0030] このように、基準電圧入力端３０１を設けることにより、レギュレータＡ１０１をトラッキングレギュレータとして動作させる際に、電源ＩＣ１０１の内部に無いレギュレータから基準電圧１１１を得る事が出来るようになり、電源ＩＣ１０１を多様な製品へ適用する際の自由度が向上する。

実施例 3

[0031] 図４は第３の実施例に於ける回路構成図である。本実施例は通信回路４０１と、通信信号入出力端子４０２と基準電圧選択信号４０３の構成が第１の実施例とは異なる。なお、第１または第２の実施例と共通する構成については、説明を省略する。

[0032] マイコン１１６は信号入力端子４０２を介して電源ＩＣ１０１の通信回路４０１に基準電圧１１１の電圧を指定する指令を送信する。通信回路４０１はマイコンからの指令を受信して、基準電圧選択信号４０３を基準電圧選択回路１１４に入力する。例えば、レギュレータＢ１０３を基にした電圧を基準電圧１１１としたい場合は、基準電圧選択信号としてＨｉｇｈを入力し、内部電源１０４を基準電圧１１１としたい場合は、基準電圧選択信号としてＬｏｗを入力する。

[0033] 基準電圧選択回路１１４は基準電圧選択信号４０３の値に従って、基準電圧１１１を選択し、レギュレータＡ１０２に入力する。

[0034] これにより、レギュレータＡ１０２の出力は、マイコン１１６からの指令により切り替えることが可能となる。

[0035] 本実施例は、例えば、レギュレータＡ１０２がトラッキングレギュレータとして動作していて、且つ、レギュレータＢ１０３の異常をマイコン１１６が検出した場合にレギュレータＡ１０２をリニアレギュレータとしての動作に切り替えることでレギュレータＢ１０３と同じ異常状態となるのを回避したい場合に有効である。また、他の例として、レギュレータＡ１０２を実施例１の図１と同様に電源電圧に比例する出力を持つセンサ１１８の電源とするため、トラッキングレギュレータとして使用している場合に、マイコン１１６がレギュレータＡ１０２をトラッキングレギュレータとしての出力電圧

とは異なる出力電圧となるように、リニアレギュレータとして動作するよう切り替えることで、センサ１１８の出力を故意に変化させ、その変化量からＡ／Ｄコンバータ１１７の動作や精度を診断することも出来る。

実施例 4

[0036] 図５は第３の実施例における回路構成図である。なお、前述した実施例と同様の構成については説明を省略する。本実施例は、故障検出回路５０１と、異常信号５０２と、異常信号出力端子５０３と、スイッチＡ５０４、スイッチＢ５０５、スイッチＣ５０６と、マイコン１１６のエラー入力端子５０７の構成が第１の実施例とは異なる。

[0037] 異常検出回路５０１は、レギュレータＢ１０３の出力電圧をモニタしており、出力電圧がある正常範囲内にある場合は、異常信号５０２をＬｏｗとして、正常範囲を外れた場合には異常信号５０２をＨｉｇｈとして出力する。異常信号５０２は基準電圧選択回路１１４に入力される。更に、異常信号５０２は異常信号出力端子５０３から電源ＩＣ１０１の外部へ出力され、スイッチＡ５０４、スイッチＢ５０５、スイッチＣ５０６とマイコン１１６の異常信号入力端子５０７に入力される。

[0038] 基準電圧選択回路１１４は異常信号５０２がＬｏｗの場合には、レギュレータＢ１０３の出力電圧を基にした電圧を選択して基準電圧１１１として出力する。異常信号５０２がＨｉｇｈになると、基準電圧選択回路１１４はその信号を受けて内部電源１０４を基にした電圧を基準電圧１１１として出力する。なお、リニアレギュレータとして動作させた時のレギュレータＡ１０２の出力電圧は、トラッキングレギュレータとして動作させた時の出力電圧と同じとなるよう、分圧抵抗Ａ１０７、分圧抵抗Ｂ１１３、分圧抵抗Ｃ１１３を調整しているものとする。

[0039] スイッチＡ５０４、スイッチＢ５０５、スイッチＣ５０６は、それぞれ、異常信号５０２がＬｏｗの場合には、短絡、開放、短絡の状態となっており、レギュレータＢ１０３の出力１０６をマイコン１１６のＶＤＤ電源とＡ／Ｄコンバータ１１７の基準電圧Ｖｒｅｆに入力し、レギュレータＡ１０２の

出力１０５をセンサ１１８に入力する。異常信号５０２がＨｉｇｈになると、スイッチＡ５０４、スイッチＢ５０５、スイッチＣ５０６はそれぞれ開放、短絡、開放の状態に切り替わり、レギュレータＢ１０３の出力１０６をマイコン１１６への入力から切り離し、レギュレータＡ１０２の出力をセンサ１１８の入力から切り離してマイコン１１６のＶＤＤ電源に入力する。これにより、レギュレータＢ１０３の異常時にマイコン１１６の電源入力をレギュレータＡ１０２の出力１０５に切り替えることによって、マイコン１１６の誤動作や破壊を防ぐ事が出来る。

[0040] マイコン１１６は異常信号入力端子５０７から異常信号Ｈｉｇｈが入力されると、安全にシステムを停止させるための処理を開始する。

[0041] 以上の様に、本実施例によれば、レギュレータＢ１０３の異常発生時に、バックアップ電源としてレギュレータＡ１０２を用いる事が出来、異常な電源電圧の入力によるマイコン１１６の誤動作や破壊を防ぎ、更にマイコン１１６が制御するシステムの安全な停止のための処理を行う事が出来る。こういった仕組みは、例えば、自動車のブレーキやステアリング、自動運転等、高い安全性が求められる分野における電子制御装置において、電源機能の故障時の安全を担保するために特に有効である。

符号の説明

[0042] １０１　電源ＩＣ
１０２　レギュレータＡ
１０３　レギュレータＢ
１０４　内部電源
１０５　レギュレータＡ出力
１０６　レギュレータＢ出力
１０７　分圧抵抗Ａ
１０８　エラーアンプ
１０９　ＮＭＯＳＦＥＴ
１１０　電源入力端子

１１１　基準電圧

１１２　分圧抵抗Ｂ

１１３　分圧抵抗Ｃ

１１４　基準電圧選択回路

１１５　基準電圧選択端子

１１６　マイコン

１１７　Ａ／Ｄコンバータ

１１８　センサ

３０１　基準電圧入力端子

３０２　外部レギュレータ

４０１　通信回路

４０２　通信信号入出力端子

４０３　基準電圧選択信号

５０１　異常検出回路

５０２　異常信号

５０３　異常信号出力端子

５０４　スイッチＡ

５０５　スイッチＢ

５０６　スイッチＣ

５０７　異常信号入力端子

請求の範囲

[請求項1] 基準電圧に基づいて出力電圧を調整する第１の電圧レギュレータと、外部素子に電圧を供給する第２の電圧レギュレータと、外部への出力を持たない電圧源と、前記第１のレギュレータへ入力する前記基準電圧を切り替える選択回路を備え、

前記選択回路は、前記基準電圧を、前記電圧源の出力に基づく第１の電圧と、前記第２の電圧レギュレータの出力に基づく第２の電圧とで切り替える半導体集積回路。

[請求項2] 基準電圧に基づいて出力電圧を調整する第１の電圧レギュレータと、外部からの電圧を入力値とする基準電圧入力端子と、外部への出力を持たない電圧源と、前記第１のレギュレータへ入力する前記基準電圧を切り替える選択回路を備え、

前記選択回路は、前記基準電圧を、前記電圧源の出力に基づく第１の電圧と、前記基準電圧入力端子からの入力電圧に基づく第２の電圧とで切り替える半導体集積回路。

[請求項3] 基準電圧選択端子を備え、

前記選択回路は、前記基準電圧選択端子に前記半導体集積回路の外部から入力される信号に基づいて前記基準電圧を選択する請求項１または第２に記載の半導体集積回路。

[請求項4] 外部との通信部を備え、

前記通信部を介して入力される信号に基づいて前記選択回路が前記基準電圧を選択する請求項１または２に記載の半導体集積回路。

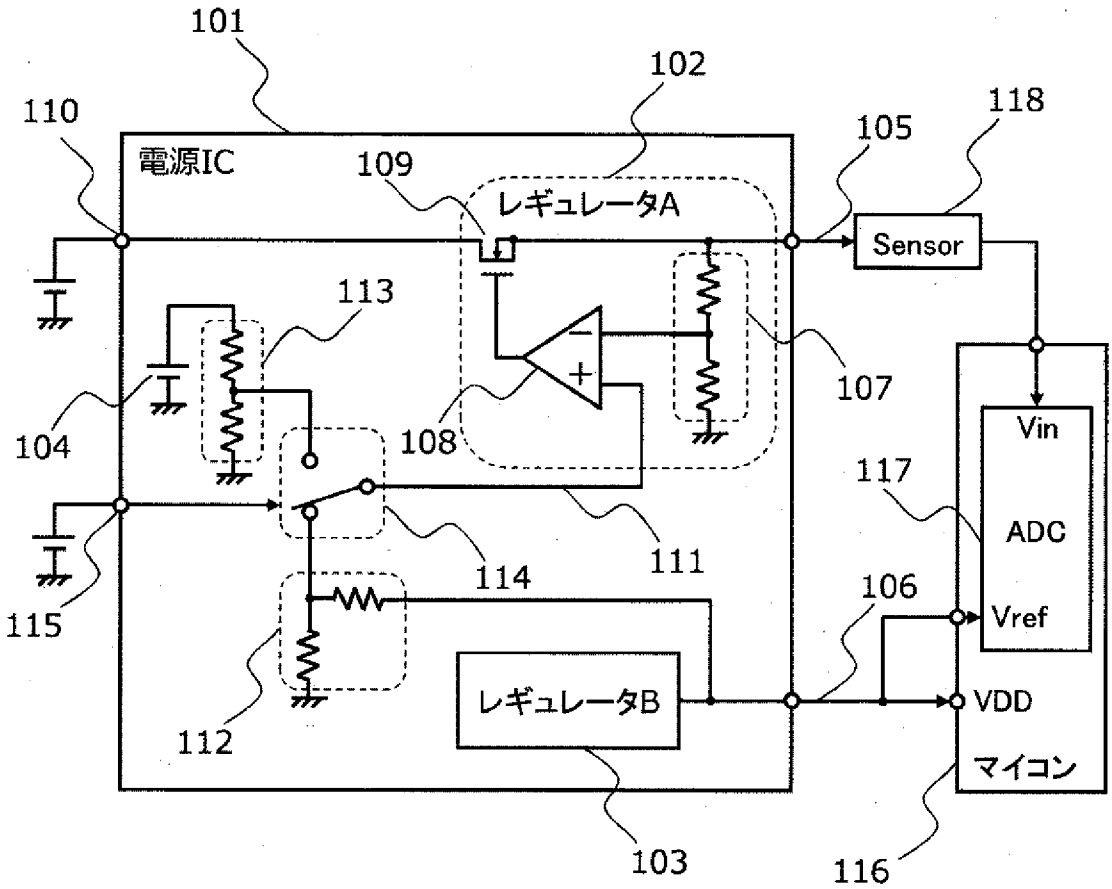
[請求項5] 前記第２のレギュレータの異常を検出する異常検出部を備え、

前記異常検出部が前記第２のレギュレータの異常を検出した場合、前記選択回路は前記第１の電圧レギュレータの基準電圧を前記第１の電圧に切り替える請求項１乃至４の何れかに記載の半導体集積回路。

[請求項6] 請求項１乃至５の何れかに記載の半導体集積回路と、前記半導体集積回路から電圧が供給されるマイコンと、を備える電子制御装置

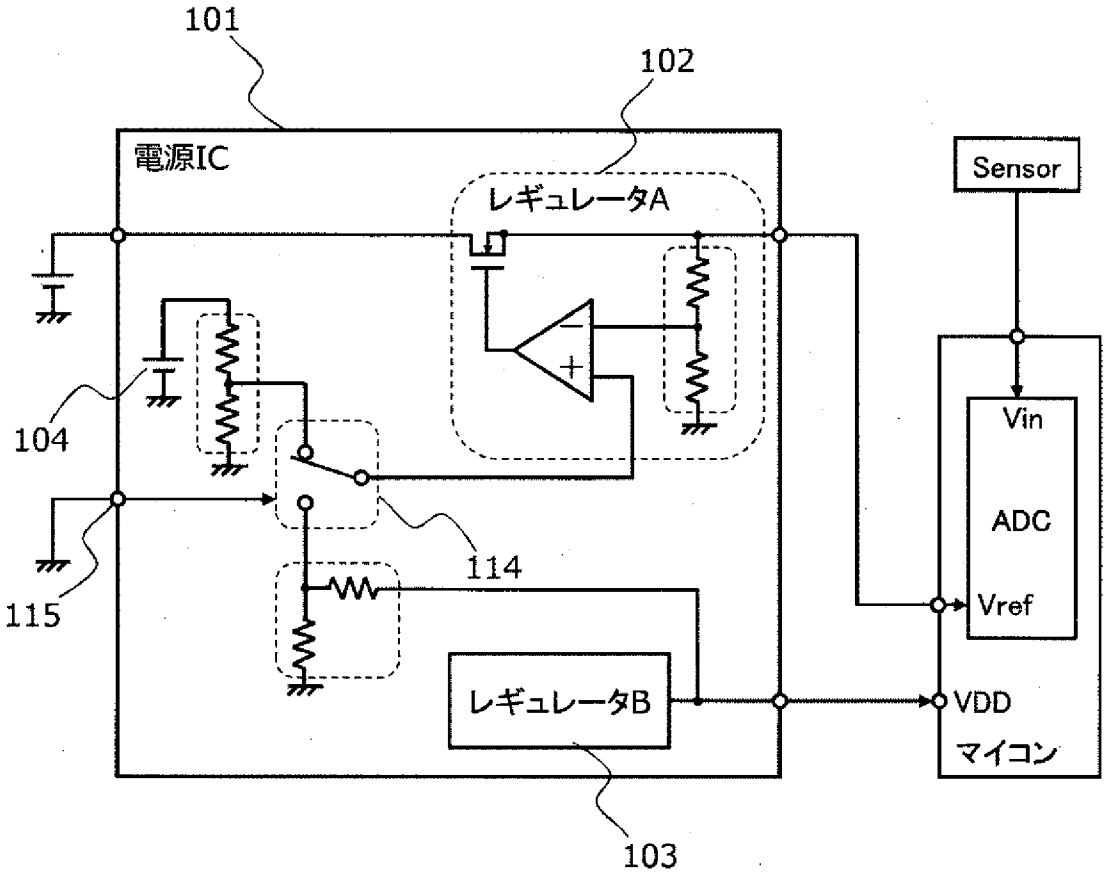
[図1]

図1


101
102
110
電源IC
109
レギュレータA
105
118
Sensor
113
107
104
108
Vin
117
ADC
111
114
115
106
Vref
レギュレータB
VDD
112
マイコン
103
116

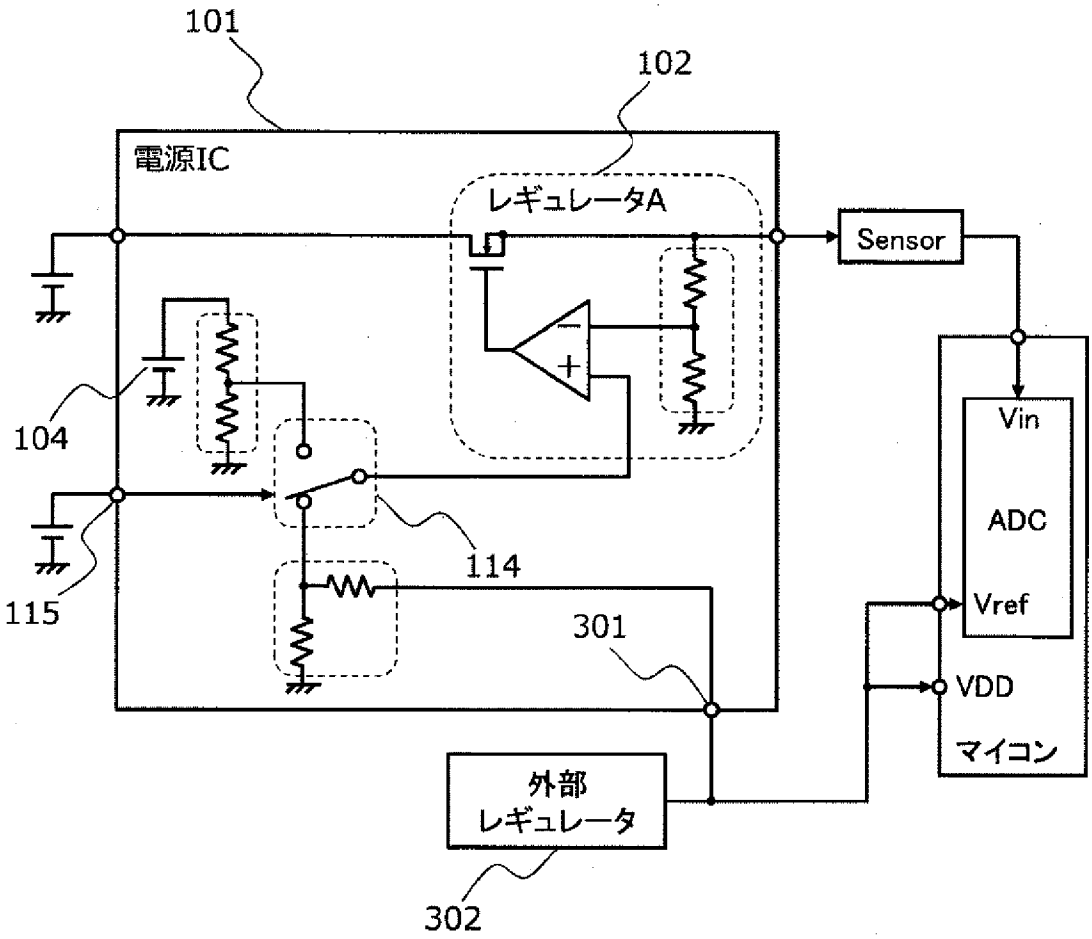
[図2]

図2


101
102
電源IC
レギュレータA
Sensor
104
Vin
ADC
Vref
114
115
レギュレータB
VDD
マイコン
103

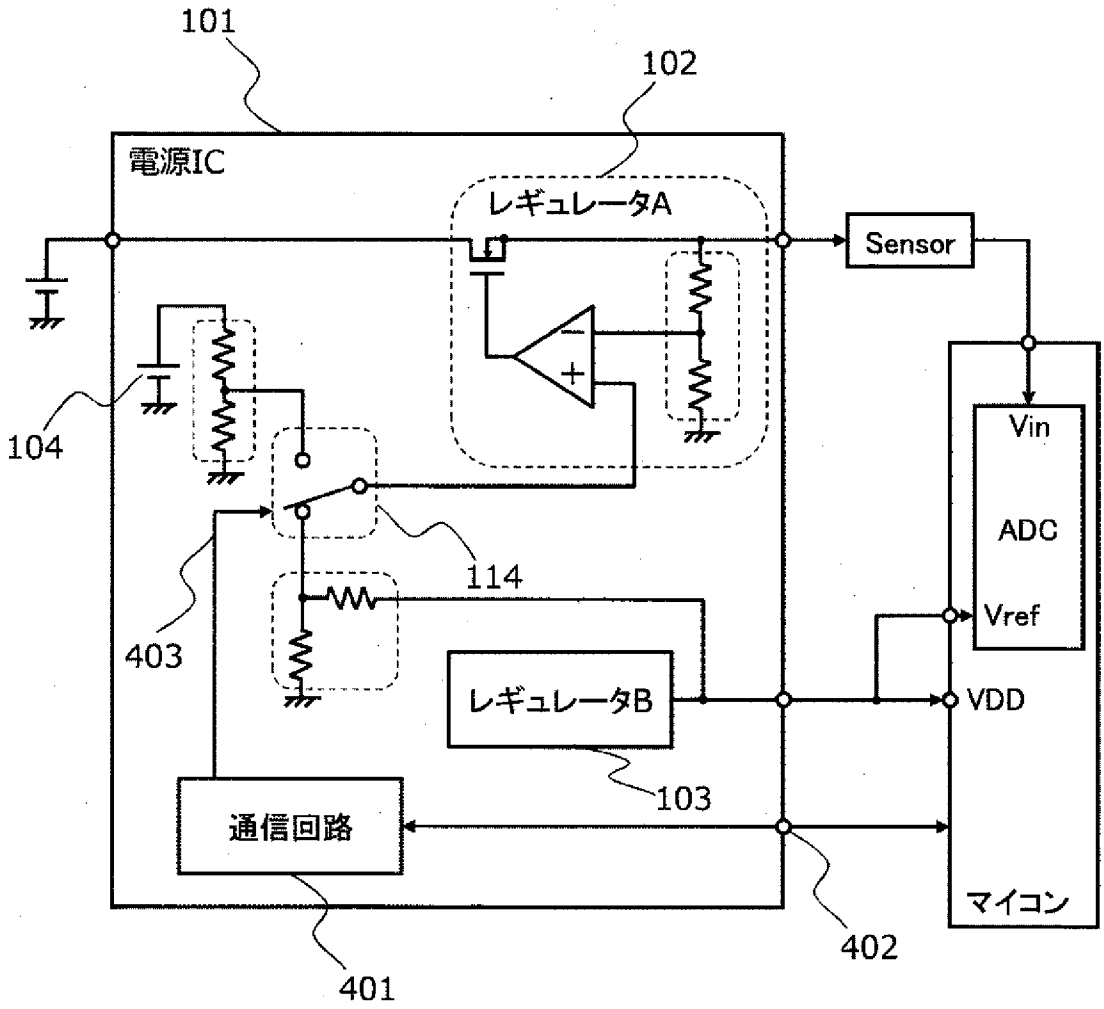
[図3]

図3


101
102
電源IC
レギュレータA
Sensor
104
Vin
ADC
Vref
VDD
マイコン
114
115
301
外部
レギュレータ
302

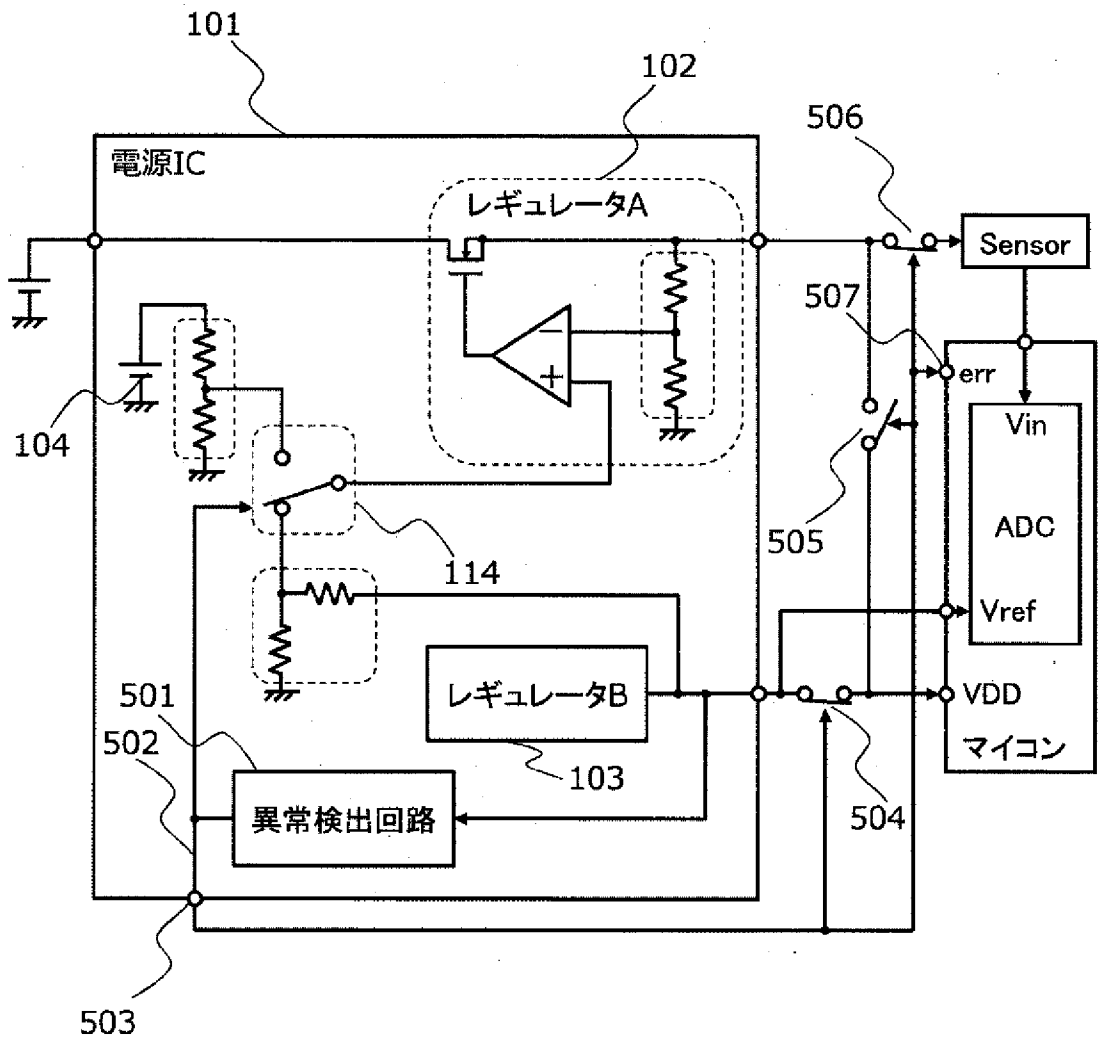
[図4]

図4


101
102
電源IC
レギュレータA
Sensor
104
Vin
ADC
Vref
114
403
レギュレータB
VDD
103
通信回路
マイコン
402
401

[図5]

図5


101
102
506
電源IC
レギュレータA
Sensor
507
err
Vin
ADC
Vref
VDD
マイコン
104
114
505
レギュレータB
103
501
502
異常検出回路
504
503

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2020/001810

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl. G05F1/56(2006.01)i
FI: G05F1/56310E, G05F1/56310K

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. G05F1/56

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 6-168038 A (FUJITSU LIMITED) 14.06.1994 (1994-06-14), entire text, all drawings	1-6
A	JP 11-353040 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 24.12.1999 (1999-12-24), entire text, all drawings	1-6
A	JP 2003-330553 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 21.11.2003 (2003-11-21), entire text, all drawings	1-6
A	JP 2006-18409 A (DENSO CORPORATION) 19.01.2006 (2006-01-19), entire text, all drawings	1-6
A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 39510/1989 (Laid-open No. 130010/1990) (SANYO ELECTRIC CO., LTD.) 26.10.1990 (1990-10-26) entire text, all drawings	1-6

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
17.03.2020	31.03.2020

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2020/001810

JP 6-168038 A	14.06.1994	(Family: none)
JP 11-353040 A	24.12.1999	EP 0949739 A2 CN 1234643 A
JP 2003-330553 A	21.11.2003	(Family: none)
JP 2006-18409 A	19.01.2006	US 2005/0274982 A1 EP 1610384 A2
JP 2-130010 U1	26.10.1990	(Family: none)

国際調査報告

国際出願番号
PCT/JP2020/001810

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

G05F 1/56(2006.01)i
FI: G05F1/56 310E; G05F1/56 310K

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

G05F1/56

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２０年
日本国実用新案登録公報	１９９６－２０２０年
日本国登録実用新案公報	１９９４－２０２０年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 6-168038 A (富士通株式会社) 14.06.1994 (1994-06-14) 全文，全図	1-6
A	JP 11-353040 A (松下電器産業株式会社) 24.12.1999 (1999-12-24) 全文，全図	1-6
A	JP 2003-330553 A (松下電器産業株式会社) 21.11.2003 (2003-11-21) 全文，全図	1-6
A	JP 2006-18409 A (株式会社デンソー) 19.01.2006 (2006-01-19) 全文，全図	1-6
A	日本国実用新案登録出願1-39510号(日本国実用新案登録出願公開2-130010号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム（三洋電機株式会社）26.10.1990 (1990-10-26) 全文，全図	1-6

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

＊ 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
17.03.2020	31.03.2020

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
栗栖　正和 5G 3987
電話番号 03-3581-1101 内線 3526

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2020/001810

引用文献	公表日	パテントファミリー文献	公表日
JP 6-168038 A	14.06.1994	（ファミリーなし）	
JP 11-353040 A	24.12.1999	EP 0949739 A2	
		CN 1234643 A	
JP 2003-330553 A	21.11.2003	（ファミリーなし）	
JP 2006-18409 A	19.01.2006	US 2005/0274982 A1	
		EP 1610384 A2	
JP 2-130010 U1	26.10.1990	（ファミリーなし）	