



(21)申請案號：099104587

(22)申請日：中華民國 99 (2010) 年 02 月 12 日

(51)Int. Cl. : **G09G3/30 (2006.01)**

(30)優先權：2009/02/16 美國

12/371,666

(71)申請人：全球 O L E D 科技公司 (美國) GLOBAL OLED TECHNOLOGY LLC (US)
美國

(72)發明人：寇克 羅納德 S COK, RONALD S. (US)

(74)代理人：洪堯順

(56)參考文獻：

EP 1437703A1

US 4368467

審查人員：黃泰淵

申請專利範圍項數：12 項 圖式數：9 共 27 頁

(54)名稱

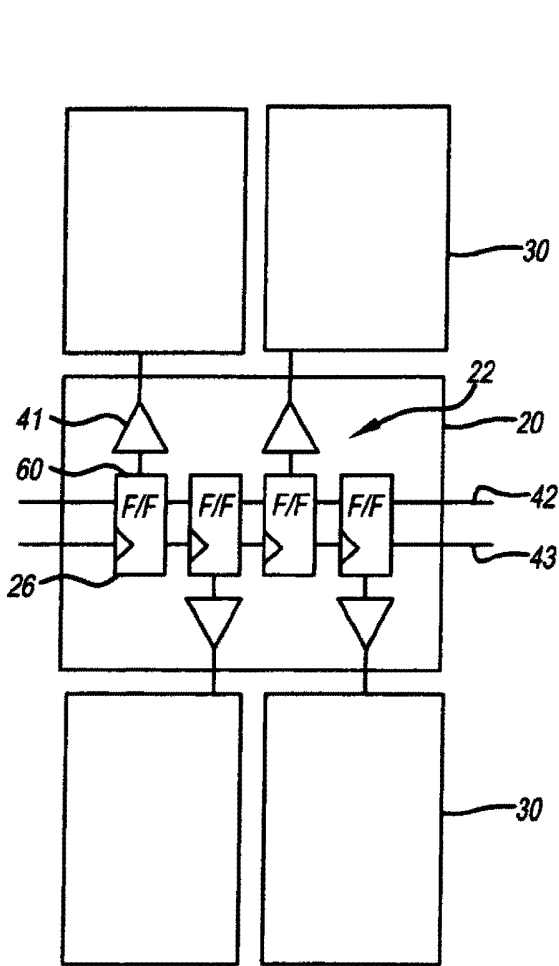
具有串列控制的晶片載置器顯示裝置

CHIPLET DISPLAY DEVICE WITH SERIAL CONTROL

(57)摘要

一種顯示裝置，包括基板；像素陣列，以成列及成行配置並在基板上形成發光區，每個像素包括第一電極、一個或多個位於第一電極上的發光材料層、以及位於該一個或多個發光材料層上的第二電極；第一串列接觸線，具複數個電氣導體，每個電氣導體以串列連接將第一組晶片載置器中的一晶片載置器只連接至該第一組中另一晶片載置器，晶片載置器係分佈在發光區中的基板上，每個晶片載置器包括一個或多個儲存及轉送電路，用以儲存並傳送所連接的資料至其相對應電氣導體；以及驅動器電路，係在每個晶片載置器中，用以驅動至少一像素以響應儲存及轉送電路所儲存的資料。

A display device, including a substrate; an array of pixels arranged in rows and columns forming a light-emitting area over the substrate, each pixel including a first electrode, one or more layers of light-emitting material located over the first electrode, and a second electrode located over one or more layers of light-emitting material; a first serial buss having a plurality of electrical conductors, each electrical conductor connecting one chiplet in a first set of chiplets to only one other chiplet in the first set in a serial connection, the chiplets being distributed over the substrate in the light-emitting area, each chiplet including one or more store-and-forward circuits for storing and transferring data connected to its corresponding electrical conductor; and a driver circuit in each chiplet for driving at least one pixel in response to data stored in the store-and-forward circuit.



- 20 . . . 晶片載置器
- 22 . . . 電路
- 26 . . . 儲存轉送電路
- 30 . . . 像素
- 41 . . . 像素驅動器電路
- 42 . . . 串列接觸線
- 43 . . . 時鐘
- 60 . . . 正反器

第1圖

第 7,230,594 號)。

一般，已知二種控制平面顯示器中像素的不同方法為：主動陣列控制及被動陣列控制。在被動陣列控制中，基板不包含任何主動電子元件(比如電晶體)。列電極陣列及在分開層中正交的行電極陣列係在基板上形成；列電極陣列及行電極陣列間的交叉處形成發光二極體的電極。然後外部驅動晶片依序提供電流至每個列(或行)，當正交的行(列)提供適當電壓時，點亮該列(或行)中的每個發光二極體。因此，被動陣列設計使用 $2n$ 個連接線以產生 n^2 個分開且可控制的發光單元。然而，被動陣列驅動裝置受限於可包含在該裝置中的列(或行)數目，因為列(或行)驅動的依序特性會產生閃爍。如果有太多列，閃爍可能會變得無法辨識。被動陣列裝置通常被限制成 1000 條連接線，非常少於同時期的大型平面顯示器所發現的連接線，例如，具有超過 1000 條連接線的高解析度電視，因而不適合用於被動陣列控制。此外，驅動被動陣列顯示器中整個列(或行)所需的電流會有問題，並限制被動陣列顯示器的實際尺寸大小。再者，用於被動及主動陣列顯示器的外部列及行驅動器晶片都很昂貴。

參閱第 8 圖，在主動陣列顯示器中，主動控制單元 31 是用半導體材料薄膜，例如非晶或多晶矽，而形成，塗佈在平面基板 10 上。通常，每個次像素是由一個控制單元 31 控制，而每個控制單元 31 包括至少一電晶體。例如，在簡單的主動陣列有機發光(OLED)顯示器中，每個控制單元包括二電晶體(一選擇電晶體及一功率電晶體)以及一電容，用以儲存設定次像素亮度的電荷。每個發光單元通常使用獨立控制電極及共用(一起)電氣連接的電極。發光單元的控制通常是經資料信號線、選擇信號線、功率連接線及接地連接線而提供，例如藉使用行驅動器 50 及列驅動器 52 積體電路。

被動陣列及主動陣列控制設計皆依賴陣列定址，對每個像素單元使用二控制線，以選擇一個或多個像素。使用這種技術是因為其他設計，比如直接定址(例如記憶體裝置中所使用)，需要使用很難在傳統薄膜主動陣列背板上形成且不可能在被動陣列背板上形成的位址解碼電路。另一資料通訊設計，比如 CCD 影像感測器中所使用，即美

國專第 7,078,670 號中所教示，使用並列資料位移，由一列感測器位移至另一列感測器且最後位移至串列位移暫存器，用以由每個感測器單元輸出資料。這種配置需要每列感測器之間的互連，以及額外的高速串列暫存器。此外，需要支援這種資料位移的邏輯電路在傳統薄膜電晶體主動陣列背板中需要很大的空間，顯示裝置的解析度會嚴重受限且在被動陣列背板是不可能實現。

主動陣列單元並不一定限於顯示器，且可分佈在基板上，並使用於需要空分佈控制的其他電器。與被動陣列裝置相同數目的外部控制線(除功率及接地以外)可使用在主動陣列裝置中。然而，在主動陣列裝置中，每個發光單元具有由控制電路而來的分開驅動連接線，並且即使在未被選擇為資料儲存時也是主動，而使得閃爍減輕。

共通點是，形成主動陣列控制單元的習用技術方法通常將半導體材料薄膜，比如矽，沉積在玻璃基板上，然後經由微影蝕刻製程使半導體材料形成電晶體及電容。薄膜矽可以是非晶或多晶。由非晶或多晶矽所製成的薄膜電晶體(TFT)，比起由結晶矽晶圓所製成的傳統電晶體，係相當大且具較差性能。此外，這種薄膜元件通常在玻璃基板上會展現出局部或大面積的非均一性，造成在使用這類材料之顯示器的電氣性能及視覺表象中的非均一性。在這類主動陣列設計中，每個發光單元需要分開的連接線至驅動電路。

例如，被動陣列裝置是藉依序啟動列電極而控制，而連接至陣列中每行像素的電極係提供成具有類比資料數值。當列電極啟動時，在列像素中的每一行會被驅動至對應於相關行電極上該資料數值的亮度。對像素陣列中的每一列，依序重複該操作。在主動陣列裝置中，將資料數值相類似地施加至某一陣列中的每個行電極，且與被啟動之列相關的選擇信號係用於將資料數值儲存在與該陣列中每個像素相關的儲存單元中。再一次，對每一列依序重複該操作。主動陣列裝置的重要且明顯特點是，資料數值是用每個像素儲存，藉以使像素發射光線，即使每個像素的選擇信號是非活化的。在被動及主動陣列情形中，信號線形成二維陣列的垂直及水平連接線，每個連接線係由外部驅動器所驅動。信號的連接線會在基板上佔據相當大的面積，因而降

送電路 26。此外，可使用串列連接複數組中複數個晶片載置器 20 的複數個串列接觸線 42，如第 2 圖所示。而且可能連接複數個串列接觸線 42 至某一晶片載置器 20，並包括在單一晶片載置器 20 中串列連接的複數個組的儲存轉送電路 26。如第 4 圖所示，晶片載置器 20，可配置在複數列或行中。串列接觸線 42 可串列連接二列或多列中的複數個晶片載置器 20。另一方式是，串列接觸線 42 可串列連接二行或多行中的複數個晶片載置器 20。

串列接觸線用電氣導體連接驅動裝置(比如控制器 40)至第一儲存轉送電路。串列接觸線上的每個儲存轉送電路用電氣獨立的電氣導體連接至下一儲存轉送電路，使得所有電氣導體能同時將不同資料由某一儲存轉送電路交流至下一儲存轉送電路，例如響應時鐘信號。驅動裝置提供第一資料數值及控制信號至第一儲存轉送電路，使儲存轉送電路儲存資料數值。一旦第一儲存轉送電路儲存第一資料數值，第二資料數值可在第一儲存轉送電路提供第一資料數值至第二儲存轉送電路的同時提供至第一儲存轉送電路。控制信號(例如時鐘信號)可一起提供至所有儲存轉送信號，或當傳送的資料很多時，可由某一儲存轉送電路傳送至下一儲存轉送電路。然後第一儲存轉送電路儲存第二資料數值，而第二儲存轉送電路儲存第一資料數值。然後用第三資料數值與第三儲存轉送電路重複該操作，等等，使得複數個資料數值依序由某一儲存轉送電路移位至下一儲存轉送電路。每個晶片載置器包括一個或多個儲存轉送電路，使得複數個資料數值由某一晶片載置器移位至下一晶片載置器。相對比的。在此所使用的並列接觸線同時提供相同信號給每一電路(或晶片載置器)。

回到第 3 圖，每個晶片載置器 20 具有一基板 28，係獨立且分開於顯示裝置基板 10。如在此所使用的，分佈在基板 10 上是指晶片載置器 20 不只位於像素陣列的周圍而已，而且還位於像素陣列內，亦即在發光區中像素 30 之下、之上或之間。每個晶片載置器 20 包括電路 22，例如包括儲存轉送電路 26 及像素驅動器電路 41(第 1 圖)。連接墊 24 可在晶片載置器 20 的表面上形成，以連接晶片載置器至像素 30。平坦化層 18 可用以幫助以微影蝕刻方式形成具連接墊 24 的電氣連接線。

較佳情形是，晶片載置器互連接觸線是在單一繞線層中形成，至少部分在晶片載置器 20 上。

參閱第 5A 圖及第 5B 圖，串列接觸線 42 以及信號線(比如時鐘線 43 或重置線，圖中未顯示)可連接至晶片載置器 20 上的連接墊 25。內部晶片載置器連接線 44 可以串列方式將每個儲存轉送電路 26 連接至下一儲存轉送電路，如第 5A 圖所示。如第 5B 圖所示，其他信號((比如時鐘或重置信號)可由連接墊 25 穿過晶片載置器 20 至另一連接墊 25，並藉並列方式而連接所有晶片載置器至共用信號。在本發明的實施例中，緩衝器 45 可用以再次產生共用信號，以克服接觸線、內部晶片載置器連接線 44 或連接墊 25 中的電阻值。儲存轉送電路 26 相類似地再次產生資料信號，由某一電路傳至另一電路。

參閱第 6A 圖，串列接觸線 42 可穿過晶片載置器 20(也如第 5A 圖及第 5B 圖所示)。其他接觸線 45 可經由連接墊 25 直接連接至晶片載置器 20 中的電路，而不需穿過晶片載置器 20。此外，接觸線 45 可在具有串列接觸線 42 的共用繞線層中，因為接觸線 45，如圖中所示，有效地穿過串列接觸線 42 上，其中接觸線 42 穿過串列接觸線 42。另一方式是，參閱第 6B 圖，接觸線 45B 可穿過接觸線 45A 上，其中接觸線 45A 是以類似於串列接觸線 42 的方式繞線穿過晶片載置器 20。藉增加晶片載置器 20 的高度，可提供額外的空間用以對平行於串列接觸線 42 且正交於接觸線 45A 的接觸線 45B 進行繞線。再一次，這種配置可用以提供單一旦低成本的繞線層，係將基板 10 上的晶片載置器 20 互連以在接觸線 42、45、45A 或 45B 上提供之複數個信號驅動像素 30。

依據本發明的另一實施例，連接至共用晶片載置器的二串列接觸線係相關，並用以形成差額信號對。差額信號是二分開繞接線之電壓間的差額，以形成該信號。例如，如果繞接線具有相同電壓，則顯示零數值。如果繞接線具有不同電壓，則顯示一數值。這種差額信號在出現干擾時很有效，因為二繞接線都同樣地承受相同的干擾，並以相同方式反應。如果二繞接線的電壓相類似地改變，則差額信號不變。

在本發明的不同實施例中，電路 22 可在每個晶片載置器或晶片載置器 20 的組合中，用主動或被動陣列控制設計以驅動像素 30。例如，

26 可用以儲存連接至一系列或一行中列晶片載置器或行晶片載置器之 8 像素的亮度資訊。當一系列或一行被啟動，亮度資訊可提供至相對應晶片載置器 20。在本發明的實施例中，二儲存電路 26，可用於連接至晶片載置器的每列或每行，使得亮度資訊可儲存於其中一儲存電路 26 中，而其他儲存電路 26 係用以顯示量度資訊。在本發明的第一實施例中，一個或二個儲存電路 26 可用於晶片載置器 20 所連接的發光單元 30。

在操作時，控制器 40 依據顯示裝置的需求接收並處理資訊信號，並將經一個或多個串列接觸線 42 而傳送處理資訊至裝置中的每個晶片載置器 20。控制器 40 也可提供額外的控制信號至晶片載置器，繞線經過當作處理信號的相同或分開的接觸線。處理信號包括對應其中一儲存轉送電路 26 之每個發光像素單元 30 的亮度資訊。通常，像素群組中整個群組列電極或群組行電極是藉一次啟動所有群組行電極及一群組列電極而被同時啟動(反之亦然)。接觸線 42、45 可提供許多信號，包括時序(比如時鐘)信號、資料信號、選擇信號、功率連接線或接地連接線。

傳統的陣列定址顯示裝置，比如第 8 圖所示，需要二維陣列信號連接線。相對比的，依據本發明，信號連接線可很有利的只在一維中做成，藉以改善顯示器的開口率，並達到具較少連接孔連接線的較簡單且低成本接線結構。此外，資料傳送至晶片載置器的速率是至少等於傳統方法，因為晶片載置器可接收信號的速率比起外部列或行驅動器是等於(在被動陣列情形下)或高於(在使用薄膜電晶體的主動陣列情形下)。此外，對昂貴外部控制驅動器積體電路的需求會降低，因為並非顯示裝置的每一列或每一行都需要個別的驅動器電路。

在本發明的不同實施例中，分佈在基板 10 上的列驅動器或行驅動器晶片載置器 20 可為相同。然而，唯一的辨識數值，亦即 ID，可與每個晶片載置器 20 相關。可在晶片載置器 20 位於基板 10 上之前，或較佳地，在之後，以指定該 ID，而且該 ID 可反射出基板 10 上晶片載置器 20 的相對位置，亦即該 ID 可為一位址。例如，該 ID 可藉通過由同一列或行中某一晶片載置器 20 至下一晶片載置器的計數信號而被指

定。可使用分開的列或行 ID 值。

控制器 40 可實現以當晶片載置器，並附加至基板 10。控制器 40 可位於基板 10 的周圍，或可在基板 10 的外部，並包括傳統的積體電路。

依據本發明的許多實施例，晶片載置器 20 可以不同方式建置，例如利用沿著晶片載置器 20 的長邊的一列或二列的連接墊 24(第 7B 圖及第 7C 圖)。互連接觸線 42 可由不同材料而形成，且可使用不同方法以沉積在元件基板上。例如，互連接觸線 42 可為蒸鍍或濺鍍的金屬，例如鋁或鋁合金。另一方式是，互連接觸線可由固化的導電墨水或金屬氧化物製成。在具成本優勢的實施例中，互連接觸線 42 係在單一層中形成。

本發明對於使用大元件基板的複數個像素裝置的實施例尤其有用，比如玻璃、塑膠或箔片，具有配置在元件基板 10 上規律排列的複數個晶片載置器 20。每個晶片載置器 20 能依據晶片載置器 20 中的電路並響應控制信號以控制元件基板 10 上複數個像素 30。個別像素群組或複數個像素群組可位於能組合以形成整個顯示器的排他性單元上。

依據本發明，晶片載置器 20 提供在元件基板 10 上分佈的像素控制單元。晶片載置器 20 比起元件基板 10 是非常小的積體電路，而且包括在獨立基板 28 上形成的電路 22，包含繞接線、連接墊、如電阻或電容的被動元件，或如電晶體或二極體的主動元件。晶片載置器 20 係與顯示基板 10 分開製造，然後塗佈至顯示基板 10 上。較佳地，晶片載置器 20 是藉用以製造半導體裝置的已知製程使用矽或矽上絕緣體(SOI)晶圓而製成。然後每個晶片載置器 20 在貼附至元件基板 10 之前先分開。因此每個晶片載置器 20 的結晶基底可視為由元件基板 10 分開的次基板 28，並在其上安置晶片載置器電路 22。該複數個晶片載置器 20 因此具有由元件基板 10 及彼此分開的相對應複數個次基板 28。尤其，獨立的基板 28 係與在其上形成像素 30 的基板 10 分開，且該獨立晶片載置器基板 28 的面積整體來看是小於元件基板 10。比起在例如薄膜非晶或多晶矽元件所看到的，晶片載置器 20 可具有結晶基板 28 以提供較佳性能的主動元件。晶片載置器 20 可具有較佳為 100um 或更

小的厚度，且 20um 或更小則更佳。這方便在晶片載置器 20 上形成黏接劑與平坦化層 18，接著可使用傳統旋轉塗佈技術而塗上。依據本發明的實施例，在結晶矽基板上形成的晶片載置器 20 是以幾何陣列配置，並用黏接劑或平坦化材料而黏接至元件基板(比如元件符號 10)。晶片載置器 20 表面上的連接墊 24 係用以連接每個晶片載置器 20 至信號線、功率接觸線及列電極 16 或行電極 12 以驅動像素 30。晶片載置器 20 可控制至少四個像素 30。

既然晶片載置器 20 是在半導體基板上形成，所以晶片載置器的電路可使用現代微影蝕刻工具而形成。利用這類工具，0.5 微米或更小的特徵尺寸隨時可用。例如，現代半導體製造線可達到線寬 90nm 或 45nm，且可用以製造本發明的晶片載置器。然而，一旦組合至顯示基板 10 時，晶片載置器 20 也需要連接墊 24 以製造電氣連線至晶片載置器上的繞線層。連接墊 24 可依據顯示基板 10 所使用之微影蝕刻工具的特徵尺寸及晶片載置器 20 對齊至繞線層(例如 $\pm 5\mu\text{m}$)，以調整大小(例如 5um)。因此，例如連接墊 24 可為寬 15um 且連接墊間的間距 5um。該等連接墊一般是很大於晶片載置器 20 中所形成之電晶體電路。

該等連接墊一般是在電晶體上之晶片載置器上的金屬化層中形成。需要製造具儘可能小之表面積的晶片載置器，以達到低製造成本。

藉使用具獨立基板(比如包含結晶矽)之晶片載置器，比直接在基板(比如非晶或多晶矽)上形成之電路具有較佳性能之電路，以提供高性能裝置。既然結晶矽不僅具有較高性能而且還有更小的主動單元(比如電晶體)，所以電路尺寸會降低。很有用的晶片載置器也可使用微機電(MEMS)結構而形成，例如，由 Toon、Lee、Yang 及 Jang 等人在期刊 Digest of Technical Papers of the Society for Information Display 之 2008 年 3.4 第 13 頁的“A novel use of MEMS switches in driving AMOLED”文章中所描述。

元件基板 10 可包括玻璃及由蒸鍍或濺鍍金屬或金屬合金，比如鋁或銀，所製成的繞線層，係形成於習用技術中已知的微影蝕刻技術所圖案化的平坦化層(比如樹脂)上。晶片載置器 20 可使用積體電路工業已建立完善的傳統技術而形成。

在使用差額信號對的本發明實施例中，基板可較佳地為箔片或另一固體，電氣導電材料，而且形成差額信號對的二串列接觸線可參考該基板而佈局於差額微帶配置中，該差額信號對可較佳的參考於第二電極並繞線，使得任何像素的第一電極部分皆沒有位於第二電極與差額信號對中任一串列接觸線之間。在電子業界中已知的 LVDS(EIA-644)、RS-485 或其他差額信號標準可用在該差額信號對上。平衡 DC 編碼，比如 4b5b，可用以格式化在該差額信號對上傳送之資料，如同已知習知技術。

本發明可用在具有複數個像素基礎結構的裝置中。尤其，本發明可用有機或無機的 LED 裝置而實現，而且在資訊顯示裝置中尤其有用。在較佳實施例中，本發明係用於由小分子或高分子 OLED 所構成的平面 OLED 裝置，如以下所揭示但並不以此為限：Tang 等人的美國專利第 4,769,292 號以及 Van Sklyke 等人的美國專利第 5,061,569 號。可使用無機裝置，例如，使用在多晶半導體陣列中形成的量子點(例如 Kahen 在美國專利申請公開第 2007/0057263 號所教示)及使用有機或無機電荷控制層，或混合有機/無機裝置。有機或無機發光顯示器的許多組合及變動，可用以製造這類裝置，包括具頂部或底部發光機制的主動陣列顯示器。

【圖式簡單說明】

第 1 圖為顯示依據本發明實施例晶片載置器的單元及四相關像素的示意圖；

第 2 圖為依據本發明實施例具驅動器之顯示裝置中像素陣列的示意圖；

第 3 圖為依據本發明實施例晶片載置器及像素的剖示圖；

第 4 圖為依據本發明實施例具串列連接線給複數個列之顯示裝置中像素陣列的的示意圖；

第 5A 圖及第 5B 圖為依據本發明另一實施例具內物連接線之晶片載置器的剖示圖；

第 6A 圖及第 6B 圖為本發明另一實施例中具不同接觸連接線之晶片載置器的上視圖；

44 內部晶片載置器連接線

45、45A、45B 接觸線

50 行驅動器晶片載置器

52 列驅動器晶片載置器

60 正反器

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 99104587

※ 申請日：

99.2.12

※IPC 分類： G09G 3/30 (2006.01)

一、發明名稱：(中文/英文)

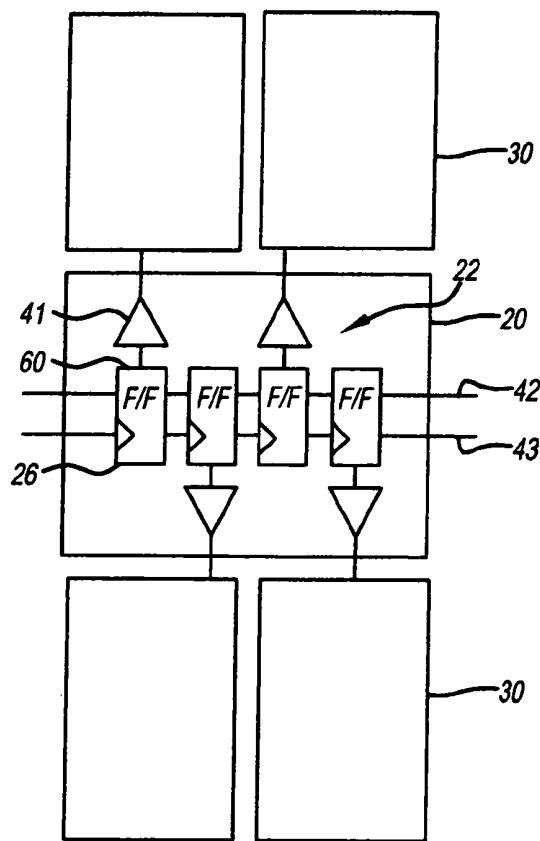
具有串列控制的晶片載置器顯示裝置/CHIPLET DISPLAY
DEVICE WITH SERIAL CONTROL

二、中文發明摘要：

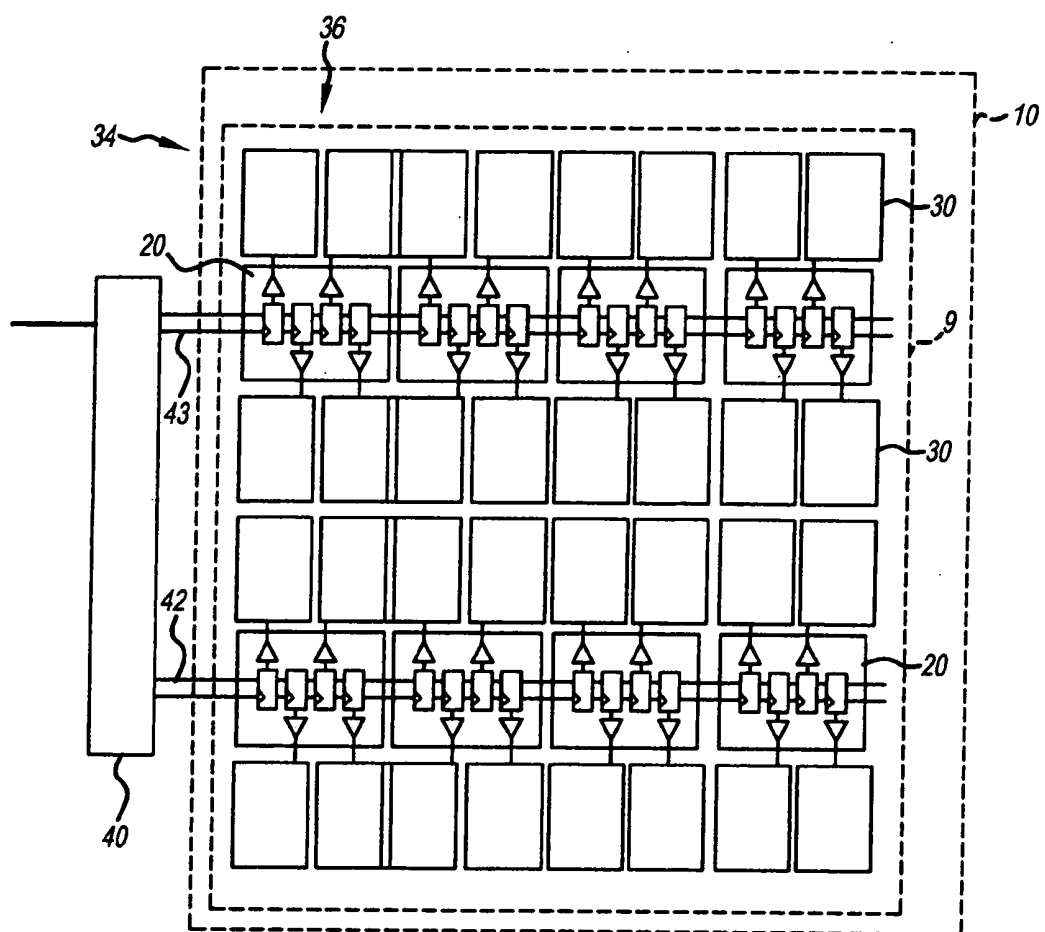
一種顯示裝置，包括基板；像素陣列，以成列及成行配置並在基板上形成發光區，每個像素包括第一電極、一個或多個位於第一電極上的發光材料層、以及位於該一個或多個發光材料層上的第二電極；第一串列接觸線，具複數個電氣導體，每個電氣導體以串列連接將第一組晶片載置器中的一晶片載置器只連接至該第一組中另一晶片載置器，晶片載置器係分佈在發光區中的基板上，每個晶片載置器包括一個或多個儲存及轉送電路，用以儲存並傳送所連接的資料至其相對應電氣導體；以及驅動器電路，係在每個晶片載置器中，用以驅動至少一像素以響應儲存及轉送電路所儲存的資料。

三、英文發明摘要：

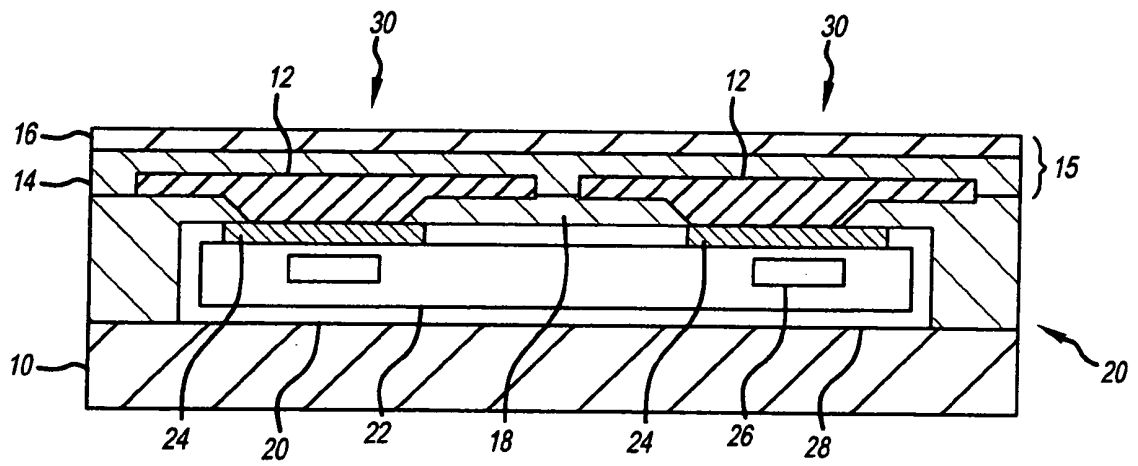
A display device, including a substrate; an array of pixels arranged in rows and columns forming a light-emitting area over the substrate, each pixel including a first electrode, one or more layers of light-emitting material located over the first electrode, and a second electrode located over one or more layers of light-emitting material; a first serial buss having a plurality of electrical conductors, each electrical conductor connecting one chiplet in a first set of chiplets to only one other chiplet in the first set in a serial connection, the chiplets being distributed over the substrate in the light-emitting area, each chiplet including one or more store-and-forward circuits for storing and transferring data connected to its corresponding electrical conductor; and a driver circuit in each chiplet for driving at least one pixel in response to data stored in the store-and-forward circuit.



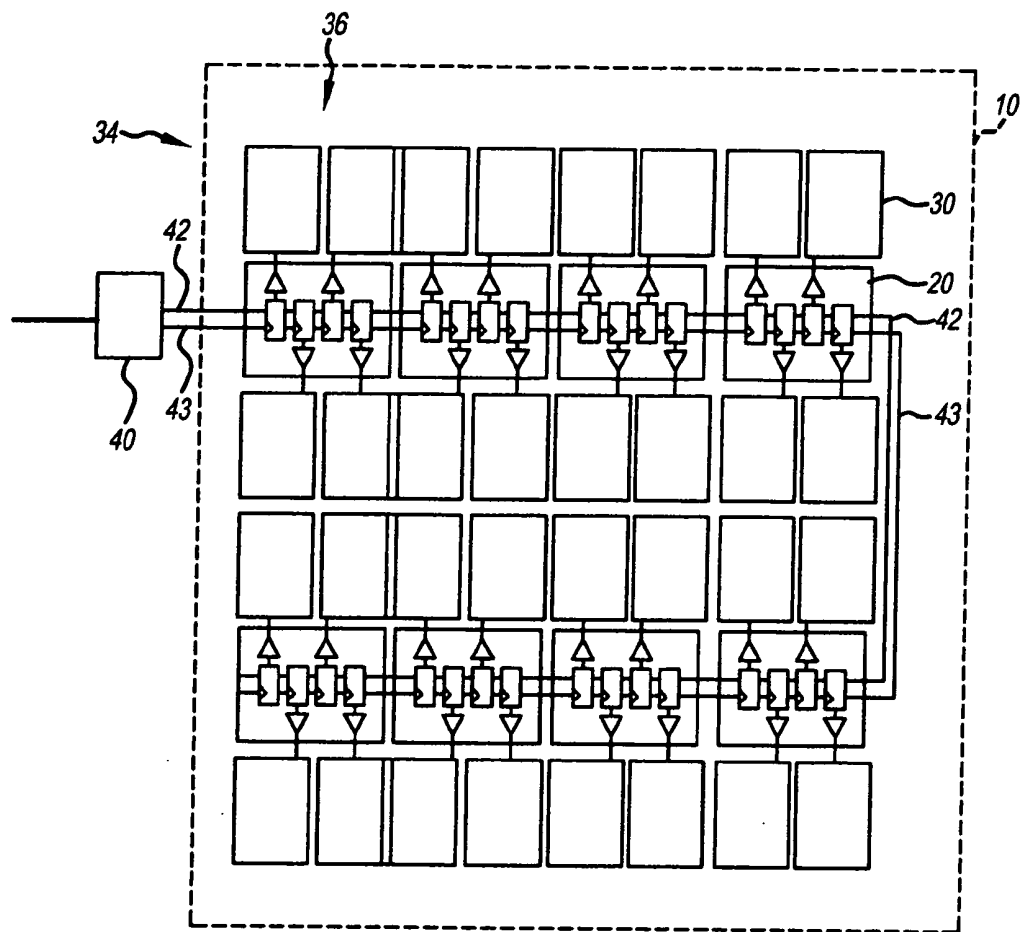
第1圖



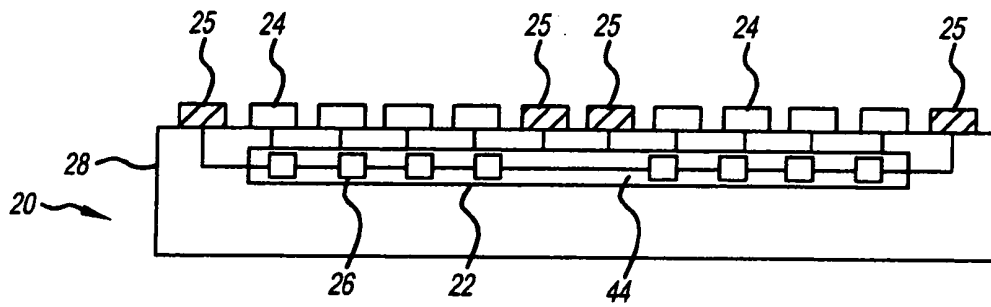
第2圖



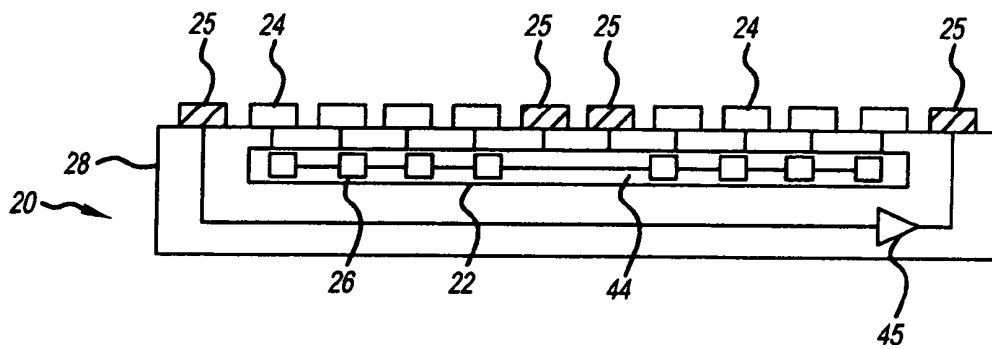
第3圖



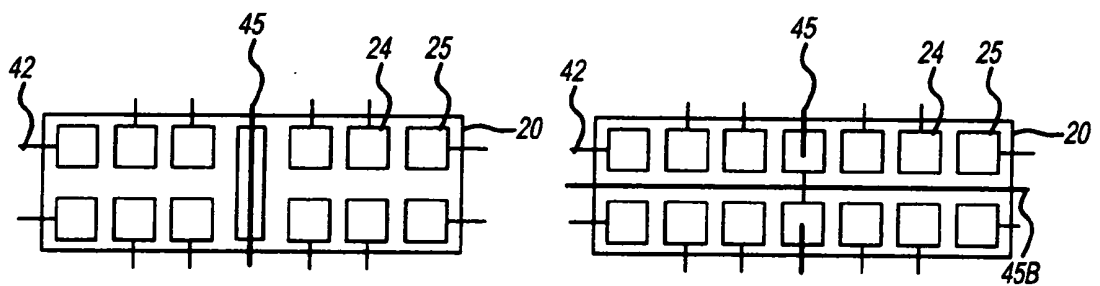
第4圖



第5A圖



第5B圖



第6A圖

第6B圖

99年4月26日修(更)正替換頁

六、發明說明：

【發明所屬之技術領域】

本發明係有關於顯示裝置，具有包括使用用於像素陣列之串列控制之分佈且獨立的晶片載置器的基板。

【先前技術】

平面顯示裝置廣泛地使用於相關的電腦裝置、可攜式裝置及娛樂裝置，比如電視。這類顯示器通常使用複數個分佈在基板上的像素以顯示影像。每個像素結合一些不同顏色一般稱作次像素的發光單元，通常發射紅光、綠光及藍光以代表每個影像單元。如同在此所使用的，像素及次像素係無法區別，並當作單一發光單元。許多的平面顯示技術為已知，例如電漿顯示器、液晶顯示器及發光二極體(LED)顯示器。

發光二極體(LED)結合發光材料薄膜形成發光單元，在平面顯示裝置中具有許多優點且在光學系統中很有用。Tang 等人的美國專利第 6,384,529 號，顯示有機 LED(OLED)彩色顯示器，包括有機 OLED 發光二極體陣列。另一方式是，可使用無機材料，無機材料並可包括在多晶半導體陣列中的磷光晶體或量子點。其他有機或無機材料薄膜也可使用，以控制對發光薄膜材料的電荷注入、傳送或阻擋，且在習知技術中為已知。該等材料係安置在電極間的基板上，具有封包覆蓋層或片。當電流穿過發光材料時，光線由像素射出。發射光頻率取決於所用材料的特性。在這種顯示器中，光線可經基板(底部發射器)或經封包覆蓋層，或經二者而射出。

LED 裝置可包括圖案化發光材料層，其中在圖案內使用不同材料，而在電流經過該等材料時發射不同顏色光線。另一方式是，可使用單一發光材料層，例如白光發射器，連同彩色濾光片，用以形成全彩顯示器，如 Cok. 等人在美國專利第 6,987,355 號所教示。而且已知的是使用不包含彩色濾光片的白色次像素，例如 Cok. 等人在美國專利第 6,918,681 號所教示。一種設計已經教示使用未圖案化白光發射器，連同包含紅、綠與藍彩色濾光片及次像素的四色像素，以及未濾光之白色次像素，藉以改善裝置的效率(見如 Miller 等人的美國專利

低開口率或增加基板上的金屬層數目以及成本，並且可操作頻率以及可使用電流會受到限制。

使用另一控制技術，如 Matsumura 等人在美國專利申請公開第 2006/0055864 號，描述用以驅動 LCD 顯示器的結晶矽基板。該申請案描述一種方法，選擇性傳送及附加像素控制裝置，係由落在第二平面顯示器基板上的第一半導體基板製成。顯示出像素控制裝置內的繞接線互連，以及由接觸線及控制電極至像素控制裝置的連接線。已教示陣列定址像素控制技術，且因此受到前述的相同限制。

需要一種針對顯示裝置克服上述控制及連接線的問題的改良控制方法。

【發明內容】

依據本發明，提供一種顯示裝置，包括：

(a)一基板；

(b)一像素陣列，以成列及成行配置並在該基板上形成一發光區，每個像素包括一第一電極、一個或多個位於該第一電極上的發光材料層、以及位於該一個或多個發光材料層上的一第二電極；

(c)一第一串列接觸線，具有複數個電氣導體，每個電氣導體以串列連接將第一組晶片載置器中的一晶片載置器只連接至該第一組中另一晶片載置器，該等晶片載置器係分佈在該發光區中的該基板上，每個晶片載置器包括一個或多個儲存轉送電路，用以儲存並傳送所連接的資料至其相對應電氣導體；以及

(d)一驅動器電路，係在每個晶片載置器中，用以驅動至少一像素以響應該儲存轉送電路所儲存的資料。

本發明具有較為簡單的控制方法之優點。另一優點是，比起習用技術可改善開口率及壽限與功耗。

【實施方式】

參閱第 1 圖、第 2 圖及第 3 圖，在本發明的實施例中，顯示裝置包括基板 10 及像素 30 之陣列，係在基板 10 上形成發光區 9，像素 30

之陣列係在基板 10 上以複數列 34 及複數行 36 而配置。參閱第 3 圖，每個像素 30 包括第一電極 12、一個或多個位於第一電極 12 上的發光材料層 14、以及位於該一個或多個發光材料層 14 上的第二電極 16。第一電極 12、發光材料層 14 及第二電極 16 包括像素 30，例如有機發光二極體 15，係在所有該等三層第一電極 12、發光材料層 14 及第二電極 16 所重疊的區域中，且電流可由第一電極 12 及第二電極 16 流過一個或多個發光或光控材料層 14。

第一串列接觸線 42 具複數個電氣導體，每個電氣導體以串列連接將第一組晶片載置器中的某一晶片載置器 20 只連接至該第一組中的另一晶片載置器 20。複數個串列連接晶片載置器 20 是分佈在發光區 9 中基板 10 的表面上，每個晶片載置器 20 包括串列連接至串列接觸線 42 的儲存轉送電路(Store-and-forward circuit)26。例如，儲存轉送電路 26 可為數位，比如由時鐘 43 控制的正反器 60。另一方式如第 9 圖所示，儲存轉送電路 26 可為一類比電路，包括用以儲存電荷的電容以及用以將電荷由某一儲存轉送電路 26 傳送至下一儲存轉送電路的控制緩衝器或電晶體電路。像素驅動器電路 41 用儲存在儲存轉送電路 26 的資料驅動像素 30。時鐘 43 可為串聯連接至二個或多個晶片載置器 20 的共用信號。晶片載置器 20 在複數個列或複數個行中可連接。每列(或行)的晶片載置器可連接至不同的串列接觸線 42(如第 2 圖所示)，由相同或不同的驅動器 40 驅動。另一方式是，如第 4 圖所示，二個或多個不同列的晶片載置器 20 可藉一起串列連接基板 10 上分開的複數列，用相同串列接觸線 42 而驅動。如圖所示，交替的複數列可以交替方向驅動。另一方式是，所有列可以相同方向驅動(圖中未顯示)。該一個或多個發光材料層可包括有機材料，且電極及發光材料層可形成有機發光二極體。儲存在儲存轉送電路中的資料數值可代表像素的所需亮度。

串列接觸線是在電氣分開的電氣連接線上由某一電路再次傳送至下一電路的連接線；並列接觸線是將資料同時傳送至在電氣分開的電氣連接線上所有晶片載置器的連接線。如第 1 圖所示，複數個串列連接的儲存轉送電路 26，可包含在晶片載置器 20 內並連接至串列接觸線 42 的電氣連接線，藉以在單一串列接觸線 42 上形成獨立的一組儲存轉

第2圖及第4圖所示，主動陣列控制設計可用以經由個別的像素驅動器電路41而獨立控制每個像素30。在本發明的實施例中，每個像素的第一電極12是用晶片載置器20中的主動陣列電路22所驅動，而每個像素的第二電極16是共用連接(例如第1圖至第4圖所示)。

參閱第3及7圖，在本發明的另一實施例中，列像素34中每個像素30的第一電極12可共用連接，行像素36中每個像素30的第二電極16可共用連接，以及像素30是被動陣列控制由二晶片載置器、一系列驅動器晶片載置器20A以及一行驅動器晶片載置器20B所驅動。該陣列的像素30被分成相互排他性的像素群組38，亦即像素群組38具有分開的群組列電極陣列及分開的群組行電極陣列，係電氣獨立於任意其他像素群組38的群組列電極及群組行電極。每個像素群組具有位於基板上之一個或多個分開的群組列驅動器晶片載置器20A以及一個或多個分開的群組行驅動器晶片載置器20B。每個群組列驅動器晶片載置器20A是排他性地連接至並控制像素群組列電極，而且每個群組行驅動器晶片載置器是排他性地連接至並控制像素群組行電極。如第7圖所示，群組行驅動器晶片載置器係串列連接接觸線42B，群組列驅動器晶片載置器係串列連接接觸線42A，而且接觸線45是並列連接至列驅動器晶片載置器。一般，串列接觸線或正交方向接觸線穿過晶片載置器，而其他串列接觸線或正交方向接觸線穿過該晶片載置器之上或之下。因此，某一接觸線是在基板上以正交於至少部分串列接觸線的方向進行繞線，而且串列接觸線42A及42B及正交接觸線45係位於基板上的共用繞線層中。這種結構很有利的使接觸線42A、42B及45在單一繞線層中進行繞線。此外，經由晶片載置器所傳送的資料可用晶片載置器中的緩衝器而電氣再次產生，藉以增加可經接觸線傳送資料的頻率。

每個晶片載置器20可包括電路22，用以控制經連接墊24連接至晶片載置器20的像素30。電路22可包括儲存電路26，儲存代表每個像素30的所需亮度之數值，其中晶片載置器20係在一列中或一行中連接，晶片載置器20使用該數值以控制連接至像素30的列電極16或行電極12，藉以啟動像素30發射光線。例如，如果一系列晶片載置器20A是連接8列，以及一行晶片載置器是連接8行，則八個儲存電路

第 7 圖為依據本發明另一實施例顯示裝置的部分示意圖；

第 8 圖為習用技術主動陣列顯示裝置的示意圖；以及

第 9 圖為依據本發明實施例串列緩衝類比信號的示意圖。

因為圖式中不同層及單元具有很不同的尺寸大小，因此圖式並未依尺度繪製。

【主要元件符號說明】

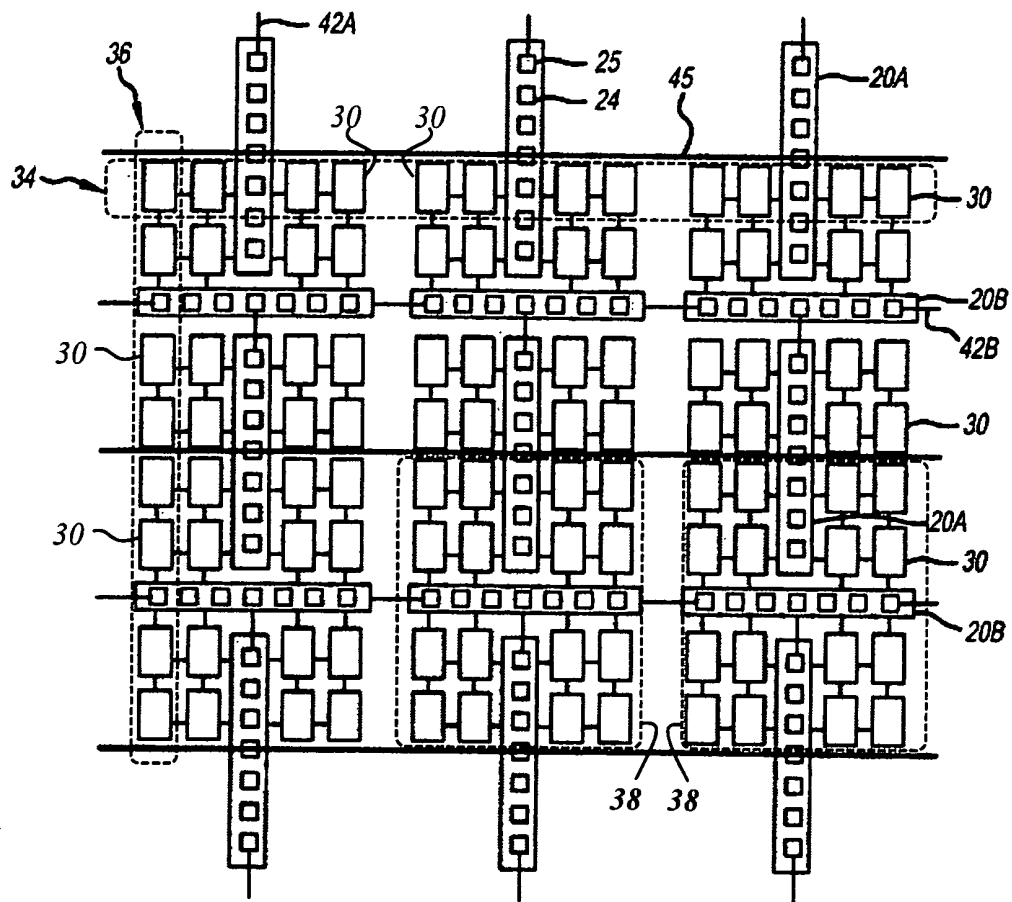
- 9 發光區
- 10 基板
- 12 第一電極(行電極)
- 14 發光材料
- 15 發光二極體
- 16 第二電極(列電極)
- 18 平坦化層
- 20 晶片載置器
- 20A 列驅動器晶片載置器
- 20B 行驅動器晶片載置器
- 22 電路
- 24 連接墊
- 25 接觸線連接墊
- 26 儲存轉送電路
- 28 晶片載置器基板
- 30 像素
- 31 控制單元
- 34 列像素
- 36 行像素
- 38 像素群組
- 40 控制器
- 41 像素驅動器電路
- 42、42A、42B 串列接觸線
- 43 時鐘

七、申請專利範圍：

1. 一種顯示裝置，包括：
 - (a)一個顯示裝置基板；
 - (b)一像素陣列，以成列及成行配置並在該顯示裝置基板上形成一發光區，每個像素包括一第一電極、一個或多個位於該第一電極上的發光材料層、以及位於該一個或多個發光材料層上的一第二電極；
 - (c)一第一串列接觸線，具有複數個電氣導體，每個電氣導體以串列連接將第一組晶片載置器中的一晶片載置器只連接至該第一組中另一晶片載置器，該等晶片載置器係分佈在該發光區中的該顯示裝置基板上，每個晶片載置器包括一個或多個儲存轉送電路，用以儲存並傳送所連接的資料至其相對應電氣導體，其中，由所有晶片載置器所覆蓋的總區域小於該發光區的一半，以及每一個晶片載置器具有各自的一晶片載置器基板，其直接貼附至該顯示裝置基板；以及
 - (d)一驅動器電路，係在每個晶片載置器中，用以驅動至少一像素以響應各自的儲存轉送電路所儲存的資料。
2. 依據申請專利範圍第 1 項所述之顯示裝置，進一步包括一控制器，提供一信號經由一電氣導體給在該第一組中的一晶片載置器，以及其中該信號係於該晶片載置器中再次產生。
3. 依據申請專利範圍第 1 項所述之顯示裝置，進一步包括與在該第一組中的每個晶片載置器相關的一主動陣列電路，以及其中每個像素的第一電極係由一主動陣列電路所驅動，而且每個像素的第二電極係共用電氣連接。
4. 依據申請專利範圍第 1 項所述之顯示裝置，進一步包括在該第一組的每個晶片載置器中的一被動陣列控制電路，以及其中在一列像素中每個像素的該第一電極係共用電氣連接，在一行像素中每個像素的該第二電極係共用電氣連接，而且該等像素係利用被動陣列控制而驅動電路。
5. 依據申請專利範圍第 1 項所述之顯示裝置，其中該儲存轉送電路是一類比電路，該類比電路包括一電容，用以儲存電荷。

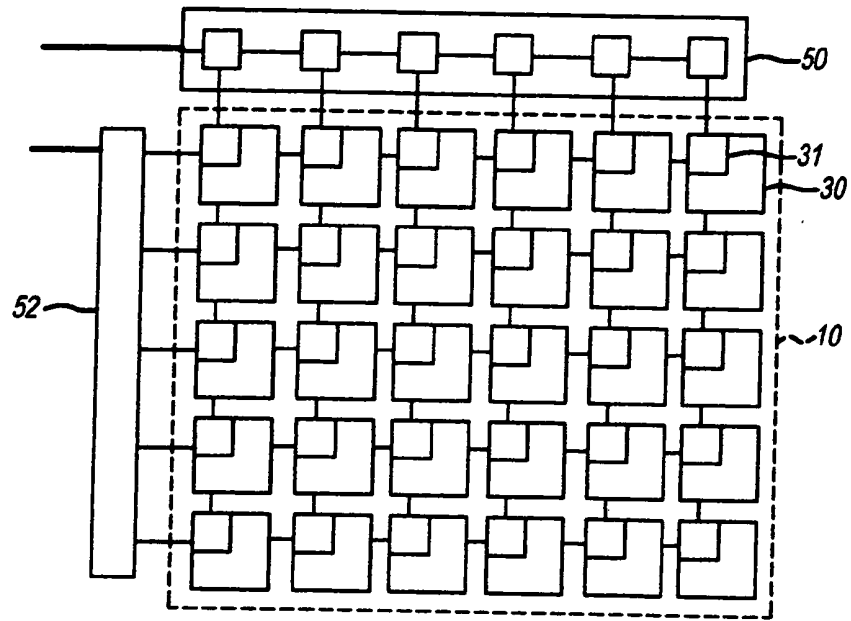
- 6.依據申請專利範圍第1項所述之顯示裝置，進一步包括複數個串列接觸線，連接至該第一組中的一晶片載置器。
- 7.依據申請專利範圍第1項所述之顯示裝置，其中該等晶片載置器係以複數個列或行而配置，而且該第一串列接觸線係串列連接二列或多列中的該等晶片載置器，或串列連接二行或多行中的該等晶片載置器。
- 8.依據申請專利範圍第1項所述之顯示裝置，其中該等晶片載置器係以複數個列或行而配置，而且該第一串列接觸線係串列連接一列或一行中的該等晶片載置器。
- 9.依據申請專利範圍第1項所述之顯示裝置，其中該一個或多個發光材料層包括有機材料，且該等電極及發光材料層形成一有機發光二極體。
- 10.依據申請專利範圍第1項所述之顯示裝置，其中該像素陣列是分割成相互排他性的複數個像素群組，每個像素群組具有分開的群組列電極陣列以及分開的群組行電極陣列，係電氣獨立於任意其他像素群組的群組列電極及群組行電極；以及
每個像素群組具有位在該顯示裝置基板上之一個或多個分開的群組列驅動器晶片載置器以及一個或多個分開的群組行驅動器晶片載置器，每個群組列驅動器晶片載置器排他性地連接至並控制像素群組列電極，且每個群組行驅動器晶片載置器排他性地連接至並控制像素群組行電極。
- 11.依據申請專利範圍第1項所述之顯示裝置，進一步包括一第三接觸線，係在該顯示裝置基板上以不同於該第一串列接觸線之方向的一方向繞線，以及其中該第一串列接觸線及該第三接觸線是位於該顯示裝置基板上的一共用繞線層中，以及該第一串列接觸線穿過該第一組中的一第一晶片載置器，且該第三接觸線穿過該第一晶片載置器之上或之下。
- 12.依據申請專利範圍第1項所述之顯示裝置，其中連接至一共用晶片載置器的二相關串列接觸線係用以形成一不同信號對。

103年3月31日修(更)正替換頁

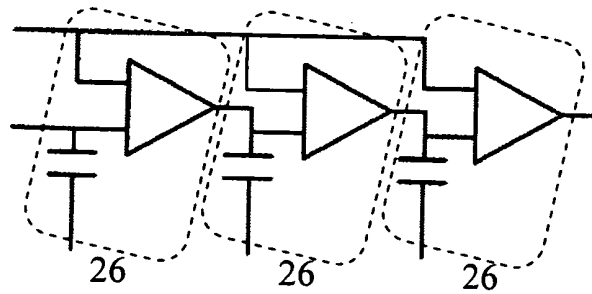


第7圖

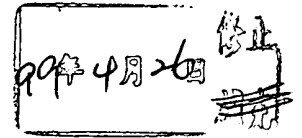
103年3月3日修(更)正替换頁



第8圖



第9圖



四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

- 20 晶片載置器
- 22 電路
- 26 儲存轉送電路
- 30 像素
- 41 像素驅動器電路
- 42 串列接觸線
- 43 時鐘
- 60 正反器

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無