



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 303 261**

51 Int. Cl.:
H04Q 3/545 (2006.01)
H04L 12/26 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Número de solicitud europea: **05766058 .1**
86 Fecha de presentación : **04.06.2005**
87 Número de publicación de la solicitud: **1757112**
87 Fecha de publicación de la solicitud: **28.02.2007**

54 Título: **Dispositivo y procedimiento de transmisión de datos con riesgo de fallo reducido.**

30 Prioridad: **14.06.2004 DE 10 2004 028 388**

45 Fecha de publicación de la mención BOPI:
01.08.2008

45 Fecha de la publicación del folleto de la patente:
01.08.2008

73 Titular/es:
Nokia Siemens Networks GmbH & Co. KG.
St. Martin Strasse 76
81541 München, DE

72 Inventor/es: **Rogasch, Volker**

74 Agente: **Zuazo Araluze, Alexander**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo y procedimiento de transmisión de datos con riesgo de fallo reducido.

5 El invento se refiere a un dispositivo de transmisión de datos con un número de N interfaces de vía ascendente (Uplink), que por medio de una línea de tratamiento dotada de componentes de transmisión de datos son llevados hacia un elemento de salida. Además la invención se refiere a un procedimiento para la transmisión del tráfico de datos, que de un número de N interfaces de vía ascendente (Uplink) sobre una línea de tratamiento dotada con componentes de transmisión de datos se llevan hacia un elemento de salida.

10 Para dispositivos de comunicación, como por ejemplo redes de telecomunicación para el tráfico de lenguaje y/o el tráfico de datos, se es muy exigente en cuanto a la disponibilidad en la mayor parte de las aplicaciones, para poner con seguridad el suministro básico con las prestaciones de servicio de telecomunicación. En general se pide además que componentes, cuyo fallo perjudica a un determinado número de abonados, se deben de realizar redundantemente. 15 Por tales componentes se entiende aquí por ejemplo módulos individuales únicos e interfaces internos y externos. En muchas aplicaciones se acepta normalmente una fallo de hasta 64 abonados por un error individual (conforme a GR 303). Para el diseño del sistema de un dispositivo de comunicación esto significa que en especial módulos centrales, cuya función debe de estar disponible para un número alto de abonados, incluso sus interfaces externos e internos deben de ser realizados redundantemente. Por estar razón se realizan los módulos centrales por lo general de dos en 20 dos, así un módulo esta activo y el otro módulo redundante trabaja en un modo standby. Así los módulos de estos pares redundantes están por regla general realizados de manera idéntica.

Otra condición representa la exigencia, para el dispositivo de comunicación, en particular en las denominadas aplicaciones de entrada (Access applications), de conseguir una flexibilidad alta en lo relativo al tipo de circuito. La 25 adaptación de tal aparato a la aplicación correspondiente ocurre mediante la selección de los interfaces, en las que se exige una flexibilidad respecto al equipamiento y/o la técnica de comunicación. Conforme al estado actual de la técnica se elige en estos circuitos a menudo como tipo de conexión la conexión delante (Front Access) o la conexión detrás (Rear Access).

30 Los interfaces de vía ascendente (Uplink) usados en el ámbito Access (dirección de los datos del abonado a la central de comunicación) constan en muchas aplicaciones de transmisión de datos, de interfaces individuales guiados paralelamente. Así por ejemplo el interfaz de lenguaje, según el estándar V5.2, consta de hasta 16xE1 líneas (aplicaciones ETSI) y los interfaces GR303 de hasta 28xDS1 líneas (Aplicaciones ANSI). En este interfaz la solución que resulta en y para sí evidente de un acondicionamiento redundante del interfaz es por sí mismo inaceptable frecuentemente por 35 razones de gastos para un explotador de la red.

Un dispositivo de transmisión de datos sobre el principio de redundancia de las líneas de tratamiento es conocido de la memoria de patente EP 1 133 197.

40 Un problema técnico se origina entonces cuando las líneas de conexión conectan los interfaces semejantes en un módulo individual, porque así se origina en ese punto de conexión un denominado "Single Point of Failure". Un fallo de este módulo significa sin embargo, en la mayoría de los casos, interferencias no tolerables en un número alto de abonados. En las soluciones conocidas que se describen a continuación, este problema no se soluciona actualmente de manera satisfactoria.

45 Una de estas soluciones actualmente insuficientes prevé un dispositivo de acoplamiento de enchufe, en particular para las líneas de conexión con exigencias de fiabilidad elevadas directamente en el portamódulos (Shelf), independiente de los módulos individuales. Para estas soluciones se hacen necesarias soluciones mecánicas especiales para los portamódulos con acoplamientos de enchufe integrados. Aquí aparecen las desventajas de que son necesarios gastos elevados para la mecánica y el listón enchufable posterior (Backplane) del portamódulos, por lo que sin embargo no 50 se puede asegurar una exactitud ilimitada. Además la flexibilidad de un dispositivo semejante es sólo pequeña, lo que ocasiona gastos adicionales. Y finalmente son naturalmente los acoplamientos de enchufe mismos un Single Point of Failure.

55 Otra solución con respecto a esto prevé líneas de conexión separadas a los módulos activos y no activos. En el caso de actuación de un error en el módulo activo se dispone un conmutador externo, que entonces conmuta desde el módulo activo hasta el hasta ahora módulo inactivo, el cual es continuo del módulo activo. Como conmutador externo se puede usar además un multiplexor connect cross conmutado en serie con interfaces E1/DS1, que sin embargo desventajosamente vuelve a representar por sí mismo un single point of failure y comparativamente muestran tiempos 60 de bloqueo largos.

Alternativamente sería también posible, integrar el conmutador en el aparato con lo que entonces el conmutador se coloca sobre un módulo separado (con una fiabilidad alta). Tampoco esta solución elimina el problema del single point of failure y además es necesario un gasto adicional para la placa (Board) central adicional.

65 Aquí puede ser una ayuda ahora una solución con el denominado Load-Sharing (repartición de la carga), en la que esta prevista una división de la línea de conexión en dos módulos y el funcionamiento paralelo de los dos módulos, en el que cada módulo se explota con carga reducida. En esta solución es otra vez desfavorable que en caso de fallo de un

ES 2 303 261 T3

módulo se reduciría mucho el rendimiento y son necesarios unos gastos de software elevados para la administración del Load-Sharing.

Es función de la invención indicar un dispositivo de transmisión de datos y un procedimiento para la transmisión de datos, en el que se da una fiabilidad elevada de la interconexión para las líneas de conexión con gastos comparativamente pequeños de administración y del lado del aparato.

Esta función se resuelve en lo relativo al dispositivo de transmisión de datos del tipo mencionado al principio, de conformidad a la invención, en el que esta previsto un dispositivo de transmisión de datos con un número N de interfaces de vía ascendente (Uplink), que por medio de una línea de tratamiento dotada de componentes de transmisión de datos son llevados hacia un elemento de salida, en el que están previstos una primera línea de tratamiento y una segunda línea de tratamiento, que tienen respectivamente dos hileras de procesamiento separadas para respectivamente N/2 líneas de datos, en el que una primera mitad de N interfaces se conectan a la primera línea de tratamiento y la segunda mitad de N interfaces Uplink se conectan en la segunda línea de tratamiento y en el cual cada línea de tratamiento tiene una disposición de módulos, mediante los cuales la N/2 líneas de datos conectadas a la líneas de tratamiento están conectadas respectivamente en la otra línea de tratamiento en una de las dos hileras de tratamiento allí disponibles, y en el que las disposiciones de módulos son dirigidas de tal modo, que una de las dos líneas de tratamiento es activa y la otra se conmuta respectivamente en un modo Standby, de manera que el tráfico de datos en espera en los N interfaces de vía ascendente (Uplink) se desarrolla sobre una de las dos líneas de tratamiento.

En lo que se refiere al procedimiento de transmisión de datos se resuelve esta función de conformidad con la invención, en dónde está previsto un procedimiento para la transmisión del tráfico de datos, que desde un número N de interfaces de vía ascendente (Uplink) a través de una línea de tratamiento equipada con componentes de transmisión de datos se conduce hacia un elemento de salida, en la que se utilizan una primera línea de tratamiento y una segunda línea de tratamiento, que tienen respectivamente dos hileras de tratamiento separadas para respectivamente N/2 líneas de datos, en el que una primera mitad de N interfaces de vía ascendente (Uplink) se conectan a la primera línea de tratamiento y la segunda mitad de N interfaces de vía ascendente (Uplink) se conectan en la segunda línea de tratamiento y en donde por medio de una disposición de módulos previsto para cada línea de tratamiento, las N/2 líneas de datos conectadas en las líneas de tratamiento se conectan sobre respectivamente otra línea de tratamiento a una de las dos hileras de tratamiento allí disponibles y en el que las disposiciones de módulos son dirigidas de tal modo que una de las dos líneas de tratamiento es activa y las otras es conmutada respectivamente en un modo Standby, de manera que el tráfico de datos en espera en los N interfaces de vía ascendente (Uplink) se desarrolla sobre una de las dos líneas de tratamiento.

De esta manera las líneas de datos de vía ascendente (Uplink) están conectadas sobre dos módulos repartidos, en el que ocurre sin embargo que el procesamiento lógico físico de todos las líneas de datos de vía ascendente (Uplink) se efectúan sobre uno de los dos módulos (línea de procesamiento). Así los medios técnicos podrían ser realizados para la transferencia de respectivamente N/2 líneas de datos, de manera relativamente fácil y con disponibilidad alta y aislado ampliamente de la función principal de la línea de tratamiento, es decir por ejemplo del módulo. Las dos líneas de tratamiento podrían funcionar de nuevo en general independientemente, de manera que en caso de fallo de la función principal de los módulos, la transferencia de las líneas de datos no están afectadas forzosamente por este fallo. Para las declaraciones de fiabilidad no se necesita el módulo completo, sino que sólo se consideran los componentes relevantes de las líneas de datos de vía ascendente (Uplink) para la transferencia. En un fallo de una línea de tratamiento no se producen ahora las limitaciones de rendimiento, porque el procesamiento completo sucede en una línea de tratamiento redundante concebida para todas las líneas datos de vía ascendente (Uplink). Por esta razón se puede renunciar también a las estructuras de software mencionadas antes, como son necesarias para la realización de un Load-Sharings.

En una configuración ventajosa de la invención, se puede ocupar, por ejemplo, de 1 a N líneas de conexión E1/DS1 de un interfaz de datos de lenguaje V5.2/GR303 en el dispositivo del interfaz definido. Así se transmitirán entonces por ejemplo, en unos canales determinados, las informaciones de mando, por lo que precisamente por esta razón una ocupación correspondiente en la conmutación de un módulo no se cambia de un estado activo en inactivo ni viceversa.

Con respecto a esto se saca dependiendo del lugar del enchufe del cruce de líneas mediante un multiplexor estático, como se dio mediante la posibilidad de una transferencia de una línea de conexión E1/DS1. Un multiplexor semejante se puede colocar entre el interfaz de vía ascendente (Uplink) y la hilera de tratamiento verdadera con sus componentes de tratamiento.

Otras configuraciones ventajosas de la invención se pueden deducir de las restantes reivindicaciones secundarias.

Ejemplos de realización de la invención se explican a continuación mediante los dibujos, en ellos se muestra:

Figura 1 Un dispositivo de tratamiento con una conmutación redundante en una placa (Board) separada conforme al estado de la técnica;

Figura 2 Un primer dispositivo de tratamiento conforme a la invención con una conmutación de los interfaces E1 mediante relés;

ES 2 303 261 T3

Figura 3 Un segundo dispositivo de tratamiento conforme a la invención con una conmutación de los interfaces E1 mediante estados tristables en la salida LIC;

Figura 4 Un tercer dispositivo de tratamiento conforme a la invención con una conmutación de los interfaces E1 mediante MUX/DEMUX internos;

Figura 5 Un dispositivo de tratamiento con una conmutación redundante mediante un interenlace (interlink) entre dos ethernet-Switches según el estado de la técnica; y

Figura 6 Un cuarto dispositivo de tratamiento conforme a la invención con una conmutación de Ethernet Uplink Ports mediante MUX/DEMUX internos.

La figura 1 muestra en representación esquemática un dispositivo de tratamiento 2 según el estado de la técnica, en el que las líneas 1 hasta $N=16$ de un interfaz E1/DS1, aquí inscrito como conector E1, están conectadas a un conmutador 4 manejado. Dependiendo de una señal de control SEL_A/B se conmutan estas líneas a un módulo activo B. En este ejemplo de realización se da a entender por las líneas rayadas en el conmutador 4, que el módulo A está conmutado en el estado inactivo. El conmutador 4 se puede realizar mediante relés, todas las otras funciones se realizan en el módulo B activo, que para esto tiene un transformador T_B , un módulo integrado a líneas LIC_B (LIC = Line Interface Circuit) y como elemento de salida un Framer F_B . En esta forma de ejecución el conmutador 4 representa por lo tanto un single point of failure, lo cual conforme a este objetivo es evitable.

La figura 2 muestra ahora en representación esquemática un primer dispositivo de tratamiento 6 conforme a la presente invención. Dos líneas de tratamiento A, B están construidas de manera similar en cada módulo. Un módulo, aquí la placa B (Board), funciona en un estado inactivo, la otra placa A (Board) se encuentra en un estado inactivo, por ejemplo el estado Stand-By. En cada placa A, B (Board) se conectan sólo $N/2$, es decir aquí ocho líneas E1 de un interfaz V5.2. Un conmutador 8a o 8b, asimismo sobre la base de relés, se maneja por el estado “activo/no activo” de las placas (Boards) correspondientes A, B y conduce, cuando la placa (Board) correspondiente está en estado activo, por la transferencia de las líneas E1 al módulo de recepción (hilera de tratamiento) de la propia placa (Board). Si la placa (Board) afectada está sin embargo en estado inactivo, se transmiten las $N/2$ líneas E1 sobre una placa posterior (Backplane) BP de su portamódulos aquí no representado, como por ejemplo un armario de distribución hasta la placa (Board) activa cercana. Por medio de un modo de conexión apropiado de los conmutadores de relé 8a, 8b se puede conseguir que en caso de un apagón de una placa (Board), las líneas E1 ahí conectadas se conecten en el módulo vecino. La hilera de tratamiento formado como módulo de recepción, abarca el transformador T y el módulo integrado a líneas LIC, ocurre el tratamiento de señal verdadera según la norma de ITU G. 703. En este ejemplo de realización permanece entonces virgen el módulo de recepción de la placa (Board) inactiva. Un multiplexor M postconectado respectivamente es manejado por medio de una señal slot_A, slot_B, la cual se desvía de manera estática del sitio de enchufar de la placa (Board) activa correspondiente. Las conexiones internas del módulo integrado a líneas LICs se conmutan directamente o cruzado a los Framer F posconectados, en los cuales tiene lugar una tratamiento de señal conforma a la norma ITU G. 704.

El multiplexor M se pone en práctica por ejemplo en una forma de realización preferente como parte de un FPGA (Free Programmable Gate Array), por el que se puede conseguir una solución comparativamente más económica. Con esta disposición se garantiza, que independientemente del estado de las dos placas (Boards), la asignación de las líneas E1 1 hasta N, aquí $N=16$, del interfaz V5.2 permanecen en las entradas del Framer.

La figura 3 muestra de una manera esquemática un segundo dispositivo de transmisión de datos 10, en el que los conmutadores 8a, 8b previstos en la figura 2 se sustituyen por un control de las salidas del módulo integrado a líneas LIC (el denominado salida tristate). La distribución de las líneas E-1 tiene lugar como en el primer dispositivo de transmisión de datos 6 anterior. En el interfaz E1/DS1 están los transformadores T necesarios (transformador) asignados directamente al acoplamiento de enchufe de la línea E1. Los transformadores T están conectados a sus interfaces internos con el módulo integrado a líneas LIC de los dos módulos A y B, en lo que la conexión a los módulos vecinos respectivos sucede sobre el Backplane BP. Los módulos integrados a líneas LIC se activan sobre el módulo activo mediante una señal de control SEL_A, SEL_B; correspondientemente están los módulos integrados a líneas LIC del módulo inactivo en el estado tristate y por lo tanto no son efectivos para el camino de señal. También en este dispositivo de transmisión 10 a la función del multiplexor M corresponde la función del ejemplo de realización explicado antes. Los dos ejemplos de realización antes mencionados, se distinguen también en particular, en que los componentes activos se ejecutan redundantemente.

Un tercer dispositivo de transmisión de datos 12, conforme a la figura 4, está diseñado como ejemplo de realización, en el que la función lógica mandada por la señal SEL_A, SEL_B se ejecuta entre el módulo integrado a líneas LIC y el multiplexor M. La distribución de las líneas E1 vuelve a ocurrir como en los dos ejemplos de realización anteriores. Los interfaces (transformador T y módulo integrado a líneas LIC) realizados totalmente según G. 703, están aquí asignados directamente al acoplamiento de enchufe. En el interfaz interno del módulo integrado a líneas LIC está ordenado respectivamente un conmutador digital MUX/DEMUX, que está mandado por la señal SEL_A, o SEL_B. La transferencia de las líneas E1 ocurre según la asignación del estado activo a uno de los dos módulos A o B. La función del multiplexor M postconectado corresponde de nuevo a los dos ejemplos de realización anteriores.

La ventaja especial de este tercer dispositivo de transmisión de datos 12 consiste en que los costes necesarios para su realización son especialmente pequeños. Así se pueden realizar en común en un FPGA, el multiplexor M estático y el conmutador MUX/DEMUX manejado. El interfaz interno entre estos dos componentes es al mismo tiempo independiente del interfaz de línea y se puede por lo tanto acotar libremente. En el caso más fácil puede constar de líneas CMOS.

La figura 5 muestra ahora un dispositivo de transmisión 14 para los interfaces Ethernet Uplink (Ports), en el estado de la técnica y comparable con la forma de realización de la figura 1. Aquí los interfaces de vía ascendente (Uplink) de los dos módulos centrales A y B están conectados activamente. El módulo en el estado Standby conmuta el Ethernet Frames determinado en el de vía ascendente (Uplink) de forma completa, sobre una conexión de interenlace (Interlink) interna IL, al módulo activo. La conexión de interenlace (Interlink IL) entre los dos módulos centrales A y B se llevan a cabo normalmente como interfaces estándar (por ejemplo SERDES, GMII), en las cuales en la selección del Ethernet Switchs ES no se pone ninguna exigencia adicional.

La desventaja importante de este dispositivo de transmisión 14 es el complejo control de las conexiones conectadas, porque se tiene que distinguir entre dos modos operativos. Los módulos activos deben de transferir, del tráfico de datos pendiente en el Uplink Ports de este módulo y del tráfico de datos determinado sobre la conexión de interenlace (Interlink) IL, a la Line Cards LC. El módulo en el estado Standby debe transferir, sin embargo el tráfico de datos pendiente en su Uplink-Ports a la conexión de interenlace IL (Interlink). Por eso no es aplicable una realización de los protocolos de agregación de enlace para tales Ports Uplink, que se distribuyen en los dos módulos A, B, porque los dos Ethernet-Switches ES trabajan de manera activa. Un error en el módulo existente en el Status Standby tiene por si mismo consecuencias directas sobre el rendimiento del interfaz de vía ascendente (Uplink). Además también son conocidas soluciones propietäre, en las cuales un interfaz propietäre tiene previsto una frecuencia Bit alta entre Ethernet Switches contiguos, en los cuales nace un Switch virtual que abarca más componentes. En caso de distribución de estos componentes en más módulos redundantes unos con otros se puede usar el protocolo de agregación del enlace para la distribución del tráfico de datos o para la nueva distribución del tráfico de datos en caso de fallo. La desventaja importante de éste configuración es el uso de interfaces propietäre y las restricciones que eso conlleva en el diseño de dispositivos de transmisión.

La figura 6 muestra de manera esquemática también la solución para un dispositivo de transmisión 16 con un número 2n de Ethernet Ports. Igual que en el principio de solución representado en la figura 4 se emplea aquí también un MUX/DEMUX manejado de manera estática en cada módulo A, B. Sólo uno de los dos módulos funciona de manera activa. Los interfaces de los dos módulos se conmutan en el Ethernet Switch ES del módulo activo. Los Ethernet Switches ES se cubren de manera similar, independientemente de su posición en el Shelf. Por eso se hace posible una actualización fácil de los juegos de datos en el módulo Standby (reflejo del juego de datos del módulo activo) y así un cambio fácil de los estados Standby en los estados activos. El link Aggregation Protokoll se puede utilizar para todos los interfaces de vía ascendente (Uplink) (n en los activos y n en los módulos Standby), por lo que no son necesarios ningunos interfaces propietären entre los dos Ethernet Switches ES. Una disponibilidad alta resulta del desacoplamiento completo de la estructura de vía ascendente (Uplink) de Ethernet Switch ES del módulo Standby. De esta manera los fallos y/o procesos Upgrade en este campo de conexión no tienen ninguna influencia en el comportamiento de la circulación restante del módulo.

En el dispositivo de transmisión 16, entre el interfaz de vía ascendente (Uplink) (por ejemplo un componente SFP con interfaz óptico) y el SERDES adjudicado en cada caso, esta dispuesto un MUX/DEMUX manejado estáticamente. Este MUX/DEMUX se compone de un conmutador manejado estáticamente, que fija mediante señales de control lógico SEL_A o SEL_B, cuál de los dos componentes trabajan en el modo activo y en el modo standby y un Multiplexor M manejado por slot_A, slot_B, que en caso de componentes ejecutados idénticamente garantiza una ocupación similar a la del Ethernet Switches ES. El método de conexión idéntico es independiente del lugar enchufable de los componentes de los dos Ethernet Switches ES, que posibilita de una manera sencilla reflejar los datos de configuración del Ethernet Switches activos al Standby-Switch.

Una característica especial del MUX/DEMUX empleado es su sencilla estructura. El ejemplo de realización muestra la distribución conforme a la invención con links de datos conectados en serie (PECL 1.25 GBaud), como se emplean como interfaz entre SERDES y SFP. Otra variante no representada aquí es la realización del MUX/DEMUX manejado por el uso de interfaces de datos del tipo MII/GMII/xMII. En esta variante esta dispuesto el MUX/DEMUX manejado, directamente detrás del Ethernet Switch ES. Después se conecta el Ethernet Switches ES a los dos componentes centrales sobre una estructura Star doble con la Line Card LC descentralizada.

De esta manera se puede mantener también aquí una conmutación rápida y sencilla del activo en el estado Standby o al revés mediante una señal de control lógica y una configuración similar de activo y Standby Switch. Así esta también minimizada de una manera ventajosa la funcionalidad necesaria del componente Standby para su uso de los interfaces de vía ascendente (Uplink) allí situados, es decir el Ethernet Switch ES no se incluye en particular, de lo que resulta una alta disponibilidad también en caso de fallo. Después el link de Aggregation Protokoll se puede utilizar para el control en carga o para la compensación de error en más interfaces de vía ascendente (Uplink) por medio del uso de soluciones de propietären especiales.

REIVINDICACIONES

1. Dispositivo de transmisión de datos con un número N de interfaces de vía ascendente (Uplink) (E1, UP), que por medio de una línea de tratamiento (A, B) dotada de componentes de transmisión de datos (T, LIC) son llevados hacia un elemento de salida (F),

en el que están previstos una primera línea de tratamiento (A) y una segunda línea de tratamiento (B),

caracterizada porque

muestran respectivamente dos hileras de tratamiento separadas (A_1, A_2, B_1, B_2) para respectivamente N/2 líneas de datos, en el que una primera mitad (1 a 8) de N interfaces de vía ascendente (Uplink) (E1, UP) se conectan a la primera línea de tratamiento (A) y la segunda mitad (9 a 16) de N interfaces de vía ascendente (Uplink) (E1, UP) se conectan en la segunda línea de tratamiento (B), y en el cual cada línea de tratamiento (A, B) muestra una disposición de módulos ($8_A, 8_B$) por medio del cual las N/2 líneas de datos conectadas a la líneas de tratamiento (A o B) están conectadas respectivamente en la otra línea de tratamiento (B o A) en una de las dos hileras de tratamiento (A_1, A_2 o B_1, B_2) allí disponibles, y en el que las disposiciones de módulos ($8_A, 8_B$) son dirigidas de tal modo, que una de las dos líneas de tratamiento (A o B) es activa y la otra se conmuta respectivamente en un modo Standby, de manera que el tráfico de datos en espera en los N interfaces de vía ascendente (Uplink) (E1, UP) se desarrolla sobre una de las dos líneas de tratamiento (A o B).

2. Dispositivo de transmisión de datos según la reivindicación 1,

caracterizado porque,

los interfaces de vía ascendente (Uplink) son interfaces E1, interfaces DS1 o interfaces Ethernet.

3. Dispositivo de transmisión de datos según la reivindicación 1 o 2,

caracterizado porque,

las dos líneas de tratamiento (A, B) están dispuestas respectivamente sobre un portamódulos.

4. Dispositivo de transmisión de datos según una de las reivindicaciones 1 hasta 3,

caracterizada porque,

las disposiciones de módulos ($8_A, 8_B$) son colocados antes de los componentes de tratamiento de datos (T, LIC) colocados en las líneas de tratamiento (A, B).

5. Dispositivo de tratamiento de datos según una de las reivindicaciones 1 hasta 3,

caracterizada porque,

los componentes del tratamiento de datos dispuestos en una línea de tratamiento están subdivididos en un número de subgrupos, en los que las disposiciones de módulo están colocados entre dos subgrupos.

6. Dispositivo de transmisión de datos según una de las reivindicaciones 1 hasta 5,

caracterizado porque,

el elemento de salida es un Ethernet-Switch (ES) o un Framer (F).

7. Dispositivo de transmisión de datos según una de las reivindicaciones 1 hasta 6,

caracterizado porque,

un cruce de líneas, que se originó por la transferencia de N/2 líneas de datos, se puede anular por medio de un multiplexor estático (M), como disposición de círculo.

8. Dispositivo de transmisión de datos según la reivindicación 1 hasta 7,

caracterizado porque,

en vista de la dirección de vía ascendente (Uplink), un módulo de recepción presenta sucesivamente un transformador (T) y un módulo integrado a líneas (LIC), y un multiplexor (M) como componentes de tratamiento de datos.

ES 2 303 261 T3

9. Dispositivo de transmisión de datos según la reivindicación 8,

caracterizado porque,

la disposición de módulo entre el transformador (T) y el módulo integrado a líneas (LIC) puede realizarse por medio de los estados tristables sobre la salida del módulo integrado a líneas (LIC).

10. Procedimiento para la transmisión del tráfico de datos, que desde un número N de interfaces de vía ascendente (Uplink) (E-1, UP) a través de una línea de tratamiento (A, B) equipada con componentes de tratamiento de datos (T, LIC), se conduce hacia un elemento de salida (F, ES),

según lo cual se utilizan una primera línea de tratamiento (A) y una segunda línea de tratamiento (B),

caracterizado en que,

la primera línea de tratamiento (A) y la segunda línea de tratamiento (B) presentan respectivamente dos hileras de tratamiento separadas (A_1, A_2, B_1, B_2) para respectivamente N/2 líneas de datos, en el que una primera mitad (1 a 8) de N interfaces de vía ascendente (Uplink) (E1, UP) se conectan a la primera línea de tratamiento (A) y la segunda mitad (9 a 16) de N interfaces (E1, UP) se conectan en la segunda línea de tratamiento (B) y en donde por medio de una disposición de módulos ($8_A, 8_B$) previsto para cada línea de tratamiento (A, B), las N/2 líneas de datos conectadas en las líneas de tratamiento (A, B) se conectan sobre respectivamente otra línea de tratamiento (A; B) a una de las dos hileras de tratamiento allí disponibles (A_1, A_2 o B_1, B_2), y en el que las disposiciones de módulos ($8_A, 8_B$) son dirigidas de tal modo que una de las dos líneas de tratamiento (A o B) es activa y la otra es conmutada respectivamente en un modo Standby, de manera que el tráfico de datos en espera en los N interfaces de vía ascendente (Uplink) (E1, UP) se desarrolla sobre una de las dos líneas de tratamiento (A o B).

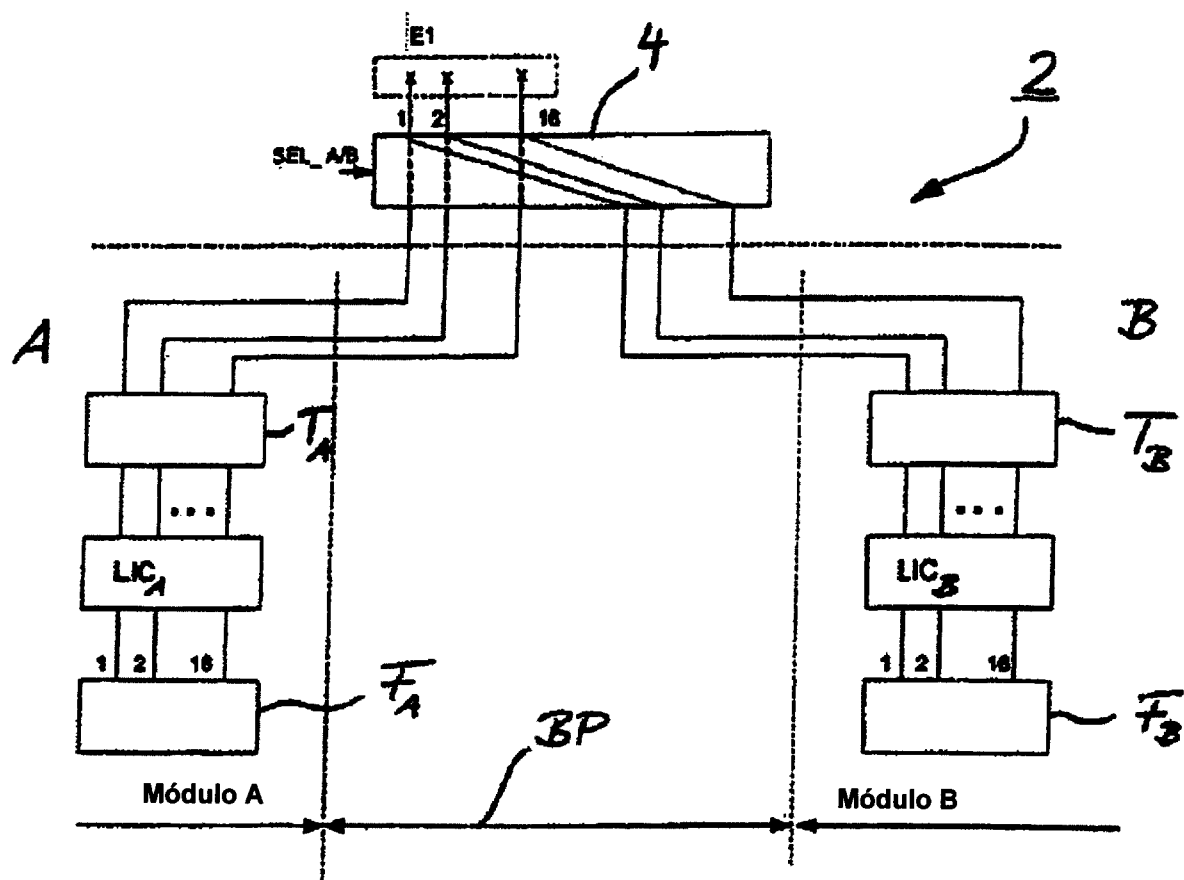
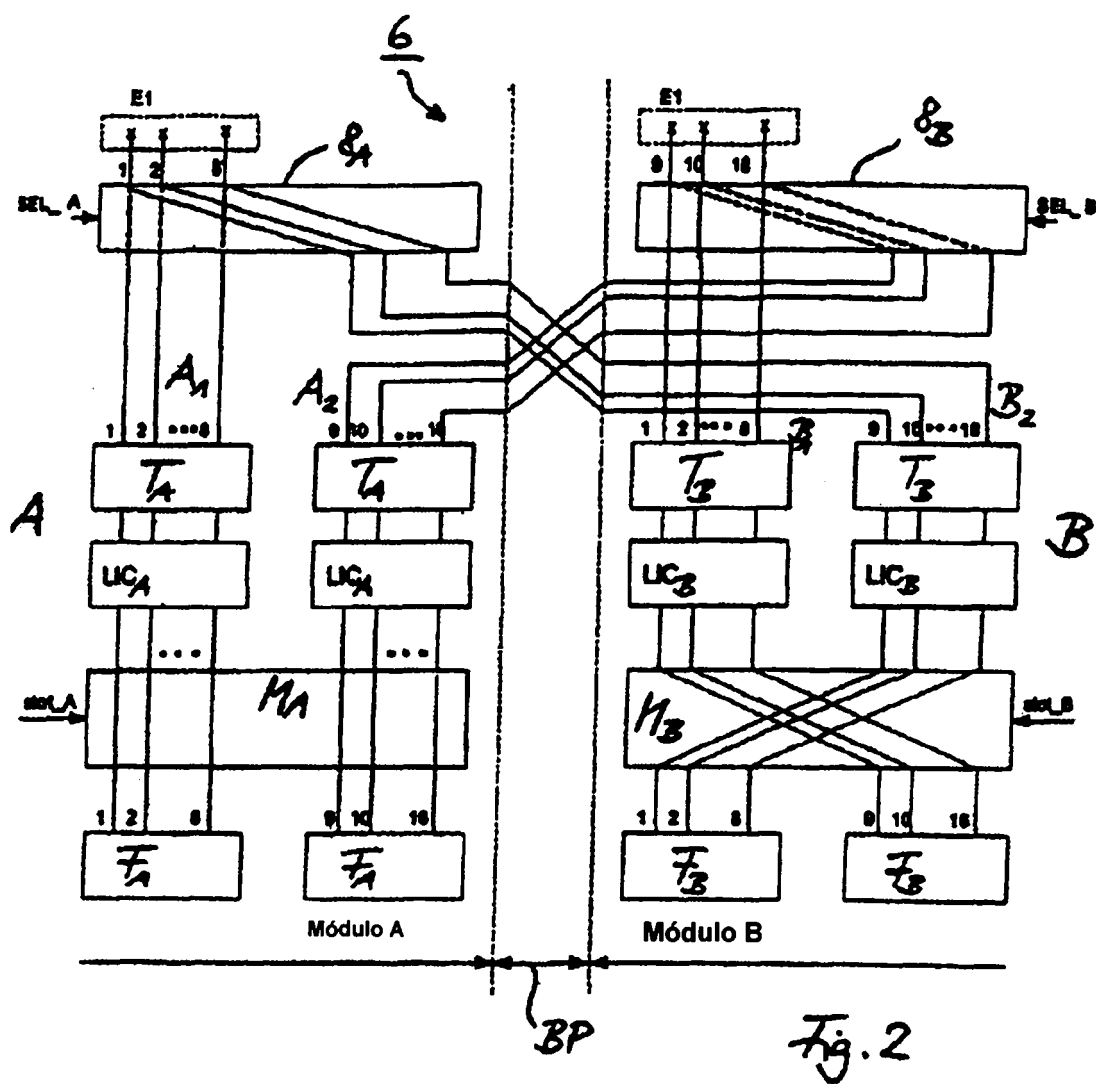
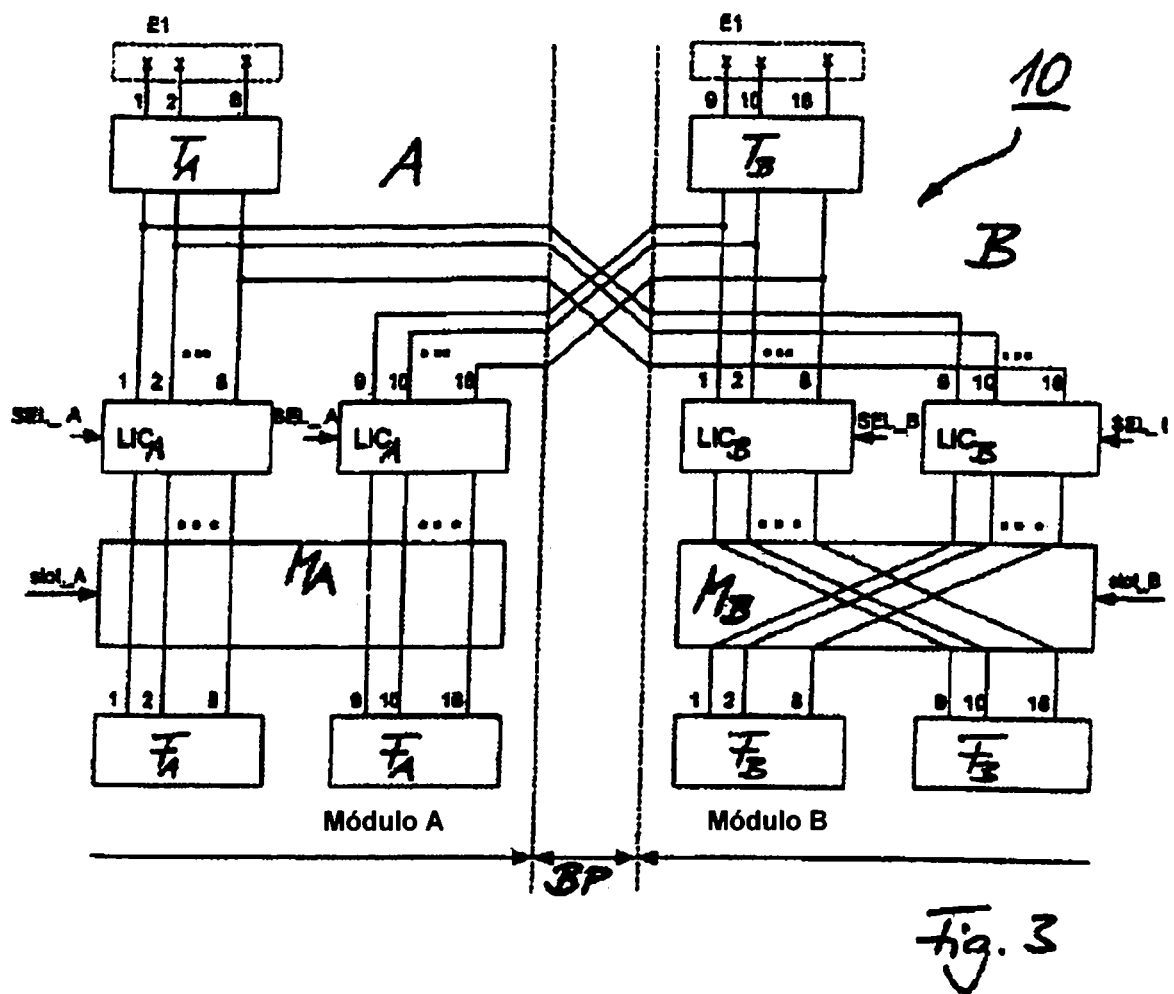


Fig. 1





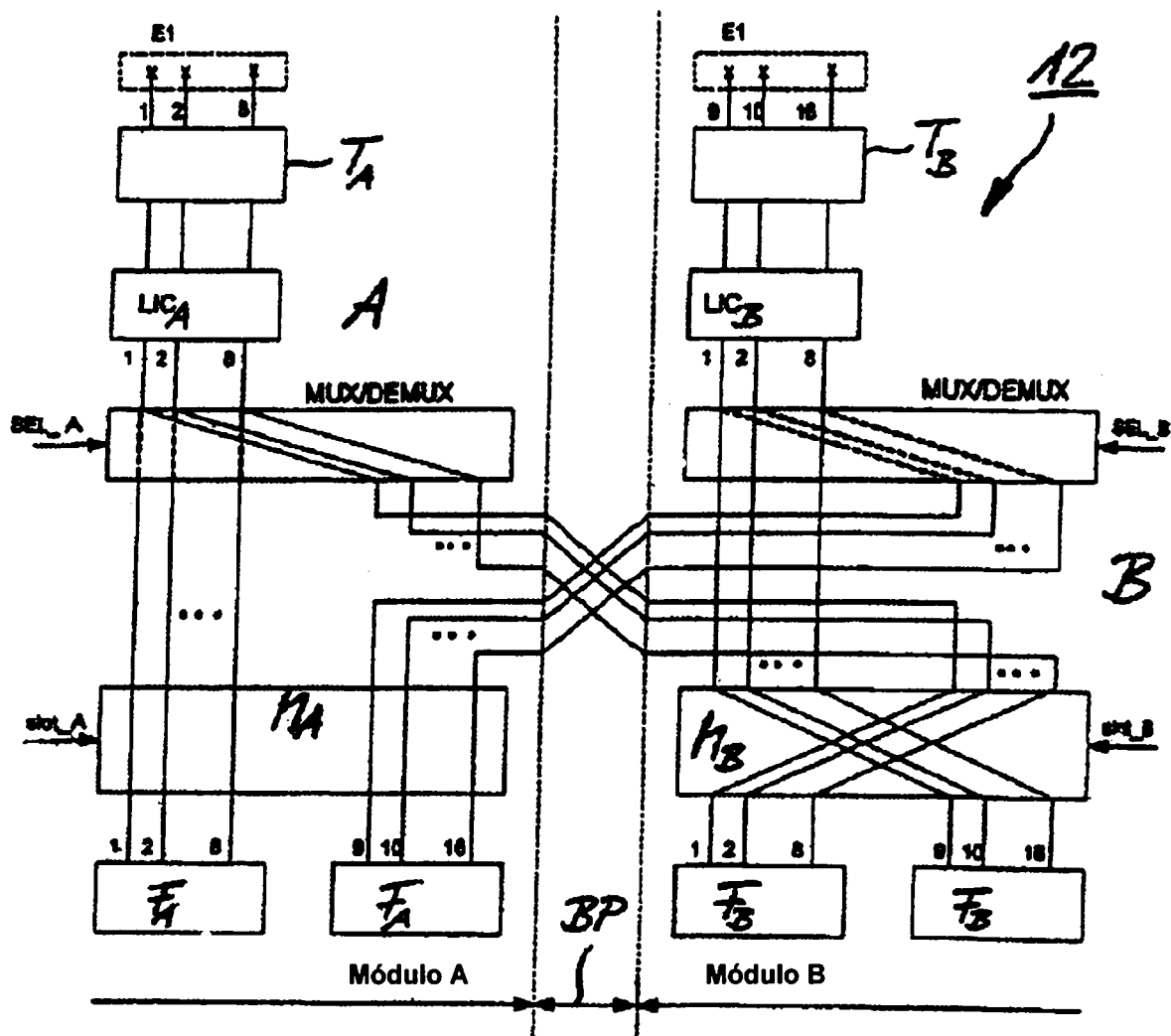


Fig. 4

