

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 4 区分

【発行日】平成26年3月20日 (2014.3.20)

【公開番号】特開2012-161191(P2012-161191A)

【公開日】平成24年8月23日 (2012.8.23)

【年通号数】公開・登録公報2012-033

【出願番号】特願2011-20140(P2011-20140)

【国際特許分類】

H 0 2 M 3/28 (2006.01)

G 0 3 G 21/00 (2006.01)

G 0 3 G 15/00 (2006.01)

【F I】

H 0 2 M 3/28 C

G 0 3 G 21/00 3 9 8

G 0 3 G 15/00 5 5 0

【手続補正書】

【提出日】平成26年2月3日 (2014.2.3)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 2

【補正方法】変更

【補正の内容】

【0 0 0 2】

従来のスイッチング電源について図 8、図 9 を用いて説明する。図 8 において、一次電解コンデンサ C 1 に充電された直流電圧 V_{in} は、トランス T 1 の一次巻線を介して、スイッチング素子である FET 1 のドレイン端子に供給される。FET 1 のソース端子は、電流検出抵抗 R_{is} を介して、一次電解コンデンサ C 1 に接続される。トランス T 1 の二次巻線は、二次整流ダイオード D 3 を介して、二次電解コンデンサ C 2 に接続される。二次電解コンデンサ C 2 に充電される直流電圧 V_{out} がスイッチング電源の出力電圧となる。さらに、直流電圧 V_{out} は、抵抗 R 3 と抵抗 R 4 によって分圧され、シャントレギュレータ IC 2 の REF 端子に供給される。シャントレギュレータ IC 2 のカソード端子には、フォトカプラ PC-FB の LED が接続される。フォトカプラ PC-FB のフォトトランジスタは、PWM コントロールモジュール IC 1 に接続される。フォトカプラ PC-FB のフォトトランジスタのコレクタ電圧が、スイッチング電源の出力電圧 V_{out} のフィードバック信号 (FB 信号ともいう) である。FB 信号は、PWM コントロールモジュール IC 1 内で抵抗 R 1 でプルアップされ、PWM アンプ AMP 1 の反転入力端子に接続される。PWM アンプ AMP 1 の非反転入力端子には、三角波発生回路から三角波信号 (OSC 信号ともいう) が供給される。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 9

【補正方法】変更

【補正の内容】

【0 0 0 9】

一方、フリップフロップ FF の R 入力端子には、OSC 信号が供給されている。フリップフロップ FF は、OSC 信号の頂点でリセットされる構成である。OSC 信号の頂点にあたる時刻 t_1 、 t_4 、 t_6 、 t_8 でフリップフロップ FF がリセットされる。この間、フリップフロップ FF の S 入力端子は L レベルであるから、フリップフロップ FF の Q 出

力はHレベルとなる。フリップフロップFFのQ出力はORに供給されている。よって、時刻 $t_0 \sim t_8$ までの間は、FET1のスイッチング動作に影響を与えない。時刻 t_9 でドレイン電流 I_d の値が $V_{ref} \div R_{is}$ に達すると、電流検出信号IS信号の電圧が V_{ref} を超え、アンプAMP2の出力がHレベルとなる。すると、フリップフロップFFのQ端子はHレベル、ORの出力はHレベル、OUT信号はLレベルとなり、FET1がオフする。時刻 t_{10} においてフリップフロップFFがリセットされ、FET1が再度オンするものの、ドレイン電流 I_d が $V_{ref} \div R_{is}$ に達した時点(t_{11})で、FET1がオフされる。以上のように、ドレイン電流 I_d はあらかじめ規定された値 $V_{ref} \div R_{is}$ で制限される。よって、スイッチング電源の出力電流 I_{out} も、あらかじめ規定された値 I_p 以下に制限されることとなる。以上の従来の構成に類似するものが特許文献1に開示されている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

上記課題を解決するための本発明のスイッチング電源は、トランスの一次側を駆動するスイッチング手段と、前記スイッチング手段に接続され、前記スイッチング手段に流れる電流を検出する電流検出手段と、前記電流検出手段に並列に接続され、前記電流検出手段のインダクタンスによって生じる起電力を低減する電力低減手段とを有することを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

図2は、実施例1におけるスイッチング素子であるFET1のドレインーソース間電圧とドレイン電流とゲートーソース間電圧の動作波形を示している。図2の時刻 t_{31} において、FET1のゲートーソース間電圧 V_{gs} が上昇し、ゲート閾値電圧 V_{th} を超えると、ドレイン電流 I_d が流れ始め、次第に上昇していく。このドレイン電流 I_d は、電流検出抵抗 R_{is} のインダクタンス L_{is} にも流れる。時刻 t_{32} において、ドレインーソース間電圧 V_{gs} が下降してゲート閾値電圧 V_{th} を下回ると、ドレイン電流 I_d は急速に低下していく。すると、インダクタンス L_{is} に逆起電力 V_s が発生する。この逆起電力 V_s は、FET1のソース端子側がマイナス、PWMコントロールモジュールIC1のGND端子側がプラスの極性となる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正の内容】

【0022】

ここで、実施例1では電流検出抵抗 R_{is} に対して並列にダイオード D_{c1} が接続されている。このときダイオード D_{c1} の順方向の電圧降下 V_f は、FET1のゲート閾値電圧 V_{th} よりも小さい。従って、発生した逆起電力 V_s は、図1中の破線で示すとおり、ダイオード D_{c1} の順方向の電圧降下 V_f でクランプされることになる。つまり、時刻 $t_{32} \sim t_{34}$ の間、FET1のゲートーソース間電圧 V_{gs} も、ダイオード D_{c1} の V_f でクランプされることとなり、FET1の閾値電圧 V_{th} を超えることはない。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0037

【補正方法】変更

【補正の内容】

【0037】

まず、図6を用いてDC/DCコンバータの回路構成を説明する。なお、上記の図8のトランスの一次側の回路構成と同様の個所は省略または同符号を示している。図6において一次電解コンデンサC1に充電された直流電圧V_{in}は、電流検出抵抗R_{is}を介して、FET1のソース端子に供給される。FET1のドレイン端子からは、入力電圧V_{in}をスイッチングしてパルス電圧が出力される。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0043

【補正方法】変更

【補正の内容】

【0043】

図13(A)に画像形成装置の一例であるレーザービームプリンタの概略構成を示す。レーザービームプリンタ200は、画像形成部211として潜像が形成される像担持体としての感光ドラム213、感光ドラムに形成された潜像をトナーで現像する現像部212を備えている。そして感光ドラム213に現像されたトナー像をカセット216から供給された記録媒体としてのシート（不図示）に転写して、シートに転写したトナー像を定着器214で定着してトレイ215に排出する。また、図13(B)画像形成装置の制御部としてのコントローラと駆動部としてのモータへの電源からの電力供給ラインを示す。前述のスイッチング電源は、このような画像形成動作を制御するCPU310有するコントローラへ300の電力供給、また、画像形成のための駆動部としてのモータ312及びモータ313に電力を供給する低圧電源として適用できる。供給する電力としては、コントローラ300へは3.3V、モータへは24Vを供給する。例えばモータ312はシートを搬送する搬送ローラを駆動するモータ、モータ313は定着器214を駆動するモータである。このような画像形成装置の低電圧電源として、上記のスイッチング電源装置を適用した場合でも、上記実施例と同様、低電圧電源のスイッチング素子の温度上昇を低減し、安定した電圧を供給することができ、画像形成装置を安定して動作することができる。なお、上記実施例で説明したスイッチング電源は、ここで示した画像形成装置に限らず他の電子機器の低電圧電源としても適用可能である。