



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

242 371

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 29 03 84
(21) PV 2314-84

(51) Int. Cl.⁴
G 06 F 9/00

(40) Zveřejněno 31 08 85
(45) Vydáno 01 12 87

(75)
Autor vynálezu

KNĚZEK MARTIN ing.;
JIROVSKÝ VÁCLAV ing. CSc.;
JÄGER JAROSLAV ing., PRAHA

(54)

Zařízení pro přístup řídicího mikroprocesoru
do paměti pro základní barvy barevného gra-
fického displeje

Zařízení se týká oboru aplikované výpočetní techniky a řeší řízení přístupu řídicího mikroprocesoru do paměti pro základní barvy grafického displeje. Podstata zařízení spočívá v tom, že obsah datové sběrnice řídicího mikroprocesoru je hradlován signálem pro zápis do paměti a přiveden na zápisové vstupy všech pamětí pro jednotlivé základní barvy, přičemž na datové vstupy těchto pamětí jsou připojeny výstupy registru barev. Na výstupy pamětí a na výstupy registru barev je uplatněna logická funkce VÝHRADNÍ NEBO EXCLUSIVE OR a výsledné signály jsou spolu logicky znásobeny a přivedeny přes oddělovač sběrnice na datovou sběrnici řídicího mikroprocesoru.

Vynález se týká zařízení pro přístup řídicího mikroprocesoru do paměti pro základní barvy barevného grafického displeje.

Dosud používané řešení spočívalo v tom, že datové vstupy a výstupy paměti pro jednotlivé základní barvy byly připojovány k datové sběrnici řídicího mikroprocesoru a zápis byl prováděn připojením signálu pro zápis od řídicího mikroprocesoru na zápisový vstup paměti. Každá paměťová rovina pro jednu základní barvu představovala tedy z hlediska mikroprocesoru nezávislou paměťovou oblast. To znamená, že pro změnu barvy jednoho bodu bylo zapotřebí tolik zápisů do paměti, kolik je základních barev použitých v displeji. Obdobně pro zjištění barvy jednoho bodu bylo zapotřebí stejného počtu čtení z paměti. Dále tyto paměťové oblasti zabíraly adresovací prostor mikroprocesoru a zmenšovaly velikost paměti použitelné pro uložení obslužného programu a dat. Také byl omezen celkový počet základních barev použitelných v displeji tím, kolik takových oblastí se vešlo do adresovacího prostoru řídicího mikroprocesoru.

Tyto nevýhody jsou odstraněny zařízením podle vynálezu, jehož podstata spočívá v tom, že obsah datové sběrnice řídicího mikroprocesoru je hradlován signálem pro

zápis do paměti a přiveden na zápisové vstupy všech pamětí pro jednotlivé základní barvy, přičemž na datové vstupy těchto pamětí jsou připojeny výstupy registru barev. Na výstupy pamětí a na výstupy registru barev je uplatněna logická funkce VÝHRADNÍ NEBO- EXCLUSIVE OR a výsledné signály jsou spolu logicky znásobeny a přivedeny přes oddělovač sběrnice na datovou sběrnici řídicího mikroprocesoru.

Hlavní výhodou uvedeného zařízení je to, že zápis proběhne do všech pamětí zároveň a zapíše se do nich log 0 nebo log 1, v závislosti na nastavení registru barev. Při čtení z paměti je na datové sběrnici řídicího mikroprocesoru log 1 pouze v případě, kdy výstupy pamětí pro jednotlivé základní barvy se shodují s nastavením barevného registru. Ke změně barvy bodu pak stačí jeden zápis do paměti, obdobně při čtení odpovídá logická úroveň na datové sběrnici okamžitě tomu, zda adresovaný bod je nastaven na požadovanou barvu nebo ne. Další výhodou je to, že v adresovacím prostoru mikroprocesoru zabírají všechny paměti pro základní barvy jen prostor, odpovídající svou velikostí jedné takové paměti. Tímto je zajištěn dostatek místa v paměti pro obslužný program a data. Dále je výhodné to, že lze použít neomezený počet základních barev, aniž by vzrůstaly nároky na adresovací prostor.

Konkrétní příklad zařízení podle vynálezu je uveden jako blokové schéma. Toto schéma znázorňuje zařízení podle vynálezu s požadovaným počtem paměťových rovin 1 pro základní barvy, registr 2 barev pro nastavení požadované kombinace základních barev a rozhraní pro připojení datové sběrnice DB řídicího mikroprocesoru. Počet výstupů registru 2 barev odpovídá počtu použitých

paměťových rovin 1. Každá paměťová rovina 1 obsahuje vlastní paměť 3 a obvod 4 pro logickou funkci VÝHRADNÍ NEBO. Každý výstup registru 2 barev je připojen jak na všechny datové vstupy D paměti 3 odpovídající paměťové roviny 1 tak na vstupy obvodu 4 pro logickou funkci VÝHRADNÍ NEBO odpovídající paměťové roviny 1. Na další vstupy tohoto obvodu 4 pro logickou funkci VÝHRADNÍ NEBO jsou připojeny výstupy paměti 3 odpovídající paměťové roviny 1. Výstupy obvodů 4 pro funkci VÝHRADNÍ NEBO ze všech paměťových rovin 1 jsou připojeny ke vstupům obvodu 5 pro logický součin a výstupy obvodu 5 pro logický součin jsou připojeny ke vstupům oddělovače 6 sběrnice. Obousměrné rozhraní tohoto oddělovače 6 sběrnice představuje rozhraní pro připojení datové sběrnice DB řídicího mikroprocesoru. Výstupy oddělovače 6 sběrnice jsou připojeny na datové vstupy hradlovacího obvodu 7, který je opatřen hradlovacím vstupem H pro připojení signálu WRE pro zápis do paměti od řídicího mikroprocesoru. Výstupy hradlovacího obvodu 7 jsou připojeny ke všem zápisovým vstupům W paměti 3 ve všech paměťových rovinách 1.

Předmět vynálezu

242 371

Zařízení pro přístup řídicího mikroprocesoru do paměti pro základní barvy barevného grafického displeje, obsahující požadovaný počet paměťových rovin pro základní barvy, registr barev s počtem výstupů odpovídajícím počtu paměťových rovin a rozhraní pro připojení datové sběrnice řídicího mikroprocesoru, vyznačující se tím, že každá paměťová rovina (1) obsahuje vlastní paměť (3) a obvod (4) pro logickou funkci VÝHRADNÍ NEBO, přičemž každý výstup registru (2) barev je připojen jak na všechny datové vstupy paměti (3) odpovídající paměťové roviny (1), tak na vstupy obvodu (4) pro logickou funkci VÝHRADNÍ NEBO odpovídající paměťové roviny (1), na další vstupy tohoto obvodu (4) pro logickou funkci VÝHRADNÍ NEBO jsou připojeny výstupy paměti (3) odpovídající paměťové roviny (1), výstupy obvodů (4) pro logickou funkci VÝHRADNÍ NEBO ze všech paměťových rovin (1) jsou připojeny ke vstupům obvodu (5) pro logický součin a výstupy tohoto obvodu (5) pro logický součin jsou připojeny k vstupům oddělovače (6) sběrnice, obousměrné rozhraní oddělovače (6) sběrnice představuje rozhraní pro připojení datové sběrnice DB řídicího mikroprocesoru a výstupy oddělovače (6) sběrnice jsou připojeny na datové vstupy hradlovacího obvodu (7), který je opatřen hradlovacím vstupem pro připojení signálu pro zápis do paměti od řídicího mikroprocesoru a výstupy tohoto hradlovacího obvodu (7) jsou připojeny ke všem zápisovým vstupům paměti (3) ve všech paměťových rovinách (1).

1 výkres

