[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 23/48 (2006.01)
G06K 19/077 (2006.01)

[12] 发明专利申请公布说明书

[21] 申请号 200610156592.1

[43] 公开日 2007 年 7 月 11 日

[11] 公开号 CN 1996579A

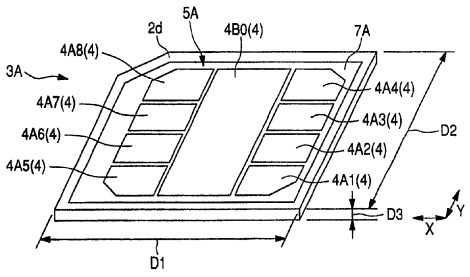
[22] 申请日 2006.12.28
[21] 申请号 200610156592.1
[30] 优先权
[32] 2006. 1. 6 [33] JP [31] 001061/2006
[71] 申请人 株式会社瑞萨科技
地址 日本东京都
[72] 发明人 西泽裕孝 山本师久 三宅顺
大迫润一郎 筱原稔 和田环
[74] 专利代理机构 北京市金杜律师事务所
代理人 王茂华
权利要求书 3 页 说明书 38 页 附图 51 页

[54] 发明名称

半导体器件

[57] 摘要

公开了一种 IC 卡功能得到提高的半导体器件。在卡芯片的第一主表面上且在夹于用于符合 ISO/IEC7816－3 的接口的外部连接端子的两行之间的区域中，布置用于不符合 ISO/IEC7816－3 的扩展接口的外部连接端子，其中所述 ISO/IEC7816－3 用于 IC 卡功能。 利用这种布局，可以将存储卡功能和其它电子电路功能结合到卡芯片中，且因此可以提高卡芯片的功能。



1. 一种半导体器件，包括形成在卡体的第一主表面上方的多个端子，所述卡体结合有具有IC卡电路和存储卡电路的卡电路，

所述多个端子包括电连接到所述卡电路的多个ISO7816端子和电连接到所述卡电路的非ISO7816端子，

所述非ISO7816端子布置在夹于所述ISO7816端子的行之间的区域中。

2. 根据权利要求1的半导体器件，

其中所述卡体包括：

衬底，其具有所述第一主表面和位于所述第一主表面的背侧上的第二主表面；

半导体芯片，其安装在所述衬底的所述第二主表面上方并形成所述卡电路；以及

密封体，其形成所述卡体的外形的一部分并将所述半导体芯片密封。

3. 根据权利要求2的半导体器件，其中所述密封体由帽层形成。

4. 根据权利要求2的半导体器件，其中所述密封体由模制树脂形成。

5. 根据权利要求2的半导体器件，其中所述半导体芯片包括形成有所述IC卡电路的第一半导体芯片、形成有所述存储卡电路的存储电路的第二半导体芯片、以及形成有用于控制所述存储电路的操作的控制电路的第三半导体芯片。

6. 根据权利要求1的半导体器件，其中所述非ISO7816端子是用于在所述存储卡电路和所述IC卡电路的独立操作与互锁操作之间进行切换的信号端子。

7. 根据权利要求1的半导体器件，其中所述多个非ISO7816端子设置在所述ISO7816端子的所述行之间。

8. 根据权利要求7的半导体器件，其中在所述多个非ISO7816

端子中包括用于所述存储卡电路的端子。

9. 根据权利要求 7 的半导体器件，其中在所述多个非 ISO7816 端子中包括用于 USB 的端子。

10. 根据权利要求 1 的半导体器件，其中电连接到所述多个端子的通孔或布线、或所述通孔和所述布线二者，分别形成在所述多个端子以外，且在所述多个 ISO7816 端子的布局区域以内。

11. 根据权利要求 10 的半导体器件，

其中所述卡体包括衬底，所述衬底具有所述第一主表面和位于所述第一主表面的背侧上的第二主表面，且所述通孔是穿透型通孔。

12. 根据权利要求 1 的半导体器件，其中所述卡体以受支撑状态固定在卡框架内。

13. 一种半导体器件，包括形成在卡体的第一主表面上方的多个端子，所述卡体结合有具有 IC 卡电路和存储卡电路的卡电路，

所述多个端子包括：

电连接到所述卡电路的多个 ISO7816 端子；以及

电连接到所述卡电路的非 ISO7816 端子，

所述非 ISO7816 端子是用于在所述存储卡电路和所述 IC 卡电路的独立操作与互锁操作之间进行切换的信号端子，

所述非 ISO7816 端子布置在夹于所述 ISO7816 端子的行之间的区域中。

14. 根据权利要求 13 的半导体器件，其中所述卡体以受支撑状态固定在卡框架内。

15. 一种半导体器件，包括形成在卡体的第一主表面上方的多个端子，所述卡体结合有具有 IC 卡电路和存储卡电路的卡电路，

所述多个端子包括：

电连接到所述卡电路的多个 ISO7816 端子；以及

电连接到所述卡电路的非 ISO7816 端子，

所述多个非 ISO7816 端子布置在所述 ISO7816 端子的行之间。

16. 根据权利要求 15 的半导体器件，其中所述卡体以受支撑状

态固定在卡框架内。

17. 一种半导体器件，包括形成在卡体的第一主表面上方的多个端子，所述卡体结合有具有 IC 卡电路和存储卡电路的卡电路，

所述多个端子包括:

电连接到所述卡电路的多个 ISO7816 端子；以及

电连接到所述卡电路的非 ISO7816 端子，

所述非 ISO7816 端子布置在夹于所述 ISO7816 端子的行之间的区域中，

电连接到所述多个端子的通孔或布线、或所述通孔和所述布线二者，分别布置在所述多个端子以外，或者在所述多个 ISO7816 端子的布局区域以内。

18. 根据权利要求 17 的半导体器件，

其中所述卡体包括衬底，所述衬底具有所述第一主表面和作为所述第一主表面的背侧的第二主表面，且所述通孔是穿透型通孔。

19. 根据权利要求 17 的半导体器件，其中所述卡体以受支撑状态固定在卡框架内。

20. 一种半导体器件，包括形成在卡体的第一主表面上方的多个端子，所述卡体结合有具有 IC 卡电路和存储卡电路的卡电路，

所述多个端子包括电连接到所述卡电路的多个 ISO7816 端子，

电连接到所述多个 ISO7816 端子的通孔或布线、或所述通孔和所述布线二者，分别布置在所述多个 ISO7816 端子以外，且在所述多个 ISO7816 端子的布局区域以内。

21. 根据权利要求 20 的半导体器件，

其中所述卡体包括衬底，所述衬底具有所述第一主表面和位于所述第一主表面的背侧上的第二主表面，且所述通孔是穿透型通孔。

半导体器件

相关申请的交叉引用

本申请要求于 2006 年 1 月 6 日提交的日本专利申请 No.2006-1061 的优先权，据此通过参考将其内容引入本申请。

技术领域

本发明涉及一种半导体器件技术，且更特别地涉及一种可有效地应用于卡型信息媒质的技术。

背景技术

诸如 IC 卡和存储卡的卡型信息媒质是小尺寸的且厚度和重量是减小的，所以在便携性和便利性上是有优势的，并在各种领域中得到了传播。

IC 卡是具有嵌入在现金卡尺寸的薄塑料片中的 IC 芯片以允许在其中记录信息的卡型信息媒质。由于其在认证能力和防篡改上的优势，诸如信用卡、现金卡、用于 ETC（电子收费系统）的卡、季票、便携式电话卡和认证卡的 IC 卡在要求高安全性的领域中得到越来越广泛的传播，这些领域诸如金融、交通、通信、流通和认证的领域。作为这种 IC 卡的示例，在日本未审专利公开 No. 2001-357376（专利文献 1）的图 9 中说明了一种构造，其中在框架卡的开口（aperture）中提供桥梁以固定 SIM（客户身份模块）类型的卡。

另一方面，上述存储卡是采用闪存作为存储媒质的卡型信息媒质。存储卡在尺寸上比 IC 卡小，且可以容易地以高速来写入和读取大容量信息。因此，作为要求便携性的便携式信息装置——例如数码相机、笔记本型个人电脑、便携式音乐播放器和便携式电话——中的记录媒质，存储卡得到了广泛地传播。作为典型的存储卡标准，

有 SD（安全数字）存储卡（由 SD 卡协会定义的标准）、迷你 SD、MMD（多媒体卡，Infineon Technologies AG 的注册商标）、以及 RS-MMC（减小尺寸的 MMC）。关于这些存储卡的描述例如可以在 WO 02/099742 Pamphlet（专利文献 2）中找到，其中为了提高安全性，公开了一种存储卡的构造，其包括闪存芯片、能够执行安全性处理的 IC 卡芯片、以及用于对这些芯片的电路操作进行控制的控制器芯片。

[专利文献 1]

日本未审专利公开 No. 2001-357376

[专利文献 2]

WO 02/099742 Pamphlet

发明内容

作为上述IC卡示例的SIM卡是其中记录有便携式电话客户的信息（例如，电话号码、用户 ID 以及电话呼叫费用）的卡型信息媒质，其通过插入到 GSM 型便携式电话终端中而使用。在将客户信息注册在便携式电话终端本身中的服务模式中，在每次改变便携式电话终端的类型时，需要从一个终端向另一个终端重新写入信息。另一方面，在使用 SIM 卡的服务模式中，可以利用单个 SIM 卡来适当地使用多个便携式电话终端；此外，如果用户拥有另一公共载体的 SIM 卡，则可以通过单个便携式电话终端来适当地利用多个公共厂商。

然而，对于 SIM 卡来说，正在从减小便携式电话终端的大小并将 SIM 卡并入到更小的便携式电子装置的角度，对其进行进一步的尺寸减小，且同时要求其功能的进一步提高。因而对于尺寸制造得越来越小的 IC 卡来说，一个重要的问题是如何将存储卡功能的接口以及其它电子电路功能的接口结合到 IC 卡中以提高功能。

因此，本发明的一个目的是提供一种能够提高 IC 卡功能的技术。

通过以下的描述和附图，本发明的以上和其它目的以及新颖特征将变得明显。

以下是这里公开的本发明的典型方式的简要描述。

在本发明中，将ISO7816端子的行设置在结合了包括IC卡电路和存储卡电路的卡电路的卡体的第一主表面上，而将非ISO7816端子布置在夹于ISO7816端子的行之间的区域中。

以下是由这里公开的本发明的典型方式可以获得的效果的简要描述。

由于将非ISO7816端子布置在夹于ISO7816端子的行之间的区域中，其中该ISO7816端子的行布置在结合了包括IC卡电路和存储卡电路的卡电路的卡体的第一主表面上，所以可以将存储卡功能和其它电子电路功能结合到IC卡中，由此可以提高IC卡的功能。

附图说明

图1是具有根据本发明实施例的半导体器件的IC卡的第一主表面的整个平面图；

图2是作为图1中所示的IC卡的第一主表面的背侧的第二主表面的整个平面图；

图3是图1和图2中所示的IC卡的侧视图；

图4是图1中所示IC卡的卡体的第一主表面侧的透视图；

图5是图1中所示IC卡的卡体的第二主表面侧的透视图；

图6是沿着图5中的线X1-X1所取的截面图；

图7是图1中所示IC卡的IC卡体的分解透视图；

图8是图4中所示卡体的主要部分的第一主表面的平面图；

图9是图8中所示卡体的主要部分的第二主表面的平面图；

图10是图8中所示卡体的主要部分的第二主表面的平面图；

图11是沿着图9和图10中的线X2-X2所取的截面图；

图12是沿着图9和图10中的线X2-X2所取的截面图，示出了图11的变体；

图13是图8中所示卡体的主要部分的第一主表面上的外部连接端子的放大平面图；

图 14 是沿着图 13 中的线 X3-X3 所取的截面图；

图 15 是沿着图 13 中的线 X3-X3 所取的截面图，示出了图 14 的变体；

图 16 是沿着图 13 中的线 X3-X3 所取的截面图，示出了图 14 的另一变体；

图 17 是布线板的第二主表面的平面图，示出了图 8 中所示卡体的主要部分中的半导体芯片的构造的变体；

图 18 是布线板的第二主表面的平面图，示出了图 8 中所示卡体的主要部分中的半导体芯片的构造的另一变体；

图 19 是布线板的第二主表面的平面图，示出了图 8 中所示卡体的主要部分中的半导体芯片的构造的又一变体；

图 20 是卡体的第一主表面的整个平面图，示出了图 4 所示卡体中的外部连接端子的功能的示例；

图 21 是电路图，用于说明根据输入到图 4 所示卡体中用于扩展接口的外部连接端子的信号而执行的电路操作；

图 22 是电路图，用于说明根据输入到图 4 所示卡体中用于扩展接口的外部连接端子的信号而执行的电路操作；

图 23 是说明图 4 所示卡体中形成的 IC 卡微型计算机电路的示例的图；

图 24 是说明图 4 所示卡体中形成的接口控制器电路的示例的图；

图 25 是说明图 4 所示卡体中形成的 IC 卡微型计算机电路的另一示例的图；

图 26 是说明图 4 所示卡体中形成的接口控制器电路的另一示例的图；

图 27 是具有根据本发明另一实施例的半导体器件的 IC 卡的卡体的第一主表面侧上的透视图；

图 28 是图 27 中所示卡体的分解透视图；

图 29 是具有根据本发明又一实施例的半导体器件的 IC 卡的卡

体的第一主表面侧上的透视图；

图 30 是图 29 中所示卡体的分解透视图；

图 31 是具有根据本发明又一实施例的半导体器件的 IC 卡的卡体的第一主表面侧上的透视图；

图 32 是图 31 中所示卡体的分解透视图；

图 33 是作为根据本发明又一实施例的半导体器件的卡体的第一主表面侧的透视图；

图 34 是图 33 中所示卡体的第二主表面侧的透视图；

图 35 是沿着图 34 中的线 X4-X4 所取的截面图；

图 36 是具有根据本发明又一实施例的半导体器件的 IC 卡的卡体的第一主表面的平面图；

图 37 是具有根据本发明又一实施例的半导体器件的 IC 卡的第一主表面的整个平面图；

图 38 是图 37 中所示 IC 卡的第二主表面的整个平面图；

图 39 是图 37 和图 38 中所示 IC 卡的侧视图；

图 40 是图 37 和图 38 中所示卡体的第一主表面侧的透视图；

图 41 是图 40 中所示卡体的第二主表面侧的透视图；

图 42 是图 40 中所示卡体的分解透视图；

图 43 是具有根据本发明又一实施例的半导体器件的 IC 卡的卡体的第一主表面侧的透视图；

图 44 是图 43 中所示卡体的第二主表面侧的透视图；

图 45 是沿着图 44 中的线 X5-X5 所取的截面图；

图 46 是图 43 中所示卡体的分解透视图；

图 47 是根据本发明又一实施例的卡体的第一主表面侧的透视图；

图 48 是图 47 中所示卡体的第二主表面侧的透视图；

图 49 是具有根据本发明又一实施例的半导体器件的 IC 卡的第一主表面的整个平面图；

图 50 是图 49 中所示 IC 卡的第二主表面的整个平面图；

图 51 是图 49 和图 50 中所示 IC 卡的侧视图;

图 52 是图 49 和图 50 中所示卡体的第一主表面侧的透视图;

图 53 是图 49 和图 50 中所示卡体的第二主表面侧的透视图;

图 54 是沿着图 53 中的线 X6-X6 所取的截面图;

图 55 是图 49 和图 50 中所示卡体的分解透视图;

图 56 是图 52 中所示卡体的主芯片部分的第一主表面的平面图;

图 57 是图 56 中所示主芯片部分的第二主表面的平面图;

图 58 是图 56 中所示主芯片部分的第二主表面的平面图;

图 59 是沿着图 57 和图 58 中的线 X7-X7 所取的截面图;

图 60 是沿着图 57 和图 58 中的线 X7-X7 所取的截面图,示出了图 59 的变体;

图 61 是卡体的第一主表面的整个平面图,示出了图 52 所示卡体中的外部连接端子的功能的示例;

图 62 是卡体的第一主表面的整个平面图,示出了图 52 所示卡体中的外部连接端子的功能的另一示例;

图 63 是说明图 62 中所示卡体的使用的示例的图;

图 64 是说明图 62 中所示卡体的使用的另一示例的图;

图 65 是具有根据本发明又一实施例的半导体器件的 IC 卡的卡体的第一主表面侧的透视图;

图 66 是图 65 中所示卡体的分解透视图;

图 67 是具有根据本发明又一实施例的半导体器件的 IC 卡的卡体的第一主表面侧的透视图;

图 68 是图 67 中所示卡体的分解透视图;

图 69 是具有根据本发明又一实施例的半导体器件的 IC 卡的卡体的第一主表面侧的透视图;

图 70 是图 69 中所示卡体的分解透视图;

图 71 是根据本发明又一实施例的卡体的第一主表面侧的透视图;

图 72 是图 71 中所示卡体的第二主表面侧上的透视图;

图 73 是沿着图 72 中的线 X8-X8 所取的截面图;

图 74 是具有根据本发明又一实施例的半导体器件的 IC 卡的第一主表面侧的整个平面图;

图 75 是图 74 中所示 IC 卡的第二主表面的整个平面图;

图 76 是图 75 中所示 IC 卡的侧视图;

图 77 是图 74 和图 75 中所示 IC 卡的卡体的第一主表面侧的透视图;

图 78 是图 77 中所示卡体的第二主表面侧的透视图;

图 79 是图 77 中所示卡体的分解透视图;

图 80 是具有根据本发明又一实施例的半导体器件的 IC 卡的卡体的第一主表面的透视图;

图 81 是图 80 中所示卡体的第二主表面侧的透视图;

图 82 是沿着图 81 中的线 X9-X9 所取的截面图;

图 83 是图 80 中所示卡体的主芯片部分的第一主表面的平面图;

图 84 是图 83 中所示主芯片部分的第二主表面的平面图;

图 85 是图 83 中所示主芯片部分的第二主表面的平面图;

图 86 是沿着图 84 和图 85 中的线 X10-X10 所取的截面图;

图 87 是沿着图 84 和图 85 中的线 X10-X10 所取的截面图，示出了图 86 的变体;

图 88 是图 83 中所示主芯片部分的布线板上的外部连接端子的放大平面图;

图 89 是沿着图 88 中的线 X11-X11 所取的截面图;

图 90 是沿着图 88 中的线 X11-X11 所取的截面图，示出了图 89 的变体;

图 91 是沿着图 88 中的线 X11-X11 所取的截面图，示出了图 89 的另一变体;

图 92 是布线板的第一主表面的整个平面图，说明了图 83 所示主芯片部分中用于扩展接口的外部连接端子的布局区域;

图 93 是布线板的第一主表面的整个平面图，说明了图 83 所示

主芯片部分中布线的布局区域;

图 94 是布线板的第一主表面的整个平面图，示出了涉及图 83 所示主芯片部分中的外部连接端子的尺寸的具体示例;

图 95 是布线板的主要部分的截面图，其中在根据本发明的 IC 卡中的外部连接端子的连接区域中形成贯穿外部连接端子的上下表面的通孔;

图 96 是图 83 所示主芯片部分中的布线板上的外部连接端子的主要部分的放大平面图;

图 97 是布线板的主要部分的平面图，其中阻焊剂部分地覆盖外部连接端子的上表面的外缘;

图 98 是沿着图 97 中的线 X12-X12 所取的放大截面图;

图 99 是图 83 所示主芯片部分中的布线板上的外部连接端子的主要部分的放大平面图;

图 100 是卡体的第一主表面的整个平面图，示出了图 80 所示卡体中的外部连接端子的功能的示例;

图 101 是卡体的第一主表面的整个平面图，示出了图 80 所示卡体中的外部连接端子的功能的另一示例;

图 102 是具有根据本发明又一实施例的半导体器件的 IC 卡的卡体的第一主表面侧的透视图;

图 103 是图 102 中所示卡体的第二主表面侧的透视图;

图 104 是沿着图 103 中的线 X13-X13 所取的截面图;

图 105 是根据本发明又一实施例的卡体的第一主表面侧的透视图;

图 106 是图 105 中所示卡体的第二主表面侧的透视图;

图 107 是沿着图 106 中的线 X14-X14 所取的截面图;

图 108 是具有根据本发明又一实施例的半导体器件的 IC 卡的卡体的第一主表面侧的透视图; 以及

图 109 是图 108 中所示卡体的第二主表面侧的透视图。

具体实施方式

在以下实施例中，为方便起见，均以分成多个部分或实施例的方式对每个实施方式进行描述。然而，除非另有提及，否则这些描述是彼此相关的，且它们处于这样的关系中，即以下的一个实施例是其它实施例的部分或全部的修改、细节、或补充说明。在以下实施例中，当提及元件的数目等（包括数目、数值、数量和范围）时，除非另有提及和基本明显地对提及的数目进行了限制的情况，否则也可以是所提及的数目以上和以下的数。在以下实施例中，除非另有提及和基本明显地被视为必要的情况，否则不用说在以下实施例中其构成元件（包括构成步骤）也并非总是必要的。类似地，应理解到，当在以下实施例中提到构成元件的形状和位置关系时，除非另有提及和基本明显地不是这样的情况，否则也应包括基本很相同或很相似的形状等。这同样适用于以下的数值和范围。此外，在用于说明以下实施例的所有附图中，通过相同的参考标号标识具有相同功能的部分，并在可以的情况下省略对其的重复描述。此后将参考附图描述本发明的实施例。

（第一实施例）

图 1 是具有根据本发明第一实施例的半导体器件的 IC（集成电路）卡 1A 的第一主表面的整个平面图；图 2 是作为图 1 中所示的 IC 卡 1A 的第一主表面的背侧的第二主表面的整个平面图；图 3 是图 1 和图 2 中所示 IC 卡 1A 的侧视图。参考标记 X 表示第一方向（IC 卡的纵向方向），标记 Y 表示与第一方向正交的第二方向（IC 卡 1A 的横向方向）。

IC 卡 1A 是一种客户身份模块（卡型信息媒质），例如可称作迷你 UICC（迷你通用集成电路卡）、SIM（客户身份模块）卡或 UIM（用户身份模块）卡。IC 卡 1A 的外形形成为例如基本矩形形状，且 IC 卡 1A 的外形尺寸例如约为 85.6mm×54mm×0.76mm。

使用诸如聚氯乙烯（PVC）、聚碳酸酯、聚烯烃（例如，聚丙烯）、聚对苯二甲酸乙二酯（PET: polyethylene terephthalate）、聚对苯二

甲酸乙二醇酯（PET-G: polyethyleneterephthalate glycol）、或 ABS（丙烯腈丁二烯苯乙烯树脂）的塑料材料形成定义 IC 卡 1A 外形的卡框架（框架部分）2a。

在离开卡框架的中心并靠近角部的位置中，将开口 2b 形成在 IC 卡 1A 的卡框架 2a 中，该开口 2b 贯穿 IC 卡 1A 的第一和第二主表面二者。IC 卡芯片（卡体，此后称作“卡芯片”）3A 以其中通过支撑部分 2c 接合到卡框架 2a 并通过卡框架 2a 来支撑的状态，贴合地装配到开口 2b 中。

卡芯片 3A 是高功能性的客户身份模块，其具有作为 IC 卡的功能和比 IC 卡容量更大的较高功能，即具有作为存储卡的功能。也就是，卡芯片 3A 可以用作其中存储有诸如电话号码或电话目录的信息的便携式电话的卡。此外，卡芯片 3A 可以在要求高安全性的诸如金融、交通、通信、流通和认证领域的各种领域中应用，像信用卡、现金卡、用于 ETC（电子收费系统）的卡、季票或认证卡。此外，卡芯片 3A 的构造也允许将其用作要求便携性的便携式信息装置中的记录媒质，这些便携式信息装置例如数码相机、笔记本型个人电脑、便携式音乐播放器和便携式电话。

多个外部连接端子 4 以暴露到外部的状态布置在卡芯片 3A 的第一主表面上。外部连接端子 4 是用于卡芯片 3A 和外部装置之间的电连接的电极。通过使用诸如切割刀具的简单切割工具或手动地对支撑部分 2c 进行切割，可以将卡芯片 3A 取出。

图 4 是卡芯片 3A 的第一主表面侧的透视图，图 5 是卡芯片 3A 的第二主表面侧的透视图，图 6 是沿着图 5 中的线 X1-X1 所取的截面图，图 7 是图 4 和图 5 中所示卡芯片 3A 的分解透视图。

卡芯片 3A 的外形符合迷你型 SIM 卡和迷你 UICC 卡的外形标准。例如，其平面是四边形形状。把卡芯片 3A 的前侧上的一个角部大大地斜切用于作标记，呈现为多边形形状。假设除斜切部分之外的卡芯片 3A 的平面形状是四边形形状，则卡芯片 3A 的外形尺寸（D1×D2×D3）例如约为 15mm×12mm×0.76mm。也就是，平面尺寸

是 15mm×12mm，且厚度约为 0.76mm。在涉及此实施例的附图中，尽管将所讨论的角部描绘成上述的多边形形状，但可以将该角部圆化。通过这种圆化，可以防止使用本实施例的卡芯片 3A 的用户遇到诸如被锋利的角部划伤的意外事件。在涉及本实施例的附图中，为了简化说明而没有将角部圆化。

在卡芯片 3A 的第一主表面上（在 IC 卡 1A 的第一主表面上），以暴露于外部的状态布置用于符合 ISO/IEC7816-3（用于 IC 卡功能）的接口的八个外部连接端子（ISO7816 端子）4A1 至 4A8（4）以及用于不符合 ISO/IEC7816-3 的扩展接口的一个外部连接端子（非 ISO7816 端子，扩展端子）。外部连接端子 4A1 至 4A8 在卡芯片 3A 的第一主表面上设置成两行，其中外部连接端子 4A1 至 4A4 沿着卡芯片 3A 的后侧设置成一行，而外部连接端子 4A5 至 4A8 沿着卡芯片 3A 的前侧设置成一行。外部连接端子 4B0 布置在夹于外部连接端子 4A1 至 4A4 以及 4A5 至 4A8 两行之间的区域中。外部连接端子 4B0 形成为比外部连接端子 4A1 至 4A8 中的每一个都大的矩形形状。外部连接端子 4B0 在第一方向 X 上从一端延伸到一端，使得不与外部连接端子 4A1 至 4A4 以及 4A5 至 4A8 接触。此外，外部连接端子 4B0 在第二方向 Y 上从一端延伸到一端。

通过这样将用于扩展接口的外部连接端子 4B0（4）布置在位于符合 ISO/IEC7816-3 的外部连接端子 4A1 至 4A4 以及 4A5 至 4A8 的行之间的区域中，可以将存储卡功能和其它电子电路功能结合到卡芯片 3A 中，且因此可以提高卡芯片 3A 的功能。

卡芯片 3A 具有主芯片部分 5A 和帽层 2d（壳体 2d）。主芯片部分 5A 是设置在其具有上述多个外部连接端子 4 的第一主表面（IC 卡 1A 和卡芯片 3A 的第一主表面侧）上的主部件。主芯片部分 5A 的平面尺寸设定为略小于卡芯片 3A 的平面尺寸。主芯片部分 5A 的平面形状与卡芯片 3A 的平面形状类似，且主芯片部分 5A 的前侧上的一个角部被大大地斜切。形成这种斜切部分，以免当将卡芯片 3A 插入到外部装置中时以错误的方向插入卡芯片 3A。另一方面，帽层

2d 形成为定义卡芯片 3A 的外形的壳体。使用与卡框架 2a 相同的材料形成帽层 2d。因而，可以使用与卡框架 2a 相同的材料，并与卡框架 2a 一体地形成帽层 2d，因此可以简化制造工艺。此外，由于帽层 2d 由上述塑料材料形成，所以其弹性力可以提高到比后面要描述的密封体 9 更大的程度。也就是，由于使用比密封体 9 软的材料形成帽层 2d，所以即使从外部对卡芯片 3A 施加冲击，也可以确保可靠性。因而，帽层 2d 起用于主芯片部分 5A 的保护膜的作用。

在帽层 2d 的第一主表面（IC 卡 1A 和卡芯片 3A 的第一主表面侧）中形成凹部 2d1，该凹部 2d1 的平面尺寸略大于主芯片部分 5A 的平面尺寸，且形状类似于主芯片部分 5A 的平面形状。使主芯片部分 5A 的斜切部分的平面位置与凹部 2d1 的内壁角部的斜切部分的平面位置一致，然后以此状态且以其中主芯片部分 5A 上的外部连接端子 4 面向外的状态，通过贴合地装配在凹部 2d1 中的粘合剂 6，将主芯片部分 5A 牢固地接合到帽层 2d。在这种情况下，由于主芯片部分 5A 以主芯片部分 5A 的斜切部分与帽层 2d 的凹部 2d1 的斜切部分之间对准的状态装配到凹部 2d1 中，所以可以防止主芯片部分 5A 在错误的方向上插入。

主芯片部分 5A 包括布线板 7A（板 7A）、半导体芯片 8（8a 至 8c）以及密封半导体芯片 8 的密封体 9。在图 7 中，为了简化说明，省略了布线板 7A 和密封体 9 之间的边界线，而将二者以集成的形式示出为主芯片部分 5A。图 8 是主芯片部分 5A 的第一主表面的平面图，图 9 和图 10 是图 8 中所示主芯片部分 5A 的第二主表面的平面图，图 11 是沿着图 9 和图 10 中的线 X2-X2 所取的截面图，图 12 是沿着图 9 和图 10 中的线 X2-X2 所取的截面图。此外，图 13 是外部连接端子 4 的放大平面图，图 14 是沿着图 13 中的线 X3-X3 所取的截面图，图 15 和图 16 是沿着图 13 中的线 X3-X3 所取的截面图，示出了图 14 的变体，图 17 至图 19 是布线板 7A 的第二主表面的平面图，示出了主芯片部分 5A 中的半导体芯片的构造的变体。在图 9、图 10 和图 14 至图 16 中，没有示出密封体 9。在图 9 中，以透视的

方式示出布线板 7A 中的一部分布线。

在主芯片部分 5A 中的布线板 7A 例如是具有多层（两层）布线配置的带板（tape board）或印刷布线板。布线板 7A 具有在布线板厚度方向上设置在相对侧上的第一主表面和第二主表面。布线板 7A 的第一主表面对应于卡芯片 3A 和 IC 卡 1A 的第一主表面，且在该布线板 7A 上设置有多个外部端子 4。

使用例如玻璃布基环氧树脂或聚酰亚胺树脂形成布线板 7A 的绝缘基体 7i。布线板 7A 中的布线（包括布线 10a、通孔 10b 和电极 10c）以及芯片焊盘和外部连接端子 4 均具有例如由铜（Cu）形成的主导体层 M1 和在暴露表面上形成的镀层 M2。例如通过将金（Au）镀层施加到作为衬底的镍（Ni）镀层的暴露表面上形成该镀层 M2。

阻焊剂 SR1 和 SR2 形成在布线板 7A 的第一和第二主表面上。在形成于布线板 7A 的第一主表面上的阻焊剂 SR1 的一部分中，形成部分暴露外部连接端子的开口 11a，并且从开口 11a 暴露出的部分用作外部连接端子 4 的连接区域。类似地，在形成于布线板 7A 的第二主表面上的阻焊剂 SR2 的一部分中，形成部分暴露电极 10c 的开口，并且从所述开口暴露的部分用作电极 10c 的连接区域。

在布线板 7A 的第一主表面上的外部连接端子 4 和在布线板 7A 的第二主表面上的布线 10a 通过通孔 10b 的导体部分（例如铜）彼此电连接。通孔 10b 形成在外部连接端子 4 的范围内，且处在离开外部连接端子中心（连接区域）的外部连接端子 4 的角部附近的位置中。在图 14 所示的示例中，将通孔 10b 形成为这样的孔，在该孔中从布线板 7A 的第二主表面暴露出外部连接端子 4 的背侧的一部分。在这种情况下，通孔 10b 没有暴露到外部连接表面 4 的主表面（连接区域侧上的表面）。

然而，可以如图 15 所示形成通孔 10b。也就是，通孔 10b 可以形成为贯穿布线板 7A 的第一和第二主表面的孔。在这种情况下，通孔 10b 暴露至外部连接端子 4 的主表面（连接区域侧上的表面）。具有这种通孔的布线板与图 15 中所示的具有不穿过布线板的第一和

第二两个主表面的通孔的布线板相比，易于制造且成本较低，因而允许降低卡芯片 3A 的成本。尽管通孔 10b 暴露至外部连接端子 4 的主表面（连接区域侧上的表面），但所暴露的表面覆盖有阻焊剂 SR1 以免由通孔 10b 在外部连接端子 4 的连接区域中形成凹陷和凸起。从而，可以防止与外部连接管脚 4 接触的连接器管脚由于其与通孔 10b 的暴露部分中的凹陷和凸起接触而碎裂或受损。此外，如图 16 中所示，可以通过将绝缘膏剂（paste）12 填充到通孔 10b 中来减少每个通孔 10b 的暴露表面上的凹陷和凸起。

半导体芯片（第二半导体芯片或存储器芯片）8a 通过粘合剂层 15a 以与布线板键合的状态安装在布线板 7A 的第二主表面上。平面尺寸最大的半导体芯片 8a 具有例如单晶硅（Si）的衬底，且存储卡电路的存储电路形成在半导体芯片 8a 的主表面上。通过闪存（非易失性存储器）形成存储电路，且存储电路的电极电连接到设置在半导体芯片 8a 的主表面的纵向端部中的多个键合焊盘(此后简称为“焊盘”) BP。半导体芯片 8a 的焊盘 BP 通过键合导线（此后简称为“导线”）BW 电连接到布线板 7A 的第二主表面上的电极 10c 或半导体芯片 8b 的焊盘 BP。

具有短边和长边的矩形平面的半导体芯片(第三半导体芯片或控制芯片)8b 通过粘合剂层 15b 以键合到半导体芯片 8a 的状态安装在半导体芯片 8a 的主表面（焊盘 BP 形成表面）上。半导体芯片 8b 具有例如单晶硅（Si）的衬底，且用于对半导体芯片 8a 的存储电路的操作进行控制的控制电路形成在半导体芯片 8b 的主表面上。控制电路的电极电连接到设置在半导体芯片 8b 的主表面的外缘附近的多个焊盘 BP。半导体芯片 8b 的焊盘 BP 通过导线 BW 电连接到半导体芯片 8a 的焊盘 BP 和布线板 7A 的第二主表面上的电极 10c。

具有四个边的四边形平面的半导体芯片（第一半导体芯片或 IC 芯片）8c 通过粘合剂层 15c 以键合到半导体芯片 8a 的状态安装在半导体芯片 8a 的主表面上。半导体芯片 8c 例如具有单晶硅（Si）的衬底，且具有安全功能的 IC 卡微型计算机电路（IC 卡电路）形成在半

导体芯片 8c 的主表面上。IC 卡微型计算机电路具有安全控制器的功能，且通过例如可以在电子支付服务中利用的 ISO/IEC15408 的评估/认证机构实现认证证明功能。这种 IC 卡微型计算机电路的电极电连接到设置在半导体芯片 8c 的主表面外缘附近的多个焊盘 BP。半导体芯片 8c 的焊盘 BP 通过导线 BW 电连接到布线板 7A 的第二主表面上的电极 10c。导线 BW 例如由金（Au）制成。在图 9 中，通过虚线示出了导线 BW 以使附图更容易理解。

如果还存在其中半导体芯片 8c 的信号布线直接连接到外部连接端子 4 的情况，则形成有 IC 卡微型计算机的半导体芯片 8c 的信号布线电连接到形成有控制电路的半导体芯片 8b。电源布线共同地电连接到三个半导体芯片 8a 至 8c，但也可以分开连接。形成有控制电路的半导体芯片 8b 和形成有存储电路的半导体芯片 8a 彼此直接电连接或者通过布线板 7A 上的电极 10c 或布线 10a 而彼此电连接。半导体芯片 8a 和外部连接端子 4 可以直接连接在一起。

半导体芯片 8 的构造不局限于上述构造，而可以进行各种变化。例如，图 17 示出了一种构造，其中均形成有存储电路的两个半导体芯片 8a 叠置在一起，并且在其上进一步安装有半导体芯片 8b 和 8c。在这种情况下，可以提高存储容量。图 18 示出了一种构造，其中形成有 IC 卡微型计算机电路的半导体芯片 8c 直接安装在布线板 7A 的第二主表面上。图 19 示出了一种构造，其中上述存储电路和 IC 卡微型计算机电路形成在一个半导体芯片 8d（8）中。可以将上述存储电路、控制电路和 IC 卡微型计算机电路形成在一个半导体芯片 8 内，且可以将该芯片布置在布线板 7A 的第二主表面上。此外，可以将半导体芯片 8b 和 8c 集成到一个半导体芯片中。

密封体 9 形成在布线板 7A 的第二主表面上。通过密封体 9 密封半导体芯片 8（8a 至 8c）和多个导线 BW。例如，使用诸如环氧树脂或紫外光（UV）固化树脂的树脂形成该密封体 9。图 11 说明了其中密封体 9 的侧面和布线板 7A 的侧面彼此一致的情况，但也可以是图 12 中所示的情况，其中密封体 9 的侧面从布线板 7A 的侧面向着

布线板的第二主表面的中心缩进，而不与布线板的侧面一致。

图 20 示出了卡芯片 3A 的外部连接端子 4 的功能（信号）的示例。

在外部连接端子 4 中，端子 4A1 至 4A8 是用于符合上述 ISO/IEC7816-3 的接口的外部连接端子 4。更具体地，外部连接端子 4A1 是用于供给高电路电压（Vcc）的端子，外部连接端子 4A2 是复位信号（RST）端子，外部连接端子 4A3 是时钟信号（CLK1）端子，外部连接端子 4A4 是数据信号（D0）端子。此外，外部连接端子 4A5 是用于供给参考电位（Vss，GND（接地）电位）的端子，外部连接端子 4A6 是时钟信号（CLK2）端子，外部连接端子 4A7 是数据输入/输出信号（I/O）端子，外部连接端子 4A8 是命令信号（CMD）端子。其中，外部连接端子 4A4、4A6 和 4A8 是用于例如一位总线 MMC 或 HS-MMC（高速多媒体卡）的接口的端子。也就是，即使在用于符合 ISO7816-3 的接口的外部连接端子（这里为外部连接端子 4A4、4A6、4A8）的情况下，也还有用作在存储卡电路中信号发送和接收的外部连接端子（或扩展端子）的端子。

用于扩展接口的外部连接端子 4B0 是用于信号（/SEL）的模式选择端子，其在存储卡电路与 IC 卡微型计算机电路的独立操作和互锁操作之间进行切换。图 21 和图 22 是用于说明该信号（/SEL）功能的电路图。用于信号（/SEL）的外部连接端子 4B0 通过卡芯片 3A 内的电阻器 R 而上引（pull up），且通常不被选择。在这种情况下，如图 21 中所示，将信号（/SEL）设置（固定）成高（高电位），存储电路和 IC 卡微型计算机电路适于分别通过 MMC 接口（MMC·I/F）和 ISO 接口（ISO·I/F）而各自独立地操作，如信号 Sg1 和 Sg2 所示。另一方面，如图 22 中所示，当信号（/SEL）设置（固定）成低（低电位），ISO 接口（ISO·I/F）与卡电路分离，且存储卡电路和 IC 卡微型计算机电路通过 MMC 接口（MMC·I/F）而互锁地操作，如信号 Sg3、Sg4 和 Sg5 所示。在图 21 和图 22 中，CNT 表示控制电路，IC 表示 IC 卡微型计算机电路，FLM 表示存储电路。使用外部连接端子

4A8 的命令信号（CMD）可以切换上述的模式选择。也可以构造用于信号（/SEL）的外部连接端子 4B0，使得接受命令输入信号来支持期望的模式转变。

接着，以下将给出关于上述 IC 卡微型计算机电路和控制电路二者的示例的描述。

图 23 示出了在半导体芯片 8c 内形成的 IC 卡微型计算机电路的示例。IC 卡微型计算机电路 25（IC）包括 CPU 25a、作为工作 RAM 的 RAM 25b、定时器 25c、EEPROM 25d、协处理器单元 25e、掩膜（mask）ROM 25f、系统控制逻辑 25g、输入/输出端口（I/O 端口）25h、数据总线 25i 和地址总线 25j。

掩膜 ROM 25f 用来存储用于 CPU 25a 的操作程序（例如，加密程序、解码程序、接口控制程序）和数据。RAM 25b 用作工作区域或临时数据存储区，且例如通过 SRAM 或 DRAM 构成。当 IC 卡命令馈送到 I/O 端口 25h 时，系统控制器 25g 将其解码并使 CPU 25a 执行为执行该命令所需的处理程序。CPU 25a 根据由系统控制逻辑 25g 指示的地址对掩膜 ROM 25f 进行访问，获取指令，然后将所获取的指令解码，并基于解码结果执行操作数获取或数据计算。根据由 CPU 25a 所执行的控制，协处理器单元 25e 执行 RSA 或椭圆曲线密码计算中的余数计算处理。

I/O 端口 25h 具有一位输入/输出端子 I/O，且用于数据的输入和输出以及外部中断信号的输入。I/O 端口 25h 连接到数据总线 25i，且 CPU 25a、RAM 25b、定时器 25c、EEPROM 25d 和协处理器单元 25e 电连接到数据总线 25i。

系统控制逻辑 25g 执行用于 IC 卡微型计算机电路的操作模式控制和中断控制，并具有用于密钥生成的随机数生成逻辑。当通过复位信号/RES 指示复位操作时，IC 卡微型计算机电路 25 的内部被初始化，且 CPU 25a 从 EEPROM 25d 中的程序的头地址开始执行该指令。 IC 卡微型计算机电路 25 与时钟信号 CLK 同步操作。

EEPROM 25d 允许电擦除和写入处理，且用作存储指定个体和认

证凭证的诸如 ID（标识）信息的数据的区域。可以使用闪存或铁电存储器来代替 EEPROM 25d。IC 卡微型计算机电路 25 支持使用用于与外部进行接口连接的外部端子的接触接口。

在半导体芯片 8b 的主表面上例如形成有接口控制器电路。接口控制器电路具有根据基于外部命令或内部预定设置的控制模式来控制外部接口操作和存储器接口操作的功能。卡芯片 3A 具有的接口控制模式例如是 MMC（包括 RS-MMC）模式。例如，接口控制器电路起根据命令或总线的状态来识别存储卡接口控制模式的作用，以便通过外部连接端子与外部进行交换通信，根据识别的存储卡接口控制模式从一个总线宽度切换至另一个总线宽度，并根据所识别的存储卡接口控制模式改变数据格式。其它的功能例如包括电源 ON 复位功能、控制与半导体芯片 8c 中的 IC 卡微型计算机电路之间的接口的接口控制功能、控制与半导体芯片 8a 中的存储电路之间的接口的接口控制功能、以及供给电压的改变。

图 24 示出了上述接口控制器电路（控制电路）26 的示例。图 24 中所示的存储电路 FLM 表示半导体芯片 8a 中形成的存储电路。

接口控制器电路 26 包括主机接口电路 26a、微型计算机 26b、闪存控制器 26c、缓冲控制器 26d、缓冲存储器 26e 和用于 IC 卡的接口电路 26f。缓冲存储器 26e 由 DRAM 或 SRAM 构成。IC 卡微型计算机电路 25 电连接到 IC 卡接口电路 26f。微型计算机 26b 包括 CPU（中央处理单元）26b1、拥有 CPU 26b1 的操作程序的程序存储器（PGM）26b2、以及在 CPU 26b1 的工作区域中使用的工作存储器（WRAM）26b3。对应于上述 SD 卡、MMC（包括 RS-MMC）和 HS-MMC 的接口控制模式中的控制程序存储在程序存储器 26b2 中。

在检测到存储卡初始化命令的发布时，主机接口电路 26a 执行中断并使得可以在对应于微型计算机 26b 的接口控制模式中执行控制程序。微型计算机 26b 执行控制程序且因此控制由主机接口电路 26a 执行的外部接口操作。微型计算机 26b 通过闪存控制 26c 和数据管理来控制对存储电路 FLM 的访问（写入、擦除和读取操作），并控

制缓冲控制器 26d 所执行的存储卡特有数据格式与存储器通用数据格式之间的格式改变。从存储电路 FLM 中读取的数据或要写入到同一存储电路的数据临时存储在缓冲存储器 26e 中。闪存控制器 26c 使存储电路 FLM 操作为兼容硬盘的文件存储器，并且逐扇区地管理数据。闪存控制器 26c 设置有 ECC 电路（未示出）以在将数据存储到存储电路 FLM 时增加 ECC 码，且通过使用 ECC 码执行用于读取数据的错误检测/校正处理。参考标号 4T 表示用于非接触卡的天线端子或输入/输出端子。

图 25 和图 26 示出了上述控制电路和 IC 卡微型计算机电路的另一示例。此例与图 23 和图 24 中所示的示例的不同之处在于，用于供给低供给电压的电源端子布置在对应于图 24 所示天线端子 4T 的那部分中，以及既没有图 24 中所示的天线端子 4T 也没有用于非接触接口的电路。

（第二实施例）

图 27 是根据本发明第二实施例的 IC 卡 1A 的卡芯片 3A 的第一主表面侧的透视图，图 28 是图 27 中所示的卡芯片 3A 的分解透视图。因为图 27 中所示卡芯片 3A 的第二主表面侧的透视图与图 5 中相同，所以将其省略。

在第二实施例中，卡芯片 3A 的主芯片部分 5A 的布线板 7A 的平面形状与第一实施例中的不同。更具体地，在第二实施例中，没有在布线板 7A 的角部处形成大的斜切部分，且布线板 7A 的平面形状是方形。在这种情况下，可以省略在布线板 7A 的一个角部处形成斜切部分的切割工艺，且因此可以简化用于布线板 7A 的制造工艺。帽层 2d 的凹槽 2d1 的平面形状也是方形，以匹配布线板 7A 的平面形状。此外，在布线板 7A 的第一主表面的角部附近形成对准标记 30。在第二实施例中，由于布线板 7A 在平面中为方形，所以当将布线板 7A 装配到帽层 2d 的凹部 2d1 中时，存在以错误的方向插入的可能性。对准标记 30 是用于防止出现这种不便的标记。也就是，利用对准标记 30，可以防止布线板 7A 在错误的方向上插入。其它的

构造要点与第一实施例中相同。

（第三实施例）

图 29 是根据本发明第三实施例的 IC 卡 1A 的卡芯片 3A 的第一主表面侧的透视图，图 30 是图 29 中所示的卡芯片 3A 的分解透视图。因为图 29 中所示的卡芯片 3A 的第二主表面侧的透视图与图 5 中相同，所以将其省略。

在第三实施例中，布线板 7A 在平面中形成为具有圆化角部的方形形状。即，布线板 7A 的四个角部渐变为圆化的角部。帽层 2d 的凹部 2d1 在平面中也形成为具有圆化角部的方形形状，以匹配布线板 7A 的平面形状。例如，使用诸如端铣刀的加工工具形成凹部 2d1。同样在第三实施例中，在布线板 7A 的第一主表面的角部附近形成对准标记 30。利用对准标记 30，可以防止布线板 7A 在错误的方向上插入。其它的构造要点与第一实施例中相同。

（第四实施例）

图 31 是根据本发明第四实施例的 IC 卡 1A 的卡芯片 3A 的第一主表面侧的透视图，图 32 是图 31 中所示的卡芯片 3A 的分解透视图。因为图 31 中所示的卡芯片 3A 的第二主表面侧的透视图与图 5 中相同，所以将其省略。

在第四实施例中，容纳主芯片部分 5A 的帽层 2d 的凹部形成为两个台阶。更具体而言，在第四实施例中，在帽层 2d 的凹部 2d1 的底部中形成更深的凹部 2d2。凹部 2d2 的平面尺寸小于凹部 2d1 的平面尺寸，但凹部 2d2 的平面形状类似于凹部 2d1 的平面形状。

在布线板 7A 的第二主表面上形成与第一实施例中所述的图 12 中的密封体相同构造的密封体 9。将布线板 7A 装配在凹部 2d1 中，且将布线板 7A 的第二主表面上的密封体 9 装配在凹部 2d2 中。其它的构造要点与第一实施例中相同。

（第五实施例）

图 33 是根据本发明第五实施例的卡芯片 3A 的第一主表面侧的透视图，图 34 是图 33 中所示的卡芯片 3A 的第二主表面侧的透视图，

图 35 是沿着图 34 中的线 X4-X4 所取的截面图。

在第五实施例的卡芯片 3A 中，没有使用帽层 2d，而通过密封体 9 形成了卡芯片 3A 的外形的一部分。在这种情况下，由于不存在帽层 2d 的厚度，所以可以提高对密封体 9 的厚度的容限。因而，可以在布线板 7A 的第二主表面上叠置更多数目的半导体芯片 8。例如，可以叠置更多数目的用于存储电路的半导体芯片 8a，由此可以提高存储容量。此外，由于可以放宽对布线 BW 的高度的限制，所以可以便利卡芯片 3A 的组装。在具有帽层 2d 的卡芯片 3A 的情况下，需要将帽层 2d 制得尽可能薄，以便于确保密封体 9 的厚度，随之而来的是可能出现强度方面的问题。在第五实施例中，因为没有使用帽层 2d 而不会出现这种问题。其它的构造要点与第一实施例中相同。密封体 9 和布线板 7A 比帽层 2d 硬，所以如果它们与任何其它部件相接触，则存在损坏其它部件的可能性。作为对此问题的对策，在第五实施例中优选地将卡芯片 3A（密封体 9 和布线板 7A）的角部渐变成圆化的形状。

（第六实施例）

图 36 是根据本发明第六实施例的 IC 卡 1A 的卡芯片 3A 的第一主表面的平面图。因为图 36 中所示的卡芯片 3A 的第二主表面侧的透视图与图 5 中相同，所以将其省略。

在第六实施例中，用于扩展接口的外部连接端子 4B0 在面积上要小于第一实施例。更具体而言，外部连接端子 4B0 在第二方向 Y 上的长度仅约为在第二方向 Y 上并排设置的两个外部连接端子 4 的总长度。在说明的示例中，外部连接端子 4B0 位于第二方向 Y 的几乎中心处，但不限于此，外部连接端子 4B0 可以偏移地布置在第二方向 Y 的两端中的一端处。

例如，在连接到外部连接端子 4B0 的连接器管脚的平面位置根据各种公司而不同时，优选地如第一实施例那样，使外部连接端子 4B0 在第二方向 Y 上从一端延伸到一端。这是因为这样可以灵活地处理各种公司的连接器管脚布局。另一方面，在预定了连接器管脚

位置的情况下，可以如第六实施例中那样将小尺寸的外部连接端子4B0布置在与连接器管脚接触的部分中。在这种情况下，可以在位于外部连接端子4A1至4A4和4A5至4A8的行之间的部分中形成没有外部连接端子4B0的空区域。通过在此空区域中布置用于扩展接口的其它外部连接端子，可以进一步提高卡芯片3A的功能。

（第七实施例）

图37是具有根据本发明第七实施例的半导体器件的IC卡1B的第一主表面的整个平面图，图38是作为图37中所示IC卡1B的第一主表面的背侧的第二主表面的整个平面图，图39是图37和图38中所示IC卡1B的侧视图。

IC卡1B例如是标准大小的SIM卡或UIM卡。IC卡1B的外形为基本矩形，且其外形尺寸例如约为85.6mm×54mm×0.76mm。

在离开IC卡1B的卡框架2a的中心的角部位置中形成开口2b，且将卡芯片3B以接合到卡框架2a并由支撑部分2c支撑的状态贴合地装配在开口2b中。除了卡芯片3B的尺寸大于卡芯片3A的尺寸以外，卡芯片3B的构造与第一实施例中的卡芯片3A的构造相同。

图40是图37和图38中所示卡芯片3B的第一主表面的透视图，图41是图40中所示卡芯片3B的第二主表面侧的透视图，图42是图40中所示的卡芯片3B的分解透视图。

例如，卡芯片3B的外形是与标准大小的SIM卡或UIM卡的外形标准一致的四边形形状。卡芯片3B的前侧的一个角部被大大地斜切，用于作标记。卡芯片3B的外形尺寸（D4×D5×D6）例如约为25mm×15mm×0.76mm。

如第一实施例中那样，在卡芯片3B的第一主表面（对应于IC卡1A的第一主表面）上以暴露至外部的状态形成用于符合ISO/IEC7816-3（用于IC卡功能）的接口的八个外部连接端子（ISO7816端子）4A1至4A8（4）和用于不符合ISO/IEC7816-3的扩展接口的一个外部连接端子（非ISO7816端子，扩展端子）。外部连接端子4A1至4A8和4B0（4）的构造与第一实施例中相同，因

此省略对其的说明。同样在第七实施例中，在符合 ISO/IEC7816-3 的外部连接端子 4A1 至 4A4 和 4A5 至 4A8 的行之间的区域中布置用于扩展接口的外部连接端子 4B0（4），由此，可以将存储卡功能和其它电子电路功能结合到卡芯片 3B 中，且因此可以提高卡芯片 3B 的功能。

卡芯片 3B 中的主芯片部分 5B 和布线衬底 7B 的平面尺寸略小于卡芯片 3B 的平面尺寸（将留在卡芯片 3B 的第一主表面上的帽层 2d 的边缘宽度设计成在整个外围上相等，例如约为 0.45mm）。此外，主芯片部分 5B 和布线板 7B 的平面形状类似于卡芯片 3B 的平面形状，且其前侧上的一个角部被大大地斜切。主芯片部分 5B 和布线板 7B 的构造与第一实施例中所述的主芯片部分 5A 和布线板 7A 的构造相同，因此这里省略对其的说明。

帽层 2d 和在其第一主表面中形成的凹部 2d1 在平面尺寸上也略大于第一实施例，而其它构造要点与第一实施例中相同。此外，除了其尺寸不同以外，卡芯片 3B 的构造与第一实施例中所述的卡芯片 3A 的构造相同，因此这里省略对其的说明。除了其尺寸不同以外，卡芯片 3B 的部分也和图 6 中所示相同。

同样在根据第七实施例的标准尺寸的卡芯片 3B 的情况中，可以采用图 27、28、29、30、31 和 32 中所示的构造。

（第八实施例）

图 43 是具有根据本发明第八实施例的半导体器件的 IC 卡 1B 的卡芯片 3B 的第一主表面侧的透视图，图 44 是作为图 43 中所示卡芯片 3B 第一主表面背侧的第二主表面侧的透视图，图 45 是沿着图 44 中的线 X5-X5 所取的截面图，图 46 是图 43 中所示的卡芯片 3B 的分解透视图。

在第八实施例中，将在第一实施例中所述迷你尺寸的卡芯片 3A 的主芯片部分 5A 和布线板 7A 用于标准尺寸的卡芯片 3B。其它构造要点与第七实施例中相同。除了其主芯片部分 5A 的尺寸不同以外，根据第八实施例的 IC 卡 1B 与图 37 至图 39 中所示的相同。

在第八实施例中，由于可以将面积较小的主芯片部分 5A 和布线板 7A 用于标准尺寸的 IC 卡 1B 和卡芯片 3B，所以可以降低 IC 卡 1B 的成本和卡芯片 3B 的成本。还可以实现 IC 卡 1B 和卡芯片 3B 的重量减小。

此外，由于标准尺寸的卡芯片 3B 和迷你尺寸的卡芯片 3A 可以共有主芯片部分 5A 和布线板 7A，所以可以缩短制造 IC 卡 1A、1B 和卡芯片 3A、3B 所需的时间。还可以降低 IC 卡 1A、1B 和卡芯片 3A、3B 的制造成本。

此外，可以增大卡芯片 3B 的第一主表面中帽层 2d 的区域（面积）。即，可以增加易于印刷等的帽层 2d 的面积。因而，可以提高以可视状态显示关于 IC 卡 1A、1B 和卡芯片 3A、3B 的图片、图形和符号的能力。

同样在根据第八实施例的标准尺寸的卡芯片 3B 的情况下，可以采用图 27、28、29、30、31 和 32 中所示的构造。

（第九实施例）

图 47 是根据本发明第九实施例的卡芯片 3B 的第一主表面侧的透视图，图 48 是图 47 中所示卡芯片 3B 的第二主表面侧的透视图。

卡芯片 3B 不具有帽层 2d 且卡芯片 3B 的外形的一部分通过密封体 9 而形成。即，除了其尺寸不同以外，第九实施例的卡芯片 3B 与第五实施例中所述的卡芯片 3A（布线板 7A）相同。因此，在第九实施例中也可以获得与第五实施例相同的效果。除了其尺寸不同以外，图 47 和图 48 中所示的卡芯片 3B 的截面图与图 35 相同，因此将其省略。

（第十实施例）

图 49 是具有根据本发明第十实施例的半导体器件的 IC 卡 1C 的第一主表面的整个平面图，图 50 是作为图 49 中所示 IC 卡 1C 的第一主表面背侧的第二主表面的整个平面图，图 51 是图 50 中所示 IC 卡 1C 的侧视图。

IC 卡 1C 例如是迷你尺寸的 UICC、SIM 卡或 UIM 卡。IC 卡 1C

的外形和尺寸与第一实施例中相同。

在离开 IC 卡 1C 的卡框架 2a 中心的角部位置中形成开口 2b，且将卡芯片 3C 以接合到卡框架 2a 并由支撑部分 2c 支撑的状态进行贴合地装配。除了设置在卡芯片 3C 的第一主表面上的多个外部端子 4 的构造与卡芯片 3A 的构造不同以外，卡芯片 3C 的构造与第一实施例中的卡芯片 3A 的构造相同。

图 52 是图 49 和图 50 中所示卡芯片 3C 的第一主表面侧的透视图，图 53 是图 49 和图 50 中所示卡芯片 3C 的第二主表面侧的透视图，图 54 是沿着图 53 中的线 X6-X6 所取的截面图，图 55 是图 49 和图 50 中所示卡芯片 3C 的分解透视图。

卡芯片 3C 的外形例如形成为符合迷你尺寸 SIM 卡和迷你 UIM 卡的外形标准的方形形状，且其前侧上的一个角部被大大斜切，用于作标记。卡芯片 3C 的外形尺寸（D1×D2×D3）与第一实施例中所述的卡芯片 3A 的外形尺寸相同。

在卡芯片 3C 的 第一主表面（IC 卡 1C 的第一主表面侧）上，以暴露至外部的状态设置用于符合 ISO/IEC7816-3（用于 IC 卡功能）的接口的八个外部连接端子（ISO7816 端子）4A1 至 4A8（4）和用于不符合 ISO/IEC7816-3 的扩展接口的十个外部连接端子（非 ISO7816 端子，扩展端子）4B1 至 4B10（4）。在夹于外部连接端子 4A1 至 4A4 和 4A5 至 4A8 两行之间的区域中设置外部连接端子 4B1 至 4B10。

通过这样在符合 ISO/IEC7816-3 的外部连接端子 4A1 至 4A4 和 4A5 至 4A8 的行之间的区域中设置用于扩展接口的外部连接端子 4B1 至 4B10（4），可以将存储卡功能和其他电子电路功能结合到卡芯片 3C 中，并因此可以提高卡芯片 3C 的功能。

卡芯片 3C 包括主芯片部分 5C 和帽层 2d。除了设置在主芯片部分的第一主表面上的外部连接端子 4 的构造与第一实施例中主芯片部分 5A 的第一主表面上的外部连接端子的构造不同之外，主芯片部分 5C 的构造与主芯片部分 5A 的构造相同。

主芯片部分 5C 包括布线板 7C、安装在布线板 7C 上的半导体芯片 8（8a 至 8c）和密封半导体芯片 8 的密封体 9。图 56 是主芯片部分 5C 的第一主表面的平面图，图 57 和图 58 是主芯片部分 5C 的第二主表面的平面图，图 59 是沿着图 57 和图 58 中的线 X7-X7 所取的截面图，图 60 是沿着图 57 和图 58 中的线 X7-X7 所取的截面图，示出图 59 的变体。在图 57 和图 58 中没有示出密封体 9。在图 57 中，以透视的方式示出布线板 7C 中的一部分布线。

除了外部连接端子的构造不同于第一实施例中布线板 7A 的构造以外，主芯片部分 5C 中的布线板 7C 的构造与布线板 7A 的构造相同。更具体而言，在布线板 7C 的第一主表面（IC 卡 1C 和卡芯片 3C 的第一主表面侧）上，用于扩展接口的多个外部连接端子 4B1 至 4B10 设置在夹于外部连接端子 4A1 至 4A4 和 4A5 至 4A8 的两行之间的区域中。

外部连接端子 4B1 至 4B10 均形成为比每一个外部连接端子 4A1 至 4A8 小的矩形形状。外部连接端子 4B1 至 4B10 的平面尺寸可以相同或不同。在所说明的示例中，外部连接端子 4B1 至 4B10 的平面尺寸从主芯片部分 5C 的第一主表面的中心向外逐渐变小。也就是，位于主芯片部分 5C 的第一主表面中心的外部连接端子 4B3 和 4B8 的平面尺寸最大，而主芯片部分 5C 的第一主表面上最外的外部连接端子 4B1、4B5、4B6 和 4B10 的平面尺寸最小。

此外，外部连接端子 4B1 至 4B10 以下列状态进行设置，即它们第二方向 Y 上的中心线位置在第二方向 Y 上从外部连接端子 4A1 至 4A8 在第二方向 Y 上的中心线位置偏移。例如，在其中连接器管脚在图 56 中左右方向上延伸并且与外部连接端子 4 相接触的类型情况下，如果外部连接端子 4B1 至 4B10 在第二方向 Y 上的中心线位置和外部连接端子 4A1 至 4A8 在第二方向 Y 上的中心线位置相互一致，则发生连接器管脚的重叠，并因而连接器管脚的布置变得困难。另一方面，如果所述中心线位置在第二方向上偏移，则可便于连接器管脚的布置，而不使连接器管脚重叠或大大弯曲。

布线 10a、布线连接以及电极 10c 的构造与以上在第一实施例中参考图 8 至图 12 所述的构造相同。同样，关于通孔 10b 的构造，其与以上在第一实施例中参考图 13 至图 16 所述的构造相同。而且，半导体芯片 8（8a 至 8c）和导线 BW 的构造与第一实施例中所述的构造相同（在图 57 中，通过虚线示出了导线 BW，以使附图更容易理解）。类似地，密封体 9 的构造与第一实施例中的相同。此外，IC 卡微型计算机电路和控制电路的构造与第一实施例中的相同。

图 61 示出了卡芯片 3C 中外部连接端子 4 的功能（信号）的示例。

在外部连接端子 4 中，外部连接端子 4A1 至 4A8 与第一实施例中所述的相同。这里将给出关于用于扩展接口的外部连接端子 4B1 至 4B10 的描述。

外部连接端子 4B1、4B2、4B5、4B6、4B8 和 4B10 是用于未来功能的备用（RSV1 至 RSV6）端子。例如，可以将外部连接端子 4B5 和 4B6 分配给非接触卡接口。也可以将外部连接端子 4B1、4B2、4B5、4B6、4B8 和 4B10 分配给非接触卡接口中的 S2C 的三个信号，或分配给发送、接收、模式选择和时钟信号的四个信号。

外部连接端子 4B9、4B3 和 4B7 是数据信号（D1 至 D3）端子，并且外部连接端子 4B4 是用于信号（/SEL）的模式选择端子，其在存储卡电路和 IC 卡微型计算机电路的独立操作和互锁操作之间进行切换。

外部连接端子 4A4、4A6、4A8、4B3、4B4、4B7 和 4B9 的布局对应于在例如 4 位总线 HS-MMC 接口的应用中所采用的信号布局。如前所述，在用于符合 ISO7816-3 的接口的外部连接端子（这里为 4A4、4A6 和 4A8）中，包括一个用作存储卡电路中信号的发送和接收的外部连接端子（或扩展端子）的端子。在该情况下，MMC、SD（安全数字式）和记忆棒（Memory Stick）可相互适用。MMC 和 SD 的数据信号 D0 至 D3、命令信号 CMD 和时钟信号 CLK 分别对应于记忆棒的数据信号 D0 至 D3、B/S 总线状态信号和时钟信号 SCLK。

图 62 示出了卡芯片 3C 中外部连接端子的功能（信号）的另一示例。

外部连接端子 4A4 是发送信号（Tx）端子，外部连接端子 4A8 是接收信号（Rx）端子，外部连接端子 4A6 是其上叠加有命令信号（CMD2）的时钟信号（CLK2）端子。这有利于在使非接触卡功能数字化时接口的使用。

对于存储卡电路接口，外部连接端子 4B1 至 4B6 是 USB 信号（D+，D-）端子，外部连接端子 4B2、4B7、4B3 和 4B8 是数据信号（D0 至 D3）端子。外部连接端子 4B4 是备用（RSV）端子。可以将外部连接端子 4B4 作为与外部连接端子 4A6 处的时钟信号（CLK2）分离的命令（CMD2）信号端子。外部连接端子 4B5 是用于切换信号（/SEL）的模式选择端子。外部连接端子 4B9 是用于存储卡电路接口的时钟信号（CLK3）端子。外部连接端子 4B10 是用于存储卡电路接口的命令信号（CMD1）端子。

在上述的卡芯片 3C 中，可以利用不同的接口进行信息的交换，如图 63 中所示。例如，在通过例如非接触接口 RF 并且就 NFC（近场通信）在卡芯片 3C 中进行信息交换的情况下，所交换的数据可以进一步通过存储卡电路接口 M·I/F（MMC、SD 或用于记忆棒的接口）在之后或者同时地进行交换，反之亦然。

类似地，在通过非接触接口 RF 在卡芯片 3C 中交换信息的情况下，所交换的数据可以进一步通过 USB 接口 U·I/F 在之后或者同时地进行交换，反之亦然。

此外，在通过存储卡电路接口在卡芯片 3C 中进行信息交换之后或者与此同时，所交换的数据可以进一步通过 USB 接口 U·I/F 进行交换。例如，在某一主机中，数据可以通过存储卡电路接口写入到卡芯片 3C，同时在另一主机中，存储在卡芯片 3C 中的数据可以通过 USB 接口被读出，反之亦然。

即使在这样多个接口的情况下，通过非接触卡接口 RF、存储卡电路接口 M·I/F、USB 接口 U·I/或 IC 卡电路接口（智能卡），也可

以独立地使用每个功能。

如图 64 中所示，通过将该第十实施例的卡芯片 3C 装载到 USB 密钥 35，可以获得个人专用的 USB 密钥。

（第十一实施例）

图 65 是根据本发明的第十一实施例的卡芯片 3C 的第一主表面侧的透视图，图 66 是图 65 中所示卡芯片 3C 的分解透视图。因为图 65 中所示卡芯片 3C 的第二主表面侧的透视图与图 53 相同，所以将其省略。

在该第十一实施例中，如第二实施例中那样，在第十实施例中所述的卡芯片 3C 的主芯片部分 5C 中布线板 7C 的一个角部不形成有大的斜切部分，而是将布线板 7C 在平面上形成为方形形状。在该情况下，可以省略用于在布线板 7C 的一个角部处形成斜切部分的切割工艺，并因此可以简化制造布线板 7C 的工艺。如第二实施例中那样，也将帽层 2d 的凹部 2d1 在平面上形成为方形形状，以匹配布线板 7C 的平面形状。此外，如第二实施例中那样，在布线板 7C 的第一主表面的角部附近形成对准标记 30，由此可以防止布线板 7C 在错误的方向上插入。其他构造要点与第十实施例中的相同。

（第十二实施例）

图 67 是根据本发明的第十二实施例的卡芯片 3C 的第一主表面侧的透视图，图 68 是图 67 中所示卡芯片 3C 的分解透视图。图 67 中所示卡芯片 3C 的第二主表面侧的透视图与图 53 相同，因此省略。

在该第十二实施例中，如第三实施例中那样，将第十实施例中所述的卡芯片 3C 的主芯片部分 5C 中的布线板 7C 在平面上形成为圆角的方形形状。也将帽层 2d 的凹部 2d1 在平面上形成为圆角的方形形状，以匹配布线板 7C 的平面形状。此外，如第三实施例中那样，在布线板 7C 的第一主表面的角部附近形成对准标记 30，由此可以防止布线板 7C 在错误的方向上插入。其他构造要点与第十实施例中的相同。

（第十三实施例）

图 69 是根据本发明第十三实施例的卡芯片 3C 的第一主表面侧的透视图，图 70 是图 69 中所示卡芯片 3C 的分解透视图。图 69 中所示卡芯片 3C 的第二主表面侧的透视图省略，因为其与图 53 相同。

在该第十三实施例中，如在第四实施例中那样，将容纳主芯片部分 5C 的帽层 2d 的凹部形成为台阶。也就是说，在帽层 2d 的凹部 2d1 的底部中形成有更深的凹部 2d2。

在布线板 7C 的第二主表面上形成与第一实施例中所提及的图 12 相同构造的密封体 9。将布线板 7C 装配在凹部 2d1 中，并将布线板 7C 的第二主表面上的密封体 9 装配在凹部 2d2 中。其他构造要点与第十实施例中的相同。

（第十四实施例）

图 71 是根据本发明第十四实施例的卡芯片 3C 的第一主表面侧的透视图，图 72 是图 71 中所示卡芯片 3C 的第二主表面侧的透视图，图 73 是沿着图 72 中的线 X8-X8 所取的截面图。

在该第十四实施例的卡芯片 3C 中，如在第五实施例中那样，不使用帽层 2d，而通过密封体 9 形成卡芯片 3C 的外形的一部分。在该情况下，可以获得与第五实施例中所述相同的效果。也就是，由于可以使帽层 2d 的厚度为零，所以可以增加对密封体 9 的厚度的容限，并因此可以叠置大量用于存储电路的半导体芯片 8a，由此增加存储容量。因而，可以在布线板 7C 的第二主表面上叠置大量半导体芯片 8，并由此提高功能。而且，由于可以放宽对导线 BW 的高度限制，所以可便于卡芯片 3C 的组装。此外，由于不使用帽层 2d，所以不必考虑帽层的机械强度。其他构造要点与第十实施例中的相同。如在第五实施例中那样，优选使卡芯片 3C（密封体 9 和布线板 7C）的角部渐变为圆化形状。

（第十五实施例）

图 74 是具有根据本发明第十五实施例的半导体器件的 IC 卡 1D 的第一主表面的整个平面图，图 75 是作为图 74 中所示 IC 卡 1D 的第一主表面背侧的第二主表面的整个平面图，图 76 是图 74 和图 75

中所示 IC 卡的侧视图。

IC 卡 1D 例如为标准尺寸的 SIM 卡或 UIM 卡。IC 卡 1D 的外形为基本矩形，其外形尺寸例如约为 85.6mm×54mm×0.76mm。

在离开 IC 卡 1D 的卡框架 2a 的中心的角部位置中形成开口 2b，并且将卡芯片 3D 以接合到卡框架 2a 并由支撑部分 2c 支撑的状态贴合地装配在开口 2b 中。除了其尺寸大于第十实施例中的卡芯片 3C 的尺寸以外，卡芯片 3D 的构造与第十实施例的卡芯片 3C 的构造相同。

图 77 是图 74 和图 75 中所示卡芯片 3D 的第一主表面侧的透视图，图 78 是图 77 中所示卡芯片 3D 的第二主表面侧的透视图，图 79 是图 77 中所示卡芯片 3D 的分解透视图。

卡芯片 3D 例如具有符合标准尺寸的 SIM 和 UIM 卡的外形标准的矩形外形。其前侧上的一个角部被大大斜切用于作标记。卡芯片 3D 的外形尺寸（D4×D5×D6）例如约为 25mm×15mm×0.76mm。

如在第十实施例中那样，在卡芯片 3D 的第一主表面（对应于 IC 卡 1C 的第一主表面）上，以暴露于外部的状态设置用于符合 ISO/IEC7816-3（用于 IC 卡功能）的接口的八个外部连接端子（ISO7816 端子）4A1 至 4A8（4）和用于不符合 ISO/IEC7816-3 的扩展接口的十个外部连接端子（非 ISO7816 端子，扩展端子）4B1 至 4B10（4）。外部连接端子 4A1 至 4A8 和 4B1 至 4B10（4）的构造与第十实施例中的相同，并因此这里省略其说明。同样在第十五实施例中，在符合 ISO/IEC7816-3 的外部连接端子 4A1 至 4A4 和 4A5 至 4A8 的行之间的区域中设置用于扩展接口的外部连接端子 4B1 至 4B10（4），由此可以将存储卡功能和其他电子电路功能结合到卡芯片 3D 中，并因此可以提高卡芯片 3D 的功能。

卡芯片 3D 中的主芯片部分 5D 和布线板 7D 形成为在平面上略小于卡芯片 3D（将允许留在卡芯片 3D 的第一主表面上的帽层 2d 边缘的宽度设计为在整个外围上相等，例如约为 0.45mm）。主芯片部分 5D 和布线板 7D 的平面形状类似于卡芯片 3D 的平面形状，并且

其前侧上的一个角部被大大斜切。主芯片部分 5D 和布线板 7D 的构造与第十实施例中所述的主芯片部分 5C 和布线板 7C 的构造相同，并因此这里省略其说明。

除了其在平面上形成为比第十实施例中大之外，帽层 2d 的构造以及在帽层的第一主表面中形成的凹部 2d1 的构造与第十实施例中的相同。类似地，除了其尺寸不同之外，卡芯片 3D 的构造与第十实施例中的卡芯片 3C 的构造相同，并因此这里省略其说明。同样关于卡芯片 3D 的部分，这里省略其说明，因为除了其尺寸不同之外，其与图 54 相同。

同样在该第十五实施例的标准尺寸的卡芯片 3D 的情况中，可以采用图 65、66、67、68、69、70、71 和 72 中所示构造中的任何构造。

（第十六实施例）

图 80 是根据本发明第十六实施例的卡芯片 3E 的第一主表面侧的透视图，图 81 是图 80 所示卡芯片 3E 的第二主表面侧的透视图，以及图 82 是沿着图 81 中的线 X9-X9 所取的截面图。容纳该卡芯片 3E 的 IC 卡的构造与第一和第十实施例中的相同，并因此未示出。省略该卡芯片 3E 的分解透视图，因为其与图 55 中的相同，唯一的不同在于外部连接端子 4 的尺寸。

将卡芯片 3E 的外形例如形成为符合迷你尺寸 SIM 卡和迷你 UIM 卡的外形标准的四边形形状。其前侧上的一个角部被大大斜切，用于作标记。卡芯片 3E 的外形尺寸与在第一实施例中描述的卡芯片 3A 和 3C 的外形尺寸相同。

在卡芯片 3E 的第一主表面上（IC 卡 1C 的第一主表面侧），以暴露于外部的状态设置用于符合 ISO/IEC7816-3（用于 IC 卡功能）的接口的八个外部连接端子（ISO7816 端子）4A1 至 4A8（4），和用于不符合 ISO/IEC7816-3 的扩展接口的十个外部连接端子（非 ISO7816 端子，扩展端子）4B1 至 4B10（4）。该外部连接端子 4B1 至 4B10 设置在夹于外部连接端子 4A1 至 4A4 与 4A5 至 4A8 的两行

之间的区域中。

通过这样在符合 ISO/IEC7816-3 的外部连接端子 4A1 至 4A4 与 4A5 至 4A8 的两行之间的区域中布置用于扩展接口的外部连接端子 4B1 至 4B10（4），可以将存储卡功能和其他电子电路功能结合到卡芯片 3E 中，并因此可以提高卡芯片 3E 的功能。

卡芯片 3E 包括主芯片部分 5E 和帽层 2d。除了设置在主芯片部分 5E 的第一主表面上的外部连接端子 4 在尺寸上与主芯片部分 5C 中的不同之外，主芯片部分 5E 的构造与上述芯片主部分 5C 的构造相同。

主芯片部分 5E 包括布线板 7E、安装在布线板 7E 上的半导体芯片 8（8a 至 8c）以及密封半导体芯片 8 的密封体 9。图 83 是主芯片部分 5E 的第一主表面的平面图，图 84 和图 85 是图 83 所示主芯片部分 5E 的第二主表面的平面图，以及图 86 是沿着图 84 和图 85 中的线 X10-X10 所取的截面图。此外，图 87 是沿着图 84 和图 85 中的线 X10-X10 所取的截面图，示出了图 86 的变体，图 88 是外部连接端子 4 的放大平面图，图 89 是沿着图 88 中的线 X11-X11 所取的截面图，以及图 90 和图 91 是沿着图 88 中的线 X11-X11 所取的截面图，示出了图 89 的变体。在图 84 和图 85 中，未示出密封体 9。在图 84 中，以透视的方式示出了布线衬底 7E 中的一部分布线。为了比较的目的，图 88 中的虚线表示第十实施例中所述的外部连接端子 4。

在主芯片部分 5E 中的布线板 7E 的第一主表面（卡芯片 3E 的第一主表面）上且在夹于外部连接端子 4A1 至 4A4 与 4A5 至 4A8 的两行之间的区域中，设置用于扩展接口的多个外部连接端子 4B1 至 4B10。

在该第十六实施例中，将每个外部连接端子 4（4A1 至 4A8 以及 4B1 至 4B10）的尺寸设为比在第十实施例中小的所需最小尺寸。

外部连接端子（4A1 至 4A8 以及 4B1 至 4B10）通过布线 10a 电连接到在外部连接端子 4 之外形成的通孔 10b，其中布线 10a 以相应外缘为起点延伸到外部连接端子 4 之外。也就是，在该第十六实施

例中，通孔 10b 和布线 10a 布置在空区域中，带来外部连接端子 4 尺寸的减小。

此外，在阻焊剂 SR1 中形成的开口 11a 位于外部连接端子 4（4A1 至 4A8 以及 4B1 至 4B10）之外。也就是，阻焊剂 SR1 不覆盖外部连接端子 4，并且基本上使外部连接端子 4 在其整个表面（上表面和侧表面）上都暴露。因此，外部连接端子的整个上表面用作连接区域。在该情况下，如图 89 至图 91 所示，不仅在外部连接端子 4 的上表面上而且在端子 4 的侧表面上，都形成镀层 M2。

图 92 是布线板 7E 的第一主表面的整个平面图，说明了用于扩展接口的外部连接端子 4B（4B1 至 4B10）的布局区域 TRA。在由虚线指示的夹于外部连接端子 4A1 至 4A8 的最大端子区域的行之间的布局区域 TRA 中，设置外部连接端子 4B（4B1 至 4B10）。

图 93 是布线板 7E 的第一主表面的整个平面图，说明了布线（包括布线 10a 和通孔 10b）的布局区域 TRB。在该第十六实施例中，在布线 10a 和通孔 10b 之中，有一些布置在外部连接端子 4A1 至 4A8 以及 4B1 至 4B10 之外且在布局区域 TRB 之内，该布局区域 TRB 包括虚线所指示的外部连接端子 4A1 至 4A8 的全部最大端子区域。

图 94 示出了在该第十六实施例中使用的外部连接端子 4（4A1 至 4A8 以及 4B1 至 4B10）的具体尺寸示例。在第一方向 X 上，例如，DX1 的尺寸最大值约为 2.15mm，DX2 的尺寸最小值约为 4.15mm，DX3 的尺寸最大值约为 9.77mm，DX4 的尺寸最小值约为 11.77mm，DX5 的尺寸约为 4.15mm 至 9.77mm。在第二方向 Y 上，例如，DY1 的尺寸最大值约为 1.34mm，DY2 的尺寸最小值约为 3.04mm，DY3 的尺寸最大值约为 3.88mm，DY4 的尺寸最小值约为 5.58mm，DY5 的尺寸最大值约为 6.42mm，DY6 的尺寸最小值约为 8.12mm，DY7 的尺寸最大值约为 8.96mm，DY8 的尺寸最小值约为 10.662mm。

因而，根据该第十六实施例，由于外部连接端子 4 的尺寸制得较小，所以可以在迷你尺寸 SIM 卡中布线板 7E 的第一主表面内形成空区域，并且通过在该空区域中布置布线（包括布线 10a 和通孔 10b），

可以提高布线布局的自由度。

图 95 是布线板的主要部分的截面图，其中通孔 10b 形成在外部连接端子 4 的连接区域中，从而贯穿外部连接端子 4 的上下表面。在这种情况下，具有这种通孔的布线板成本低，但可能是不可使用的，因为存在这样的情况：连接器管脚 38 与通孔 10b 的露出部分中的凹陷或凸起相接触，导致露出部分碎裂或损坏，或者存在这样的情况：即发生连接器管脚 38 对于外部连接端子 4 的接触不良。另一方面，图 96 是在该第十六实施例中的布线板 7E 上的外部连接端子 4 的主要部分的放大平面图。在所说明的示例中，通孔 10b 与连接器管脚 38 的连接区域彼此间隔开，并因此连接器管脚 38 不与通孔 10b 接触，从而不会发生上述问题。因而，具有这种通孔的布线板 7E 是可使用的，由此可以降低卡芯片 3E 的成本。

图 97 是布线板的主要部分的平面图，该布线板具有这样的构造：其中阻焊剂 SR1 的一部分覆盖外部连接端子 4 的上表面的外缘，图 98 是沿着图 97 中的线 X12-X12 所取的放大截面图。在所说明的示例中，有时存在这样的情况：在阻焊剂 SR1 的每个开口 11a 的外缘部分（图 98 中虚线所圈的部分）中形成有阻焊剂 SR1 膜厚度不足的部分。在该部分中不形成镀层 M1，因此如果膜厚度不足的部分稍后剥离，则作为基材的主导体层 M2 会从这里露出，导致露出部分的腐蚀。另一方面，图 99 是该第十六实施例中布线板 7E 上的外部连接端子 4 的主要部分的放大平面图。在该实施例中，阻焊剂 SR1 的端部（即，开口 11a）不是布置在外部连接端子 4 的上表面上，而是布置在外部连接端子之外。因此，阻焊剂 SR1 的膜厚度不足的部分不形成在任何外部连接端子 4 的上表面上，并且每个外部连接端子的基本上整个表面（上表面和侧表面）都覆盖有镀层 M1，从而可以大大地减少上述外部连接端子 4 的腐蚀的问题。

外部连接端子 4A1 至 4A8 与 4B1 至 4B10 之间的空间关系、外部连接端子 4A1 至 4A8 与 4B1 至 4B10 之间的相对布局关系以及外部连接端子 4B1 至 4B10 之间的空间关系与第十实施例中描述的相

同。布线 10a、布线连接和电极 10c 的构造以及半导体芯片 8（8a 至 8c）和导线 BW 的构造也与第一和第十实施例中的（在图 84 中，通过虚线示出了导线 BW，以使附图更容易理解）相同。关于密封体 9，其与第一和第十实施例中的相同。IC 卡微型计算机电路和控制电路的构造也与第一实施例中的构造相同。其他构造要点，包括图 88 至图 91 中所示的通孔 10b 的构造，与以上在第一实施例中参考图 13 至图 16 所描述的构造相同。图 100 示出了该第十六实施例的卡芯片 3E 中外部连接端子 4 的功能（信号）的示例。图 100 中的外部连接端子 4 处的信号布局与结合图 61 所述的信号布局相同。类似地，图 101 中的外部连接端子 4 处的信号布局与结合图 62 所述的信号布局相同。

（第十七实施例）

图 102 是根据第十七实施例的卡芯片 3E 的第一主表面侧的透视图，图 103 是图 102 中所示的卡芯片 3E 的第二主表面侧的透视图，图 104 是沿着图 103 中的线 X13-X13 所取的截面图。在图 103 中，虚线指示主芯片部分 5E。

在该第十七实施例中，如在第二和第十一实施例中那样，在第十六实施例中描述的卡芯片 3E 中的主芯片部分 5E 的布线板 7E 的角部处不形成大的斜切部分，而是将布线板 7E 在平面上形成为方形形状。在该情况下，可以省略用于在布线板 7E 的角部处形成斜切部分的切割工艺，并因此可以简化制造布线板 7E 的工艺。而且，如在第二和第十一实施例中那样，也将帽层 2d 的凹部 2d1 在平面上形成为方形形状，以匹配布线板 7E 的平面形状。此外，如在第二实施例中那样，在布线板 7E 的第一主表面的角部附近形成对准标记 30，由此可以防止布线板在错误的方向上插入。其他构造要点与第十六实施例中相同。

卡芯片 3E 可以按与第十二和第十三实施例中（图 67、68、69 和 70）相同的方式进行构造。

（第十八实施例）

图 105 是根据本发明的第十八实施例的卡芯片 3E 的主表面侧的透视图，图 106 是图 105 中所示的卡芯片 3E 的第二主表面侧的透视图，图 107 是沿着图 106 中的线 X14-X14 所取的截面图。

在该第十八实施例中，如在第五和第十四实施例中那样，卡芯片 3E 不具有帽层 2d，并且由密封体 9 形成卡芯片 3E 的外形的一部分。在该情况下，可以获得与第五和第十四实施例中相同的效果。其他构造要点与第十六实施例中的相同。同样在该第十八实施例中，如在第五和第十四实施例中那样，优选将卡芯片 3E（密封体 9 和布线板 7E）的角部渐变为圆化的形状。

（第十九实施例）

图 108 是根据本发明第十九实施例的卡芯片 3F 的第一主表面的透视图，图 109 是图 108 中所示卡芯片 3F 的第二主表面侧的透视图。省略图 108 的分解透视图，因为除了每个外部连接端子 4 的尺寸不同之外，其与图 79 中相同。

卡芯片 3F 的外形例如为符合标准尺寸 SIM 和 UIM 卡的外形标准的四边形形状。卡芯片 3F 的前侧上的一个角部被大大斜切用于作标记。卡芯片 3F 的外形尺寸（D4×D5×D6）例如约为 25mm×15mm×0.76mm。

如在第十六实施例中那样，在卡芯片 3F 的第一主表面（对应于 IC 卡 1C 的第一主表面）上，以暴露到外部的状态布置用于符合 ISO/IEC7816-3（用于 IC 卡功能）的接口的八个外部连接端子（ISO7816 端子）4A1 至 4A8（4）和用于不符合 ISO/IEC7816-3 的扩展端子的十个外部连接端子（非 ISO7816 端子，扩展端子）4B1 至 4B10（4）。外部连接端子 4A1 至 4A8 和 4B1 至 4B10（4）的构造与第十六实施例中的相同，并因此这里省略其说明。同样在第十九实施例中，可以获得与第十六实施例中相同的效果。

卡芯片 3F 中的主芯片部分 5F 和布线板 7F 在平面尺寸上形成为略小于卡芯片 3F（允许留在卡芯片 3F 的第一主表面上的边缘宽度设计为在整个外围上相等，并且例如约为 0.45mm）。主芯片部分 5F

和布线板 7F 在平面形状上形成为类似于卡芯片 3F，并且其前侧上的一个角部被大大斜切。主芯片部分 5F 和布线板 7F 的构造与第十和第十六实施例中描述的主芯片部分 5C、5E 和布线板 7C、7E 的构造相同，除了其尺寸不同，因此这里省略其说明。

除了其在平面尺寸上比第十六实施例中大之外，帽层 2d 和在帽层的第一主表面中形成的凹部 2d1 也与第十六实施例中描述的相同。除了其尺寸不同之外，卡芯片 3F 的构造与第十六实施例的卡芯片 3E 的构造相同，因此这里省略其说明。同样关于卡芯片 3F 的部分，未示出，因为除了其尺寸不同之外，其与图 82 相同。

同样在根据该第十九实施例的标准尺寸的卡芯片 3F 的情况下，可以采用图 102、103、67、68、69、70、105 和 106 中所示构造的任何构造。

尽管以上通过本发明的实施例描述了本发明，但无需明言，本发明并不限于以上实施例，而是可以在不脱离本发明的主旨的情况下进行各种改变。

例如，关于在第一实施例中描述的外部连接端子的构造，可以按如第十六实施例中所述的小尺寸（所需的最小尺寸）来形成外部连接端子 4A1 至 4A8 和 4B0。

尽管在第一至第十九实施例中使用用于扩展接口的外部连接端子，但是即使在其中没有这样的外部连接端子的情况下，也可以如第十六实施例中那样将外部连接端子 4A1 至 4A8 形成为小尺寸（所需的最小尺寸），并且可以在外部连接端子 4A1 至 4A8 之外形成通孔。在所关注的 IC 卡中需要的情况下，可以省略外部连接端子 4A4 至 4A8。

本发明可应用于卡型信息媒质的制造工业。

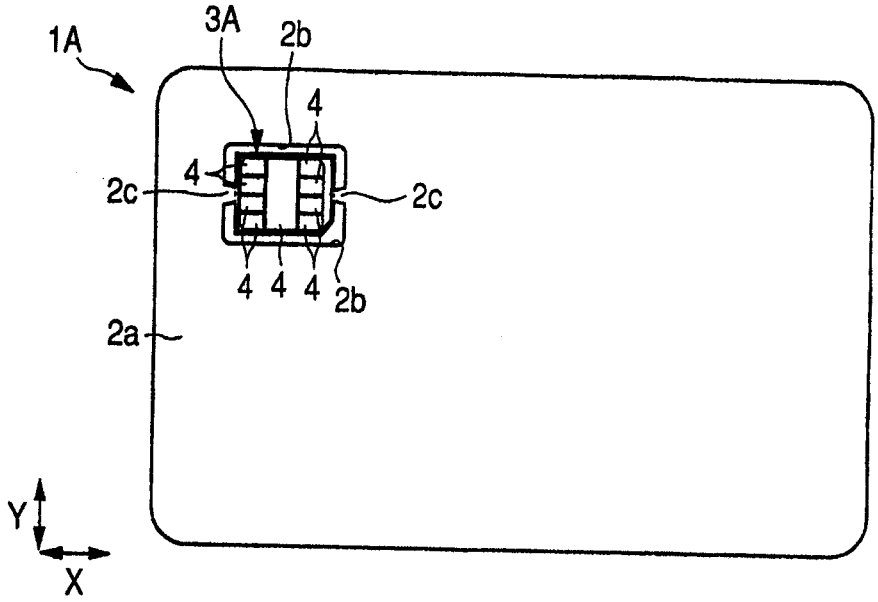


图 1

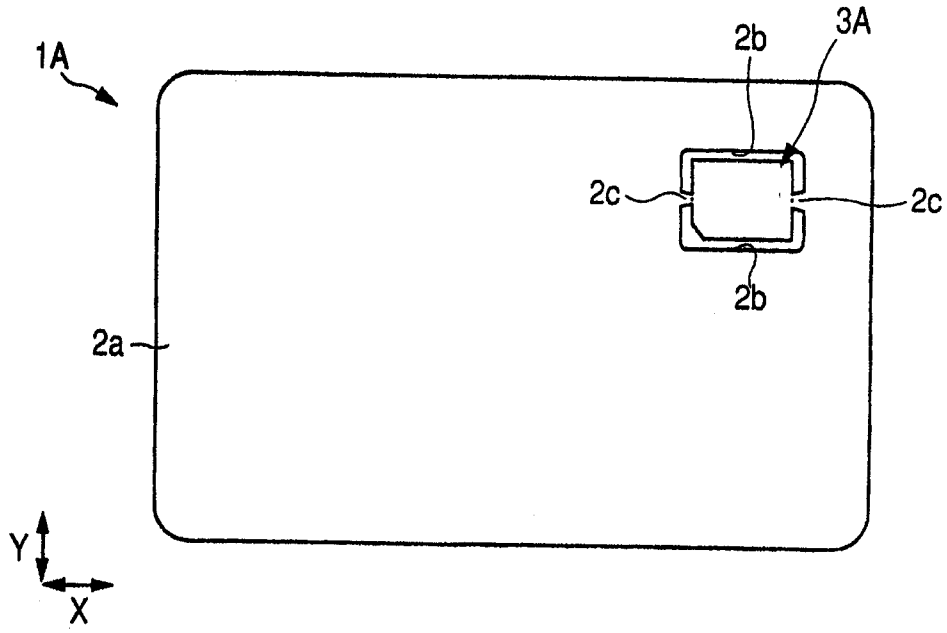


图 2



图 3

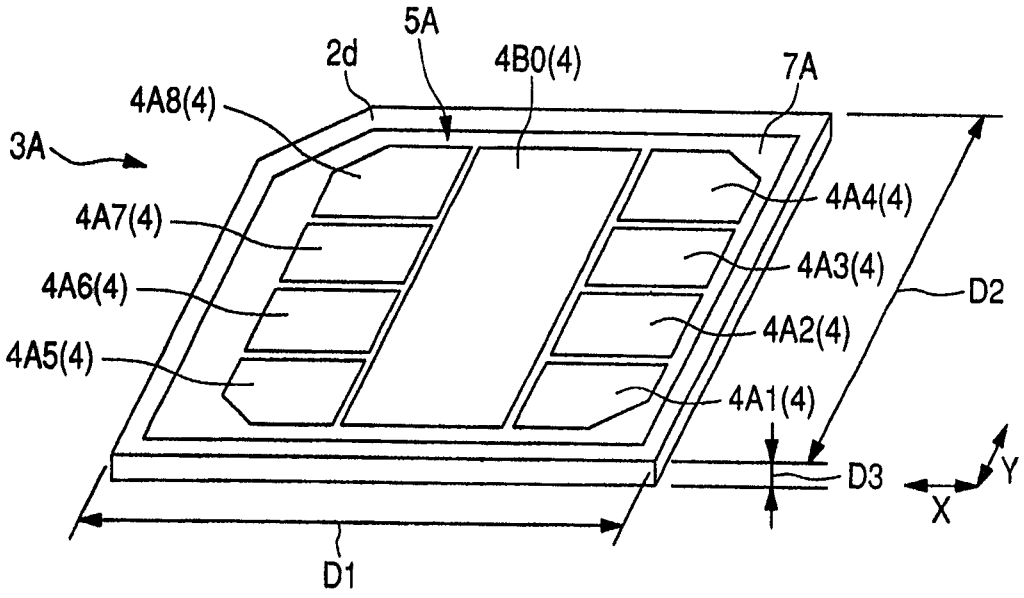

5A
2d
4B0(4)
7A
4A8(4)
3A
4A4(4)
4A7(4)
4A3(4)
D2
4A6(4)
4A2(4)
4A5(4)
4A1(4)
D3
Y
X
D1

图 4

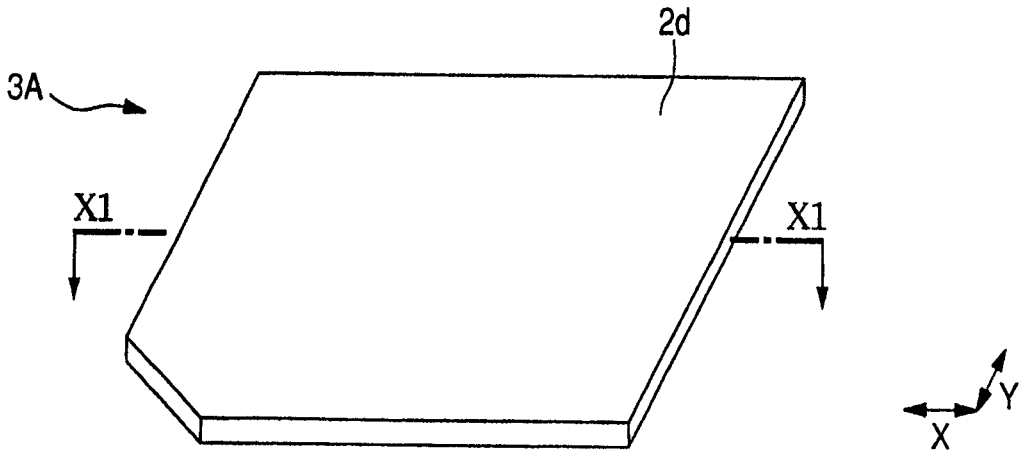

2d
3A
X1
X1
Y
X

图 5

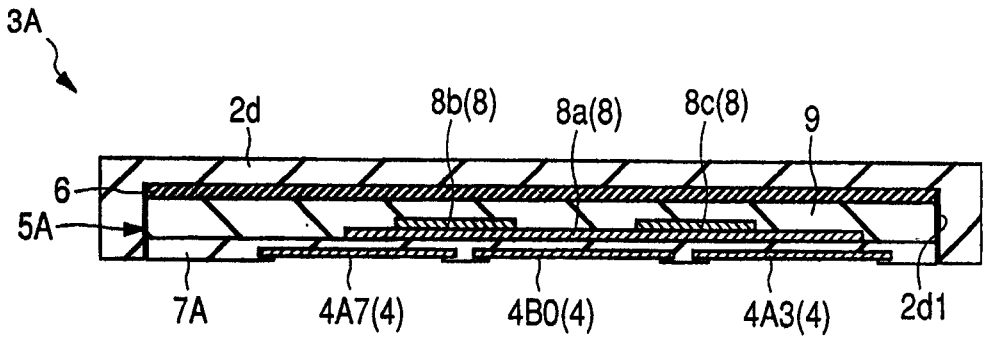

3A
2d
8b(8)
8a(8)
8c(8)
9
6
5A
7A
4A7(4)
4B0(4)
4A3(4)
2d1

图 6

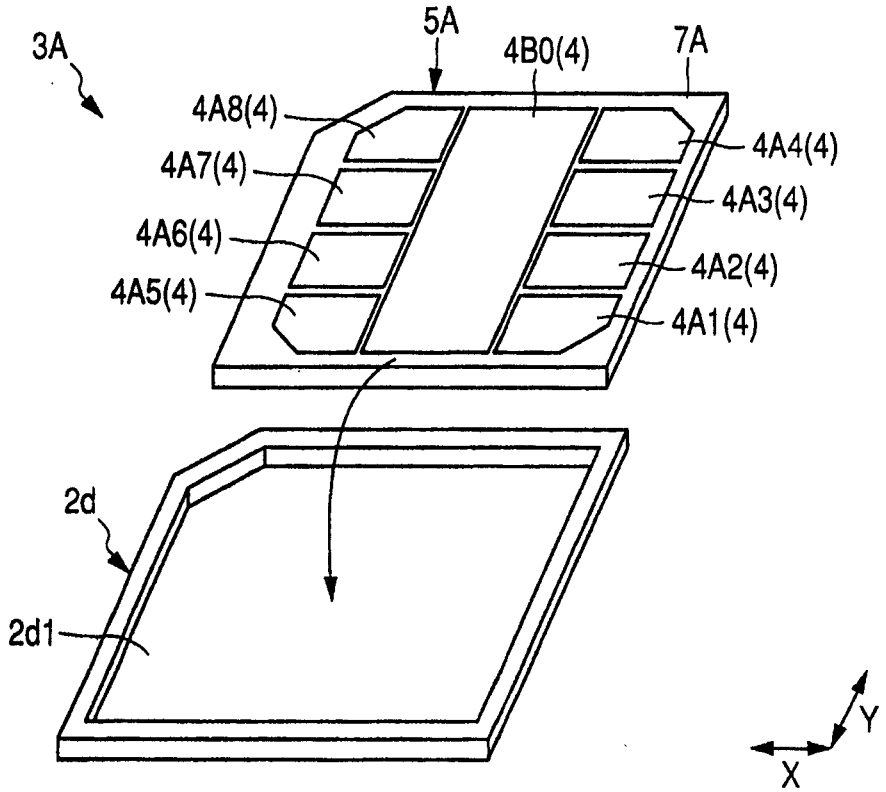

3A
5A
4B0(4)
7A
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
2d
2d1
Y
X

图 7

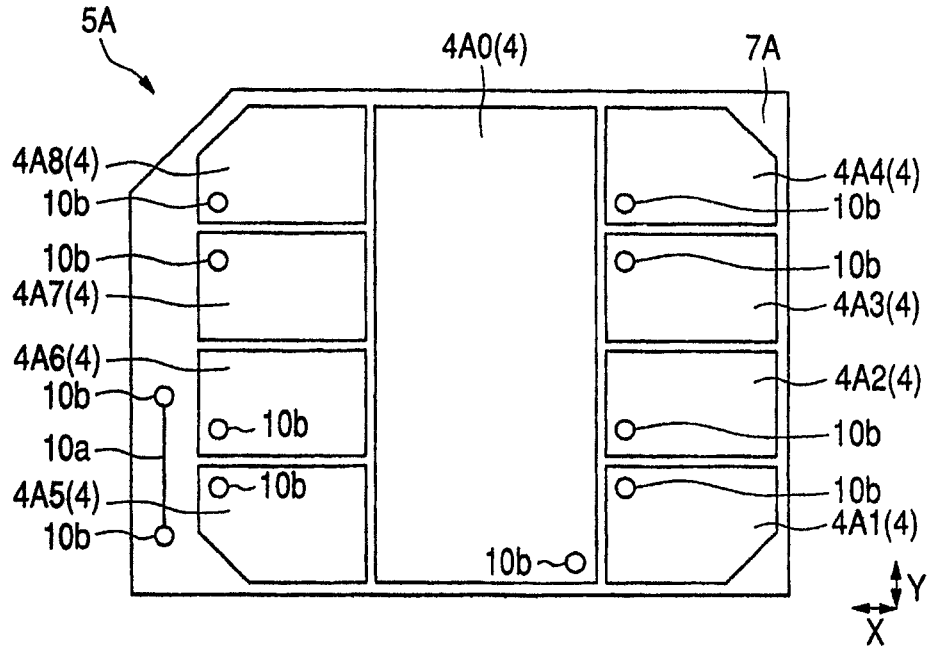

5A
4A0(4)
7A
4A8(4)
10b
10b
4A7(4)
4A6(4)
10b
10a
4A5(4)
10b
10b
10b
10b
10b
4A4(4)
10b
10b
4A3(4)
4A2(4)
10b
10b
4A1(4)
10b
Y
X

图 8

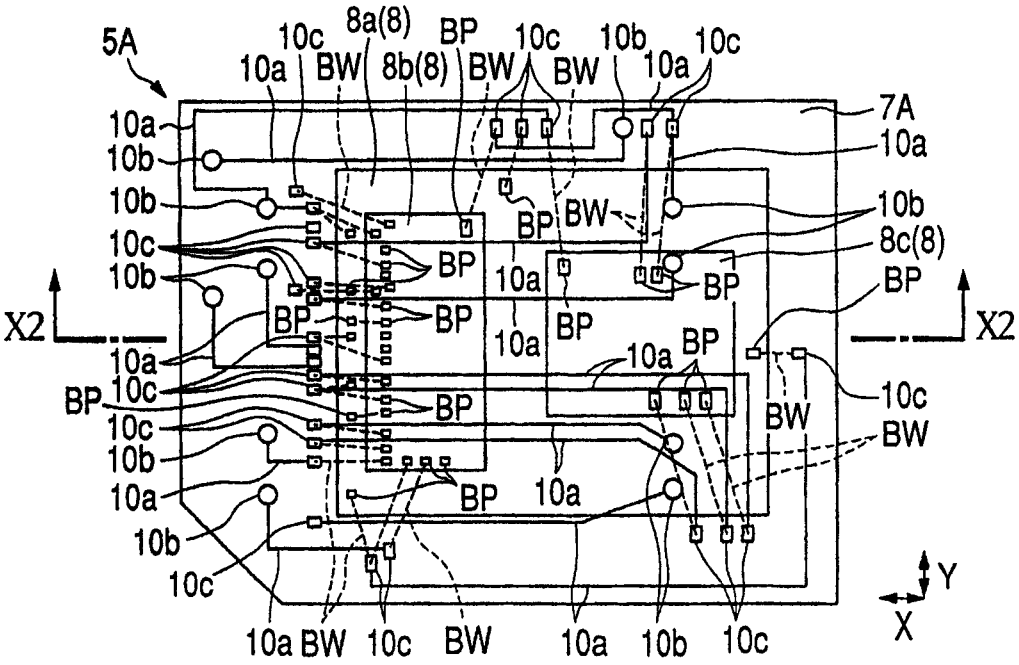

5A
10c
8a(8)
BP
10c
10b
10c
10a
BW
8b(8)
BW
BW
10a
7A
10a
10a
10b
10b
10c
10b
BP
BW
10b
8c(8)
BP
10a
BP
BP
X2
BP
BP
BP
10a
10a
BP
BP
X2
10a
10a
BP
BP
10c
10c
BP
BW
BW
10c
10b
10a
BP
10a
10b
10c
10a
BW
10c
BW
10a
10b
10c
Y
X

图 9

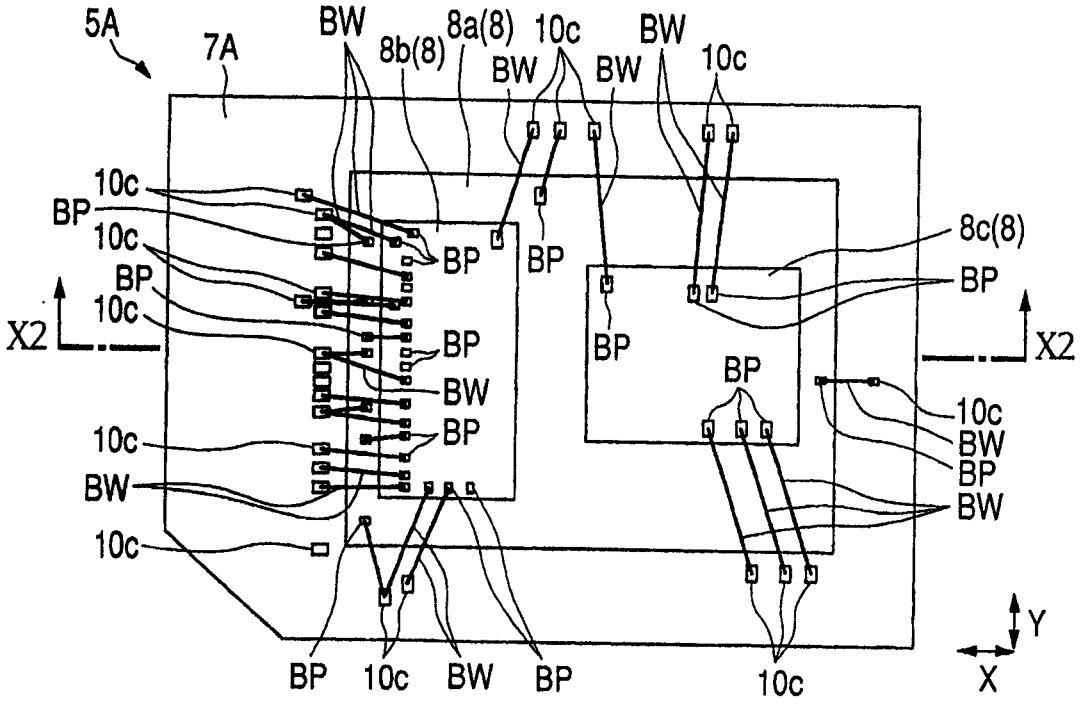

5A
7A
BW
8b(8)
8a(8)
10c
BW
BW
BW
10c
10c
BP
10c
BP
10c
BP
10c
BP
BW
BP
10c
BW
10c
BP
BP
BP
BP
BP
BP
BP
8c(8)
BP
BP
BP
X2
X2
10c
BW
BP
BW
Y
X
BP
10c
BW
BP
10c

图 10

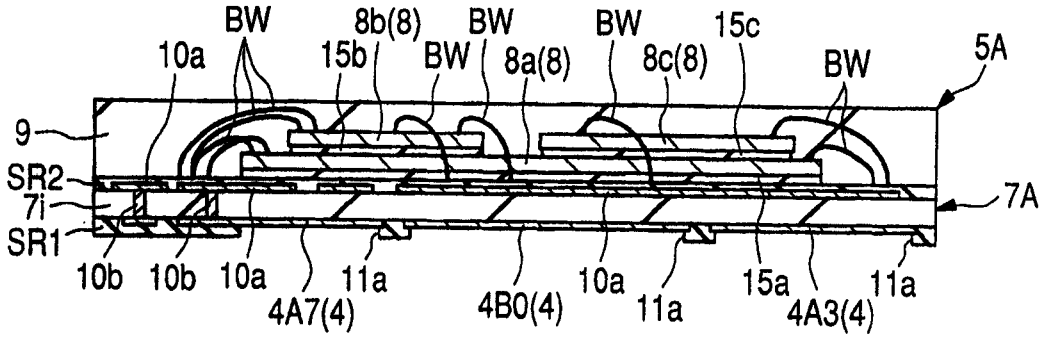

BW
8b(8)
BW
BW
15c
10a
15b
BW
8a(8)
8c(8)
BW
5A
9
SR2
7i
SR1
7A
10b
10b
10a
4A7(4)
11a
4B0(4)
10a
11a
15a
4A3(4)
11a

图 11

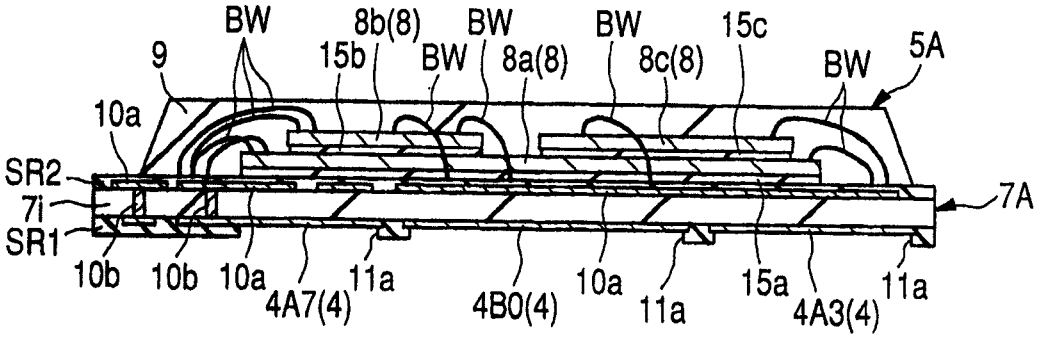

BW
8b(8)
BW
BW
15c
9
15b
BW
8a(8)
8c(8)
BW
5A
10a
SR2
7i
SR1
7A
10b
10b
10a
4A7(4)
11a
4B0(4)
10a
11a
15a
4A3(4)
11a

图 12

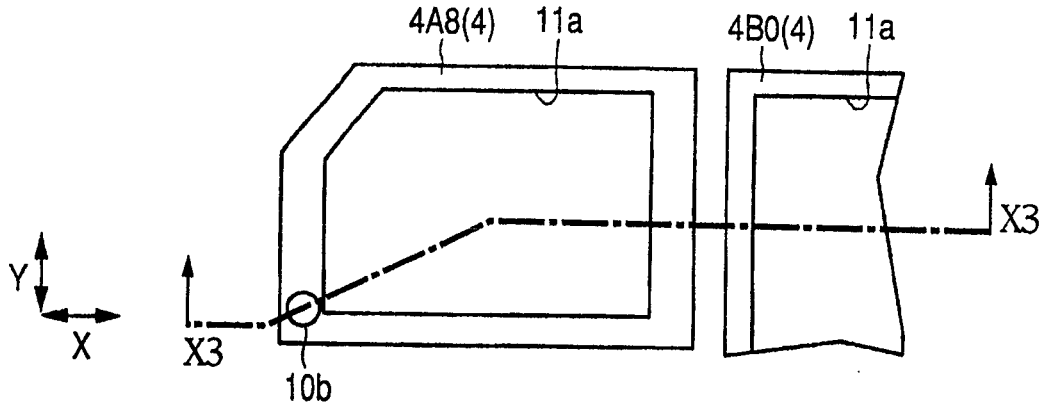


图 13

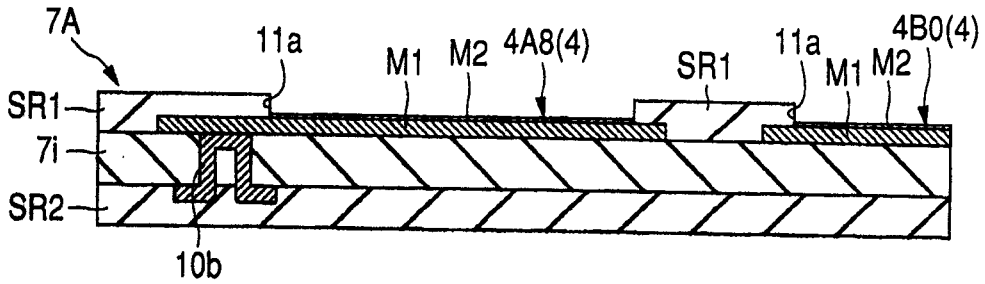


图 14

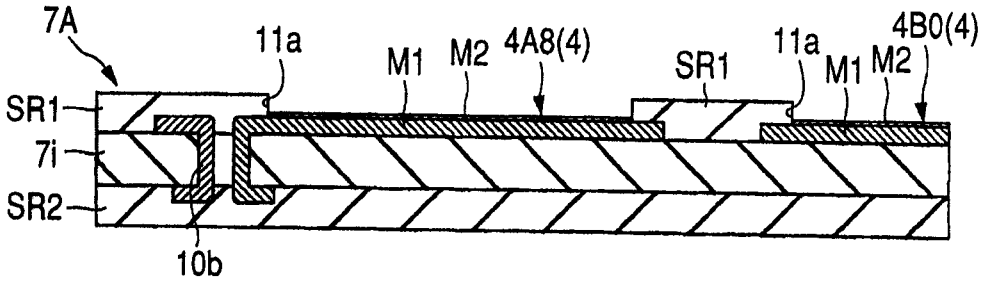


图 15

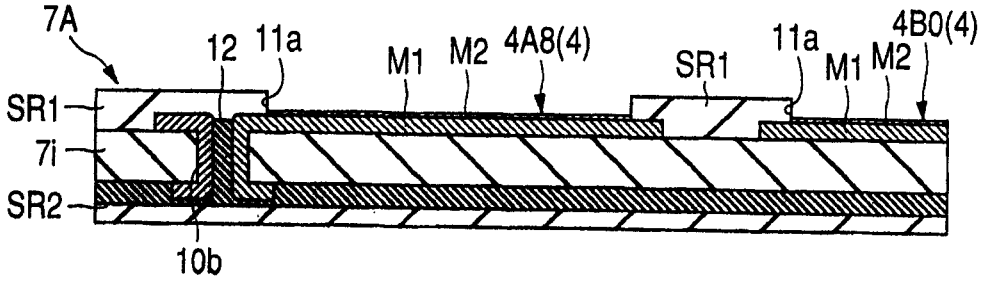


图 16

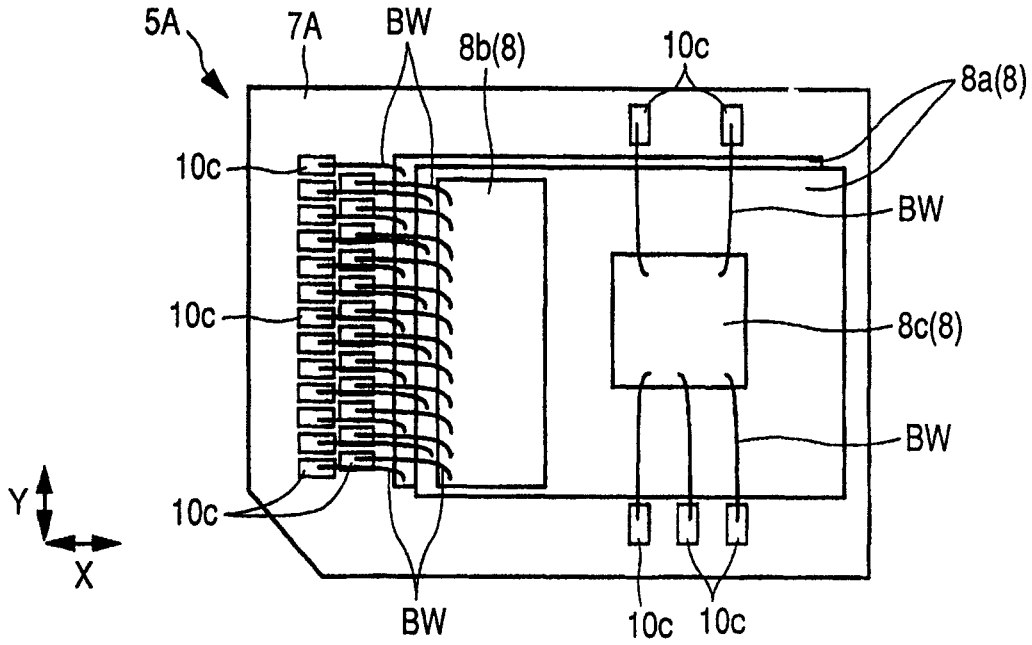

5A
7A
BW
8b(8)
10c
8a(8)
10c
BW
10c
8c(8)
BW
10c
Y
X
BW
10c
10c

图 17

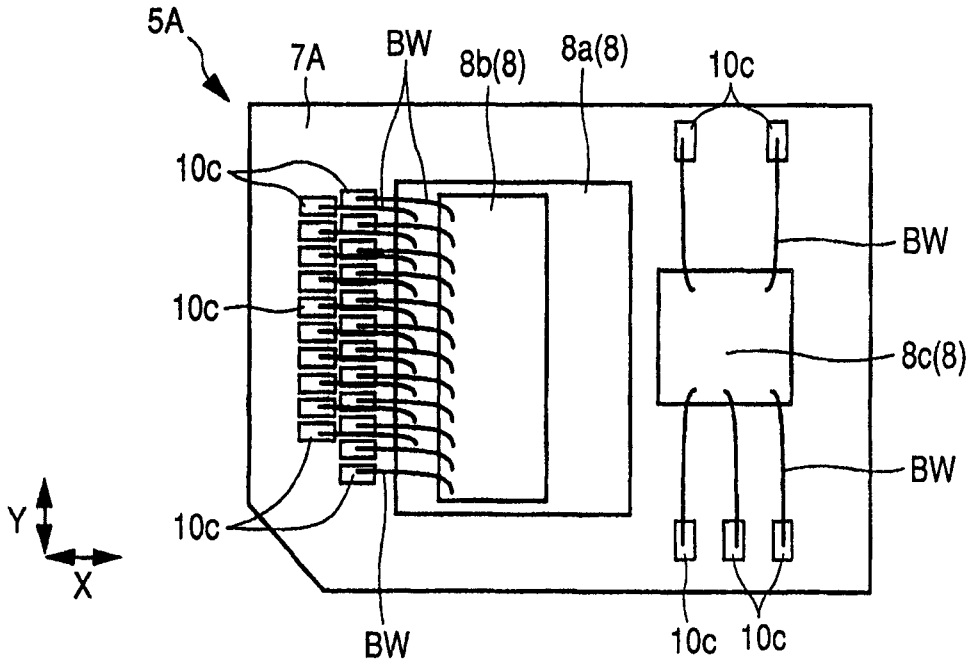

5A
7A
BW
8b(8)
8a(8)
10c
10c
BW
10c
8c(8)
BW
10c
Y
X
BW
10c
10c

图 18

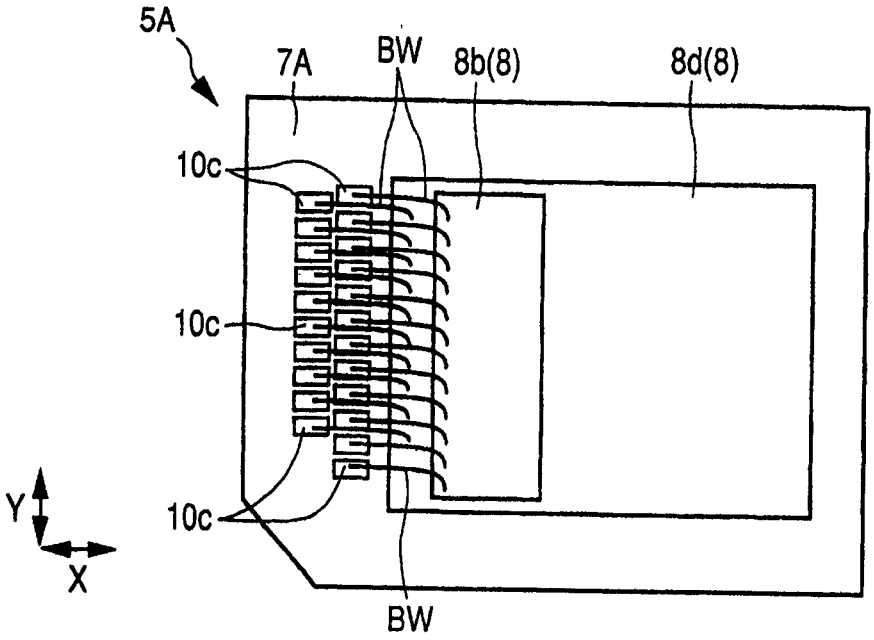

5A
7A
BW
8b(8)
8d(8)
10c
10c
10c
Y
X
BW

图 19

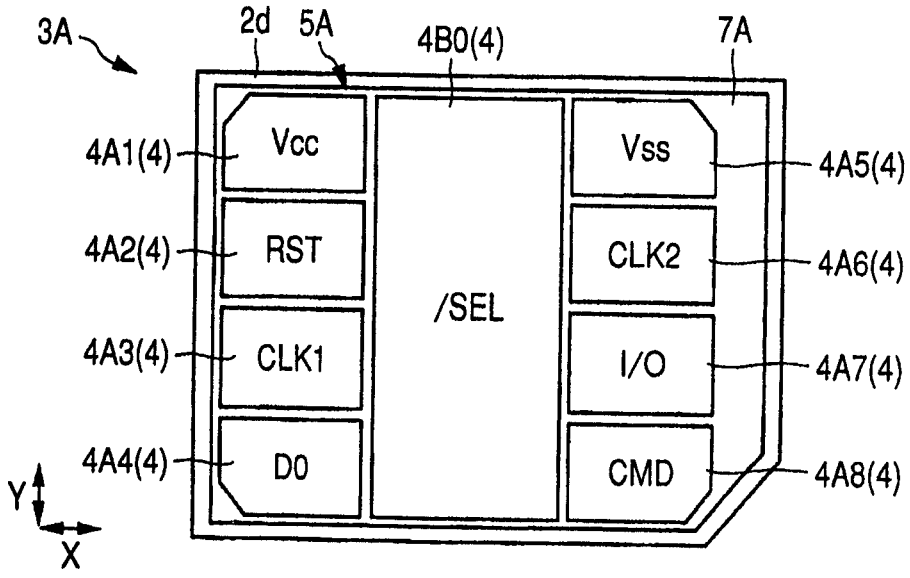

3A
2d
5A
4B0(4)
7A
4A1(4)
Vcc
Vss
4A5(4)
4A2(4)
RST
CLK2
4A6(4)
/SEL
4A3(4)
CLK1
I/O
4A7(4)
4A4(4)
D0
CMD
4A8(4)
Y
X

图 20

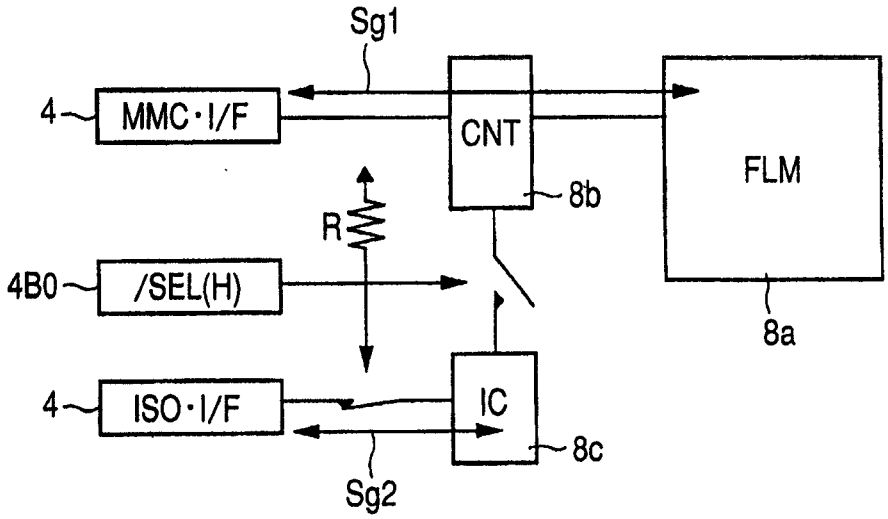

Sg1
4
MMC·I/F
CNT
FLM
8b
R
4B0
/SEL(H)
8a
4
ISO·I/F
IC
8c
Sg2

图 21

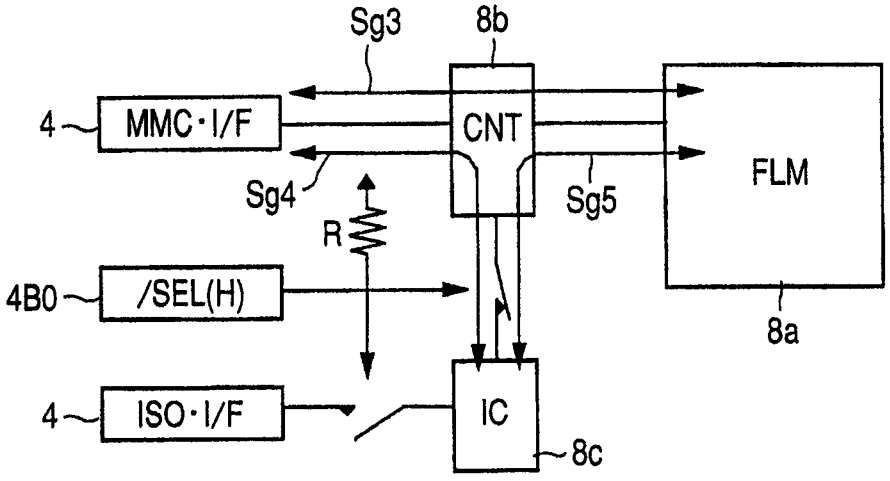

Sg3
8b
4
MMC·I/F
CNT
FLM
Sg4
Sg5
R
4B0
/SEL(H)
8a
4
ISO·I/F
IC
8c

图 22

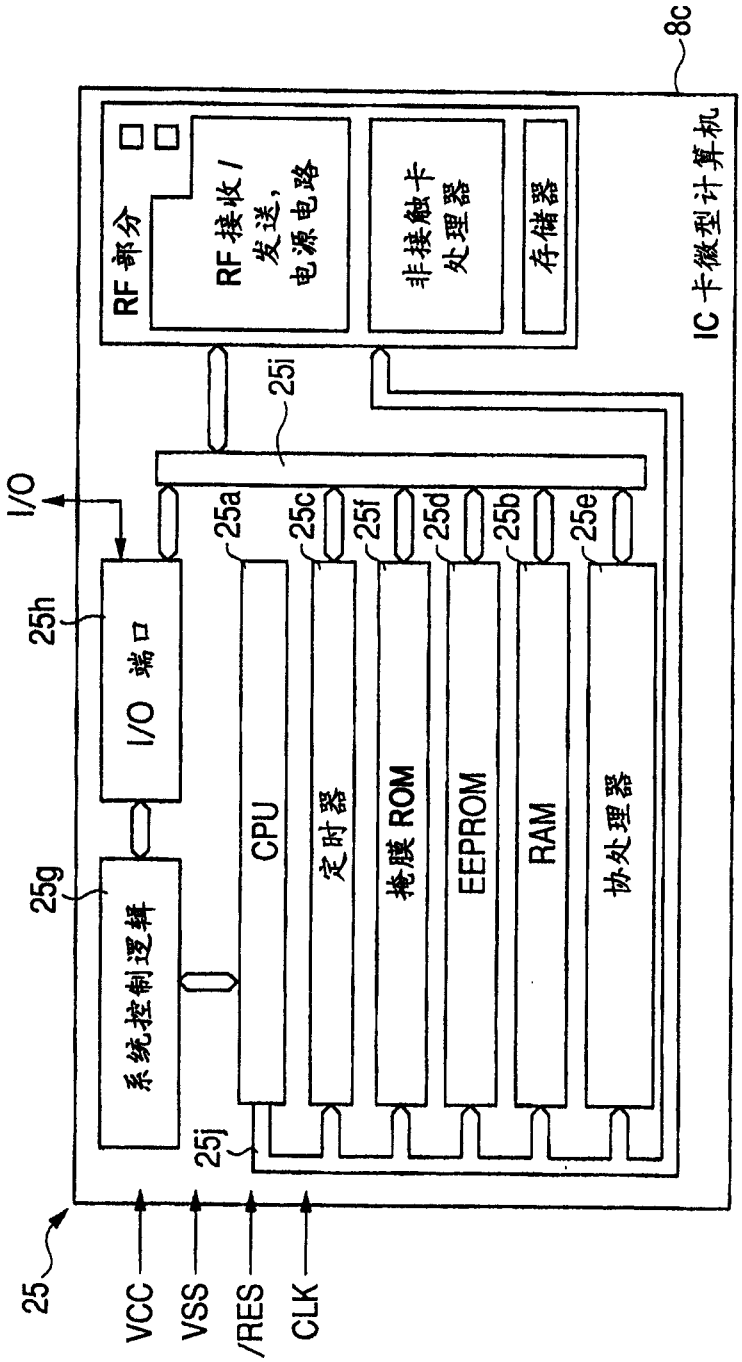

8c
IC 卡微型计算机
RF 部分
RF 接收 / 发送，电源电路
非接触卡处理器
存储器
25i
I/O
25h
I/O 端口
25g
系统控制逻辑
CPU
25a
定时器
25c
掩膜 ROM
25f
EEPROM
25d
RAM
25b
协处理器
25e
25j
25
VCC
VSS
/RES
CLK

图 23

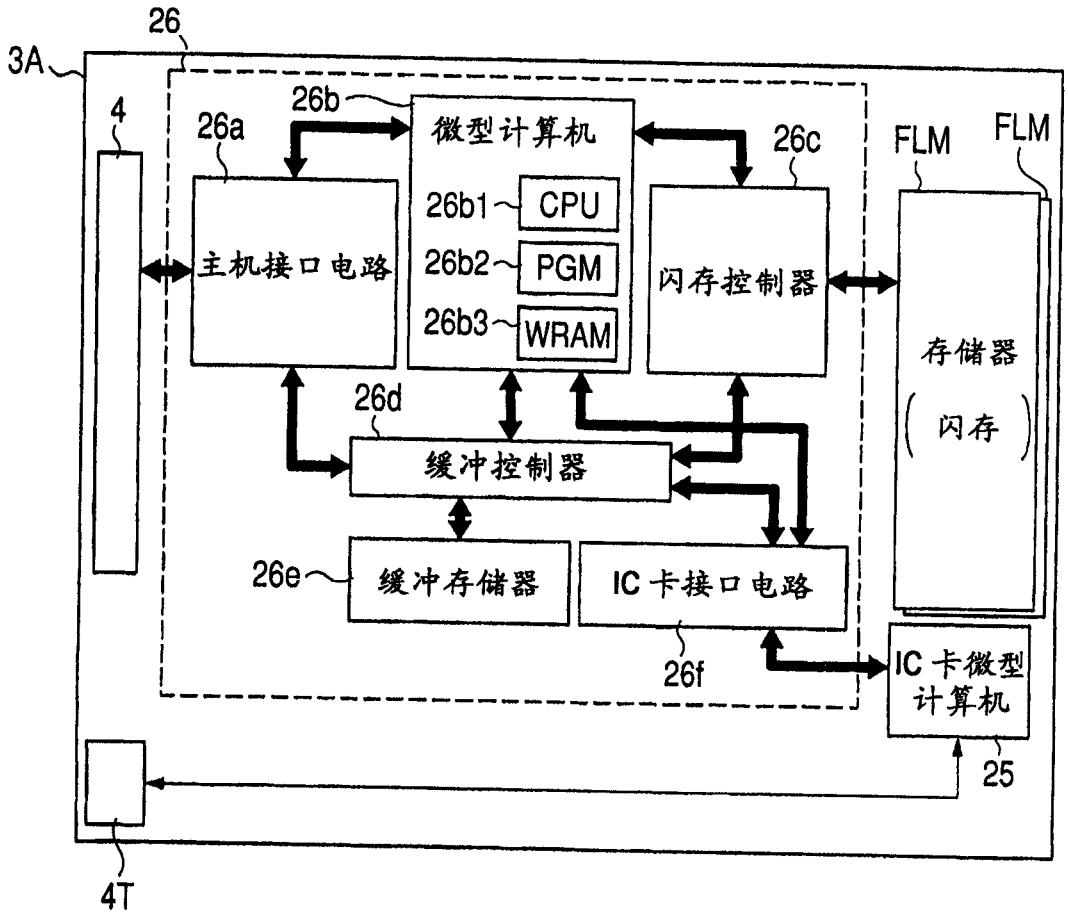

26
3A
4
26a
26b
微型计算机
26b1
CPU
26b2
PGM
26b3
WRAM
主机接口电路
26c
闪存控制器
FLM
FLM
存储器
(闪存)
26d
缓冲控制器
26e
缓冲存储器
IC卡接口电路
26f
IC卡微型计算机
25
4T

图 24

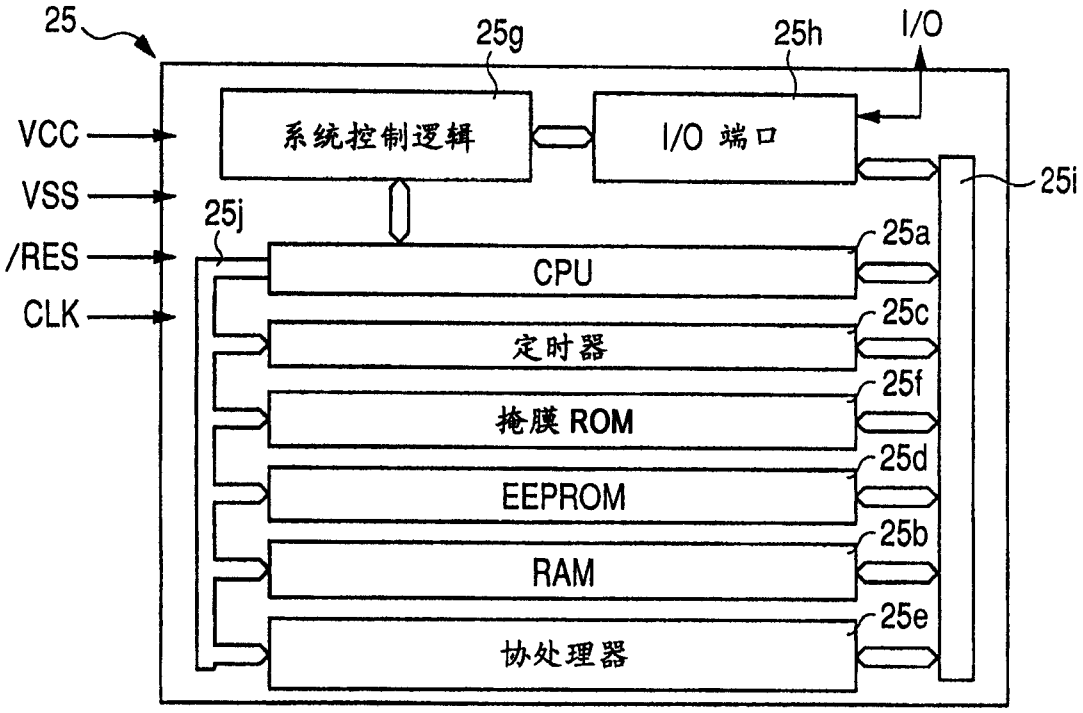

25
25g
25h
I/O
VCC
VSS
/RES
CLK
系统控制逻辑
I/O 端口
25i
25j
25a
CPU
25c
定时器
25f
掩膜 ROM
25d
EEPROM
25b
RAM
25e
协处理器

图 25

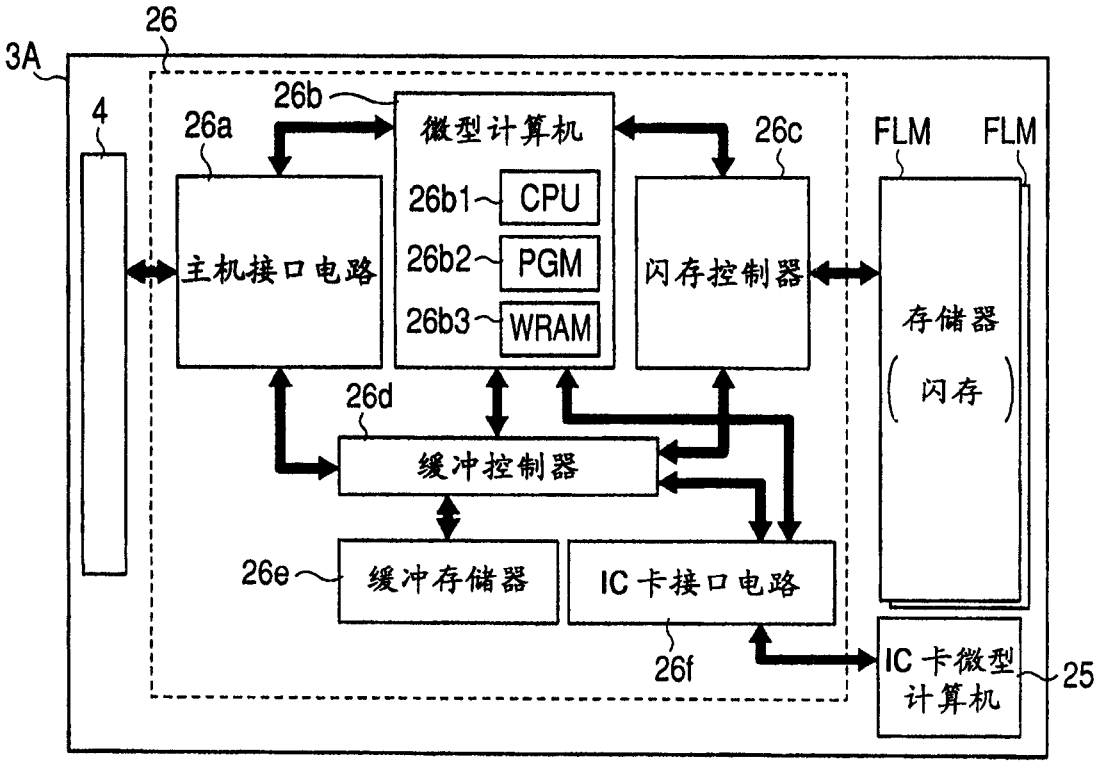

26
3A
4
26a
26b
微型计算机
26b1
CPU
26b2
PGM
26b3
WRAM
26c
FLM
FLM
主机接口电路
闪存控制器
存储器
(闪存)
26d
缓冲控制器
26e
缓冲存储器
IC 卡接口电路
26f
IC 卡微型计算机
25

图 26

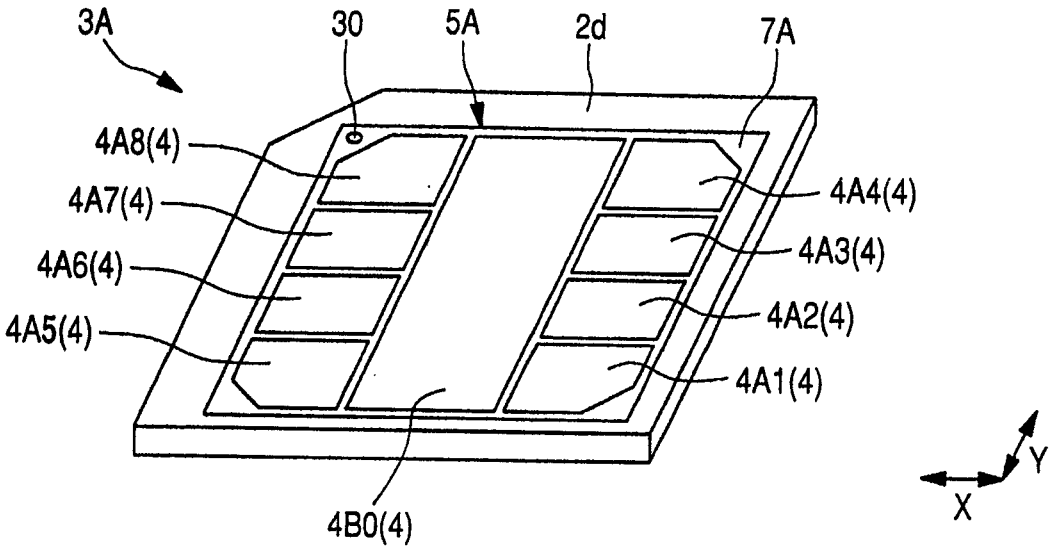

3A
30
5A
2d
7A
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
4B0(4)
Y
X

图 27

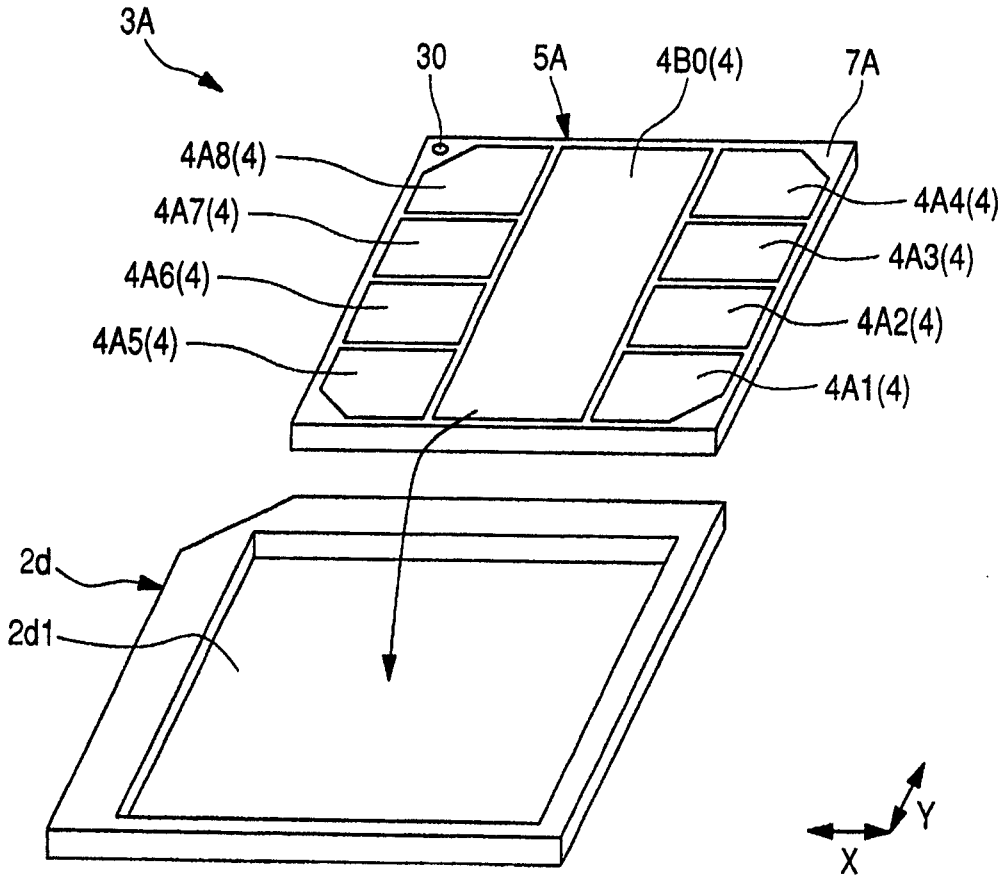

3A
30
5A
4B0(4)
7A
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
2d
2d1
Y
X

图 28

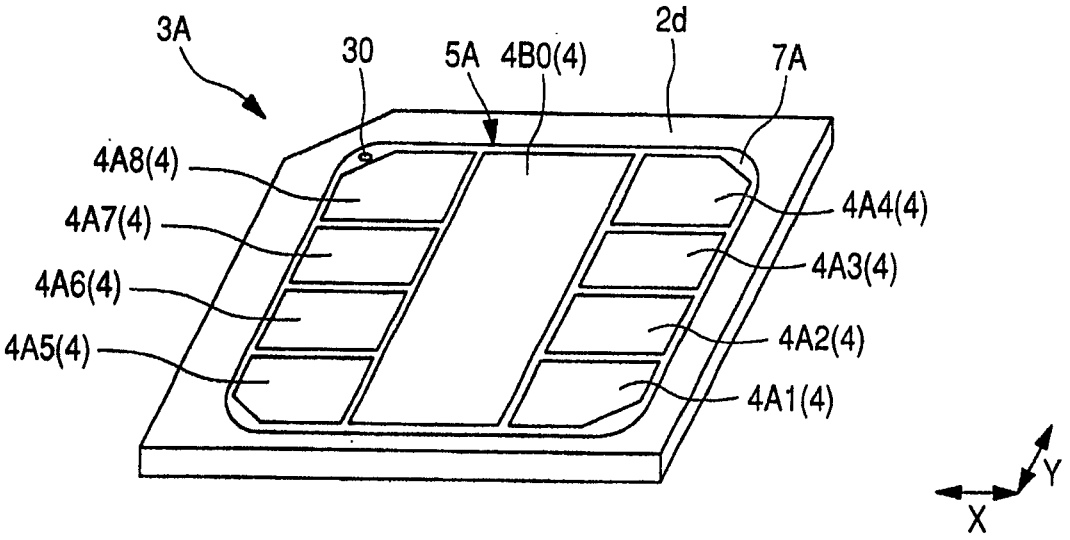

3A
30
5A
4B0(4)
2d
7A
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
Y
X

图 29

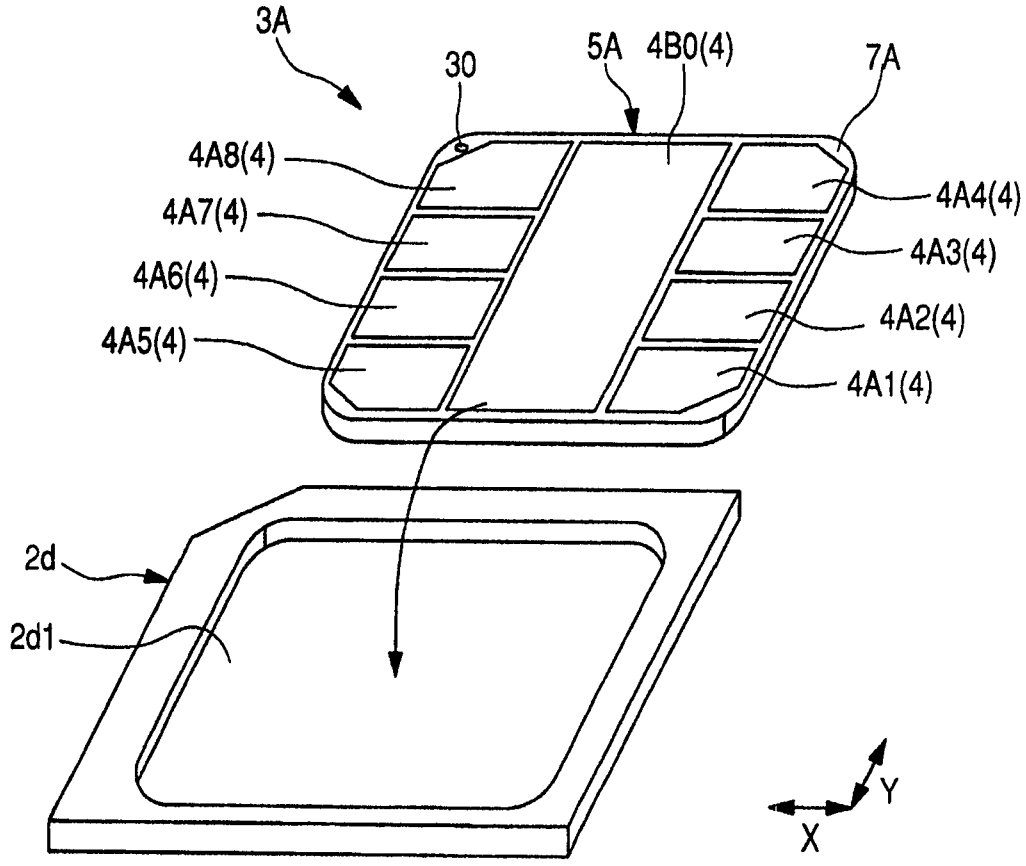

3A
30
5A
4B0(4)
7A
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
2d
2d1
Y
X

图 30

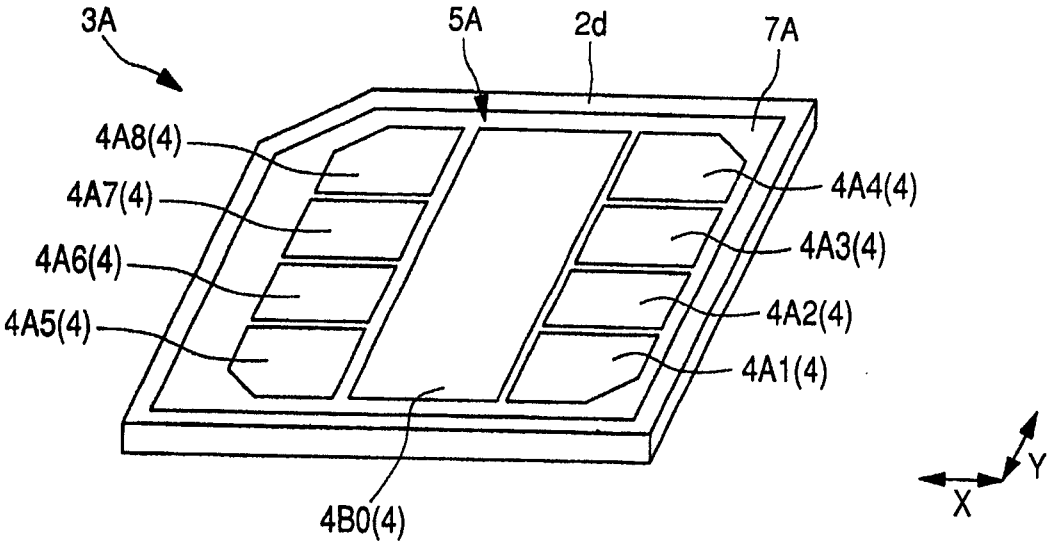

3A
5A
2d
7A
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
4B0(4)
Y
X

图 31

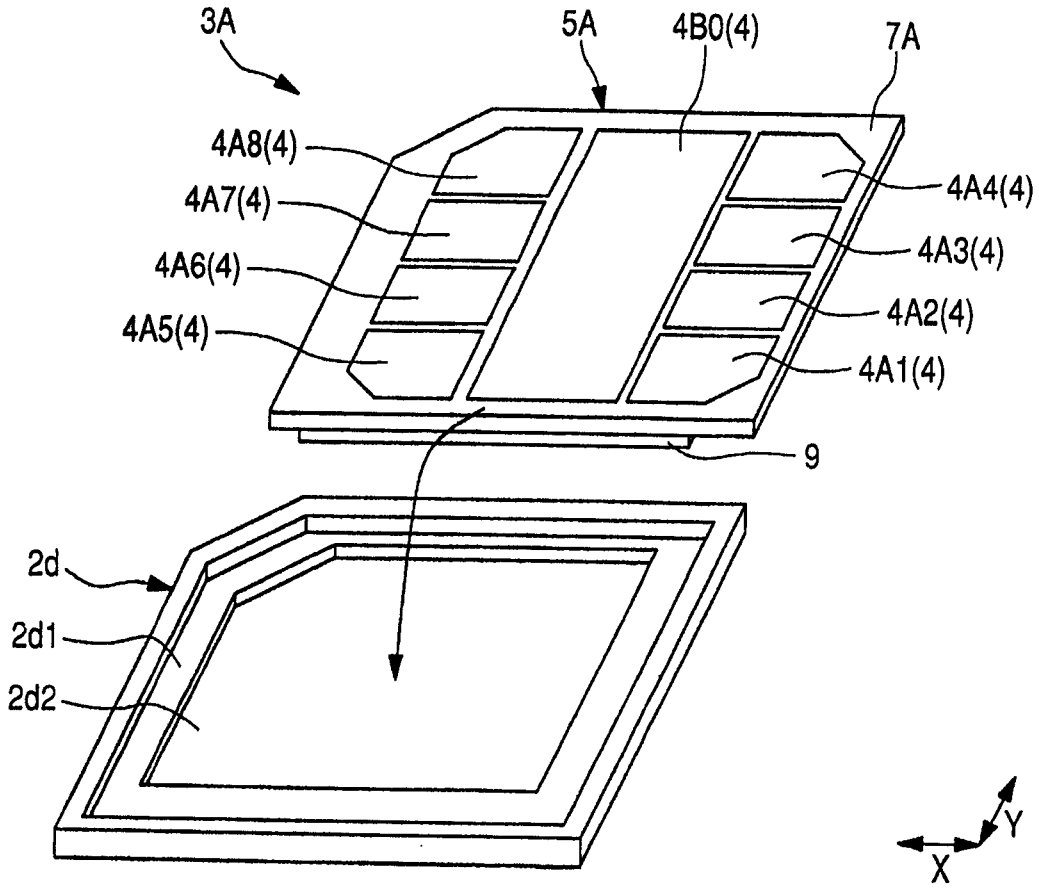

3A
5A
4B0(4)
7A
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
9
2d
2d1
2d2
Y
X

图 32

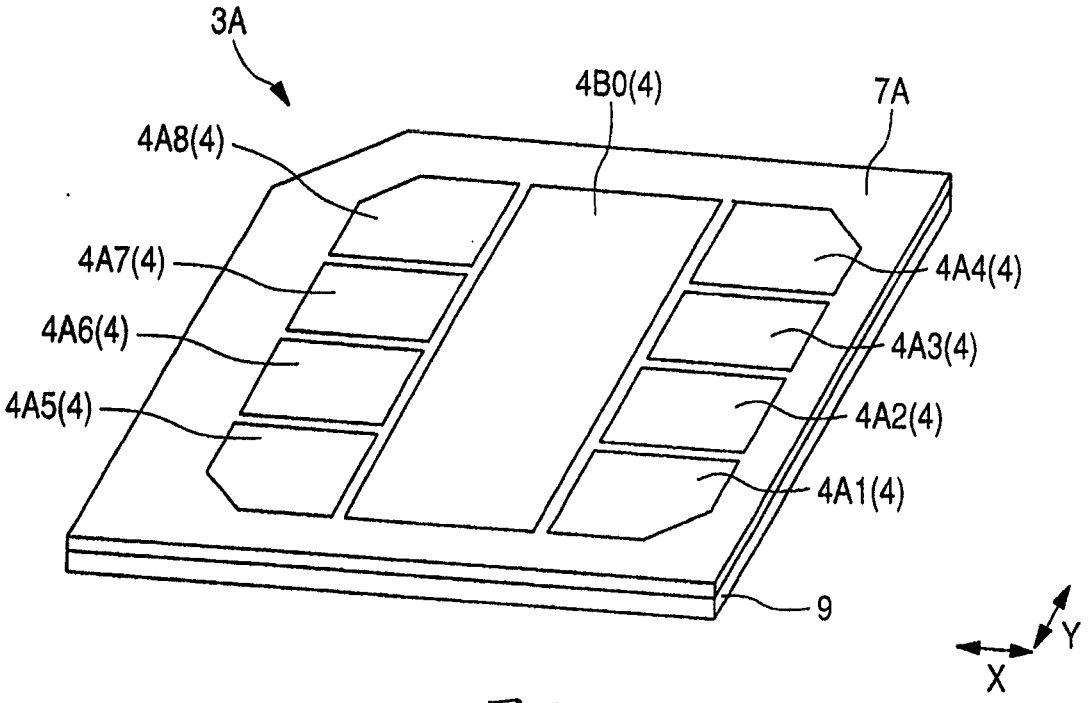

3A
4B0(4)
7A
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
9
Y
X

图 33

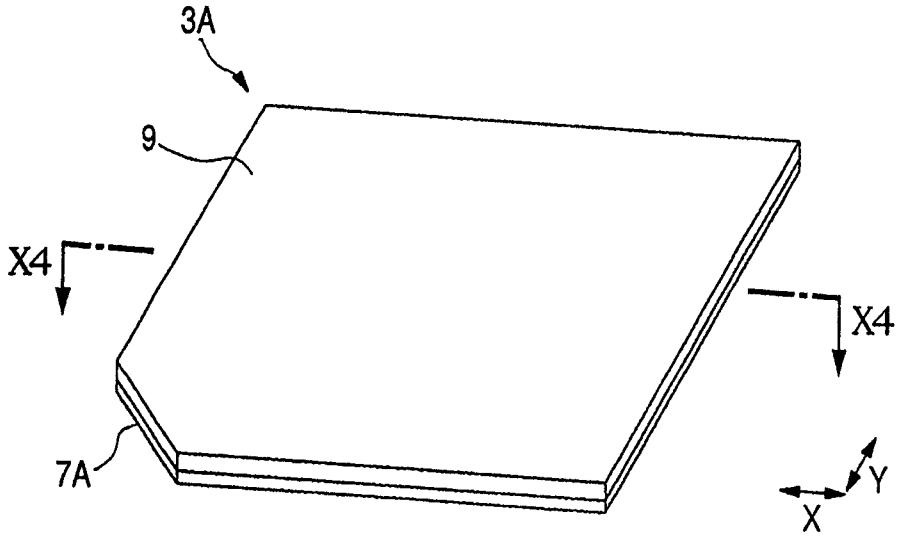

3A
9
X4
X4
7A
Y
X

图 34

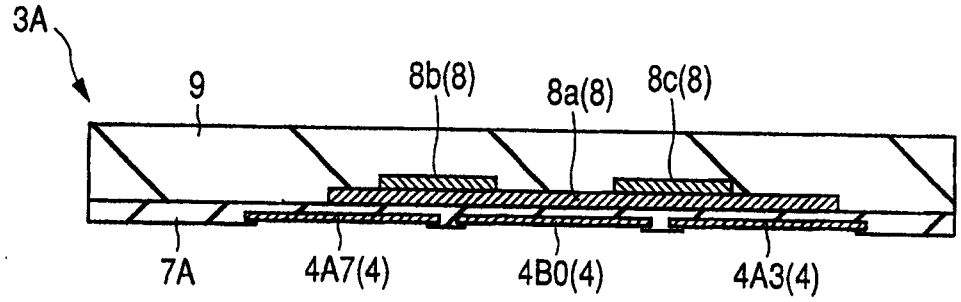

3A
9
8b(8)
8a(8)
8c(8)
7A
4A7(4)
4B0(4)
4A3(4)

图 35

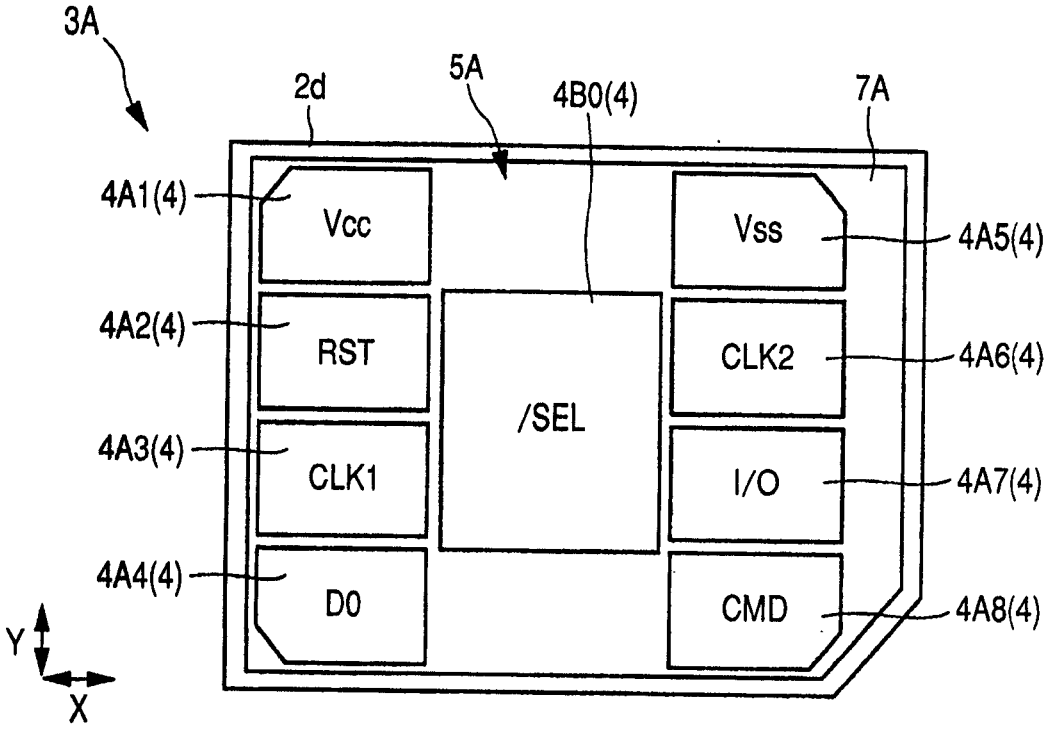

3A
2d
5A
4B0(4)
7A
4A1(4)
Vcc
Vss
4A5(4)
4A2(4)
RST
/SEL
CLK2
4A6(4)
4A3(4)
CLK1
I/O
4A7(4)
4A4(4)
D0
CMD
4A8(4)
Y
X

图 36

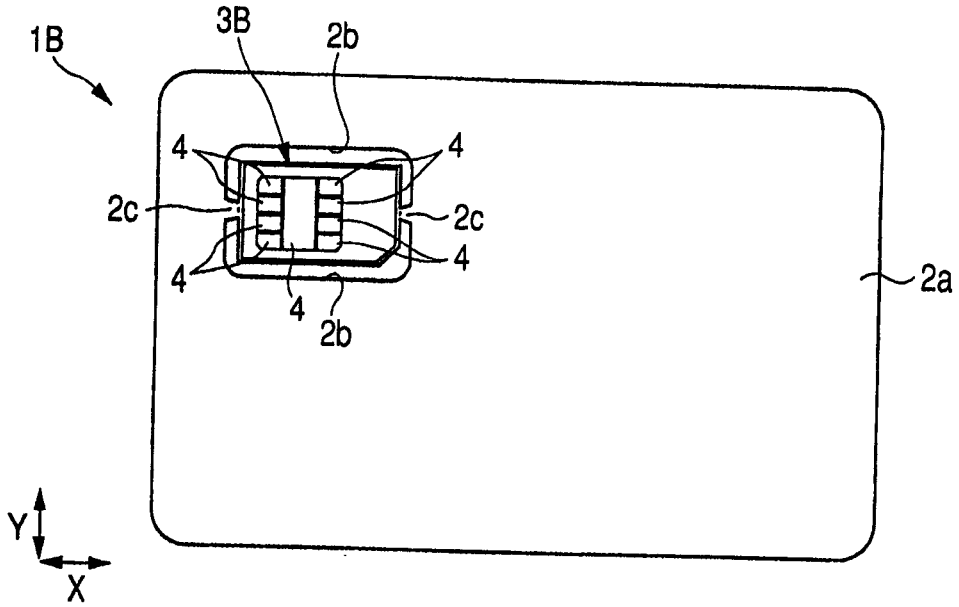


图 37

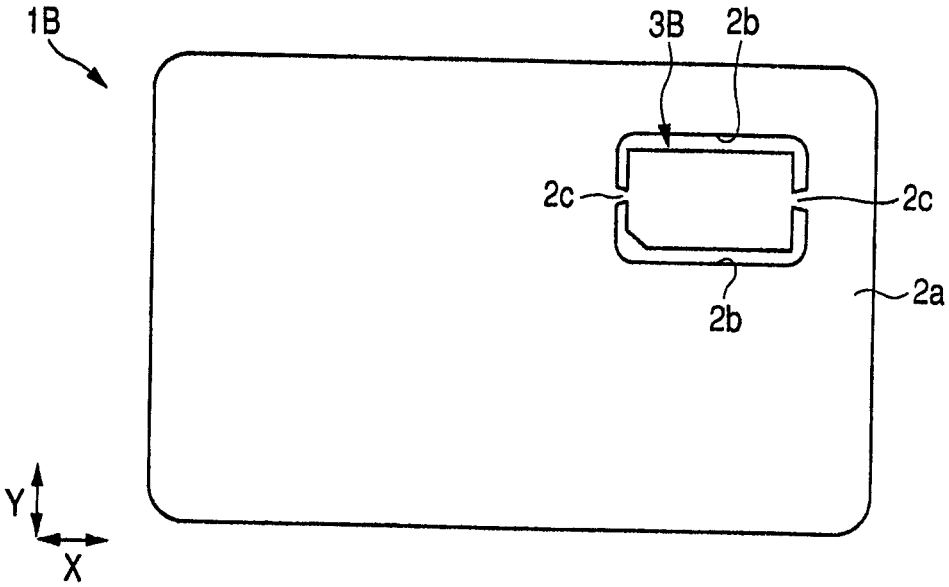


图 38

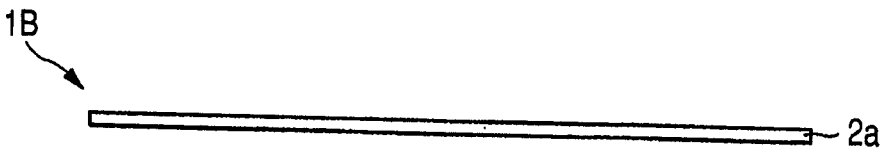


图 39

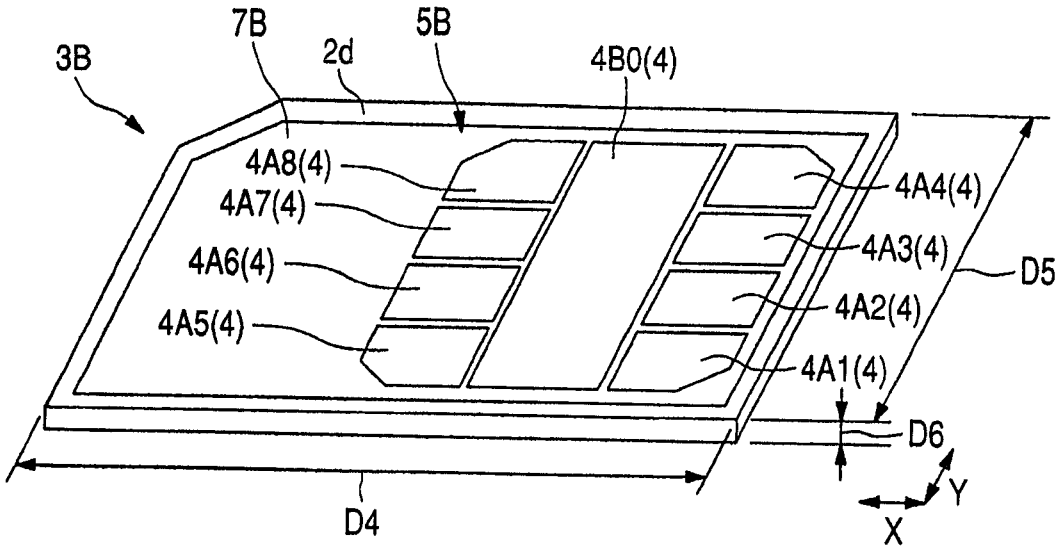

3B
7B
2d
5B
4B0(4)
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
D5
D6
D4
Y
X

图 40

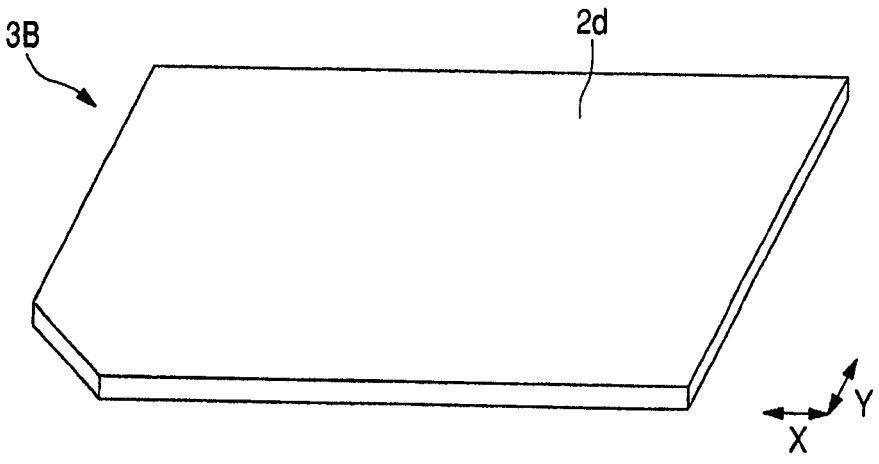

3B
2d
Y
X

图 41

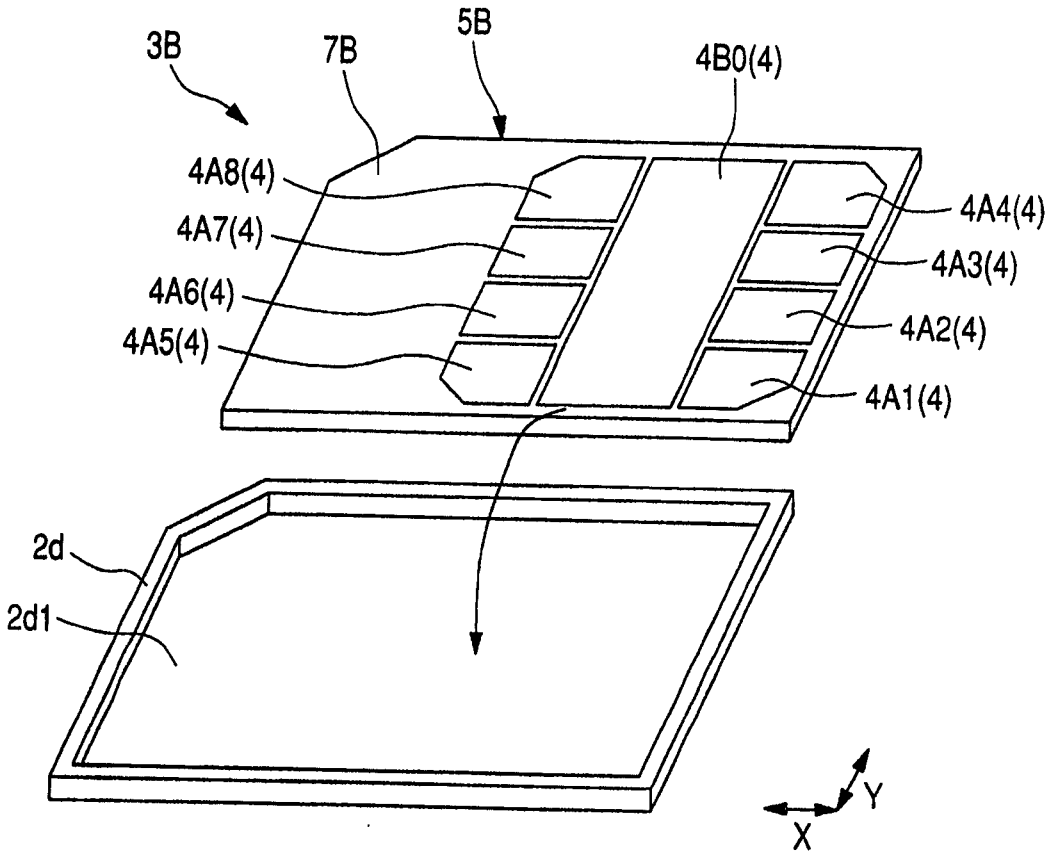


图 42

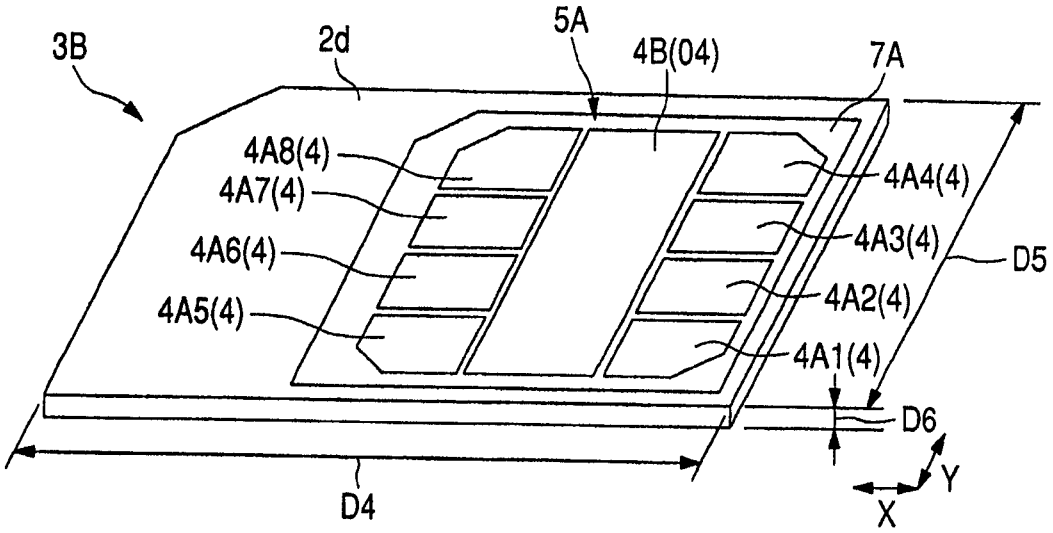

3B
2d
5A
4B(04)
7A
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
D5
D6
D4
Y
X

图 43

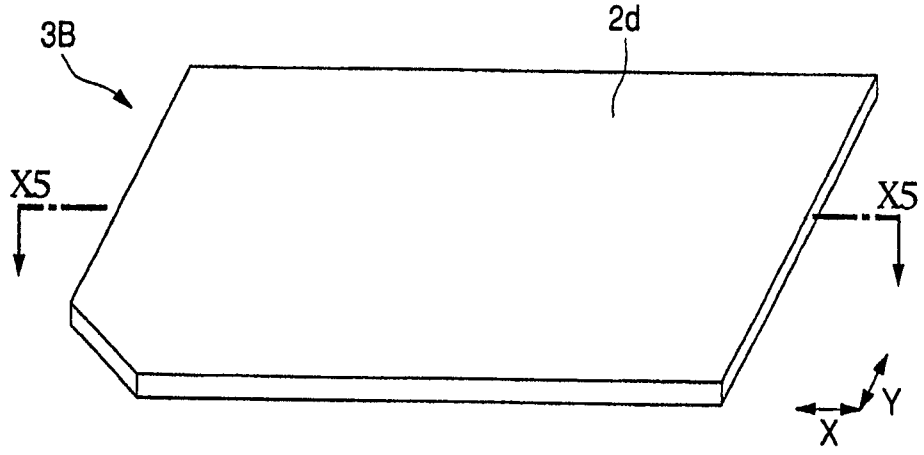

3B
2d
X5
X5
Y
X

图 44

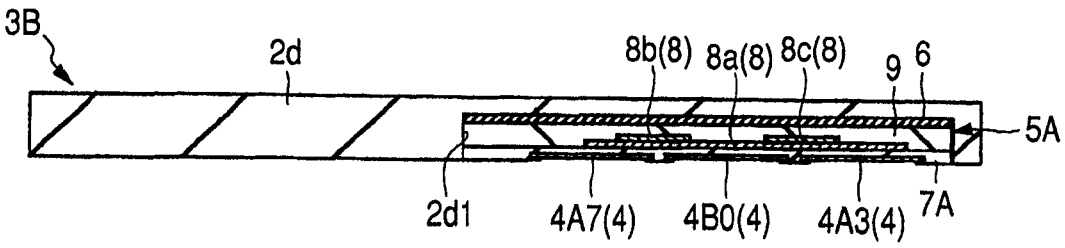

3B
2d
8b(8)
8a(8)
8c(8)
9
6
5A
2d1
4A7(4)
4B0(4)
4A3(4)
7A

图 45

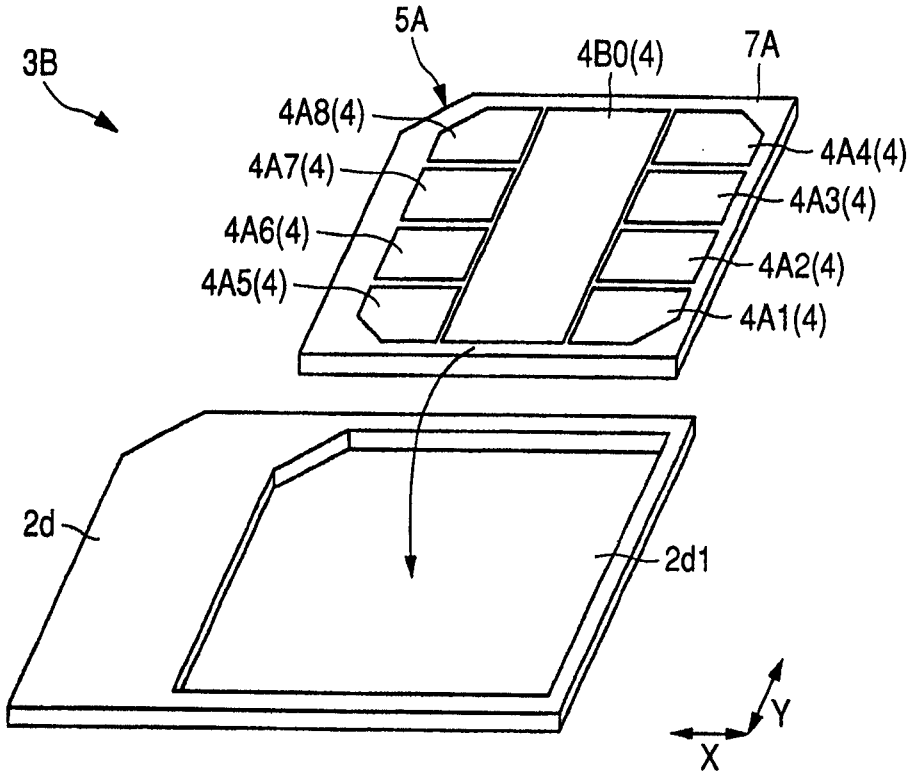

3B
5A
4B0(4)
7A
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
2d
2d1
Y
X

图 46

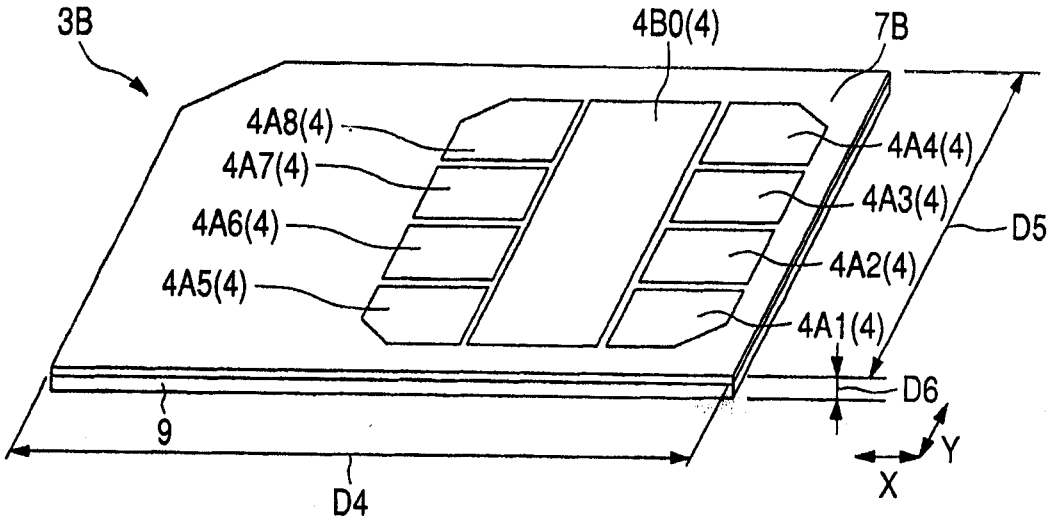

3B
4B0(4)
7B
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
D5
D6
9
D4
Y
X

图 47

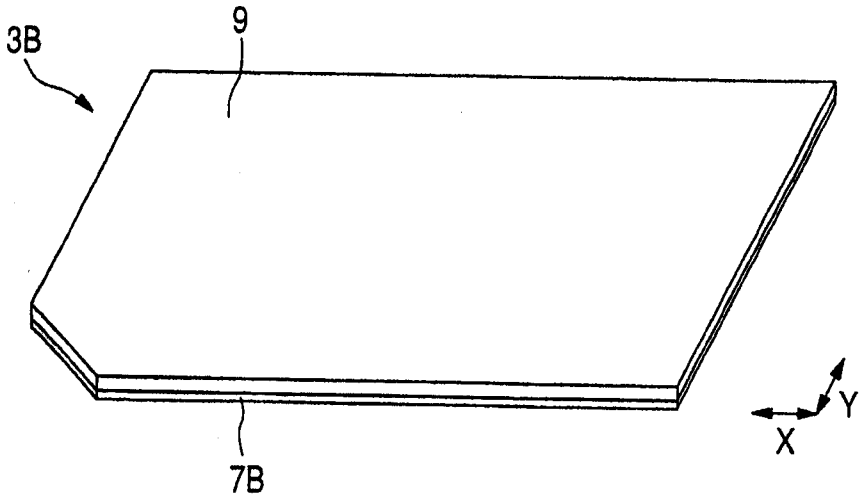

3B
9
7B
Y
X

图 48

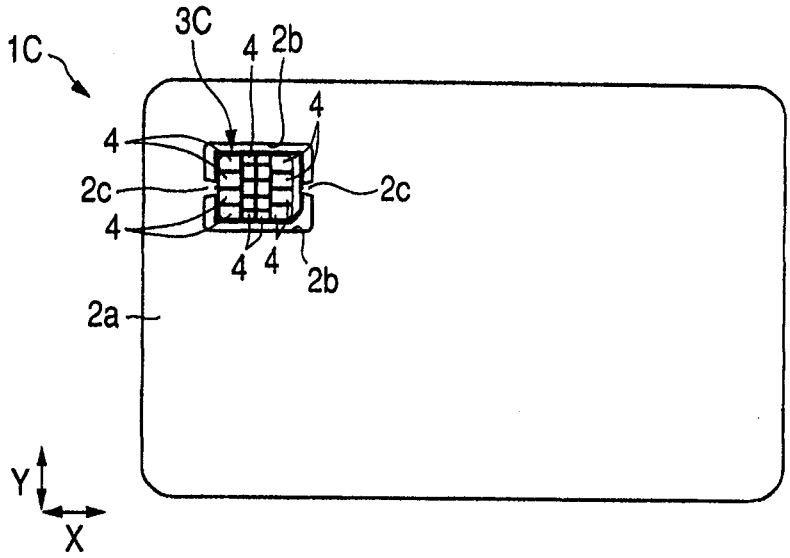


图 49

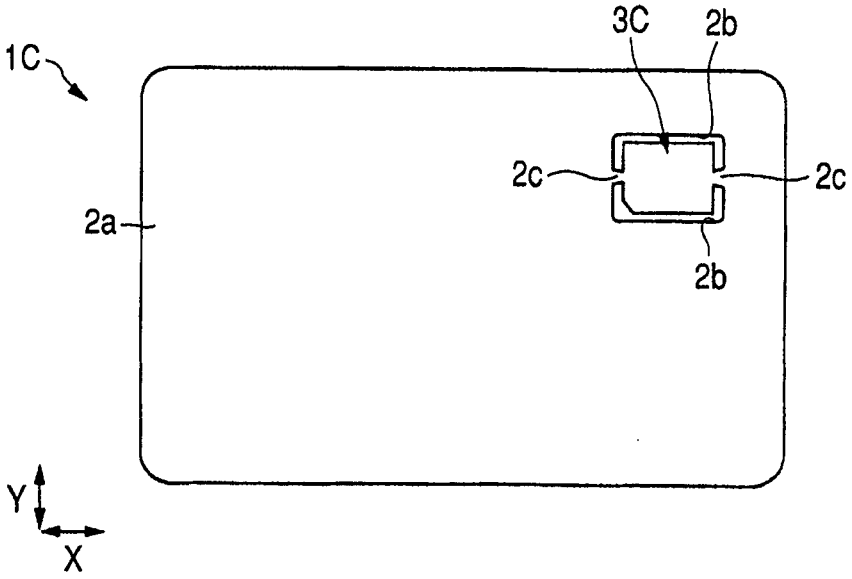


图 50



图 51

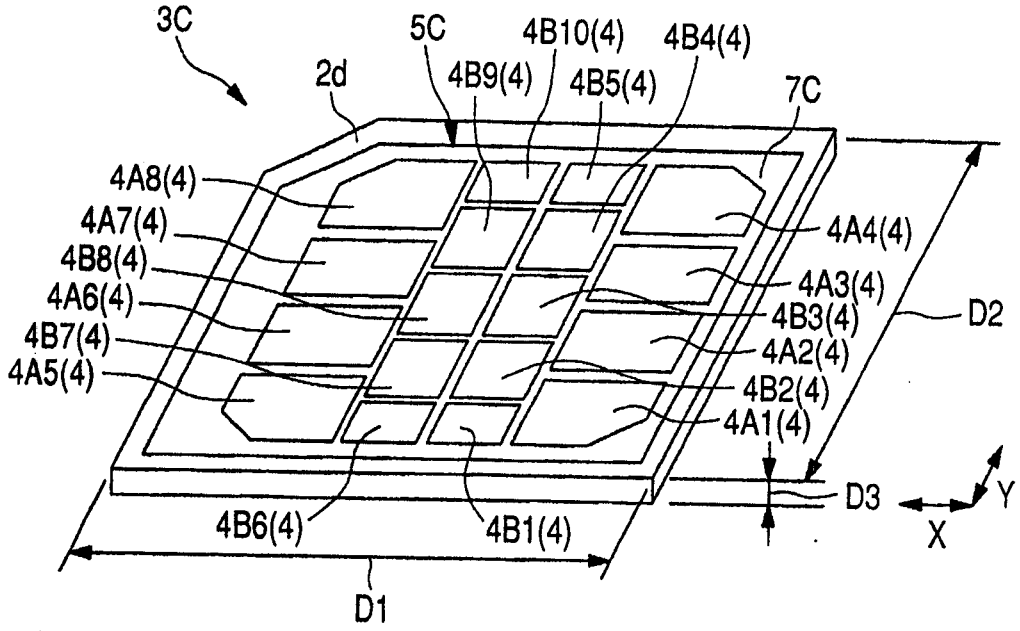

3C
5C
4B10(4)
4B4(4)
2d
4B9(4)
4B5(4)
7C
4A8(4)
4A7(4)
4B8(4)
4A6(4)
4B7(4)
4A5(4)
4A4(4)
4A3(4)
4B3(4)
4A2(4)
4B2(4)
4A1(4)
D2
D3
Y
X
4B6(4)
4B1(4)
D1

图 52

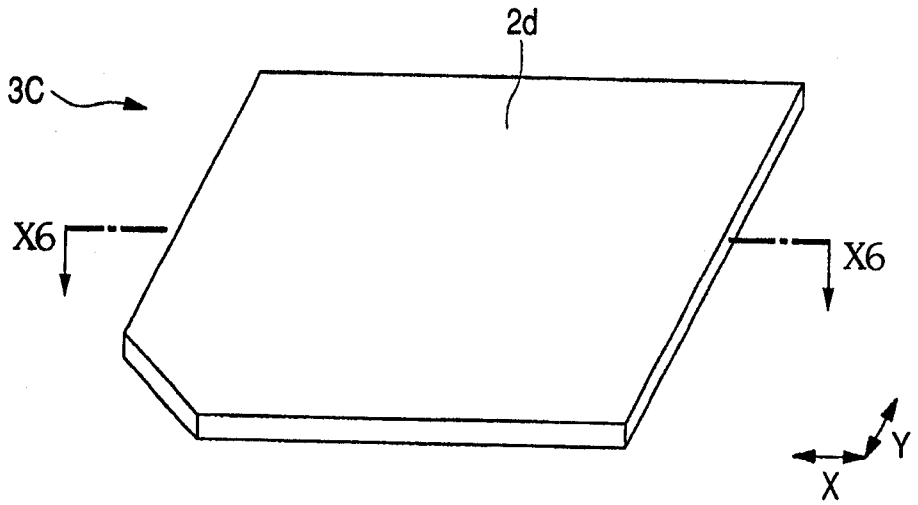

2d
3C
X6
X6
Y
X

图 53

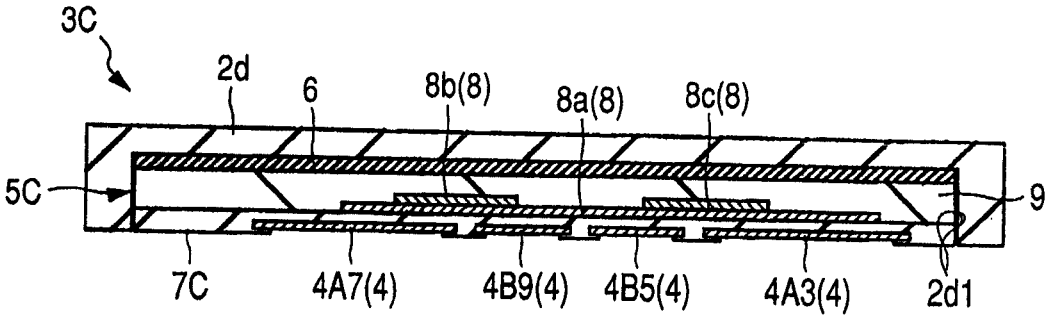

3C
2d
6
8b(8)
8a(8)
8c(8)
5C
9
7C
4A7(4)
4B9(4)
4B5(4)
4A3(4)
2d1

图 54

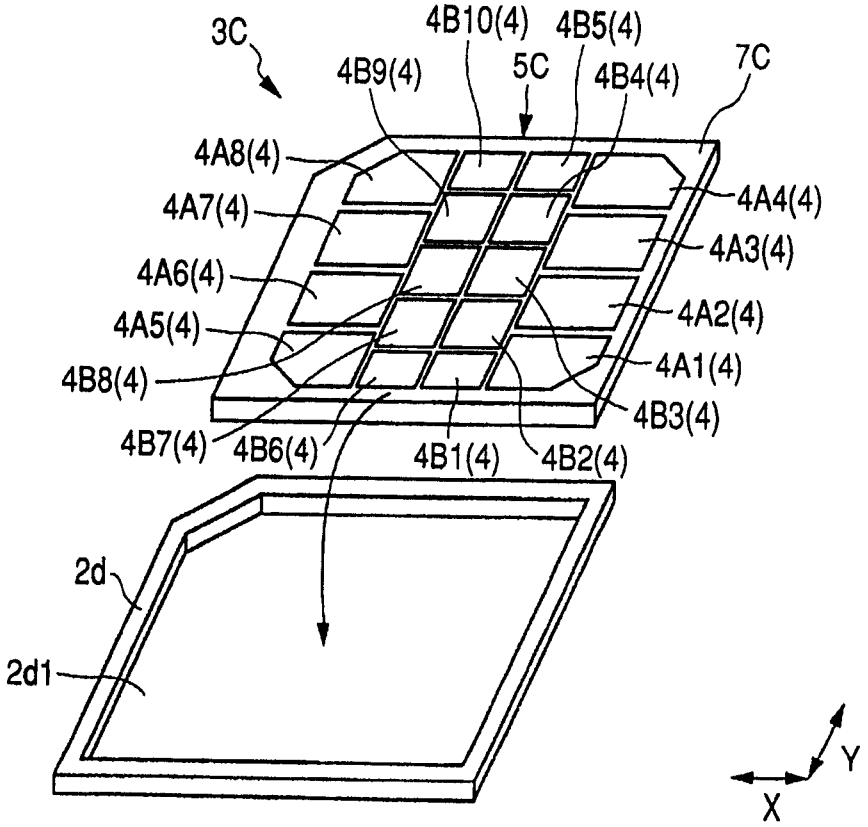

3C
4B10(4)
4B5(4)
4B9(4)
5C
4B4(4)
7C
4A8(4)
4A4(4)
4A7(4)
4A3(4)
4A6(4)
4A2(4)
4A5(4)
4A1(4)
4B8(4)
4B3(4)
4B7(4)
4B6(4)
4B1(4)
4B2(4)
2d
2d1
Y
X

图 55

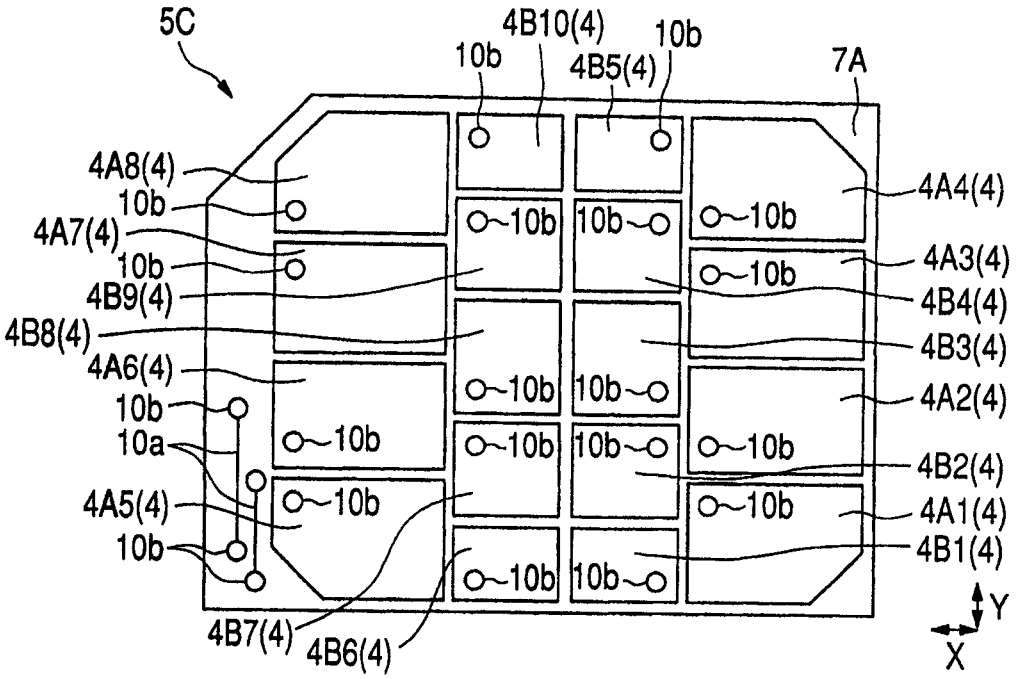

5C
4B10(4)
10b
10b
4B5(4)
7A
4A8(4)
10b
4A7(4)
10b
4B9(4)
4B8(4)
4A6(4)
10b
10a
4A5(4)
10b
4B7(4)
4B6(4)
4A4(4)
4A3(4)
4B4(4)
4B3(4)
4A2(4)
4B2(4)
4A1(4)
4B1(4)
Y
X

图 56

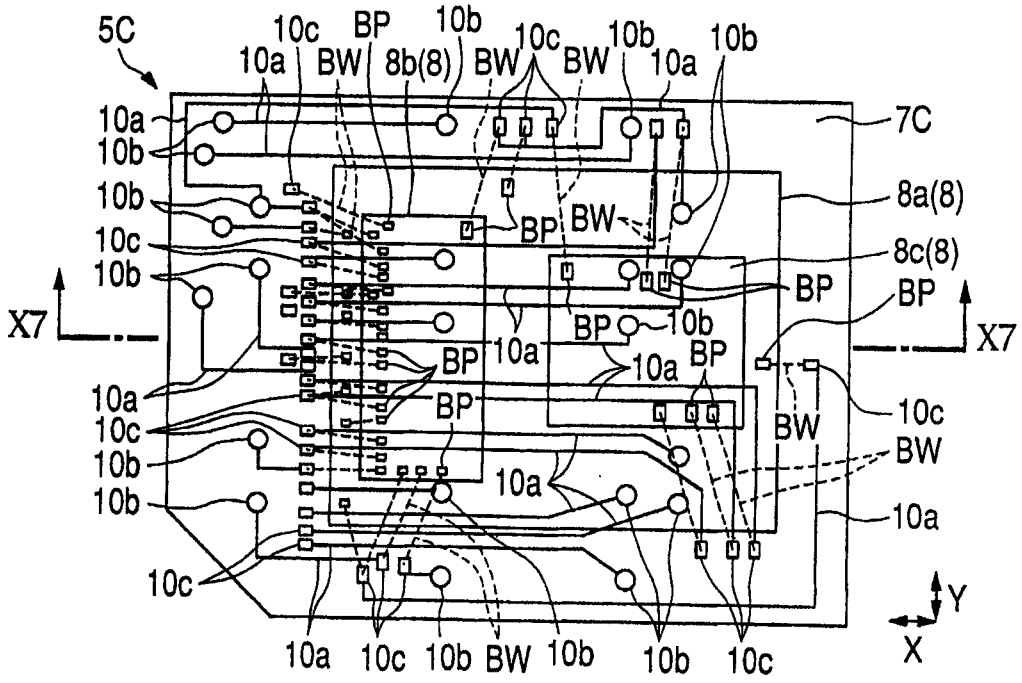

5C
10a
10c
BW
BP
10b
8b(8)
BW
10c
BW
10b
10a
10b
7C
8a(8)
8c(8)
BP
BW
BP
BP
BP
10b
10a
BP
10a
BP
BP
BP
X7
X7
10a
10c
10b
10b
10c
10a
10c
BW
BW
10a
10a
10c
10b
BW
10b
10b
10c
Y
X

图 57

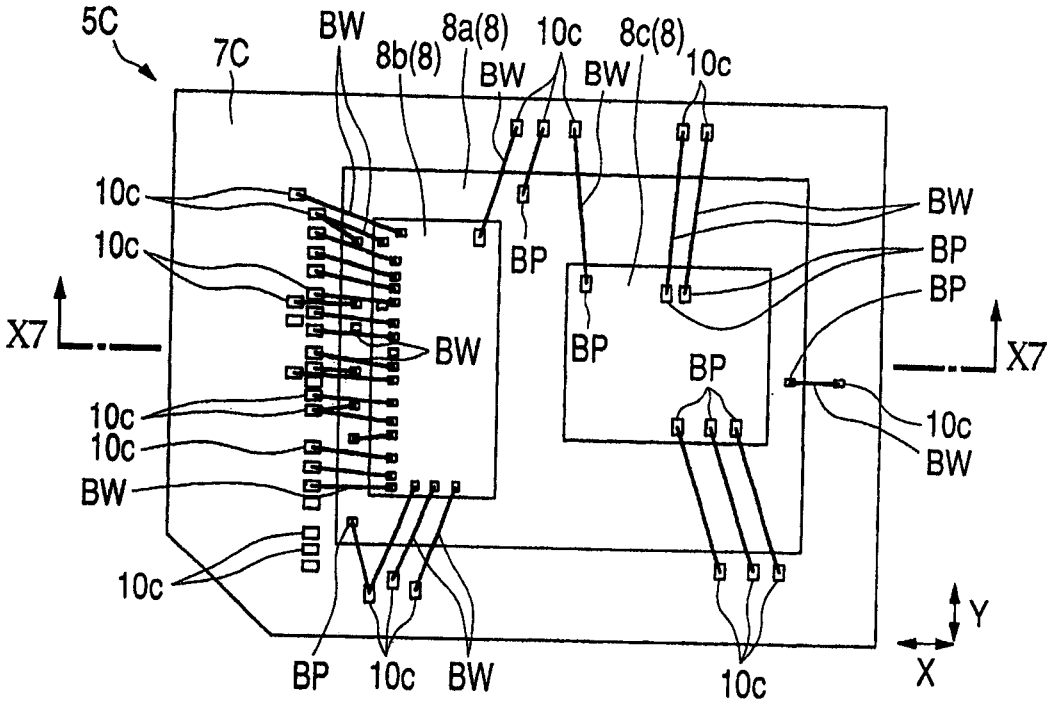

5C
7C
BW
8b(8)
8a(8)
10c
BW
BW
8c(8)
10c
10c
10c
BP
BW
BP
BP
BP
BW
BP
BP
X7
X7
10c
10c
BW
10c
10c
BW
BW
BP
10c
BW
10c
Y
X

图 58

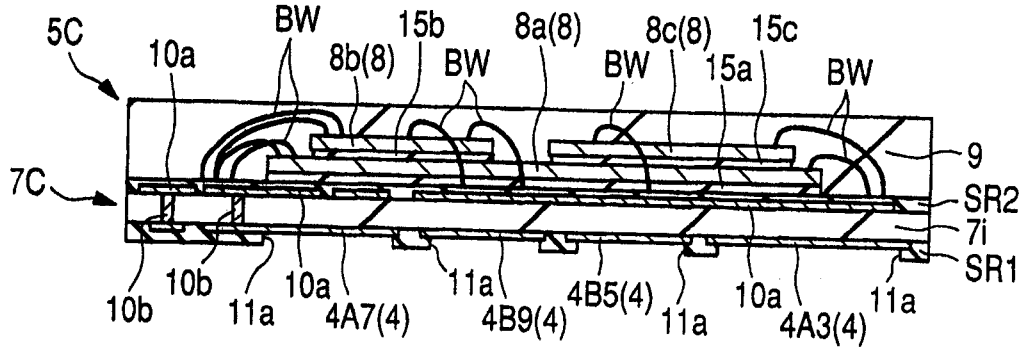

5C
10a
BW
8b(8)
15b
BW
8a(8)
BW
8c(8)
15a
15c
BW
9
SR2
7i
SR1
7C
10b
10b
11a
10a
4A7(4)
11a
4B9(4)
4B5(4)
11a
10a
4A3(4)
11a

图 59

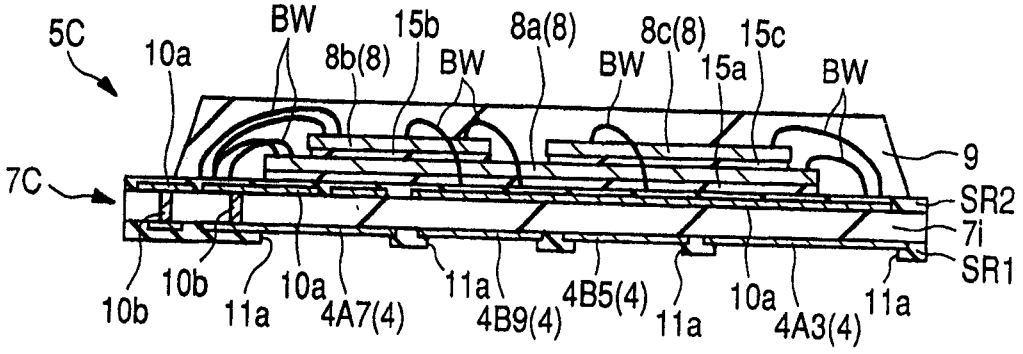

5C
10a
BW
8b(8)
15b
BW
8a(8)
BW
8c(8)
15a
15c
BW
9
SR2
7i
SR1
7C
10b
10b
11a
10a
4A7(4)
11a
4B9(4)
4B5(4)
11a
10a
4A3(4)
11a

图 60

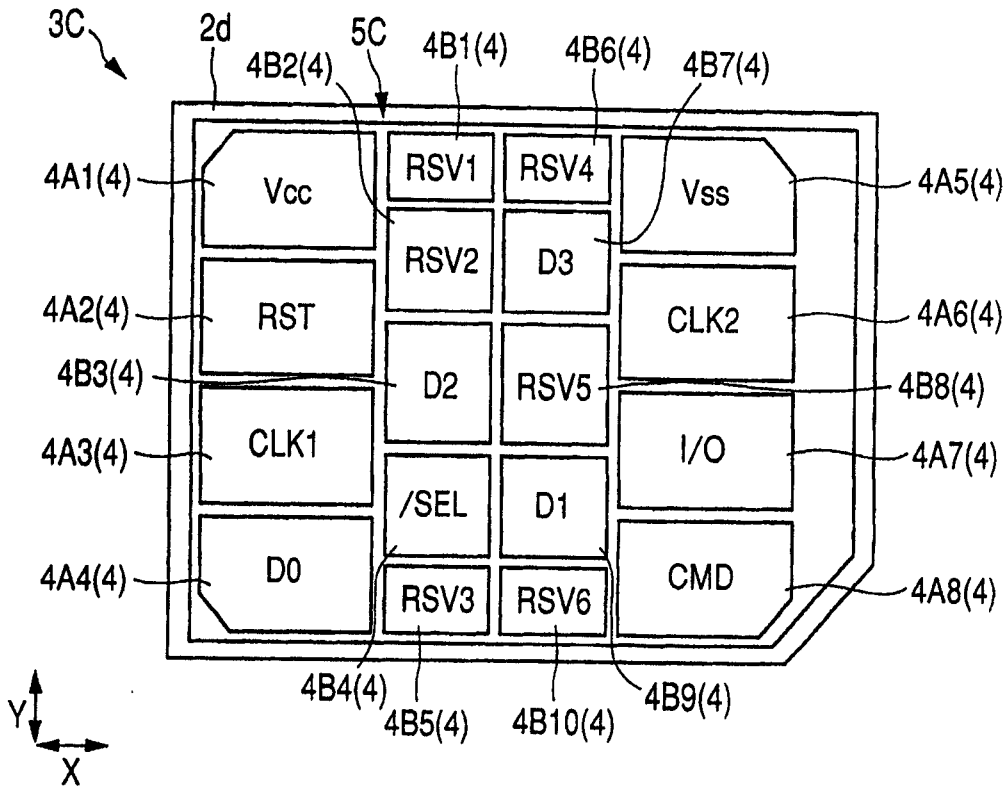

3C
2d
5C
4B2(4)
4B1(4)
4B6(4)
4B7(4)
4A1(4)
Vcc
RSV1
RSV4
Vss
4A5(4)
RSV2
D3
4A2(4)
RST
CLK2
4A6(4)
4B3(4)
D2
RSV5
4B8(4)
4A3(4)
CLK1
I/O
4A7(4)
/SEL
D1
4A4(4)
D0
RSV3
RSV6
CMD
4A8(4)
4B4(4)
4B5(4)
4B10(4)
4B9(4)
Y
X

图 61

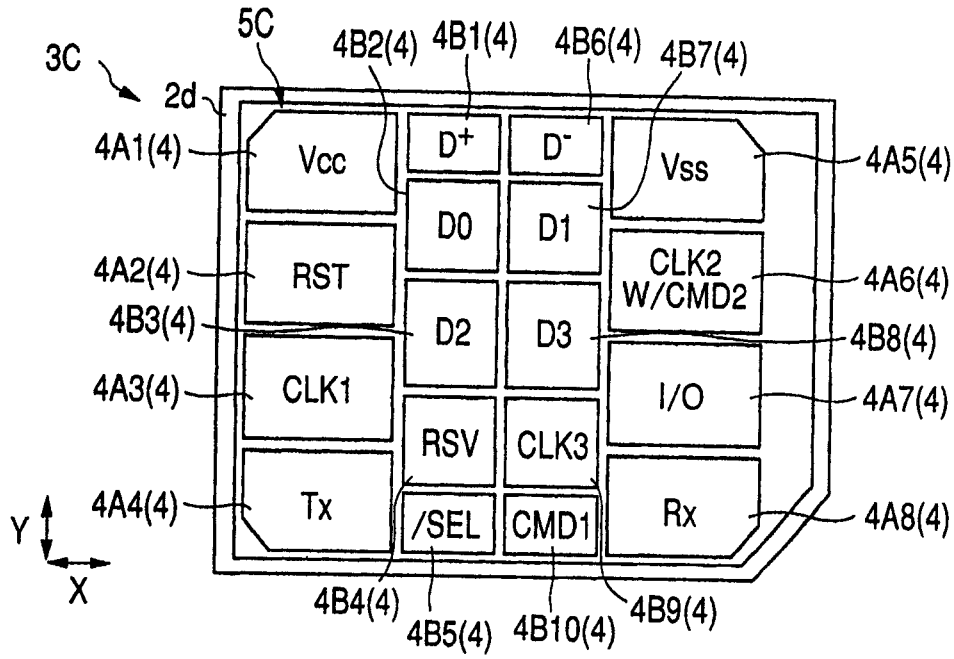

3C
5C
2d
4B2(4)
4B1(4)
4B6(4)
4B7(4)
4A1(4)
Vcc
D+
D-
Vss
4A5(4)
D0
D1
4A2(4)
RST
CLK2
W/CMD2
4A6(4)
4B3(4)
D2
D3
4B8(4)
4A3(4)
CLK1
I/O
4A7(4)
RSV
CLK3
4A4(4)
Tx
/SEL
CMD1
Rx
4A8(4)
Y
X
4B4(4)
4B5(4)
4B10(4)
4B9(4)

图 62

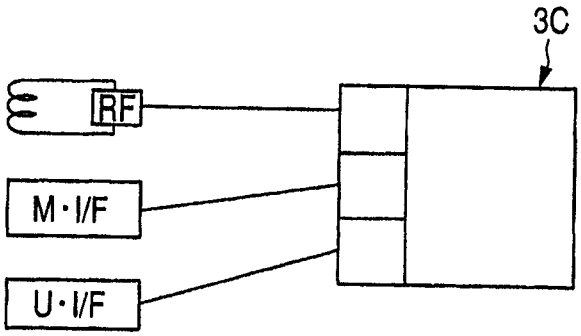

3C
RF
M·I/F
U·I/F

图 63

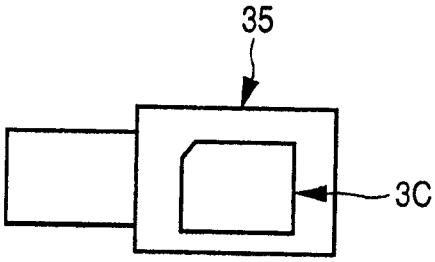

35
3C

图 64

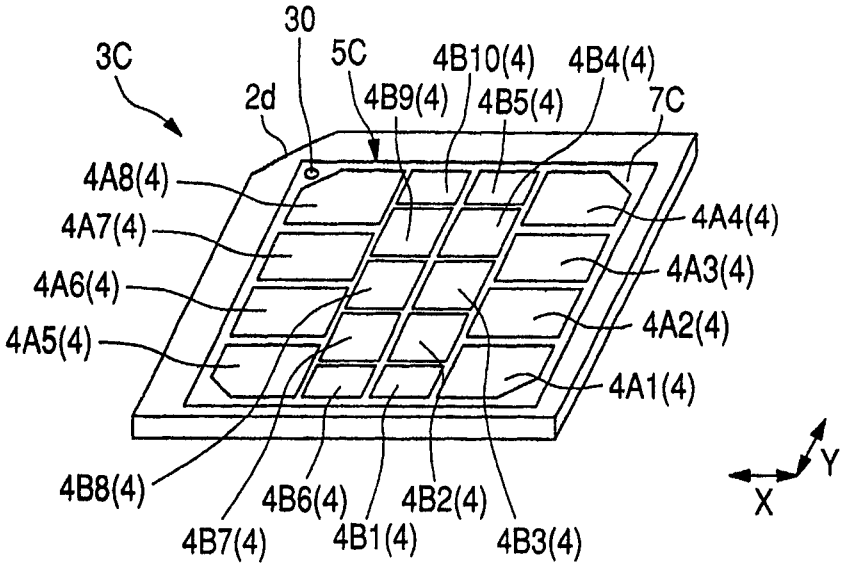

30
3C
5C
4B10(4)
4B4(4)
2d
4B9(4)
4B5(4)
7C
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
4B8(4)
4B6(4)
4B2(4)
4B7(4)
4B1(4)
4B3(4)
Y
X

图 65

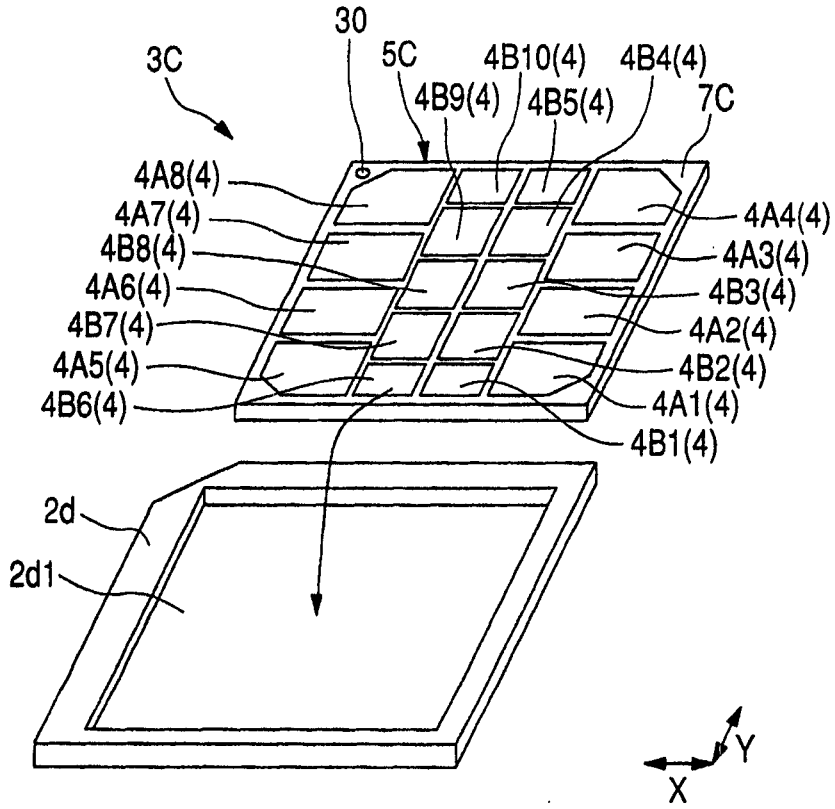

30
3C
5C
4B10(4)
4B4(4)
4B9(4)
4B5(4)
7C
4A8(4)
4A7(4)
4B8(4)
4A6(4)
4B7(4)
4A5(4)
4B6(4)
4A4(4)
4A3(4)
4B3(4)
4A2(4)
4B2(4)
4A1(4)
4B1(4)
2d
2d1
Y
X

图 66

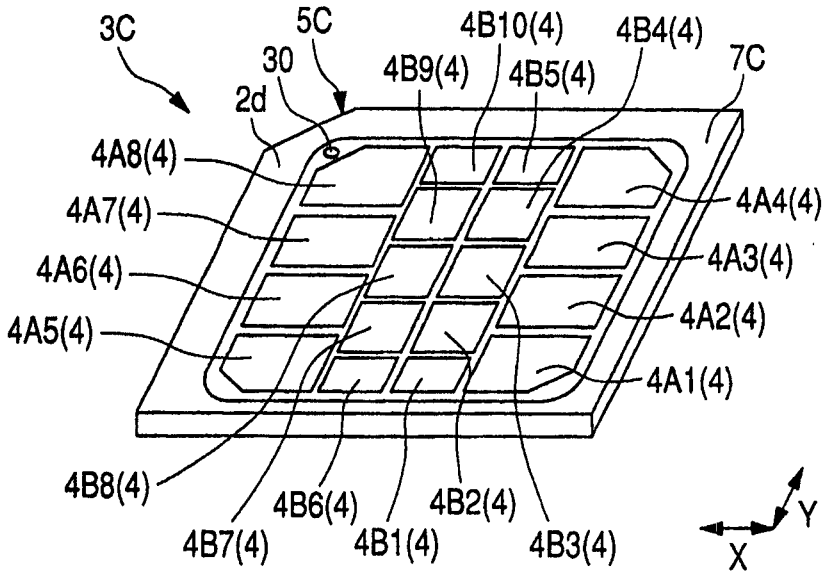

3C
5C
4B10(4)
4B4(4)
30
4B9(4)
4B5(4)
7C
2d
4A8(4)
4A4(4)
4A7(4)
4A3(4)
4A6(4)
4A2(4)
4A5(4)
4A1(4)
4B8(4)
4B6(4)
4B2(4)
4B7(4)
4B1(4)
4B3(4)
Y
X

图 67

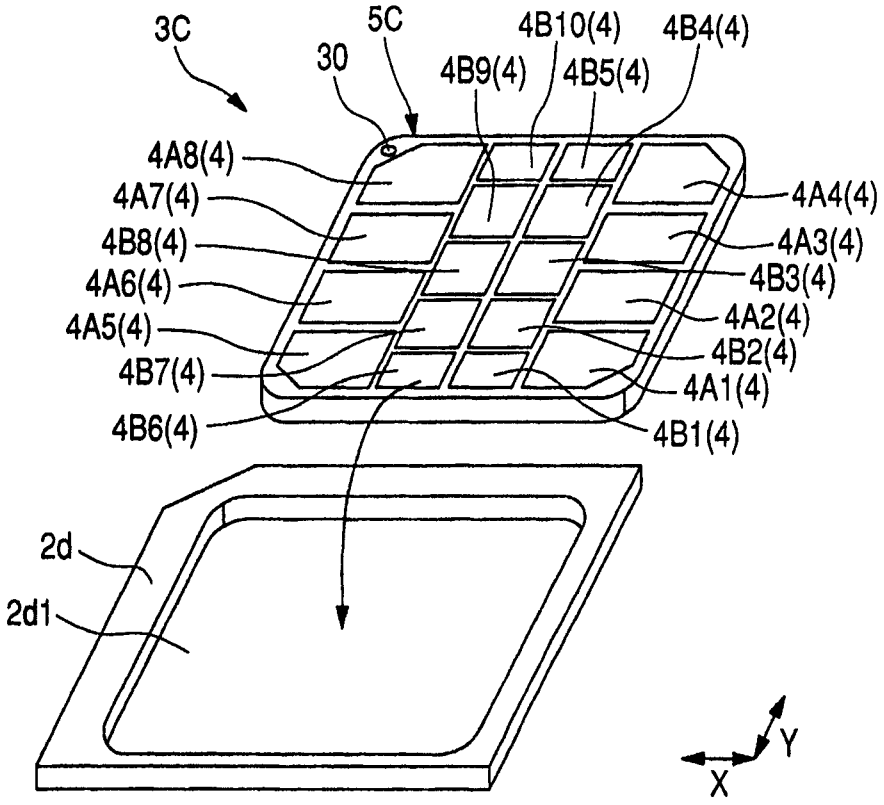

3C
5C
4B10(4)
4B4(4)
30
4B9(4)
4B5(4)
4A8(4)
4A7(4)
4A4(4)
4B8(4)
4A3(4)
4A6(4)
4B3(4)
4A5(4)
4A2(4)
4B7(4)
4B2(4)
4A1(4)
4B6(4)
4B1(4)
2d
2d1
Y
X

图 68

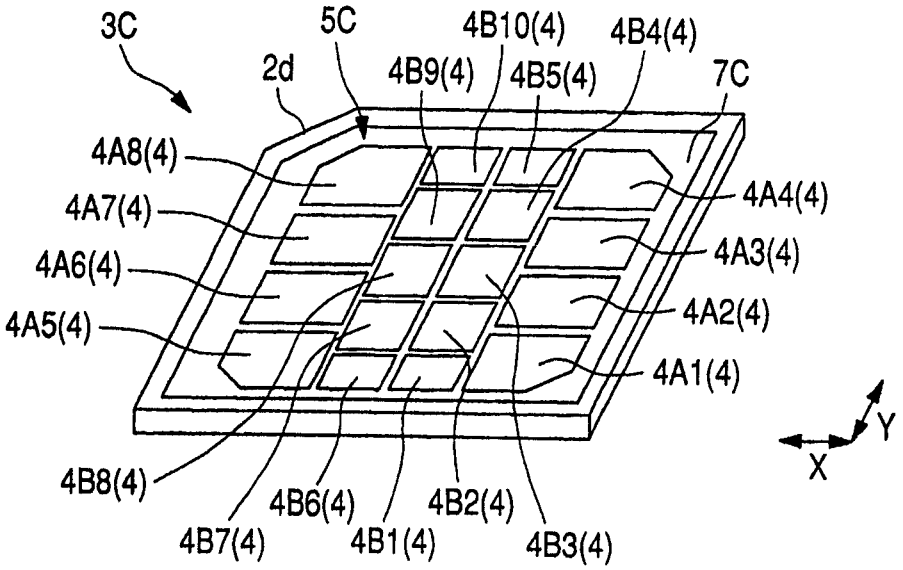

3C
5C
4B10(4)
4B4(4)
2d
4B9(4)
4B5(4)
7C
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4A2(4)
4A1(4)
Y
X
4B8(4)
4B6(4)
4B2(4)
4B7(4)
4B1(4)
4B3(4)

图 69

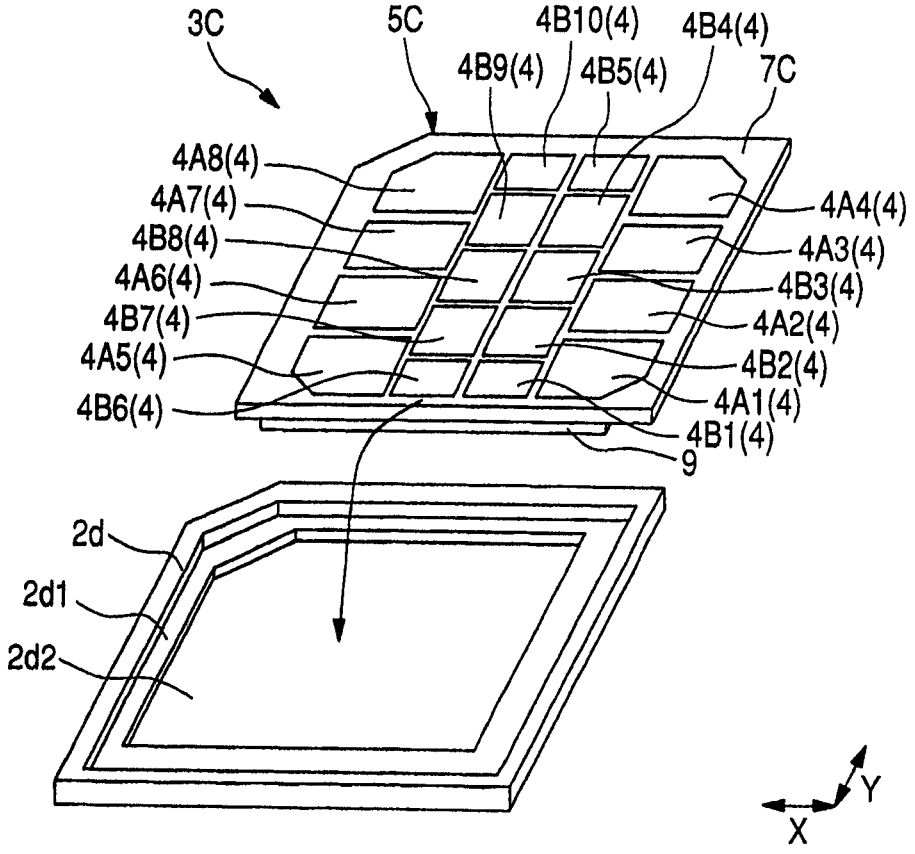

3C
5C
4B10(4)
4B4(4)
4B9(4)
4B5(4)
7C
4A8(4)
4A7(4)
4B8(4)
4A6(4)
4B7(4)
4A5(4)
4B6(4)
4A4(4)
4A3(4)
4B3(4)
4A2(4)
4B2(4)
4A1(4)
4B1(4)
9
2d
2d1
2d2
Y
X

图 70

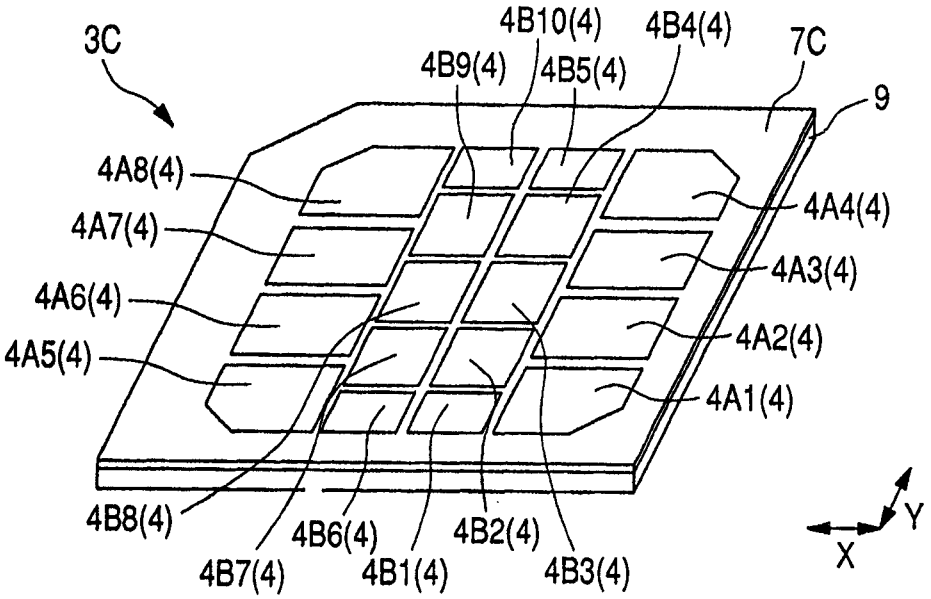

3C
4B10(4)
4B4(4)
7C
4B9(4)
4B5(4)
9
4A8(4)
4A4(4)
4A7(4)
4A3(4)
4A6(4)
4A2(4)
4A5(4)
4A1(4)
4B8(4)
4B6(4)
4B2(4)
4B7(4)
4B1(4)
4B3(4)
Y
X

图 71

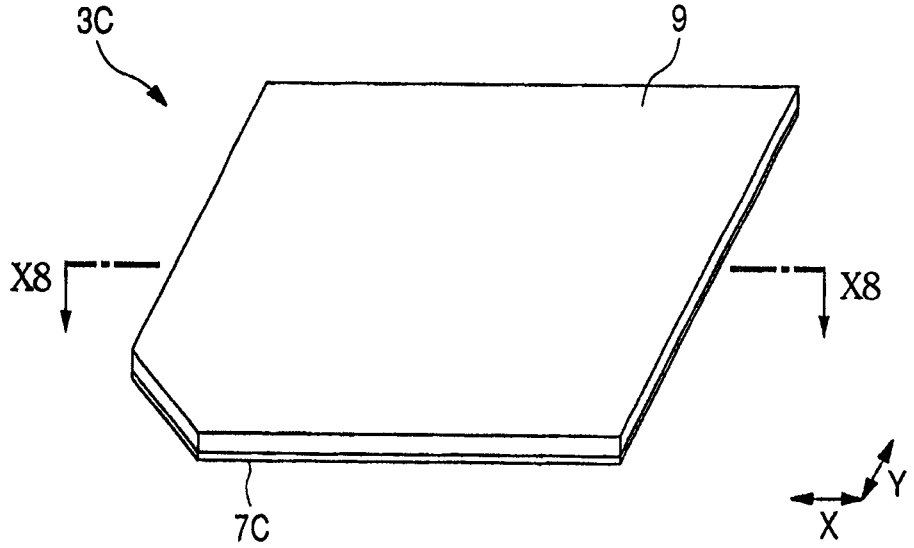

3C
9
X8
X8
7C
Y
X

图 72

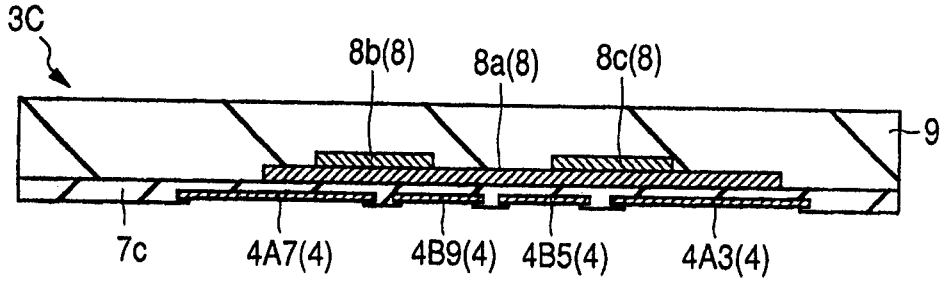

3C
8b(8)
8a(8)
8c(8)
9
7c
4A7(4)
4B9(4)
4B5(4)
4A3(4)

图 73

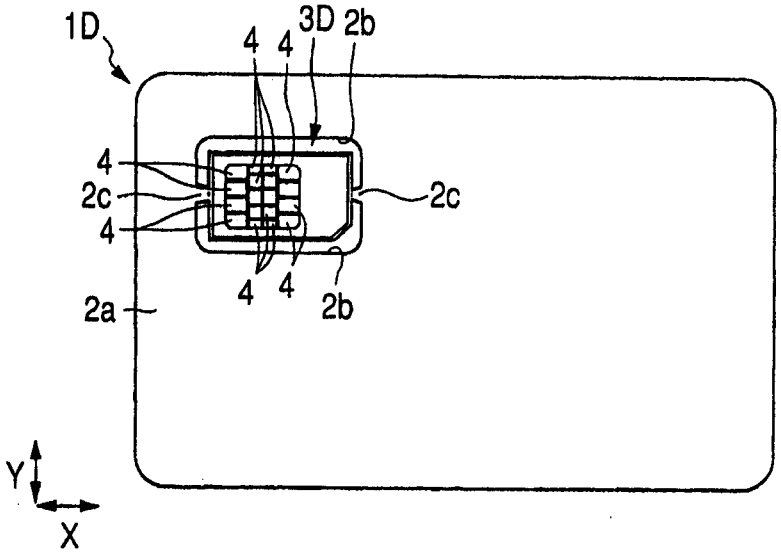

1D
4
4
3D
2b
4
2c
4
2c
4
4
2b
2a
Y
X

图 74

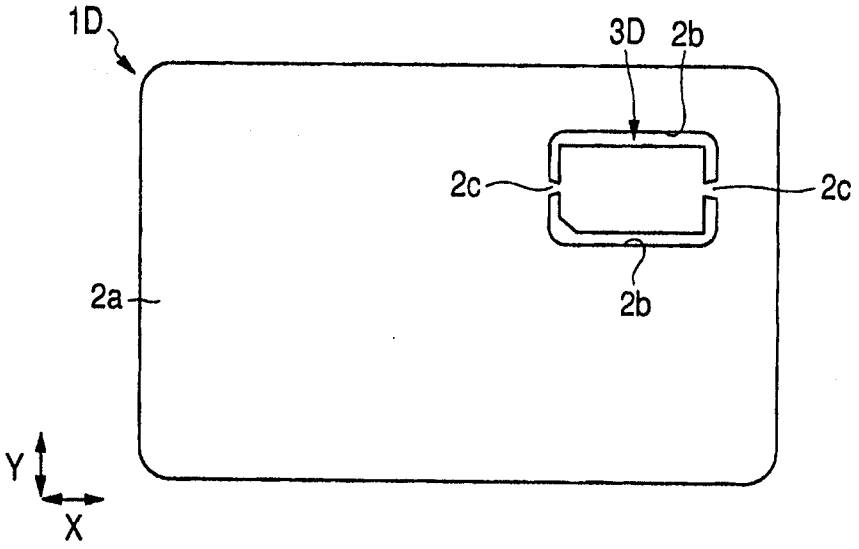

1D
3D
2b
2c
2c
2a
2b
Y
X

图 75


1D
2a

图 76

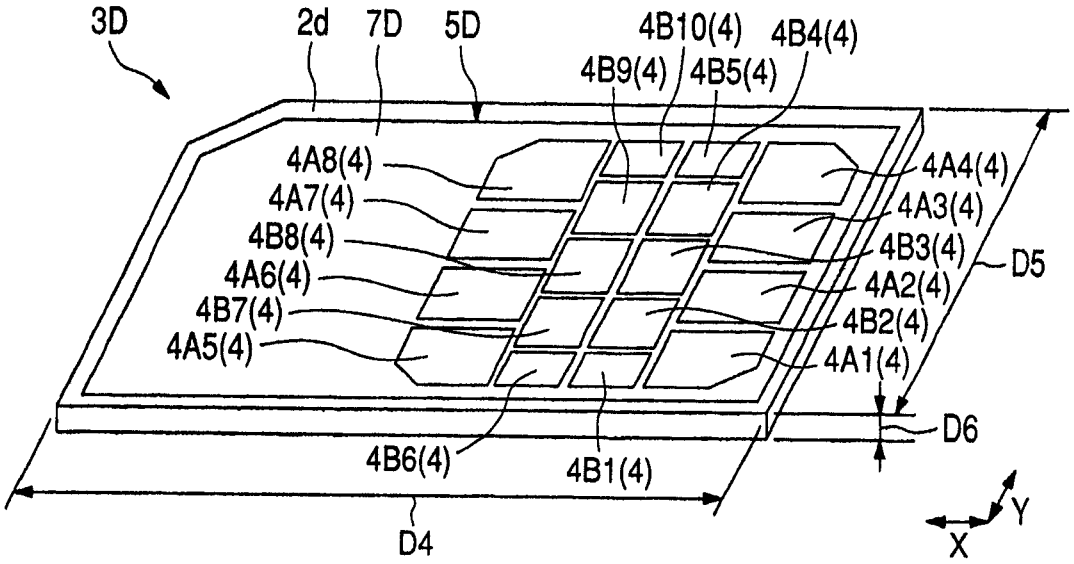

3D
2d
7D
5D
4B10(4)
4B4(4)
4B9(4)
4B5(4)
4A8(4)
4A7(4)
4B8(4)
4A6(4)
4B7(4)
4A5(4)
4A4(4)
4A3(4)
4B3(4)
4A2(4)
4B2(4)
4A1(4)
D5
D6
4B6(4)
4B1(4)
D4
Y
X

图 77

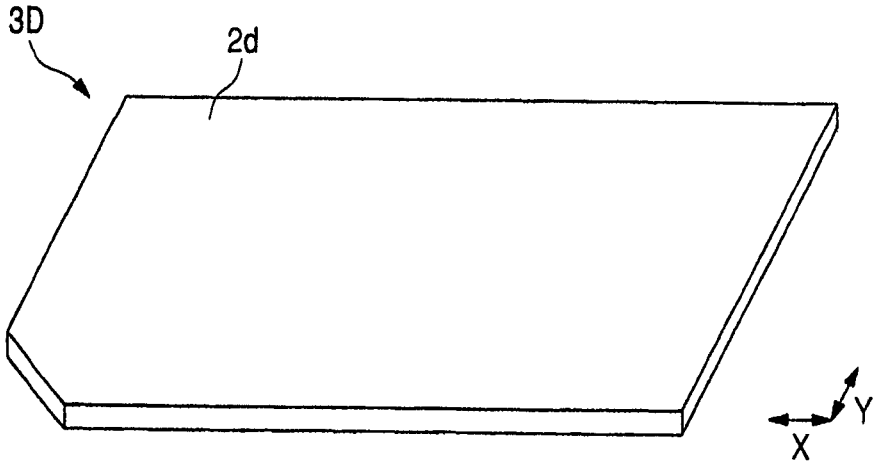

3D
2d
Y
X

图 78

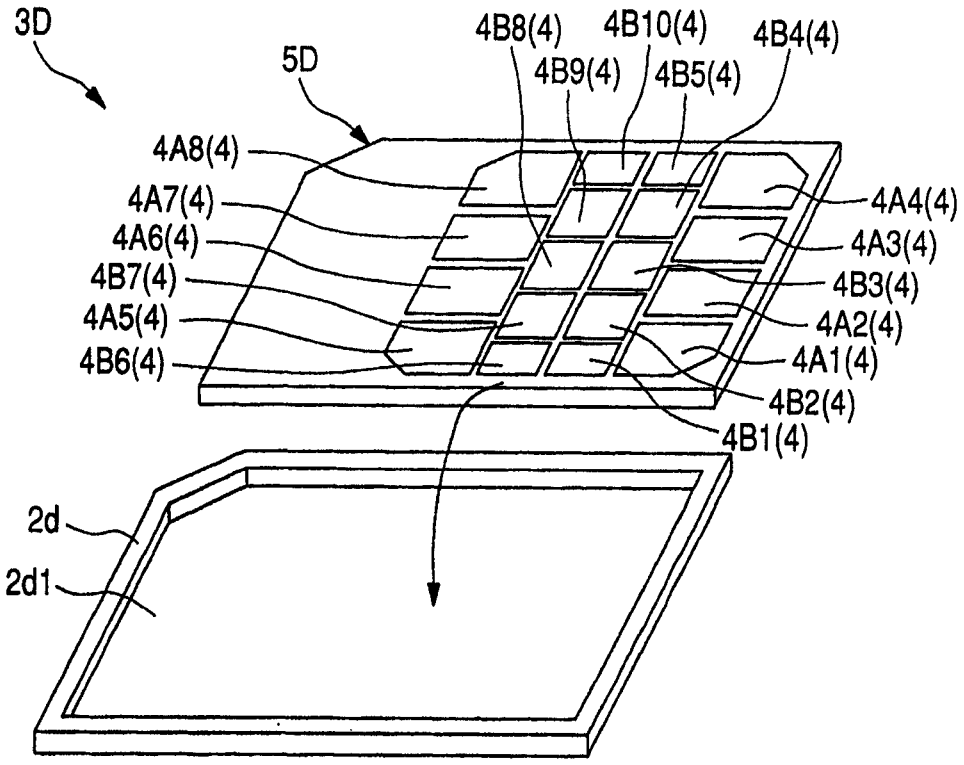

3D
5D
4B8(4)
4B10(4)
4B4(4)
4B9(4)
4B5(4)
4A8(4)
4A7(4)
4A6(4)
4B7(4)
4A5(4)
4B6(4)
4A4(4)
4A3(4)
4B3(4)
4A2(4)
4A1(4)
4B2(4)
4B1(4)
2d
2d1

图 79

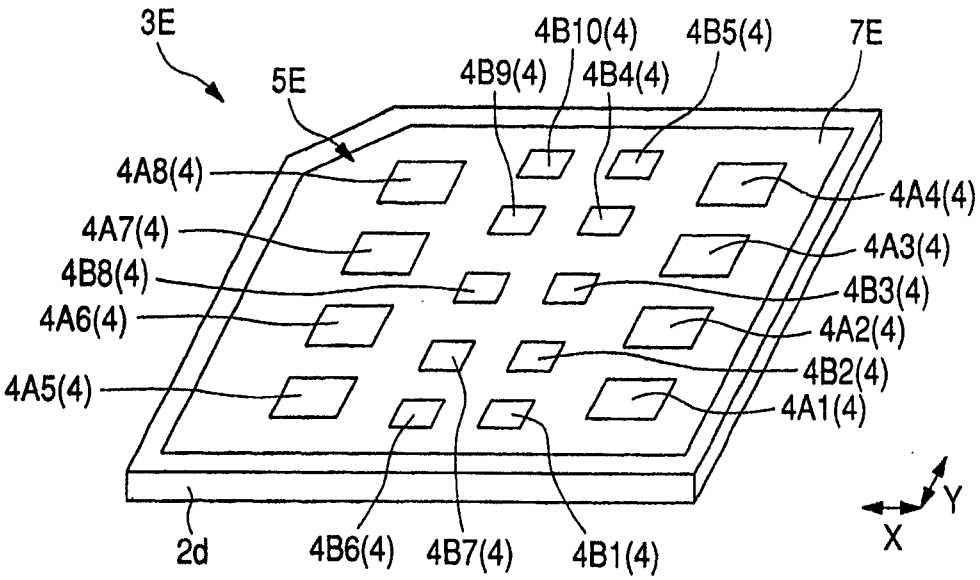

3E
5E
4B10(4)
4B9(4)
4B4(4)
4B5(4)
7E
4A8(4)
4A7(4)
4B8(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4B3(4)
4A2(4)
4B2(4)
4A1(4)
2d
4B6(4)
4B7(4)
4B1(4)
Y
X

图 80

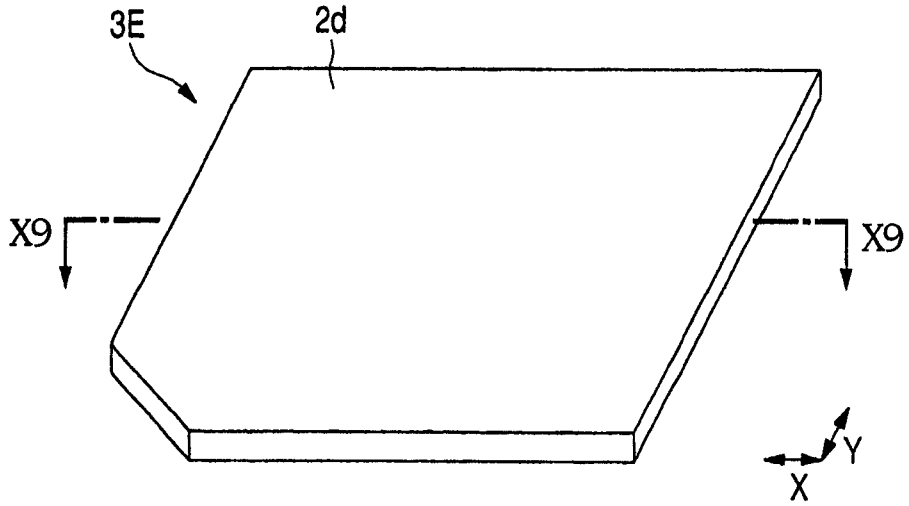

3E
2d
X9
X9
Y
X

图 81

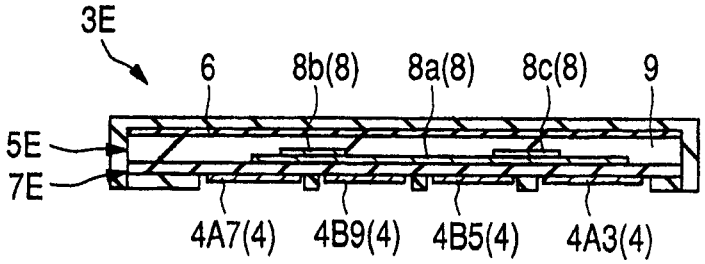

3E
6
8b(8)
8a(8)
8c(8)
9
5E
7E
4A7(4)
4B9(4)
4B5(4)
4A3(4)

图 82

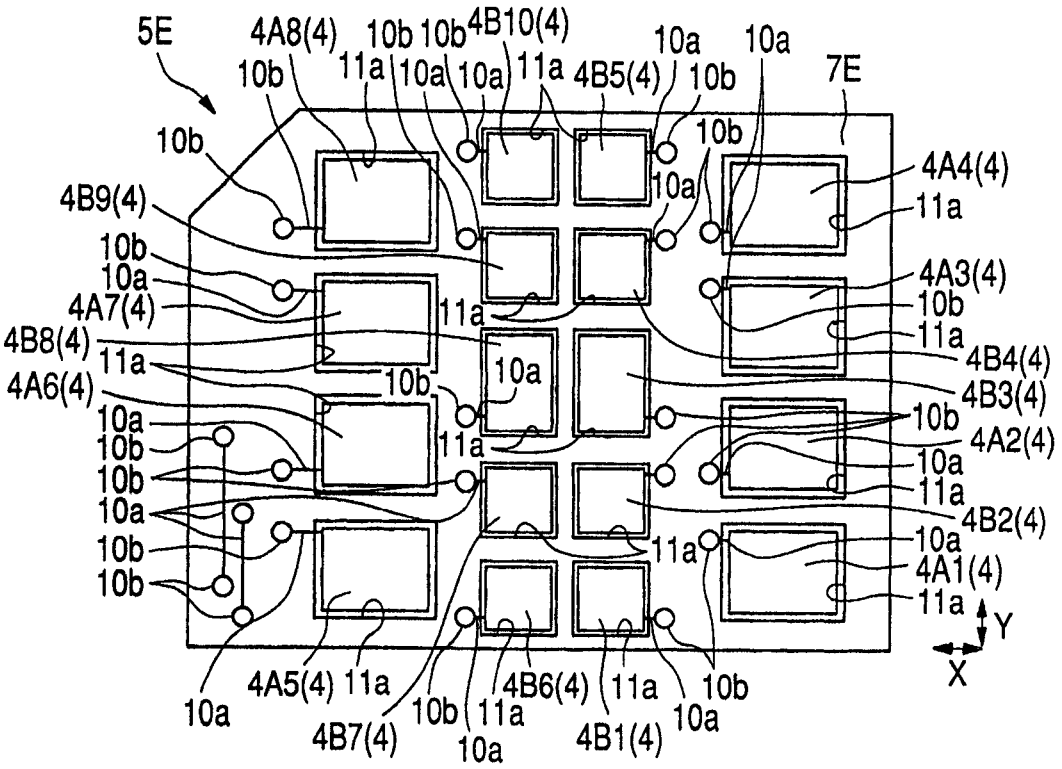

5E
4A8(4)
10b
10b
4B10(4)
10a
10a
11a
10a
10a
11a
4B5(4)
10b
7E
10b
4A4(4)
11a
4B9(4)
10b
10a
4A7(4)
4B8(4)
11a
4A6(4)
10a
10b
10b
10a
10b
10b
4A5(4)
11a
10a
4B7(4)
10b
11a
10a
4B6(4)
11a
4B1(4)
10b
10a
11a
10a
4A3(4)
10b
11a
4B4(4)
4B3(4)
10b
4A2(4)
10a
11a
4B2(4)
10a
4A1(4)
11a
Y
X

图 83

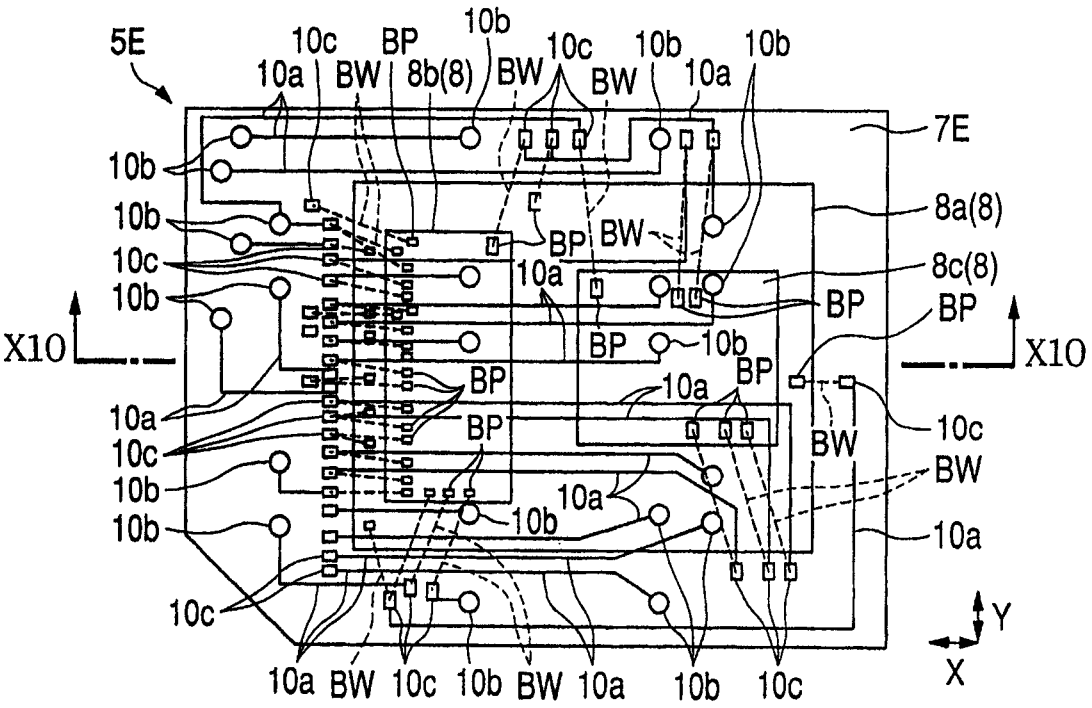

5E
10c
BP
10b
10a
BW
8b(8)
BW
10c
BW
10b
10a
10b
7E
10b
10b
10c
10b
X10
BP
BW
10a
8a(8)
8c(8)
BP
BP
BP
10b
BP
BP
10a
10c
10a
10c
10b
10b
BW
BW
10a
10b
10a
10c
10a
BW
10c
10b
BW
10a
10b
10c
Y
X

图 84

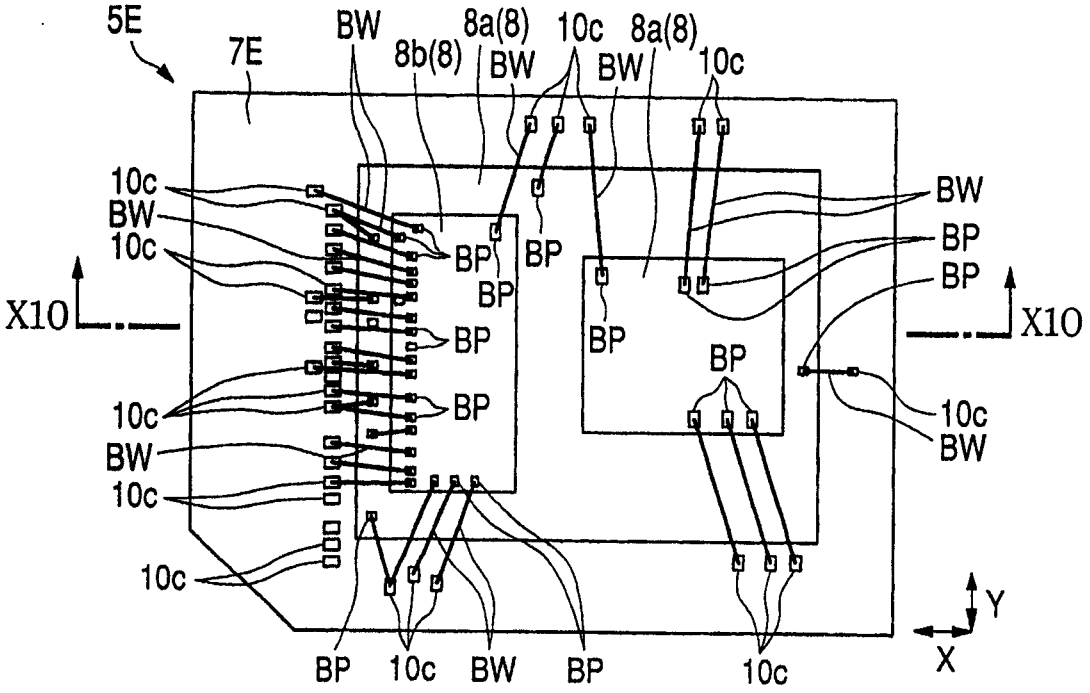

5E
7E
BW
8b(8)
8a(8)
BW
10c
8a(8)
BW
10c
10c
BW
10c
BP
BP
BP
BP
BP
BP
BP
BP
BW
BP
BP
X10
X10
10c
BW
10c
10c
BW
10c
BP
10c
BW
BP
10c
Y
X

图 85

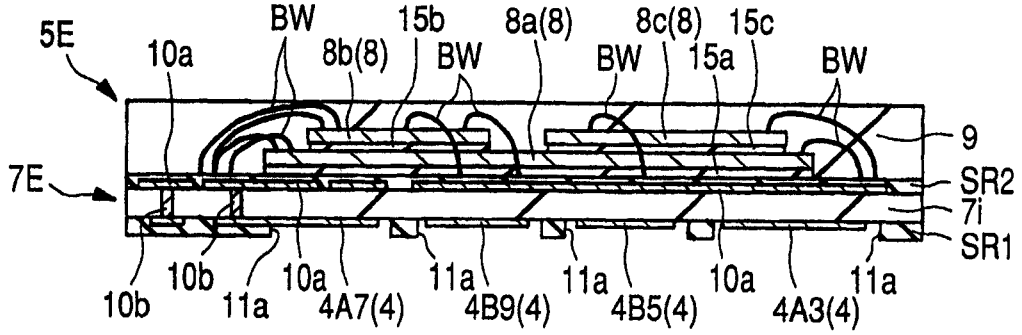

5E
10a
BW
8b(8)
15b
BW
8a(8)
BW
8c(8)
15a
15c
BW
9
7E
SR2
7i
SR1
10b
10b
11a
10a
4A7(4)
11a
4B9(4)
11a
4B5(4)
10a
4A3(4)
11a

图 86

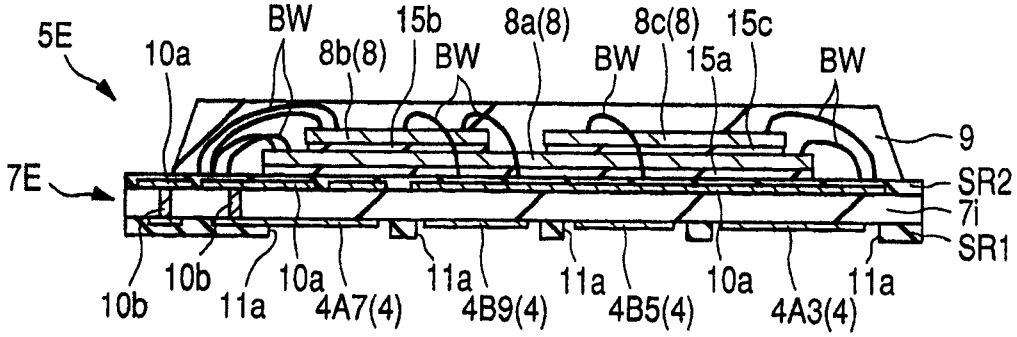

5E
10a
BW
8b(8)
15b
BW
8a(8)
BW
8c(8)
15a
15c
BW
9
7E
SR2
7i
SR1
10b
10b
11a
10a
4A7(4)
11a
4B9(4)
11a
4B5(4)
10a
4A3(4)
11a

图 87

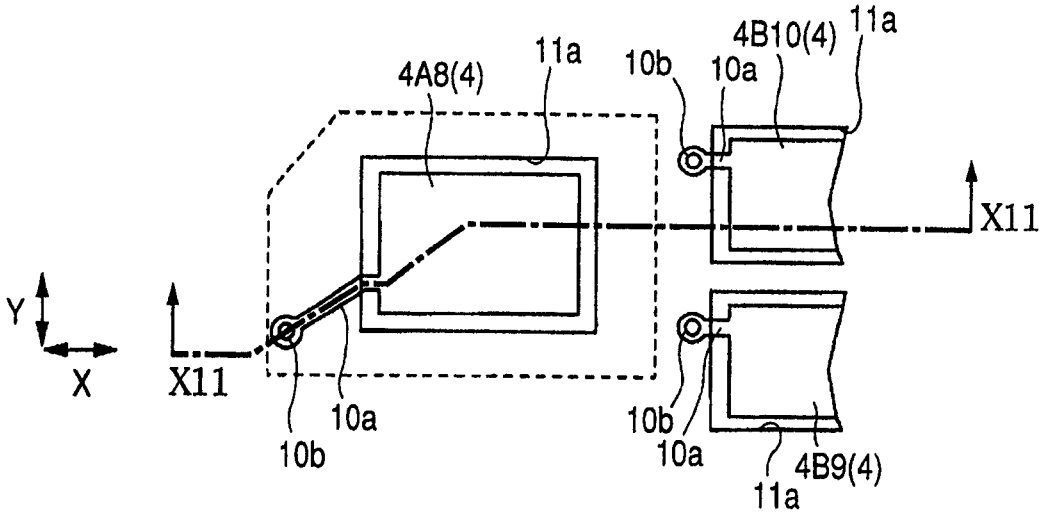

4A8(4)
11a
10b
10a
4B10(4)
11a
X11
Y
X
X11
10b
10a
10b
10a
4B9(4)
11a

图 88

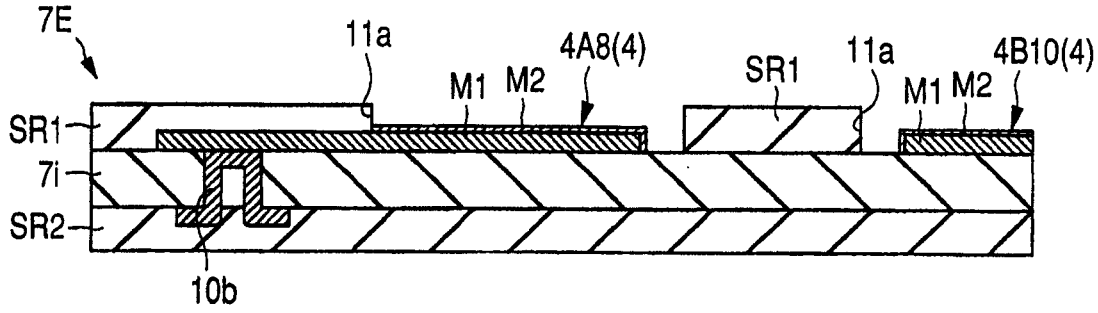

7E
11a
M1
M2
4A8(4)
SR1
11a
M1
M2
4B10(4)
SR1
7i
SR2
10b

图 89

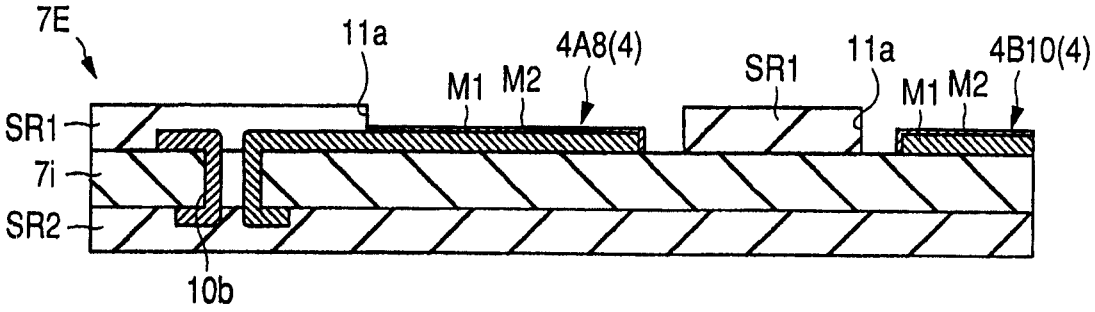

7E
11a
M1
M2
4A8(4)
SR1
11a
M1
M2
4B10(4)
SR1
7i
SR2
10b

图 90

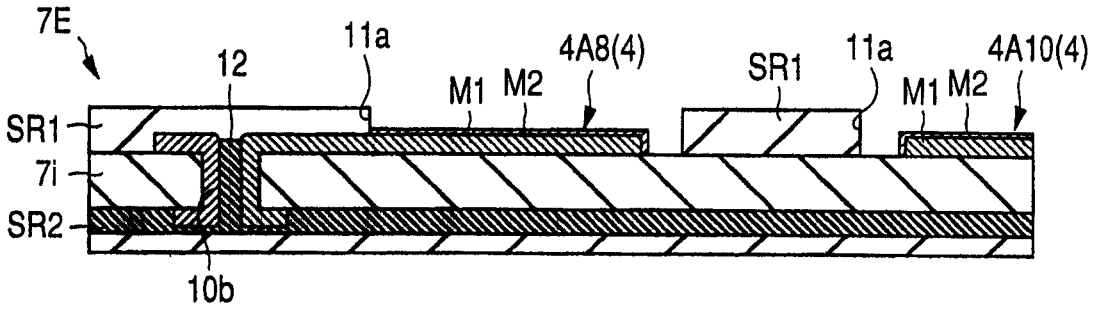

7E
12
11a
M1
M2
4A8(4)
SR1
11a
M1
M2
4A10(4)
SR1
7i
SR2
10b

图 91

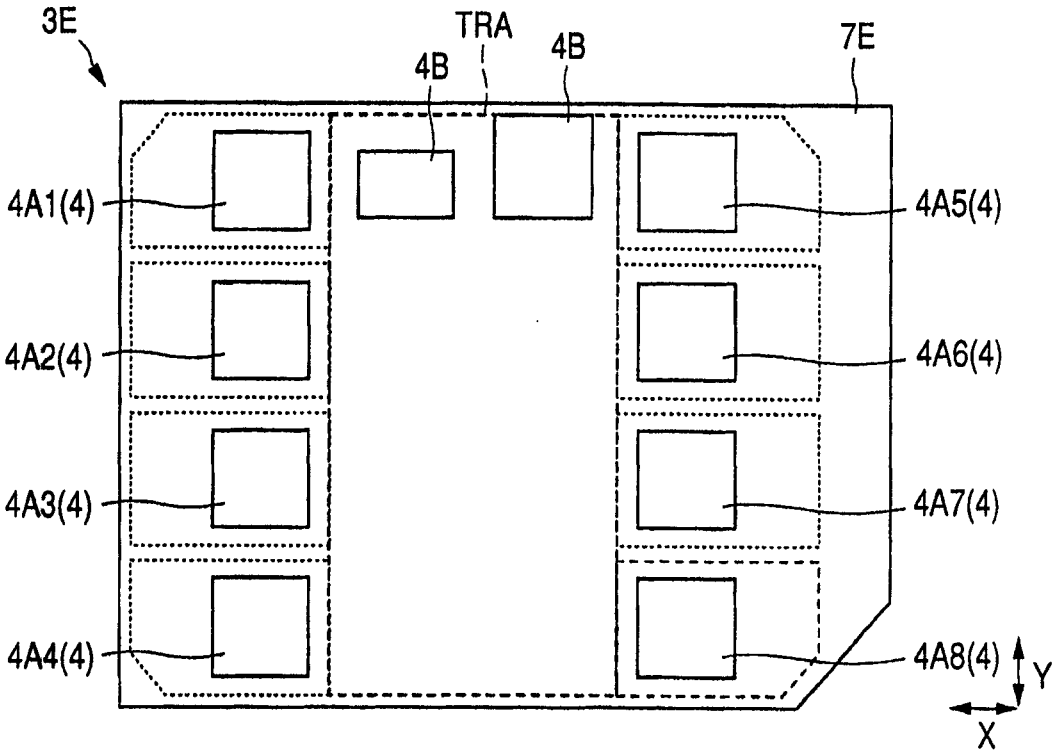

3E
TRA
4B
4B
7E
4A1(4)
4A2(4)
4A3(4)
4A4(4)
4A5(4)
4A6(4)
4A7(4)
4A8(4)
Y
X

图 92

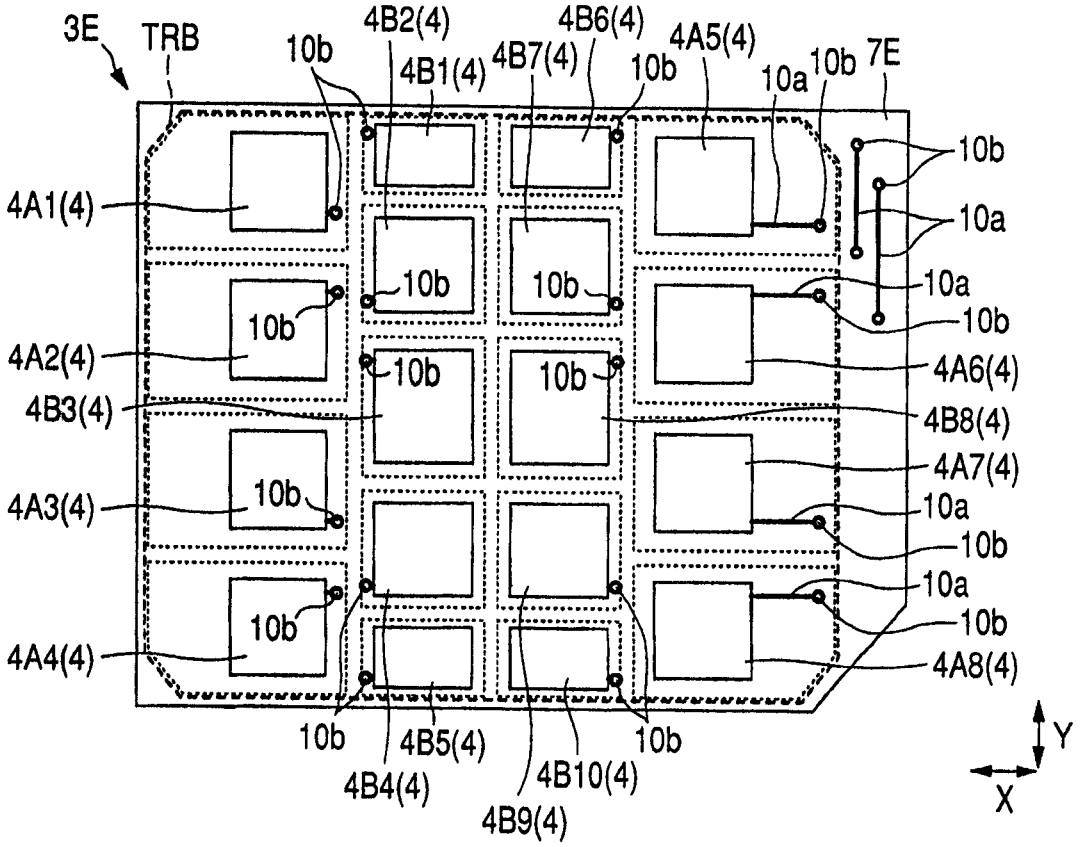

3E
TRB
10b
4B2(4)
4B1(4)
4B7(4)
4B6(4)
10b
4A5(4)
10a
10b
7E
10b
10a
10a
10b
4A6(4)
4B8(4)
4A7(4)
10a
10b
10a
10b
4A8(4)
4A1(4)
4A2(4)
4B3(4)
4A3(4)
4A4(4)
10b
10b
10b
10b
10b
10b
10b
10b
10b
10b
4B4(4)
4B5(4)
4B9(4)
4B10(4)
Y
X

图 93

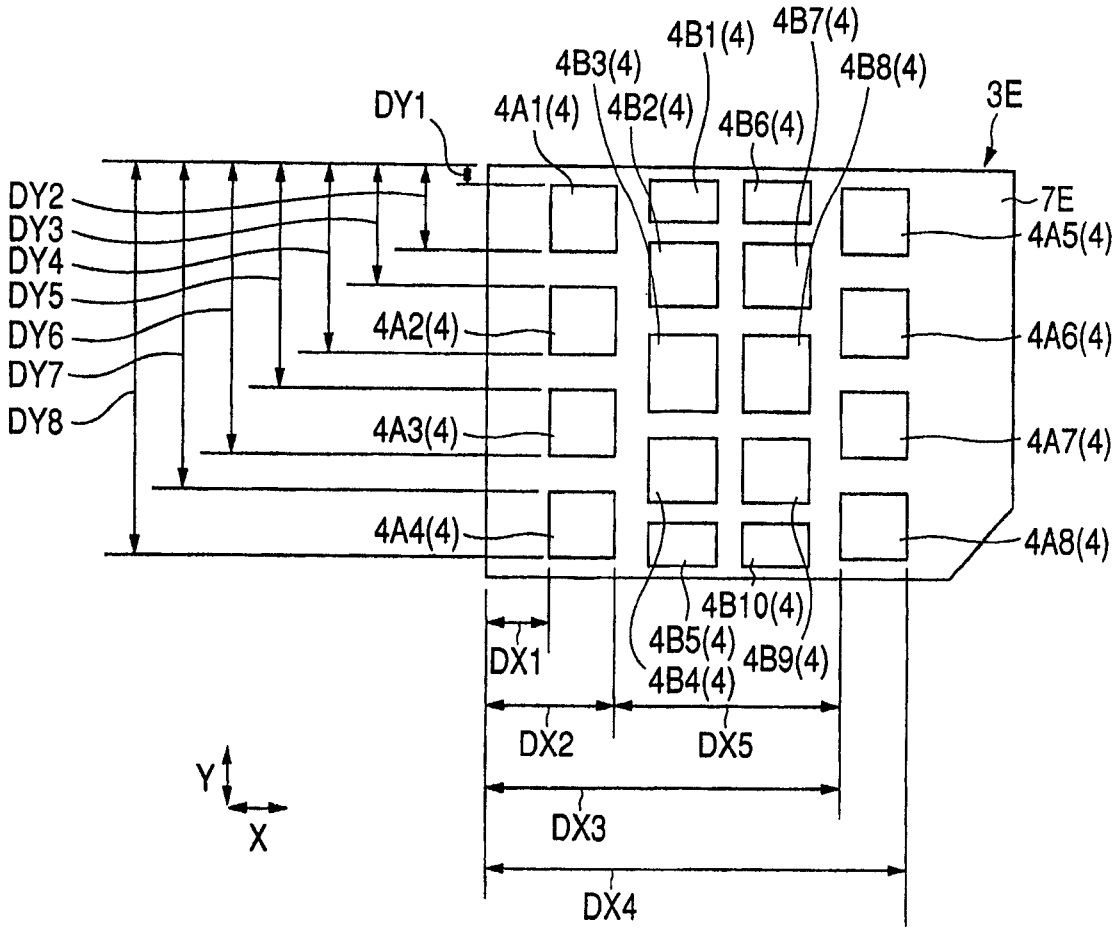

4B1(4)
4B7(4)
4B3(4)
4B8(4)
DY1
4A1(4)
4B2(4)
4B6(4)
3E
DY2
DY3
DY4
DY5
DY6
DY7
DY8
7E
4A5(4)
4A2(4)
4A6(4)
4A3(4)
4A7(4)
4A4(4)
4A8(4)
4B10(4)
4B5(4)
4B9(4)
4B4(4)
DX1
DX2
DX5
DX3
DX4
Y
X

图 94

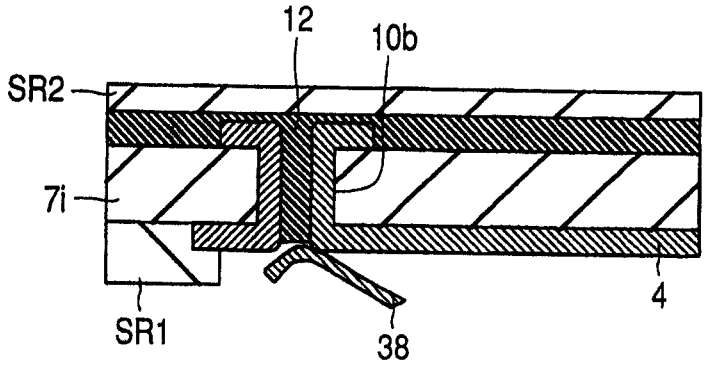


图 95

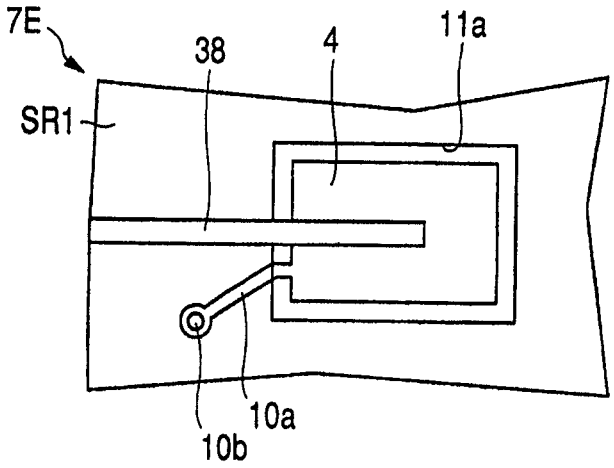


图 96

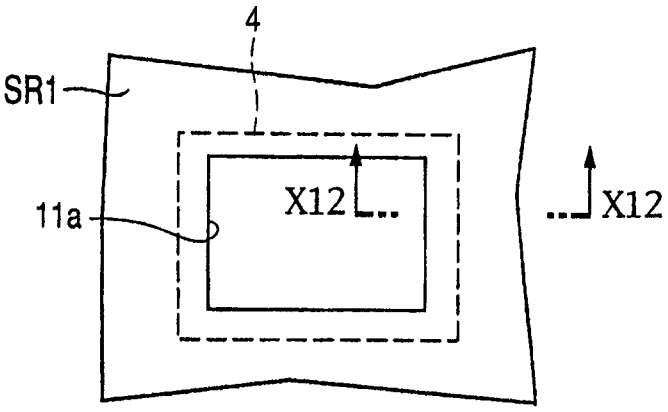


图 97

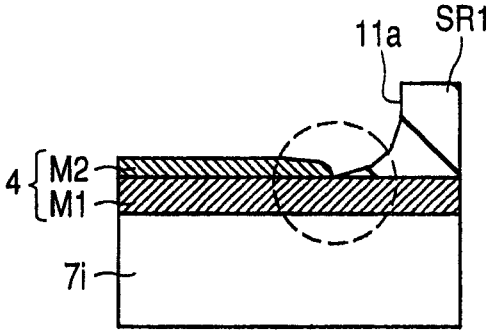


图 98

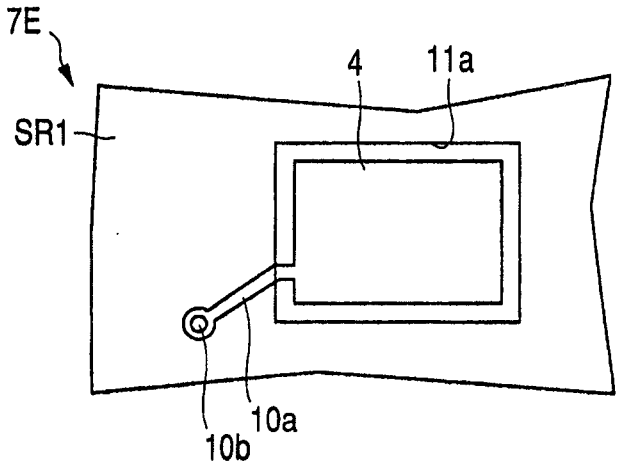


图 99

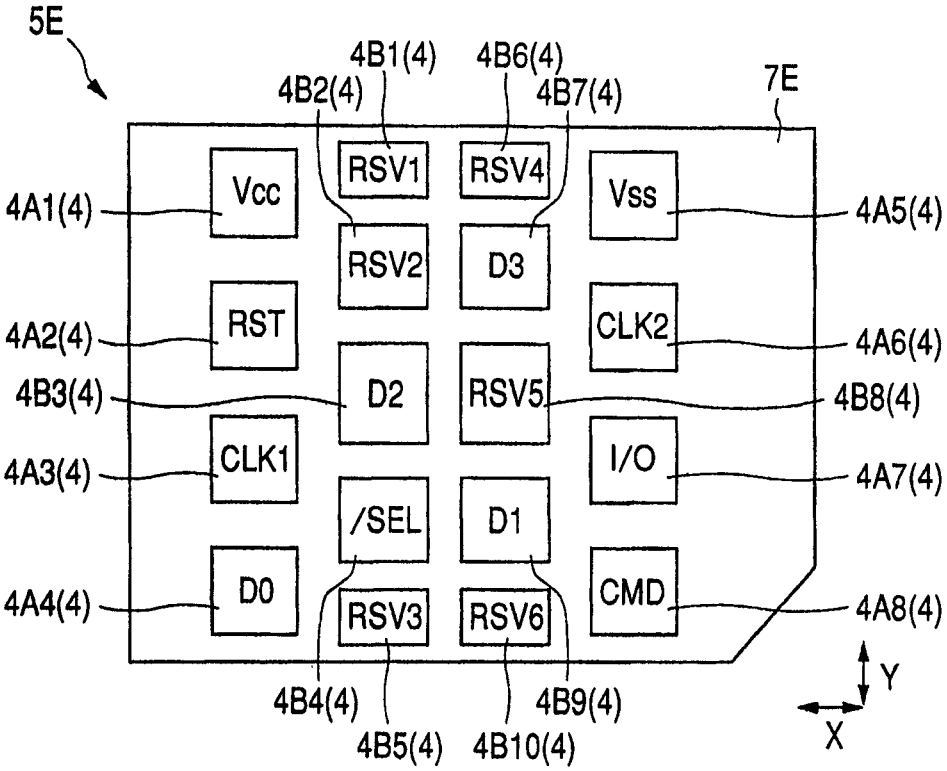

5E
4B1(4)
4B6(4)
4B2(4)
4B7(4)
7E
4A1(4)
Vcc
RSV1
RSV4
Vss
4A5(4)
RSV2
D3
4A2(4)
RST
CLK2
4A6(4)
4B3(4)
D2
RSV5
4B8(4)
CLK1
I/O
4A3(4)
4A7(4)
/SEL
D1
4A4(4)
D0
RSV3
RSV6
CMD
4A8(4)
4B4(4)
4B9(4)
4B5(4)
4B10(4)
Y
X

图 100

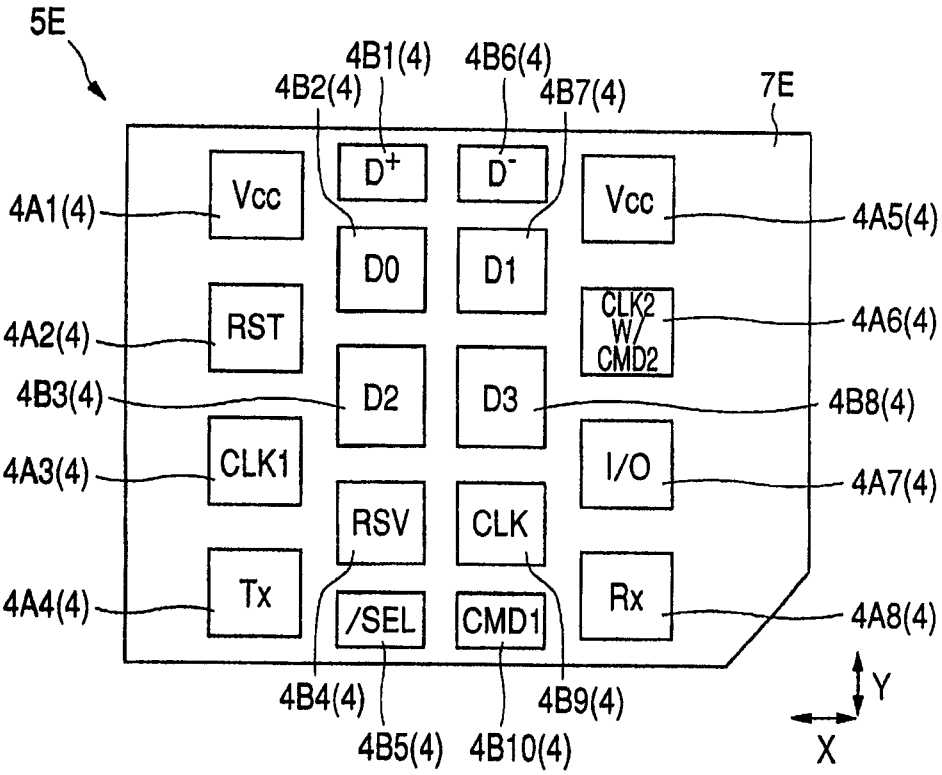

5E
4B1(4)
4B6(4)
4B2(4)
4B7(4)
7E
4A1(4)
Vcc
D+
D-
Vcc
4A5(4)
D0
D1
4A2(4)
RST
CLK2
W/
CMD2
4A6(4)
4B3(4)
D2
D3
4B8(4)
4A3(4)
CLK1
I/O
4A7(4)
RSV
CLK
4A4(4)
Tx
/SEL
CMD1
Rx
4A8(4)
4B4(4)
4B9(4)
4B5(4)
4B10(4)
Y
X

图 101

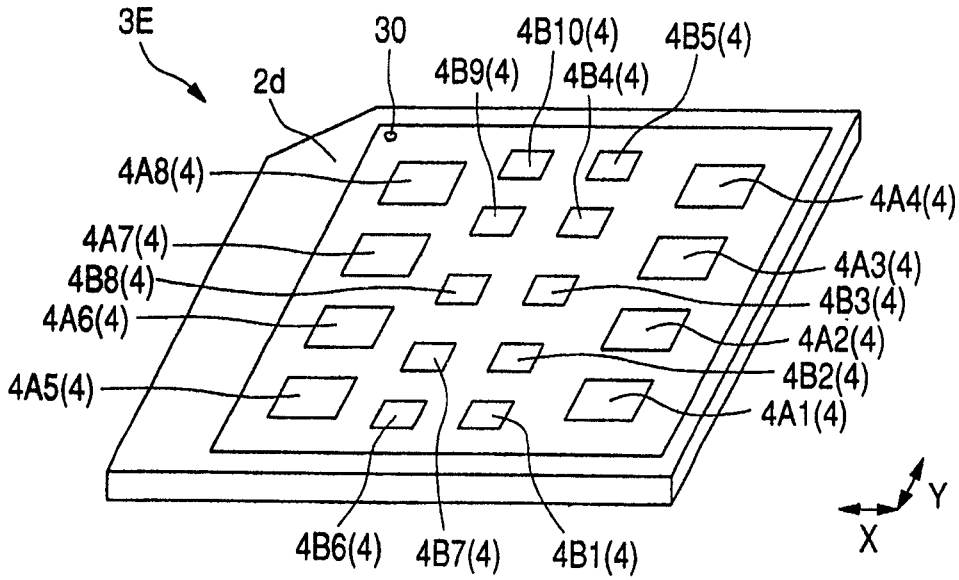

3E
30
4B10(4)
4B5(4)
2d
4B9(4)
4B4(4)
4A8(4)
4A4(4)
4A7(4)
4A3(4)
4B8(4)
4B3(4)
4A6(4)
4A2(4)
4A5(4)
4B2(4)
4A1(4)
4B6(4)
4B7(4)
4B1(4)
Y
X

图 102

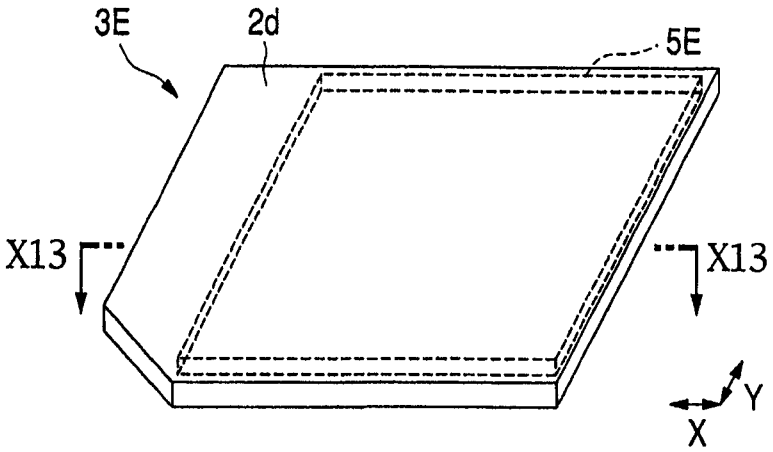


图 103

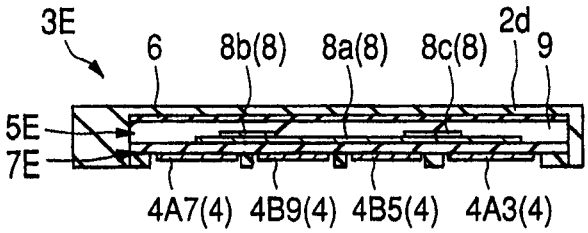


图 104

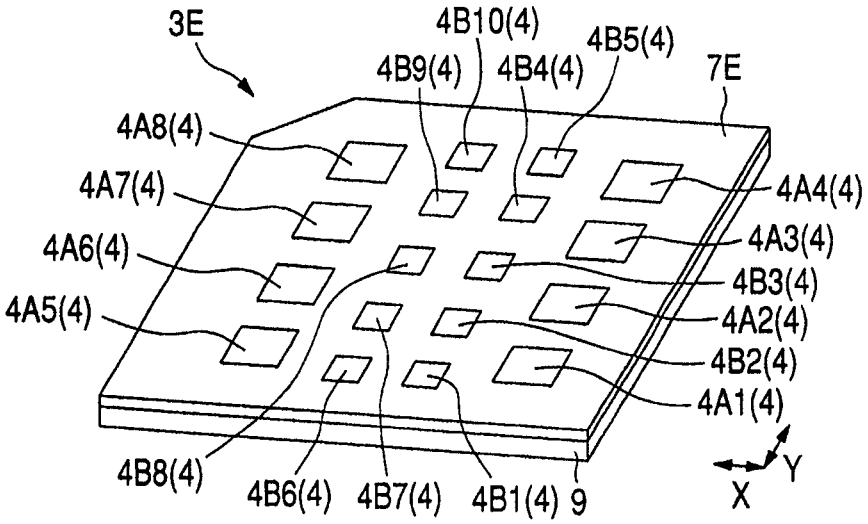


图 105

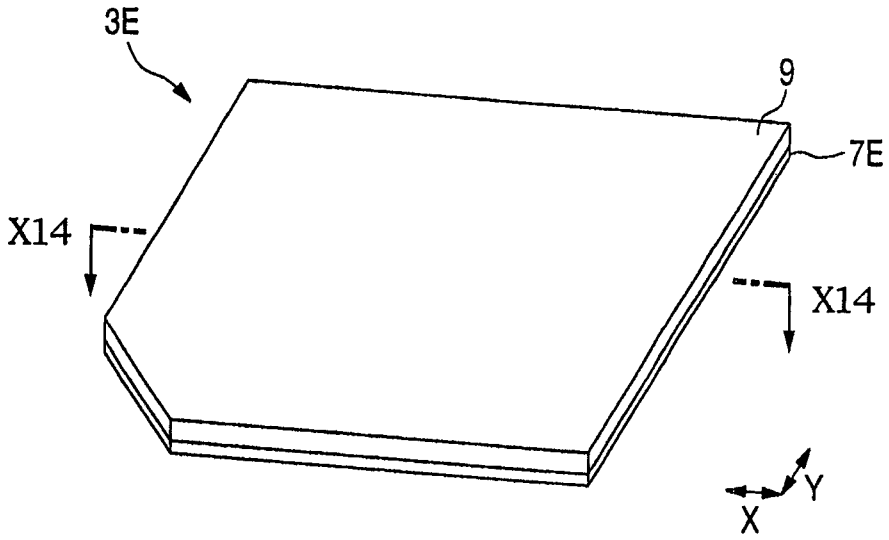


图 106

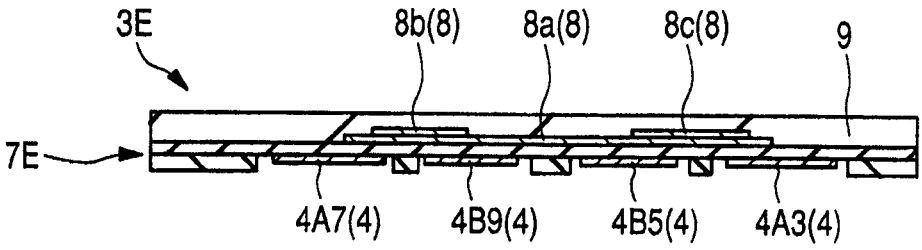


图 107

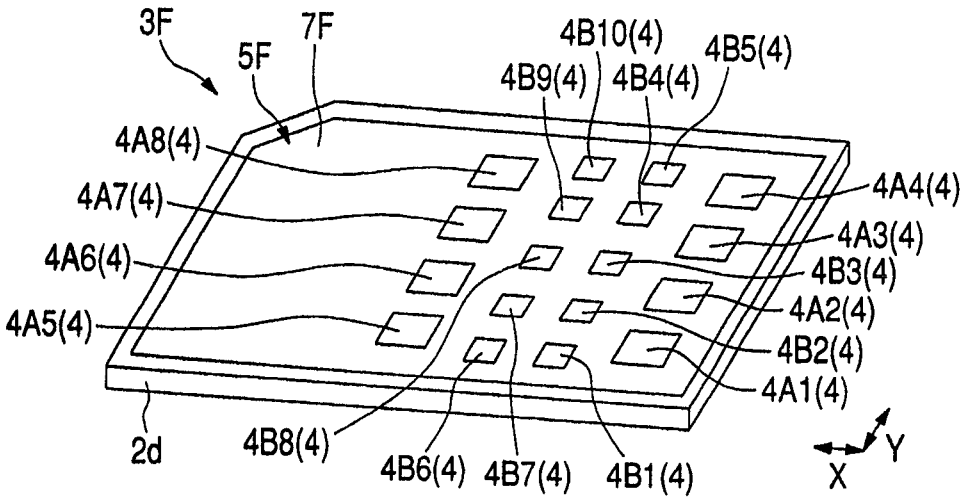

3F
5F
7F
4B10(4)
4B9(4)
4B4(4)
4B5(4)
4A8(4)
4A7(4)
4A6(4)
4A5(4)
4A4(4)
4A3(4)
4B3(4)
4A2(4)
4B2(4)
4A1(4)
2d
4B8(4)
4B6(4)
4B7(4)
4B1(4)
Y
X

图 108

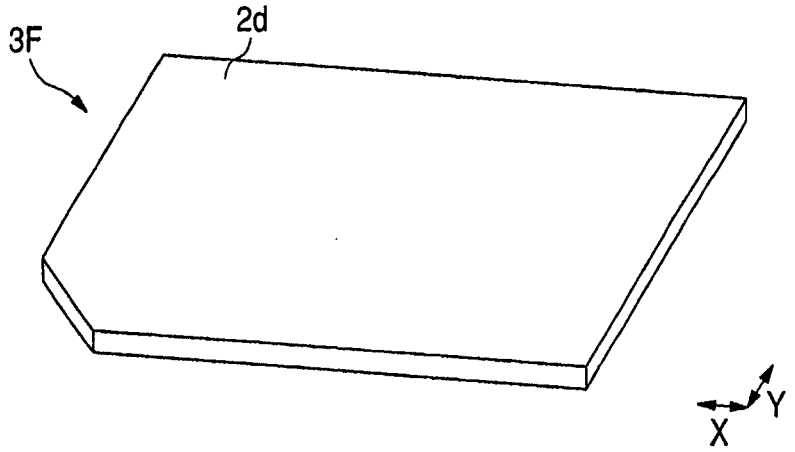

3F
2d
Y
X

图 109