



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

240 667

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 27 05 82
(21) PV 3886-82

(51) Int. Cl.⁴
G 01 R 13/22

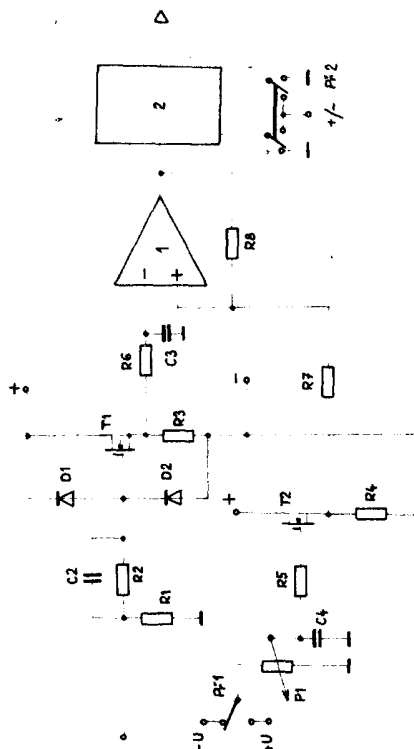
(40) Zveřejněno 16 07 85
(45) Vydáno 01 06 87

(75)
Autor vynálezu

HEJDUK KAREL ing.;
NOVOTNÝ PAVEL, PRAHA

(54) Zapojení spouštěcího obvodu pro měření
signálů

Vynález spadá do oboru měřicí techniky a řeší spouštěcí obvod z integrovaných obvodů docilující velký vstupní odpor měřenému signálu, definovaný napěťový přenos s malou hysterezí se zajištěnou teplotní stabilitou. Problém byl vyřešen tím, že na neinvertující vstup integrovaného logického komparátoru je zapojen kompenzační emitorový sledovač typu FET připojený přes nastavovací potenciometr na zdroj kladné i záporné kompenzační úrovně, tedy emitorový sledovač stejného typu jako je v signální větvi, zapojený na invertující vstup komparátoru, k jehož výstupu je připojen logický obvod opatřený přepínačem pro nastavení polarity spouštění. Zapojení kompenzačního emitorového sledovače (T2) a logického obvodu (2) nejlépe charakterizuje vynález.



Vynález se týká zapojení spouštěcího obvodu pro měření signálů se vstupním tranzistorem typu FET v zapojení emitorového sledovače, zapojeného na invertující vstup integrovaného logického komparátoru.

Jsou známa zapojení spouštěcích obvodů z diskretních prvků, popřípadě z integrovaných obvodů, umožňujících dosažení vysoké rychlosti a citlivosti, u nichž však lze velmi obtížně vytvořit vysoký vstupní odpor, zajistit teplotní stabilitu a definovaný napěťový přenos s malou hysterezí.

Vpředu uvedené nevýhody odstraňuje zapojení spouštěcího obvodu podle vynálezu jehož podstata spočívá v tom, že na neinvertující vstup integrovaného logického komparátoru je zapojen přes symetrizační odpor kompenzační tranzistor typu FET v zapojení emitorového sledovače. K jeho vstupu je přes nastavovací potenciometr a druhý filtrační člen pomocí prvního přepínače zapojen zdroj porovnávací úrovně, přičemž k výstupu integrovaného logického komparátoru je připojen logický obvod opatřený druhým přepínačem pro nastavení polarity spouštění.

Zapojením podle vynálezu je kompenzován napěťový přenos a teplotní drift vstupního emitorového sledovače FET umožňujícího dosažení velkého vstupního odporu, přičemž je zapojení vytvořeno na integrovaných obvodech umožňujících dosažení vysoké rychlosti, citlivosti a stability.

Příklad zapojení spouštěcího obvodu podle vynálezu je dále popsán s pomocí výkresu, na němž 1 značí integrovaný logický komparátor, na jehož invertující vstup je zapojen výstup vstupního tranzistoru T1 typu FET v zapojení emitorového sledovače, jehož proud je nastaven třetím odporem R3 a na jehož vstup je vysokou vstupní impedancí R1 zaveden měřený střídavý, popřípadě stejnosměrný signál přes omezovací odpor R2, překlenutý kompenzáním kondenzátorem C2 kompenzujícím jeho střídavý přenosový útlum. Mezi bází vstupního tranzistoru T1 a jeho napájecím zdrojem jsou zapojeny v nepro-

pustném směru pólované diody D1 a D2 tvořící s omezovacím odporem R2 ochranný obvod proti přepětí. K emitorovému výstupu vstupního tranzistoru T1 je připojen první filtrační člen R6, C3.

Na neinvertující vstup integrovaného logického komparátoru 1 je přes symetrizační odpor R7 zapojen výstup kompenzačního tranzistoru T2 rovněž typu FET v zapojení emitorového sledovače, jehož proud je nastaven čtvrtým odporem R4 a na jehož vstup je přes druhý filtrační člen C4, R5 a nastavovací potenciometr P1 připojen pomocí prvního přepínače Př1 zdroj +U, -U porovnávacího napětí. Osmý odpor R8 vytváří hysterezi překlopení integrovaného logického komparátoru 1. Vzhledem k jednopolaritní úrovni výstupu integrovaného logického komparátoru 1 je jeho výstup opatřen logickým obvodem 2 s přepínáním polarity +/- druhým přepínačem Př2.

Nastavovacím potenciometrem P1 se nastaví velikost porovnávací úrovně a prvním přepínačem Př1 její polarita. Současně se druhým přepínačem Př2 logického obvodu 2 nastaví polarita spouštění. Změna logické úrovně na jeho výstupu signalizuje dosažení přednastavené velikosti úrovně v dané polaritě.

Další možnost použití je v těch zapojeních, kde se jedná o přesné spuštění nebo synchronizaci, odvozenou od nastavitelné hodnoty analogového signálu. Předností je velký vstupní odpor zapojení, citlivost, stabilita a kompatibilita s navazující číslicovou logikou. V měřicí technice je možné použití v osciloskopech nebo v záznamových jednotkách přechodových dějů (transicut recorder), ve kterých je obvod používán.

PŘEDMĚT VYNÁLEZU

240 667

Zapojení spouštěcího obvodu pro měření signálů se vstupním tranzistorem typu FET v zapojení emitorového sledovače zapojeného na invertující vstup integrovaného logického komparátoru, vyznačené tím, že na neinvertující vstup integrovaného logického komparátoru (1) je zapojen přes symetrizační odpor (R7) kompenzační tranzistor (T2) typu FET v zapojení emitorového sledovače, k jehož vstupu je přes nastavovací potenciometr (P1) a druhý filtrační člen (R5, C4) pomocí prvního přepínače (Př1) zapojen zdroj (+U, -U) porovnávací úrovně, přičemž k výstupu integrovaného logického komparátoru (1) je připojen logický obvod (2) opatřený druhým přepínačem (Př2) pro nastavení polarity spouštění.

1 výkres

