(19)中華民國智慧財產局
(12)發明說明書公開本 (11)公開編號：TW 201027351 A1
(43)公開日： 中華民國 99 (2010) 年 07 月 16 日

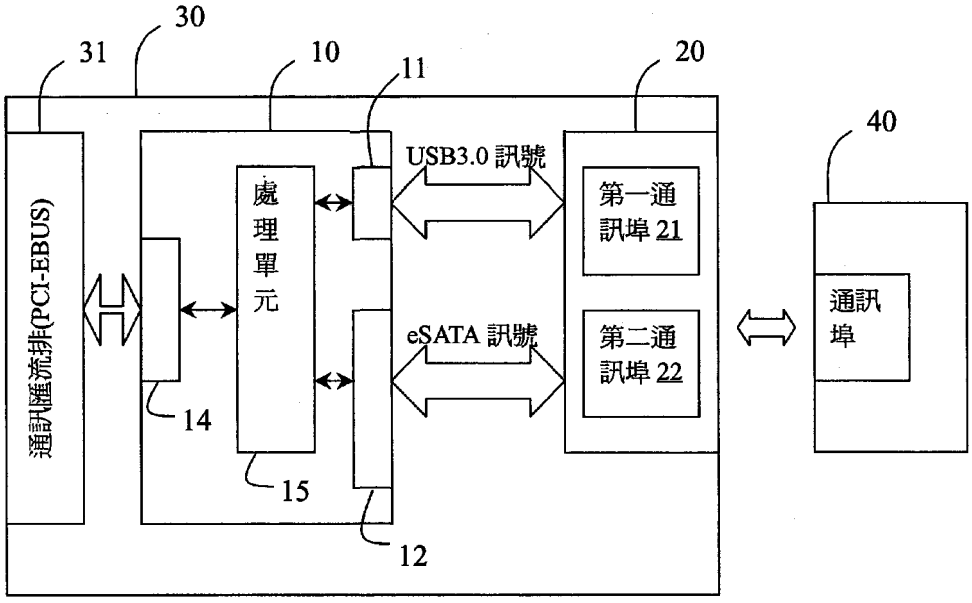
(21)申請案號：098100455 (22)申請日： 中華民國 98 (2009) 年 01 月 08 日
(51)Int. Cl.： *G06F13/40 (2006.01)*
(71)申請人：銀燦科技股份有限公司 (中華民國) (TW)
新竹市金山七街 49 號 3 樓
(72)發明人：李庭育 (TW) ；鍾貞耀 (TW)
(74)代理人：桂齊恆；閻啟泰
申請實體審查：有 申請專利範圍項數：9 項 圖式數：4 共 17 頁

(54)名稱

多合一序列匯流排連接器的訊號轉換裝置

(57)摘要

本發明係關於一種多合一序列匯流排連接器的訊號轉換裝置，係包含有複數外部通訊介面、一內部電路通訊介面及一處理單元，其中複數外部通介面係供多合一序列匯流排連接器的對應接腳連接，而該處理單元則進一步與複數外部通訊介面及內部通訊介面電連接，並週期性檢測所有外部通訊介面，直到任一外部通訊介面已插上有對應電子裝置為止，再將該插接有對應電子裝置之外部通訊介面與內部通訊介面進行訊號雙向轉換，供內部電路板與不同通訊標準的電子裝置溝通。



10：訊號轉換器
11：第一外部通訊介面
12：第二外部通訊介面
14：內部通訊介面
15：處理單元
20：連接器
21：第一訊號埠
22：第二訊號埠
30：內部電路板
31：通訊滙流排
40：電子裝置

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種電子連接器的訊號轉換器，尤指一種多合一序列匯流排連接器的訊號轉換裝置。

【先前技術】

目前不論是桌上型電腦或筆記型電腦，均提供有複數不同通訊標準的連接器，作為各種電子裝置與電腦之間溝通之橋樑，例如通用序列埠 2.0(USB2.0)、通用序列埠 3.0(USB3.0)或外部序列高階技術配置(eSATA)連接埠等，雖然其外觀均為扁長矩形狀，但仍是佔用電腦外殼空間，因此已有人提出將外觀尺寸相近的三組連接器相互整合成二合一或三合一的連接器，以有效縮減佔用電腦外殼空間。

上述 USB 2,0 連接埠共包含有四支訊號接腳（VBUS、D－、D＋和接地點），而 USB 3.0 連接埠則進一步要求其讀取速度與訊號品質，除包含有 USB 2,0 四支訊號接腳外，另包含有五支訊號接腳(RX－、RX＋、接地點、TX－、TX＋)；至於 eSATA 連接埠則共包含有 7 支訊號接腳(接地點、RX＋、RX－、接地點、TX－、TX＋、接地點)。目前一種整合有 USB 3.0 及 eSATA 連接埠之二合一連接器插座，其插座上端面排設有 eSATA 及 USB3.0 共用的訊號接腳，而相對下端面則排設有 USB3.0 其它四支訊號接腳。是以，若當二合一連接器外接一具有 USB 3.0 的電子裝置時，其上端面其中五支訊號接腳（RX＋、RX－、接地點、

TX－、TX＋、接地點)及下端面的 USB2.0 四支訊號接腳(VBUS、D－、D＋、接地線）同步動作。又當二合一連接器外接一具有 eSATA 電子裝置時，上端面的訊號接腳(接地點、RX＋、RX－、接地點、TX－、TX＋、接地點)係開始動作。

由上述說明可知，由於此二合一連接器可供 USB 系統及 eSATA 至少二種不同的介面的電子元件插接使用，其對應使用的訊號控制器必須視目前插接電子裝置的介面規格，並正常且正確地輸出對應 USB 或 eSATA 訊號。然而，由於二合一連接器的 USB3.0 與 eSATA 訊號接腳係共用，當電腦主機板電腦同時發出不同介面輪詢訊號時，電腦主機無法正確判斷目前插接的電子裝置的訊號介面究竟是 USB3.0 亦或 eSATA 訊號介面；是以，為了解決此一問題故提出一解決方案。

【發明內容】

有鑑於上述多合一連接器的訊號傳輸缺點，本發明主要目的係提供一種多合一序列匯流排連接器的訊號轉換裝置，避免因插接不同規格介面的電子裝置，而造成訊號互相影響。

欲達上述目的所使用的主要技術手段係令該多合一序列匯流排連接器的訊號轉換裝置包含有：

複數外部通訊介面，係至少包含有通用序列埠 3.0 及 eSATA，供多合一連接器的訊號接腳對應連接；

一內部通訊介面，係供內部電路板的通訊滙流排連

接；及

一處理單元，係連接該複數外部通訊介面及內部通訊介面，並內建有一介面檢測暨轉換程序，其中該介面檢測暨轉換程序係週期性檢知各外部通訊介面，並於判斷任一通訊介面已回覆檢測訊號者，即主動告知內部電路板，並讀取該外部通訊介面與內部通訊介面之的訊號轉換格式，令外部通訊介面與內部通訊介面進行正確地雙向溝通。

本發明係主要於處理單元內建有該介面檢測暨轉換程序，並依序且週期性地對複數外部通訊介面進行檢測，如此一來在同一個時間點中僅對其中一組外部通訊介面進行檢測，待檢測到特定外部通訊介面有回覆正確檢測訊號時，會主動透過內部通訊介面告知內部電路板，再令該外部通訊介面與內部通訊介面藉由處理單元進行一般資訊傳輸；是以，使用本發明的電腦裝置或電子裝置及多合一連接器，均能有效地確認目前插接的外部電子裝置的端子格式，達到正確訊號傳送的功效。

【實施方式】

首先請參閱第一圖所示，係為本發明訊號轉換裝置(10)的一較佳實施例，與一種 USB3.0 及 eSATA 的二合一連接器(20)一內部電路板(30)的連線示意圖，其中該內部電路板係隨著所使用的電腦裝置或電子裝置而有不同，以桌上型電腦或筆記型電腦來說，該內部電路板即為主機板，若以電腦外接盒來說即為該外接盒內部控制電路板。其中該訊號轉換裝置(10)包含有：

複數外部通訊介面(11)(12)，係至少包含有通用序列埠 3.0 及 eSATA，供多合一連接器(20)的訊號接腳對應連接；

一內部通訊介面(14)，係供內部電路板(30)對應的通訊匯流排(31)連接；於本實施例中，該內部電路板(30)為一主機板，而內部通訊介面(14)與通訊滙流排(31)均為一PCI-E 規格介面；及

一處理單元(15)，係連接該複數外部通訊介面(11)(12)及內部通訊介面(14)，並內建有一介面檢測暨轉換程序，其中該介面檢測暨轉換程序係週期性檢知複數外部通訊介面(11)(12)，判斷任一通訊介面(11)(12)是否已回覆檢測訊號，如有回覆者，即令讀取該外部通訊介面(11)(12)與內部通訊介面(14)之的訊號轉換格式。

請配合參閱第二圖所示，係為處理單元(15)的介面檢測暨轉換程序所包含的二項子程序之執行流程圖，即當處理單元(15)開機後，先予以初始化(50)再依序執行此第一及第二子程序，其中於執行第一子程序時(51)，亦週期性判斷該第一通訊埠(21)上的電子裝置(40)是否移除(52)，若否則執行第二子程序(53)，同樣於執行第二子程序時(53)，亦週期性判斷該第二通訊埠(22)上的電子裝置(40)是否移除(54)，若是則再判斷是否關機(57)，若仍於開機狀態則返回初始化(50)；若關機則直接結束(58)。又，第一子程序與第二子程序執行次序可對調。

再請配合參閱第三圖所示，為第一子程序的詳細流程圖，其包含有：

開機後先予以初始化(511)；

輸出第一外部通訊介面(11)之檢測訊號(512)；

判斷是否接收回覆檢測訊號(513)；若有，則代表已有相容的電子裝置插上連接器的第一通訊埠(21)，再依據回覆檢測訊號判斷是否屬於 USB3.0 協定(514)，若是則令內部通訊介面(14)與 USB3.0 第一通訊埠(21)進行雙向資料傳輸(515)；若否，則進一步判斷是否符合 USB2.0 協定(516)，一旦判斷為 USB2.0 協定，則令 USB2.0 第一外部通訊埠(21)與內部通訊介面(14)進行雙向資料傳輸(517)；若否，再進一步判斷是否符合 USB1.X 協定(518)，如 USB1.0 或 USB1.1，一旦判斷為 USB1.X 協定，則令 USB1.X 第一通訊埠(21)與內部通訊介面(14)進行雙向資料傳輸(519)，執行下一步驟；

執行第二子程序。

請配合參閱第四圖所示，為第二子程序的詳細流程圖，其包含有：

開機後先予以初始化(531)；

輸出第二外部通訊介面(12)之檢測訊號(532)；

判斷是否接收回覆檢測訊號(533)；若有，則代表已有相容的電子裝置(40)插上連接器的第二通訊埠(22)，並令內部通訊介面(14)與 eSATA 第二通訊埠(22)進行雙向資料傳輸(534)；若否，則執行下一步驟；

執行第一子程序。

由上述說明可知，本實施例係供一種 USB3.0 及 eSATA 的二合一連接器使用，並且自開機後或判斷電子裝置移除

後，會週期性地檢測任一外部通訊介面是否已接收到回覆檢測訊號，進而判斷已有對應的電子裝置插入。舉例來說，若目前插入一具有 USB 系統接頭的外部電子裝置，則本發明當透過第一外部通訊介面進行 USB3.0 通訊埠進行檢測時，會正確檢知，並且進一步判斷其符合 USB3.0/USB2.0/USB1.X 協定；反之，若目前插入一具 eSATA 插頭的電子裝置，則第一外部通訊介面獲得不正確的回覆檢測訊號，故會自動再以第二外部通訊介面發出 eSATA 檢測訊號，如此一來，即能正確地檢知到目前插接的介面為 eSATA 介面，並令第二外部通訊介面與主機板進行溝通。是以，採用本發明可避免因二合一連接器部份通訊埠共用訊號接腳而相互干擾，而能正確地判斷特定通訊埠已插入對應的電子裝置。

【圖式簡單說明】

第一圖：係本發明與一二合一連接器及一內部電路板連線的示意圖。

第二圖：係本發明處理單元之介面檢測暨轉換程序流程圖。

第三圖：係介面檢測暨轉換程序的第一子程序流程圖。

第四圖：係介面檢測暨轉換程序的第二子程序流程圖。

【主要元件符號說明】

(10)訊號轉換器　　(11)第一外部通訊介面

(12)第二外部通訊介面　(14)內部通訊介面

(15)處理單元　　(20)連接器

(21)第一訊號埠　　(22)第二訊號埠

(30)內部電路板　　(31)通訊滙流排

(40)電子裝置

發明專利說明書

（本說明書格式、順序，請勿任意更動，※記號部分請勿填寫）

※申請案號：98100455

※申請日：98.01.08 ※IPC分類：G06F 13/40 (2006.01)

一、發明名稱：(中文/英文)

多合一序列匯流排連接器的訊號轉換裝置

二、中文發明摘要：

本發明係關於一種多合一序列匯流排連接器的訊號轉換裝置，係包含有複數外部通訊介面、一內部電路通訊介面及一處理單元，其中複數外部通介面係供多合一序列匯流排連接器的對應接腳連接，而該處理單元則進一步與複數外部通訊介面及內部通訊介面電連接，並週期性檢測所有外部通訊介面，直到任一外部通訊介面已插上有對應電子裝置為止，再將該插接有對應電子裝置之外部通訊介面與內部通訊介面進行訊號雙向轉換，供內部電路板與不同通訊標準的電子裝置溝通。

三、英文發明摘要：

七、申請專利範圍：

1.一種多合一序列匯流排連接器的訊號轉換裝置，其包含有：

複數外部通訊介面，係至少包含有一通用序列介面 3.0 及一外部序列高階技術配置介面的外部通訊介面；

一內部通訊介面，係供一內部電路板的通訊滙流排連接；及

一處理單元，係連接該複數外部通訊介面及內部電路通訊介面，並內建有一介面檢測暨轉換程序，其中該介面檢測暨轉換程序係週期性依序檢知複數外部通訊介面，並於判斷任一通訊介面已回覆檢測訊號者，即令讀取該通訊介面與主機板通訊介面的訊號轉換格式。

2. 如申請專利範圍第 1 項所述之多合一序列匯流排連接器的訊號轉換裝置，該處理單元的介面檢測暨轉換程序係包含有第一及第二子程序，其中該處理單元係自開機後或未有回覆檢測訊號狀態下，係週期性執行第一及第二項子程序。

3. 如申請專利範圍第 2 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第一子程序係包含有：

初始化；

輸出第一外部通訊介面之檢測訊號；

判斷是否接收回覆檢測訊號；若有，則代表已有相容的電子裝置插上連接器的第一通訊埠，並令第一外部通訊介面與內部通訊介進行雙向資料傳輸；若否，則執行下一步驟；

執行第二子程序。

4. 如申請專利範圍第 3 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第二子程序係包含有：

初始化；

輸出第二外部通訊介面之檢測訊號；

判斷是否接收回覆檢測訊號；若有，則代表已有相容的電子裝置插上連接器的第二通訊埠，並令第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

執行第一子程序。

5. 如申請專利範圍第 4 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第一外部通訊介面係為通用序列埠 3.0，而該第二外部通訊介面係為外部序列高階技術配置介面。

6. 如申請專利範圍第 5 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第一子程序的判斷是否接收回覆檢測訊號步驟係進一步包含有：

判斷該回覆檢測訊號是否符合 USB3.0 協定；若是，則令 USB3.0 第一外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

判斷該回覆檢測訊號是否符合 USB2.0 協定；若是，則令 USB2.0 第一外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

判斷該回覆檢測訊號是否符合 USB1.X 協定；若是，則令 USB1.X 第一外部通訊介面與內部通訊介面進行雙向

資料傳輸；若否，則執行第二子程序。

7. 如申請專利範圍第 4 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第二外部通訊介面係為通用序列埠 3.0，而第一外部通訊介面係為外部序列高階技術配置介面。

8. 如申請專利範圍第 7 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第二子程序的判斷是否接收回覆檢測訊號步驟係進一步包含有：

判斷該回覆檢測訊號是否符合 USB3.0 協定；若是，則令 USB3.0 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

判斷該回覆檢測訊號是否符合 USB2.0 協定；若是，則令令 USB2.0 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

判斷該回覆檢測訊號是否符合 USB1.X 協定；若是，則令令 USB1.X 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行第一子程序。

9. 如申請專利範圍第 6 或 8 項所述之多合一序列匯流排連接器的訊號轉換裝置，該內部板通訊介面係為一 PCI-E 通訊格式。

八、圖式：(如次頁)

資料傳輸；若否，則執行第二子程序。

7. 如申請專利範圍第 4 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第二外部通訊介面係為通用序列埠 3.0，而第一外部通訊介面係為外部序列高階技術配置介面。

8. 如申請專利範圍第 7 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第二子程序的判斷是否接收回覆檢測訊號步驟係進一步包含有：

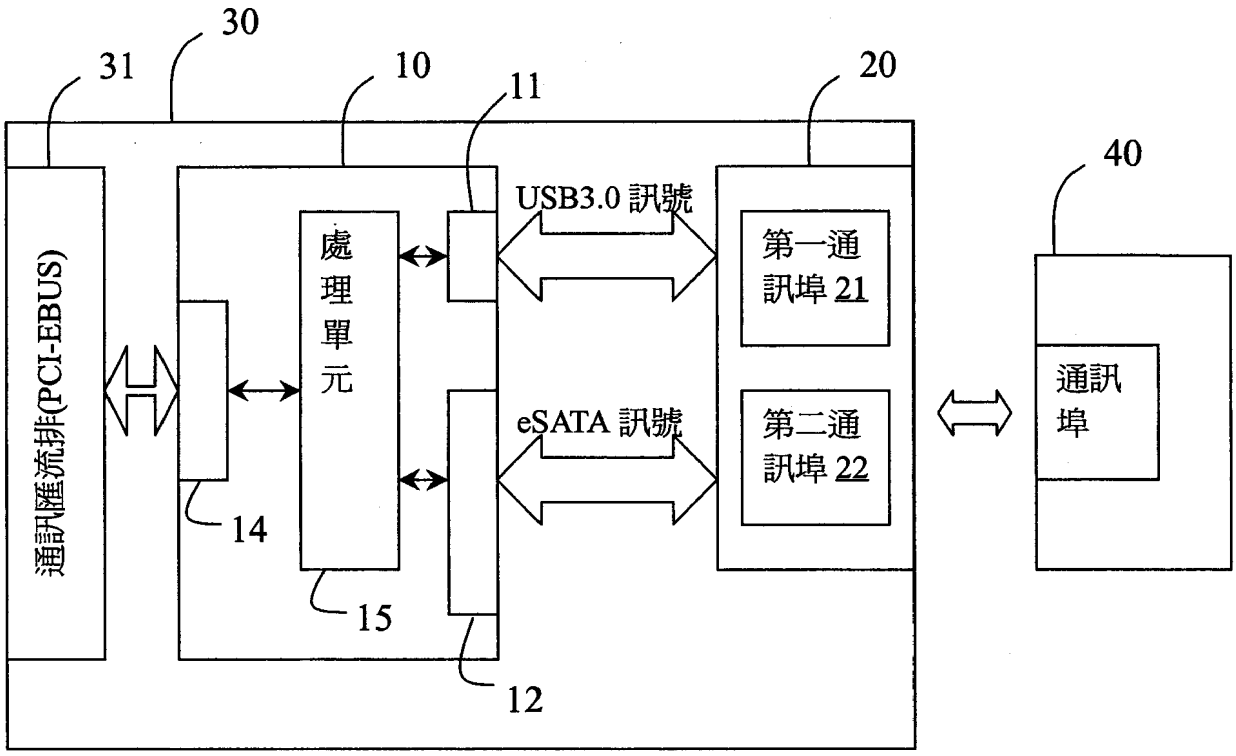
判斷該回覆檢測訊號是否符合 USB3.0 協定；若是，則令 USB3.0 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

判斷該回覆檢測訊號是否符合 USB2.0 協定；若是，則令令 USB2.0 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

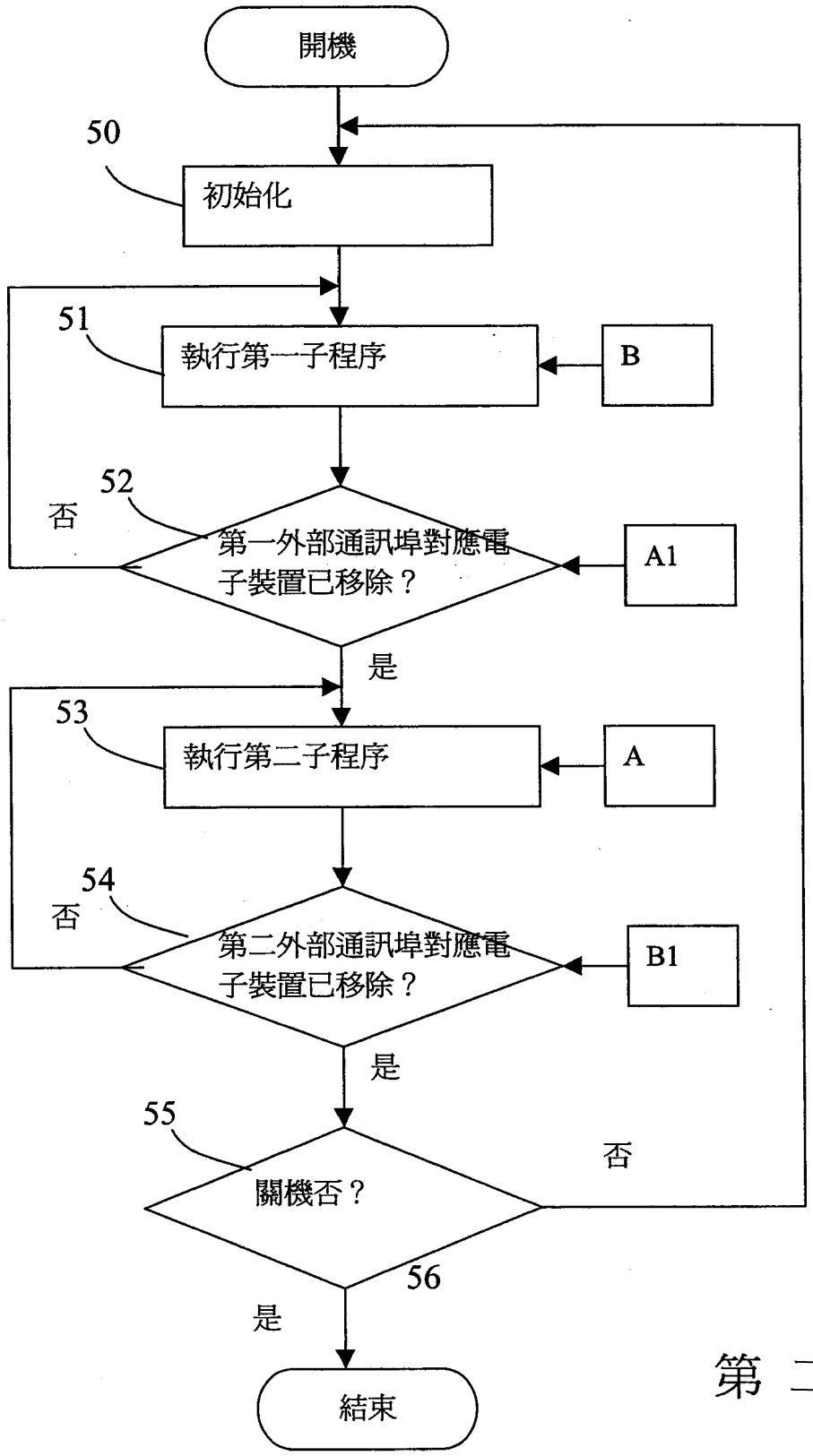
判斷該回覆檢測訊號是否符合 USB1.X 協定；若是，則令令 USB1.X 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行第一子程序。

9. 如申請專利範圍第 6 或 8 項所述之多合一序列匯流排連接器的訊號轉換裝置，該內部板通訊介面係為一 PCI-E 通訊格式。

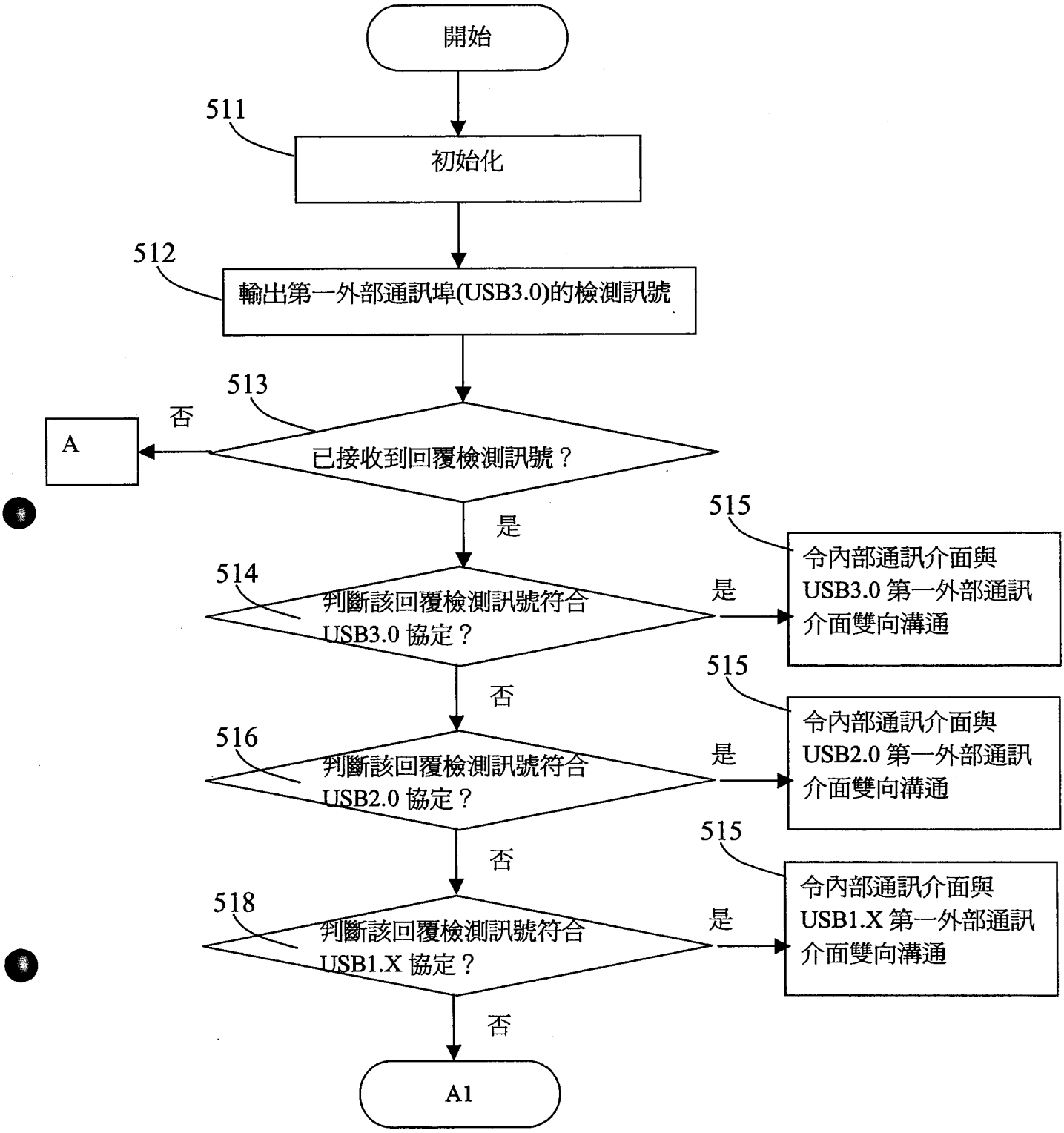
八、圖式：(如次頁)


30
31
10
11
20
40
通訊匯流排(PCI-EBUS)
處理單元
USB3.0 訊號
eSATA 訊號
第一通訊埠 21
第二通訊埠 22
通訊埠
14
15
12

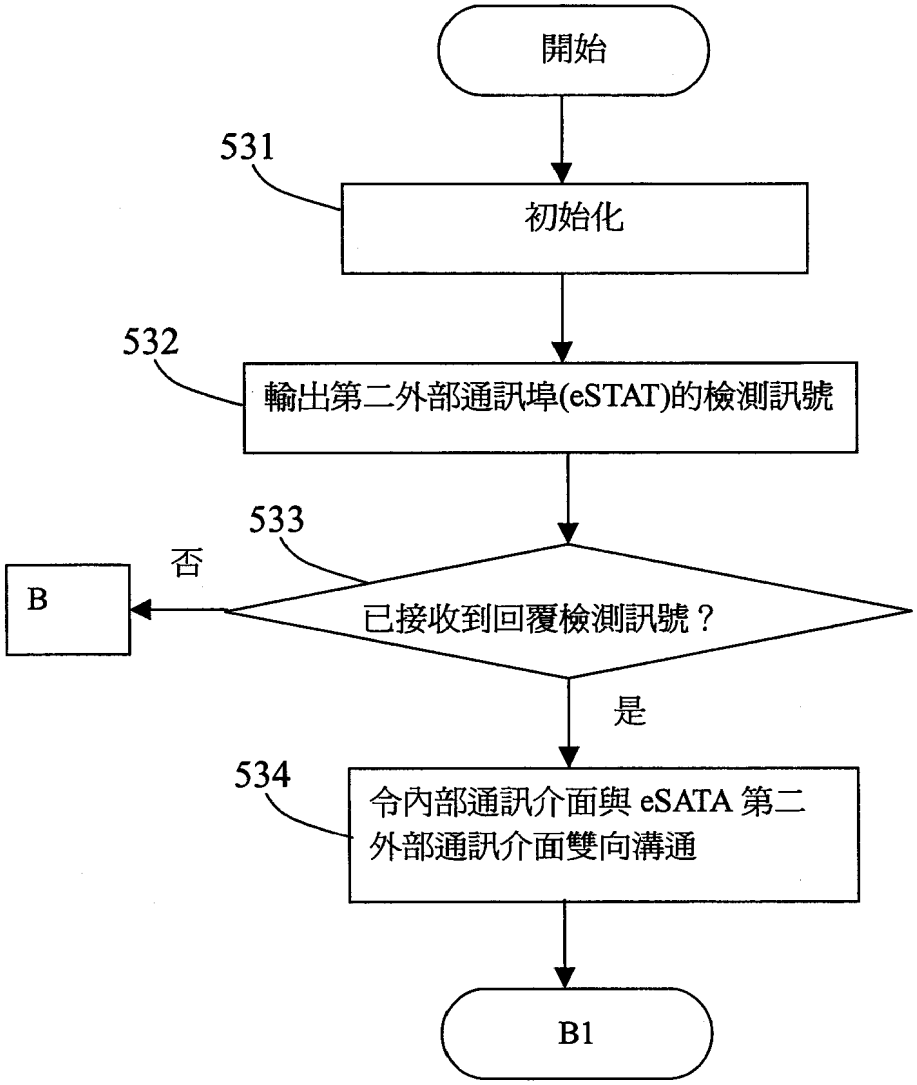
第 一 圖


開機
50
初始化
51
執行第一子程序
B
52
否
第一外部通訊埠對應電子裝置已移除？
A1
是
53
執行第二子程序
A
54
否
第二外部通訊埠對應電子裝置已移除？
B1
是
55
關機否？
否
56
是
結束

第 二 圖


開始
511
初始化
512
輸出第一外部通訊埠(USB3.0)的檢測訊號
513
已接收到回覆檢測訊號？
否
A
是
514
判斷該回覆檢測訊號符合USB3.0 協定？
是
515
令內部通訊介面與USB3.0 第一外部通訊介面雙向溝通
否
516
判斷該回覆檢測訊號符合USB2.0 協定？
是
515
令內部通訊介面與USB2.0 第一外部通訊介面雙向溝通
否
518
判斷該回覆檢測訊號符合USB1.X 協定？
是
515
令內部通訊介面與USB1.X 第一外部通訊介面雙向溝通
否
A1

第 三 圖


開始
531
初始化
532
輸出第二外部通訊埠(eSTAT)的檢測訊號
533
否
B
已接收到回覆檢測訊號？
是
534
令內部通訊介面與 eSATA 第二外部通訊介面雙向溝通
B1

第 四 圖

四、指定代表圖：

(一)本案指定代表圖為：第（ 一 ）圖。

(二)本代表圖之元件符號簡單說明:

(10)訊號轉換器　　(11)第一外部通訊介面

(12)第二外部通訊介面　(14)內部通訊介面

(15)處理單元　　(20)連接器

(21)第一訊號埠　　(22)第二訊號埠

(30)內部電路板　　(31)通訊滙流排

(40)電子裝置

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

98年1月19日修正補充

複數外部通訊介面(11)(12)，係至少包含有通用序列埠 3.0 及 eSATA，供二合一連接器(20)的訊號接腳對應連接；

一內部通訊介面(14)，係供內部電路板(30)對應的通訊匯流排(31)連接；於本實施例中，該內部電路板(30)為一主機板，而內部通訊介面(14)與通訊滙流排(31)均為一PCI-E 規格介面；及

一處理單元(15)，係連接該複數外部通訊介面(11)(12)及內部通訊介面(14)，並內建有一介面檢測暨轉換程序，其中該介面檢測暨轉換程序係週期性檢知複數外部通訊介面(11)(12)，判斷任一通訊介面(11)(12)是否已回覆檢測訊號，如有回覆者，即令讀取該外部通訊介面(11)(12)與內部通訊介面(14)之的訊號轉換格式。

請配合參閱第二圖所示，係為處理單元(15)的介面檢測暨轉換程序所包含的二項子程序之執行流程圖，即當處理單元(15)開機後，先予以初始化(50)再依序執行此第一及第二子程序，其中於執行第一子程序時(51)，亦週期性判斷該第一通訊埠(21)上的電子裝置(40)是否移除(52)，若否則執行第二子程序(53)，同樣於執行第二子程序時(53)，亦週期性判斷該第二通訊埠(22)上的電子裝置(40)是否移除(54)，若是則再判斷是否關機(55)，若仍於開機狀態則返回初始化(50)；若關機則直接結束(56)。又，第一子程序與第二子程序執行次序可對調。

再請配合參閱第三圖所示，為第一子程序的詳細流程圖，在本實施例中第一外部通訊介面為 USB3.0，又 USB3.0

第一外部通訊介面係向下相容 USB2.0、USB1.1 及 USB1.0，該第一子程序包含有：

開機後先予以初始化(511)；

輸出第一外部通訊介面(11)之檢測訊號(512)；

判斷是否接收回覆檢測訊號(513)；若否，則回到第二圖第二子程序(A)；若有，則代表已有相容的電子裝置插上連接器的第一通訊埠(21)，再依據回覆檢測訊號判斷是否屬於 USB3.0 協定(514)，若是則令內部通訊介面(14) 第一外部通訊介面(USB3.0)(11)進行雙向資料傳輸(515)，令第一通訊埠(21)與通訊匯流排(31)雙向通訊；若非屬 USB3.0 協定；若非屬 USB3.0 協定，則進一步判斷是否符合 USB2.0 協定(516)，一旦判斷為 USB2.0 協定，則令 USB2.0 第一外部通訊介面(11)與內部通訊介面(14)進行雙向資料傳輸(517)；若非屬 USB2.0 協定，再進一步判斷是否符合 USB1.X 協定(518)，如 USB1.0 或 USB1.1，一旦判斷為 USB1.X 協定，則令 USB1.X 第一通訊介面(11)與內部通訊介面(14)進行雙向資料傳輸(519)，執行下一步驟；

回到第二圖中的判斷第一外部通訊埠(21)對應電子裝置是否已移除的步驟(52)中(A1)。

請配合參閱第四圖所示，為第二子程序的詳細流程圖，於本實施例中該第二外部通訊介面(12)係為一 eSATA，該第二子程序包含有：

開機後先予以初始化(531)；

輸出第二外部通訊介面(12)之檢測訊號(532)；

判斷是否接收回覆檢測訊號(533)；若否，則回到第二圖第一子程序(B)；若有，則代表已有相容的電子裝置(40)插上連接器的第二通訊埠(22)，並令內部通訊介面(14)與eSATA 第二外部通訊介面(12)(534)，令 eSATA 第二通訊埠(22)與通訊匯流排(31)雙向通訊進行雙向資料傳輸；若否，則執行下一步驟；

回到第二圖中的判斷第二外部通訊埠(21)對應電子裝置是否已移除的步驟(54)中(B1)。

由上述說明可知，本實施例係供一種 USB3.0 及 eSATA 的二合一連接器使用，並且自開機後或判斷電子裝置移除後，會週期性地檢測任一外部通訊介面是否已接收到回覆檢測訊號，進而判斷已有對應的電子裝置插入。舉例來說，若目前插入一具有 USB 系統接頭的外部電子裝置，則本發明當透過第一外部通訊介面進行 USB3.0 通訊埠進行檢測時，會正確檢知，並且進一步判斷其符合 USB3.0/USB2.0/USB1.X 協定；反之，若目前插入一具 eSATA 插頭的電子裝置，則第一外部通訊介面獲得不正確的回覆檢測訊號，故會自動再以第二外部通訊介面發出 eSATA 檢測訊號，如此一來，即能正確地檢知到目前插接的介面為 eSATA 介面，並令第二外部通訊介面與主機板進行溝通。是以，採用本發明可避免因二合一連接器部份通訊埠共用訊號接腳而相互干擾，而能正確地判斷特定通訊埠已插入對應的電子裝置。

【圖式簡單說明】

七、申請專利範圍：

1.一種多合一序列匯流排連接器的訊號轉換裝置，其包含有：

複數外部通訊介面，係至少包含有一通用序列介面3.0及一外部序列高階技術配置介面的外部通訊介面；

一內部通訊介面，係供一內部電路板的通訊滙流排連接；及

一處理單元，係連接該複數外部通訊介面及內部電路通訊介面，並內建有一介面檢測暨轉換程序，其中該介面檢測暨轉換程序係週期性依序檢知複數外部通訊介面，並於判斷任一通訊介面已回覆檢測訊號者，即令讀取該通訊介面與主機板通訊介面的訊號轉換格式。

2. 如申請專利範圍第1項所述之多合一序列匯流排連接器的訊號轉換裝置，該處理單元的介面檢測暨轉換程序係包含有第一及第二子程序，其中該處理單元係自開機後或未有回覆檢測訊號狀態下，係週期性執行第一及第二項子程序。

3. 如申請專利範圍第2項所述之多合一序列匯流排連接器的訊號轉換裝置，該第一子程序係包含有：

初始化；

輸出第一外部通訊介面之檢測訊號；

判斷是否接收回覆檢測訊號；若否，則執行第二子程序；若有，則代表已有相容的電子裝置插上連接器的第一通訊埠，並令第一外部通訊介面與內部通訊介進行雙向資料傳輸；

於判斷確定第一外部通訊對應電子裝置已移除後，執行第二子程序。

4. 如申請專利範圍第 3 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第二子程序係包含有：

初始化；

輸出第二外部通訊介面之檢測訊號；

判斷是否接收回覆檢測訊號；若否，則執行第一子程序；若有，令第二外部通訊介面與內部通訊介面進行雙向資料傳輸；

於判斷確定第二外部通訊對應電子裝置已移除後，執行第二子程序。

5. 如申請專利範圍第 4 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第一外部通訊介面係為通用序列埠 3.0，而該第二外部通訊介面係為外部序列高階技術配置介面。

6. 如申請專利範圍第 5 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第一子程序的判斷是否接收回覆檢測訊號步驟係進一步包含有：

判斷該回覆檢測訊號是否符合 USB3.0 協定；若是，則令 USB3.0 第一外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

判斷該回覆檢測訊號是否符合 USB2.0 協定；若是，則令 USB2.0 第一外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

判斷該回覆檢測訊號是否符合 USB1.X 協定；若是，

則令 USB1.X 第一外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則判斷確定第一外部通訊對應電子裝置已移除後，執行第二子程序。

7. 如申請專利範圍第 4 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第二外部通訊介面係為通用序列埠 3.0，而第一外部通訊介面係為外部序列高階技術配置介面。

8. 如申請專利範圍第 7 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第二子程序的判斷是否接收回覆檢測訊號步驟係進一步包含有：

判斷該回覆檢測訊號是否符合 USB3.0 協定；若是，則令 USB3.0 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

判斷該回覆檢測訊號是否符合 USB2.0 協定；若是，則令令 USB2.0 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

判斷該回覆檢測訊號是否符合 USB1.X 協定；若是，則令令 USB1.X 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則判斷確定第二外部通訊對應電子裝置已移除後，執行第一子程序。

9. 如申請專利範圍第 6 或 8 項所述之多合一序列匯流排連接器的訊號轉換裝置，該內部板通訊介面係為一 PCI-E 通訊格式。

八、圖式：(如次頁)

則令 USB1.X 第一外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則判斷確定第一外部通訊對應電子裝置已移除後，執行第二子程序。

7. 如申請專利範圍第 4 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第二外部通訊介面係為通用序列埠 3.0，而第一外部通訊介面係為外部序列高階技術配置介面。

8. 如申請專利範圍第 7 項所述之多合一序列匯流排連接器的訊號轉換裝置，該第二子程序的判斷是否接收回覆檢測訊號步驟係進一步包含有：

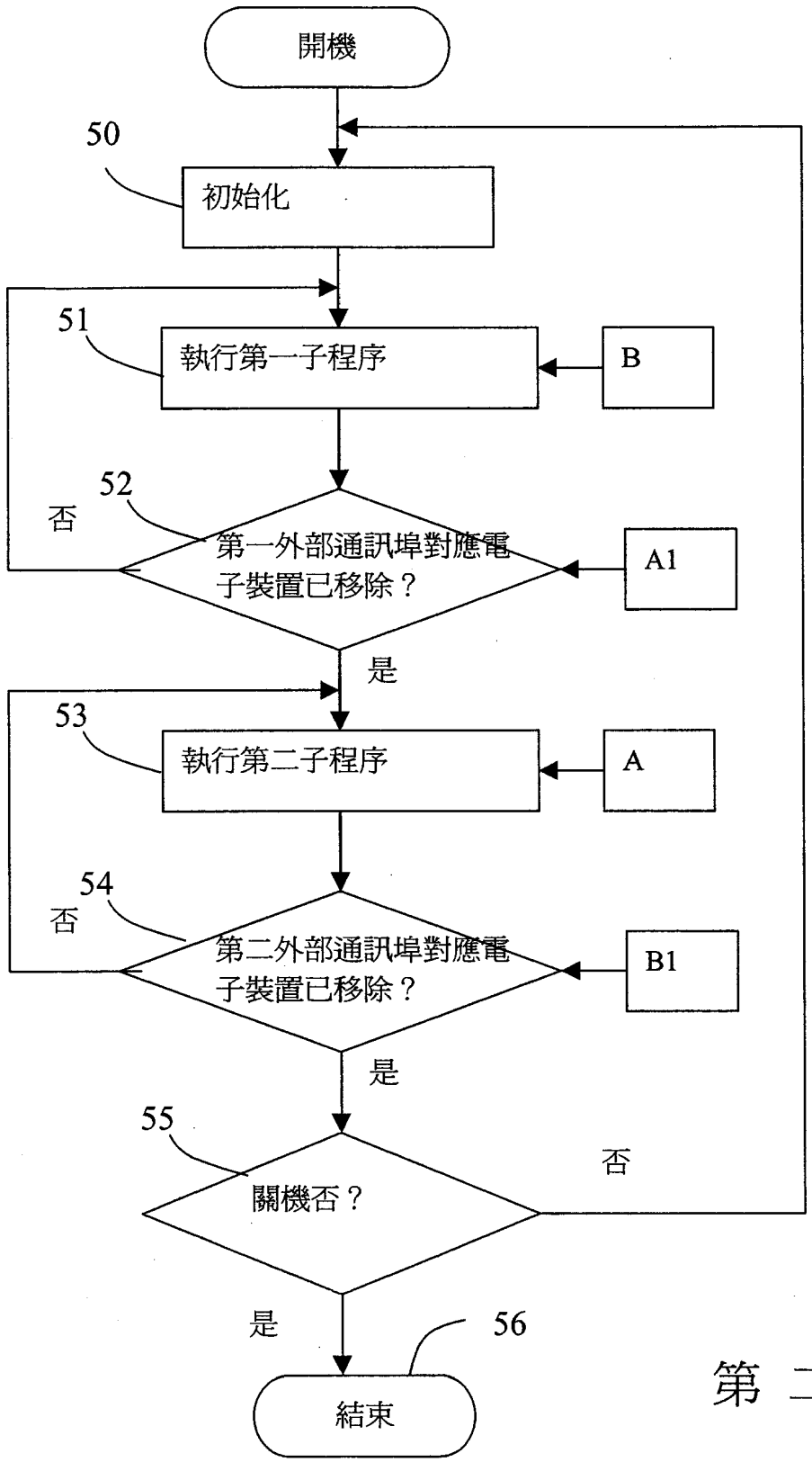
判斷該回覆檢測訊號是否符合 USB3.0 協定；若是，則令 USB3.0 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

判斷該回覆檢測訊號是否符合 USB2.0 協定；若是，則令令 USB2.0 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則執行下一步驟；

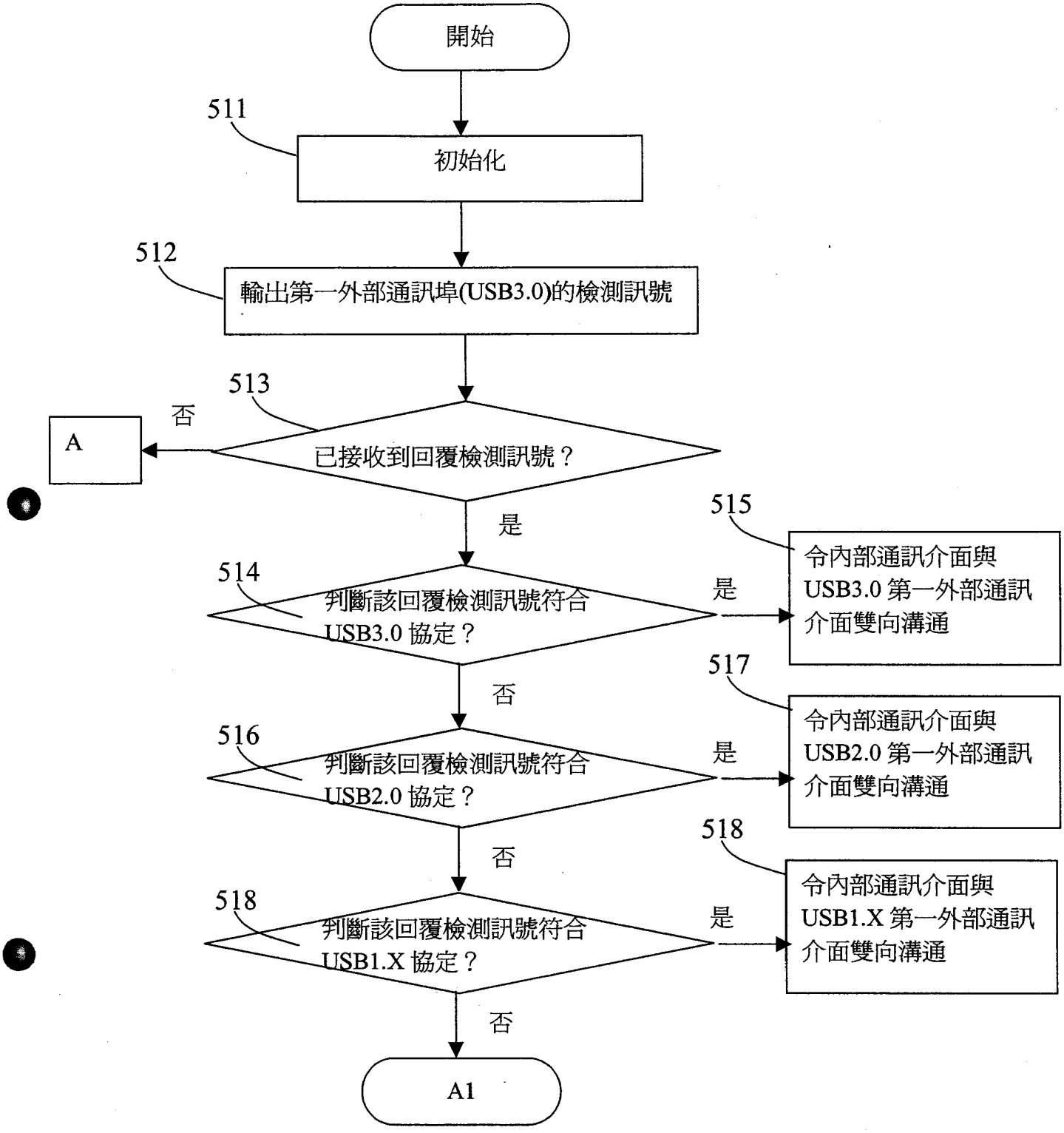
判斷該回覆檢測訊號是否符合 USB1.X 協定；若是，則令令 USB1.X 第二外部通訊介面與內部通訊介面進行雙向資料傳輸；若否，則判斷確定第二外部通訊對應電子裝置已移除後，執行第一子程序。

9. 如申請專利範圍第 6 或 8 項所述之多合一序列匯流排連接器的訊號轉換裝置，該內部板通訊介面係為一 PCI-E 通訊格式。

八、圖式：(如次頁)


開機
50
初始化
51
執行第一子程序
B
52
否
第一外部通訊埠對應電子裝置已移除？
A1
是
53
執行第二子程序
A
54
否
第二外部通訊埠對應電子裝置已移除？
B1
是
55
關機否？
否
是
56
結束

第二圖


開始
511
初始化
512
輸出第一外部通訊埠(USB3.0)的檢測訊號
513
已接收到回覆檢測訊號？
否
A
是
514
判斷該回覆檢測訊號符合USB3.0 協定？
是
515
令內部通訊介面與USB3.0 第一外部通訊介面雙向溝通
否
516
判斷該回覆檢測訊號符合USB2.0 協定？
是
517
令內部通訊介面與USB2.0 第一外部通訊介面雙向溝通
否
518
判斷該回覆檢測訊號符合USB1.X 協定？
是
518
令內部通訊介面與USB1.X 第一外部通訊介面雙向溝通
否
A1

第 三 圖