

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6818875号
(P6818875)

(45) 発行日 令和3年1月20日 (2021.1.20)

(24) 登録日 令和3年1月5日 (2021.1.5)

(51) Int. Cl.	F I
HO 1 L 27/146 (2006.01)	HO 1 L 27/146 A
HO 1 L 31/107 (2006.01)	HO 1 L 31/10 B
GO 1 J 1/42 (2006.01)	HO 1 L 27/146 D
GO 1 J 1/02 (2006.01)	HO 1 L 27/146 F
	GO 1 J 1/42 H
請求項の数 21 (全 26 頁) 最終頁に続く	

(21) 出願番号	特願2019-511901 (P2019-511901)	(73) 特許権者	503260918
(86) (22) 出願日	平成29年9月22日 (2017. 9. 22)		アップル インコーポレイテッド
(65) 公表番号	特表2019-530215 (P2019-530215A)		Apple Inc.
(43) 公表日	令和1年10月17日 (2019. 10. 17)		アメリカ合衆国 95014 カリフォル
(86) 国際出願番号	PCT/US2017/053083		ニア州 クパチーノ アップル パーク
(87) 国際公開番号	W02018/057975		ウェイ ワン
(87) 国際公開日	平成30年3月29日 (2018. 3. 29)		One Apple Park Way,
審査請求日	平成31年2月28日 (2019. 2. 28)		Cupertino, Californ
(31) 優先権主張番号	62/398, 712		ia 95014, U. S. A.
(32) 優先日	平成28年9月23日 (2016. 9. 23)	(74) 代理人	100094569
(33) 優先権主張国・地域又は機関	米国 (US)		弁理士 田中 伸一郎
(31) 優先権主張番号	62/398, 709	(74) 代理人	100088694
(32) 優先日	平成28年9月23日 (2016. 9. 23)		弁理士 弟子丸 健
(33) 優先権主張国・地域又は機関	米国 (US)	(74) 代理人	100103610
			弁理士 ▲吉▼田 和彦
			最終頁に続く

(54) 【発明の名称】 積層背面照射型 SPAD アレイ

(57) 【特許請求の範囲】

【請求項 1】

背面照射型単一光子アバランシェダイオード (SPAD) 画像センサであって、
センサウェハであって、

SPAD 領域であって、

第 1 のドーパント型を含むアノード勾配層と、

前記センサウェハの前面に隣接して配置され、第 2 のドーパント型を含むカソード領域と、

前記カソード領域上に配置され、前記第 1 のドーパント型を含むアノードアバランシェ層と、を含む、SPAD 領域、を含み、

前記カソード領域は第 1 の面積を有し、前記アノードアバランシェ層は前記第 1 の面積よりも小さい第 2 の面積を有し、

前記アノード勾配層における前記第 1 のドーパント型のドーパント濃度が、前記前面に対向する前記センサウェハの背面に向かって増加し、前記背面に入射する光によって誘導された光子生成電荷キャリアを、前記アノード勾配層を介して前記アノードアバランシェ層に導く、前記アノード勾配層内のドーパント濃度勾配を提供する、センサウェハと、

前記センサウェハの下に配置され、前記センサウェハに取り付けられた回路ウェハと、を備える、背面照射型 SPAD 画像センサ。

【請求項 2】

前記回路ウェハは、
第1のウェハ間コネクタを介して前記SPAD領域に結合された電圧源と、
第2のウェハ間コネクタを介して前記カソード領域に結合された出力回路と、を含み、
前記電圧源は、前記SPAD領域に高電圧を供給して、前記カソード領域と前記アノード勾配層との間に逆バイアスを提供するように構成されている、請求項1に記載の背面照射型SPAD画像センサ。

【請求項3】

前記SPAD領域に隣接するディープトレンチ分離領域であって、前記センサウェハの前記前面から、前記センサウェハの前記背面まで及び前記背面を通して延在する、ディープトレンチ分離領域を更に備える、請求項2に記載の背面照射型SPAD画像センサ。

10

【請求項4】

前記第1のドーパント型を含み、前記センサウェハの前記背面から前記センサウェハの前記前面まで、前記ディープトレンチ分離領域の外面に沿って延在するピンニング層であって、前記第1のウェハ間コネクタに接続している、ピンニング層を更に備える、請求項3に記載の背面照射型SPAD画像センサ。

【請求項5】

前記電圧源は、前記第1のウェハ間コネクタを介して、前記ピンニング層に絶縁電圧を提供するように構成されている、請求項4に記載の背面照射型SPAD画像センサ。

【請求項6】

前記センサウェハの前記前面において前記ディープトレンチ分離領域の前記外面に隣接し、前記第1のドーパント型を含むドープウェルであって、前記ピンニング層及び前記第1のウェハ間コネクタに接続している、ドープウェルを更に備える、請求項5に記載の背面照射型SPAD画像センサ。

20

【請求項7】

前記電圧源は、前記第1のウェハ間コネクタを介して前記ドープウェルに前記絶縁電圧を提供するように構成されている、請求項6に記載の背面照射型SPAD画像センサ。

【請求項8】

前記ディープトレンチ分離領域の前記外面及び前記センサウェハの前記前面に隣接し、前記第1のドーパント型を含む拡散領域であって、前記ドープウェルに接続している、拡散領域を更に備える、請求項6に記載の背面照射型SPAD画像センサ。

30

【請求項9】

前記ディープトレンチ分離領域上に、前記センサウェハの前記背面上に配置された光シールドを更に備える、請求項3に記載の背面照射型SPAD画像センサ。

【請求項10】

横方向シールドが、前記SPAD領域の少なくとも一部の下に横方向に延在して、光子を前記SPAD領域に反射し戻す、請求項1に記載の背面照射型SPAD画像センサ。

【請求項11】

前記アノードアバランシェ層が、前記アノードアバランシェ層の前記カソード領域との接合のブレークダウン電圧の前に、印加された逆バイアス電圧で電荷キャリアが空乏化するようなドーピングレベルを有する、請求項1に記載の背面照射型SPAD画像センサ。

40

【請求項12】

電子デバイスであって、

背面照射型単一光子アバランシェダイオード（SPAD）画像センサであって、

センサウェハであって、

第1のSPAD領域、及び前記第1のSPAD領域に隣接する第2のSPAD領域であって、前記第1及び前記第2のSPAD領域のそれぞれが、

第1のドーパント型を含むアノード勾配層であって、前記アノード勾配層における前記第1のドーパント型のドーパント濃度が、前記センサウェハの背面に向かって増加し、ドーパント濃度勾配を提供する、アノード勾配層と、

第2のドーパント型を含み、前記センサウェハの前面に隣接するカソード領域であ

50

って、前記前面が前記背面と対向している、カソード領域と、

前記第 1 のドーパント型を含み、前記カソード領域上に配置されたアノードアバランシェ層と、

前記第 1 の S P A D 領域と前記第 2 の S P A D 領域との間に配置されたディープトレンチ分離領域であって、前記センサウェハの背面へ延在する、ディープトレンチ分離領域と、を含む、

前記アノード勾配層における前記ドーパント濃度勾配が、前記背面に入射する光によって誘導された光子生成電荷キャリアを、前記アノード勾配層を介して前記アノードアバランシェ層に導くように動作する、第 1 の S P A D 領域及び第 2 の S P A D 領域、を含む、センサウェハと、

10

前記センサウェハの前記前面に取り付けられた回路ウェハと、を含む、背面照射型単一光子アバランシェダイオード（S P A D）画像センサと、

前記背面照射型 S P A D 画像センサに動作可能に接続された処理デバイスであって、前記背面照射型 S P A D 画像センサからの出力信号を受信するように構成されている、処理デバイスと、を備える、電子デバイス。

【請求項 1 3】

前記回路ウェハは、

第 1 のウェハ間コネクタを介して前記第 1 の S P A D 領域に結合され、第 2 のウェハ間コネクタを介して前記第 2 の S P A D 領域に結合された電圧源であって、前記第 1 及び第 2 の S P A D 領域に高い逆バイアス電圧レベルを提供するように構成されている、電圧源と、

20

第 3 のウェハ間コネクタを介してそれぞれのカソード領域に結合された出力回路と、を含む、請求項 1 2 に記載の電子デバイス。

【請求項 1 4】

前記ディープトレンチ分離領域は、

ビアと、

前記ビア内に配置された導電材料と、を含む、請求項 1 3 に記載の電子デバイス。

【請求項 1 5】

前記導電材料は、第 4 のウェハ間コネクタを介して前記電圧源に接続され、前記電圧源は、前記導電材料に絶縁電圧を提供するように更に構成されている、請求項 1 4 に記載の電子デバイス。

30

【請求項 1 6】

前記ディープトレンチ分離領域は、

ビアと、

前記ビア内に配置された絶縁材料と、を含む、請求項 1 2 に記載の電子デバイス。

【請求項 1 7】

前記ディープトレンチ分離領域は、

ビアと、

交互する低屈折率材料層と高屈折率材料層と、を含む、請求項 1 2 に記載の電子デバイス。

40

【請求項 1 8】

前記ディープトレンチ分離領域の外面上に配置されたパッシベーション層を更に備える、請求項 1 2 に記載の電子デバイス。

【請求項 1 9】

前記ディープトレンチ分離領域の外面上に配置され、前記第 1 のドーパント型を含むピンニング層と、

前記アノード勾配層に隣接する前記ディープトレンチ分離領域の前記外面の一部上に配置され、前記第 1 のドーパント型を含むドーブウェルと、を更に備え、前記ドーブウェルは前記ピンニング層に接続されている、請求項 1 2 に記載の電子デバイス。

【請求項 2 0】

50

背面照射型単一光子アバランシェダイオード（SPAD）画像センサであって、センサウェハであって、

SPAD領域のアレイであって、各SPAD領域が、

前記センサウェハの背面に向かって増加するドーパント濃度を有するように構成された第1のドーパント型を含み、ドーパント濃度勾配を提供するアノード勾配層と、

第2のドーパント型を含み、前記背面と対向するセンサウェハの前面に隣接して配置されたカソード領域であって、第1の面積を有する、カソード領域と、

前記第1のドーパント型を含み、前記カソード領域上に配置されたアノードアバランシェ層であって、前記第1の面積よりも小さい第2の面積を有する、アノードアバランシェ層と、を含み、

前記ドーパント濃度勾配が、前記背面に入射する光によって誘導された光子生成電荷キャリアを、前記アノード勾配層を介して前記アノードアバランシェ層に導くように動作する、SPAD領域のアレイと、

前記SPAD領域のアレイ内の各SPAD領域に隣接するディープトレンチ分離領域と、

前記ディープトレンチ分離領域上に配置された光シールドと、

前記ディープトレンチ分離領域の外面上に配置されたパッシベーション層と、

各SPAD領域の少なくとも一部の下に配置された光リフレクタと、を含む、センサウェハと、

前記センサウェハの下に配置され、前記センサウェハに取り付けられた回路ウェハと、を備える、背面照射型SPAD画像センサ。

【請求項21】

前記ディープトレンチ分離領域は、

ビアと、

交互する低屈折率材料層と高屈折率材料層と、を含む、請求項20に記載の背面照射型SPAD画像センサ。

【発明の詳細な説明】

【技術分野】

【0001】

（関連出願の相互参照）

この特許協力条約特許出願は、2016年9月23日に提出された「Back-Illuminated SPAD Image Sensor」と題する米国仮特許出願第62/398,712号、及び2016年9月23日に提出された「Back-Illuminated SPAD Image Sensor」と題する米国仮特許出願第62/398,709号に対する優先権を主張し、これらの内容は、それらの全体が参照により本明細書に組み込まれている。

【0002】

記載された実施形態は、一般に、単一光子アバランシェダイオード（SPAD）画像センサに関する。

【背景技術】

【0003】

画像センサは、デジタルカメラ、携帯電話、コピー機、医療撮像デバイス、セキュリティシステム、及び飛行時間型カメラなどの様々な電子デバイスに使用されている。画像センサは典型的に、入射光を検出又はそれに応答する光検出器のアレイを含む。画像センサに使用できる光検出器の1つのタイプは、単一光子アバランシェダイオード（SPAD）領域である。SPAD領域は、（単一光子まで下がった）低レベルの光を検出し、光子の到着時間を知らせるように構成された感光性領域である。

【0004】

モノリシック集積SPAD画像センサは典型的に、SPAD領域のアレイ及びSPAD領域用の電気回路を含む。しかしながら、SPAD領域用の電気回路は半導体ウェハ上の

10

20

30

40

50

スペースを消費するので、アレイのフィルファクタは制限され得る。加えて、モノリシック集積SPAD画像センサの製造中に、半導体ウェハの汚染を防止することは困難であり得る。金属及び他の汚染物質は、SPAD画像センサ内のノイズを増大させるなどによって、SPAD画像センサの性能に悪影響を及ぼす可能性がある。

【0005】

いくつかの例では、光子検出効率とSPAD領域のタイミング応答との間にトレードオフがあり得る。より厚い半導体ウェハによってSPAD領域の光子検出効率を改善することができるが、電荷キャリアがより厚い半導体ウェハを通して伝播しなければならないので、より厚い半導体ウェハは、SPAD領域の時間分解能又は応答時間を低下させる可能性がある。加えて、より厚い半導体ウェハはより高いブレイクダウン電圧を生じ得るので、SPAD画像センサがガイガーモードで動作している場合、SPAD画像センサの電力消費を増大させる可能性がある。

10

【発明の概要】

【0006】

一態様では、背面照射型単一光子アバランシェダイオード（SPAD）画像センサは、センサウェハ、及びセンサウェハの下に配置され、センサウェハに取り付けられた回路ウェハを含む。センサウェハは、第1のドーパント型を含むアノード領域と、第2のドーパント型を含み、SPAD領域の前面に隣接して配置されたカソード領域と、を含むSPAD領域を含む。アノード領域は、アノード勾配層、及び第1のドーパント型を含みカソード領域の上方に配置されたアノードアバランシェ層を含む。エッジブレイクダウンを減少させるために、カソード領域は第1の面積を有し、アノードアバランシェ層は第1の面積よりも小さい第2の面積を有する。アノード勾配層における第1のドーパント型のドーパント濃度は、アノード勾配層にドーパント濃度勾配を生じさせるため、アノード勾配層の背面でより高く、アノード勾配層の前面でより低い。ドーパント濃度勾配は、アノード勾配層を介して、光子生成電荷キャリアをアノードアバランシェ層まで導くことができる。背面照射型SPADセンサは、SPAD領域に隣接するディープトレンチ分離領域を含んでもよい。

20

【0007】

別の態様では、背面照射型単一光子アバランシェダイオード（SPAD）画像センサを含む電子デバイスを開示する。SPAD画像センサは、センサウェハ、及びセンサウェハの前面に取り付けられた回路ウェハを含む。センサウェハは、第1のSPAD領域、及び第1のSPAD領域に隣接する第2のSPAD領域を含む。第1及び第2のSPAD領域はそれぞれ、第1のドーパントを含むアノード勾配層と、アノード勾配層の前面に隣接し、第2のドーパントを含むカソード領域と、カソード領域の上方に配置され、第1のドーパントを含むアノードアバランシェ層と、を含む。センサ層はまた、第1のSPAD領域と第2のSPAD領域との間に配置され、センサウェハの背面から延在するディープトレンチ分離領域を含む。電子デバイスはまた、背面照射型（SPAD）画像センサに動作可能に接続された処理デバイスを含む。処理デバイスは、背面照射型（SPAD）画像センサから出力信号を受信するように構成されていてもよい。

30

【0008】

更なる実施形態では、ディープトレンチ分離領域は、第1のSPAD領域と第2のSPAD領域との間に配置される。ディープトレンチ分離領域はセンサウェハの背面を通して延在し、光シールドはディープトレンチ分離領域の上方に配置されている。処理デバイスは、背面照射型SPAD画像センサから出力信号を受信し、その出力信号に基づいて飛行時間データを判定するように構成されている。

40

【0009】

更に別の態様では、電子デバイスは、処理デバイスに動作可能に結合された背面照射型単一光子アバランシェダイオード（SPAD）画像センサを含む。SPAD画像センサは、センサウェハ、及びセンサウェハの下に積層された回路ウェハを含む。センサウェハは、ディープトレンチ分離領域によって分離されたSPAD領域のアレイを含む。各SPA

50

D領域は、第1のドーパント型を含むアノード勾配層と、SPAD領域の前面に隣接して配置され、第2のドーパント型を含むカソード領域と、カソード領域の上方に配置され、第1のドーパント型を含むアノードアバランシェ層と、を含む。アノード勾配層内の第1のドーパント型は、アノード勾配層の背面に隣接するドーパント濃度がアノード勾配層の前面に隣接するドーパント濃度と比べてより高いドーパント濃度勾配で構成されている。ドーパント濃度勾配は、光子生成電荷キャリアをアノードアバランシェ層に導く。エッジブレイクダウンを減少させるために、カソード領域は第1の面積を有し、アノードアバランシェ層は第1の面積よりも小さい第2の面積を有する。ディープトレンチ分離領域は、SPAD領域のアレイ内の各SPAD領域に隣接しており、光シールドはディープトレンチ分離領域の上方に配置されている。ディープトレンチ分離領域及び光シールドは、SPAD領域間の光学的及び電氣的クロストークを低減又は抑制することができる。ディープトレンチ分離領域は、導電材料を含んでもよく、又は交互する低屈折率材料層と高屈折率材料層を含んでもよい。

10

【0010】

本開示は、添付の図面と併せて以下の詳細な説明によって容易に理解され、同様の参照番号は同様の構造要素を示す。

【図面の簡単な説明】

【0011】

【図1】1つ以上のSPAD画像センサを含むシステムの一例を示す。

【図2】図1に示す検出器の一例の断面図を描写する。

20

【図3A】背面照射型SPAD画像センサの一例の断面図を示す。

【図3B】図3Aの例示的な背面照射型SPAD画像センサの変形例の断面図を示す。

【図3C】図3A～図3Bの実施形態において使用され得る、例示的なクエンチ／再充電及び出力回路の回路図を示す。

【図4A】図3A～図3Bに示すSPAD画像センサにおける使用に適したSPAD領域の第1の例を描写する図である。

【図4B】図4Aの例示的なSPAD領域の更なる詳細を描写する。

【図4C】図4Bに示すSPAD領域にわたる光子検出効率の代表的なプロットである。

【図4D】図3A～図3Bに示すSPAD画像センサにおける使用に適したディープトレンチ分離領域を備えるSPAD領域の第2の例を描写する。

30

【図5】図3A～図3Bに示すSPAD画像センサにおける使用に適したガードリング層を備えるSPAD領域の第3の例を示す。

【図6】ガードリング層を備える及び備えない、図5の例におけるアバランシェ領域の縁部周辺の電界の例示的なプロットを示す。

【図7】センサウェハにおけるSPAD領域のアレイのためのレイアウト例を示す。

【図8】1つ以上の背面照射型SPAD画像センサを含む電子デバイスのブロック図を示す。

【発明を実施するための形態】

【0012】

添付の図でのクロスハッチング又はシェーディングの使用は、概して、隣り合う要素間の境界を明らかにし、図の視認性も促進するためにも提供される。したがって、クロスハッチング又はシェーディングの存在も不在も、添付の図に示される任意の要素に関する特定の材料、材料特性、要素の割合、要素の寸法、同様に図示されている要素の共通点、又は任意の他の特質、属性、若しくは特性についてのいかなる選好又は要件も伝達又は指示するものではない。

40

【0013】

追加的に、種々の特徴及び要素（並びにそれらの集合及び群）の（相対的であれ絶対的であれ）割合及び寸法、並びにそれらの間に提示される境界、分離点及び位置関係は、単に本明細書に述べられる種々の実施形態の理解を容易にするために添付の図に提供されるものであり、したがって必ずしも一定の縮尺で提示又は図示されていない場合があり、図

50

示される実施形態についての任意の選好又は要件を、それを参照して述べられる実施形態を除外して示す意図はないことを理解されたい。

【0014】

ここで、添付の図面に示された代表的な実施形態を詳細に参照する。以下の説明は、これらの実施形態を1つの好ましい実施形態に限定することを意図するものではないことを理解されたい。反対に、以下の説明は、添付の特許請求の範囲によって定義される記述されている実施形態の趣旨及び範囲に含まれ得る代替形態、修正形態、及び均等物を対象として含むことを意図するものである。

【0015】

以下の開示は、背面照射型単一光子アバランシェダイオード（SPAD）画像センサに関する。SPAD画像センサは、センサウェハ、及びセンサウェハの前面に取り付けられた、又は接合された別個の回路ウェハを含む。センサウェハは1つ以上のSPAD領域を含む。各SPAD領域は、光感知半導体セクションを含み、SPAD画像センサの画素要素として機能する、すなわち、光子を受け取り、電流を生成する。各SPADの半導体セクションはダイオードとして構成されている。SPAD領域は、ダイオードセクションをそのアバランシェ領域に逆バイアスすることによって光を検出することが可能になる。入射する光子は、アバランシェ電流を誘起する電荷キャリアを生成する。回路ウェハは、SPAD領域（単数又は複数）に接続し、アバランシェ電流を検出する電気回路を含む。いくつかの実施形態では、各SPAD領域は、第1のウェハ間コネクタを介して少なくとも1つの電圧源に接続され、第2のウェハ間コネクタを介して出力回路に接続される。

【0016】

センサウェハはSPAD領域を主に含むので、センサウェハの製造プロセスはSPAD領域の製造のために最適化することができる。同様に、回路ウェハの製造プロセスは、回路ウェハ内の電気回路に対して最適化されてもよい。センサウェハには電気回路が含まれていないので、センサウェハの汚染が低減又は除去される。

【0017】

以下でより十分に説明するように、いくつかのSPAD領域は、光を受け入れるように構成された表面（「背面」と呼ぶ）、光子生成電荷キャリア（例えば電子）をアノード勾配層の側縁部からアノード勾配層の内側（すなわち中央）に導くように構成されたアノード勾配層を含む。電荷キャリアは次いで、SPAD領域のアノードアバランシェ層に向かって導かれる。アノードアバランシェ層では、電荷キャリアが更に電荷キャリアを誘起させ、それによってその電荷キャリアがカソード領域において反対型の電荷キャリアと結合する。その結果、SPAD領域に電流パルスが入る。一実施形態では、SPAD領域は、SPAD領域の第1の側縁部（例えば左側縁部）に隣接して配置された第1の側縁部ドーパント濃度勾配、及びSPAD領域の対向する側縁部（例えば右側縁部）に隣接して配置された第2の側縁部ドーパント濃度勾配を含む。別のドーパント濃度勾配は、アノード勾配層内で、低濃度ドーパ層からアノード勾配層又はSPAD領域の背面まで垂直方向に増大し得る。

【0018】

いくつかの実施形態では、ガードリング層は、各SPAD領域内のアノードアバランシェ層及びカソード領域に隣接して又は隣に配置することができる。ガードリング層は、カソード領域とアノードアバランシェ層との間の最大電界を緩和するように構成されている。アノードアバランシェ層の幅及び長さは、ガードリング層に基づいて拡張されてもよい。

【0019】

ディープトレンチ分離（DTI）領域は、SPAD領域に隣接してその周囲でセンサウェハ内に配置される。DTI領域は、センサウェハの背面からSPAD領域の前面まで延在して、電氣的及び光学的クロストークを低減又は抑制する。いくつかの実施形態では、DTI領域は、センサウェハの背面（受光面）を通して延在する。光学的クロストークを更に低減するために、光シールドをセンサウェハの背面上（例えば、DTI領域上）に配

10

20

30

40

50

置することができる。

【0020】

S P A D領域の半導体セクション容積の側壁を形成するものなど、D T I領域の外周は、ピンニング層及び／又はパッシベーション層を有することができる。いくつかの実施形態では、S P A D領域の前面に隣接するD T I領域の一部上にドープウェルを配置して、S P A D領域への電氣的接続を提供することができる。ピンニング層がD T I領域の外周上に配置される場合、ドープウェルはピンニング層に接続することができる。

【0021】

いくつかの実施形態では、逆バイアス電圧源とは別個の絶縁電圧源と、D T I領域に含まれる導電材料との間に、電氣的接続が行われる。導電材料に印加される絶縁電圧は、S P A D領域間のクロストークを防止し、光子生成電荷キャリアをアバランシェ領域に向けることができる。接続は、S P A D領域のD T I領域内のビアを介して行うことができる。他のビアは、逆バイアス電圧源との接続を可能にするために、D T I領域の一部であってもよい。D T I領域を介して使用されるビアは、集光専用により大きな領域を可能にすることができる。

【0022】

更に、光リフレクタを各S P A D領域の少なくとも一部の下に配置して、最初に検出されなかった光子をセンサウェハのS P A D領域内に反射し戻して、電荷キャリアの生成を誘起することができる。反射された光子が追加の光子生成電荷キャリアを生成することができるため、光子を反射してS P A D領域に戻すことは、各S P A D領域の光子検出効率(P D E)を増大させることができる。

【0023】

これら及び他の実施形態について、図1～図8を参照して以下に論じる。しかしながら、当業者であれば、これらの図に関して本明細書に与えられた発明を実施するための形態は説明の目的のためのものに過ぎず、限定するものとして解釈されるべきではないことを容易に理解するであろう。

【0024】

図1は、1つ以上のS P A D画像センサを含むシステムの一例を示す。システム100は、エミッタ102、検出器104、及びターゲット106を含む。エミッタ102及び検出器104のそれぞれは、1つ以上のエミッタ及び検出器をそれぞれ表す。エミッタ102はターゲット106に向けて光を放射するように配置され、検出器104はシーン及び／又はターゲット106から反射された光を検出するように配置されている。

【0025】

処理デバイス108は、エミッタ102と検出器104とに動作可能に接続されている。光が検出されると、処理デバイス108は、エミッタ102に、ターゲット106に向けて光を放射させる(矢印110によって表される放射光)。ターゲット106から反射された光は、次いで検出器104によって検出される(矢印112によって表される反射光)。処理デバイス108は、検出器104からの出力信号を受信し、出力信号を処理して反射光、ターゲット106、及び／又はシーンに関連付けられた1つ以上の特性を判定する。

【0026】

図2は、図1に示す検出器の一例の断面図を描写する。検出器200は、S P A D画像センサ204と光学的に通信している撮像段202を含む。撮像段202は、検出器200のエンクロージャ206に動作可能に接続され、S P A D画像センサ204の前に配置されている。撮像段202は、レンズ、フィルタ、絞り、及びシャッタなどの従来の要素を含むことができる。撮像段202は、その視野内の光208を、S P A D画像センサ204上に向け、合焦させ、又は透過させる。S P A D画像センサ204は、入射光子を電気信号に変換することによって光(例えば、図1の反射光112)を検出する。

【0027】

S P A D画像センサ204は、支持構造体210を含むか、又は支持構造210によ

て支持され得る。支持構造体210は、シリコン、シリコンオンインシュレータ（SOI）技術、シリコンオンサファイア（SOS）技術、ドープ半導体及び非ドープ半導体、半導体基板上に形成されたエピタキシャル層、半導体基板中に形成されたウェル領域若しくは埋込み層、並びに他の半導体構造が挙げられるが、これらには限定されない半導体ベースの材料とすることができる。

【0028】

撮像段202又はSPAD画像センサ204の様々な要素は、処理デバイス又はメモリ（例えば、図1の処理デバイス108、図8の処理デバイス804、及び図8のメモリ806）から供給されるタイミング信号又は他の信号によって制御することができる。撮像段202の要素の一部又は全部は、単一の構成要素中に統合してもよい。加えて、撮像段202の要素の一部又は全部を、SPAD画像センサ204と、場合によっては検出器200の1つ以上の追加の要素と統合して、カメラモジュールを形成することができる。例えば、いくつかの実施形態では、プロセッサ又はメモリをSPAD画像センサ204と統合することができる。

10

【0029】

図3Aは、背面照射型SPAD画像センサの一例の断面図を示す。背面照射型SPAD画像センサ300は、回路ウェハ304上に垂直に積層されたセンサウェハ302を含む。具体的には、回路ウェハ304の背面は、インタフェース306において、センサウェハ302の前面に取り付けられるか、又は接合される。図3Aでは1つの回路ウェハ304のみを描いているが、他の実施形態では複数の回路ウェハを含むことができる。

20

【0030】

センサウェハ302及び回路ウェハ304はそれぞれ、任意の好適な材料で形成することができる。一実施形態では、センサウェハ302及び回路ウェハ304は、半導体ベースの材料で形成される。前述のように、例示的な半導体ベースの材料は、シリコン、シリコン-絶縁体-シリコン、サファイア上のシリコン、ドープ及び非ドープ半導体を含む。センサウェハ302及び回路ウェハ304は、半導体基板上に形成されたエピタキシャル層、並びに、半導体基板内に形成された領域又は埋め込み層、及び他の同様の構造として形成することができる。

【0031】

図3Aの例示の実施形態では、センサウェハ302は、SPAD領域308のアレイを含む。各SPAD領域308は、ダイオード構造を実装するためにアノード領域及びカソード領域を含む。アノード領域は、どちらも第1のドーパント型でドーパされた、アノードアバランシエ層314及びアノード勾配層310を含む。カソード領域312は、第2のドーパント型でドーパされている。いくつかの実施形態では、アノード領域はp型ドーパシリコンを含み、カソード領域312はn型ドーパシリコンを含む。しかしながら、以下に記載する実施形態では、これらのドーピング型を逆にすること、又は代替の半導体材料を使用することも可能である。カソード領域312は、センサウェハ302と回路ウェハ304との間の境界面306により近いアノード勾配層310の側に配置されている。例えば、カソード領域312は、半導体ベースのアノード勾配層310と二酸化シリコン層315との間の境界面313において、アノード勾配層310の前面に配置されてもよい。カソード領域312は、第1の横幅（図7のW1を参照）及び第1の横方向長さ（図7のL1を参照）を有する。SPAD領域は、実質的に平行な柱として形作られる。背面336及び境界面313などの柱の端面は、正方形、矩形、楕円形又は他の平面形状として形作ることができる。それらの横方向の寸法は、2つの垂直方向における前面及び背面の最大範囲を指し、必ずしも前面又は背面の矩形形状を意味するものではない。背面336及び境界面313からの距離は、SPAD領域の横方向の幅及び長さのいずれより大きくても、小さくても、又は等しくてもよい。

30

40

【0032】

アノード勾配層310は、ダイオード構造のアノード領域の一部を形成し、カソード領域312はダイオード構造のカソードを形成する。アノード領域はまた、カソード領域3

50

12上に形成され、こちらも第1のドーパント型でドーブされたアノードアバランシェ層314を含む。アノードアバランシェ層314は、第2の横幅及び第2の横方向長さ（図7に示す特定の形状に対してそれぞれW2及びL2）を有する。いくつかの実施形態では、アノードアバランシェ層314の面積（ $L2 \times W2$ ）がカソード領域312の面積（ $L1 \times W1$ ）よりも小さくなるように、W2はW1よりも小さく、L2はL1よりも小さい。アノードアバランシェ層314の面積がカソード領域312の面積よりも小さい場合、エッジブレイクダウンが減少又は回避される。

【0033】

アノードアバランシェ層314は、センサウェハの製造中にアノード勾配層310内に特に生成される領域であってもよい。SPAD領域308に逆バイアスが印加されていない場合、アノードアバランシェ層314は、カソード領域312共に形成されたp-n接合を形成する空乏領域の全部又は一部を包含してもよい。一般に、いかなる逆バイアス電圧も存在しない場合、空乏領域はカソード領域を囲み、一方、アノードアバランシェ層はアノードとカソードとの間の空乏領域の一部である。アノード勾配層310とアノードアバランシェ層314とを合わせてアノード領域と呼ぶこととする。

【0034】

SPAD領域308が光を検出することを有効化されると、アノード領域とカソード領域312との間のp-n接合は、ブレイクダウン電圧で又はそれを超える電圧で逆バイアスされる。そのように有効化されると、背面336を通してアノード勾配層310に入る光の光子は、電子-正孔生成によって光子生成電荷キャリア（例えば、電子）を生成する。光子生成電荷キャリアは、アノード勾配層310の逆バイアス拡大空乏領域（例えば、図4Aの空乏層418を参照）内に注入される。これによって、SPAD領域308の出力における出力信号（例えば、電流）を急速に上昇させる自己持続的アバランシェを引き起こすことができる。電流出力パルスの立ち上がりエッジは、検出された光子の到達時間を示す。バイアス電圧をブレイクダウン電圧又はそれを下回る電圧まで低下させることにより、アバランシェがクエンチするまで電流が継続する。いくつかの実施形態では、アバランシェ領域は、ブレイクダウン電圧に達する直前に完全に空乏化されてもよい。（以下、「空乏化された」領域又は層は、「完全に空乏化された」ことを意味すると理解されたい）。SPAD領域308は、バイアス電圧がブレイクダウン電圧まで、若しくはそれを下回るか、又は特定の实施形態では直下に減少すると、本質的にリセットされる。ある期間後、バイアス電圧はブレイクダウン電圧よりも大きいレベルに復帰し、SPAD領域308は別の光子を検出することができる。SPAD領域308のブレイクダウン電圧は、センサウェハ302の半導体材料、SPAD領域308の構造、及び温度に少なくとも部分的に基づくことができる。

【0035】

センサウェハ302の二酸化シリコン層315に含まれ、SPAD領域308の下に配置されているのが、第1のコネクタ316、第2のコネクタ318、第1のコンタクトパッド320、及び第2のコンタクトパッド322である。第1のコネクタ316は、SPAD領域308を第1のコンタクトパッド320に接続する。第2のコネクタ318は、カソード領域312を第2コンタクトパッド322に接続する。

【0036】

回路ウェハ304は、第3のコンタクトパッド324、第4のコンタクトパッド326、1つ以上の電圧源328、並びにクエンチ／再充電及び出力回路350を含む。図3Aには示されていないが、回路ウェハ304は追加の構成要素及び／又は回路を含んでもよい。例えば、回路ウェハ304は、他の実施形態では複数の電圧源を含んでもよい。少なくとも1つの電圧源328は、p-n接合を逆バイアスするために高電圧を供給するように構成することができ、同じ電圧源328又は別の電圧源328は、センサウェハ302内のディープトレンチ分離（DTI）領域334、及び／又は他の層、ウェル、及び／又はドーブ領域に対するバイアス電圧を供給するように構成されていてもよい。

【0037】

第3のコンタクトパッド324はセンサウェハ302内の第1のコンタクトパッド320に接続され、第4のコンタクトパッド326はセンサウェハ302内の第2のコンタクトパッド322に接続される。任意の好適なプロセスを使用して、第1のコンタクトパッド320を第3のコンタクトパッド324に付着又は接合させ、第2のコンタクトパッド322を第4のコンタクトパッド326に付着させることができる。接合方法の一例は、銅-銅接合プロセスである。

【0038】

電圧源328は、第3のコネクタ329を介して第3のコンタクトパッド324に接続されている。電圧源328は、p-n接合をブレイクダウン電圧又はそれを超える電圧に逆バイアスするために、少なくとも高い逆バイアス電圧をダイオード部分のSPAD領域308に供給するように構成されている。電圧源328はまた、SPAD領域のDTI領域内の導電材料に第2の絶縁電圧を印加して、SPAD領域間の電氣的及び光学的分離を増大させることができる。

【0039】

各クエンチ／再充電及び出力回路350は、第4のコネクタ331を介してそれぞれの第4のコンタクトパッド326に接続され、クエンチ及び再充電回路、並びに出力回路を含む。クエンチ／再充電及び出力回路350はまた、他の回路又は構成要素を含んでもよい。クエンチ及び再充電回路は、アバランシェ電流をクエンチし、バイアス電圧をブレイクダウン電圧よりも大きいレベルに復元するように構成されている。任意の好適なデジタル及び／又はアナログ回路を使用して、クエンチ及び再充電回路を実装することができる。特定の例示的なクエンチ／再充電、及び出力回路350を、図3Cに関連して以下に論じる。

【0040】

出力回路は、それぞれのSPAD領域308から出力信号を受信し、SPAD領域308から受信した出力パルス数をカウントするように構成されている。SPAD領域308によって受信される光の強度は、所与の期間にわたって検出される出力信号パルス（これは光子の数に依存する）によって判定される。任意の好適なデジタル及び／又はアナログ回路を使用して、出力回路を実装することができる。例えば、いくつかの実施形態では、各出力回路350は、出力信号を読み出す、及び／又は出力信号を増幅する1つ以上のトランジスタと、トランジスタ（単数又は複数）から出力信号を受信するカウンタ回路を含む。あるいは、時間-デジタル変換回路を使用することができる。

【0041】

センサウェハと回路ウェハとの間の第1の電氣的接続は、第1のコネクタ316、第1のコンタクトパッド320、第3のコンタクトパッド324、及び第3のコネクタ329によって形成される。同様に、第2のコネクタ318、第2のコンタクトパッド322、第4のコンタクトパッド326、及び第4のコネクタ331は、センサウェハと回路ウェハとの間の第2の接続を形成する。

【0042】

いくつかの実施形態では、第1のコネクタ316は、SPAD領域308の少なくとも一部の下において横方向に延在する横方向シールド332と接続してもよい。いくつかの実施形態では、横方向シールド332は第1のコネクタ316に結合され、逆バイアス電圧、又は基準電圧（たとえば、接地）などの異なる電圧のいずれかでバイアスをかけることができる。他の実施形態では、横方向シールド332は、第1のコネクタ316から分離していても、又は取り外されていてもよい。横方向シールド332は、光子をSPAD領域308内に（例えば、アノード勾配層310に）反射し戻す反射要素として機能することができる。反射された光子は追加の電荷キャリアを生成することができ、それによって各SPAD領域308の光子検出効率（PDE）を増大させることができる。PDEの増大は、センサウェハ302の厚さを増大させることなく達成することができる。このように、横方向シールド332がセンサウェハ302の厚さを増大させる必要性を減少させ又は除去するので、横方向シールド332は、SPAD領域308のタイミング性能を維

10

20

30

40

50

持又は改善するのを補助することができる。

【0043】

潜在的な問題は、光子が、隣接するSPAD領域308に反射し（光クロストーク）、アバランシェ発光により隣接するSPAD領域308を入り込み（光クロストーク）、及び／又は電荷キャリアが隣接するSPAD領域308に移動する（電氣的クロストーク）結果として、第1のSPAD領域308に入っていく入射光子が、隣接する又は隣り合うSPAD領域308に伝播する可能性があることである。光学的及び電氣的クロストークを低減又は抑制するために、DTI領域334が隣接するSPAD領域308間に配置されている。DTI領域334は、各SPAD領域308を、隣り合うSPAD領域308から電氣的及び光学的に分離する。各DTI領域334は、SPAD領域308の前面から（例えば、カソード領域312から）センサウェハ302の背面336まで延在することができる。いくつかの実施形態では、各DTI領域334は、センサウェハ302の背面336を通して延在して、SPAD領域308間により大きな分離を提供する。DTI領域334の異なる実施形態を、図4Dと併せてより詳細に論じる。

10

【0044】

いくつかの実施形態において、パッシベーション及び／又はピンニング層は、DTI領域334の側面又は外面上に配置することができる。他の実施形態では、第1のドーパント型でドーパされたピンニング層は、DTI領域334の側面又は外面に沿って延在することができる。ピンニング層は、背面336と第1のコンタクトパッド320との間に電氣的接続を提供する。

20

【0045】

加えて、いくつかの実施形態では、電圧源328は、第3のコネクタ329、第3のコンタクトパッド324、第1のコンタクトパッド320、及び第1のコネクタ316を介して、パッシベーション／ピンニング層に第2の絶縁電圧を印加することができる。各第1のコネクタ316は、それぞれのDTI領域334に接続してもよい。

【0046】

図3Bは、図3Aの例示的な背面照射型SPAD画像センサに基づく別の実施形態の断面図を示す。マイクロレンズアレイは、SPAD画像センサ300の背面336上に配置してもよい。具体的には、マイクロレンズ338を各SPAD領域308上に配置することができる。各マイクロレンズ338は、光（例えば、光子）をそれぞれのSPAD領域308の中心に指向させる。マイクロレンズアレイは、他の実施形態では省略されてもよい。

30

【0047】

光学的クロストークを更に低減又は防止するために、オプションの光シールド340をセンサウェハ302の背面336上に配置してもよい。図示された実施形態では、光シールド340は各DTI領域334の上方に配置されている。追加的に又は代替的に、光シールド340は、センサウェハ302の背面336上の他の場所に配置することができる。任意の好適な不透明材料を使用して、光シールド340を形成することができる。不透明材料の一例は、タングステンなどの金属である。

【0048】

いくつかの実施形態では、第1のドーパント型はp型ドーパント（例えば、ホウ素又はガリウム）であり、第2のドーパント型はn型ドーパント（例えば、リン又はアンチモン）である。そのような実施形態では、電荷キャリアは電子である。他の実施形態では、第1のドーパント型はn型ドーパントであり、第2のドーパント型はp型ドーパントである。そのような実施形態では、電荷キャリアは正孔である。いくつかの例では、電子がより高いイオン化係数を有するので、電子が電荷キャリアである場合、PDE及びSPAD領域308のタイミング性能はより良好である。

40

【0049】

図3Cは、図3A～図3Bに示されるSPAD領域内にクエンチ／再充電及び出力回路350（以下、単に「回路350」）を実装し得る回路の一例の概略図を示す。回路35

50

0 は、各 SPAD 領域を有効化／無効化し、再充電し、そしてクエンチさせることを可能にする。SPAD 領域 352 は、負電圧源 $-V_{BD}$ と、電圧 V_{OUT} が取り出される出力ライン上のノード 354 との間に接続される。SPAD 352 は、負電圧源 $-V_{BD}$ に接続されたアノード、及びノード 354 に接続されたカソードを有するが、他の実施形態はこの構成に限定されない。

【0050】

選択トランジスタ 358 の第 1 の端子及びゲートトランジスタ 356 の第 1 の端子もまた、ノード 354 に接続されている。ゲートトランジスタ 356 の第 2 の端子は、基準電圧（例えば、接地）に接続されている。選択トランジスタ 358 の第 2 の端子は、クエンチトランジスタ 360 の第 1 の端子に接続されている。クエンチトランジスタ 360 の第 2 の端子は、電圧源 V_E に接続されている。選択トランジスタ 358 及びゲートトランジスタ 356 のゲートは、共通入力ライン 366 に接続されている。ゲート信号 V_{GATE} が入力ライン 366 に印加されて、光検出のために SPAD 352 を有効化して選択し、また SPAD 352 を無効化して選択解除する。このように、ゲート信号 V_{GATE} は、SPAD 352 の検出期間を決定する。SPAD が有効化されると、アバランシェイベントが出力ライン V_{OUT} 上で検出される。

【0051】

図 3C では、選択トランジスタ 358 及びクエンチトランジスタ 360 は PMOS トランジスタとして描かれ、ゲートトランジスタ 356 は NMOS トランジスタとして示されている。あるいは、選択トランジスタ 358、ゲートトランジスタ 356、及び／又はクエンチトランジスタ 360 はそれぞれ、異なる型のトランジスタ又は回路として構成されていてもよい。

【0052】

クエンチ／再充電及び出力回路 350 はまた、正の供給電圧 V_E 及びノード 354 から接続された急速再充電トランジスタ 364 を含む。図示された SPAD 領域では、急速再充電トランジスタ 364 は PMOS トランジスタである。急速再充電トランジスタ 364 は、再充電信号 V_{RC} によってゲート制御される。再充電信号 V_{RC} は、ゲート信号 V_{GATE} に同期させることができる。

【0053】

クエンチ／再充電及び出力回路 350 はまた、ノード 354 において出力信号を増幅するためのバッファ回路 368 を含むことができる。バッファ回路 368 はまた、出力電圧 V_{OUT} を生成する前に信号反転を実行してもよい。

【0054】

図 4A は、図 3A～図 3B に示す SPAD 画像センサにおける使用に適した SPAD 領域の一例を描写する。前述のように、SPAD 領域 400 は、背面 406 に配置されたアノード領域、及び前面 410 に配置されたカソード領域 404 を含む。アノード領域は、アノード勾配層 402、及びカソード領域 404 上に配置されたアノードアバランシェ層 408 を含む。アノード勾配層 402 及びアノードアバランシェ層 408 は 1 つのドーパント型でドーパされ、カソード領域 404 は異なる第 2 のドーパント型でドーパされる。例えば、一実施形態では、アノード勾配層 402 及びアノードアバランシェ層 408 は p 型ドーパントでドーパされ、カソード領域 404 は n 型ドーパントでドーパされる。

【0055】

図 4A に示すように、アノード勾配層 402 内のドーパント濃度は、SPAD 領域 400 内のアノード勾配層 402 の前面 410 から SPAD 領域 400 内のアノード勾配層 402 の背面 406 に向けて増大する（矢印 412a によって表されるドーパント濃度の増大）。このように、アノード勾配層 402 は、センサウェハの背面 406 に隣接してより高いドーパント濃度があり、かつ、SPAD 領域の前面に隣接してより低いドーパント濃度がある、（異なるドット密度によって表される）ドーパント濃度勾配を含む。一実施形態では、ドーピング濃度は、アノード勾配層 402 の前面 410 からセンサウェハの背面 406 まで単調に増大する。

10

20

30

40

50

【0056】

いくつかの実施形態では、カソード領域404の周囲のドーピング濃度は好適な導電性を提供するのに十分であり、アノードアバランシェ層408の周囲のドーピング濃度はカソード領域404の周囲のドーピング濃度よりも高い。これによって、アノードアバランシェ層408の周囲のアノード勾配層402がガードリングとして機能することが可能になる。ガードリングは電界のピークを減少させることができ、それによってアバランシェ領域の幅を増大させることができる。ガードリングはまた、センサウェハ（例えば、図3A～図3Bのセンサウェハ302）上のSPAD領域400のアレイのフィルファクタを増大させることができる。直接作られたガードリングを備える実施形態を、図5に関して以下で説明する。

10

【0057】

アノード勾配層402内のドーパント濃度勾配は、SPADブレイクダウン電圧を低下させ、及び／又は少数電荷キャリアの収集時間を短縮することができ、それによってSPAD領域400の応答時間を改善することができる。光子414がSPAD領域400に衝突すると、ドーパント濃度勾配は、光子生成電荷キャリア416（例えば、電子）を、アノード勾配層402を介し、更に以下に説明する空乏層418を介して導き（矢印420により表される誘導）、次いでアノードアバランシェ層408へと導く（矢印422により表される誘導）。

【0058】

前述のように、DTI領域424は、隣接する又は隣り合うSPAD領域400間に配置されている。DTI領域424は、光学的クロストークを抑制し、電氣的クロストークを低減又は防止するように構成されている。各DTI領域424は、アノード勾配層402の前面410から（例えば、カソード領域404から）センサウェハ（例えば、図3A～図3Bのセンサウェハ302）の背面406まで、及び背面406を通して延在する。いくつかの実施形態において、層426はDTI領域424の外面上に配置されている。層426は、アノード勾配層402と同じドーパント型でドーブされたピンニング層及び／又はパッシベーション層としてもよい。前述のように、ピンニング層は、背面406と第1のコネクタ316との間に電氣的接続を提供する（図3A～図3B）。

20

【0059】

加えて、いくつかの実施形態では、アノード勾配層402と同じドーパント型でドーブされた、拡散領域429及びドーブウェル428が、アノード勾配層402の前面410に沿って配置されてもよい。拡散領域429及びドーブウェル428は、SPAD領域400との電氣的接続を提供することができる。第1のコネクタ316は、拡散領域429を介してドーブウェル428に接続することができ、それによって電圧源328（図3A～図3B）がピンニング層（例えば層426）にバイアス電圧を印加することを可能にする。ドーブウェル428は、他の実施形態では省略されてもよいが、電氣的コンタクトの下にドーブウェル428の一部は残っていてもよい。

30

【0060】

アノード領域が全体としてカソード領域404に接触すると、p-n接合が形成される。アノードアバランシェ層408及びカソード領域404は、背面406と表面410との間に逆バイアスを印加せず、空乏領域がアノードアバランシェ層408のみに含まれ、かつ、カソード領域404を囲むように、ドーブされてもよい。逆バイアスが印加されると、空乏層418は、図4Aに示されるようにアノード勾配層402内に拡大することができる。アノードアバランシェ層408は、逆バイアスが印加された場合に電荷キャリアから自己持続的アバランシェパルスを生成することができるように、十分に高くドーブされる。アバランシェパルスは、逆バイアス電圧を変えることによって、クエンチされるまで自続する。更に、アノードアバランシェ層408は、逆バイアス下で空乏化されるように、同時に十分に低くドーブされ得る（すなわち、過度にドーブされない）。

40

【0061】

前述したように、光シールド430をセンサウェハの背面406上に配置することがで

50

きる。各光シールド430は、隣接する又は隣り合うSPAD領域400内に入射光子が伝播するのを低減又は防止するために、DTI領域424上に配置されてもよい。

【0062】

図4Bは、図4AのSPAD領域のより詳細を示し、特に、カソード領域404及びアノードアバランシェ層408のサイズが、どのように光子検出効率に影響を及ぼし得るかについて示す。図4Bでは、ドーパント勾配は矢印412bによって表される方向に増大する。上述のように、光子414は、印加された逆バイアス電圧によってアノードアバランシェ層408に移動し、かつ、カソード領域404との接合においてアバランシェ領域425に入る、電荷キャリア416を生成する。

【0063】

図示された実施形態では、アノードアバランシェ層408の横方向長さ及び横幅は、カソード領域404の横方向長さ及び横幅よりも小さい。このように、カソード領域404の面積は、アノードアバランシェ層408の面積よりも大きい。アノードアバランシェ層408の面積がカソード領域404の面積よりも小さい場合、カソード領域404と、カソード領域404に隣接するアノード勾配層402との間の望ましくないブレイクダウンは、減少又は除去される。

【0064】

しかしながら、不要なブレイクダウンを減少させることにより、アバランシェ領域425の最大サイズを制限する場合がある。一般に、アバランシェ領域425の最大サイズは、アノードアバランシェ層408及びカソード領域404の面積によって左右され、最大アバランシェ領域425は、カソード領域404及びアノードアバランシェ層408の面積が同じである場合に生じる。アノードアバランシェ層408の面積がカソード領域404の面積よりも小さい場合、アバランシェ領域425の実際の面積は最大サイズよりも小さい。このように、いくつかの状況では、光子431がSPAD領域400の側縁部付近に衝突すると生成される光子生成電荷キャリア432は、ドーパント濃度勾配によってアバランシェ領域425へ導かれるとは限らない。代わりに、光子生成電荷キャリア432がドリフトし、カソード領域404の縁部を介して収集されてもよい（矢印434によって表されるドリフト）。しかしながら、カソード領域404の縁部の周囲の電界は通常、より弱いので、それは光子生成電荷キャリア432がアバランシェをトリガしないことを意味する。SPAD領域400は、アバランシェがトリガされない場合、光子生成電荷キャリア432を検出しない。

【0065】

図4Cは、図4Bに示すSPAD領域にわたる光子検出効率の代表的なプロットである。プロット440は、SPAD領域400の左縁部からSPAD領域400の右縁部まで延在している。プロット440は、PDEがアバランシェ領域425の大部分にわたってピークPDE値442にあって、アバランシェ領域425の縁部付近で降下又は減少することを示す。このように、図示された実施形態では、光子生成電荷キャリア416がピークPDE値442に関連付けられたアバランシェ領域425の中心又はその付近に導かれるため、光子414は高いPDEを有する。

【0066】

しかしながら、関連する光子生成電荷キャリア432がアバランシェ領域425に導かれず、アバランシェをトリガしないため、光子431のPDEは低い又はゼロである。そのため、SPAD領域400内の領域436及び438は、不感帯と見なすことができる。不感帯は、光子生成電荷キャリアがアバランシェをトリガしなかったために、その領域で生成された電荷キャリアがSPAD領域によって検出されない可能性がある領域である。

【0067】

図4Aのディープトレンチ分離(DTI)領域424は、様々な実装形態で構築することができる。図4Dは、SPAD領域452に対するDTI領域の一例の断面図を示す。SPAD領域をセンサウェハ内の他のSPAD領域から分離するために、SPAD領域4

10

20

30

40

50

52の各側面上には、DTI領域450などのDTI領域があってもよい。DTI領域450は、SPAD領域452の前面462からセンサウェハ（例えば、図3A～図3Bのセンサウェハ302）の背面458まで延在するビア454などの、1つ以上のビアを含んでもよい。いくつかの実施形態では、ビア454は、背面458を通して延在して、隣接するSPAD領域からのSPAD領域452の分離を改善する。ビアは、SPAD領域452のp-n接合に印加される逆バイアス電圧の電氣的接続に使用されてもよい。

【0068】

図4Dの実施形態では、DTI領域450は、二酸化シリコンなどの絶縁材料で充填されている。ピンニング層460は、DTI領域450の外面上に配置されている。ピンニング層460は、SPAD領域452の前面462からセンサウェハの背面458まで延在する。ピンニング層460は、背面458に向かって延在するフレア領域464を含んでもよい。ピンニング層は、前面462から実行される専用の注入プロセスの結果として生じ得る。

10

【0069】

加えて、前述のように、拡散領域467及びドープウェル466をSPAD領域452の前面に沿って配置し、ピンニング層460に接続することができる。拡散領域467及びドープウェル466は、SPAD領域452の前面510への電氣的接続を提供することができる。第1のコネクタ316（図3A～図3B）は、拡散領域467を介してドープウェル466に接続することができ、それによって電圧源（例えば、図3A～図3Bの電圧源328）がピンニング層460に絶縁電圧を印加することを可能にする。

20

【0070】

第2セットの実施形態では、DTI領域は導電材料を含んでもよい。次いで、絶縁電圧を導電材料に印加して、SPADの半導体領域内にピンニング層を誘起させることができる。導電材料への接続は、ビアを介して行われてもよい。

【0071】

第3セットの実施形態では、DTI領域はポリシリコンを含んでもよい。第4セットの実施形態では、DTI領域は、低屈折率材料及び高屈折率材料の複数のフィルム又は層を含んでもよい。例えば、一実施形態では、低屈折率材料層と高屈折率材料層は、交互する低屈折率材料層と高屈折率材料層として配置される。層の例示的な構成としては、シリコン酸化物（SiO_x）とシリコン窒化物（SiN）の3つの交互層、又はシリコン酸化物とシリコンの3つの交互層が挙げられるが、これらに限定されない。内部の層の更なる例示的な構成は、低-高-低-高-低屈折率を有する。そのような一例では、SiO_x/SiN/SiO_x/SiN/SiO_xとして構成されている。この例の変形では、SiO_xの代わりにシリコンだけを使う。

30

【0072】

図5は、図3A～図3Bに示すSPAD画像センサの使用に好適なSPAD領域の別の例を示す。SPAD領域500は、アノード領域、及びSPAD領域500の前面510に隣接して配置されたカソード領域504を含む。アノード領域は、アノード勾配層502、及びカソード領域504上に配置されたアノードアバランシェ層508を含む。アノード勾配層502及びアノードアバランシェ層508は1つのドーパント型でドーパされ、カソード領域504は異なる第2のドーパント型でドーパされる。例えば、一実施形態では、アノード勾配層502及びアノードアバランシェ層508はp型ドーパントでドーパされ、カソード領域504はn型ドーパントでドーパされる。アノード勾配層502及びアノードアバランシェ層508は共に、光検出のために逆バイアスされたSPAD領域500のダイオード構造のアノードセクションを形成する。

40

【0073】

アノード勾配層502は、複数のドーパント濃度勾配を含む。後縁部ドーパント濃度勾配は、より低濃度にドーパされた層522からアノード勾配層502の背面506まで垂直に延在する。図示された実施形態では、ドーパントの後縁部ドーパント濃度は、より低濃度にドーパされた層522の中央領域からアノード勾配層502の背面506に向けて

50

増大する（矢印512で表されるドーパント濃度の増大）。ドーパント濃度は、アノード勾配層502の背面506及びその付近において最も高い。図5に示される実施形態では、後縁部ドーパント濃度勾配を含むアノード勾配層502内の面積は、深さD1及び幅W1によって規定される。他の実施形態では、後縁部ドーパント濃度勾配の面積は、図示された後縁部ドーパント濃度勾配とは異なり得る。

【0074】

加えて、アノード勾配層502の内部からアノード勾配層502の右側縁部514まで増大するアノード勾配層502内のドーパントには水平方向の濃度があって、第1の側縁部ドーパント濃度勾配を生じさせる（矢印516で表されるドーパント濃度における増大）。第1の側縁部ドーパント濃度勾配は、後縁部ドーパント濃度勾配に対して横方向（例えば、垂直又は対角）である。第1の側縁部ドーパント濃度勾配におけるドーパント濃度は、アノード勾配層502の右側縁部514及びその付近で最も高い。

10

【0075】

図示された実施形態では、第1の側縁部ドーパント濃度勾配を含むアノード勾配層502内の面積は、幅W2及びより低濃度にドーピングされた層522の輪郭縁部（右側縁部514に隣接する最深の深さD2を有する）によって規定される。いくつかの実施形態では、幅W2は、アバランシェ領域524とアノード勾配層502の右側縁部514との間の幅よりも大きい。他の実施形態では、第1の側縁部ドーパント濃度勾配の面積は、図示された第1の側縁部ドーパント濃度勾配とは異なり得る。

【0076】

20

同様に、アノード勾配層502内のドーパントの濃度は、アノード勾配層502の内部から左側縁部518に向かって増大し、第2の側縁部ドーパント濃度勾配を生じさせる（矢印520で表されるドーパント濃度の増大）。第2の側縁部ドーパント濃度勾配はまた、後縁部ドーパント濃度勾配に対して横方向である。第2の側縁部ドーパント濃度勾配におけるドーパント濃度は、アノード勾配層502の左側縁部518及びその付近で最も高い。

【0077】

図示された実施形態では、第2の側縁部ドーパント濃度勾配を含むアノード勾配層502内の面積は、幅W3及びより低濃度にドーピングされた層522の輪郭縁部（右側縁部514に隣接する最深の深さD2を有する）によって規定される。図5に示す実施形態では、W2はW3と実質的に等しいが、これは必須ではない。いくつかの実施形態では、幅W3は、アバランシェ領域524とアノード勾配層502の左側縁部518との間の幅よりも大きい。他の実施形態では、第2の側縁部ドーパント濃度勾配の面積は、図示された第2の側縁部ドーパント濃度勾配とは異なり得る。

30

【0078】

いくつかの例では、エッジブレイクダウンを回避するために、第1及び第2の側縁部エッジドーパント濃度勾配は、センサウェハ（例えば、図3A～図3Bのセンサウェハ302）の背面まで延在（例えば、接触）しない。1つの非限定的な例では、第1及び第2のエッジドーパント濃度勾配は、1ミクロンよりも大きい距離でセンサウェハの背面から離間される。

40

【0079】

任意の好適な製造方法を使用して、第1及び第2の側縁部ドーパント濃度勾配を形成することができる。例えば、一実施形態では、第1及び第2の縁部ドーパント濃度勾配を含むことになる領域にイオンが注入される。次いで、注入されたイオンを熱拡散させて、第1及び第2の縁部ドーパント濃度勾配を形成する。別の例では、相補型金属酸化物半導体の基板工程高温プロセスからの熱拡散後、高ドーピングポリシリコン材料がDTI領域（例えば、図3A～図3BのDTI領域334）に形成されているときに、横方向勾配ドーピングプロセスを実行することができる。いくつかの実施形態では、高ドーピングポリシリコン材料は、p型ドーパントでドーピングされている。

【0080】

50

S P A Dが逆バイアスされると、空乏領域はアノードアバランシェ領域508内から、より低濃度にドーピングされた層522内に拡大することができ、より低濃度にドーピングされた層522の全部又は大部分を含むことができる。その結果、拡大した空乏領域の面積は、図4Aの空乏層418の面積よりも大きくなり得る。図5のより低濃度にドーピングされた層522は、低濃度又は低度にドーピングされて、空乏領域の深さ及び幅を増大させる。より低濃度にドーピングされた層522の全部又は大部分を含むように空乏領域が拡大することにより、より低濃度にドーピングされた層522を通る光子生成電荷キャリアの全体の伝播時間を短縮することができる。伝播時間とは、電荷キャリアを生成する光子の入射から、アバランシェ電流が生成されるまでの時間である。例として、光子526及び534に入ることによって誘起された電荷キャリアは、拡大した空乏領域により急速に入り、アバランシェ領域524により急速に入る。加えて、空乏領域の拡大した深さ及び幅によって、接合容量を減少させる。

10

【0081】

より低濃度にドーピングされた層522の縁部は、後縁部、第1の側縁部、及び第2の側縁部のドーパント濃度勾配の密度プロファイル又は面積によって、輪郭付けるか、又は形作ることができる。図示された実施形態では、アノード勾配層502内の第1及び第2の側縁部ドーパント濃度勾配の面積によって、より低濃度にドーピングされた層522の外側縁部にアバランシェ領域524に向かって下方に延在させる。他の実施形態では、空乏領域は異なるように形作られてもよい。

【0082】

20

第1後縁部ドーパント濃度勾配は、光子生成電荷キャリアをアバランシェ領域524に導くように構成されている。例えば、光子526がアノード勾配層502に衝突すると、後縁部ドーパント濃度勾配は、光子生成電荷キャリア528を空乏領域に導く（矢印530によって表される誘導）。いったん空乏領域に入ると、光子生成電荷キャリア528は、アバランシェ領域524に伝播する（矢印532で表される）。

【0083】

第1及び第2の側縁部ドーパント濃度勾配は、アノード勾配層502の側縁部からアノード勾配層502の内側に向かって又はその中に（例えば、アノード勾配層502の中心まで）、光子生成電荷キャリア（例えば、光子生成電荷キャリア536）を導く。言い換えれば、第1及び第2の側縁部ドーパント濃度勾配は、不感帯（例えば、図4Bの不感帯436、438）から離れて、光子発生電荷キャリアをアバランシェ領域524に向けることを可能にするアノード勾配層502内の領域まで、光子生成電荷キャリアを導く。いくつかの実施形態では、第1及び第2の側縁部ドーパント濃度勾配はまた、光子生成電荷キャリアをアノード勾配層502の内部からより低濃度にドーピングされた層522に導いてもよい。あるいは、他の実施形態では、後縁部ドーパント濃度勾配と、側縁部ドーパント濃度勾配のうちの1つとの組合せは、光子生成電荷キャリアをアノード勾配層502の内部からより低濃度にドーピングされた層522に導くことができる。いくつかの状況では、後縁部ドーパント濃度勾配は、光子生成電荷キャリアをアノード勾配層502の内部から、より低濃度にドーピングされた層522に導く。いったん空乏領域に入ると、光子生成電荷キャリアは、アバランシェ領域524に伝播する。

30

40

【0084】

例えば、光子534がアノード勾配層502の左側縁部付近で衝突すると、第1の側縁部ドーパント濃度勾配は、アノード勾配層502の内部へ又は内部に向かって光子生成電荷キャリア536を導く（矢印538で表される誘導）。次いで、光子生成電荷キャリア536は、空乏領域に導かれる（矢印540によって表される誘導）。いったん空乏領域に入ると、光子生成電荷キャリア536がアバランシェ領域524に伝播する（矢印542で表される）。

【0085】

ガードリング層544は、アバランシェ領域524に隣接して、又は隣に配置されている。ガードリング層544は、第2のドーパント型（カソード領域504と同じドーパン

50

ト型)でドーピングされている。具体的には、ガードリング層544は、カソード領域504よりも低いドーパント濃度を有する。ガードリング層544は、アバランシェ領域524に隣接するカソード領域504とアノード勾配層502との間の電界分布を変更する。

【0086】

図6は、ガードリング層544を備える及び備えない、アバランシェ領域524の縁部周囲の電界の例示的なプロットを示す。プロット600、602は、カソード領域504の縁部(図5の領域546)と、隣接するアノード勾配層502(図5の領域548)との間の電界を示す。プロット600は、ガードリング層544がない場合の電界を表す。A1として指定されたプロット600の曲線の下での面積は、本質的に、カソード領域504の縁部の接合がエッジブレイクダウンを受けることなくサポートできる電圧に比例する。ガードリング層544が存在しない場合、カソード領域504の縁部とアノード勾配層502の縁部との間の幅は、図6ではW4として示される。プロット600に見られるように、電界は急速に上昇し、アバランシェ領域(例えば、図4Bのアバランシェ領域425)の縁部付近でピーク604となる。

【0087】

更に、電界内のピーク604は次いで、領域548に向かう方向に(例えば、ポイント606まで)急激に下落する。この急峻な減少は、アバランシェ領域の縁部周囲の電界分布が、一定のA1でのインパクトイオン化に対する臨界閾値よりもピーク604を低く維持しながら、W4を最小にするように効率的に最適化されないことを意味する。

【0088】

プロット602は、ガードリング層544がアバランシェ領域524に隣接している場合の電界を示す。ガードリング層544が存在する場合、プロット602の曲線の下での領域はA2として示され、カソード領域504の縁部とアノード勾配層502の縁部との間の幅は、図6においてW5として示される。ガードリング層544が存在しない場合と同様に、ガードリング層544は、アバランシェ領域524の縁部(例えば、領域546)における電界のピークを、インパクトイオン化の臨界閾値よりも低く維持する。しかしながら、ガードリング層544が存在する場合、W5は、A1と実質的に同じであるA2に対してW4よりも小さい。その結果、ガードリング層544が存在する場合のアバランシェ領域524の面積は、ガードリング層544が存在しない場合のアバランシェ領域425の面積よりも大きい。したがって、ガードリング層544の導入により、エッジブレイクダウンを防止しながら、カソード領域504及びアノードアバランシェ層508の面積(L×W)を実質的に等しくすることを可能にし、それによって光子検出効率を改善する。

【0089】

アノードアバランシェ層、アノード勾配層、及びカソード領域に対して異なるドーピングレベルを選択して、異なる性能特性を達成することができる。例えば、図5に関連して論じた側部勾配ドーピング特性は、アノードアバランシェ層とカソード領域との接合において、アバランシェ領域内に電荷キャリアを導くことによってPDEを少なくとも増大させるように働く。ガードリング層を有するようにアノード勾配層をドーピングすることにより、アバランシェ領域を増大させる。

【0090】

別の実施形態のセットでは、接合におけるブレイクダウン電圧に対してアノードアバランシェ層がどのように空乏化されるべきかに基づいて、アノードアバランシェ層及びカソード領域に対するドーピングレベルを有する。この実施形態のセットは、図4A~図4C及び図5に関連して論じた実施形態を含む、本開示の実施形態のいずれにも使用することができる。これらの実施形態では、アノードアバランシェ層408及び508などのアノードアバランシェ層を、ブレイクダウン電圧に達する前に逆バイアス電圧によって空乏化されるように、ドーピングすることができる。更に、アノード勾配層402又はより低濃度でドーピングされた522などの低濃度ドーピング領域もアノードアバランシェ層上に使用される場合、アノードアバランシェ層を空乏化させた逆バイアス電圧に対する逆バイアス電圧の

10

20

30

40

50

わずかな増大のみに対して、低ドープ領域も空乏化することになる。そのような実施形態の1つの性能特性は、電荷キャリアに対する高速伝播時間である。別の性能特性は、印加された逆バイアスをブレイクダウン電圧に又はその直前に設定することによってSPAD領域が光を検出できないようにすることができるので、逆バイアスにおけるより小さい変化を用いてSPAD領域が光を検出することを有効化／無効化することができる、ことである。

【0091】

上記に開示された全ての実施形態は、電荷キャリアに対して高速の伝播時間を提供するので、これらの実施形態は、図3Cの高速センシング用ゲート回路などの高速ゲート回路と共に使用することができる。いくつかの用途では、SPAD画像センサは、電子デバイス内の光距離測距(LIDAR)システムの一部として使用される。例えば、スマートフォンは、カメラ内のオートフォーカスサブシステムの一部として、SPAD画像センサを備えたLIDARを使用することができる。そのようなシステムは、一連の短い光パルス(例えば、レーザからの2ナノ秒のパルス)を放射し、SPAD画像センサにおいてパルスからの反射光を検出することによって、機能することができる。対象までの距離は、飛行時間、すなわち放出から検出までの時間から判定される。放射された光パルスはSPAD画像センサ上又はその付近で生成されるので、不要な光(例えば、散乱光、又はデバイスカバーガラスからの放射パルスの反射)の受光、及び場合によってはSPAD領域の飽和を防止するために、SPAD領域自体はパルス放射中に光を検出できなくしなくてはならない。

【0092】

図3Cに示すような高速ゲート回路は、SPADをそのアバランシェバイアス領域に素早く持ち込むことができる。しかしながら、そのような高速ゲートは2つの課題を招く可能性がある。第1に、ゲート回路がSPADを有効化する前に光子がSPADに入り電荷キャリアを生成すると、かつ電荷キャリア伝播時間が遅すぎると、高速ゲート回路がSPADを有効化した後に電荷キャリアがアバランシェ領域に入る可能性がある。これにより、SPADが有効化されている間に、誤った受信信号が生成される可能性がある。第2に、SPADが有効化されている間に電荷キャリアが生成されると、かつ電荷キャリア伝播時間が遅すぎると、電荷キャリアがアバランシェ領域に到達する前に、高速ゲート回路がSPADのバイアスをアバランシェ領域にクエンチする可能性があるため、電荷キャリアから所望の信号が生成されない可能性がある。側部勾配層はまた、電荷キャリアをSPADの中央領域に導くことによって、伝播時間を改善する。上述の実施形態は、速い伝播時間を有し、したがってそのような問題を低減又は回避する。

【0093】

図7は、センサ層におけるSPAD領域のアレイのためのレイアウト例を示す。アレイ700は9つのSPAD領域702を用いて描かれているが、他の実施形態は任意の数のSPAD領域702を含むことができる。SPAD領域702の間及び周囲に配置されているのが、DTI領域704である。前述のように、各SPAD領域702はカソード領域706及びアノード領域708を含む。カソード領域706は、第1の横幅W1及び第1の横方向長さL1を有し、アノード領域708は、第2の横幅W2及び第2の横方向長さL2を有する。いくつかの実施形態では、アノード領域708の面積がカソード領域706の面積よりも小さくなるように、W2はW1よりも小さく、L2はL1よりも小さい。アノード領域708の面積がカソード領域706の面積よりも小さい場合、エッジブレイクダウンが減少又は防止される。

【0094】

アノード領域708とカソード領域706の角部において鋭角を回避することによって、エッジブレイクダウンが更に低減又は防止される。好ましくは、アノード領域708のレイアウト及びカソード領域706のレイアウトは、曲率半径の影響による局所電界の望ましくない増大を防ぐのに十分大きい半径によって特徴付けられる丸い角を示す。

【0095】

(仮想線で示される)第1のコンタクトパッド710は、カソード領域706の下に配置されている。(仮想線で示される)第1のコネクタ712は、位置714において第1のコンタクトパッド710をカソード領域706に接続する。第1のコンタクトパッド710及び第1のコネクタ712は、図3A～図3Bにおける第2のコンタクトパッド322及び第2のコネクタ318と同様である。

第1のコンタクトパッド710は、カソード領域706の中心の下に位置するように描かれているが、これは必須ではない。第1のコンタクトパッド710は、SPAD活性領域内の任意の好適な場所に置かれてもよい。

【0096】

第2のコンタクトパッド716は、DTI領域704の交点に配置されており、別のコネクタ(例えば、図3A～図3Bの第1のコネクタ316)に接続している。各第2のコンタクトパッド716は、その第2のコンタクトパッド716に当接又は共有する4つのSPAD領域702のうちのアノード領域708用のコンタクトパッドであり得る。あるいは、各第2のコンタクトパッド716は、第2のコンタクトパッド716を共有する4つのSPAD領域702の、DTI領域704、ピンニング層、及び／又は拡散領域へのコンタクトであってもよい。第2のコンタクトパッド716は、電圧源(例えば図3A～図3Bの電圧源328)に動作可能に接続されている第2のコネクタ(例えば図3A～図3Bの第1のコネクタ316)に接続する。

【0097】

いくつかの実施形態では、一次元に沿って(例えば、行又は列に沿って)配置された第2のコンタクトパッド716の機能は、アレイ700にわたって交互とすることができる。例えば、第2のコンタクトパッド718は、第2のコンタクトパッド718に当接するか、又はそれを共有する4つのSPAD領域720、722、724、726に対して高電圧を供給することができる。前述のように、高電圧はSPAD領域702においてp-n接合を逆バイアスする。図示された実施形態では、第2のコンタクトパッド718と水平方向に整列している全ての第2のコンタクトパッドは、同じ機能を果たす(例えば、SPAD領域に高電圧を提供する)ことができる。

【0098】

第2のコンタクトパッド728は、第2のコンタクトパッド728に当接、又はそれを共有する4つのSPAD領域724、726、730、732に関連付けられたDTI領域704、ピンニング層、及び／又はドープウェルに対してバイアス電圧を供給することができる。図示された実施形態では、第2のコンタクトパッド728と水平方向に整列している全ての第2のコンタクトパッド716は、同じ機能を果たす(例えば、DTI領域704、ピンニング層、拡散領域、及び／又はドープウェルに対してバイアス電圧を供給する)ことができる。

【0099】

図8は、1つ以上の背面照射型SPAD画像センサを含む電子デバイスのブロック図を示す。電子デバイス800は、1つ以上の背面照射型SPAD画像センサ802、1つ以上の処理デバイス804、メモリ806、1つ以上のネットワークインタフェース808、及び電源810を含み、これらの各々について以下で論じる。

【0100】

1つ以上のSPAD画像センサ802は、図2～図7に示すように構成することができる。1つ以上の処理デバイス804は、電子デバイス800の動作の一部又は全てを制御することができる。処理デバイス(単数又は複数)804は、電子デバイス800の実質的に全ての構成要素と、直接的に又は間接的に、通信することができる。例えば、1つ以上のシステムバス812又は他の通信機構は、SPAD画像センサ(単数又は複数)802、処理デバイス(単数又は複数)804、メモリ806、ネットワークインタフェース808、及び／又は電源810の間の通信を提供することができる。いくつかの実施形態では、処理デバイス(単数又は複数)804は、SPAD画像センサ(単数又は複数)802から出力信号を受信し、飛行時間判定を実行するように構成することができる。処理

10

20

30

40

50

デバイス（単数又は複数）８０４は、データ又は命令を処理、受信、又は送信することができる任意の電子デバイスとして実装することができる。例えば、１つ以上の処理デバイス８０４は、マイクロプロセッサ、中央処理ユニット（ＣＰＵ）、特定用途向け集積回路（ＡＳＩＣ）、デジタル信号プロセッサ（ＤＳＰ）、又は複数のそのようなデバイスの組合せであってもよい。本明細書に記載する場合、用語「プロセッサ」とは、単一のプロセッサ若しくは処理ユニット、複数のプロセッサ若しくは複数の処理ユニット、他の適切に構成されたコンピューティング要素（単数又は複数）を包含することを意図するものである。

【０１０１】

メモリ８０６は、電子デバイス８００によって使用され得る電子データを記憶することができる。例えば、メモリ８０６は、例えば、オーディオファイル、文書ファイル、タイミング及び制御信号、飛行時間計算、光子計数、光子到着時間などの、電氣的データ又はコンテンツを記憶することができる。メモリ８０６は、任意のタイプのメモリとして構成することができる。単に例として、メモリ８０６は、ランダムアクセスメモリ、読み出し専用メモリ、フラッシュメモリ、リムーバブルメモリ、又は他の形式の記憶素子として、任意の組合せで実装することができる。

10

【０１０２】

ネットワークインタフェース８０８は、ユーザ又は１つ以上の他の電子デバイスからデータを受信することができる。加えて、ネットワークインタフェース８０８は、ユーザ又は他の電子デバイスへのデータの送信を容易にすることができる。ネットワークインタフェース８０８は、ネットワークからデータを受信し、又は無線若しくは有線接続を介して電子信号を送信及び伝達することができる。例えば、処理デバイス（単数又は複数）８０４によって判定された飛行時間データ及び／又は光子数を、別の電子デバイスに送信することができる。

20

【０１０３】

無線接続及び有線接続の例には、セルラー、Ｗｉ－Ｆｉ（登録商標）、Ｂｌｕｅｔｏｏｔｈ（登録商標）、及びＥｔｈｅｒｎｅｔ（登録商標）が挙げられるが、これらに限定されるものではない。１つ以上の実施形態では、ネットワークインタフェース８０８は、複数のネットワーク又は通信機構をサポートする。例えば、ネットワークインタフェース８０８は、Ｂｌｕｅｔｏｏｔｈネットワーク上を介して別のデバイスとペアリングして、Ｗｉ－Ｆｉ又は他の有線接続又は無線接続から信号を同時に受信しながら、他のデバイスに信号を転送することができる。

30

【０１０４】

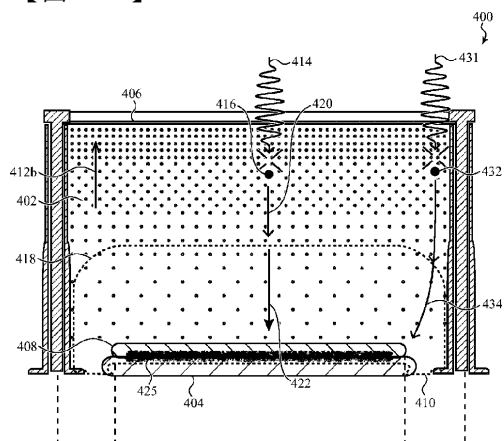
１つ以上の電源８１０は、電子デバイス８００にエネルギーを供給することができる任意のデバイスを用いて実装することができる。例えば、電源８１０は電池とすることができる。追加的に又は代替的に、電源８１０は、電子デバイス８００が電源コードで接続する壁コンセントとすることができる。追加的に又は代替的に、電源８１０は、電子デバイス８００が無線接続、又はユニバーサルシリアルバス（ＵＳＢ）ケーブルなどの有線接続（例えば、接続ケーブル）を介して接続する別の電子デバイスとすることができる。

【０１０５】

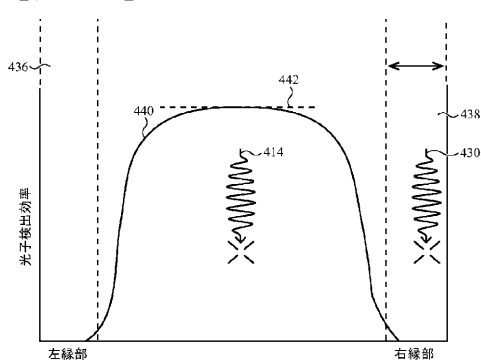
40

前述の記載では、説明のために、記載された実施形態の完全な理解をもたらすために特定の専門用語を用いた。しかし、記述される実施形態を実施するために、具体的な詳細は必要とされないことは、当業者には明らかであろう。したがって、本明細書に述べられる特定の実施形態の前述の説明は、実例及び説明の目的で提示されている。これらの説明は、網羅的であること、又は開示されるまさにその形態に実施形態を限定することを目標としたものではない。上記の教示を考慮すれば、多くの変更及び変形が可能であることが、当業者には明らかであろう。

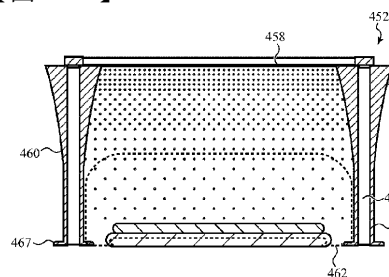
【図 4 B】



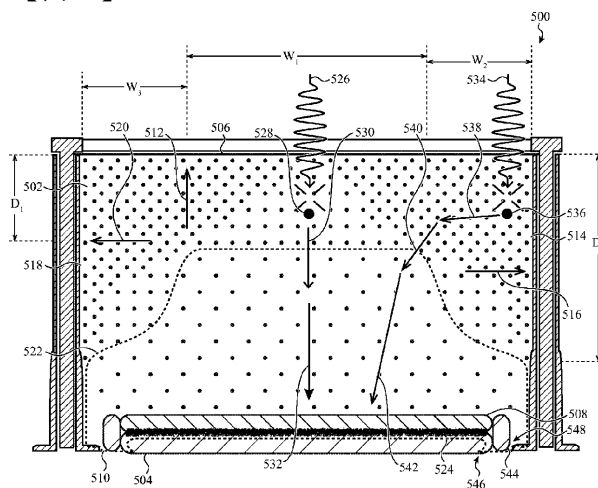
【図 4 C】



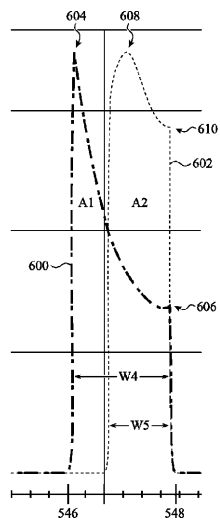
【図 4 D】



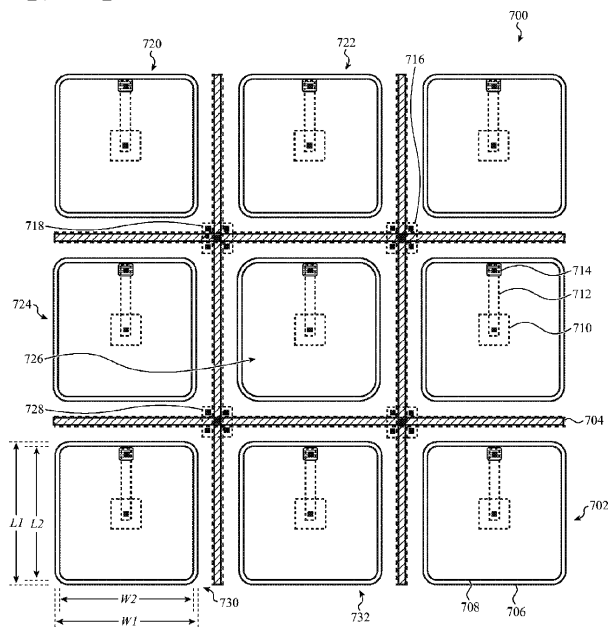
【図 5】



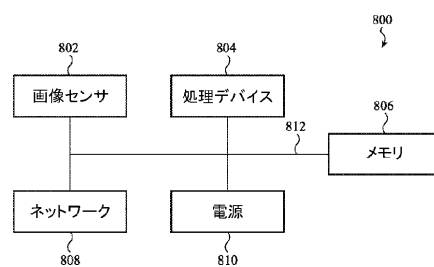
【图 6】



【图 7】



【図 8】



フロントページの続き

- (51)Int.Cl. F I
G 0 1 J 1/02 B
G 0 1 J 1/02 Q
- (74)代理人 100067013
弁理士 大塚 文昭
- (74)代理人 100086771
弁理士 西島 孝喜
- (74)代理人 100139712
弁理士 那須 威夫
- (74)代理人 100121979
弁理士 岩崎 吉信
- (72)発明者 萬代 新悟
アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ アップル パーク ウェイ ワン
メールストップ 3 5 - 2 エムピー
- (72)発明者 ニクラス クリスティアーノ エル
アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ アップル パーク ウェイ ワン
メールストップ 3 5 - 2 エムピー
- (72)発明者 唐澤 信浩
神奈川県横浜市西区みなとみらい4-4-5 アイマーク プレイス 2階 メールストップ 9
3 0 1 - 2 アールイー
- (72)発明者 ファン シャオフェン
アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ アップル パーク ウェイ ワン
メールストップ 3 5 - 2 エムピー
- (72)発明者 ラフラキエール アルノー
フランス 7 5 0 1 6 パリ プラス ディエナ 7 メールストップ 7 5 1 - エフアール8
- (72)発明者 アグラノフ ゲンナディー エイ
アメリカ合衆国 9 5 0 1 4 カリフォルニア州 クパチーノ アップル パーク ウェイ ワン
メールストップ 3 5 - 2 エムピー

審査官 小山 満

- (56)参考文献 米国特許第0 7 6 6 7 4 0 0 (US, B1)
米国特許出願公開第2 0 1 5 / 0 2 0 0 2 2 2 (US, A1)
特開2 0 1 4 - 2 2 5 6 4 7 (JP, A)
特開2 0 1 2 - 0 3 8 9 8 1 (JP, A)
米国特許出願公開第2 0 1 3 / 0 1 9 3 5 4 6 (US, A1)
特開2 0 1 2 - 1 6 9 5 3 0 (JP, A)
米国特許出願公開第2 0 1 4 / 0 2 9 1 4 8 1 (US, A1)
欧州特許出願公開第0 2 7 8 7 5 3 1 (EP, A1)
米国特許出願公開第2 0 1 2 / 0 0 3 3 1 1 9 (US, A1)
国際公開第2 0 1 2 / 0 3 2 3 5 3 (WO, A2)
特開2 0 1 5 - 0 4 1 7 4 6 (JP, A)
米国特許出願公開第2 0 1 6 / 0 2 1 8 2 3 6 (US, A1)

- (58)調査した分野(Int.Cl., DB名)
H 0 1 L 2 7 / 1 4 6
G 0 1 J 1 / 0 2

G 0 1 J 1 / 4 2
H 0 1 L 3 1 / 1 0 7