

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 27/04



[12] 发明专利说明书

H01L 21/768 H01L 21/283

H01L 21/31 H01L 21/3205

[21] ZL 专利号 98103420.9

[45] 授权公告日 2004 年 10 月 27 日

[11] 授权公告号 CN 1173403C

[22] 申请日 1998.7.24 [21] 申请号 98103420.9

[30] 优先权

[32] 1997. 7. 24 [33] JP [31] 198118/1997

[32] 1997. 7. 24 [33] JP [31] 198119/1997

[71] 专利权人 松下电器产业株式会社

地址 日本国大阪府

[72] 发明人 中尾圭策 松田明浩 井筒康文

伊东丰二 三河巧 那须彻

长野能久 田中圭介 久都内知惠

审查员 王 燕

[74] 专利代理机构 中科专利商标代理有限责任公
司

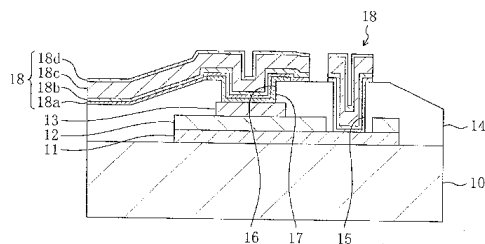
代理人 黄永奎

权利要求书 3 页 说明书 19 页 附图 14 页

[54] 发明名称 半导体装置及其制造方法

[57] 摘要

一种半导体装置及其制造方法是在半导体基片上形成由下部电极电容绝缘膜及上部电极组成的电容元件。在层间绝缘膜形成下部电极用接触窗及上部电极用接触窗。在上部电极接触窗的底面和壁面以及层间绝缘膜上的上部电极用的接触窗的周边部，形成由氮化钛组成的防止扩散用的导电膜。在含有下部电极用接触窗及上部接触窗的内部的层间绝缘膜上，形成由钛膜、第一氮化钛膜、铝膜及第二氮化钛膜组成的金属布线。



ISSN 1008-4274

1. 一种半导体装置，其特征包括基片；在所述基片上设置的由电容下部电极、绝缘性金属氧化物膜组成的电容绝缘膜及电容上部电极组成的电容元件；在所述电容元件上设置的、具有达到所述电容上部电极的开口部的层间绝缘膜；在所述层间绝缘膜上通过所述开口部以与所述电容上部电极电连接的方式所设置的、具有钛膜的金属布线；在所述电容上部电极与所述金属布线之间设置，防止构成所述金属布线钛膜的钛原子通过所述电容上部电极向所述电容绝缘膜扩散的具有导电性的防止扩散膜。

2. 根据权利要求1所述的半导体装置，其特征是所述防止扩散膜为具有导电性的金属氮化膜或金属氧化膜。

3. 根据权利要求1所述的半导体装置，其特征是所述电容绝缘膜为强电介质膜或高电介质膜。

4. 根据权利要求1所述的半导体装置，其特征是所述钛膜为设置在所述金属布线的下层、提高所述金属布线与所述电容上部电极的附着性的附着层；所述的防止扩散膜为氮化钛膜。

5. 根据权利要求1所述的半导体装置，其特征是所述电容上部电极具有带晶界的晶体结构。

6. 一种半导体装置的制造方法，其特征是包括：在基片上形成由电容下部电极、绝缘性金属氧化物膜组成的电容绝缘膜及电容上部电极所组成的电容元件的形成工序；在所述电容元件上形成具有达到所述电容上部电极的接触窗的层间绝缘膜的形成工序；在含有所述接触窗的所述层间绝缘膜上，全面地堆积阻止钛原子通过的导电膜的堆积工序；对于所述的导电膜，在该导电膜中至少以位于所述接触窗内部的部分残留的形式制成布线图案，形成由所述导电膜所组成的防止扩散膜的形成工序；在所述层间绝缘膜上，以通过所述防止扩散膜使与所述电容上部电

极电连接的方式，形成具有钛膜的金属布线的形成工序。

7. 一种半导体装置的制造方法，其特征是包括：在基片上依次堆积第一金属膜、绝缘性金属氧化物膜、第二金属膜以及阻止钛原子通过的导电膜的堆积工序；利用相同的蚀刻掩膜将所述第二金属膜及导电膜制成布线图案，形成由所述第二金属膜组成的电容上部电极及由所述导电膜组成的防止扩散膜的形成工序；将所述绝缘性金属氧化物膜图案化形成电容绝缘膜，同时将所述第一金属膜图案化形成电容下部电极的形成工序；在由所述电容下部电极电容绝缘膜及电容上部电极组成的电容元件上，形成具有达到所述防止扩散膜的接触窗的层间绝缘膜的形成工序；在所述层间绝缘膜上，以通过防止扩散膜并与所述电容上部电极电连接的方式，形成具有钛膜的金属布线的形成工序。

8. 一种半导体装置的制造方法，其特征是在基片上形成电容下部电极及由绝缘性金属氧化物膜组成的电容绝缘膜的形成工序；在含有所述电容绝缘膜上的所述基片上，堆积在形成电容上部电极区域具有开口部的层间绝缘膜的堆积工序；在含有所述开口部的所述层间绝缘膜上，全面地依次形成金属膜及阻止钛原子通过的导电膜的形成工序；在与所述导电膜上的所述开口部相对应的部位，形成保护膜图案的形成工序；对所述金属膜及导电膜以所述保护膜图案作为掩膜进行干蚀刻，通过使位于所述金属膜及导电膜的所述开口部的部分残留，形成由所述金属膜组成的所述电容上部电极以及由所述导电膜组成的防止扩散膜的形成工序；在除去所述保护层图案之后，在所述层间绝缘膜上，通过所述防止扩散膜，以与所述电容上部电极电连接的方式，形成具有钛膜的金属布线的形成工序。

9. 根据权利要求 6 至 8 任一权利要求所述的半导体装置的制造方法，其特征是所述导电膜为具有导电性的金属氮化膜或金属氧化膜。

10. 根据权利要求 6 至 8 任一权利要求所述的半导体装置的制造方法，其特征是所述电容绝缘膜为强电介质膜或高电介质膜。

11. 根据权利要求 6 至 8 任一权利要求所述的半导体装置的制造方法，其特征是所述钛膜为在所述金属布线的下层设置的、提高所述金属布线与所述电容上部电极的附着性的附着层；所述防止扩散膜为氮化钛膜。

12. 根据权利要求 6 至 8 任一权利要求所述的半导体装置的制造方法，其特征是所述电容上部电极具有带晶界的晶体结构。

半导体装置及其制造方法

技术领域

本发明涉及半导体装置，尤其涉及具有由强电介质膜或高电介质膜等绝缘性金属氧化膜组成的电容绝缘膜的电容元件的半导体装置及其制造方法。

背景技术

近年来，随着微计算机等高速发展及低耗电能的发展，家用电器更进一步高级化，而用于这方面的半导体装置微细化正迅速发展。

随着半导体装置微细化，由电器发生的电磁波杂音，即不需要的辐射成了重大的问题。作为降低该种不需要的辐射的手段之一，即将以强电介质膜或高电介质膜为电容绝缘膜使用的大容量电器元件装入半导体集成电路中的技术颇为世人所瞩目。

还有，随着动态 RAM 的高集成化的发展，作为电容绝缘膜不使用已有的硅氧化膜或氮化硅膜而使用高介电膜的技术正在进行广泛的研究。

再还有，以低工作电压且可高速写入及读出的非挥发性 RAM 实用化为目标，有关具有自发极化特性的强电介质膜的开发研究颇为盛行。尤其是，作为电容绝缘膜使用强电介质膜的强电介质存储器，可根据强电介质膜的自发极化状态是否反转，对强电介质存储器的数据线，利用出入电荷量不同的现象。

实现所述半导体装置的重要课题，是开发不使电容元件特性老化而可实现电容元件高集成化的技术。

以下参照图 13，说明已有的半导体装置。

图 13 示出了已有半导体装置的剖面结构。如图 13 所示，在由硅组

成的半导体基片 1 上, 形成有由第一白金膜组成的下部电极 2、由强电介质膜组成的电容绝缘膜 3 以及由第二白金膜组成的上部电极 4; 由这些下部电极 2、电容绝缘膜 3 以及上部电极 4 构成电容元件。在含有电容元件的半导体基片 1 上, 全面地堆积有由硅氧化膜或氮化硅膜组成的层间绝缘膜 5, 在该层间绝缘膜 5 上形成下部电极用接触窗 6 及上部电极用接触窗 7。在含有下部电极用接触窗 6 及上部电极用接触窗 7 内部的层间绝缘膜 5 上, 形成由钛膜 8a、第一氮化钛膜 8b、铝膜 8c 以及第二氮化钛膜 8d 组成的金属布线 8。

以下参照图 14 (a)至(e), 说明已有的半导体元件的制造方法。

首先, 如图 14(a)所示, 在半导体基片 1 上全面地依次堆积第一白金膜 2A、强电介质膜 3A 及第二白金膜 4A 之后, 如图 14(b)所示, 将第二白金膜 4A 有选择地进行蚀刻, 形成上部电极 4。此后, 为使强电介质膜 3A 的晶体结构恢复并稳定, 在氧气氛下对强电介质膜 3A 进行热处理。

其次, 如图 14(c)所示, 将强电介质膜 3A 及第一白金膜 2A 有选择地进行蚀刻, 形成由强电介质膜 3A 组成的电容绝缘膜 3 以及由第一白金膜 2A 组成的下部电极 2。此后, 为恢复构成电容绝缘膜 3 的强电介质膜的晶体结构, 并使其稳定, 在氧气氛中对电容绝缘膜 3 进行热处理。

其次, 如图 14(d)所示, 在半导体基片 1 上全面地堆积由硅氧化膜或氮化硅膜组成的层间绝缘膜 5 之后。在层间绝缘膜 5 形成下部电极用接触窗 6 及上部电极用接触窗 7。此后, 为使构成电容绝缘膜 3 的强电介质膜的晶体结构恢复并使其稳定, 在氧气氛下对电容绝缘膜 3 进行热处理。

还有, 在为恢复所述的强电介质膜的晶体结构而进行的热处理工序中, 为防止下部电极 2 或上部电极 4 与电容绝缘膜 3 反应而使下部电极 2 或上部电极 4 发生氧化的事态, 作为下部电极 2 或上部电极 4, 使用白金膜, 这种膜在热处理时难于与构成电容绝缘膜 3 的强电介质膜 3A 反应, 同时高温下还具有抗氧化性能。

其次, 如图 14(e)所示, 在含有下部电极用接触窗 6 及上部电极用接触窗 7 内部的半导体基片 1 上, 全面地依次堆积钛膜 8a、第一氮化钛膜 8b、铝膜 8c 及第二氮化钛膜 8d 之后, 利用光刻法制作布线的图案, 形

成由这些钛膜 8a、第一氮化钛膜 8b、铝膜 8c 及第二氮化钛膜 8d 组成的金属布线 8。还有，钛膜 8a 成了提高与铝膜 8c 构成上部电极 4 的白金膜的附着性的附着层；第一氮化钛膜 8b 成了防止铝膜 8c 的铝向上部电极 4 扩散的阻挡层；第二氮化钛膜 8d 成了在利用光刻法制作布线图案时防止反射的膜。

其次，为进一步提高构成金属布线 8 的钛膜 8a 与层间绝缘膜 5 的附着性，对金属布线进行热处理。

但是，在为使强电介质膜晶体结构稳定而进行热处理的工序中，由于构成上部电极的白金膜成为柱形晶体结构，所以在为提高金属布线与层间绝缘膜的附着性能而进行的热处理工序中，构成金属布线的钛膜的钛原子通过构成上部电极的白金膜的柱形晶体的晶界而向电容绝缘膜中扩散。因此，构成电容绝缘膜的强电介质膜的组成发生变化，所以存在着电容元件的电特性老化的问题。

还有，上部电极不仅限于利用白金膜构成的场合，就是上部电极为铱膜、钌膜、铑膜或钯膜等场合通常也具有柱形晶体结构，因此，也存在着构成金属布线的钛膜的钛原子通过构成上部电极的柱形晶体的晶界向电容绝缘膜中扩散的问题。

发明内容

鉴于上述情况，本发明的目的在于：在电容元件上设置的对具有钛膜的金属布线进行热处理的工序中，防止钛膜的钛原子通过构成电容元件的上部电极的金属晶体的晶界向电容绝缘膜中扩散。

为了达到上述目的，本发明的半导体装置包括：基片；在基片上设置的由电容下部电极、绝缘性金属氧化物膜组成的电容绝缘膜以及电容上部电极所组成的电容元件；在所述电容元件设置的、具有达到电容上部电极开口部的层间绝缘膜；在层间绝缘膜上通过开口部以与电容上部电极电连接的方式设置的、具有钛膜的金属布线；在电容上部电极与金属布线之间设置，防止构成金属布线钛膜的钛原子通过电容上部电极向电容绝缘膜扩散的具有导电性的防止扩散膜。

根据本发明的半导体装置，在电容上部电极与金属布线之间，设置防止构成金属布线钛膜的钛原子通过电容上部电极向电容绝缘膜扩散的防止扩散膜，因此在对金属布线的热处理工序中，钛膜的钛原子就不能通过构成电容上部电极的金属晶体的晶界向容量绝缘膜中扩散。

在本发明的半导体装置中，防止扩散膜为具有导电性的金属氮化膜或金属氧化膜，是理想的。

在本发明的半导体装置中，电容绝缘膜为强电介质膜或高电介质膜，是理想的。

在本发明的半导体装置中，钛膜为设置在金属布线下层、提高金属布线与电容上部电极附着性的附着层，防止扩散膜为氮化钛膜，是理想的。

在本发明的半导体装置中，电容上部电极具有带晶界的晶体结构，是理想的。

本发明中第一半导体装置的制造方法包括：在基片上形成由电容下部电极、绝缘性金属氧化物膜组成的电容绝缘膜及电容上部电极所组成的电容元件的形成工序；在电容元件上形成具有达到电容上部电极的接触窗的层间绝缘膜的形成工序；在含有接触窗的层间绝缘膜上全面地形成阻止钛原子通过的导电膜的形成工序；对于导电膜，在该导电膜中至少以位于接触窗内部的部分残留的形成制作布线图案，形成由导电膜所组成的防止扩散膜的形成工序；在层间绝缘膜上，以通过防止扩散膜使与电容上部电极电连接的方式，形成具有钛膜的金属布线的形成工序。

本发明中第二半导体装置的制造方法包括：在基片上依次堆积第一金属膜、绝缘性金属氧化物膜、第二金属膜以及阻止钛原子通过的导电膜的堆积工序；利用相同的蚀刻掩膜将所述第二金属膜及导电膜制成布线图案，形成由所述第二金属膜组成的电容上部电极及由所述导电膜组成的防止扩散膜的形成工序；将所述绝缘性金属氧化物膜图案化形成电容绝缘膜，同时将所述第一金属膜图案化形成电容下部电极的形成工序；在由所述电容下部电极电容绝缘膜及电容上部电极组成的电容元件上，形成具有达到所述防止扩散膜的接触窗的层间绝缘膜的形成工序；在所述层间绝缘膜上，以通过防止扩散膜并与所述电容上部电极电连接的方式

式，形成具有钛膜的金属布线的形成工序。

本发明中第三半导体装置的制造方法包括：在基片上形成电容下部电极及由绝缘性金属氧化物膜组成的电容绝缘膜的形成工序；在含有电容绝缘膜的基片上，堆积在形成电容上部电极区域具有开口部的层间绝缘膜的形成工序；在含有开口部的层间绝缘膜上，全面地依次形成金属膜电极及阻止钛原子通过的导电膜的堆积工序；在与导电膜上开口部相对应的部位，形成保护膜图案的成形工序；对金属膜及导电膜以保护膜图案作为掩膜进行干蚀刻，通过使位于金属膜及导电膜的开口部的部分残留，形成由金属膜组成的电容上部电极以及由导电膜组成的防止扩散膜的形成工序；在除去保护层图案之后，在层间绝缘膜上，以通过与电容上部电极电连接的方式，形成具有钛膜的金属布线的形成工序。

在第一至第三半导体装置的制造方法中，导电膜为具有导电性的金属氮化膜或金属氧化膜，是理想的。

在第一至第三半导体装置的制造方法中，电容绝缘膜为强电介质膜或高电介质膜，是理想的。

在第一至第三半导体装置的制造方法中，钛膜为金属布线的下层所设置的、提高金属布线与电容上部电极的附着性的附着层，而防止扩散膜为氮化钛膜，这是理想的。

在第一至第三半导体装置的制造方法中，电容上部电极具有带晶界的晶体结构，是理想的。

附图说明

以下对附图作简单说明。

图 1 为本发明实施例 1 的半导体装置剖视图。

图 2 为本发明实施例 2 的半导体装置剖视图。

图 3 为本发明实施例 2 变形例的半导体装置剖视图。

图 4 为本发明实施例 3 的半导体装置剖视图。

图 5 为本发明实施例 4 的半导体装置剖视图。

图 6(a)—(c)为表示本发明实施例 1 的半导体装置制造方法各工序的

剖视图。

图 7(a)—(c)为表示本发明实施例 1 的半导体装置制造方法各工序的剖视图。

图 8(a)—(c)为表示本发明实施例 2 的半导体装置制造方法各工序的剖视图。

图 9(a)—(c)为表示本发明实施例 2 的半导体装置制造方法各工序的剖视图。

图 10(a)—(e)为表示本发明实施例 3 的半导体装置制造方法各工序的剖视图。

图 11(a)—(c)为表示本发明实施例 4 的半导体装置制造方法各工序的剖视图。

图 12(a)—(c)为表示本发明实施例 4 的半导体装置制造方法各工序的剖视图。

图 13 为已有的半导体装置剖视图。

图 14(a)—(e)为表示已有的半导体装置制造方法各工序的剖视图。

具体实施方式

以下对对符号作说明。

10—半导体基片；11—下部电极；11A—第一白金膜；12—电容绝缘膜；12A—强电介质膜；13—上部电极；13A—第二白金膜；14—层间绝缘膜；15—下部电极用接触窗；16—上部电极用接触窗；17—防止扩散用导电膜；17A—氮化钛膜；18—金属布线；18a—钛膜；18b—第一氮化钛膜；18c—铝膜；18d—第二氮化钛膜；19—保护膜图案；20—半导体基片；21—下部电极；21A—第一白金膜；22—电容绝缘膜；22A—强电介质膜；23—上部电极；23A—第二白金膜；24—层间绝缘膜；25—下层电极用接触窗；26—上层电极用接触窗；27—防止扩散用导电膜；27A—氮化钛膜；28—金属布线；28a—钛膜；28b—第一氮化钛膜；28c—铝膜；28d—第二氮化钛膜；29 保护膜图案；30—半导体基片；31—下部电极；31A—第一白金膜；32—电容绝缘膜；32A—强电介质膜；33—上部电极；

33A—第二白金膜；34—层间绝缘膜；35—下部电极用接触窗；36—上部电极用接触窗；37—防止扩散用导电膜；37A—氮化钛膜；38—金属布线；38a—钛膜；38b—第一氮化钛膜；38c—铝膜；38d—第二氮化钛膜；40—半导体基片；41—下部电极；41A—第一白金膜；42—电容绝缘膜；42A—强电介质膜；43—上部电极；43A—第二白金膜；44—层间绝缘膜；45—下部电极用接触窗；46—上部电极用接触窗；47—防止扩散用导电膜；47A—氮化钛膜；48—金属布线；48a—钛膜；48b—第一氮化钛膜；48c—铝膜；48d—第二氮化钛膜；49—第一保护膜图案；50—第二保护膜图案。

实施例 1

以下参照图 1，说明本发明实施例 1 半导体装置。

图 1 示出实施例 1 半导体装置的剖面结构。如图 1 所示，在由硅组成的半导体基片 10 上，依次形成由第一白金膜组成的下部电极 11、由强电介质膜或高电介质膜等绝缘性金属氧化膜组成的电容绝缘膜 12，以及由第二白金膜组成上部电极 13。通过这些下部电极 11、电容绝缘膜 12 以及上部电极 13 构成电容元件。在这种情况下，为了通过上部电极 13 的侧面而将与下部电极 11 电连接的金属布线引向上方，下部电极 11 比上部电极 13 大。

在含有电容元件的半导体 10 上，全面地堆积如由硅氧化膜所组成的层间绝缘膜 14；在该层间绝缘膜 14 上，形成下部电极用接触窗 15 及上部电极用接触窗 16。

作为实施例 1 的特征，在上部电极用接触窗 16 的底面及壁面，以及在层间绝缘膜 14 上的上部电极用接触窗 16 的周边部分，形成导电性金属氮化膜，如由氮化钛膜组成的防止扩散用导电膜 17。

在含有下部电极用接触窗 15 及上部电极用接触窗 16 内部的层间绝缘膜 14 的上面，形成由钛膜 18a、第一氮化钛膜 18b、铝膜 18c 及第二氮化钛膜 18d 所组成的金属布线 18。在这种情况下，一个金属布线 18 在下部电极用接触窗 15 的内部与下部电极 11 直接电连接，同时另一金属布线 18 在上部电极用接触窗 16 的内部通过防止扩散用导电膜 17，与上部电极 13 电连接。

还有，钛膜 18a 成为提高层间绝缘膜 14 与金属布线 18 的附着性，同时提高铝膜 18c 与下部电极 11 或上部电极 13 的附着性的附着层；第一氧化膜 18b 成为防止铝膜 18c 的铝向上部电极 13 扩散的阻止层；第二氮化钛膜 18d 成为利用光刻法制成布线图案时的防止反射膜。

以下参照图 6(a)至(c)及图 7(a)至(c)，说明本发明实施例 1 半导体装置的制造方法。

首先，如图 6(a)所示，在半导体基片 10 上全面地依次堆积第一白金膜 11A、强电介质膜 12A 及第二白金膜 13A。

其次，如图 6(b)所示，将第二白金膜 13 A 有选择地进行蚀刻而形成上部电极 13，然后有选择地蚀刻电介质膜 12A 及第一白金膜 11A，形成由强电介质膜 12A 所组成的电容绝缘膜 12，以及由第一白金膜 11A 所组成的下部电极 11。在这种情况下，若用相同的掩膜蚀刻强电介质膜 12A 及第一白金膜 11A，则可防止掩膜偏移，因而是理想的，但是对于强电介质膜 12A 及第一白金膜 11A 也可以用不同的掩膜分别进行蚀刻。此后，对于电容绝缘膜 12，为形成将与下部电极电连接的金属布线引向上方的区域，在有选择地进行蚀刻之后，使构成电容绝缘膜 12 的强电介质膜的晶体结构恢复并稳定，因此要在氧气氛下对电容绝缘膜 12 进行热处理。

其次，如图 6(c)所示，在半导体基片 10 上全面地堆积由硅氧化膜组成的层间绝缘膜 14 之后，对该层间绝缘膜 14 有选择地进行蚀刻，形成下部电极用接触窗 15 及上部电极用接触窗 16。此后，为使构成电容绝缘膜 12 的强电介膜的晶体结构恢复并稳定，在氧气氛下对电容绝缘膜 12 进行热处理。

其次，如图 7(a)所示，在含有下部电极用接触窗 15 及上部电极用接触窗 16 内部的半导体基片 10 上全面堆积氮化钛膜 17A 之后，在该氮化膜 17A 之上的上部电极用接触窗 16 及其周缘部分相对应的位置上，形成保护膜图案 19。

其次，如图 7(b)所示，以保护膜图案 19 作为掩膜对氮化钛膜 17A 进行干蚀刻，形成由氮化钛膜 17A 所组成的、覆盖上部电极用接触窗 16 的

底面与壁面的同时，覆盖层间绝缘膜 14 上面的上部电极用接触窗 16 的周缘部分的防止扩散用导电膜 17。

其次，如图 7(c)所示，在防止扩散用导电膜 17 及层间绝缘膜 14 上，依次堆积钛膜 18a、第一氮化钛膜 18b、铝膜 18c 以及第二氮化钛膜 18d 之后，利用光刻法制作布线图案，形成金属布线 18。

其次，为更进一步提高构成金属布线 18 的钛膜 18a 与层间绝缘膜 14 的附着性，对金属布线 18 进行热处理。

若根据实施例 1，则上部电极用接触窗 16 的底面及壁面以及层间绝缘膜 14 上面的上部电极用接触窗 16 的周边部分，由于被无晶界且晶体结构密实的氮化膜 17A 所组成的防止扩散用导电膜 17 所覆盖，所以构成金属布线 18 的钛膜 18a 的钛原子就不能通过防止扩散用的导电层 17。因此，在对金属布线 18 的热处理工序中，可防止钛膜 18a 的钛原子通过构成上部电极 13 的金属晶体的晶界向电容绝缘膜 12 中扩散，从而根据实施例 1 即可实现具有高度可靠性电容元件的半导体装置。

还有，根据实施例 1，则不仅上部电极用接触窗 16 的内部，就连层间绝缘膜 14 上面的上部电极用接触窗 16 的周边部分也都由防止扩散用导电层 17 所覆盖，因此将氮化钛膜 17A 作成布线图案的掩膜即使发生某些位置偏移，也可以通过防止扩散用导电膜 17 着实地覆盖上部电极用接触窗 16 的底面。

以下对实施例 1 半导体装置的评价进行说明。

表 1 示出实施例 1 半导体装置电容元件的特征与已有的半导体装置电容元件特性的比较结果。

表 1

	绝缘耐压 (V)	数据保持时间 (年)
实施例 1	40	10
已有的电容元件	20	1

由表 1 可看出，实施例 1 的电容元件的耐绝缘性能为 40V，为已有的电容元件耐压性的二倍，而数据保持时间为十年，约为已有的电容元件的十倍。

实施例 2

以下参照图 2，说明本发明实施例 2 的半导体装置。

图 2 示出实施例 2 半导体装置的剖面结构。如图 2 所示，在由硅所组成的半导体基片 20 上，依次形成由第一白金膜所组成的下部电极 21、由强电介质膜或高电介质膜等绝缘性金属氧化物膜所组成的电容绝缘膜 22，以及由第二白金膜所组成的上部电极 23，由这些下部电极 21、电容绝缘膜 22 以及上部电极 23 构成电容元件。

在含有电容元件的半导体基片 20 上，全面地堆积由硅氧化膜组成的层间绝缘膜 24；在该层间绝缘膜 24 上，形成下部电极用接触窗 25 及上部电极用接触窗 26。

作为实施例 2 的特征，在上部电极用接触窗 26 的内部填充由氮化钛膜组成的防止扩散用导电膜 27。

在含有下部电极用接触窗 25 内部的层间绝缘膜 24 上，形成由钛膜 28a、第一氮化钛膜 28b、铝膜 28c 及第二氮化钛膜 28d 组成的金属布线 28。在这种情况下，一个金属布线 28 在下部电极用接触窗 25 的内部与下部电极 21 直接电连接，同时另一金属布线 28 在上部电极用接触窗 26 的上部通过防止扩散用导电膜 27，与上述电极 23 电连接。也就是说，另一金属布线 28 不向上下方弯曲而与上部电极 23 电连接，因此另一金属布线 28 与上部电极 23 的电连接是着实的。

以下参照图 3，说明本发明实施例 2 变形例半导体装置。

图 3 示出实施例 2 变形例半导体装置剖面结构。以下只说明与实施例 2 的不同点。

作为实施例 2 变形例的特征，只在上部电极用接触窗 26 内部的下部分堆积由氮化钛膜组成的防止扩散用导电膜 27。为此，由钛膜 28a、第一氮化钛膜 28b、铝膜 28c 以及第二氮化钛膜 28d 组成的金属布线 28 进入上部电极用接触窗 26 的内部。从而，一个金属布线 28 在下部电极用接触窗 25 的内部直接与下部电极 21 电连接，同时另一金属布线 28 在上部电极用接触窗 26 的内部通过防止扩散用导电膜 27 与上部电极 23 电连接。

以下参照图 8 (a) 至 (c) 及图 9 (a) 至 (c) , 说明本发明实施例 2 的半导体制造方法。

首先, 如图 8 (a) 所示, 在半导体基片 20 上, 全面地依次堆积第一白金膜 21A、强电介质膜 22A 以及第二白金膜 23A。

其次, 如图 8 (b) 所示, 在有选择地蚀刻第二白金膜 23A 并形成上部电极 23 之后, 有选择地蚀刻强电介质膜 22A 及第一白金膜 21A, 形成由强电介质膜 22A 组成的电容绝缘膜 22, 及由第一白金膜 21A 组成的下部电极 21。此后, 对于电容绝缘膜 22, 为形成将与下部电极 21 电连接的金属布线引向上方的区域, 在有选择地进行蚀刻之后, 使构成电容绝缘膜 22 的强电介质膜的晶体结构恢复并稳定, 在氧气氛下对电容绝缘膜 22 进行热处理。

其次, 如图 8 (c) 所示, 在半导体基片 20 上全面地堆积由硅氧化膜组成的层间绝缘膜 24 之后, 对该层间绝缘膜 24 有选择地进行蚀刻, 形成下部电极用接触窗 25 及下部电极用接触窗 26。此后, 为使构成电容绝缘膜 22 的强电介质膜晶体结构恢复并稳定, 在氧气氛下对电容绝缘膜 22 进行热处理。

其次, 如图 9 (a) 所示, 在半导体基片 20 上全面地堆积氮化钛膜 27A 之后, 在与该氮化膜 27A 上的上部电极用接触窗 26 相对应的位置上, 形成保护膜图案 29。

其次, 如图 9 (b) 所示, 在对氮化钛膜 27A 将保护膜图案 29 作为掩膜进行干蚀刻之后, 通过除去保护膜图案 29, 只在上部电极用接触窗 26 的内部, 形成由氮化钛膜 27A 组成的防止扩散用导电膜 27。

其次, 如图 9 (c) 所示, 在防止扩散用导电膜 27 及层间绝缘膜 24 上形成由钛膜 28a、第一氮化钛膜 28b、铝膜 28c 及第二氮化钛膜 28d 组成的金属布线 28 之后, 为进一步提高构成金属布线 28 的钛膜 28a 与层间绝缘膜 24 的附着性, 对金属布线 28 进行热处理。

根据实施例 2 或其变形例, 在上部电极用接触窗 26 的内部由于形成由不存在晶界而且晶体结构密实的氮化钛膜 27A 组成的防止扩散用的导电膜 27, 所以构成金属布线 28 的钛膜 28a 的钛原子不能通过防止扩散用

导电膜 27。因此，在对金属布线 28 的热处理工序中，可防止钛膜 28a 的钛原子通过构成上部电极 23 的金属晶体的晶界向电容绝缘膜 22 中扩散。从而，根据实施例 2 或其变形例，可实现具有高度可靠性电容元件的半导体装置。

还有，根据实施例 2，由于在上部电极用接触窗 26 的内部填充防止扩散用导电膜 27，所以金属布线 28 在上部电极用接触窗 26 的部分中不发生弯曲，从而金属布线 28 与上部电极 23 的接触良好。

以下对实施例 2 的半导体装置的评价进行说明。

表 2 示出实施例 2 半导体装置的电容元件特性与已有的半导体装置的电容元件特性的比较结果。

表 2

	绝缘耐压 (V)	数据保持时间 (年)
实施例 2	40	10
已有的电容元件	20	1

由表 2 可看出，实施例 2 的电容元件的耐绝缘性为 40V，为已有的电容元件的耐压性的二倍，而数据保持时间为十年，约为已有的电容元件的十倍。

实施例 3

以下参照图 4，说明本发明实施例 3 半导体装置。

图 4 示出实施例 3 半导体装置的剖面结构。如图 4 所示，在由硅组成的半导体基板 30 上，依次形成由第一白金膜组成的下部电极 31、和由强电介质膜或高电介质膜等绝缘性金属氧化物膜组成的电容绝缘膜 32，以及由第二白金膜组成的上部电极 33；由这些下部电极 31、电容绝缘膜 32 以及上部电极 33 构成电容元件。

在含有电容元件的半导体基片 30 上，全面地堆积硅氧化膜或由硅氮化膜等组成的层间绝缘膜 34，在该层间绝缘膜 34 上形成下部电极用接触窗 35 以及上部电极用接触窗 36。

作为实施例 3 的特征，在上部电极 33 上形成与该上部电极 33 相同而具有平面形状的、由氮化钛膜组成的防止扩散用导电膜 37。

在含有下部电极用接触窗 35 及上部电极用接触窗 36 内部的层间绝缘膜 34 上，形成由钛膜 38a、第一氮化钛膜 38b、铝膜 38c 以及第二氮化钛膜 38d 组成的金属布线 38。在这种情况下，一个金属布线 38 在下部电极用接触窗 35 的内部直接与下部电极 31 电连接，同时另一金属布线 38 在上部电极用接触窗 36 的上部通过防止扩散用导电膜 37，与上部电极 33 电连接。

以下参照图 10 (a) 至 (e)，说明本发明实施例 3 半导体装置的制造方法。

首先，如图 10 (a) 所示，在半导体基片 30 上，全面地依次堆积第一白金膜 31、强电介质膜 32A、第二白金膜 33A 及氮化钛膜 37A。

其次，如图 10 (b) 所示，在对氮化钛膜 37A 及第二白金膜 33A 使用相同的蚀刻掩膜制作布线图案，形成由氮化钛膜 37A 组成的防止扩散用导电膜 37 及由第二白金膜 33A 组成的上部电极 33 之后，为使强电介质膜 32A 的晶体结构恢复并稳定，在氧气氛下对该强电介质膜 32A 进行热处理。

如图 10 (c) 所示，对强电介质膜 32A 及第一白金膜 31A 制作布线图案，形成由强电介质膜 32A 组成的电容绝缘膜 32 以及由第一白金膜 31A 组成的下部电极 31 之后，为形成将与下部电极 31 电连接的金属布线引向上方的区域，对电容绝缘膜 32 有选择地进行蚀刻。此后，为使构成电容绝缘膜 32 的强电介质膜的晶体结构恢复并稳定，在氧气氛下对电容绝缘膜 32 进行热处理。

其次，如图 10 (d) 所示，在半导体基片 30 上，全面堆积由硅氧化膜组成的层间绝缘膜 34 之后，对该层间绝缘膜 34 有选择地进行蚀刻，形成到达下部电极的接触窗 35，以及到达防止扩散膜 37，形成上部电极用接触窗 36。此后，为使构成电容绝缘膜 32 的强电介质膜的晶体结构恢复并稳定，在氧气氛下对电容绝缘膜 32 进行热处理。

其次，如图 10 (e) 所示，在防止扩散用导电膜 37 及间层绝缘膜 34 之上，形成由钛膜 38a、第一氮化钛膜 38b、铝膜 38c 及第二氮化钛膜 38d 组成的金属布线 38 之后，为进一步提高构成金属布线 38 的钛膜 38a 与

层间绝缘膜 34 的附着性，对金属布线 38 进行热处理。

根据实施例 3，由于在上部电极用接触窗 36 内部形成由不存在晶界而且晶体结构密实的氮化膜 37A 组成的防止扩散用导电膜 37，所以构成金属布线 38 的钛膜 38a 的钛原子就不能通过防止扩散用导电膜 37。因此，在对金属布线 38 的热处理工序中，就可防止钛膜 38a 的钛原子通过构成上部电极 33 的金属晶体的晶界向电容绝缘膜 32 中扩散，从而根据实施例 3，即可实现具有高度可靠性的电容元件的半导体装置。

以下对实施例 3 半导体装置的评价进行说明。

表 3 示出实施例 1 半导体装置电容元件的特征与已有的半导体装置电容元件特性的比较结果。

表 3

	绝缘耐压 (V)	数据保持时间 (年)
实施例 3	40	10
已有的电容元件	20	1

由表 3 可看出，实施例 3 的电容元件的耐绝缘性为 40V，为已有的电容元件的耐压性的二倍，而数据保持时间为十年，约为已有的电器元件的十倍。

实施例 4

以下参照图 5，说明本发明实施例 4 半导体装置。

图 5 示出实施例 4 半导体装置的剖面结构。如图 5 所示，在由硅组成的半导体基片 40 上，依次形成由第一白金膜组成的下部电极 41、和由强电介质膜或高电介质膜等绝缘性金属氧化物膜组成的电容绝缘膜 42 以及由第二白金膜组成的上部电极 43；这些下部电极 41、电容绝缘膜 42 及上部电极 43 构成电容元件。

在含有电容元件的半导体基片 40 上，全面地堆积由硅氧化膜或硅氮化膜组成的层间绝缘膜 44；在该层间绝缘膜 44 上形成下部电极用接触窗 45 及上部电极用接触窗 46。

作为实施例 4 的特征，只在下部电极用接触窗 45 及上部电极用接触窗 46 内部的下部，堆积如由氮化钛膜组成的防止扩散用的导电膜 47。

在含有下部电极用接触窗 45 及上部电极用接触窗 46 内部的层间绝缘膜 44 上, 形成由钛膜 48a、氮化钛膜 48b、铝膜 48c 及第二氮化钛膜 48d 组成的金属布线 48。在这种情况下, 一个金属布线 48 在下部电极用接触窗 45 的内部直接地与下部电极 41 电连接, 同时另一金属布线 48 在上部电极用接触窗 46 的内部通过防止扩散用导电膜 47, 与上部电极 43 电连接。

以下参照图 11 (a) 至 (c) 及图 12 (a) 至 (c), 说明本发明实施例 4 的半导体装置制造方法。

首先, 如图 11 (a) 所示, 在半导体基片 40 上, 全面地依次堆积第一白金膜 41A 及强电介质膜 42A。

其次, 如图 11 (b) 所示, 对强电介质膜 42A 及第一白金膜 41A 有选择地进行蚀刻, 形成由强电介质膜 42A 组成的电容绝缘膜 42, 以及由第一白金膜 41A 组成的下部电极 41 之后, 为形成将与下部电极 41 电连接的金属布线引向上方的区域, 对电容绝缘膜 42 有选择地进行蚀刻。此后, 为使构成电容绝缘膜 42 的强电介质膜的晶体结构恢复并稳定, 在氧气气氛下对电容绝缘膜 42 进行热处理。

其次, 如图 11 (c) 所示, 在半导体基片 40 上, 全面地积层间绝缘膜 44 之后, 在该层间绝缘膜 44 上形成在下部电极用接触窗形成区域及上部电极用接触窗形成区域具有开口部的第一保护膜图案 49。此后, 以第一保护膜图案 49 作蚀刻掩膜, 对层间绝缘膜 44 制作布线图案, 在层间绝缘膜 44 上形成下部电极用接触窗 45 及上部电极用接触窗 46。

其次, 如图 12 (a) 所示, 在除去第一保护膜图案之后, 在含有下部电极用接触窗 45 及上部电极用接触窗 46 内部全部区域, 依次形成第二白金膜 43A 及氮化钛膜 47A。此后, 在与氮化钛膜 47A 上的上部电极用接触窗 46 相对应的部位, 形成第二保护膜图案 50。

其次, 如图 12 (b) 所示, 以第二保护膜图案 50 作为掩膜对第二白金膜 43A 及氮化钛膜 47A 进行干蚀刻之后, 通过除去第二保护膜图案 50, 在上部电极用接触窗 46 的内部形成由第二白金膜 43A 组成的上部电极 43, 同时形成由氮化钛膜 47A 组成的防止扩散用导电膜 47。

其次，如图 12 (c) 所示，在防止扩散用导电膜 47 及层间绝缘膜 44 上，形成由钛膜 48a、第一氮化钛膜 48b、铝膜 48c 及第二氮化钛膜 48d 组成的金属布线 48 之后，为进一步提高构成金属布线 48 的钛膜 48a 与层间绝缘膜 44 的附着性，对金属布线 48 进行热处理。

根据实施例 4，由于在上部电极用接触窗 46 的内部，形成由不存在晶界且晶体结构密实的氮化钛膜 47A 组成的防止扩散用导电膜 47，所以构成金属布线 48 的钛膜 48a 的钛原子不能通过防止扩散用导电膜 47。因此，在对金属布线 48 的热处工序中，可防止钛膜 48a 的钛原子通过构成上部电极 43 的金属晶体的晶界向电容绝缘膜 42 中扩散。从而，根据实施例 4，可实现具有高度可靠性电容元件的半导体装置。

以下对实施例 4 半导体装置的评价进行说明。

表 4 示出实施例 4 半导体装置电容元件的特征与已有的半导体装置电容元件特性的比较结果。

表 4

	绝缘耐压 (V)	数据保持时间 (年)
实施例 4	40	10
已有的电容元件	20	1

由表 4 可看出，实施例 4 电容元件耐绝缘性为 40V，为已有的电容元件耐绝缘特性的二倍，而数据保持时间为十年，约为已有的电容元件的十倍。

还有，在实施例 1 至 4 中作为防止扩散用导电膜 17、27、37、47，均使用了氮化钛膜，但是也可以不使用这种膜，而使用由钨、铌、钽、铪、钒、锆、铌及钼所组成一群元件中至少选择由一种元素组成的金属膜；也可以使用由钨、钽、锆、铌及钒组成的一群元素中至少选择一种元素的金属氮化膜；也可以使用由铌、铌、钼、钨及钒组成的一群元素中至少一种元素的金属氧化膜。这些金属膜、金属氮化膜及金属氧化膜，由于不存在晶界并且晶体结构密实，所以与氮化钛膜一样，能阻止构成金属布线 18、28、38、48 的钛膜的钛原子通过。

还有，作为防止扩散用导电膜 17、27、37、47 使用所述的金属氧化

膜，则该金属氧化膜以氧化物的状态而具有导电性，所以为使构成电容绝缘膜 12、22、32、42 的强电介质膜的晶体结构恢复并稳定即使在氧气氛下进行热处理，也不损坏导电性。

还有，作为防止扩散用导电膜 17、27、37、47，可以使用所述金属膜、金属氮化膜及金属氧化膜中至少由两膜组成的集成物。

实施例 1 至实施例 4 中，作为下部电极 11、21、31、41 或上部电极 13、23、33、43，可不使用白金膜，而使用含有白金膜及氧化铱的多层膜。

在实施例 3 或实施例 4 中，也可以使薄膜的上部电极 33、43 及防止扩散用导电膜 37、47 相互多层集成。这样作，可以获得无热膨胀变形的稳定的上部电极。

在实施例 1 至实施例 4 中，作为构成电容绝缘膜 12、22、32、42 的强电介质膜，可以使用钛酸钡或钛酸铋酸铅等钙钛矿型强电介质膜或者 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ 等铋层状钙钛矿型强电介质膜。

还有，作为电容绝缘膜 12、22、32、42，使用强电介质膜以外的绝缘性金属氧化膜，如高电介质膜，则也可将电容元件应用于动态 RAM。

在实施例 1 至实施例 4，作为层间绝缘膜 14、24、34、44，可不使用硅氧化膜，而使用氮化硅膜或氮化硅氧化膜。还有，作为半导体基片 10、20、30、40，也可使用玻璃基片等绝缘性基片、导电性基片或晶体管等形成的半导体基片。

使用本发明可获得如下效果。

根据本发明的半导体装置，由于在电容上部电极与金属布线之间设有防止扩散膜，所以在对金属布线的热处理工序中，构成金属布线的钛膜的钛原子就不能通过构成电容上部电极的金属晶体的晶界向电容绝缘层中扩散，因此可获得具有高度可靠性电容元件的半导体装置。

在本发明的半导体装置中，防止扩散膜为具有导电性的金属氮化膜或金属氧化膜，由于导电性的金属氮化膜或金属氧化膜不存在晶界而且晶体结构密实，所以可着实地阻止钛原子通过。尤其，若防止扩散膜为导电性金属氧化膜，则该金属氧化膜以氧化物状态而具有导电性，因此

即使在为恢复构成电容绝缘膜的强电介质膜晶体结构而在氧气氛中进行热处理，也无损导电性。

在本发明的半导体装置中，电容绝缘膜为强电介质膜，则可得到高度可靠性的非挥发性存储器；而电容绝缘膜为高电介质膜，则可得到高度可靠性动态存储器。

在本发明的半导体装置中，钛膜为提高金属布线与上部电极附着性的附着层，则可提高金属布线与上部电极的附着性。而防止扩散膜为氮化钛膜，则堆积防止扩散膜时不产生副产物，同时钛膜的钛向防止扩散膜中即使有少些的扩散，也并不使防止扩散膜的性质变化，因此电容元件特性稳定。

在本发明的半导体装置中，电容上部电极具有带晶界的晶体结构，钛原子很容易通过电容上部电极，但是由于防止扩散膜的作用，钛原子达到电容上部电极受阻，因而无法向电容绝缘膜扩散。

根据第一半导体装置的制造方法，在具有电容元件上所形成的接触窗的层间绝缘膜上，堆积阻止钛原子通过的导电膜之后；对导电膜制作布线图案，使位于导电膜的接触窗内部的部分残留，此后，形成具有钛膜的金属布线，因此，在电容元件的上部电极与金属布线之间，可着实地设置防止钛原子通过电容上部电极向电容绝缘膜扩散的防止扩散膜。

根据第二半导体装置的制造方法，在依次堆积的第一金属膜、绝缘性金属氧化物膜、第二金属膜以及阻止钛原子通过的导电性膜中，使第二金属膜及导电性膜图案化，形成电容上部电极及防止扩散膜之后，通过具有接触窗的层间绝缘膜，形成具有钛膜的金属布线，因此，在电容元件的上部电极与金属布线之间，可着实地设置防止钛原子通过电容上部电极向电容绝缘膜扩散的防止扩散膜。

根据第三半导体的制造方法，在形成电容绝缘膜上所形成的电容上部电极的区域具有开口部的层间绝缘膜上，依次堆积金属膜及阻止钛原子通过的导电膜之后，以与开口部相对应的位置所形成的保护膜图案作为掩膜，对金属膜及导电膜进行干蚀刻，形成了由金属膜组成的电容上部电极以及由导电膜组成的电容绝缘膜。此后，由于形成具有钛膜的金

属布线，所以在电容元件上部电极与金属布线之间，可着实地设置防止钛原子通过电容上部电极向电容绝缘膜扩散的防止扩散膜。

因此，根据第一至第三半导体装置的制造方法，可着实地制造本发明的半导体装置。

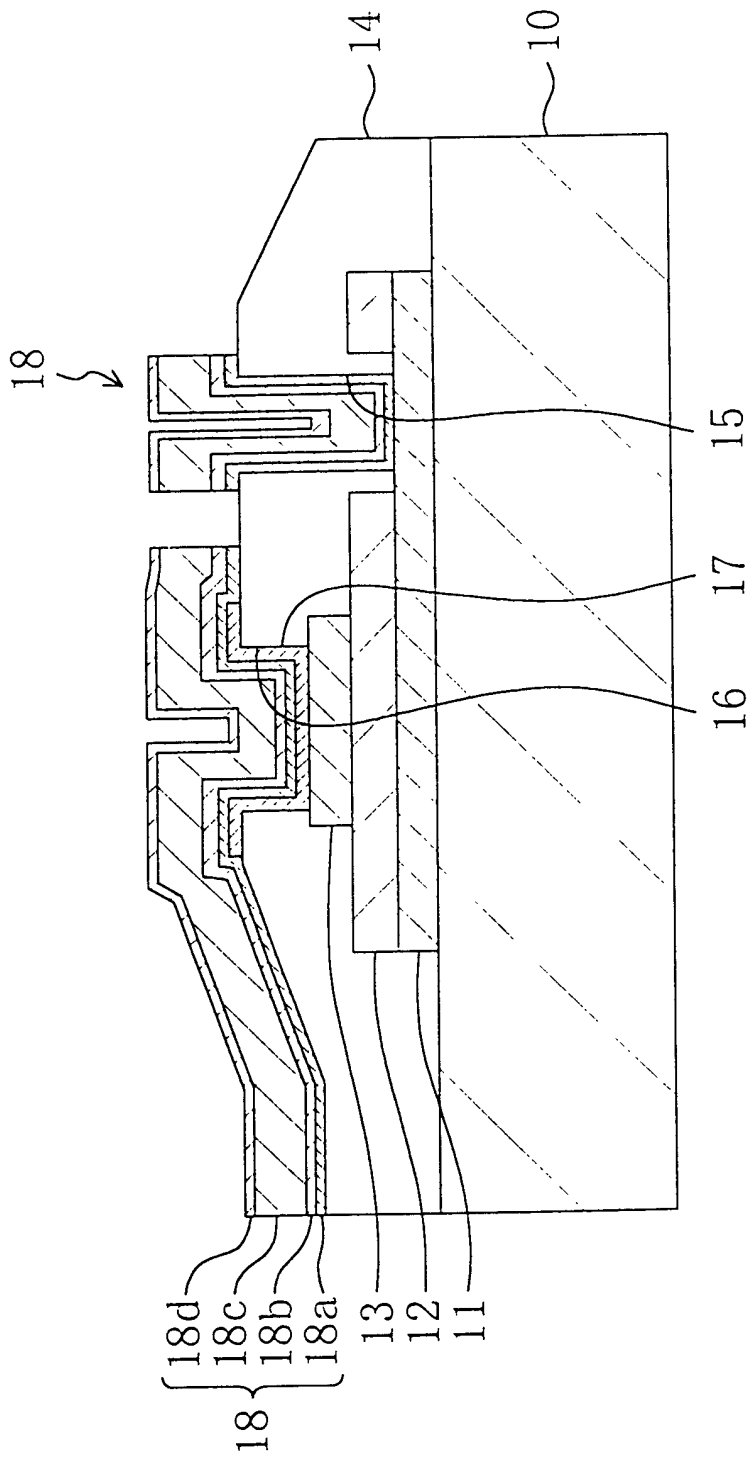


图1

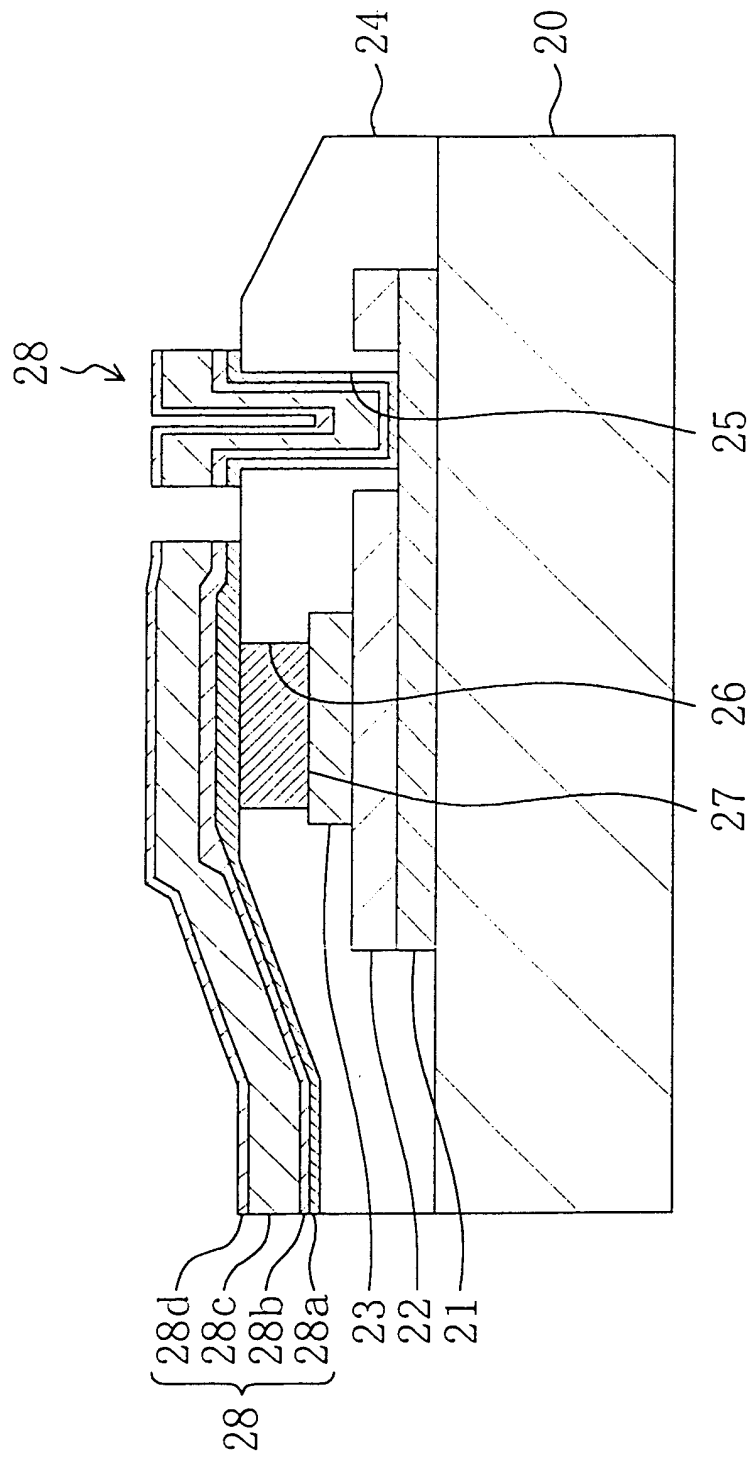


图 2

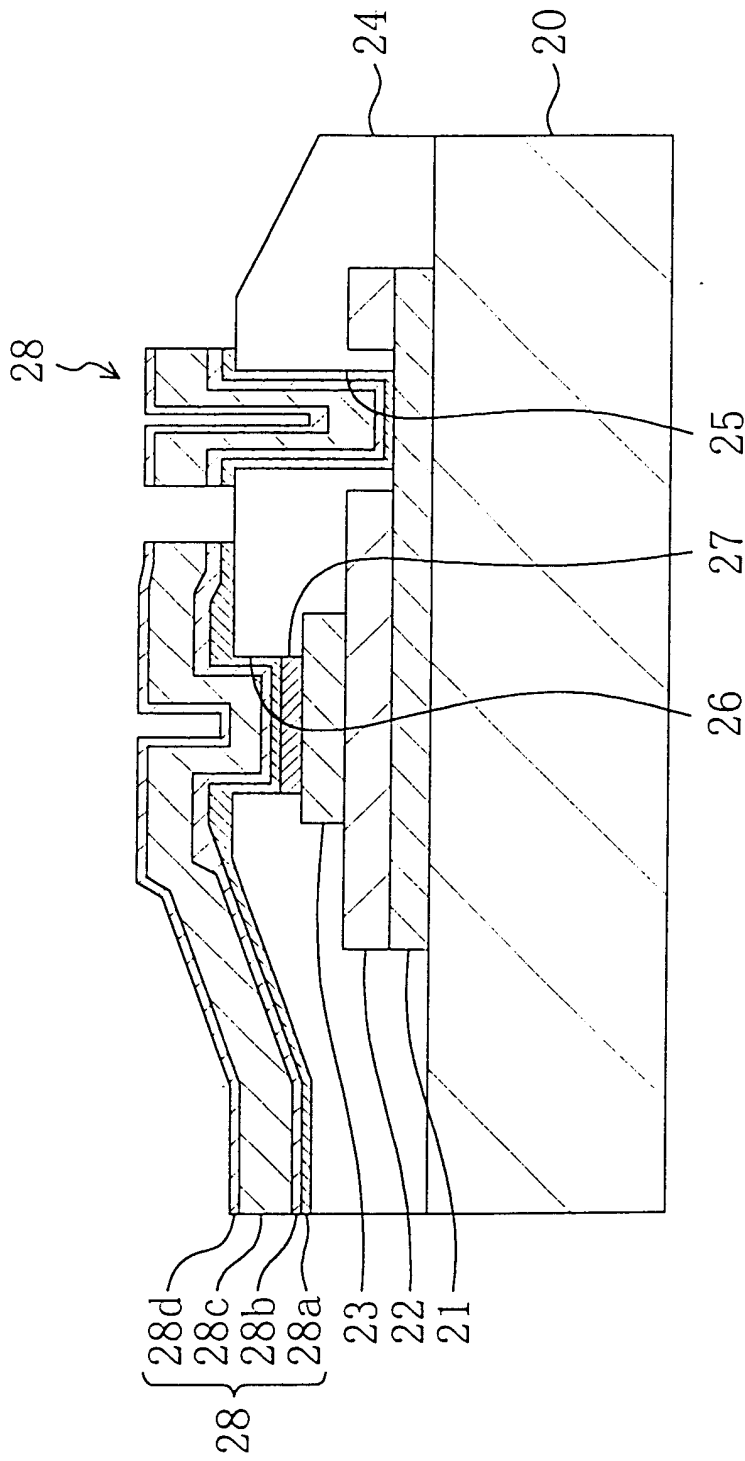


图 3

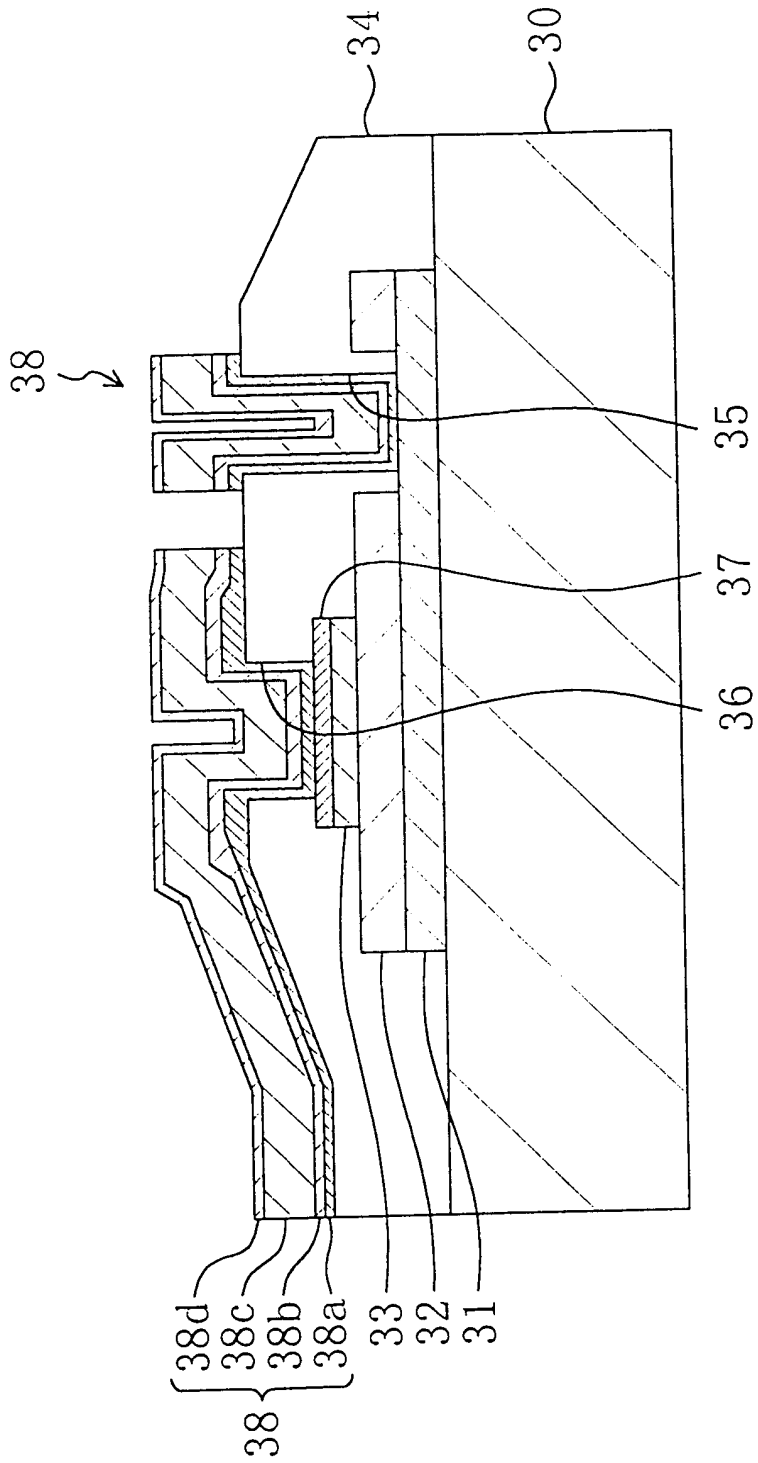


图 4

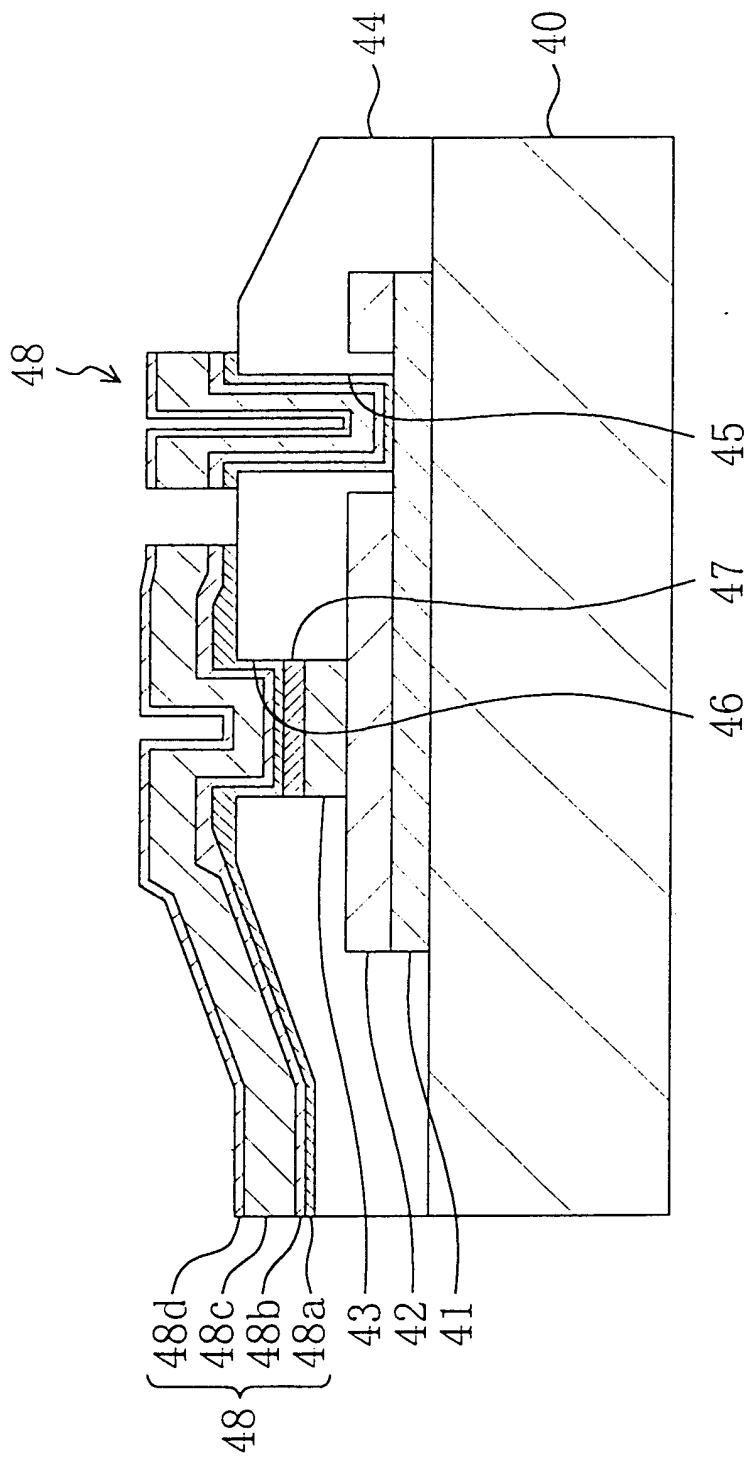


图 5

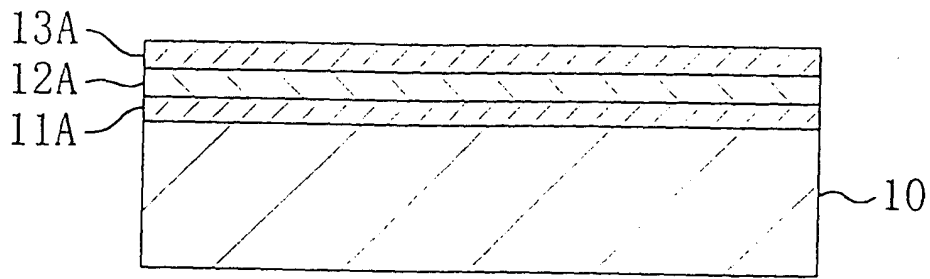


图 6 (a)

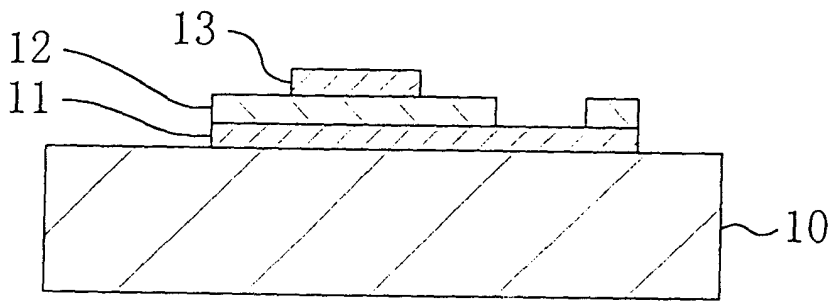


图 6 (b)

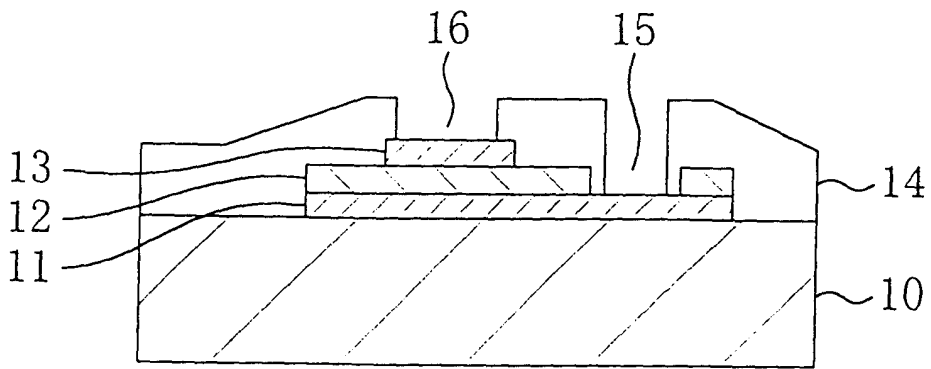


图 6 (c)

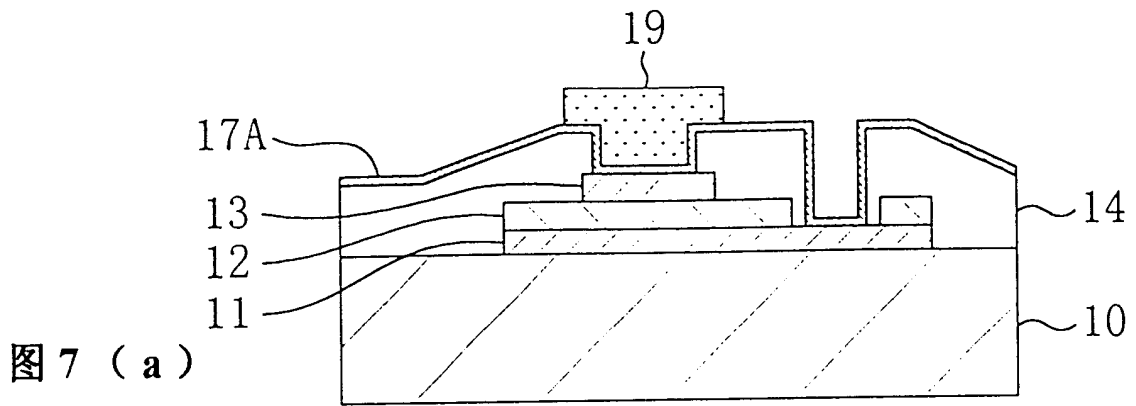


图 7 (a)

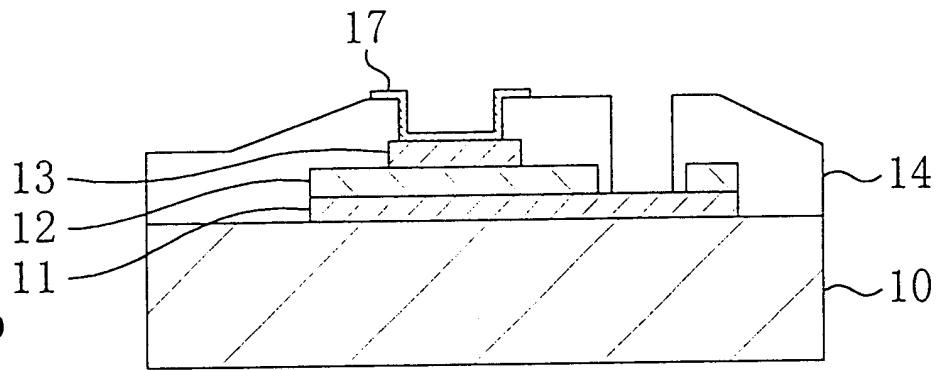


图 7 (b)

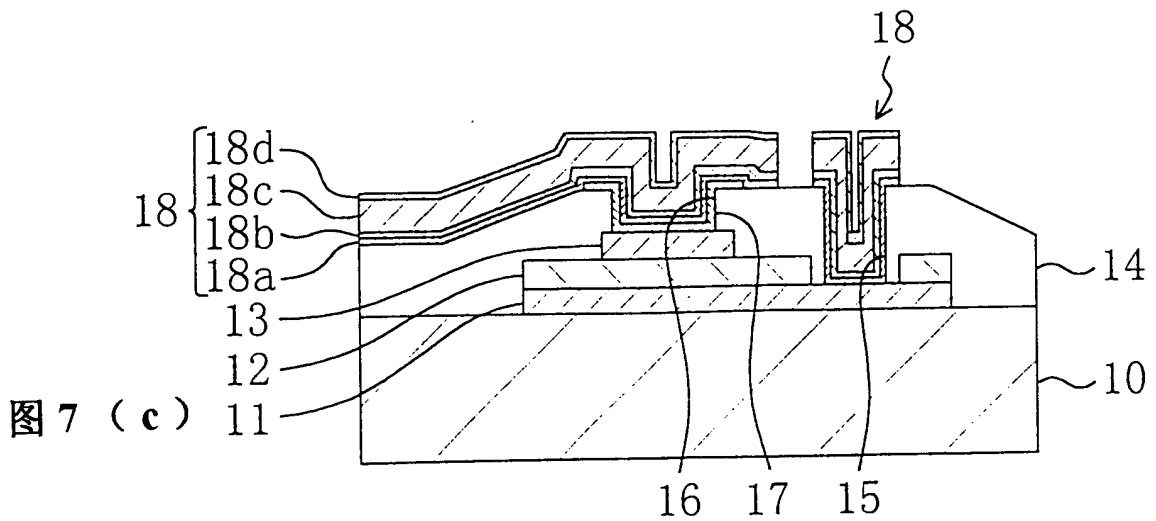


图 7 (c)

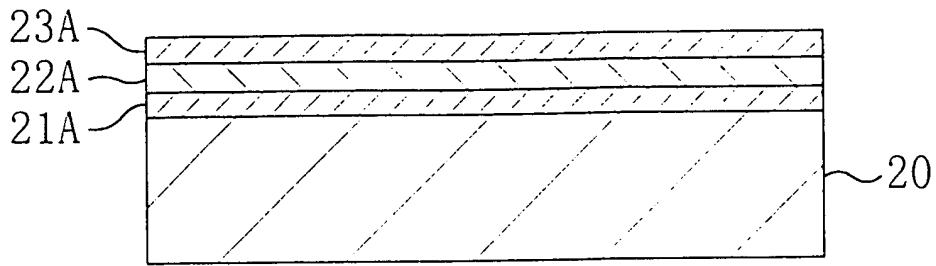


图 8 (a)

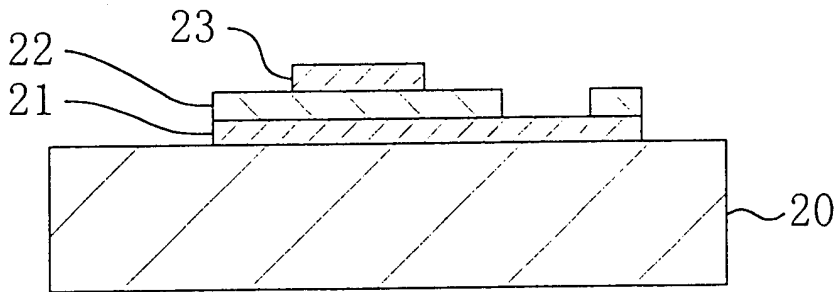


图 8 (b)

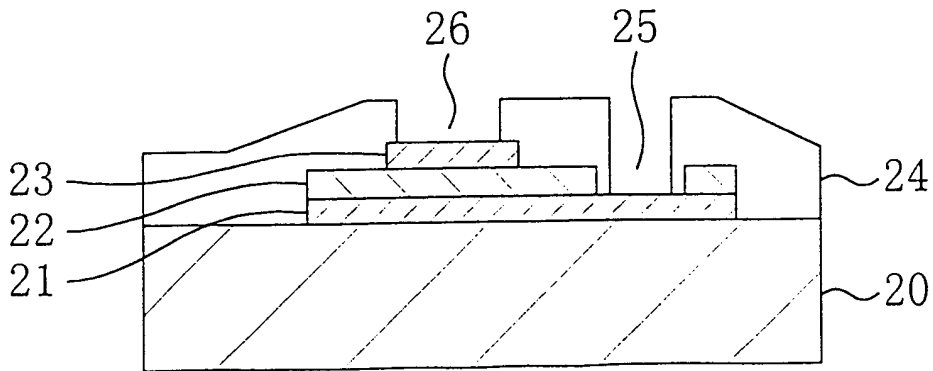


图 8 (c)

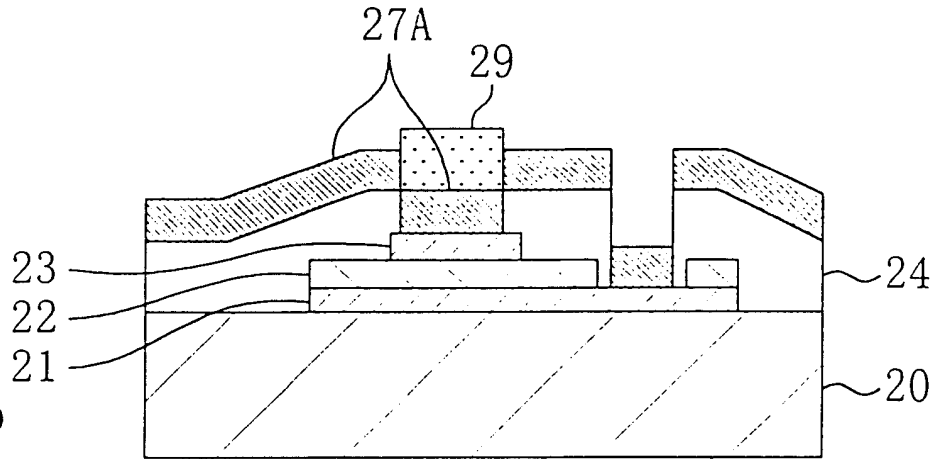


图 9 (a)

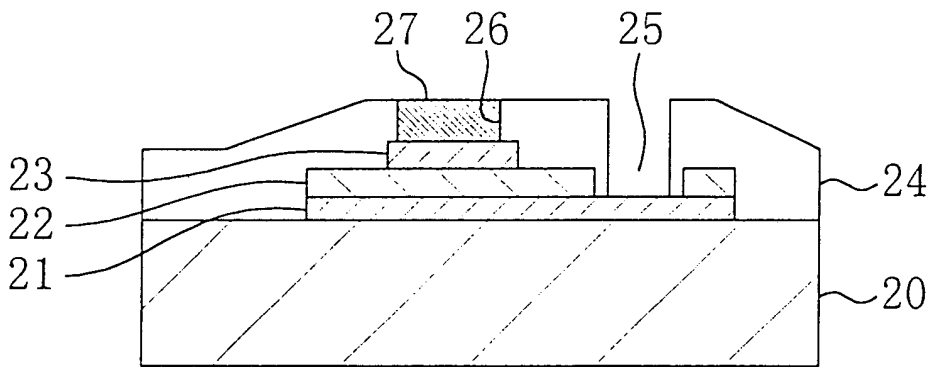


图 9 (b)

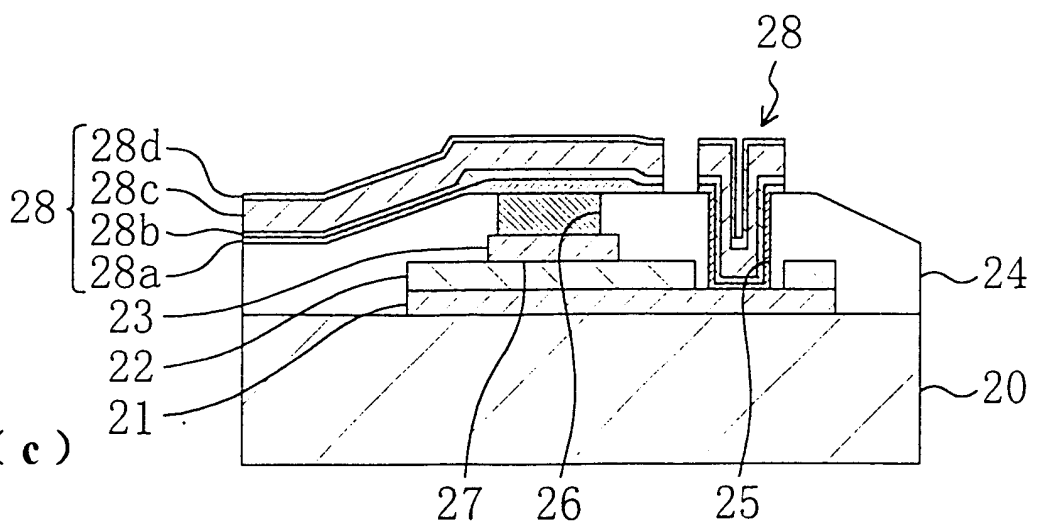


图 9 (c)

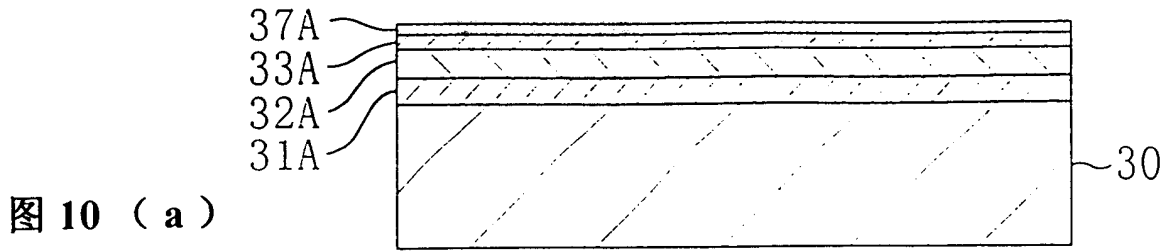


图 10 (a)

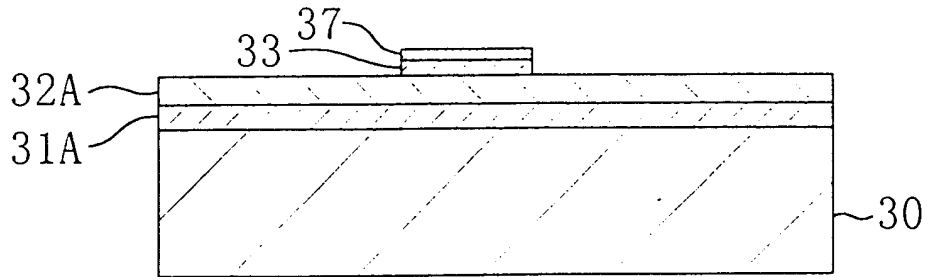


图 10 (b)

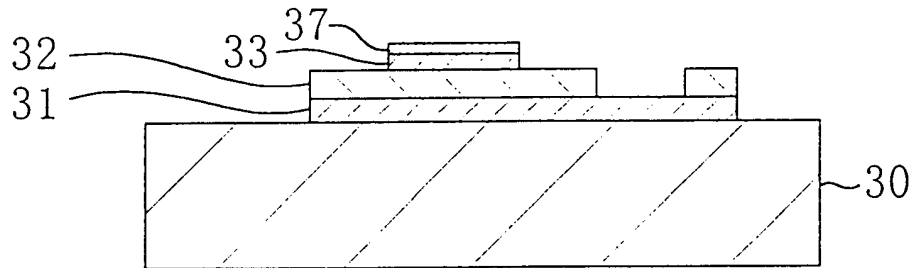


图 10 (c)

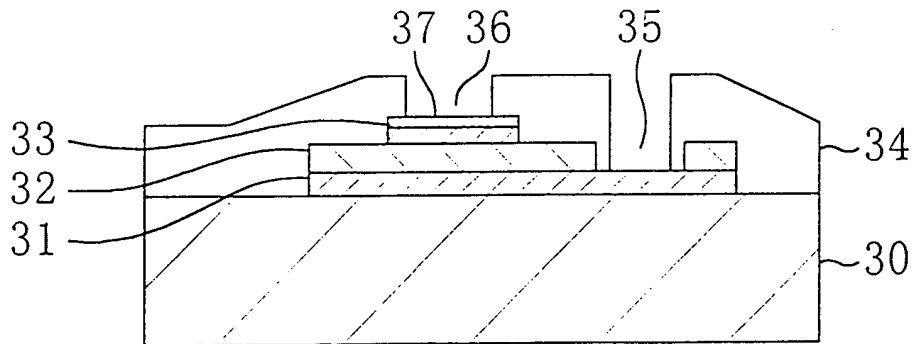


图 10 (d)

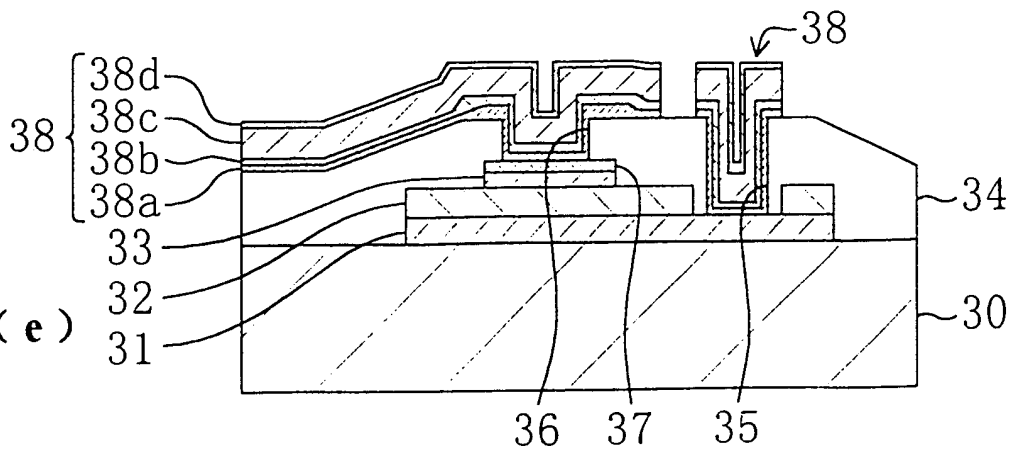


图 10 (e)

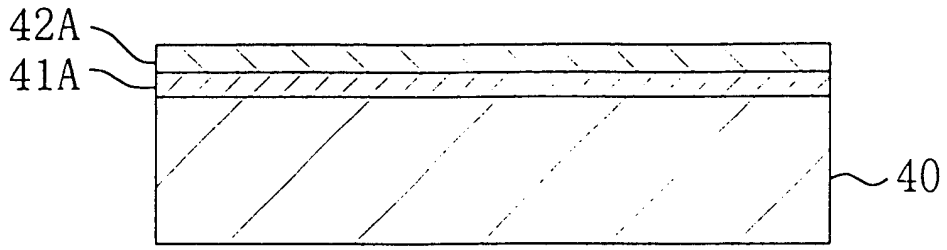


图 11 (a)

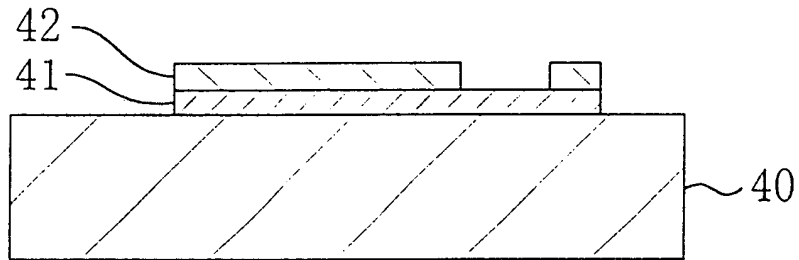


图 11 (b)

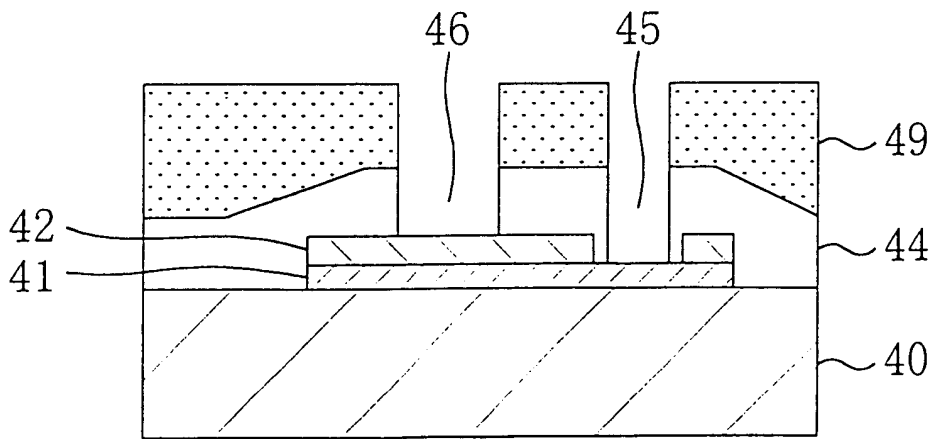


图 11 (c)

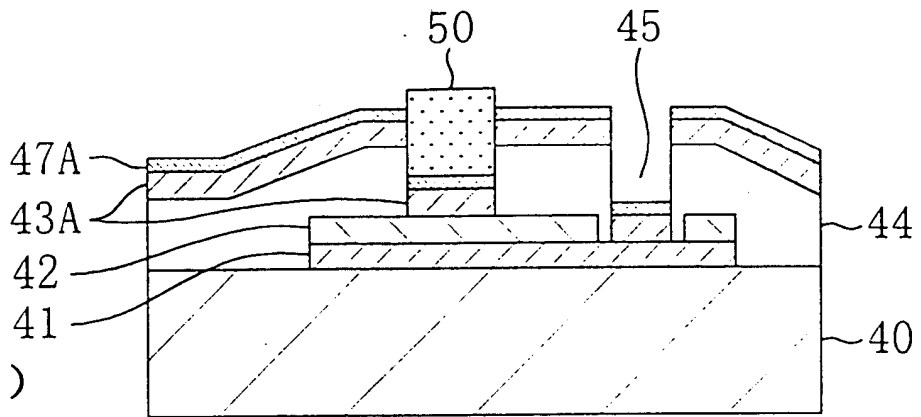


图 12 (a)

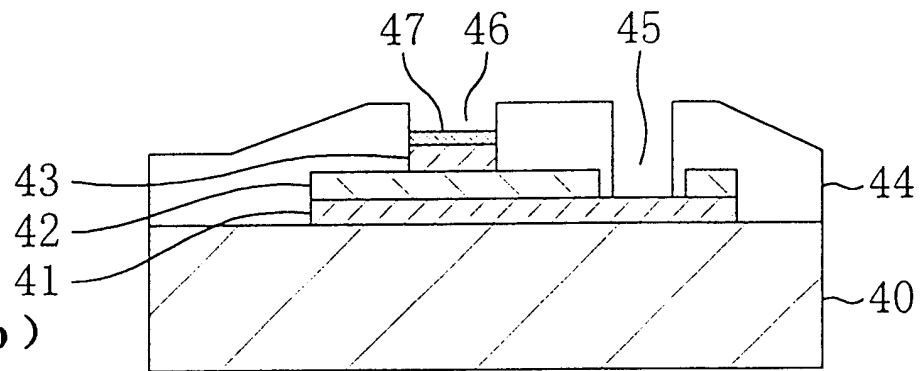


图 12 (b)

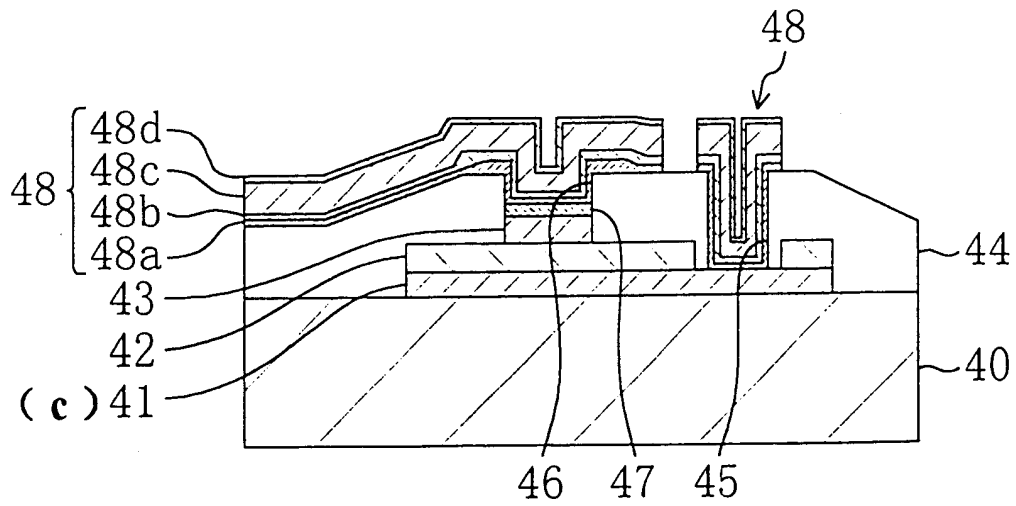


图 12 (c)

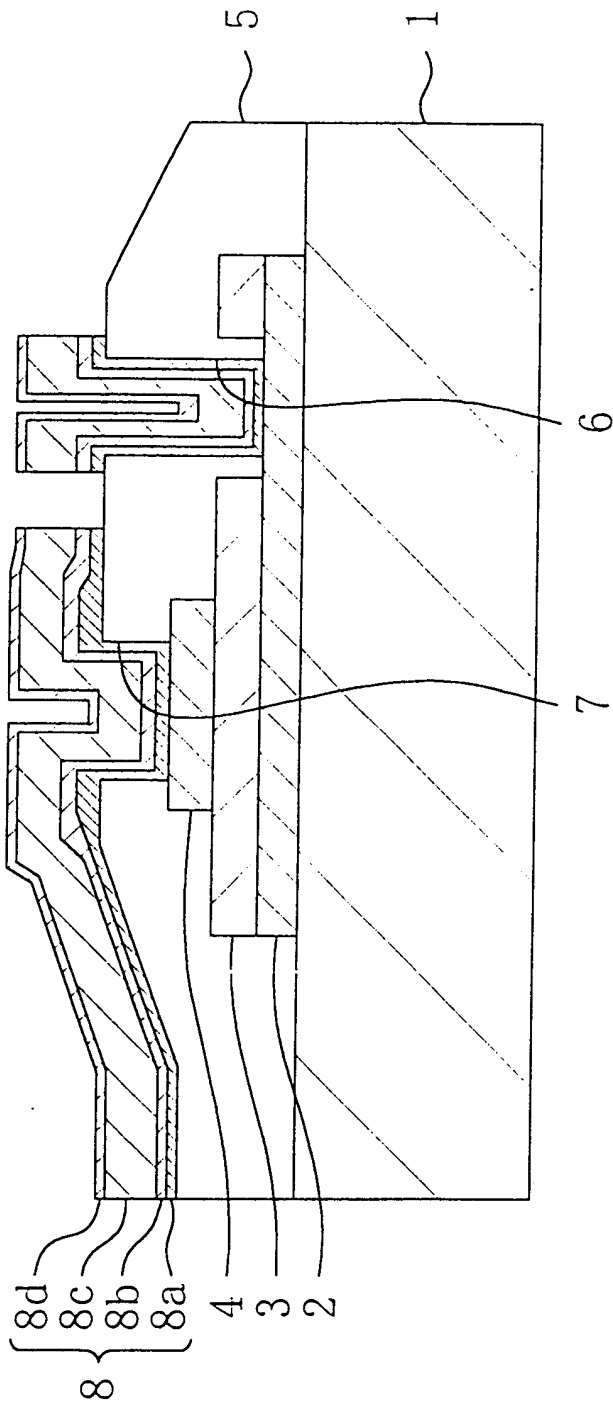


图13

图 14 (a)

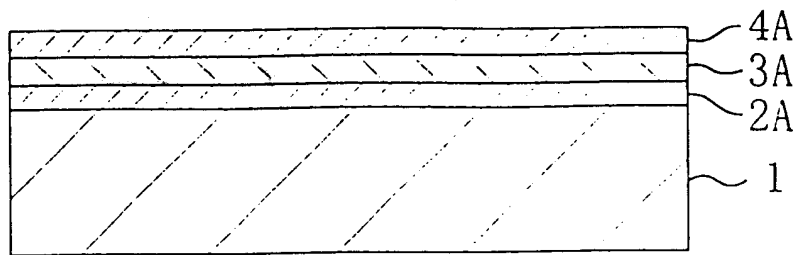


图 14 (b)

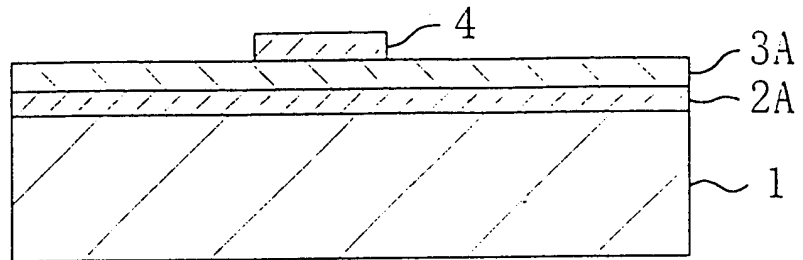


图 14 (c)

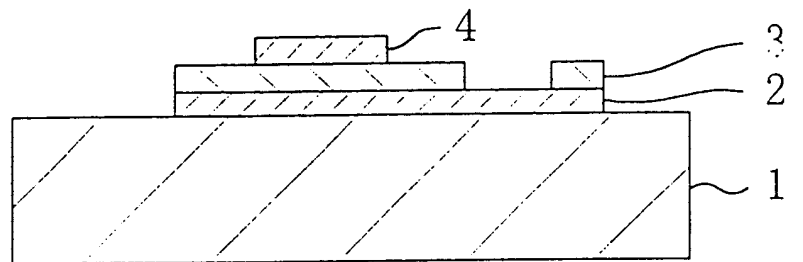


图 14 (d)

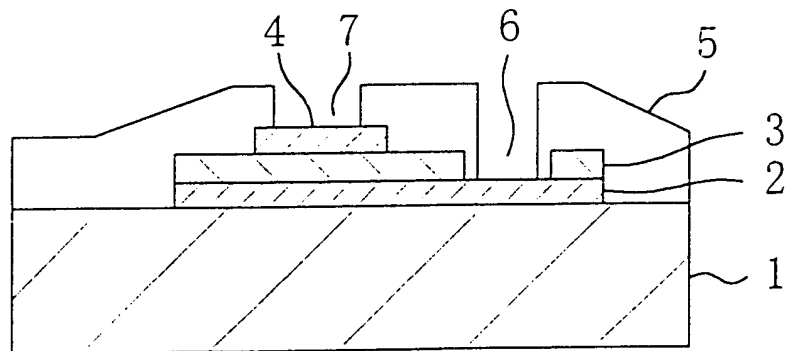


图 14 (e)

