

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4749397号
(P4749397)

(45) 発行日 平成23年8月17日(2011.8.17)

(24) 登録日 平成23年5月27日(2011.5.27)

(51) Int.Cl.	F 1
HO4N 5/33 (2006.01)	HO4N 5/33
HO4N 5/357 (2011.01)	HO4N 5/335 570
GO1J 1/44 (2006.01)	GO1J 1/44 E
GO1J 1/42 (2006.01)	GO1J 1/42 B

請求項の数 18 (全 43 頁)

(21) 出願番号 特願2007-216730 (P2007-216730)
 (22) 出願日 平成19年8月23日 (2007.8.23)
 (65) 公開番号 特開2009-49953 (P2009-49953A)
 (43) 公開日 平成21年3月5日 (2009.3.5)
 審査請求日 平成22年1月29日 (2010.1.29)

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100083840
 弁理士 前田 実
 (74) 代理人 100116964
 弁理士 山形 洋一
 (72) 発明者 牧田 淳子
 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
 (72) 発明者 山下 孝一
 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

最終頁に続く

(54) 【発明の名称】赤外線撮像装置

(57) 【特許請求の範囲】

【請求項 1】

所定の波長域に感度を有する画素を2次元平面上に配置した撮像手段と、
 所定の波長域成分を前記撮像手段の撮像面上で結像させる結像手段と、
 所定の波長域成分の前記撮像手段への入射を遮る遮蔽手段と、
 前記撮像手段から出力される撮像信号から固定パターンノイズを差し引いて映像信号を出力する減算手段と、

前記減算手段から出力される映像信号をデジタル信号に変換してデジタル映像信号を出力するデジタル変換手段と、

前記デジタル変換手段から出力される前記デジタル映像信号を1水平走査期間だけ信号を遅延させる遅延手段と、

前記デジタル変換手段から出力される前記デジタル映像信号の水平走査期間毎に水平有効画素部分の平均値を算出するライン平均値算出手段と、

前記ライン平均値算出手段から出力された前記ライン平均値と基準値とのレベル差から水平走査期間毎にオフセット値を算出するオフセット算出手段と、

前記遅延手段で1水平走査期間遅延した前記デジタル映像信号に対して前記オフセット算出手段で算出したオフセット値に基づいてレベル補正を行った補正デジタル映像信号を出力するオフセット補正手段と、

更新モードにおいて前記遮蔽手段に遮蔽させ、通常撮像モードにおいて前記遮蔽手段を開放させる制御手段と、

10

20

前記更新モードにおいては、前記オフセット補正手段から出力される前記補正デジタル映像信号を記憶し、前記記憶した前記補正デジタル映像信号を読み出し、アナログ信号に変換して前記固定パターンノイズとして前記減算手段に供給し、前記通常撮像モードにおいては、前記記憶した前記補正デジタル映像信号を読み出し、アナログ信号に変換して前記固定パターンノイズとして前記減算手段に供給する固定パターンノイズ算出・保持手段と

を備えたことを特徴とする赤外線撮像装置。

【請求項 2】

前記オフセット算出手段は、

所定の基準値を出力する基準値生成手段を備え、

10

前記基準値生成手段から出力された基準値から前記ライン平均値算出手段より出力された前記ライン平均値を差引いたオフセット値をオフセット補正手段へ供給する

ことを特徴とする請求項 1 に記載の赤外線撮像装置。

【請求項 3】

前記基準値生成手段は、信号ダイナミックレンジの中心値を前記所定の基準値とすることを特徴とする請求項 2 に記載の赤外線撮像装置。

【請求項 4】

前記固定パターンノイズ算出・保持手段は、

前記更新モードにおいては、前記オフセット補正手段から出力される前記補正デジタル映像信号のみならず、前記ライン平均値算出手段から出力される前記ライン平均値をも記憶し、前記記憶した補正デジタル映像信号のみならず、前記記憶したライン平均値に基づいて補正された固定パターンノイズを算出し、アナログ信号に変換して前記減算手段に供給し、

20

前記通常撮像モードにおいては、前記記憶した補正デジタル映像信号のみならず、前記記憶したライン平均値にもに基づいて補正された固定パターンノイズを算出し、アナログ信号に変換して前記減算手段に供給する

ことを特徴とする請求項 1 に記載の赤外線撮像装置。

【請求項 5】

前記固定パターンノイズ算出・保持手段は、

前記オフセット補正手段から出力される前記補正デジタル映像信号と前記記憶した補正デジタル映像信号を所定比で加算して時間軸積分信号を出力する第 1 の加算手段と、

30

前記第 1 の加算手段から出力される補正デジタル映像信号の時間軸積分信号を、補正前の固定パターンノイズを表す信号として、各画素について記憶する第 1 の記憶手段と、

前記更新モードにおいて、前記第 1 の記憶手段の記憶内容を前記第 1 の加算手段から出力される補正デジタル映像信号の時間軸積分信号で更新し、前記通常撮像モードにおいて、前記第 1 の記憶手段の記憶内容の更新を行わない第 1 の更新手段と、

前記ライン平均値算出手段から出力される前記ライン平均値と前記記憶したライン平均値を水平走査期間毎に所定比で加算して時間軸積分信号を出力する第 2 の加算手段と、

前記第 2 の加算手段から出力されるライン平均値の時間軸積分信号を各ラインについて記憶する第 2 の記憶手段と、

40

前記更新モードにおいて、前記第 2 の記憶手段の記憶内容を前記第 2 の加算手段から出力されるライン平均値の時間軸積分信号で更新し、前記通常撮像モードにおいて、前記第 2 の記憶手段の記憶内容の更新を行わない第 2 の更新手段と、

前記第 2 の記憶手段から出力されるライン平均値とフレーム基準値とのレベル差から固定パターンノイズ補正值を算出する固定パターンノイズ補正值算出手段と、

前記固定パターンノイズ補正值に基づいて前記第 1 の記憶手段の出力信号である補正前の固定パターンノイズを補正して、補正された固定パターンノイズを生成する固定パターンノイズ補正手段と、

前記固定パターンノイズ算出手段から出力された、前記補正された固定パターンノイズをアナログ信号に変換するアナログ変換手段と

50

を備えたことを特徴とする請求項4に記載の赤外線撮像装置。

【請求項 6】

前記固定パターンノイズ算出・保持手段は、

前記オフセット補正手段から出力される前記補正デジタル映像信号と所定の第1の初期値との差をとる第1の差分手段と、

前記第1の差分手段の出力信号と前記記憶した補正デジタル映像信号を所定比で加算して時間軸積分信号を出力する第1の加算手段と、

前記第1の加算手段から出力される補正デジタル映像信号の時間軸積分信号を、補正前の固定パターンノイズを表す信号として、各画素について記憶する第1の記憶手段と、

前記更新モードにおいて、前記第1の記憶手段の記憶内容を前記第1の加算手段から出力される補正デジタル映像信号の時間軸積分信号で更新し、前記通常撮像モードにおいて、前記第1の記憶手段の記憶内容の更新を行わない第1の更新手段と、

前記ライン平均値算出手段から出力される前記ライン平均値と所定の第2の初期値との差をとる第2の差分手段と、

前記第2の差分手段の出力信号と前記記憶したライン平均値を水平走査期間毎に所定比で加算して時間軸積分信号を出力する第2の加算手段と、

前記第2の加算手段から出力されるライン平均値の時間軸積分信号を各ラインについて記憶する第2の記憶手段と、

前記更新モードにおいて、前記第2の記憶手段の記憶内容を前記第2の加算手段から出力されるライン平均値の時間軸積分信号で更新し、前記通常撮像モードにおいて、前記第2の記憶手段の記憶内容の更新を行わない第2の更新手段と、

前記第2の記憶手段から出力されるライン平均値とフレーム基準値とのレベル差から固定パターンノイズ補正值を算出する固定パターンノイズ補正值算出手段と、

前記固定パターンノイズ補正值に基づいて前記第1の記憶手段の出力信号である補正前の固定パターンノイズを補正して、補正された固定パターンノイズを生成する固定パターンノイズ補正手段と、

前記固定パターンノイズ算出手段から出力された、前記補正された固定パターンノイズをアナログ信号に変換するアナログ変換手段と

を備えたことを特徴とする請求項4に記載の赤外線撮像装置。

【請求項 7】

前記所定の第1の初期値及び前記所定の第2の初期値が信号ダイナミックレンジの中心値であることを特徴とする請求項6に記載の赤外線撮像装置。

【請求項 8】

前記所定の第1の初期値及び前記所定の第2の初期値が、撮像信号の中央値であることを特徴とする請求項6に記載の赤外線撮像装置。

【請求項 9】

前記第2の加算回路から出力されるライン平均値の時間軸積分信号の1フレーム期間にわたる平均を算出して前記フレーム基準値を生成するフレーム基準算出手段をさらに備えることを特徴とする請求項5又は6に記載の赤外線撮像装置。

【請求項 10】

前記固定パターンノイズ補正手段は、

前記固定パターンノイズ補正值算出手段から出力される前記固定パターンノイズ補正值と前記第1の記憶手段の記憶内容を加算して、前記補正された固定パターンノイズを生成することを特徴とする請求項5又は6に記載の赤外線撮像装置。

【請求項 11】

前記第1の加算手段は、

現フレームの前記補正デジタル映像信号を $1/N$ （但し $N > 1$ ）に減衰させて前フレームまでの補正デジタル映像信号の時間軸積分信号である前記第1の記憶手段の記憶内容と加算し、

前記第2の加算手段は、

10

20

30

40

50

現フレームの前記ライン平均値を $1/N$ に減衰させて前フレームのライン平均値の時間軸積分信号である前記第2の記憶手段の記憶内容と加算することを特徴とする請求項5に記載の赤外線撮像装置。

【請求項12】

前記第1の加算手段は、

現フレームの前記補正デジタル映像信号を $1/N$ 倍(但し、 $N > 1$)した値と前フレームまでの補正デジタル映像信号の時間軸積分信号である前記第1の記憶手段の記憶内容を $1 - (1/N)$ 倍した値を加算し、

前記第2の加算手段は、

現フレームの前記ライン平均値を $1/N$ 倍した値と前フレームのライン平均値の時間軸積分信号である前記第2の記憶手段の記憶内容を $1 - (1/N)$ 倍した値を加算することを特徴とする請求項5に記載の赤外線撮像装置。 10

【請求項13】

前記第1の加算手段は、

前記第1の差分手段の出力信号を $1/N$ に減衰させて前フレームまでの補正デジタル映像信号の時間軸積分信号である前記第1の記憶手段の記憶内容と加算し、

前記第2の加算手段は、

前記第2の差分手段の出力信号を $1/N$ に減衰させて前フレームのライン平均値の時間軸積分信号である前記第2の記憶手段の記憶内容と加算する

ことを特徴とする請求項5に記載の赤外線撮像装置。 20

【請求項14】

前記オフセット補正手段で補正したデジタル映像信号に水平走査期間毎に生じる信号レベルのズレを補正するDCズレ補正手段と、

前記DCズレ補正手段の出力信号をアナログ信号に変換して外部へ出力する出力信号用アナログ変換手段と

を備えたことを特徴とする請求項4に記載の赤外線撮像装置。

【請求項15】

前記DCズレ補正手段は、

水平走査期間毎に前記ライン平均値算出手段から出力された現フレームのライン平均値と前フレームの当該ラインのライン時間平均値を所定比率で混合して現フレームのライン時間平均値を新たに算出する混合手段と、 30

所定のDCズレ補正基準値を出力するDCズレ補正基準値生成手段を備え、前記ライン時間平均値から前記DCズレ補正基準値を差引いた値をDCズレ補正量加算手段へ供給するDCズレ補正量算出手段と、

前記オフセット補正手段から出力される前記補正デジタル映像信号に前記DCズレ補正量算出手段で算出したDCズレ補正量を加算することにより前記補正デジタル映像信号に生じる信号レベルのズレを補正するDCズレ補正量加算手段と

を備えたことを特徴とする請求項14に記載の赤外線撮像装置。

【請求項16】

前記混合手段は、

現フレームの前記ライン平均値を $1/K$ 倍(但し、 $K > 1$)した値と前フレームのライン時間平均値を $1 - (1/K)$ 倍した値を加算することを特徴とする請求項15に記載の赤外線撮像装置。 40

【請求項17】

前記DCズレ補正基準値生成手段は、

1フレーム期間に前記混合回路から出力されるライン時間平均値の平均値を算出することを特徴とする請求項16に記載の赤外線撮像装置。

【請求項18】

前記所定の波長域成分は、概ね8~14マイクロメートル波長帯域であることを特徴とする請求項1に記載の赤外線撮像装置。 50

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、赤外線固体撮像素子を用いた赤外線撮像装置に関するものである。

【背景技術】**【0002】**

熱型赤外線撮像装置は、被写体が放射する入射赤外線を映像化するもので、赤外線を吸収することにより生じる温度上昇の差が画像の濃淡となる。被写体が放射する赤外線はレンズにより集光され、撮像素子上に結像する。撮像素子には赤外線を検知する素子（画素）が二次元平面上に配列されており、行ごとに駆動線によって接続され、列ごとに信号線によって接続されている。垂直走査回路とスイッチにより各駆動線が順番に選択され、選択された駆動線を介して電源から画素に通電される。画素の出力は信号線を介して積分回路に伝えられ、積分回路で積分及び増幅され、水平走査回路とスイッチによって順次出力端子へ出力される（特許文献1参照）。10

【0003】

【特許文献1】特開2005-214639公報（段落0003）

【発明の開示】**【発明が解決しようとする課題】****【0004】**

画素の出力には、被写体が放射する赤外線の強度に応じた成分（信号成分）のほか、撮像素子の出力のばらつきによる成分（固定パターンノイズ、FPN）が含まれるので、固定パターンノイズを取得して、メモリに蓄え、信号成分から固定パターンノイズを除去する必要がある。しかるに、画素の出力には、固定パターンノイズのほか、駆動線に印加される垂直駆動パルスの波高値のばらつきなどによるノイズ成分が含まれ、このノイズ成分により、水平走査線毎に輝度がランダムに変動する横引き状のノイズが現われ、このため、固定パターンノイズを正しく取得することができないと言う問題があった。20

【課題を解決するための手段】**【0005】**

この発明の赤外線撮像装置は、

所定の波長域に感度を有する画素を2次元平面上に配置した撮像手段と、30

所定の波長域成分を前記撮像手段の撮像面上で結像させる結像手段と、

所定の波長域成分の前記撮像手段への入射を遮る遮蔽手段と、

前記撮像手段から出力される撮像信号から固定パターンノイズを差し引いて映像信号を出力する減算手段と、

前記減算手段から出力される映像信号をデジタル信号に変換してデジタル映像信号を出力するデジタル変換手段と、

前記デジタル変換手段から出力される前記デジタル映像信号を1水平走査期間だけ信号を遅延させる遅延手段と、

前記デジタル変換手段から出力される前記デジタル映像信号の水平走査期間毎に水平有効画素部分の平均値を算出するライン平均値算出手段と、40

前記ライン平均値算出手段から出力された前記ライン平均値と基準値とのレベル差から水平走査期間毎にオフセット値を算出するオフセット算出手段と、

前記遅延手段で1水平走査期間遅延した前記デジタル映像信号に対して前記オフセット算出手段で算出したオフセット値に基づいてレベル補正を行った補正デジタル映像信号を出力するオフセット補正手段と、

更新モードにおいて前記遮蔽手段に遮蔽させ、通常撮像モードにおいて前記遮蔽手段を開放させる制御手段と、

前記更新モードにおいては、前記オフセット補正手段から出力される前記補正デジタル映像信号を記憶し、前記記憶した前記補正デジタル映像信号を読み出し、アナログ信号に変換して前記固定パターンノイズとして前記減算手段に供給し、前記通常撮像モードにお50

いては、前記記憶した前記補正デジタル映像信号を読み出し、アナログ信号に変換して前記固定パターンノイズとして前記減算手段に供給する固定パターンノイズ算出・保持手段と

を備えたことを特徴とする。

【発明の効果】

【0006】

この発明によれば、水平走査線毎のレベル変動を算出して、撮像信号の信号レベルを補正することにより、水平走査線毎の信号レベルが安定するため、ランダムに変動する横引き状のノイズの影響を受けることなく、固定パターンノイズを取得することができる。

【発明を実施するための最良の形態】

10

【0007】

以下、図面を参照して本発明の実施の形態について説明する。

【0008】

実施の形態1.

図1はこの発明の実施の形態1の赤外線撮像装置の構成を表すブロック図である。

図示の赤外線撮像装置は、レンズ1、シャッタ2、撮像素子3、減算回路4、増幅回路5、A/D変換器6、遅延回路7、オフセット補正回路8、平均値算出回路15、オフセット算出回路16、固定パターンノイズ算出・保持手段50、制御回路60、及び出力信号用D/A変換器19を有する。

【0009】

20

固定パターンノイズ算出・保持手段50は、減衰回路10、加算回路11、更新回路12、フレームメモリ13、及びFPN用D/A変換器14を有する。

制御回路60は、タイミング生成回路17、及びシャッタ制御回路18を有する。

【0010】

撮像素子3は、撮像手段として用いられているものであり、所定の波長域、即ち赤外線域、例えば8~14マイクロメートル波長域に感度を有する画素を2次元平面上に配置したものであり、所定のフレーム期間毎に撮像を行う。

撮像素子3は、例えば、図2に示すように、複数の画素101が行方向及び列方向に整列し、行方向に整列した各行の画素101が共通の駆動線103に接続され、列方向に整列した複数の画素101が共通の信号線105に接続されている。それぞれの行の駆動線103は、垂直走査回路104により順に駆動されて(駆動パルスを印加され)、各行の駆動線103が駆動されている間(1水平走査期間)中に、その行の画素101の信号が信号線105及び水平走査回路108を介して順に出力される。

30

【0011】

レンズ1は、結像手段として用いられているものであり、所定の波長域成分を撮像素子1の撮像面上で結像させる。

シャッタ2は、レンズ1と撮像素子3の間に配置され、上記所定の波長域成分の撮像素子3への入射を遮る遮蔽手段として用いられている。

【0012】

被写体が放射する赤外線はレンズ1により集光され、シャッタ2が開いていれば撮像素子3上に結像する。撮像素子3の各画素からは入射した赤外線の強度に応じて変化するアナログ信号が得られる。シャッタ2が開いた状態(開放状態)においては、このアナログ信号には、被写体が放射する赤外線に対応した成分(信号成分)V Sのほかに固定パターンノイズ(FPN)成分、及び駆動線103に印加される垂直駆動パルスの波高値のバラツキによる成分が含まれる。このように信号成分V SのほかにFPN成分を含むアナログ信号が撮像信号Y3として撮像素子3から順次出力される。

シャッタ2が閉じた状態(遮蔽状態)においては、外部からの赤外線の入力が遮断される。このため、この状態においては、撮像素子3から出力される信号Y3は、信号成分V Sを含まず、FPN及び駆動線103に印加される垂直駆動パルスの波高値のバラツキによる成分のみに相当する。

40

50

【0013】

シャッタ2の遮蔽、開放は、制御回路60により制御される。制御回路60は、上記のように、タイミング生成回路17とシャッタ制御回路18とを備える。

タイミング生成回路17は、更新モードか、通常撮像モードであるかを示す信号STを出力する。シャッタ制御回路18は、タイミング生成回路17から出力される信号STに応じて、シャッタ2の遮蔽、開放を制御する。

【0014】

タイミング生成回路17は、タイミング信号STを発生する。本実施の形態の撮像装置は、電源が投入されたとき、及び図示しない手段により固定パターンノイズ信号(FPN信号)の更新が指示されたときは、固定パターンノイズ更新モード(FPN更新モード)に入り、タイミング生成回路17が、タイミング信号STを低レベルにする。すると、シャッタ制御回路18は、シャッタ2を遮蔽状態に保ち、後述の更新回路12はフレームメモリ13への書き込み(更新)を行う。10

タイミング生成回路17はまた、A/D変換器6から出力されるデジタル映像信号Y6(シャッタ2が遮蔽状態であるので、ノイズ成分のみを含む)を観測して、該映像信号Y6が所定値よりも小さくなつて、安定したら、「収束」と判断し、タイミング信号STを高レベルにする。

すると、シャッタ制御回路18は、シャッタ2を遮蔽状態から開放状態に切り替え、更新回路12は、フレームメモリ13の更新を行わない。

【0015】

固定パターンノイズ値算出・保持手段50は、後述のようにして、撮像素子3のFPN成分を算出し、保持し、保持された固定パターンノイズに対応するアナログ信号(アナログFPN信号)を出力する。20

【0016】

減算回路4は、減算手段として用いられているものであり、撮像素子3から出力される撮像信号から、固定パターンノイズ算出・保持手段50からの出力信号Y14を差し引いて映像信号を出力する。

增幅回路5は、減算回路4から出力される映像信号Y4を増幅する。

A/D変換器6は、デジタル変換手段6として用いられているものであり、增幅回路5の出力(減算回路3の出力信号Y3を増幅したもの)をデジタル信号(デジタル映像信号)に変換して出力する。30

遅延回路7は、A/D変換器6から出力されるデジタル映像信号を1水平走査期間だけ信号を遅延させる。

【0017】

平均値算出回路15は、A/D変換器6から出力されるデジタル映像信号の水平走査期間毎に水平有効画素部分の平均(各画素の画素値の水平走査期間の水平有効画素部分にわたる平均)を算出してライン平均値として出力するライン平均値算出手段としての役割を持つものである。

【0018】

後述のように、シャッタ2が閉じている状態では、平均値算出手段15から出力されるライン平均値は、後述の横引き状ノイズに対応するものであり、固定パターンノイズ(撮像素子の、画素101のばらつきや垂直走査回路104及び水平走査回路108などの回路素子のばらつきに起因するノイズ)のライン成分と、駆動線の印加電圧の変動など、フレーム毎に変化する成分との和に相当する。上記した固定パターンノイズの「ライン成分」は、ライン平均値のばらつき成分、即ち画面全体の平均値、或いは所定の基準値(例えば信号ダイナミックレンジの中心値)に対するライン平均値の差を意味する。各画素の固定パターンノイズの値は、固定パターンノイズのライン成分と、各画素のノイズ信号の値の、当該ラインの平均値に対する差(ここでは便宜上「画素成分」と言う)との和で表される。40

【0019】

オフセット算出回路 16 は、平均値算出回路 15 から出力されたライン平均値と、内部に備えられた基準値生成回路 16 a から出力される基準値とのレベル差から水平走査期間毎にオフセット値を算出する。例えば信号ダイナミックレンジの中心値が上記基準値として用いられる。

【 0 0 2 0 】

オフセット補正回路 8 は、遅延回路 7 で 1 水平走査期間遅延したデジタル映像信号に対してオフセット算出回路 16 で算出したオフセット値 Y 16 に基づいてレベル補正を行った補正デジタル映像信号を出力する。

【 0 0 2 1 】

F P N 算出・保持手段 5 0 は、タイミング信号 S T が更新モードを指示しているときは、オフセット補正手段 8 から出力される補正デジタル映像信号 Y 8 を記憶し、記憶した補正デジタル映像信号 Y 8 を読み出し、アナログ信号に変換して固定パターンノイズとして減算回路 4 に供給する。一方、タイミング信号 S T が通常撮像モードを指示しているときは、記憶した補正デジタル映像信号 Y 8 を読み出し、アナログ信号に変換して固定パターンノイズとして減算回路 4 に供給する。

【 0 0 2 2 】

固定パターンノイズ算出・保持手段 5 0 は、減衰回路 1 0 と、加算回路 1 1 と、更新回路 1 2 と、フレームメモリ 1 3 と、D / A 変換器 1 4 とを備える。

オフセット補正回路 8 の出力は減衰回路 1 0 で 1 / N (N > 1) に減衰されてから加算回路 1 1 に供給される。

加算回路 1 1 は、フレームメモリ 1 3 から読み出される F P N を表すデジタル信号 (デジタル F P N 信号) Y 1 3 と、減衰回路 1 0 の出力とを加算する。即ち、デジタル F P N 信号 Y 1 3 と、補正デジタル映像信号 Y 8 とを所定比で加算する。そして、加算結果を、最新の F P N を表すデジタル信号 Y 1 1 として、更新回路 1 2 に供給する。更新回路 1 2 は、加算回路 1 1 から供給されたデジタル信号 Y 1 1 をフレームメモリ 1 3 に書き込む。即ち、フレームメモリ 1 3 に記憶されているデジタル F P N 信号を更新する。

【 0 0 2 3 】

このようにして、加算回路 1 1 から出力されるデジタル信号 Y 1 1 は更新回路 1 2 を経由してフレームメモリ 1 3 に格納される。

【 0 0 2 4 】

フレームメモリ 1 3 に格納されたデジタル信号 Y 1 1 は、1 フレーム期間経過後に (即ち次のフレーム期間において) 、デジタル F P N 信号 Y 1 3 として読み出され、(該次のフレーム期間に) 加算回路 1 1 における、減衰回路 1 0 の出力との加算演算に用いられる。このように、加算回路 1 1 の出力はフレームメモリ 1 3 を介して再び加算回路 1 1 に入力されることにより、巡回的に加算されるので、加算回路 1 1 は積算手段としての機能を持つ。そのために、加算回路 1 1 から出力されるデジタル信号 G 7 は「時間軸積分信号」とも呼ばれる。

【 0 0 2 5 】

フレームメモリ 1 3 から読み出されたデジタル F P N 信号 Y 1 3 はまた、D / A 変換器 1 4 でアナログ F P N 信号 Y 1 4 に変換された後、減算回路 4 に入力信号として与えられ、次フレームの撮像信号 Y 3 との差分演算に用いられる。

【 0 0 2 6 】

まず、通常撮像モードにおける動作を説明する。被写体 (図示しない) が放射する赤外線はレンズ 1 により集光され、開放状態のシャッタ 2 を通過して撮像素子 3 上に結像する。撮像素子 3 のそれぞれの画素からは、赤外線強度に応じて変化する信号が得られる。

【 0 0 2 7 】

F P N 用 D / A 変換器 1 4 はフレームメモリ 1 3 に格納されているデジタル固定パターンノイズ (固定パターンノイズ (F P N) を表すデジタル信号) をアナログ変換して、アナログ固定パターンノイズ (固定パターンノイズ (F P N) を表すアナログ信号) を生成する。

10

20

30

40

50

減算回路 4 は、撮像素子 3 の出力信号である撮像信号から、FPN 用 D / A 変換器 14 の出力信号であるアナログ固定パターンノイズを減算し、差分を表す信号（固定パターンノイズを除去した映像信号成分）を出力する。

減算回路 4 の出力信号は、增幅回路 5 で所定の増幅率で増幅される。增幅回路 5 の増幅率は、撮像信号から固定パターンノイズ（FPN）を除いた信号成分の振幅を A / D 変換器 6 の入力ダイナミックレンジのフルレンジになるように設定する。增幅回路 5 の出力信号は A / D 変換器 6 でデジタル信号に変換される。

【 0 0 2 8 】

A / D 変換器 6 の出力信号は、上記のように、駆動線 103 に印加される駆動パルスの波高値のバラツキ 1 及び撮像素子の画素や回路素子のばらつきにより、水平走査周期毎に DC 信号レベルがランダムに変動する横引き状のノイズを含んでいる。10

遅延回路 7 は、A / D 変換器 6 の出力信号を 1 水平走査期間だけ遅延させる。

平均値算出回路 15 は、水平走査周期毎に水平有効画素範囲の全ての画素についての平均値（各画素の値の、各ラインの（水平有効画素範囲の全体）にわたる平均値）を算出し、ライン平均値として出力する。

オフセット算出回路 16 は、固定信号レベルから平均値算出回路 15 で算出した前記ライン平均値を差引いてオフセット補正量を算出する。上記の固定信号レベルは A / D 変換器 6 の出力信号が例えば 8 bit のデジタル信号の場合、例えば、信号中心の 127 に設定される。

【 0 0 2 9 】

オフセット補正回路 8 は、遅延回路 7 の出力信号にオフセット算出回路 16 で算出したオフセット補正量を加えて、オフセット補正された信号を出力する。遅延回路 7 は、平均値算出回路 15 とオフセット算出回路 16 で、当該水平走査線のオフセット補正量の算出が完了するまでの時間に相当する遅延時間だけ A / D 変換器 6 の出力信号を遅延させてオフセット補正回路 8 に供給する。出力信号用 D / A 変換器 19 はオフセット補正回路 8 の出力信号をアナログ変換して出力端子 9 から出力する。20

【 0 0 3 0 】

次に、A / D 変換器 6 の出力信号に含まれる DC 信号レベルがランダムに変動する横引き状のノイズの抑圧動作の詳細について図 3 (a) から図 6 を参照して説明する。図 3 (a) は、水平方向に画素数が 100 画素、垂直方向に 4 ラインの画像を例として示す。図 3 (b) から図 6 は図 3 (a) に示す画像から得られる信号を示す。図 3 (b) から図 6 では、各々横軸に水平方向の画素位置、縦軸に信号レベルをとっている。信号レベルは A / D 変換器 6 の出力信号が例えば 8 bit のデジタル信号とすると 0 から 255 までのレベル範囲となる。30

A / D 変換器 6 の出力信号として横引き状のノイズがわかりやすい一例について説明する。

【 0 0 3 1 】

図 3 (b) に、A / D 変換器 6 の出力信号としてライン毎の信号レベルを示す。ライン 1 とライン 3 は信号レベルの取り得る値の範囲内の中間値である 127 よりも大きく、図 3 (a) に示すように画面上ではやや白い筋状に視認される。ライン 2 とライン 4 は中間値である 127 よりも小さく、図 3 (a) に示すように画面上ではやや黒い筋状に視認される。40

【 0 0 3 2 】

図 4 に、平均値算出回路 15 の出力信号として水平走査周期毎に水平有効画素範囲のすべての画素の平均値（ライン平均値）を示す。

ライン 1 の平均値は 150、ライン 2 の平均値は 30、ライン 3 の平均値は 220、ライン 4 の平均値は 60 と求まったものとする。

【 0 0 3 3 】

図 5 に、オフセット算出回路 16 の出力信号として固定信号レベルである 127 から平均値算出回路 15 で算出した前記ライン平均値を差引いて算出したオフセット補正量を示50

す。上記の例では、ライン1のオフセット補正量は $127 - 150 = -23$ 、ライン2のオフセット補正量は $127 - 30 = +97$ 、ライン3のオフセット補正量は $127 - 220 = -93$ 、ライン4のオフセット補正量は $127 - 60 = +67$ と求まる。

【0034】

図6に、オフセット補正回路8で、遅延回路7の出力信号にオフセット算出回路16で算出したオフセット補正量を加えて、オフセット補正する動作を示す。遅延回路7の出力信号は、平均値算出回路15とオフセット算出回路16で、当該水平走査線のオフセット補正量の算出が完了するまでの時間に相当する遅延時間だけ図3(b)のA/D変換器6の出力信号を遅延させたものである。

ライン1の信号は -23 だけオフセット補正され、ライン2の信号は $+97$ だけオフセット補正され、ライン3の信号は -93 だけオフセット補正され、ライン4の信号は $+67$ だけオフセット補正され、各ラインの信号は中心値の127に信号レベルの平均が揃った信号としてオフセット補正される。このようにして水平走査周期毎にDC信号レベルがランダムに変動する横引き状のノイズが抑圧される。10

【0035】

次に、A/D変換器6の出力信号に含まれるDC信号レベルがランダムに変動する横引き状のノイズの時刻T0、T1、T2における抑圧動作の詳細について、図7から図10を参照して説明する。図7から図10は、図3(a)に示す水平方向に画素数が100画素、垂直方向に4ラインの映像信号の中のライン1の、時刻T0、T1、T2における映像信号を例としている。これまで同様、横軸に水平方向の画素位置、縦軸に信号レベルをとっている。20

【0036】

図7に、A/D変換器6の出力信号のうち、時刻T0、T1、T2におけるライン1の信号レベルを示す。時刻T1の信号レベルは時刻T0に対して全体的に高く、映像にするとやや明るい筋状に視認される。一方、時刻T2の信号レベルは時刻T0に対して全体的に低く、映像にするとやや暗い筋状に視認される。

【0037】

図8に、平均値算出回路15から出力される、各時刻におけるライン1のライン平均値(ライン1の水平有効画素範囲内のすべての画素の平均値)を示す。ライン1の時刻T0における平均値は150、ライン1の時刻T1における平均値は160、ライン1の時刻T2における平均値は145と求まったものとする。30

【0038】

図9に、オフセット算出回路16の出力信号として固定信号レベルである127から平均値算出回路15で算出した前記ライン平均値を差引いて算出したオフセット補正量を示す。ライン1の時刻T0におけるオフセット補正量は $127 - 150 = -23$ 、ライン1の時刻T1におけるオフセット補正量は $127 - 160 = -33$ 、ライン1の時刻T2におけるオフセット補正量は $127 - 145 = -18$ と求まる。

【0039】

図10に、オフセット補正回路8で、遅延回路7の出力信号にオフセット算出回路16で算出したオフセット補正量を加えて、オフセット補正する動作を示す。遅延回路7の出力信号は、平均値算出回路15とオフセット算出回路16で、当該水平走査線のオフセット補正量の算出が完了するまでの時間に相当する遅延時間だけ図7のA/D変換器6の出力信号を遅延させたものである。ライン1の時刻T2における信号は -23 だけオフセット補正され、ライン1の時刻T2における信号は -33 だけオフセット補正され、ライン1時刻T2における信号は -18 だけオフセット補正され、各時刻におけるライン1の信号は中心値の127に信号レベルの平均が揃った信号としてオフセット補正される。このようにして水平走査周期毎にDC信号レベルがランダムに変動する横引き状のノイズが抑圧される。40

【0040】

次に、A/D変換器6の出力信号に含まれるDC信号レベルがランダムに変動する横引50

き状のノイズの抑圧動作の詳細について前記の説明例とは異なる信号パターンに基づいて図11から図22を参照して説明する。図11から図22は水平方向に画素数が100画素、垂直方向に8ラインの映像信号を例としている。図12から図21は各々横軸に水平方向の画素、縦軸に信号レベルをとっている。図11は被写体、図22は表示画像の一例を概略的に示す。信号レベルはA/D変換器6の出力信号が例えば8bitのデジタル信号として0から255のレベル範囲となる。

【0041】

撮像素子3が図11のような低温の背景の右下の一角に高温の物体がある被写体を撮像した場合を想定する。説明を簡単にするため、ライン数が8であると仮定する。撮像素子3からの出力信号は全8ラインのうち例えば上から1番目乃至4番目のライン(ライン1～ライン4)は低温部に相当する信号を、上から5番目乃至8番目のライン(ライン5～ライン8)は低温部から高温部に変化する信号を出力する。ただし、撮像素子3の出力信号は、水平走査周期毎にDC信号レベルがランダムに変動する横引き状のノイズを含んでいる。

【0042】

図12に、A/D変換器6の出力信号の全8ラインのうちライン1～4についてライン毎の信号レベルを示す。ライン1とライン3は中央値である127よりも大きく、画面上ではやや白い筋状に視認される。ライン2とライン4は中央値である127よりも小さく、画面上ではやや黒い筋状に視認される。

【0043】

図13に、平均値算出回路15の出力信号として水平走査周期毎に水平有効画素範囲の各画素について算出したライン平均値を示す。ライン1の平均値は159、ライン2の平均値は103、ライン3の平均値は167、ライン4の平均値は79と求まったものとする。

【0044】

図14に、オフセット算出回路16の出力信号として固定信号レベルである127から平均値算出回路15で算出した前記ライン平均値を差引いて算出したオフセット補正量を示す。ライン1のオフセット補正量は $127 - 159 = -32$ 、ライン2のオフセット補正量は $127 - 103 = +24$ 、ライン3のオフセット補正量は $127 - 167 = -40$ 、ライン4のオフセット補正量は $127 - 79 = +48$ と求まる。

【0045】

図15に、オフセット補正回路8で、遅延回路7の出力信号にオフセット算出回路16で算出したオフセット補正量を加えて、オフセット補正する動作を示す。遅延回路7の出力信号は、平均値算出回路15とオフセット算出回路16で、当該水平走査線のオフセット補正量の算出が完了するまでの時間に相当する遅延時間だけA/D変換器6の出力信号を遅延させたものである。ライン1の信号は-32だけオフセット補正され、ライン2の信号は+24だけオフセット補正され、ライン3の信号は-40だけオフセット補正され、ライン4の信号は+48だけオフセット補正され、ライン1～4の信号は中心値の127に信号レベルの平均が揃った信号としてオフセット補正される。このようにして、低温部分に相当するライン1～4の水平走査周期毎にDC信号レベルがランダムに変動する横引き状のノイズが抑圧される。

【0046】

図16に、A/D変換器6の出力信号の全8ラインのうちライン5～8についてライン毎の信号レベルを示す。ライン5とライン7の低温部相当の信号は、中央値である127よりも大きく、画面上ではやや白い筋状に視認される。ライン6とライン8の低温部相当の信号は、中央値である127よりも小さく、画面上ではやや黒い筋状に視認される。ライン5～ライン8の高温部相当の信号は、中央値である127よりも大きく、画面上では全体的に白っぽい中の横筋状ノイズとして視認される。

【0047】

図17に、平均値算出回路15の出力信号として水平走査周期毎に水平有効画素範囲の

10

20

30

40

50

各画素について算出したライン平均値を示す。ライン5の平均値は191、ライン6の平均値は135、ライン7の平均値は199、ライン8の平均値は111と求まる。

【0048】

図18に、オフセット算出回路16の出力信号として固定信号レベルである127から平均値算出回路15で算出した前記ライン平均値を差引いて算出したオフセット補正量を示す。ライン5のオフセット補正量は $127 - 191 = -64$ 、ライン6のオフセット補正量は $127 - 135 = -8$ 、ライン7のオフセット補正量は $127 - 199 = -72$ 、ライン8のオフセット補正量は $127 - 111 = +16$ と求まる。

【0049】

図19に、オフセット補正回路8で、遅延回路7の出力信号にオフセット算出回路16で算出したオフセット補正量を加えて、オフセット補正する動作を示す。遅延回路7の出力信号は、平均値算出回路15とオフセット算出回路16で、当該水平走査線のオフセット補正量の算出が完了するまでの時間に相当する遅延時間だけA/D変換器6の出力信号を遅延させたものである。ライン5の信号は-64だけオフセット補正され、ライン6の信号は-8だけオフセット補正され、ライン7の信号は-72だけオフセット補正され、ライン8の信号は+16だけオフセット補正され、ライン5～8の信号は中心値の127に信号レベルの平均が揃った信号としてオフセット補正される。このようにして、低温部から高温部に変化するライン5～8の水平走査周期毎にDC信号レベルがランダムに変動する横引き状のノイズが抑圧される。

【0050】

オフセット補正回路8からは、水平走査周期毎にDC信号レベルがランダムに変動する横引き状のノイズが抑圧された信号が出力される。図20にライン1～4の出力信号を、図21にライン5～8の出力信号を示す。図22に出力端子9から出力される信号を画面に表示したときの画像の概略を示す。ライン5～8で実際の信号レベルからずれが生じるもののが水平走査周期毎にDC信号レベルがランダムに変動する横引き状のノイズが抑圧され、落ち着いた見やすい画像が得られる。

【0051】

次にデジタル固定パターンノイズをフレームメモリ13に格納する動作モードを、図1を参照して説明する。このときシャッタ2は遮蔽状態に、更新回路12はフレームメモリ13の更新を許可した状態に制御される。シャッタ2が遮光状態なので撮像素子3からは固定パターンノイズを含むノイズ成分のみが出力信号として出力される。

【0052】

減算回路4は、撮像素子3の出力信号である撮像信号から、フレームメモリ13に格納されているデジタル固定パターンノイズをD/A変換器14でアナログ変換して得られる固定パターンノイズを減算する。減算回路4の出力信号は、增幅回路5で所定の増幅率で増幅された後、A/D変換器6でデジタル信号に変換される。

【0053】

減衰回路10は、オフセット補正回路8の出力信号を所定の減衰率で(1/Nに)減衰した信号を出力する。減衰回路10の所定の減衰率は、增幅回路5の所定の増幅率を考慮して、減衰回路10による信号振幅が元信号と同じかより小さくなるような減衰率とする。

【0054】

加算回路11は、フレームメモリ13に格納されているデジタル固定パターンノイズと、減衰回路10の出力信号を加算し、最新のデジタル固定パターンノイズとして出力する。後述のように、フレームメモリ13には、加算回路11による加算結果が記憶され、加算結果にさらに加算回路11における加算が繰り返されることになるので、加算回路11の出力は、時間軸積分信号であることができる。

【0055】

加算回路11から出力された最新のデジタル固定パターンノイズは更新回路12経由でフレームメモリ13に格納される。フレームメモリ13の格納信号は、D/A変換器14

10

20

30

40

50

でアナログ信号に変換された後、減算回路4に供給されると共に加算回路11にも供給される。

【0056】

タイミング生成回路17はシャッタ制御回路18と更新回路12の動作タイミングを指示する信号S/Tを出力する。シャッタ制御回路18はタイミング生成回路17から出力されるタイミング信号に基づいてシャッタ2の開閉動作を制御する。更新回路12はタイミング生成回路17から出力されるタイミング信号S/Tに基づいてフレームメモリ13内の記憶データを加算回路11の出力信号で更新する。タイミング生成回路17はシャッタ2が完全に遮蔽した状態の時、更新回路12によるフレームメモリ13内の記憶データの更新を許可する。

10

【0057】

タイミング生成回路17は、図示していない外部スイッチの操作によって手動モードでシャッタ2を閉じてフレームメモリ13内に保存されるデジタル固定パターンノイズをその時点での撮像素子3の出力信号に含まれる固定パターンノイズに対応するよう更新する。また、タイミング生成回路17は、所定時間が経過する毎にシャッタ2を閉じてフレームメモリ13内に保存されるデジタル固定パターンノイズをその時点での撮像素子3の出力信号に含まれる固定パターンノイズに対応するよう更新する。

【0058】

シャッタ2が完全に遮蔽状態になって最初のFPN取込み1フレーム目で、フレームメモリ13は新たにデジタル固定パターンノイズを取込むため記憶信号を0にリセットする。D/A変換器14はフレームメモリ13から出力された0レベル信号をアナログ変換して減算回路4に供給する。減算回路4は、撮像素子3の出力信号から、フレームメモリ13に格納されている0レベル信号のアナログ変換信号を減算するので撮像素子3の出力信号をそのまま出力する。減算回路4の出力信号は、增幅回路5で所定の増幅率で増幅された後、A/D変換器6でデジタル信号に変換される。この段階では、撮像素子3から出力される固定パターンノイズが、そのままA/D変換器6に入力されるため、A/D変換器6の入力ダイナミックレンジ範囲よりも大きい固定パターンノイズは振幅の中心部分だけがA/D変換される。入力ダイナミックレンジ範囲から外れた信号は、A/D変換されないで切り捨てられる。この時、A/D変換器6に供給される信号の直流電位は、A/D変換器6の入力ダイナミックレンジ範囲の中心になるよう調整されている。

20

【0059】

遅延回路7は、平均値算出回路15とオフセット算出回路16で、当該水平走査線のオフセット補正量の算出が完了するまでの時間に相当する遅延時間だけA/D変換器6の出力信号を遅延させてオフセット補正回路8に供給する。オフセット補正回路8は、遅延回路7の出力信号にオフセット算出回路16で算出したオフセット補正量を加え、オフセット補正された信号を出力する。

30

【0060】

減衰回路10は、オフセット補正回路8の出力信号を減衰させる。加算回路11は、フレームメモリ13に格納されているリセット後の0レベル信号と、減衰回路10の出力信号とを加算し、FPN取込み1フレーム目のデジタル固定パターンノイズ(FPN)を生成する。加算回路11から出力されたFPN取込み1フレーム目のデジタル固定パターンノイズは更新回路12経由でフレームメモリ13に格納される。

40

【0061】

フレームメモリ13から読み出された、FPN取込み1フレーム目の補正済み固定パターンノイズは、D/A変換器14でアナログ信号に変換された後、減算回路4に供給され、FPN取込み2フレーム目の演算に用いられる。

【0062】

FPN取込み2フレーム目で、減算回路4は、撮像素子3から出力される固定パターンノイズから、FPN取込み1フレーム目の補正済みデジタル固定パターンノイズのアナログ変換信号を減算する。例えば增幅回路5の増幅率と減衰回路10の減衰率が整合してい

50

る場合は、FPN取込み1フレーム目でA/D変換器6でA/D変換されないで切り捨てられた部分が減算回路4の出力信号になる。

【0063】

減算回路4の出力信号は、増幅回路5で所定の増幅率で増幅された後、A/D変換器6でデジタル信号に変換される。撮像素子3の出力信号は振幅の中心部分だけがA/D変換される。入力ダイナミックレンジ範囲から外れた信号は、A/D変換されないで切り捨てられる。この時、A/D変換器6に供給される信号の直流電位は、A/D変換器6の入力ダイナミックレンジ範囲の中心になるよう調整されている。

【0064】

遅延回路7は、平均値算出回路15とオフセット算出回路16で、当該水平走査線のオフセット補正量の算出が完了するまでの間に相当する遅延時間だけA/D変換器6の出力信号を遅延させてオフセット補正回路8に供給する。オフセット補正回路8は、遅延回路7の出力信号にオフセット算出回路16で算出したオフセット補正量を加え、オフセット補正された信号を出力する。

【0065】

減衰回路10は、オフセット補正回路8の出力信号を減衰させる。加算回路11は、フレームメモリ13に格納されているFPN取込み1フレーム目のデジタル固定パターンノイズと、減衰回路10の出力信号とを加算し、FPN取込み2フレーム目のデジタル固定パターンノイズを生成する。加算回路11から出力されたFPN取込み2フレーム目のデジタル固定パターンノイズは更新回路12経由でフレームメモリ13に格納される。

【0066】

フレームメモリ13から読み出された、FPN取込み2フレーム目の補正済み固定パターンノイズは、D/A変換器14でアナログ信号に変換された後、減算回路4に供給され、FPN取込み3フレーム目の演算に用いられる。

【0067】

このように、シャッタ2を遮蔽状態にして固定パターンノイズの取り込みを所定フレーム期間行うことで、撮像素子3の出力信号に含まれる固定パターンノイズを、デジタル化したデジタル固定パターンノイズをフレームメモリ13に取り込むことが出来る。

固定パターンノイズの取り込みに必要なフレーム数は、撮像素子3の出力信号に含まれる固定パターンノイズの振幅、増幅回路5の増幅率、減衰回路10の減衰率、A/D変換器およびD/A変換器の入力ダイナミックレンジ範囲などから求められる。タイミング生成回路17は、固定パターンノイズの取り込みモードを所定フレーム期間として、シャッタ制御回路18と更新回路12を制御する。前記所定フレーム期間はフレームメモリ13内に保存されるデジタル固定パターンノイズが、撮像素子3の出力信号に含まれる固定パターンノイズとの違いが、温度変化などにより、無視できなくなるのに要する時間に相当する。

【0068】

また、A/D変換器6もしくはオフセット補正回路8の出力信号が所定値より小さくなつたことで取り込み完了と判断してもよい。タイミング生成回路17は、A/D変換器6もしくはオフセット補正回路8の出力信号(Y6もしくはY8)が1フレーム期間以上にわたって所定値より小さくなつたことを確認したら、該出力信号(Y6もしくはY8)が収束したと判断し、その後、標準動作状態に移行するためにシャッタ制御回路18と更新回路12を制御する。

【0069】

このように所定フレーム期間繰り返して固定パターンノイズを取り込む場合、水平走査線毎のレベルがランダムに変動している撮像信号をそのまま用いると、フレーム毎に固定パターンノイズのレベルが上下するため固定パターンノイズの取り込みが収束しない。オフセット補正回路8でDC固定した映像信号を用いることで、安定して固定パターンノイズの取り込みが行える。

【0070】

10

20

30

40

50

撮像素子 3 が出力する撮像信号から固定パターンノイズを差し引いた信号をデジタル変換することで、撮像素子 3 が出力する撮像信号をそのままデジタル変換する場合と比較し、デジタル変換器のダイナミックレンジを有効に利用することが出来る。

【 0 0 7 1 】

A / D 変換器 6 と D / A 変換器 1 4 は例えば同じビット精度であっても出力信号の振幅、直線性などの性能に差があるため、A / D 変換器 6 の出力信号をオフセット補正した後、減衰させないでそのままデジタル固定パターンノイズと加算すると A / D 変換器 6 と D / A 変換器 1 4 の特性差によっては信号が発散し、収束しにくくなる。そのため、減衰回路 1 0 にて振幅を所定の減衰率で減衰させてからデジタル固定パターンノイズと加算する。これにより、A / D 変換器 6 と D / A 変換器 1 4 の特性差が吸収でき、信号の発散を防いでデジタル固定パターンノイズを取込むことができる。10

【 0 0 7 2 】

図 1 に示す構成では、上記のように、加算回路 1 1 は、減衰回路 1 0 の出力と、フレームメモリ 1 3 の出力とを加算している。即ち、減衰回路 1 0 は、オフセット補正回路 8 の出力信号 Y 8 を $1/N$ 倍して加算回路 1 1 に供給する。加算回路 1 1 は、減衰回路 1 0 から出力される信号と、フレームメモリ 1 3 に記憶されている信号 Y 1 3 を加算する。

この場合、加算する一方になるので、フレームメモリ 1 3 を例えればゼロで初期化し、A / D 変換器 6 の出力信号 Y 6 が収束したときに加算を停止する。収束したかどうかは、平均値算出回路 1 5 への入力信号のレベルが一定値範囲内に収まるようになったかどうかで、判定する。この判定は、例えばタイミング生成回路 1 7 で行われる。収束したら、そのときのフレームメモリ 1 3 に保持されている値が、固定パターンノイズ成分のみを表すものである（固定パターンノイズ以外の成分が除去されたものである）と判断する。上記の処理は下記の式で表される。20

$$Y_{13}(t+1) = Y_{13}(t) + Y_8(t)/N$$

上記の式において、 $Y_{13}(t)$ 及び $Y_8(t)$ は、ある時点（フレーム期間）におけるフレームメモリ 1 3 及びオフセット補正回路 8 の出力、 $Y_{13}(t+1)$ は、加算回路 1 1 における加算の結果得られる値であり、この値の次のフレーム期間中に、フレームメモリ 1 3 から読み出される。

【 0 0 7 3 】

上記のようにする代わりに、図 2 3 に示すように、フレームメモリ 1 3 の出力を減衰させる減衰回路 4 0 を設け、加算回路 1 1 で減衰回路 1 0 の出力と減衰回路 4 0 の出力とを加算するようにしても良い。この場合、減衰回路 1 0 は、オフセット補正回路 8 の出力信号 Y 8 を $1/N$ 倍して加算回路 1 1 に供給する。減衰回路 4 0 は、フレームメモリ 1 3 から読み出された信号 Y 1 3 を $\{1 - (1/N)\} = \{(N-1)/N\}$ 倍して、加算回路 1 1 に供給する。30

加算回路 1 1 は、減衰回路 1 0 から出力される信号（オフセット補正回路 8 の出力を $1/N$ 倍した信号）と、減衰回路 4 0 から供給される信号（フレームメモリ 1 3 に記憶されている信号 Y 1 3 を $1 - (1/N)$ 倍した信号）を加算する。この処理、下記の式で表される。

$$Y_{13}(t+1) = \{(N-1)/N\} \times Y_{13}(t) + Y_8(t)/N$$

上記の式において、 $Y_{13}(t)$ 及び $Y_8(t)$ は、ある時点（フレーム期間）におけるフレームメモリ 1 3 及びオフセット補正回路 8 の出力、 $Y_{13}(t+1)$ は、加算回路 1 1 における加算の結果得られる値であり、この値の次のフレーム期間中に、フレームメモリ 1 3 から読み出される。40

上記の処理により、フレームメモリ 1 3 内の値が、オフセット補正回路 8 で新たに算出された映像信号の値で $1/N$ ずつ更新される。初期値がどのような値であっても収束が可能であるが、初期値によって収束に要する時間が変わる。

【 0 0 7 4 】

以上説明したように実施の形態 1 によれば、水平走査線毎のレベル変動を算出して、撮像信号の信号レベルを一定値に補正した状態で、固定パターンノイズを取得することによ50

り、水平走査線毎の信号レベルが一定に安定し、安定して正しく固定パターンノイズを取得することができる。また、画面上においても水平走査線毎の輝度がランダムに変動する横引き状のノイズが抑圧される。

【0075】

実施の形態1では、A/D変換器6の出力信号は8bitのデジタル信号、固定信号レベルは信号中心の127と設定した。このとき、固定信号レベルは、信号中心に限定する必要は無く、撮像素子の出力信号の特性に応じて増やしたり減らしたりしても良い。固定信号レベルを変える場合には、A/D変換器6に供給される信号の直流電位も、A/D変換器6の入力ダイナミックレンジ範囲の対応するレベルになるよう調整する。これにより、ダイナミックレンジを有效地に活用することが出来る。

10

例えば、正常な赤外線検知素子と比較して、異常な赤外線検知素子が大幅に低い信号レベルを示す場合には、固定信号レベルを高く設定するとよい。逆に、異常な赤外線検知素子が大幅に高い信号レベルを示す場合には、固定信号レベルを低く設定するとよい。

【0076】

実施の形態2.

図24はこの発明の実施の形態2の赤外線撮像装置の構成を表すブロック図である。

図24に示す赤外線撮像装置は、概して図1に示した実施の形態1の赤外線撮像装置と同じである。但し、固定パターンノイズ算出・保持手段50が、図1と同様の、減衰回路10、加算回路11、更新回路12、フレームメモリ13、及びFPN用D/A変換器14のほか、

20

減衰回路20、加算回路21、更新回路22、ラインオフセット値メモリ23、フレーム平均算出回路24、更新回路25、平均オフセット値メモリ26、FPN補正值算出回路27、及び固定パターンノイズ補正回路28を備えている点で、図1の赤外線撮像装置と異なる。

【0077】

減衰回路20は、平均値算出回路15の出力信号を所定の減衰率で減衰させた信号(1/N倍した信号)を出力する。減衰回路20の減衰率(1/N)は、減衰回路10と同じ減衰率となるようにする。

【0078】

加算回路21は、ラインオフセット値メモリ23に格納されている水平走査周期毎のオフセット値Y23と、減衰回路20の出力信号を加算し、最新の水平走査周期毎のオフセット値として出力する。後述のように、ラインオフセット値メモリ23には、加算回路21による加算結果が記憶され、加算結果にさらに加算回路21における加算が繰り返されることになるので、加算回路21の出力Y21は時間軸積分信号であることができる。

30

【0079】

図24に示す構成では、加算回路21は、減衰回路20の出力と、メモリ23の出力を加算している。従って、減衰回路10について説明したのと同様に、減衰回路20は、平均値算出回路15の出力信号Y15を1/N倍して加算回路21に供給する。加算回路21は、減衰回路20から出力される信号と、ラインオフセット値メモリ23に記憶されている信号Y23を加算する。この場合、加算する一方になるので、ラインオフセット値メモリ23を例えばゼロで初期化し、A/D変換器6の出力信号Y6(平均値算出回路15の入力信号)が収束したときに加算を停止する。

40

上記の処理は例えば下記の式で表される。

$$Y_{23}(t+1) = Y_{23}(t) + Y_{15}(t) / N$$

上記の式において、Y23(t)及びY15(t)は、ある時点(フレーム期間)におけるラインオフセット値メモリ23及び平均値算出回路15の出力、Y23(t+1)は、加算回路21における加算の結果得られる値であり、この値の次のフレーム期間中に、ラインオフセット値メモリ23から読み出される。

【0080】

50

上記のようにする代わりに、図25に示すように、ラインオフセット値メモリ23の出力を減衰させる減衰回路80を設け、加算回路21で減衰回路20の出力と減衰回路80の出力を加算するようにしても良い。この場合、減衰回路20は、平均値算出回路15の出力信号Y15を1/N倍して加算回路21に供給する。減衰回路80は、ラインオフセット値メモリ23に記憶されている信号Y23を1-(1/N)倍して、加算回路21に供給する。

加算回路21は、減衰回路20から出力される信号と、減衰回路80から供給される信号(ラインオフセット値メモリ23に記憶されている信号Y23を1-(1/N)倍した信号)を加算する。この処理は、下記の式で表される。

$$Y_{23}(t+1) = \{ (N - 1) / N \} \times Y_{23}(t) + Y_8(t) / N \quad 10$$

上記の式において、 $Y_{23}(t)$ 及び $Y_{15}(t)$ は、ある時点(フレーム期間)におけるラインオフセット値メモリ23及び平均値算出回路15の出力、 $Y_{23}(t+1)$ は、加算回路21における加算の結果得られる値であり、この値の次のフレーム期間中に、ラインオフセット値メモリ23から読み出される。

上記の処理により、ラインオフセット値メモリ23内の値が、平均値算出回路15で新たに算出された平均値で1/Nずつ更新される。初期値がどのような値であっても収束が可能であるが、初期値によって収束に要する時間が変わる。

【0081】

加算回路21から出力された最新の水平走査周期毎のオフセット値は更新回路22経由でラインオフセット値メモリ23に格納される。ラインオフセット値メモリ23の格納信号は、FPN補正值算出回路27に供給されると共に加算回路21にも供給される。 20

【0082】

フレーム平均算出回路24は、加算回路21から出力される各ラインのオフセット値(水平走査周期毎のオフセット値)を受け、各ラインのオフセット値の1フレーム期間にわたる平均(フレーム平均オフセット値)を求める。フレーム平均算出回路24で算出したフレーム平均値は、ラインオフセット値メモリ23に格納されている各ラインのオフセット値の1フレーム期間にわたる平均に等しい。

【0083】

フレーム平均算出回路24から出力されたフレーム平均値は更新回路25経由で平均オフセット値メモリ26に格納される。平均オフセット値メモリ26に格納されている信号は、FPN補正值算出回路27に供給される。 30

【0084】

FPN補正值算出回路27は、ラインオフセット値メモリ23に格納されている水平走査周期毎のオフセット値と、平均オフセット値メモリ26に格納されているフレーム平均値の差 Y_{26} を固定パターンノイズ補正值として出力する。

FPN補正值算出回路27から出力された固定パターンノイズ補正值 Y_{27} は、固定パターンノイズ補正回路28に供給される。

【0085】

固定パターンノイズ補正回路28は、フレームメモリ13に格納されている固定パターンノイズ Y_{13} と、FPN補正值算出回路27の出力信号 Y_{27} を加算することにより固定パターンノイズの補正を行う。フレームメモリ13に記憶されている値は、固定パターンノイズのうち、ライン成分を除去した値であるのに対し、固定パターンノイズ補正回路28で補正された固定パターンノイズ(固定パターンノイズ補正回路28の出力)は、固定パターンノイズのライン成分(ライン平均値のばらつき)を加算した、より正確な固定パターンノイズである。 40

【0086】

固定パターンノイズ補正回路28からの出力信号 Y_{28} は、D/A変換器14でアナログ信号に変換された後、減算回路4に供給される。

【0087】

タイミング生成回路17はシャッタ制御回路18と更新回路12、22、25の動作タ

50

イミングを指示する信号を出力する。タイミング生成回路 17 はシャッタ 2 が完全に遮蔽状態の時、更新回路 12 によるフレームメモリ 13 内の記憶データの更新と、更新回路 22 によるラインオフセット値メモリ 23 内の記憶データの更新と、更新回路 25 による平均オフセット値メモリ 26 内の記憶データの更新を許可する。

更新回路 22 はタイミング生成回路 17 から出力されるタイミング信号 ST に基づいてラインオフセット値メモリ 23 内の記憶データを加算回路 21 の出力信号で更新する。

更新回路 25 はタイミング生成回路 17 から出力されるタイミング信号 ST に基づいて平均オフセット値メモリ 26 内の記憶データをフレーム平均算出回路 24 の出力信号で更新する。

【0088】

タイミング生成回路 17 は、図示していない外部スイッチの操作によって手動モードでシャッタ 2 を閉じてフレームメモリ 13、ラインオフセット値メモリ 23 および平均オフセット値メモリ 26 内の記憶データをその時点での撮像素子 3 の出力信号に含まれる固定パターンノイズに対応するよう更新する。また、タイミング生成回路 17 は、所定時間が経過する毎にシャッタ 2 を閉じてフレームメモリ 13 内に保存されるデジタル固定パターンノイズをその時点での撮像素子 3 の出力信号に含まれる固定パターンノイズに対応するよう更新する。

【0089】

本実施の形態では、デジタル固定パターンノイズ（のうち、ライン成分を除去した値）をフレームメモリ 13 に、固定パターンノイズ補正值算出に必要な信号（固定パターンノイズのライン成分）をラインオフセット値メモリ 23 と平均オフセット値メモリ 26 に格納する。動作の詳細な説明を行う前に、まず、ラインオフセット値メモリ 23 及び平均オフセット値メモリ 26 を用いて固定パターンノイズの補正值を算出することが望ましい理由について図 26～図 35 を参照して説明する。

【0090】

図 26 は時刻 T1、T2、T3 における図 3(a) 中のライン 1 の出力信号レベルを、図 31 は時刻 T1、T2、T3 における図 3(a) 中のライン 3 の出力信号レベルをそれぞれ示している。A/D 変換器 6 の出力信号には、水平走査線毎の輝度がランダムに変動する横引き状のノイズ成分が含まれるため、同じラインの出力信号でも時間によって信号レベルは上下する。

このとき、平均値算出回路 15 が算出するライン 1 の各時刻のライン平均値は 150、160、145 となる（図 27）。オフセット算出回路 16 では、ライン平均値からオフセット補正量 -23、-33、-18 を算出する（図 28）。その結果、オフセット補正回路 8 で、ライン 1 の時刻 T0 の信号は -23 だけオフセット補正され、時刻 T1 の信号は -33 だけオフセット補正され、時刻 T2 の信号は -18 だけオフセット補正され、時刻 T0、T1、T2 のライン 1 の信号は中心値の 127 に信号レベルの平均が揃った信号としてオフセット補正される（図 29）。

同様に、ライン 3 の信号レベルも中心値の 127 に信号レベルの平均が揃った信号としてオフセット補正される（図 32、図 33、図 34）。

このようにして、ライン 1 の水平走査周期毎に DC 信号レベルがランダムに変動する横引き状のノイズが抑圧される。横引き状ノイズを抑制した信号を用いることで、固定パターンノイズの取得動作が安定する。

【0091】

しかし、図 35 に示すように、時刻 T0～T2 におけるライン 1 の平均値の平均値（ライン 1 の平均値の時刻 T0～T2 にわたる平均値）は 152、ライン 3 の平均値の平均値は 212 であり、差が 60 ある。ライン 1 とライン 3 の固定パターンノイズには実際にはこれだけの差が存在するにも拘らず、DC 信号レベルの変動量を補正するときに一緒に補正されてしまうため、ライン 1 とライン 3 の固定パターンノイズは図 30 に示すように DC 信号レベルが揃っていることになる。これらの固定パターンノイズを減算回路 4 に供給して撮像信号から固定パターンノイズを差し引くと、A/D 変換器 6 からの出力されるラ

10

20

30

40

50

イン1とライン3の出力信号には常に60前後の差が現われる。オフセット補正回路8でこの差は補正可能であるが、このような差のある信号をA/D変換器8に供給するのでは、A/D変換器8の動作レンジを有効に活用することが出来ない。

そこで、オフセット補正回路8におけるオフセット補正の際に差し引かれる固定パターンノイズ成分（固定パターンノイズのライン成分）を図24に示す部材20～28を用いて、別途取得し、固定パターンノイズの補正を行うことで、（上記固定パターンノイズのライン成分と、各画素の画素成分（ライン成分に対する各画素の値の差）の両方を含む）固定パターンノイズが差し引かれた映像信号が減算回路4から出力されるため、A/D変換器6の入力ダイナミックレンジを有効に活用することが出来る。

【0092】

10

次にデジタル固定パターンノイズをフレームメモリ13に、固定パターンノイズ補正值算出に必要な信号をラインオフセット値メモリ23と平均オフセット値メモリ26に格納する動作モードを、図24を参照して説明する。このときシャッタ2は遮蔽状態に、更新回路12はフレームメモリ13の更新を許可された状態に、更新回路22はラインオフセット値メモリ23の更新を許可された状態に、更新回路25は平均オフセット値メモリ26の更新を許可された状態に制御される。シャッタ2が遮光状態なので撮像素子3からは固定パターンノイズを含むノイズ成分のみが出力信号として出力される。

【0093】

シャッタ2が完全に遮蔽状態になって最初のFPN取り込み1フレーム目で、フレームメモリ13およびラインオフセット値メモリ23および平均オフセット値メモリ26は新たにデジタル固定パターンノイズを取り込むためそれぞれの記憶信号を0にリセットする。FPN補正值算出回路27はラインオフセット値メモリ23から出力された0レベル信号と平均オフセット値メモリ26から出力された0レベル信号から算出した0レベルの固定パターンノイズ補正值を固定パターンノイズ補正回路28へ供給する。固定パターンノイズ補正回路28は、フレームメモリ13から出力された0レベル信号にFPN補正值算出回路27から出力された0レベル信号を加算して得られる0レベルの固定パターンノイズをD/A変換器14に供給する。D/A変換器14は固定パターンノイズ補正回路28から出力された0レベル信号をアナログ変換して減算回路4に供給する。減算回路4は、撮像素子3の出力信号から、固定パターンノイズ補正回路28から出力される0レベル信号のアナログ変換信号を減算するので撮像素子3の出力信号をそのまま出力する。減算回路4の出力信号は、增幅回路5で所定の増幅率で増幅された後、A/D変換器6でデジタル信号に変換される。この段階では、撮像素子3から出力される固定パターンノイズが、そのままA/D変換器6に入力されるため、A/D変換器6の入力ダイナミックレンジ範囲よりも大きい固定パターンノイズは振幅の中心部分だけがA/D変換される。入力ダイナミックレンジ範囲から外れた信号は、A/D変換されないで切り捨てられる。この時、A/D変換器6に供給される信号の直流電位は、A/D変換器6の入力ダイナミックレンジ範囲の中心になるよう調整されている。

20

30

30

【0094】

遅延回路7は、平均値算出回路15とオフセット算出回路16で、当該水平走査線のオフセット補正量の算出が完了するまでの時間に相当する遅延時間だけA/D変換器6の出力信号を遅延させてオフセット補正回路8に供給する。オフセット補正回路8は、遅延回路7の出力信号にオフセット算出回路16で算出したオフセット補正量を加え、オフセット補正された信号を出力する。

40

【0095】

減衰回路10は、オフセット補正回路8の出力信号を減衰させる。加算回路11は、フレームメモリ13に格納されているリセット後の0レベル信号と、減衰回路10の出力信号とを加算し、FPN取り込み1フレーム目のデジタル固定パターンノイズを生成する。加算回路11から出力されたFPN取り込み1フレーム目のデジタル固定パターンノイズは更新回路12経由でフレームメモリ13に格納される。

【0096】

50

減衰回路 20 は、平均値算出回路 15 の出力信号を減衰させる。

加算回路 21 は、ラインオフセット値メモリ 23 に格納されているリセット後の 0 レベル信号と、減衰回路 20 の出力信号とを加算し、FPN 取込み 1 フレーム目の水平走査周期毎のオフセット値を生成する。加算回路 21 から出力された FPN 取込み 1 フレーム目の水平走査周期毎のオフセット値は更新回路 22 経由でラインオフセット値メモリ 23 に格納される。

【 0 0 9 7 】

フレーム平均算出回路 24 は、1 フレーム期間に加算回路 21 から出力される信号のフレーム平均値を算出する。フレーム平均算出回路 24 から出力された FPN 取込み 1 フレーム目のフレーム平均値は更新回路 25 経由で平均オフセット値メモリ 26 に格納される 10。

【 0 0 9 8 】

FPN 補正值算出回路 27 は、ラインオフセット値メモリ 23 に格納されている FPN 取込み 1 フレーム目の水平走査周期毎のオフセット値と、平均オフセット値メモリ 26 に格納されている FPN 取込み 1 フレーム目のフレーム平均値の差から、水平走査周期毎の固定パターンノイズ補正值を算出し、固定パターンノイズ補正回路 28 へ供給する。

【 0 0 9 9 】

固定パターンノイズ補正回路 28 は、FPN 補正值算出回路 27 から出力される FPN 取込み 1 フレーム目の固定パターンノイズ補正值を、フレームメモリ 13 に格納されている FPN 取込み 1 フレーム目の固定パターンノイズに加算することにより、FPN 取込み 1 フレーム目の固定パターンノイズを補正して出力する。 20

固定パターンノイズ補正回路 28 から出力される FPN 取込み 1 フレーム目の固定パターンノイズは、D/A 変換器 14 でアナログ信号に変換された後、減算回路 4 に供給され、FPN 取込み 2 フレーム目の演算に用いられる。

【 0 1 0 0 】

FPN 取込み 2 フレーム目で、減算回路 4 は、撮像素子 3 から出力される固定パターンノイズから、FPN 取込み 1 フレーム目の補正済みデジタル固定パターンノイズのアナログ変換信号を減算する。例えば增幅回路 5 の増幅率と減衰回路 10、20 の減衰率が整合している場合は、FPN 取込み 1 フレーム目で、A/D 変換器 6 により A/D 変換されないで切り捨てられた部分が減算回路 4 の出力信号になる。 30

【 0 1 0 1 】

減算回路 4 の出力信号は、增幅回路 5 で所定の増幅率で増幅された後、A/D 変換器 6 でデジタル信号に変換される。撮像素子 3 の出力信号は振幅の中心部分だけが A/D 変換される。入力ダイナミックレンジ範囲から外れた信号は、A/D 変換されないで切り捨てられる。この時、A/D 変換器 6 に供給される信号の直流電位は、A/D 変換器 6 の入力ダイナミックレンジ範囲の中心になるよう調整されている。

【 0 1 0 2 】

遅延回路 7 は、平均値算出回路 15 とオフセット算出回路 16 で、当該水平走査線のオフセット補正量の算出が完了するまでの時間に相当する遅延時間だけ A/D 変換器 6 の出力信号を遅延させてオフセット補正回路 8 に供給する。オフセット補正回路 8 は、遅延回路 7 の出力信号にオフセット算出回路 16 で算出したオフセット補正量を加え、オフセット補正された信号を出力する。 40

【 0 1 0 3 】

減衰回路 10 は、オフセット補正回路 8 の出力信号を減衰させる。加算回路 11 は、フレームメモリ 13 に格納されている FPN 取込み 1 フレーム目のデジタル固定パターンノイズと、減衰回路 10 の出力信号とを加算し、FPN 取込み 2 フレーム目のデジタル固定パターンノイズを生成する。加算回路 11 から出力された FPN 取込み 2 フレーム目のデジタル固定パターンノイズは更新回路 12 経由でフレームメモリ 13 に格納される。

【 0 1 0 4 】

減衰回路 20 は、平均値算出回路 15 の出力信号を減衰させる。加算回路 21 は、ライ 50

ンオフセット値メモリ 2 3 に格納されている F P N 取込み 1 フレーム目の水平走査周期毎のオフセット値と、減衰回路 2 0 の出力信号とを加算し、F P N 取込み 2 フレーム目の水平走査周期毎のオフセット値を生成する。加算回路 2 1 から出力された F P N 取込み 2 フレーム目の水平走査周期毎のオフセット値は更新回路 2 2 経由でラインオフセット値メモリ 2 3 に格納される。

【 0 1 0 5 】

フレーム平均算出回路 2 4 は、1 フレーム期間に加算回路 2 1 から出力される信号からフレーム平均値を算出する。フレーム平均算出回路 2 4 から出力された F P N 取込み 2 フレーム目のフレーム平均値は更新回路 2 5 経由で平均オフセット値メモリ 2 6 に格納される。

10

【 0 1 0 6 】

F P N 補正值算出回路 2 7 は、ラインオフセット値メモリ 2 3 に格納されている F P N 取込み 2 フレーム目の水平走査周期毎のオフセット値と、平均オフセット値メモリ 2 6 に格納されている F P N 取込み 2 フレーム目のフレーム平均値の差から、水平走査周期毎の固定パターンノイズ補正值を算出し、固定パターンノイズ補正回路 2 8 へ供給する。

【 0 1 0 7 】

固定パターンノイズ補正回路 2 8 は、F P N 補正值算出回路 2 7 から出力される F P N 取込み 2 フレーム目の固定パターンノイズ補正值をフレームメモリ 1 3 に格納されている F P N 取込み 2 フレーム目の固定パターンノイズに加算することにより、F P N 取込み 2 フレーム目の固定パターンノイズを補正して出力する。

20

固定パターンノイズ補正回路 2 8 から出力される F P N 取込み 2 フレーム目の固定パターンノイズは、D / A 変換器 1 4 でアナログ信号に変換された後、減算回路 4 に供給され、F P N 取込み 3 フレーム目の演算に用いられる。

【 0 1 0 8 】

このように、シャッタ 2 を遮蔽状態にして固定パターンノイズの取り込みを所定フレーム期間行うことで、撮像素子 3 の出力信号に含まれる固定パターンノイズを、デジタル化したデジタル固定パターンノイズをフレームメモリ 1 3 に取り込むことが出来る。

【 0 1 0 9 】

また、水平走査線毎の輝度がランダムに変動する横引き状のノイズを抑制するためにオフセット補正を行っているが、このときにオフセットと共に除去されてしまう F P N 成分の一部を別途取り込み、固定パターンノイズの補正を行うことにより、より正確な固定パターンノイズを取得することが出来る。

30

【 0 1 1 0 】

固定パターンノイズの取り込みに必要なフレーム数は、撮像素子 3 の出力信号に含まれる固定パターンノイズの振幅、增幅回路 5 の増幅率、減衰回路 1 0 の減衰率、A / D 変換器およびD / A 変換器の入力ダイナミックレンジ範囲などから求められる。タイミング生成回路 1 7 は、固定パターンノイズの取り込みモードを所定フレーム期間として、シャッタ制御回路 1 8 と更新回路 1 2 、 2 2 、 2 5 を制御する。前記所定フレーム期間は固定パターンノイズ補正回路 2 8 から出力される補正済み固定パターンノイズをアナログ変換した信号が、撮像素子 3 の出力信号に含まれる固定パターンノイズとの違いが、温度変化などにより、無視できなくなるのに要する時間に相当する。

40

【 0 1 1 1 】

また、A / D 変換器 6 もしくはオフセット補正回路 8 の出力信号が所定値より小さくなつたことで取り込み完了と判断してもよい。タイミング生成回路 1 7 は、A / D 変換器 6 もしくはオフセット補正回路 8 の出力信号が 1 フレーム期間以上にわたって所定値より小さくなつたことを確認した後、標準動作状態に移行するためにシャッタ制御回路 1 8 と更新回路 1 2 、 2 2 、 2 5 を制御する。

【 0 1 1 2 】

このように所定フレーム期間繰り返して固定パターンノイズを取り込む場合、水平走査線毎のレベルがランダムに変動している撮像信号をそのまま用いると、フレーム毎に固定

50

パターンノイズのレベルが上下するため固定パターンノイズの取込みが収束しない。オフセット補正回路 8 で D C 固定した映像信号を用いることで、安定した固定パターンノイズの取込みが行える。

【 0 1 1 3 】

またことのき、オフセット補正回路 8 で取り除かれる固定パターンノイズ成分（ライン成分）を別の回路（20～27）で取り込み、固定パターンノイズの補正に用いる事で、正しい固定パターンノイズを取得することが出来る。

【 0 1 1 4 】

撮像素子 3 が出力する撮像信号から固定パターンノイズを差し引いた信号をデジタル変換することで、撮像素子 3 が出力する撮像信号をそのままデジタル変換する場合と比較し、デジタル変換器のダイナミックレンジを有効に利用することが出来る。10

【 0 1 1 5 】

A / D 変換器 6 と D / A 変換器 14 は例えば同じビット精度であっても出力信号の振幅、直線性などの性能に差があるため、A / D 変換器 6 の出力信号をオフセット補正した後、減衰させないでそのままデジタル固定パターンノイズと加算すると A / D 変換器 6 と D / A 変換器 14 の特性差によっては信号が発散し、収束しにくくなる。そのため、減衰回路 10 にて振幅を所定の減衰率で減衰させてからデジタル固定パターンノイズと加算する。これにより、A / D 変換器 6 と D / A 変換器 14 の特性差が吸収でき、信号の発散を防いでデジタル固定パターンノイズを取込むことができる。

【 0 1 1 6 】

平均値算出回路 15 の出力信号についても同様のことが言える。減衰回路 20 にて振幅を所定の減衰率で減衰させてからラインオフセット値メモリ 23 に格納されている固定パターンノイズ補正用信号と加算する。これにより、A / D 変換器 6 と D / A 変換器 14 の特性差が吸収でき、信号の発散を防いで固定パターンノイズ補正用信号を取込むことができる。20

【 0 1 1 7 】

以上説明したように実施の形態 2 によれば、水平走査線毎のレベル変動を算出して、撮像信号の信号レベルを一定値に補正した状態で、固定パターンノイズを取得することにより、水平走査線毎の信号レベルが一定に安定し、安定して正しく固定パターンノイズを取得することができる。また、画面上においても水平走査線毎の輝度がランダムに変動する横引き状のノイズを抑圧することができる。30

【 0 1 1 8 】

実施の形態 1、2 では、FPN 取込み 1 フレーム目で、フレームメモリ 13 およびラインオフセット値メモリ 23 および平均オフセット値メモリ 26 を 0 にリセットするとしたが、任意の初期値 L で初期化してもよい。この場合、減衰回路 10 は、オフセット補正回路 8 からの出力信号から初期値 L を差し引いた後に所定の減衰率で減衰させた値を加算回路 11 に供給する。

【 0 1 1 9 】

例えば、図 36（図 1、図 24 のうちの、減衰回路 10 の入力側の部分のみを示す）に示すように、初期値生成回路 41 から供給される初期値 L を、オフセット補正回路 8 からの出力信号 Y8 から差し引いて両者の差分を求める差分回路 42 を挿入し、差分回路 42 の出力を減衰回路 10 に供給しても良い。40

同様に、減衰回路 20 は、平均値算出回路 15 の出力信号から初期値 L を差し引いた後に所定の減衰率で減衰させた値を加算回路 21 に供給することとしても良い。

例えば、図 37（図 24 のうちの、減衰回路 20 の入力側の部分のみを示す）に示すように、初期値生成回路 43 から供給される初期値 L を、平均値算出回路 15 の出力信号 Y15 から差し引いて両者の差分を求める差分回路 44 を挿入し、差分回路 44 の出力を減衰回路 10 に供給しても良い。

この時、初期値 L はオフセット補正の基準となる固定信号レベルと同じ値にすることと D C 成分の取込みを行うことになり、効率良く固定パターンノイズを取り込むことが出50

来る。

なお、図24に示す装置に図37に示す変形を加える場合には、これに併せて、図36に示す変形を加えるのが望ましい。

【0120】

以下、固定パターンノイズをフレームメモリ13に取り込む動作について説明する。減衰回路10は1/4倍に入力信号を減衰させて出力するものとする。図38は、オフセット補正回路8からの出力信号を示している。

【0121】

まず、各種メモリをゼロで初期化する場合の動作を、図39から図48を参照して説明する。図39は初期状態を表しているので、信号レベルは全てゼロである。図40は1フレーム目の読み込みを完了した時点でフレームメモリ13に格納されている信号のレベルを示している。減衰回路10で1/4倍に減衰させているため、まだ固定信号レベルの1/4しかない。固定信号レベルに達するのは少なくとも読み込み開始から4フレーム後であり、その後、収束するのを待たなければならない。図41から図43に2フレーム経過後、3フレーム経過後、4フレーム経過後にフレームメモリ13に格納されている信号のレベルが変化する様子を示している。

しかし実際には、1/4倍の減衰では発散してしまう可能性が高いため、更に減衰率を高くして動作させなければならない。例えば、4フレーム経過時に収束していないと判定された場合、5回目の加算を行うと5フレーム経過後の信号レベルは図44のようになってしまう。減衰率を高くすると、読み込みレベルが固定信号レベルに達するまでに要する時間が更に長くなる。

【0122】

次に、各種メモリを固定信号レベルで初期化する場合の動作を、図45から図48を参照して説明する。図45は初期状態を表しているので、信号レベルは全て固定信号レベルと等しくなっている。ここでは、固定信号レベルが127の場合を例に説明を行う。図46は、1フレーム経過後にフレームメモリ13に格納されている信号のレベルを示している。図47は2フレーム経過後、図48は3フレーム経過後の様子をそれぞれ示している。図からも分かるように、固定信号レベルを差し引いた信号を減衰させるため、1/4倍の減衰でも信号の有効成分が充分小さくなってしまっており、減衰率を高く設定しなくても固定パターンノイズを取り込みを収束させることが出来る。更に、フレームメモリ13に格納されている信号のレベルが最初から固定信号レベルに達しているので、固定パターンノイズの読み込みが収束するまでの時間が短縮できる。

【0123】

なお、上記の実施の形態では、減衰回路10、20の減衰率を1/4としているが、本発明はこれに限定されず、他の減衰率、即ち一般化して示せば1/N（Nは1より大きい値）であっても良い。この場合、加算回路11の他方の入力、即ちフレームメモリ13から読み出され値、ラインオフセット値メモリ23から読み出された値には、(1 - (1/N))倍した上で加算を行うこととしても良い。なお、この場合、Nを2、4、8、16など、2のm乗（mは2以上の整数）と、ビットシフトにより1/N倍を求める乗算が実現できるので回路構成上有利である。

【0124】

実施の形態3。

図49はこの発明の実施の形態3の赤外線撮像装置の構成を表すブロック図である。図49に示す赤外線撮像装置は、概して図24に示した実施の形態2の赤外線撮像装置と同じである。但し、DCズレ補正手段70が付加されている点で異なる。DCズレ補正手段70は、オフセット補正回路8で補正したデジタル映像信号に水平走査期間毎に生じる信号レベルのズレを補正するためのものであり、混合回路29と、ライン時間平均値メモリ30と、DCズレ補正量算出回路31と、DCズレ補正量加算回路32とを有する。

【0125】

混合回路29は、水平走査期間毎にライン平均値算出手段15から出力された現フレー

10

20

30

40

50

ムのライン平均値と、ライン時間平均値メモリ30に記憶されている前フレームの当該ラインのライン時間平均値（ライン平均値の時間軸方向の平均値）を所定比率で混合して現フレームのライン時間平均値Y29を新たに算出する。

D C ズレ補正量算出回路31は、D C ズレ補正基準値を出力するD C ズレ補正基準値生成手段31aを有し、ライン時間平均値Y29からD C ズレ補正基準値を差引いた値をD C ズレ補正量加算回路32へ供給する。

D C ズレ補正量加算回路32は、オフセット補正回路8から出力される補正デジタル映像信号Y8にD C ズレ補正量算出回路31で算出したD C ズレ補正量Y31を加算することにより補正デジタル映像信号Y8に生じる信号レベルのズレを補正する。

【0126】

D C ズレ補正基準値生成手段31aは、1フレーム期間に混合回路29から出力されるライン時間平均値の平均値（混合回路29の出力の、1フレーム期間にわたる平均値）を算出する。

【0127】

ライン時間平均値メモリ30は、各フレーム期間中に、混合回路29の出力（各ラインについての、現フレームのライン平均値Y15を $1/K$ 倍（但し、 $K > 1$ ）した値と前フレームのライン時間平均値Y30を $1 - (1/K)$ 倍した値を加算した結果）を記憶し、次のフレーム期間中に、前フレームのライン時間平均値Y30として出力する。

【0128】

オフセット補正回路8の出力信号は、被写体によっては実際の信号レベルからずれが生じる場合がある。混合回路29は平均値算出回路15の出力信号と、ライン時間平均値メモリ30から読み出した前フレームのライン平均値の平均とを混合して新たに現フレームのライン平均値の平均を算出してD C ズレ補正量算出回路31に供給する。

混合回路29はD C ズレ補正量算出回路31に供給した現フレームのライン平均値の平均を同時にライン時間平均値メモリ30へ書込む。

【0129】

混合回路29は、平均値算出回路15の出力信号Y15を $1/K$ 倍した値とライン時間平均値メモリ30から読み出した前フレームのライン平均値の平均を $(1 - (1/K))$ 倍した値を加算する。Kは例えば16、32、64、128など2のn乗（nは2以上の整数）に設定するのが望ましい。そのようにすれば、ビットシフトにより $1/K$ 倍を求める乗算が実現できるので回路構成上有利だからである。この場合、ライン各自に対応したライン平均値の平均を格納するためのメモリ容量が必要になる。

【0130】

D C ズレ補正量算出回路31は、現フレームのライン平均値の平均からD C ズレ補正基準値を差し引いてD C ズレ補正量Y31を算出する。

D C ズレ補正量加算回路32は、オフセット補正回路8の出力信号にD C ズレ補正量算出回路31で算出したD C ズレ補正量Y31を加えて、D C ズレ補正された信号を出力する。

出力信号用D/A変換器19はD C ズレ補正量加算回路32の出力信号Y32をアナログ変換して出力端子9から出力する。

【0131】

D C ズレ補正基準値は、混合回路29から1フレーム期間中に出力されるライン平均値の数フレーム期間にわたる平均の、フレーム全体（画面全体）にわたる平均とする。そして、各フレーム期間に平均値算出回路15から出力されるライン平均値から算出したD C ズレ補正基準値を用いて算出したD C ズレ補正量を、次のフレームの補正デジタル映像信号に対するD C ズレ補正量の加算に用いる。ここで、D C ズレ補正基準値は、ライン時間平均値メモリ30に格納されている全ラインのライン時間平均値の平均としても良い。

なお、各ライン毎に算出されるライン平均値の数フレームにわたる平均を格納するためのメモリ（1フレーム中のライン数に等しい数だけデータを格納する）を設け、さらに、オフセット補正回路8の出力を1フレーム期間遅延させるフレーム遅延回路を設け、該フ

10

20

30

40

50

レーム遅延回路の出力をDCズレ補正量加算回路32に供給することにより、各フレームのライン平均値の平均から算出したDCズレ補正基準値を用いて算出したDCズレ補正量を、同じフレームの補正デジタル映像信号（フレーム遅延回路から出力される）に対するDCズレ補正量の加算に用いることとしても良い。このようにすれば、DCズレ補正量の算出に用いるライン平均値の平均とDCズレ補正基準値の整合性が取れているため、DCズレ補正量を正確に算出することが出来る。

しかし実際には、メモリ容量の増大は避けたいため、ここでは前フレームのライン平均値の平均から算出したDCズレ補正基準値を用いることにする。

【0132】

A/D変換器6の出力信号に含まれるDC信号レベルがランダムに変動する横引き状のノイズの抑圧動作の詳細について図11及び図50から図75を参照して説明する。図50から図75は水平方向に画素数が100画素、垂直方向に8ラインの映像信号を例としている。図50から図74は各々横軸に水平方向の画素、縦軸に信号レベルをとっている。図11は被写体、図75は表示画像の概略を示す図である。信号レベルはA/D変換器6の出力信号が例えば8bitのデジタル信号として0から255のレベル範囲となる。

10

【0133】

撮像素子3が図11のような低温の背景の右下の一角に高温の物体がある被写体を撮像したとき、撮像素子3からの出力信号は全8ラインのうち例えばライン1～4は低温部に相当する信号を、ライン5～8は低温部から高温部に変化する信号を出力する。ただし撮像素子3の出力信号は、水平走査周期毎にDC信号レベルがランダムに変動する横引き状のノイズを含んでいる。

20

【0134】

図50に、A/D変換器6の出力信号の全8ラインのうちライン1～4についてライン毎の信号レベルを示す。ライン1とライン3は中央値である127よりも大きく、画面上ではやや白い筋状に視認される。ライン2とライン4は中央値である127よりも小さく、画面上ではやや黒い筋状に視認される。

【0135】

図51に、平均値算出回路15の出力信号として水平走査周期毎に水平有効画素範囲の各画素について算出したライン平均値を示す。ライン1のライン平均値は159、ライン2のライン平均値は103、ライン3のライン平均値は167、ライン4のライン平均値は79と求まる。

30

【0136】

混合回路29とライン時間平均値メモリ30でのライン平均値の平均算出動作について図52から図71に基づいて説明する。各ライン平均値を4フィールドで平均してライン基準値を求める回路構成を例として説明するが、混合回路29は、平均値算出回路15の出力信号を1/K倍した値とライン時間平均値メモリ30から読み出した前フレームのライン平均値の平均を(1 - (1/K))倍した値を加算するような回路構成でも良い。

【0137】

図52は、ライン1についてのライン平均値の平均の算出を説明する図である。例えば4フィールド分のライン1のライン平均値の4つのデータについて平均してライン平均値の平均を求める構成を例に説明する。平均値算出回路15からライン1のライン平均値として159が混合回路29に供給される。ライン時間平均値メモリ30にはフィールド1のライン1のライン平均値として113と、フィールド2のライン1のライン平均値として141と、フィールド3のライン1のライン平均値として95が格納されている。混合回路29は、ライン時間平均値メモリ30からフィールド1のライン1のライン平均値として113と、フィールド2のライン1のライン平均値として141と、フィールド3のライン1のライン平均値として95を読み出して、平均値算出回路15から供給されたフィールド4のライン1のライン平均値である159と合わせて4つのデータについて平均値を算出する。混合回路29は、4フィールド分のライン1のライン平均値の平均を図56のように、 $(113 + 141 + 95 + 159) / 4 = 127$ として求める。混合回路2

40

50

9は、ライン1のライン平均値の平均として127をDCズレ補正量算出回路31に供給する。

【0138】

図53は、ライン2についてのライン平均値の平均の算出を説明する図である。例えば4フィールド分のライン2のライン平均値の4つのデータについて平均してライン平均値の平均を求める構成を例に説明する。平均値算出回路15からライン2のライン平均値として103が混合回路29に供給される。ライン時間平均値メモリ30にはフィールド1のライン2のライン平均値として151と、フィールド2のライン2のライン平均値として79と、フィールド3のライン2のライン平均値として175が格納されている。混合回路29は、ライン時間平均値メモリ30からフィールド1のライン2のライン平均値として151と、フィールド2のライン2のライン平均値として79と、フィールド3のライン2のライン平均値として175を読み出して、平均値算出回路15から供給されたフィールド4のライン2のライン平均値である103と合わせて4つのデータについて平均値を算出する。混合回路29は、4フィールド分のライン2のライン平均値の平均を図57のように、 $(151 + 79 + 175 + 103) / 4 = 127$ として求める。混合回路29は、ライン2のライン平均値の平均として127をDCズレ補正量算出回路31に供給する。
10

【0139】

図54は、ライン3についてのライン平均値の平均の算出を説明する図である。例えば4フィールド分のライン3のライン平均値の4つのデータについて平均してライン平均値の平均を求める構成を例に説明する。平均値算出回路15からライン3のライン平均値として167が混合回路29に供給される。ライン時間平均値メモリ30にはフィールド1のライン3のライン平均値として87と、フィールド2のライン3のライン平均値として137と、フィールド3のライン3のライン平均値として117が格納されている。混合回路29は、ライン時間平均値メモリ30からフィールド1のライン3のライン平均値として87と、フィールド2のライン3のライン平均値として137と、フィールド3のライン3のライン平均値として117を読み出して、平均値算出回路15から供給されたフィールド4のライン3のライン平均値である167と合わせて4つのデータについて平均値を算出する。混合回路29は、4フィールド分のライン3のライン平均値の平均を図58のように、 $(87 + 137 + 117 + 167) / 4 = 127$ として求める。混合回路29は、ライン3のライン平均値の平均として127をDCズレ補正量算出回路31に供給する。
20

【0140】

図55は、ライン4についてのライン平均値の平均の算出を説明する図である。例えば4フィールド分のライン4のライン平均値の4つのデータについて平均してライン平均値の平均を求める構成を例に説明する。平均値算出回路15からライン4のライン平均値として79が混合回路29に供給される。ライン時間平均値メモリ30にはフィールド1のライン4のライン平均値として175と、フィールド2のライン4のライン平均値として99と、フィールド3のライン4のライン平均値として155が格納されている。混合回路29は、ライン時間平均値メモリ30からフィールド1のライン4のライン平均値として175と、フィールド2のライン4のライン平均値として99と、フィールド3のライン4のライン平均値として155を読み出して、平均値算出回路15から供給されたフィールド4のライン4のライン平均値である79と合わせて4つのデータについて平均値を算出する。混合回路29は、4フィールド分のライン4のライン平均値の平均を図59のように、 $(175 + 99 + 155 + 79) / 4 = 127$ として求める。混合回路29は、ライン4のライン平均値の平均として127をDCズレ補正量算出回路31に供給する。
40

【0141】

図60に、A/D変換器6の出力信号の全8ラインのうちライン5～8についてライン毎の信号レベルを示す。ライン5とライン7の低温部相当の信号は、中央値である127よりも大きく、画面上ではやや白い筋状に視認される。ライン6とライン8の低温部相当
50

の信号は、中央値である 127 よりも小さく、画面上ではやや黒い筋状に視認される。ライン 5 ~ ライン 8 の高温部相当の信号は、中央値である 127 よりも大きく、画面上では全体的に白っぽい中の横筋状ノイズとして視認される。

【 0142 】

図 6 1 に、平均値算出回路 15 の出力信号として水平走査周期毎に水平有効画素範囲の各画素について算出したライン平均値を示す。ライン 5 のライン平均値は 191、ライン 6 のライン平均値は 135、ライン 7 のライン平均値は 199、ライン 8 のライン平均値は 111 と求まる。

【 0143 】

図 6 2 は、ライン 5 についてのライン平均値の平均の算出を説明する図である。例えば 10 4 フィールド分のライン 5 のライン平均値の 4 つのデータについて平均してライン平均値の平均を求める構成を例に説明する。平均値算出回路 15 からライン 5 のライン平均値として 191 が混合回路 29 に供給される。ライン時間平均値メモリ 30 にはフィールド 1 のライン 5 のライン平均値として 127 と、フィールド 2 のライン 5 のライン平均値として 221 と、フィールド 3 のライン 5 のライン平均値として 97 が格納されている。混合回路 29 は、ライン時間平均値メモリ 30 からフィールド 1 のライン 5 のライン平均値として 127 と、フィールド 2 のライン 5 のライン平均値として 221 と、フィールド 3 のライン 5 のライン平均値として 97 を読み出して、平均値算出回路 15 から供給されたフィールド 4 のライン 5 のライン平均値である 191 と合わせて 4 つのデータについて平均値を算出する。混合回路 29 は、4 フィールド分のライン 5 のライン平均値の平均を図 6 20 のように、 $(127 + 221 + 97 + 191) / 4 = 159$ として求める。混合回路 29 は、ライン 5 のライン平均値の平均として 159 を DC ズレ補正量算出回路 31 に供給する。

【 0144 】

図 6 3 は、ライン 6 についてのライン平均値の平均の算出を説明する図である。例えば 30 4 フィールド分のライン 6 のライン平均値の 4 つのデータについて平均してライン平均値の平均を求める構成を例に説明する。平均値算出回路 15 からライン 6 のライン平均値として 135 が混合回路 29 に供給される。ライン時間平均値メモリ 30 にはフィールド 1 のライン 6 のライン平均値として 183 と、フィールド 2 のライン 6 のライン平均値として 105 と、フィールド 3 のライン 6 のライン平均値として 213 が格納されている。混合回路 29 は、ライン時間平均値メモリ 30 からフィールド 1 のライン 6 のライン平均値として 183 と、フィールド 2 のライン 6 のライン平均値として 105 と、フィールド 3 のライン 6 のライン平均値として 213 を読み出して、平均値算出回路 15 から供給されたフィールド 4 のライン 6 のライン平均値である 135 と合わせて 4 つのデータについて平均値を算出する。混合回路 29 は、4 フィールド分のライン 6 のライン平均値の平均を図 6 7 のように、 $(183 + 105 + 213 + 135) / 4 = 159$ として求める。混合回路 29 は、ライン 6 のライン平均値の平均として 159 を DC ズレ補正量算出回路 31 に供給する。

【 0145 】

図 6 4 は、ライン 7 についてのライン平均値の平均の算出を説明する図である。例えば 40 4 フィールド分のライン 7 のライン平均値の 4 つのデータについて平均してライン平均値の平均を求める構成を例に説明する。平均値算出回路 15 からライン 7 のライン平均値として 199 が混合回路 29 に供給される。ライン時間平均値メモリ 30 にはフィールド 1 のライン 7 のライン平均値として 148 と、フィールド 2 のライン 7 のライン平均値として 170 と、フィールド 3 のライン 7 のライン平均値として 119 が格納されている。混合回路 29 は、ライン時間平均値メモリ 30 からフィールド 1 のライン 7 のライン平均値として 148 と、フィールド 2 のライン 7 のライン平均値として 170 と、フィールド 3 のライン 7 のライン平均値として 119 を読み出して、平均値算出回路 15 から供給されたフィールド 4 のライン 7 のライン平均値である 199 と合わせて 4 つのデータについて平均値を算出する。混合回路 29 は、4 フィールド分のライン 7 のライン平均値の平均を 50

図68のように、 $(148 + 170 + 119 + 199) / 4 = 159$ として求める。混合回路29は、ライン7のライン平均値の平均として159をDCズレ補正量算出回路31に供給する。

【0146】

図65は、ライン8についてのライン平均値の平均の算出を説明する図である。例えば4フィールド分のライン8のライン平均値の4つのデータについて平均してライン平均値の平均を求める構成を例に説明する。平均値算出回路15からライン8の平均値として111が混合回路29に供給される。ライン時間平均値メモリ30にはフィールド1のライン8のライン平均値として135と、フィールド2のライン8のライン平均値として207と、フィールド3のライン8のライン平均値として183が格納されている。混合回路29は、ライン時間平均値メモリ30からフィールド1のライン8のライン平均値として135と、フィールド2のライン8のライン平均値として207と、フィールド3のライン8のライン平均値として183を読み出して、平均値算出回路15から供給されたフィールド4のライン8のライン平均値である111と合わせて4つのデータについて平均値を算出する。混合回路29は、4フィールド分のライン8のライン平均値の平均を図69のように、 $(135 + 207 + 183 + 111) / 4 = 159$ として求める。混合回路29は、ライン8のライン平均値の平均として159をDCズレ補正量算出回路31に供給する。

【0147】

DCズレ補正量算出回路31では、1フレーム期間に混合回路29から受け取るライン平均値の平均からDCズレ補正基準値を算出する。被写体の変化が少ない場合には、ライン平均値の平均は殆ど変化無いと考えられる。そこで、ライン1～4のライン平均値の平均は127、ライン5～8のライン平均値の平均は159としてDCズレ補正基準値を算出すると、 $(127 + 127 + 127 + 127 + 159 + 159 + 159 + 159) / 8 = 143$ となった。

【0148】

図70に、DCズレ補正量算出回路31から出力される各ラインのDCズレ補正量を示す。DCズレ補正量は、各ラインのライン平均値の平均とDCズレ補正基準値との差により求める。ライン1～4のDCズレ補正量は、 $127 - 143 = -16$ となる。ライン5～8のDCズレ補正量は、 $159 - 143 = 16$ となる。

【0149】

図71に、オフセット補正回路16から出力される、平均値算出回路15で算出したライン平均値が基準値である127と一致するようオフセット補正したライン1～4の映像信号を示す。

図72に、オフセット補正回路16から出力される、平均値算出回路15で算出したライン平均値が基準値である127と一致するようオフセット補正したライン5～8の映像信号を示す。

それぞれ水平走査周期毎にDC信号レベルがランダムに変動する横引き状のノイズが抑圧されるが、ライン1～4とライン5～8の低温部は、同じ温度であるにもかかわらず信号レベルが異なる。

【0150】

図73に、DCズレ補正量加算回路32から出力される、DCズレ補正量算出回路31から出力されるDCズレ補正量をオフセット補正回路16に加算したライン1～4の映像信号を示す。

図74に、DCズレ補正量加算回路32から出力される、DCズレ補正量算出回路31から出力されるDCズレ補正量をオフセット補正回路16に加算したライン5～8の映像信号を示す。

図75に出力端子9から出力される信号の画面表示画像の概略を示す。

ライン1～4とライン5～8の低温部での信号レベルのズレがなく、水平走査周期毎にDC信号レベルがランダムに変動する横引き状のノイズが抑圧され、落ち着いた見やすい画

10

20

30

40

50

像が得られる。また、図11の被写体に相当する画像信号を出力端子9に得ることが出来る。

【図面の簡単な説明】

【0151】

【図1】この発明の実施の形態1に係る赤外線撮像装置の構成を示すブロック図である。

【図2】図1の像素子3の構成の概略を示す図である。

【図3】(a)は画像の一例の概略を示す図、(b)は、図3(a)の画像を撮像したときのA/D変換器6の出力信号を示す図である。

【図4】図3(a)の画像を撮像したときの平均値算出回路15の出力信号を示す図である。

10

【図5】図3(a)の画像を撮像したときのオフセット算出回路16の出力信号の説明図である。

【図6】図3(a)の画像を撮像したときのオフセット補正回路8の動作を示す図である。

【図7】図3(a)の画像を撮像したときのA/D変換器6の出力信号を示す図である。

【図8】図3(a)の画像を撮像したときの平均値算出回路15の出力信号を示す図である。

【図9】図3(a)の画像を撮像したときのオフセット算出回路16の出力信号を示す図である。

【図10】図3(a)の画像を撮像したときのオフセット補正回路8の動作を示す図である。

20

【図11】被写体の一例を示す図である。

【図12】図11の被写体を撮像したときの、A/D変換器6の出力信号の、全8ラインのうちライン1～4についてライン毎の信号レベルを示す図である。

【図13】図11の被写体を撮像したときの、ライン1～4についての、平均値算出回路15の出力信号を示す図である。

【図14】図11の被写体を撮像したときの、ライン1～4についての、オフセット算出回路16の出力信号を示す図である。

【図15】図11の被写体を撮像したときの、ライン1～4についての、オフセット補正回路8の動作を示す図である。

30

【図16】図11の被写体を撮像したときの、A/D変換器6の出力信号の、全8ラインのうちライン5～8についてライン毎の信号レベルを示す図である。

【図17】図11の被写体を撮像したときの、ライン5～8についての、平均値算出回路15の出力信号を示す図である。

【図18】図11の被写体を撮像したときの、ライン5～8についての、オフセット算出回路16の出力信号を示す図である。

【図19】図11の被写体を撮像したときの、ライン5～8についての、オフセット補正回路8の動作を示す図である。

【図20】図11の被写体を撮像したときの、ライン1～4についての、オフセット補正回路8の出力信号を示す図である。

40

【図21】図11の被写体を撮像したときの、ライン5～8についての、オフセット補正回路8の出力信号を示す図である。

【図22】図20及び図22に示される信号を画面に表示したときの画像の概略を示す図である。

【図23】図1に示される回路のうち、減衰回路10、加算回路11、更新回路12、及びフレームメモリ13の部分の変形例を示す図である。

【図24】この発明の実施の形態2の赤外線撮像装置の構成を表すブロック図である。

【図25】図24に示される回路のうち、減衰回路20、加算回路21、更新回路22、及びラインオフセット値メモリ23の部分の変形例を示す図である。

【図26】図3(a)の画像を撮像したときの、異なる時刻T1、T2、T3におけるラ

50

イン1についての、A/D変換器6の出力信号を示す図である。

【図27】図3(a)の画像を撮像したときの、異なる時刻T1、T2、T3におけるライン1についての、平均値算出回路15の出力信号を示す図である。

【図28】図3(a)の画像を撮像したときの、異なる時刻T1、T2、T3におけるライン1についての、オフセット値算出回路16の出力信号を示す図である。

【図29】図3(a)の画像を撮像したときの、異なる時刻T1、T2、T3におけるライン1についての、オフセット補正回路8の動作を示す図である。

【図30】図3(a)の画像を撮像したときに結果として得られる、ライン1及びライン3についての固定パターンノイズを示す図である。

【図31】図3(a)の画像を撮像したときの、異なる時刻T1、T2、T3におけるライン3についての、A/D変換器6の出力信号を示す図である。 10

【図32】図3(a)の画像を撮像したときの、異なる時刻T1、T2、T3におけるライン3についての、平均値算出回路15の出力信号を示す図である。

【図33】図3(a)の画像を撮像したときの、異なる時刻T1、T2、T3におけるライン3についての、オフセット値算出回路16の出力信号を示す図である。

【図34】図3(a)の画像を撮像したときの、異なる時刻T1、T2、T3におけるライン3についての、オフセット補正回路8の動作を示す図である。

【図35】図3(a)の画像を撮像したときの、異なる時刻T1、T2、T3におけるライン1についての平均値と、ライン3についての平均値との差を示す図である。

【図36】図24に示される回路のうち、減衰回路10、オフセット補正回路8の部分の变形例を示す図である。 20

【図37】図24に示される回路のうち、減衰回路20、平均値算出回路15の部分の变形例を示す図である。

【図38】オフセット補正回路の出力信号の一例を示す図である。

【図39】フレームメモリ13の初期状態を示す図である。

【図40】1フレーム目の取込みを完了した時点でフレームメモリ13に格納されている信号のレベルを示す図である。

【図41】2フレーム目の取込みを完了した時点でフレームメモリ13に格納されている信号のレベルを示す図である。

【図42】3フレーム目の取込みを完了した時点でフレームメモリ13に格納されている信号のレベルを示す図である。 30

【図43】4フレーム目の取込みを完了した時点でフレームメモリ13に格納されている信号のレベルを示す図である。

【図44】5フレーム目の取込みを完了した時点でフレームメモリ13に格納されている信号のレベルを示す図である。

【図45】フレームメモリ13の初期状態を示す図である。

【図46】1フレーム経過後にフレームメモリ13に格納されている信号のレベルを示す図である。

【図47】2フレーム経過後にフレームメモリ13に格納されている信号のレベルを示す図である。 40

【図48】3フレーム経過後にフレームメモリ13に格納されている信号のレベルを示す図である。

【図49】この発明の実施の形態3に係る赤外線撮像装置の構成を示すブロック図である。

【図50】図11の被写体を撮像したときの、ライン1～4についての、A/D変換器6の出力信号を示す図である。

【図51】図11の被写体を撮像したときの、ライン1～4についての、平均値算出回路15の出力信号を示す図である。

【図52】図51に示されるライン1についての、平均値算出回路15の出力信号を、4フィールド分示す図である。 50

【図53】図51に示されるライン2についての平均値算出回路15の出力信号を、4フィールド分示す図である。

【図54】図51に示されるライン3についての平均値算出回路15の出力信号を、4フィールド分示す図である。

【図55】図51に示されるライン4についての平均値算出回路15の出力信号を、4フィールド分示す図である。

【図56】図52に示されるライン1についての、4フィールド分の信号の平均を基準値とする処理を示す図である。

【図57】図53に示されるライン2についての、4フィールド分の信号の平均を基準値とする処理を示す図である。
10

【図58】図54に示されるライン3についての、4フィールド分の信号の平均を基準値とする処理を示す図である。

【図59】図55に示されるライン4についての、4フィールド分の信号の平均を基準値とする処理を示す図である。

【図60】図11の被写体を撮像したときの、ライン5～8についての、A/D変換器6の出力信号を示す図である。

【図61】図11の被写体を撮像したときの、ライン5～8についての、平均値算出回路15の出力信号を示す図である。

【図62】図61に示されるライン5についての、平均値算出回路15の出力信号を、4フィールド分示す図である。
20

【図63】図61に示されるライン6についての平均値算出回路15の出力信号を、4フィールド分示す図である。

【図64】図61に示されるライン7についての平均値算出回路15の出力信号を、4フィールド分示す図である。

【図65】図61に示されるライン8についての平均値算出回路15の出力信号を、4フィールド分示す図である。

【図66】図62に示されるライン5についての、4フィールド分の信号の平均を基準値とする処理を示す図である。

【図67】図63に示されるライン6についての、4フィールド分の信号の平均を基準値とする処理を示す図である。
30

【図68】図64に示されるライン7についての、4フィールド分の信号の平均を基準値とする処理を示す図である。

【図69】図65に示されるライン8についての、4フィールド分の信号の平均を基準値とする処理を示す図である。

【図70】DCズレ補正量算出回路31から出力される各ラインのDCズレ補正量を示す図である。

【図71】オフセット補正回路16から出力される、平均値算出回路15で算出したライン平均値が基準値である127と一致するようオフセット補正したライン1～4の映像信号を示す図である。

【図72】オフセット補正回路16から出力される、平均値算出回路15で算出したライン平均値が基準値である127と一致するようオフセット補正したライン5～8の映像信号を示す図である。
40

【図73】DCズレ補正量加算回路32から出力される、DCズレ補正量算出回路31から出力されるDCズレ補正量をオフセット補正回路16に加算したライン1～4の映像信号を示す図である。

【図74】DCズレ補正量加算回路32から出力される、DCズレ補正量算出回路31から出力されるDCズレ補正量をオフセット補正回路16に加算したライン5～8の映像信号を示す図である。

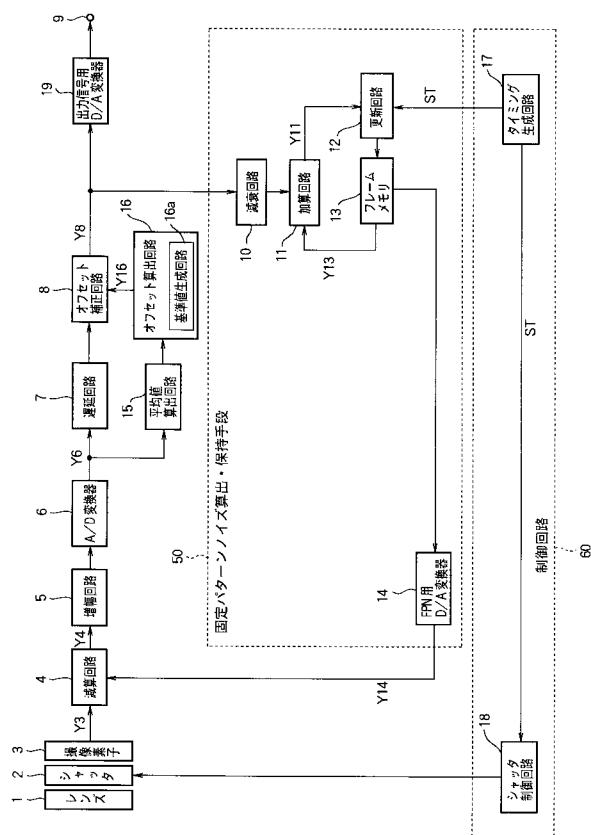
【図75】図73及び図74に示す信号を画面表示したときの画像の概略を示す図である。
50

【符号の説明】

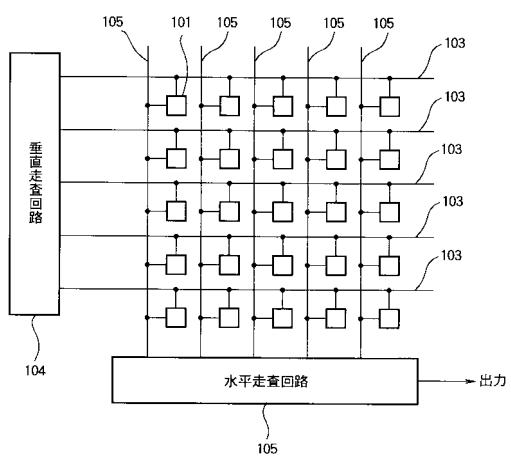
【0152】

1 レンズ、 2 シャッタ、 3 撮像素子、 4 減算回路、 5 増幅回路、
 6 A / D 変換器、 7 遅延回路、 8 オフセット補正回路、 9 出力端子、 1
 0 減衰回路、 11 加算回路、 12 更新回路、 13 フレームメモリ、 14
 D / A 変換器、 15 平均値算出回路、 16 オフセット算出回路、 17 タイ
 ミング生成回路、 18 シャッタ制御回路、 19 出力信号用 D / A 変換器。

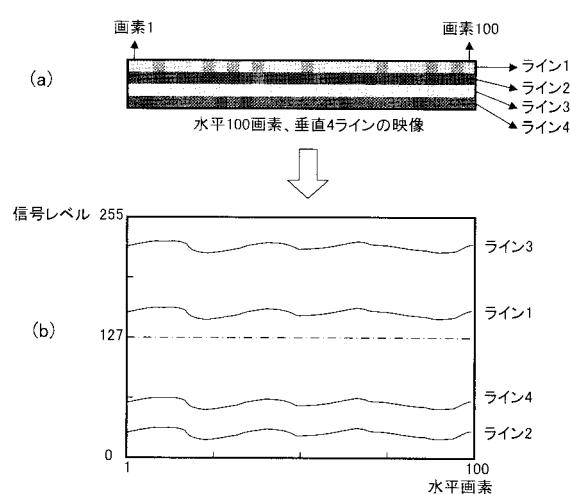
【図 1】



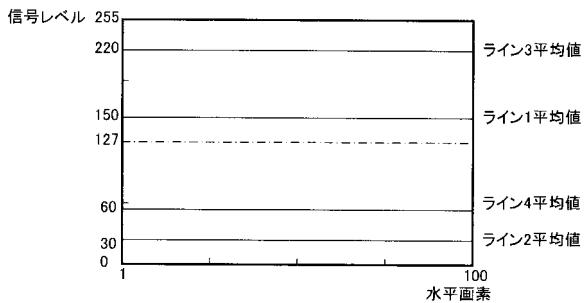
【図 2】



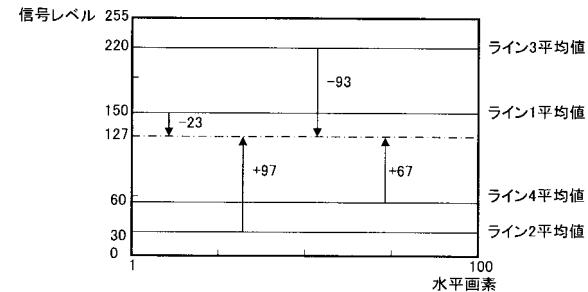
【図3】



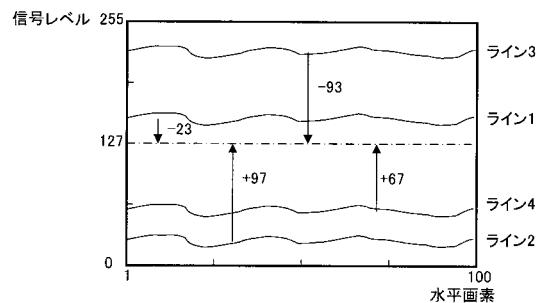
【図4】



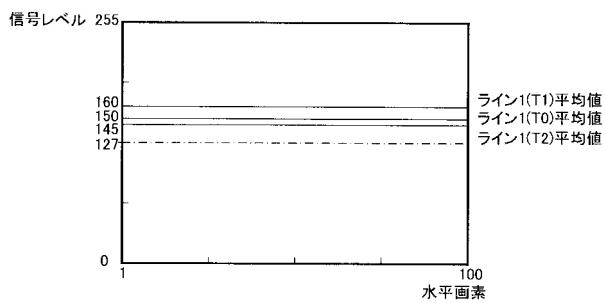
【図5】



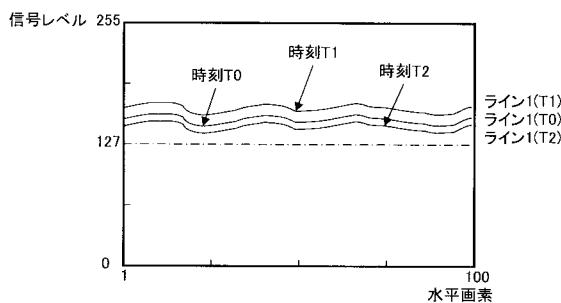
【図6】



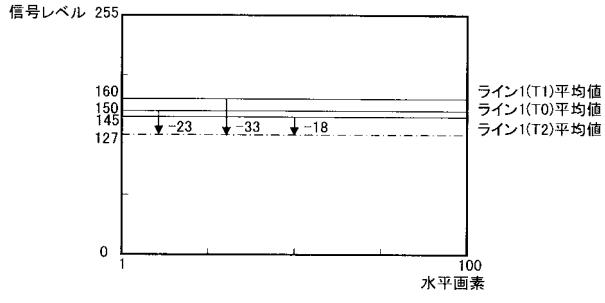
【図8】



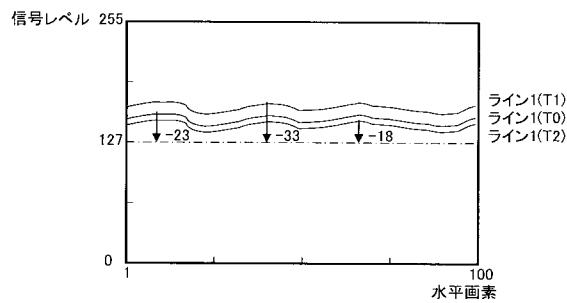
【図7】



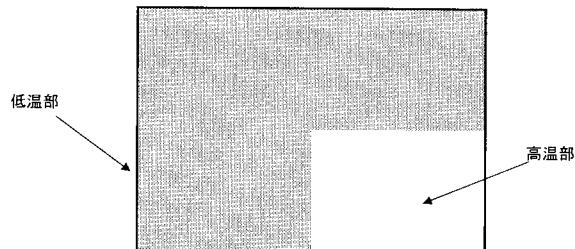
【図9】



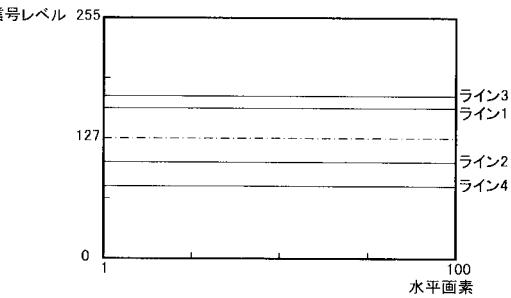
【図10】



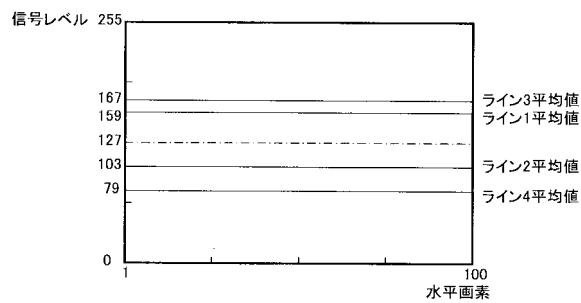
【図11】



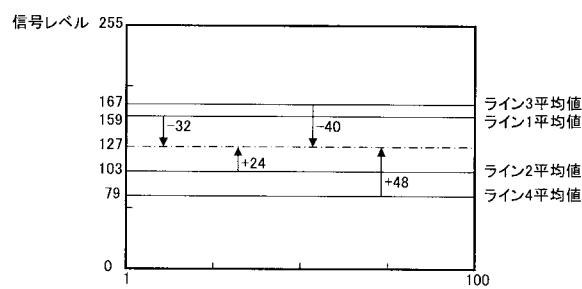
【図12】



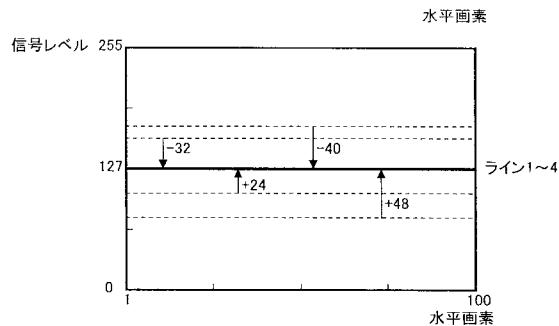
【図13】



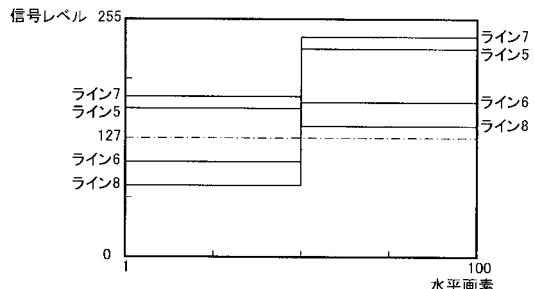
【図14】



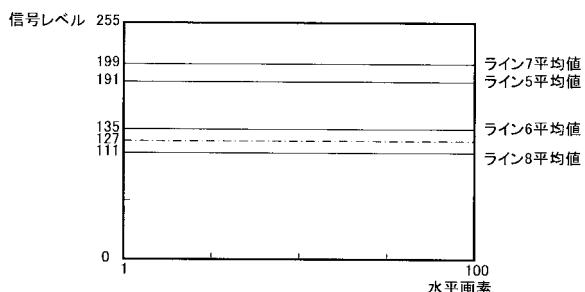
【図15】



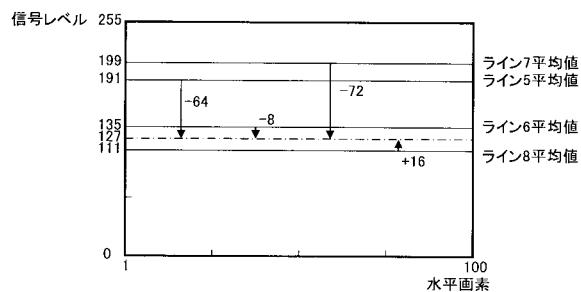
【図16】



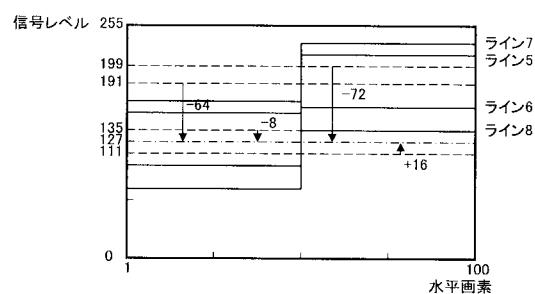
【図17】



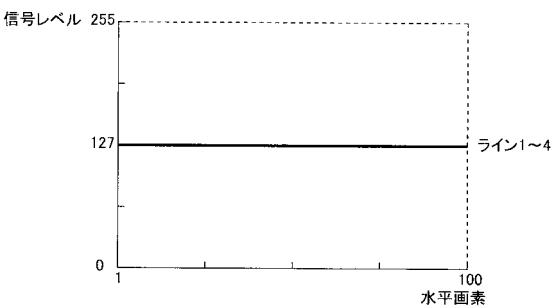
【図18】



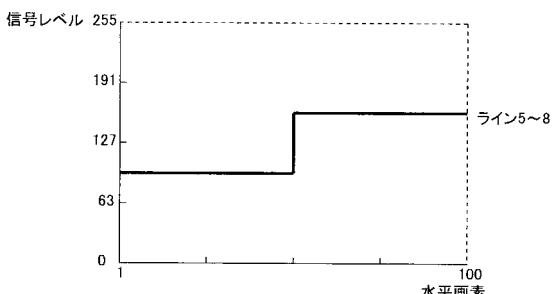
【図19】



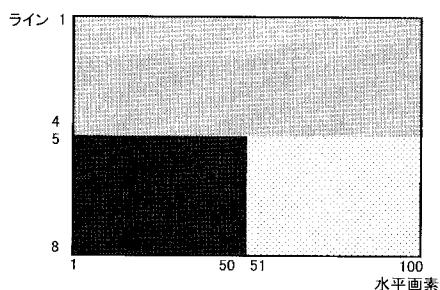
【図20】



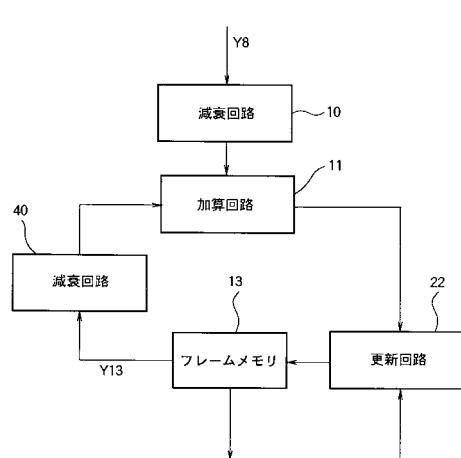
【図21】



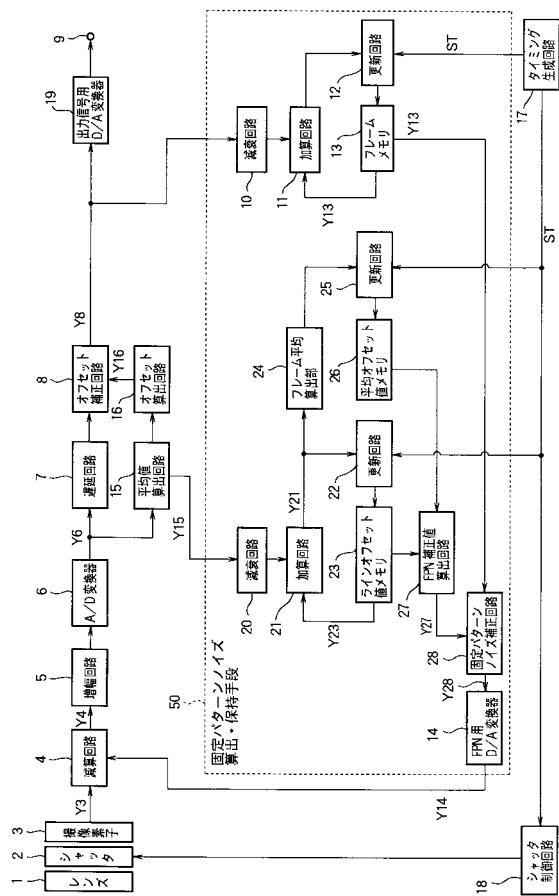
【図22】



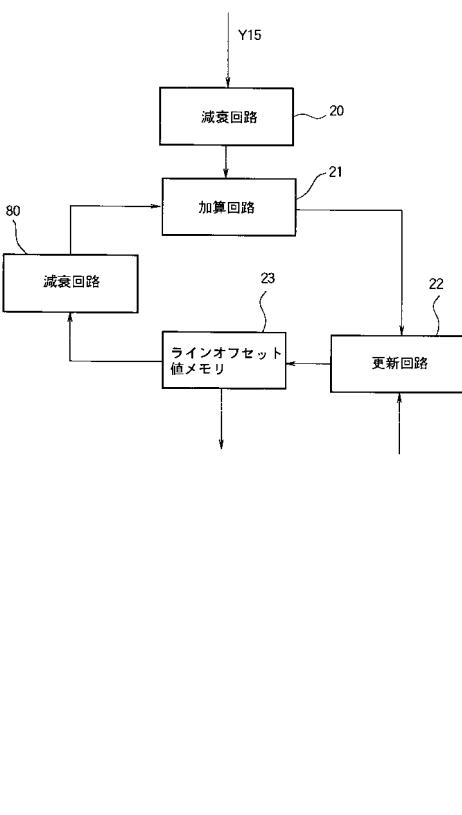
【図23】



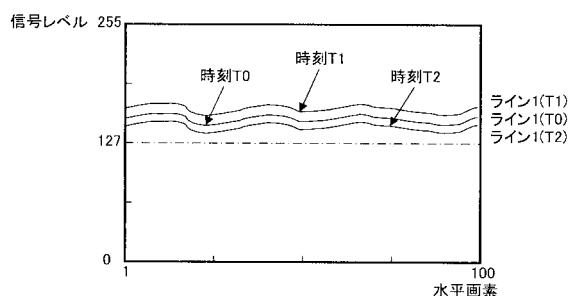
【図24】



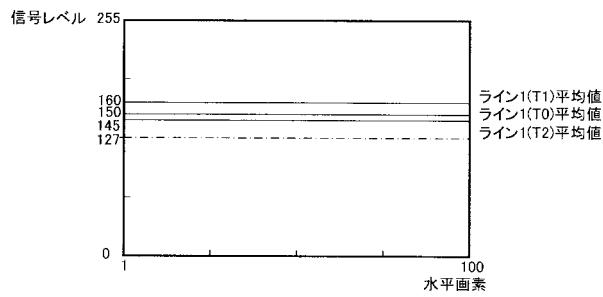
【図25】



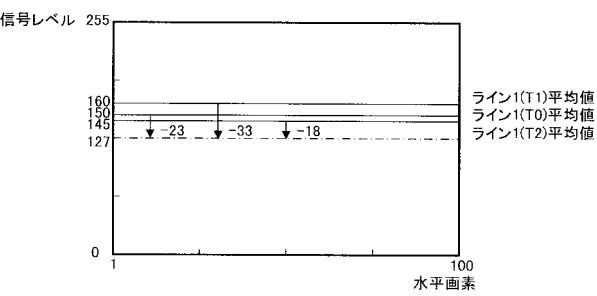
【図26】



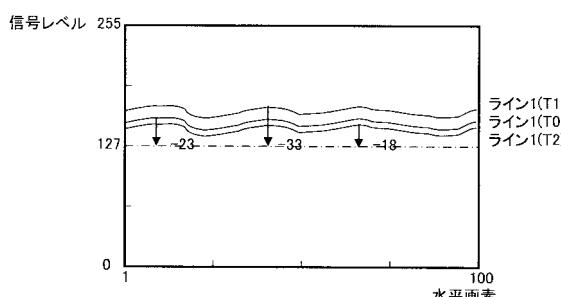
【図27】



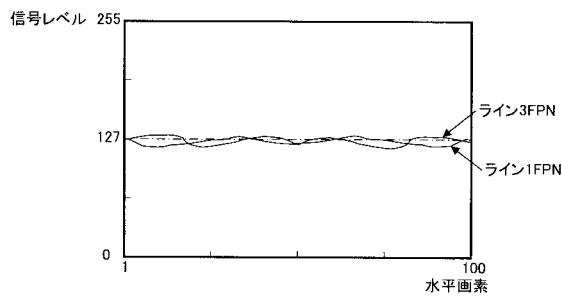
【図28】



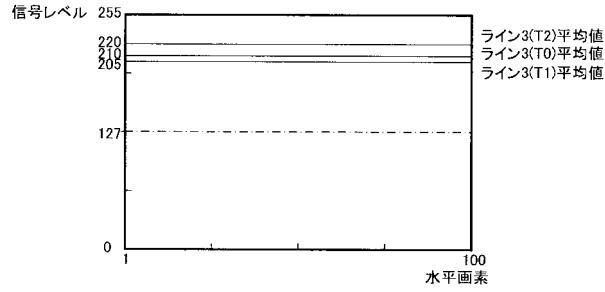
【図29】



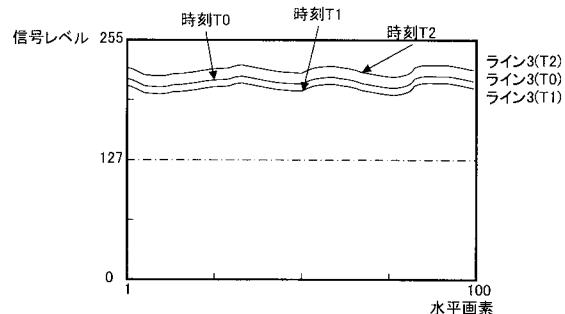
【図30】



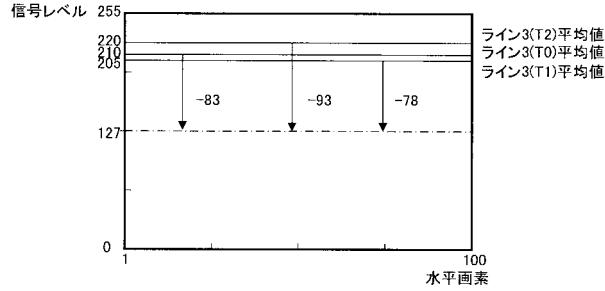
【図32】



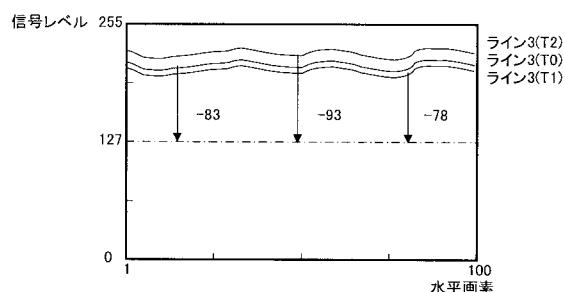
【図31】



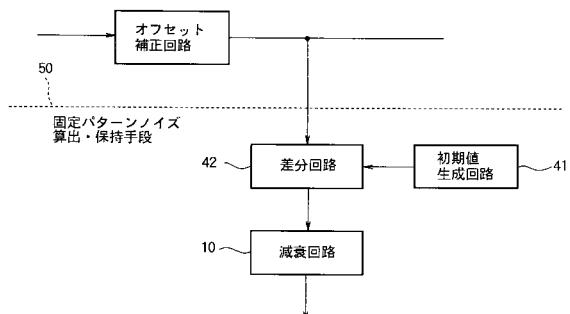
【図33】



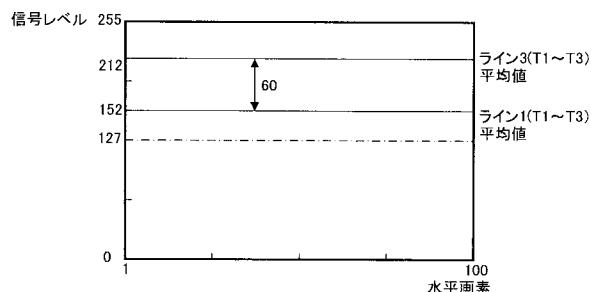
【図34】



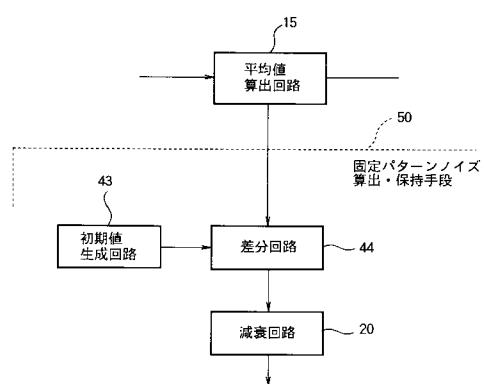
【図36】



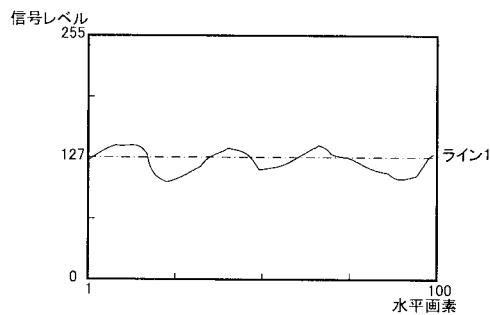
【図35】



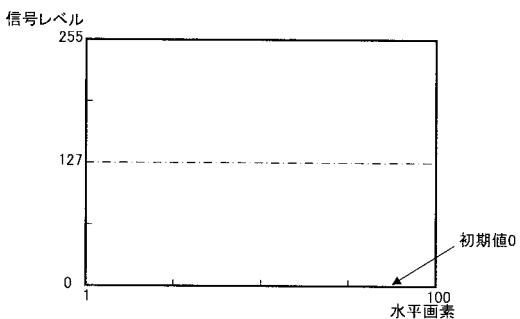
【図37】



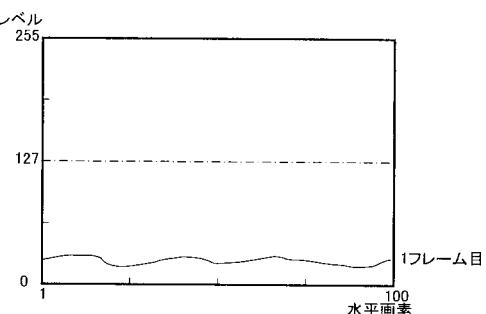
【図38】



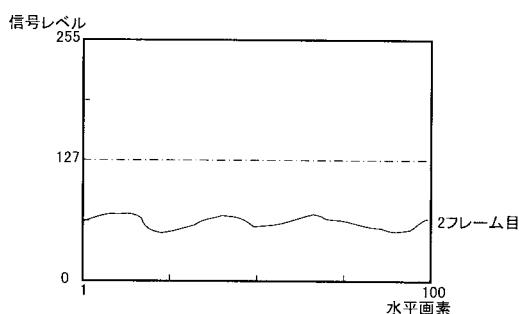
【図39】



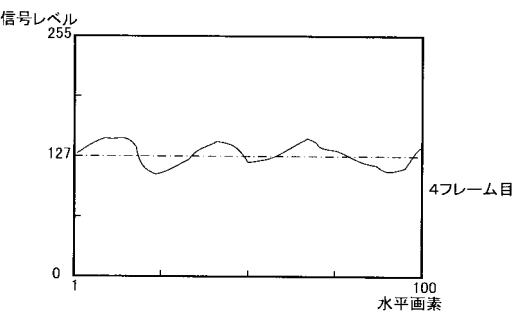
【図40】



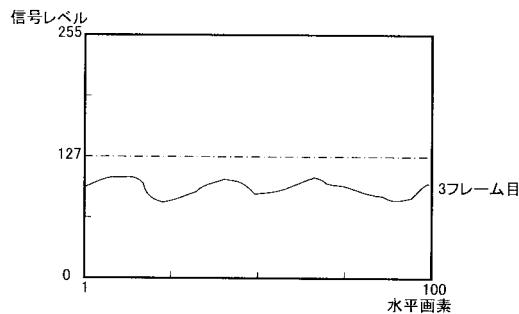
【図41】



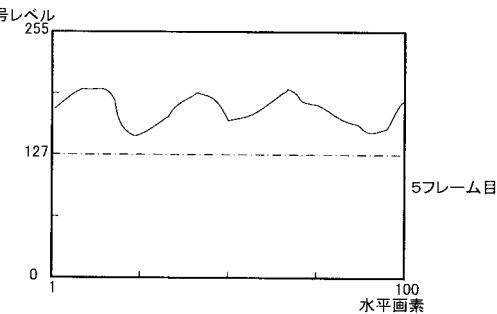
【図43】



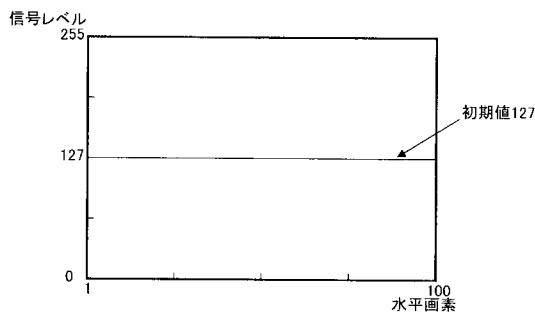
【図42】



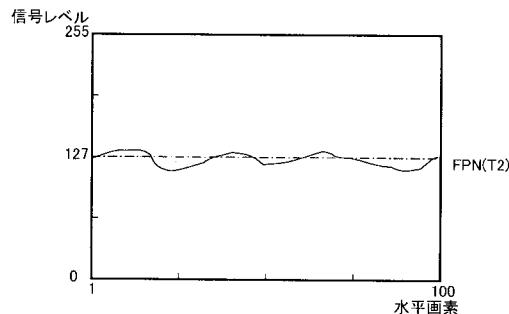
【図44】



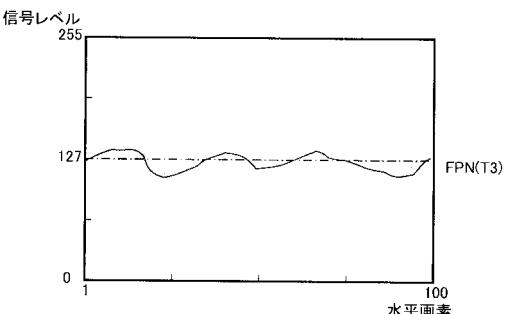
【図45】



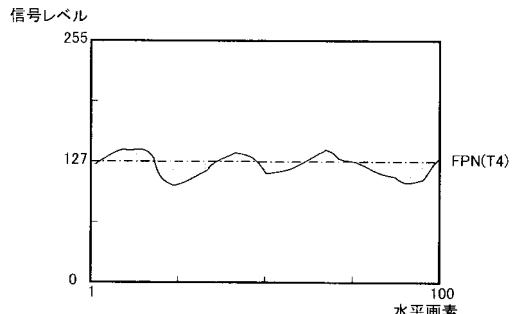
【図46】



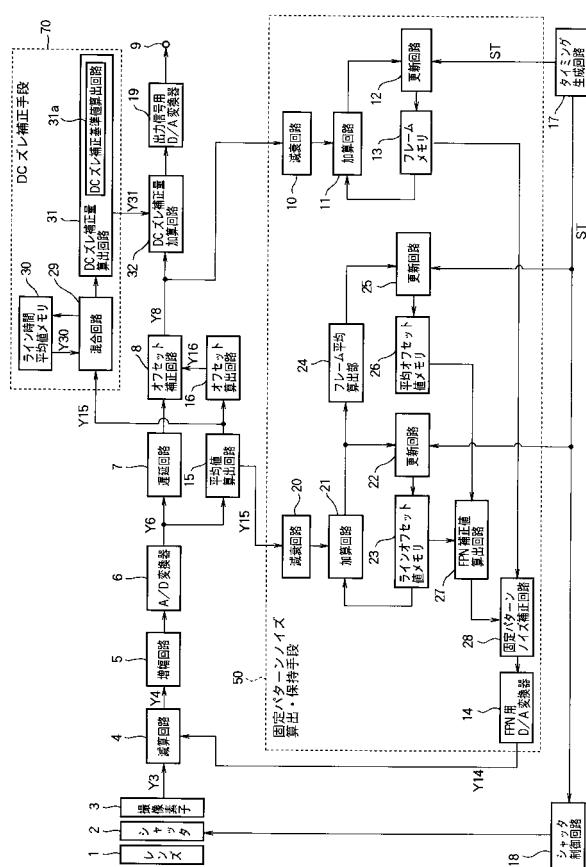
【図47】



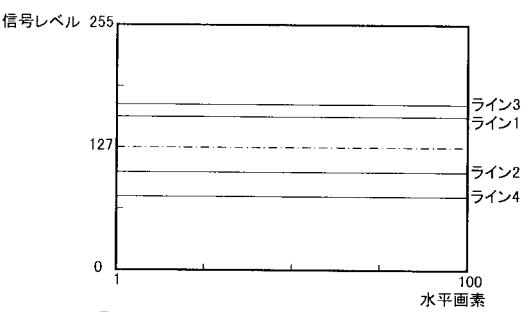
【 図 4 8 】



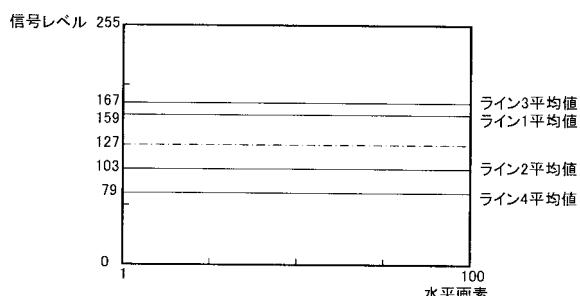
【図49】



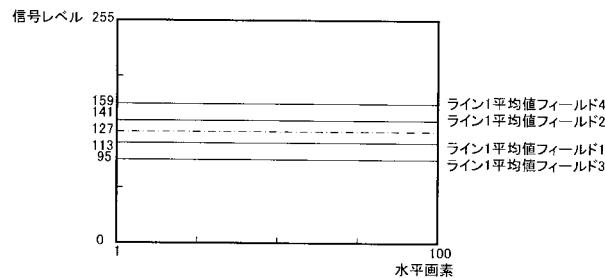
【図50】



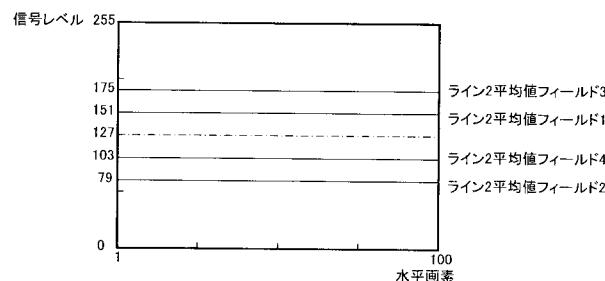
(図 5-1)



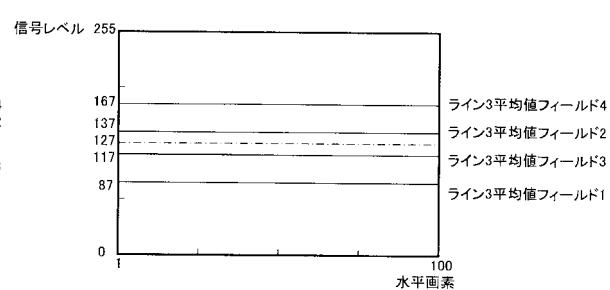
【図52】



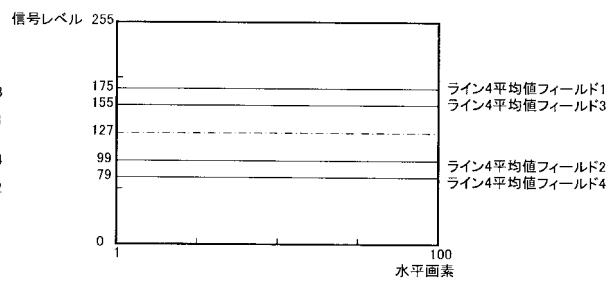
【図53】



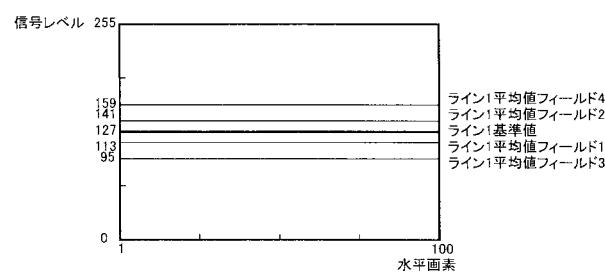
【図54】



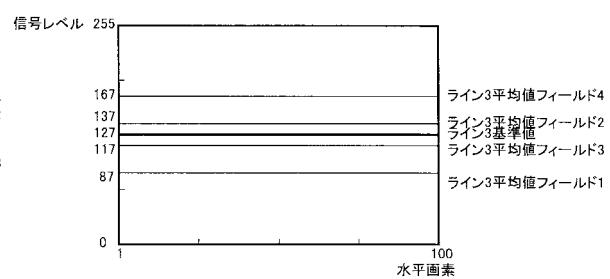
【図55】



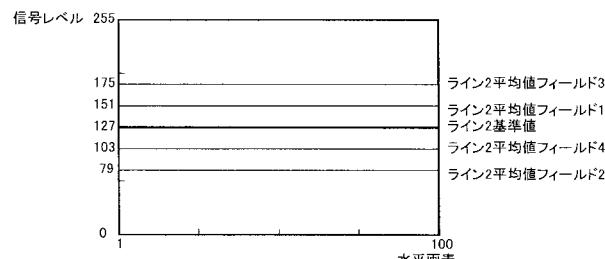
【図56】



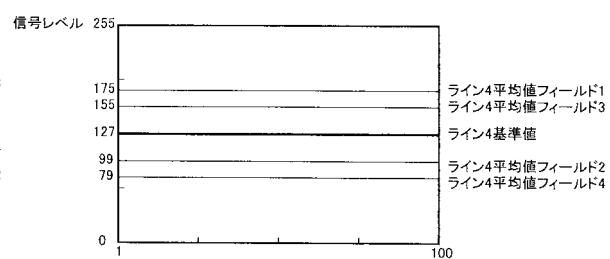
【図58】



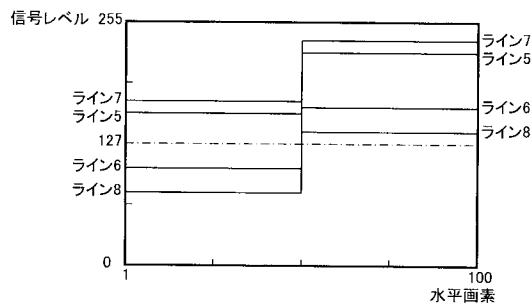
【図57】



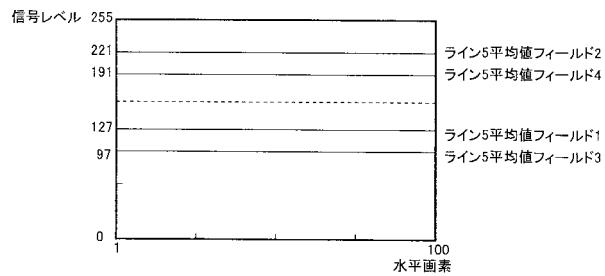
【図59】



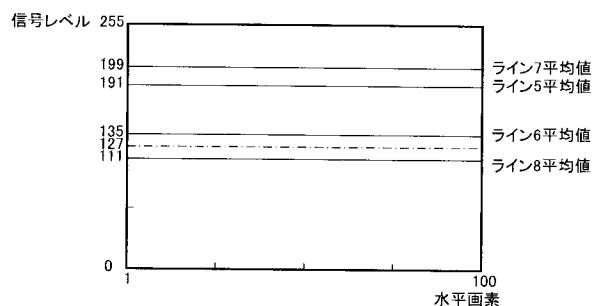
【図 6 0】



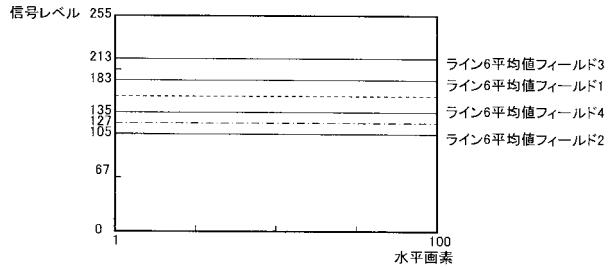
【図 6 2】



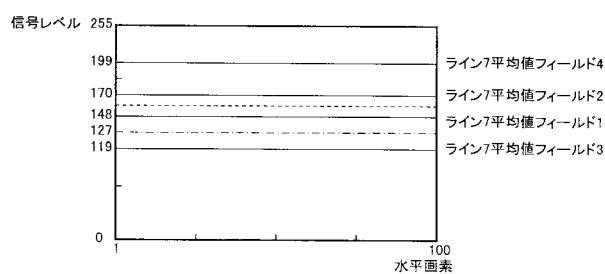
【図 6 1】



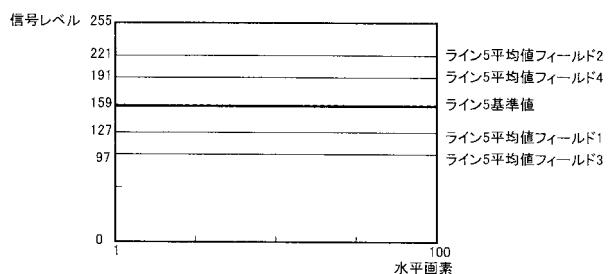
【図 6 3】



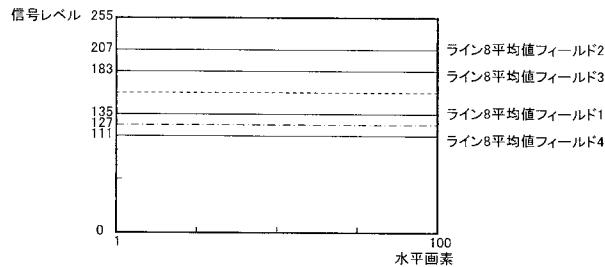
【図 6 4】



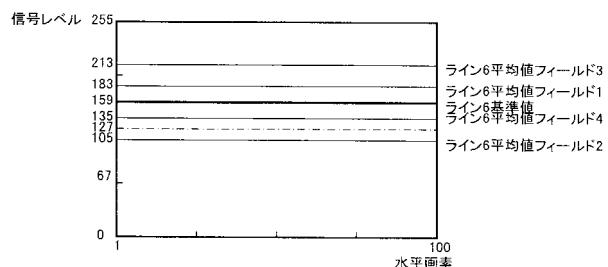
【図 6 6】



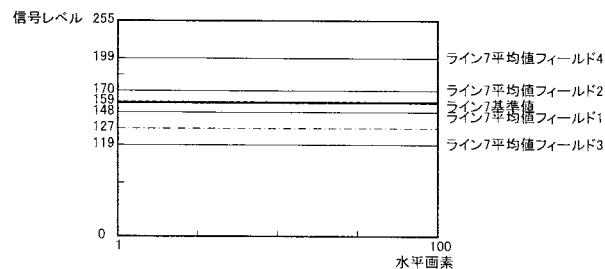
【図 6 5】



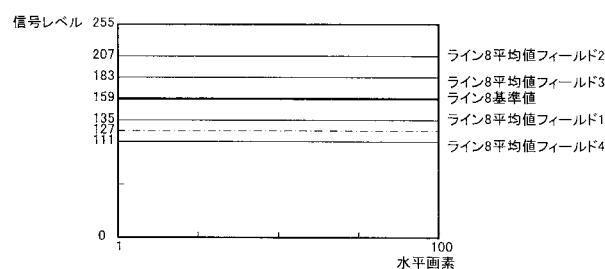
【図 6 7】



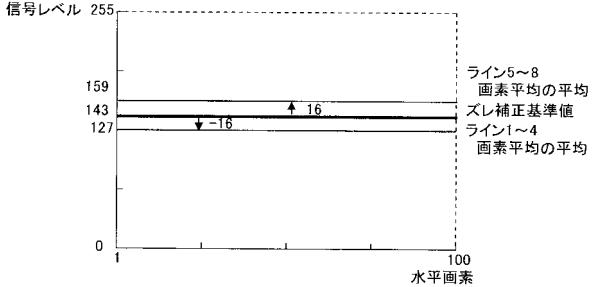
【図 6 8】



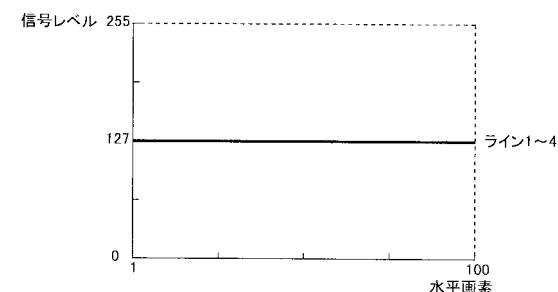
【図 6 9】



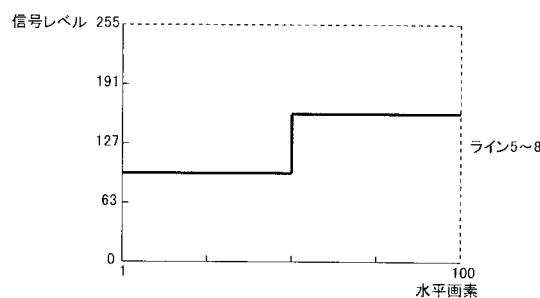
【図 7 0】



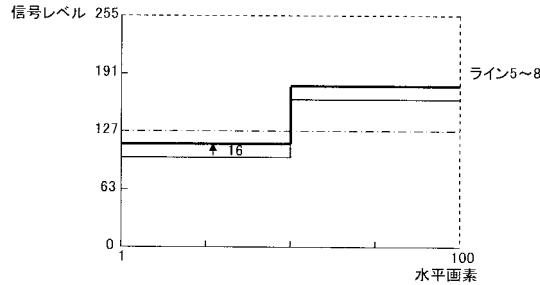
【図 7 1】



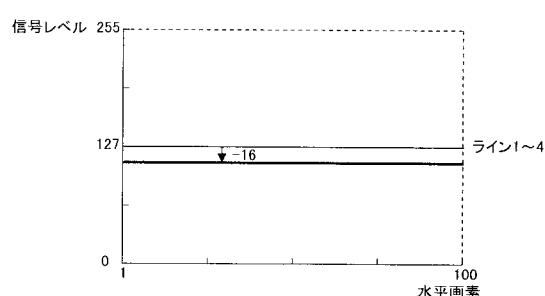
【図 7 2】



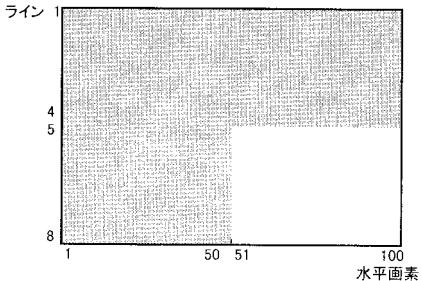
【図 7 4】



【図 7 3】



【図 7 5】



フロントページの続き

(72)発明者 伊藤 俊

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 若林 治男

(56)参考文献 特開平6-181543(JP,A)

特開平10-142065(JP,A)

特開2001-333330(JP,A)

特開平6-253217(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/33

G01J 1/42

G01J 1/44

H04N 5/357