

# 發明專利說明書

200408043

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92125775

※申請日期：92年09月18日

※IPC分類：H05H 15/00

## 壹、發明名稱：

(中) 電漿處理室中之邊緣環磨損之補償方法及裝置

(外) A method and apparatus for the compensation of edge ring wear in a plasma processing chamber

## 貳、申請人：(共 1 人)

1. 姓 名：(中) 泛林股份有限公司

(英) LAM RESEARCH CORPORATION

代表人：(中) 1. 傑弗瑞 布魯克斯

(英) 1. BROOKS, JEFFREY J.

地 址：(中) 美國加州·費蒙特·顧盛公園路四六五〇號

(英) 4650 Cushing Parkway, Fremont, CA 94538- 6470, USA

國籍：(中英) 美國 U.S.A.

## 參、發明人：(共 1 人)

1. 姓 名：(中) 羅伯特 史特格

(英) STEGER, ROBERT J.

地 址：(中) 美國加州洛沙托斯 # 三〇七農園廣場二二四〇號

(英) 2240 Homestead Court #307, Los Altos, CA 94024, U.S.A.

## 肆、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ; 2002/09/18 ; 10/247,812 ☒ 有主張優先權

# 發明專利說明書

200408043

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92125775

※申請日期：92年09月18日

※IPC分類：H05H 15/00

## 壹、發明名稱：

(中) 電漿處理室中之邊緣環磨損之補償方法及裝置

(外) A method and apparatus for the compensation of edge ring wear in a plasma processing chamber

## 貳、申請人：(共 1 人)

1. 姓 名：(中) 泛林股份有限公司

(英) LAM RESEARCH CORPORATION

代表人：(中) 1. 傑弗瑞 布魯克斯

(英) 1. BROOKS, JEFFREY J.

地 址：(中) 美國加州·費蒙特·顧盛公園路四六五〇號

(英) 4650 Cushing Parkway, Fremont, CA 94538- 6470, USA

國籍：(中英) 美國 U.S.A.

## 參、發明人：(共 1 人)

1. 姓 名：(中) 羅柏特 史特格

(英) STEGER, ROBERT J.

地 址：(中) 美國加州洛沙托斯 # 三〇七農園廣場二二四〇號

(英) 2240 Homestead Court #307, Los Altos, CA 94024, U.S.A.

## 肆、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ; 2002/09/18 ; 10/247,812 ☒ 有主張優先權

(1)

## 玖、發明說明

### 【發明所屬之技術領域】

本發明一般是與基底製造技術有關且尤其是與在一電漿處理室中藉由補償邊緣環磨損加以增進製程結果之方法及裝置有關。

### 【先前技術】

在處理基底時，例如，半導體晶圓或諸如製造平面板顯示器中所使用之玻璃面板時，當使用到電漿。例如，將晶圓分成多數裸晶，或矩形區，作為處理半導體晶圓之一部份，其各成為一積體電路。以一連續步驟處理晶圓，為了在上面形成電氣組件，在該步驟中選擇性地移除（蝕刻）材料並加以沈積（堆積）。

在一典範電漿蝕刻製程中，蝕刻前將晶圓塗上一硬化乳膠薄膜（即，如光阻劑光罩）。然後，選擇性地移除硬化乳膠區，使部份底層曝光。然後將晶圓置放在電漿處理室中一稱為基座之負電性電極上。然後使適當之蝕刻劑源氣體流入處理室中並加以撞擊形成電漿，蝕刻底層之曝光區。在一典範電漿沈積製程中，也使用電漿使有助於及/或增進來自原始沈積材料之沈積。

在許多電漿處理室中，常使用一邊緣環。為有助於研討。第 1 圖說明一電漿處理室 100 之簡化切面圖。晶圓 104 座落在一支撐電漿處理室中晶圓之基座 112 上。如已熟知者，基 112 作為一製品之承接器用並可以 RF 電源充

(2)

以電能而有助於蝕刻及沈積。一耦合環 108 是顯示位在基座 112 和陶瓷環 110 之間。耦合環 108 其中一功能包含從基座 112 提供一電流路徑至邊緣環 102。邊緣環 102 表現許多功能，包含使晶圓 104 定位在基座 112 上並遮護未受晶圓本身保護之底層組件，使其不受電漿離子傷害。

邊緣環 102 之一重要功能與其對橫跨基底之製程均一性作用有關。熟知的是電漿鞘 106 之等位線向上陡峭彎曲越過基座邊緣。沒有邊緣環，基底邊緣在電氣上界定基座之外緣，且等位線在基底邊緣附近向上陡峭彎曲。照此，基底邊緣附近區會受到與基底中心處不同之電漿環境，因此，在橫跨基底表面造就不良之製程均一性。

以電氣上延伸具有一邊緣環及/或其它底層結構之基座之面對電漿區，對電漿而言，基座邊緣在電氣上出現延伸某些距離在基底邊緣外。因此，電漿鞘之等位線在整個基底表面上保持更恆常，因此，在橫跨基底表面造就製程之均一性。

不幸的是，邊緣環隨著時間有被電漿環境磨損之傾向。當邊緣環磨損時，其損環區附近之電漿環境即改變。電漿環境之改變依次造成製程結果隨時間而變，且因邊緣環磨損而造就製程之質降。這就是甚至假如製程在相同處理室中反復使用相同處理方式之情況。

隨著時間，製程結果質降至一邊緣環需要改變之局面。當需要改變邊緣環時，基底處理即暫停且為了有助於邊緣環之改變而停止服務電漿處理室。在可能要花數時日之

(3)

邊緣環改變作業期間，廠商被剝奪使用受影響之電漿處理系統，該作業造就更高之電漿處理系統之擁有成本。

有鑒於前者，想要的是增進使用邊緣環之電漿處理系統之製程結果，以及降低需要改變邊緣環頻率之增進方法及裝置。

### 【發明內容】

本發明在一實施例中是與一電漿處理系統之電漿處理室中多數基底之處理方法有關，各基底位在一基座上且在處理期間由一邊緣環所圍繞。這方法包含根據電漿處理室中一指定之製程處理方式，處理多數基底之第一基底。這方法更包含之後沿著電漿處理室中一電漿鞘與經由邊緣環之基座間之由容性路徑，調整一電容之容抗為一指定值。在不需改變邊緣環之調整後這方法額外包含根據電漿處理室中之指定製程處理方式，處理多數基底之第二基底。

在另一實施例中之發明與具有至少一電漿處理室，加以處理多數基底之電漿處理系統有關。電漿處理室包含被建置成在處理期間用以支撐基底之基座以及一具有外圍之邊緣環。邊緣環之外圍圍繞基座，其中，在處理期間，邊緣環是配置在沿著電漿鞘和基座間之一電容性路徑，電漿鞘與處理期間所產生之電漿有關連。電漿處理室額外包含一種佈置加以當場調整沿電容性路徑所配置電容之容抗值。

在還另一實施例中之發明與具有至少一電漿處理室，

(4)

加以處理多數基底之電漿處理系統有關。電漿處理室包含在處理期間用以支撐基底之支撐裝置。更包含一具有外圍之邊緣環，邊緣環之外圍圍繞支撐裝置，其中，在處理期間，邊緣環是配置在沿著一電漿鞘及支撐裝置間之一電容性路徑，電漿鞘與處理期間所產生之電漿有關連。此外，有包含一裝置加以當場調整沿著電容性路徑所配置電容之容抗值。

#### 【實施方式】

本發明之這些及其它特性將連合下圖更詳述如下。

參考如隨圖中所說明之一些較佳實施例，現將詳細說明本發明。在以下說明中，為提供對本發明之徹底了解而說明許多特定之細節。然而，對一嫺熟技術者而言，顯而易見的是，不需某些或所有這些特定細節亦可實現本發明。在其它實例中，為了不使本發明模糊而未詳述熟知之製程步驟及/或結構。參考圖式及下列研討可對本發明之特性及優點有較佳之了解。

雖然不希望受理論所侷限，發明者在此相信當邊緣環磨損時，經由邊緣環，沿著從電漿鞘至基座之電容性路徑之容抗即改變。容抗之改變依次影響邊緣環損壞區附近之電漿環境。當邊緣環磨損時除非容抗之改變受到補償，否則無法避免製程之質降。而且，當邊緣環磨損時如無補償容抗之改變，則未修正製程之質降而使更頻繁之邊緣環改

(5)

變成爲必然。

爲有助於研討，第 2A 圖說明另一電漿處理室圖，其中說明經由邊緣環 102 從電漿鞘 106 至基座 112 之電容性路徑 150。現在參考第 2A 圖，電漿鞘 106、晶圓 104、基座 112、耦合環 108、邊緣環 102、及陶瓷環 110 皆如第 1 圖所示。從基座 112 之導電表面開始，表示一由基座 112 表面、耦合環 108 表面及其間之空間所界定之等效電容  $C_0$ 。沿著電容性路徑 150，有另一由耦合環 108 表面和邊緣環 102 下表面及其間之空間所界定之等效電容  $C_2$ 。進而沿著電容性路徑 150，邊緣環 102 中之電介材料形成另一電容  $C_1$ 。此外，電漿鞘 106 和邊緣環 102 上表面間之間隙沿電容性路徑 150 形成另一電容  $C_s$ 。

現在參考第 2B 圖，表示電容性路徑 150 之一簡化電氣圖。基座 112 與電容  $C_0$  以電氣方式串聯， $C_0$  表示配置在基座 112 和耦合環 108 之間。電容  $C_2$  沿電容性路徑 150 串聯在耦合環 108 和邊緣環 102 之下表面之間。由邊緣環 102 之電介材料所形成之電容  $C_1$  與電容  $C_2$  串聯。電容  $C_s$  在電容  $C_2$  與電漿鞘 106 之間藉由串聯電容  $C_2$  而完成電容性路徑 150。

當邊緣環磨損且 / 或受電漿傷害時，歸因於邊緣環電介材料之電容  $C_1$  即改變。電容  $C_1$  之改變依次影響邊緣環受損區附近之電漿環境。當電漿環境改變時，製程結果即質降。

第 3A 圖說明第 2A 圖電漿處理室之簡化切面圖，其

(6)

包含邊緣環 102 中之一典範受損區 304。相信邊緣環 102 中形式為溝槽、凹穴、或坑穴之受損區 304 改變受損區附近之上述電容  $C_1$ 。第 3B 圖表示改變之電容性路徑。對照第 2B 圖之情況，歸因於邊緣環 102 中受損電介材料之電容值  $C_1$  由於電介材料之薄化而較大（因  $C = \epsilon A/d$ ）。這電容值  $C_1$  之增加依次增加沿著電容性路徑 150 之總電容抗，造就沿著路徑 150 阻抗之降低（因  $Z = 1/\omega C$  或  $Z = d/\epsilon A\omega$ ）。當沿從電漿鞘至基座路徑之阻抗下降時，沿路徑 150 之電流即增加。經由邊緣環受損區之電漿鞘與基座間電流之增加，相對於基底其它區，與基底邊緣蝕刻率之增加一致。此外，當邊緣環腐蝕進行時，在基底邊緣區中所蝕刻之特性表示朝基底周圍更傾斜。理想上，基底邊緣蝕刻率不會改變且蝕刻特性不隨時間傾斜。而且，邊緣環將不會腐蝕或慢速腐蝕，這將允許蝕刻裝置保持服務中，直到抵達某稍後之服務時段。某些半導體製程無法容許甚於一非常小量之蝕刻特性改變，且照此則邊緣環壽命比材料之小損耗更加縮短。本發明之目的在藉由腐蝕補償，有效延長邊緣環之服務壽命，俾能使基底邊緣蝕刻率之改變及隨著時間之特性傾斜作用降至最小。

如本發明一觀點，藉由降低一或更多電容  $C_0$ 、 $C_2$  或  $C_s$  之容抗加以補償沿電容性路徑 150，歸因於邊緣環損害之電容抗改變。在一較佳實施例中，藉由降低容抗  $C_2$  加以補償由於邊緣環薄化損害所增加之容抗  $C_1$ ，其中， $C_2$  之容抗與邊緣環 F 表面和耦合環間之間隙有關聯。在一實

(7)

施例中，藉由一種機構之提供可達成容抗  $C_2$  之降低，該機構能使邊緣環和耦合環移得更分開，降低其間之容抗  $C_2$  加以補償因邊緣環薄化損害所增加之容抗  $C_1$ 。

如本發明一實施例，第 4A 圖說明一具有可變位置耦合環 408 之一電漿處理室之簡化切面圖。現在參考第 4A 圖，將可變位置耦合環 408 建置成沿一路徑 404 行進。因電容  $C_2$  之容抗值依邊緣環 102 下表面和可變位置耦合環 408 間之距離而定，改變可變位置邊緣環 408 之位置將改變電容  $C_2$  之容抗值。

使用一可變位置耦合環，沿路徑 404，經由可變位置耦合環 408 之重新定位，藉改變容抗  $C_2$ ，現可補償與受損邊緣環 102 相關連之所增容抗  $C_1$ 。淨結果為沿電容路徑 150 之總容抗保持實質上相同，或改變程度較小。因電漿鞘與基座間之容抗保持實質上不變或因使用一可變位置耦合環而改變程度較小，電漿鞘和基座間之阻抗保持實質上不變或因邊緣環磨損而改變程度較小。這依次有助保持邊緣環受損區附近之電漿環境實質上不變或因邊緣環磨損而改變程度較小。

而且，可變位置耦合環之使用，延遲改變邊緣環之需要。當邊緣環磨損時，耦合環即重新定位，針對製程質降加以修正。仍需達到的是需要替換邊緣環 102 之觀點，由於延伸性結構傷害或因由於邊緣環受損所增之容抗  $C_1$  無法超出某些觀點外，藉進一步降低其它容抗之一適當地加以補償。然而，與先前技術比較，替換頻率較少，因此，

(8)

降低高成本之生產停擺時間以及替換程序所需之設備重校。

在一實施例中，對於一特定電漿處理室之特定製程，藉由隨著時間測量邊緣環厚度可以經驗決定邊緣環薄化或受損之量。例如，在一實施例中，可使用一接觸探針測量受影響區中之邊緣環厚度。一旦決定邊緣環薄化量為時間函數或所處理基底數之函數時，即可決定容抗值  $C_1$  為時間之函數或所處理基底數之函數。為補償因邊緣環薄化傷害所增之容抗，在沿著電漿鞘和基座間之電容性路徑之一或更多其它電容中，可使用這種資訊作為時間之函數或所處理基底數之函數加以決定需降低之容抗。在可變位置耦合環情況中，可依次使用這資訊，作為時間之函數或所處理基底數之函數，在生產上線期間計算耦合環與邊緣環間所需之間隙，令人滿意地加以補償因邊緣環薄化損傷所增之容抗。

在另一實施例中，理論上或經由所考慮之電腦輔助模式化，在其它之間，電漿處理室之各種組件材料，處理室及其組件幾何圖形，及製程處理方式，可計算沿著電漿鞘和基座間之電容性路徑一或更多電容所降低之容抗值。然後可使用這資訊降低生產室中沿電漿鞘和基座間之電容性路徑一或更多其它電容之容抗。

可以各種方式完成經由邊緣環降低沿電漿鞘和基座間之電容性路徑之一或更多其它電容之容抗值。例如，在一可變位置耦合環情況中，可提供一或更多線性或螺旋式引

(9)

動器，相對邊緣環加以實際移動可變位置耦合環 408。引動器可抵住基座 112 或陶瓷環 110 或甚至是邊緣環 102，如想要的話，加以固定。

此外，預期可另外或額外使邊緣環可移動，補償歸因於邊緣環薄化損害所增之容抗  $C1$ 。還有，要保持耦合環及邊緣環靜止至提供可移動插件加以補償歸因於邊緣環薄化損害所增之容抗  $C1$  是可能的，其中之可移動插件可如所需，位在基座和耦合環間之間隙中，或在耦合環與邊緣環之間，或在邊緣環與電漿鞘之間。

在任何情況中，最好可當場調整容抗。那就是，最好有設置電漿處理室之機構，允許調整沿電漿鞘和基座間之電容性路徑之一或更多其它電容之容抗，而不需將電漿處理室從生產線上之服務移除一段延長時期。耦合至可變位置耦合環之引動器不過是這種當場調整容抗型式之機構的實例，它補償歸因於邊緣環薄化損害所增之容抗  $C1$ 。作為進一步之實例，利用如可變電容之一可變阻抗裝置可使耦合環靜止但對基座可具一可變阻抗。在這情況中，可依所需調整可變阻抗裝置之值加以補償邊緣環之容抗改變。

也應了解的是某些處理室之設計在電漿鞘和經由邊緣環之基座間之電容性路徑中可含較少或較大量之組件。不管所含之組件數量（如環或任何其它結構），只要可降低沿電漿鞘和基座體間電容性路徑之一或更多其它容抗，加以補償歸因於邊緣環薄化損害所增之容抗  $C1$ ，即能降低製程質降並在需要更換前使用邊緣環達一段較長時間。

(10)

雖然本發明已根據數較佳實施例加以說明，仍有變更、替換，及落在本發明範圍內之對等物。例如，就蝕刻應用而論，雖有說明圖式，但應了解的是本發明亦適用沈積製程。在沈積製程，或甚至對某些蝕刻製程之情況中，邊緣環上之材料沈積可降低沿電漿鞘和基座體間之上述電容性路徑之邊緣環容抗，且在某些情況中，需要調整增加沿電容性路徑其它地區之容抗而加以補償。在這情況中，經驗上可決定隨著時間之沈積量，確定由於沈積所改變之邊緣環容抗，或可將邊緣環之容抗改變加以模式化可以數學加以計算。藉由調整沿上述電容性路徑之一或更多容抗，然後可使用這資訊使有助於補償。

而且，未必使本發明侷限在任何特定型式之電漿產生技術。因此，不管電漿如何產生，預期本發明適用於由於邊緣環薄化損害或邊緣環上之材料增強而經歷製程質降之任何及所有電漿處理系統，包含感應耦合電漿處理系統，電容耦合電漿處理系統，及其它系統。亦應注意的是，有實施本發明方法與裝置之許多另選方法。因此預期將以下所附之申請項目解譯為包含所有這種變更，替換及落在本發明真正精神與範圍內之對等物。

#### 【圖式簡單說明】

本發明將藉由隨圖中之實例而非受限於該實例加以說明，且其中相同之參註編號指的是類似之元件且其中：

第 1 圖說明一電漿處理室之簡化切面圖；

(11)

第 2A 圖說明如本發明一實施例之電漿處理室之簡化切面圖；

第 2B 圖說明如本發明一實施例一電容性路徑之簡化電氣圖；

第 3A 圖說明如本發明一實施例之電漿處理室之簡化切面圖；

第 3B 圖說明如本發明一實施例一電容性路徑之簡化電氣圖；

第 4A 圖說明如本發明一實施例之電漿處理室之簡化切面圖；以及

第 4B 圖說明如本發明一實施例之電容性路徑之簡化電氣圖。

【主要元件對照表】

|     |       |
|-----|-------|
| 100 | 電漿處理室 |
| 104 | 晶圓    |
| 112 | 基座    |
| 108 | 耦合環   |
| 110 | 陶瓷環   |
| 102 | 邊緣環   |
| 106 | 電漿鞘   |
| 150 | 電容性路徑 |
| 304 | 受損區   |
| 408 | 耦合環   |

(12)

404 路 徑

### 伍、中文發明摘要

發明之名稱：電漿處理室中之邊緣環磨損之補償方法及裝置

一種電漿處理系統之一電漿處理室中多數基底之處理方法，在處理期間，各基底是配置在一基座上並由一邊緣環所圍繞。這方法包含根據電漿處理室中一指定製程之處理方式，處理多數基底之一第一基底。這方法更包含之後沿著電漿處理室中一電漿鞘與經由邊緣環之基座間之一電容性路徑，調整一電容之容抗為一指定值。這方法額外包含，調整後根據電漿處理室中之指定製程處理方式，處理多數基底之一第二基底，其中之調整不需改變邊緣環。

### 陸、英文發明摘要

發明之名稱：

**A METHOD AND APPARATUS FOR THE COMPENSATION OF EDGE RING WEAR IN A PLASMA PROCESSING CHAMBER**

#### ABSTRACT

A method for processing a plurality of substrates in a plasma processing chamber of a plasma processing system, each of the substrate being disposed on a chuck and surrounded by an edge ring during the processing. The method includes processing a first substrate of the plurality of substrates in accordance to a given process recipe in the plasma processing chamber. The method further includes adjusting, thereafter, a capacitance value of a capacitance along a capacitive path between a plasma sheath in the plasma processing chamber and the chuck through the edge ring by a given value. The method additionally includes processing a second substrate of the plurality of substrates in accordance to the given process recipe in the plasma processing chamber after the adjusting, wherein the adjusting is performed without requiring a change in the edge ring.

(1)

### 拾、申請專利範圍

1.一種電漿處理系統之電漿處理室中多數基底之處理方法，在該處理期間，各該基底是配置在一基座上並由一邊緣環所圍繞，包含：

根據在該電漿處理室中一指定製程之處理方式，處理該多數基底之一第一基底；

之後，沿著該電漿處理室中一電漿鞘與經由該邊緣環之該基座間之一電容性路徑，調整一電容之容抗為一指定值；以及

在該調整後，根據該電漿處理室中之該指定製程處理方式，處理該多數基底之一第二基底，其中之該調整不需改變該邊緣環。

2.如申請專利範圍第 1 項之方法，其中之該調整包含增加沿著該電容性路徑之接鄰表面間之間隙。

3.如申請專利範圍第 2 項之方法，其中之該接鄰表面包含該邊緣環之一表面及該電漿處理室一耦合環之一表面。

4. 如申請專利範圍第 3 項之方法，其中之該耦合環可沿一軸移動而增加該間隙，該軸是垂直該邊緣環之該表面。

5. 如申請專利範圍第 3 項之方法，其中之該電漿處理室表示一蝕刻室。

6. 如申請專利範圍第 3 項之方法，其中之該調整是當場實施的。

(2)

7. 如申請專利範圍第 3 項之方法，其中之該調整是藉觸發一耦合至該耦合環之引動器加以完成的。

8. 如申請專利範圍第 7 項之方法，其中之該引動器為一線性引動器。

9. 如申請專利範圍第 7 項之方法，其中之該引動器為一螺旋式引動器。

10. 如申請專利範圍第 3 項之方法，其中之該指定值表示足以補償沿該電容性路徑之一第一容抗增加值，該第一容抗增加值歸因於該邊緣環之薄化損害。

11. 如申請專利範圍第 3 項之方法，其中，在操作該處理室達一預定時間量後實施該調整。

12. 如申請專利範圍第 3 項之方法，其中，在該電漿處理室中處理一預定基底數量後實施該調整。

13. 如申請專利範圍第 1 項之方法，其中，使用一設有該電漿處理室之引動器當場實施該調整且其中之該基底為一半導體晶圓。

14. 如申請專利範圍第 1 項之方法，其中，使用一設有該電漿處理室之引動器當場實施該調整且其中之該基底為一玻璃面板。

15. 如申請專利範圍第 1 項之方法，其中之該電漿處理室表示一蝕刻室。

16. 如申請專利範圍第 1 項之方法，其中之該電漿處理室表示一沈積室。

17. 如申請專利範圍第 1 項之方法，其中之該電漿處

(3)

理室表示一感應耦合電漿處理室。

18. 如申請專利範圍第 1 項之方法，其中之該電容表示一可變電容，該調整包含改變該可變電容之一值。

19. 一種具有至少一電漿處理室加以處理多數基底之電漿處理系統，該電漿處理室包含：

一被建置成在該處理期間用以支撐一基底之基座；

一具有一外圍之邊緣環，該邊緣環之該外圍圍繞該基座，其中，在該處理期間，該邊緣環是配置在沿著一電漿鞘與該基座間之一電容性路徑，該電漿鞘是與一在該處理期間所產生之電漿有關連；以及

一用以當場調整一電容容抗值之佈置，該電容是配置在沿著該電容性路徑。

20. 如申請專利範圍第 19 項之電漿處理系統，其中之該調整包含調整沿該電容性路徑之接鄰表面之一間隙。

21. 如申請專利範圍第 20 項之電漿處理系統，其中之該電漿處理室更包含一配置在沿著該電容性路徑之耦合環且其中之該接鄰表面包含該邊緣環之一表面及該電漿處理室一耦合環之一表面。

22. 如申請專利範圍第 21 項之電漿處理系統，其中之該佈置是耦合至該耦合環並被建置成沿一軸加以移動該耦合環而增加該間隙，該軸是垂直該邊緣環之該表面。

23. 如申請專利範圍第 20 項之電漿處理系統，其中之該佈置包含一引動器。

24. 如申請專利範圍第 23 項之電漿處理系統，其中

(4)

之該引動器爲一線性引動器。

25. 如申請專利範圍第 23 項之電漿處理系統，其中之該引動器爲一螺旋式引動器。

26. 如申請專利範圍第 19 項之電漿處理系統，其中，沿該電容性路徑所配置之該電容之該容抗值降低一指定值，該指定值表示足以補償沿該電容性路徑之一第一容抗增加值，該第一容抗增加值歸因於該邊緣環之薄化損害。

27. 如申請專利範圍第 19 項之電漿處理系統，其中之該處理包含蝕刻該基底。

28. 如申請專利範圍第 19 項之電漿處理系統，其中之該處理包含沈積一材料層在該基底上。

29. 如申請專利範圍第 19 項之電漿處理系統，其中之該電容表示一可變阻抗裝置，用以當場調整該電容之該容抗值之該佈置包含一用以調整該可變阻抗裝置容抗值之調整機構。

30. 一種具有至少一電漿處理室加以處理多數基底之電漿處理系統，該電漿處理室包含：

在該處理期間用以支撐一基底之支撐裝置；

一具有一外圍之邊緣環，該邊緣環之該外圍圍繞該支撐裝置，其中，在該處理期間，該邊緣環是配置在沿著一電漿鞘與該支撐裝置間之一電容性路徑，該電漿鞘是與一在該處理期間所產生之一電漿有關連；以及

一用以當場調整一電容容抗值之裝置，該電容是配置在沿著該電容性路徑。

(5)

31. 如申請專利範圍第 30 項之電漿處理系統，其中之該調整包含增加沿該電容性路徑之接鄰表面間之一間隙。

32. 如申請專利範圍第 31 項之電漿處理系統，其中之該電漿處理室更包含一配置在沿著該電容性路徑之耦合環且其中之該接鄰表面包含該邊緣環之一表面及該電漿處理室一耦合環之一表面。

33. 如申請專利範圍第 32 項之電漿處理系統，其中之該調整裝置是耦合至該耦合環並被建置成沿一軸加以移動該耦合環而增加該間隙，該軸是垂直該邊緣環之該表面。

34. 如申請專利範圍第 32 項之電漿處理系統，其中之該調整裝置是耦合至該耦合環並被建置成沿一軸加以移動該耦合環而降低該間隙，該軸是垂直該邊緣環之該表面。

35. 如申請專利範圍第 31 項之電漿處理系統，其中之該調整裝置包含線性引動器和螺旋式引動器之一。

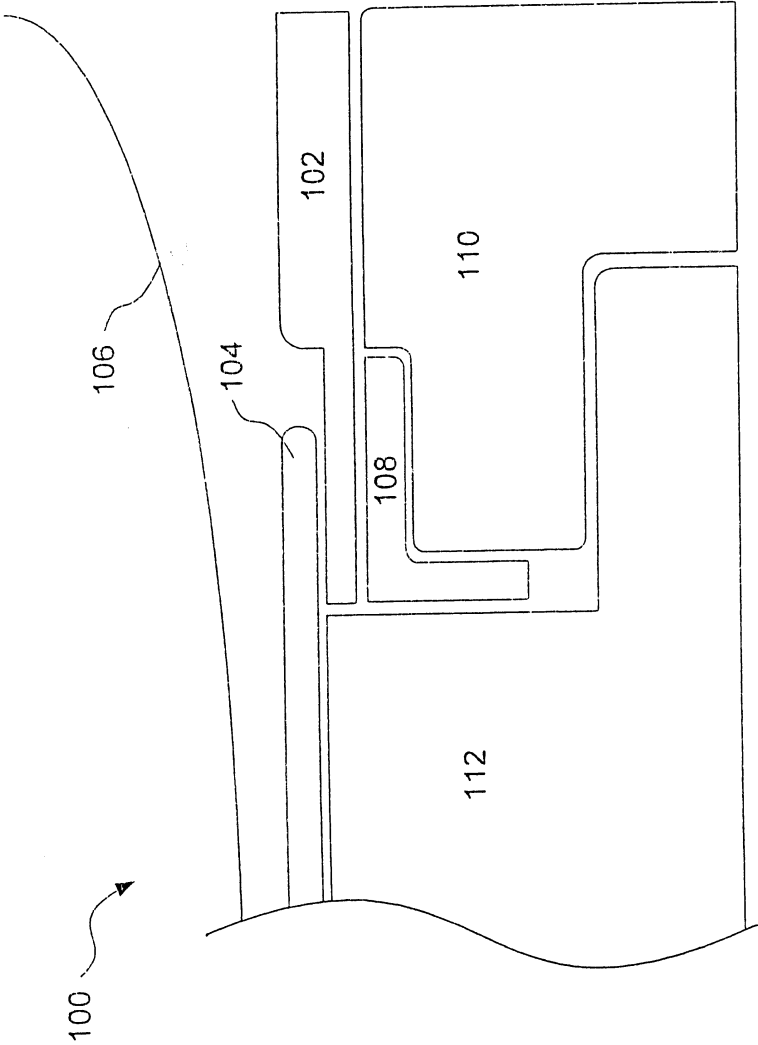
36. 如申請專利範圍第 30 項之電漿處理系統，其中，沿該電容性路徑所配置之該電容之該容抗值降低一指定值，該指定值表示足以補償沿該電容性路徑之一第一容抗增加值，從該處理之該第一容抗增加值歸因於該邊緣環之薄化損害。

37. 如申請專利範圍第 30 項之電漿處理系統，其中，沿該電容性路徑所配置之該電容之該容抗值增加一指定

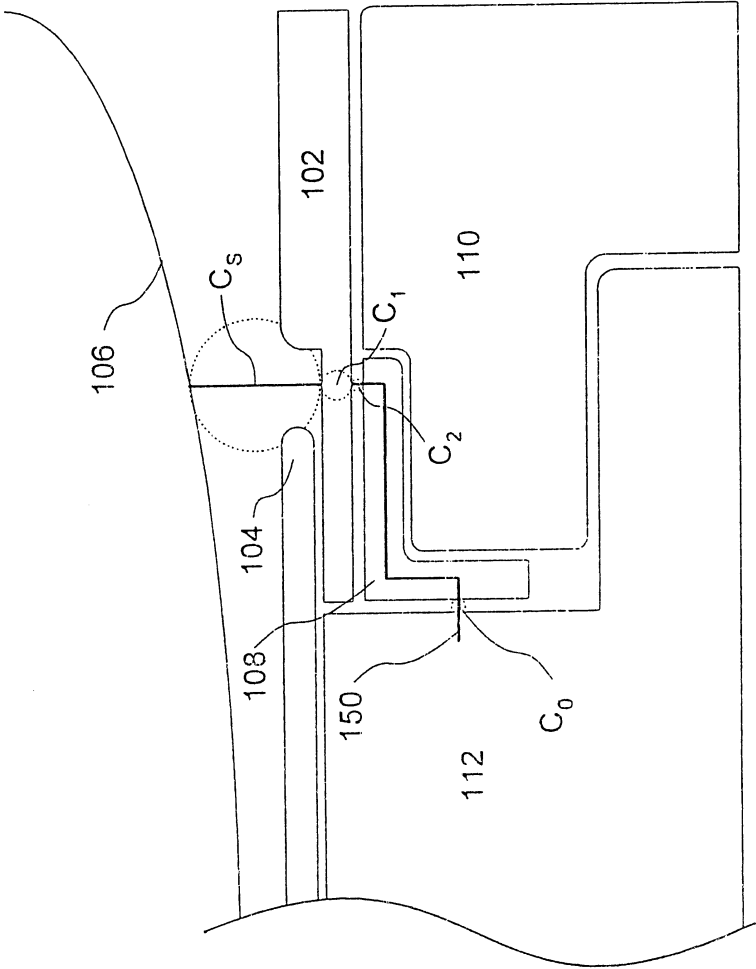
(6)

值，該指定值表示足以補償沿該電容性路徑之一第一容抗降低值，從該處理之該第一容抗降低歸因於該邊緣環上之材料增強。

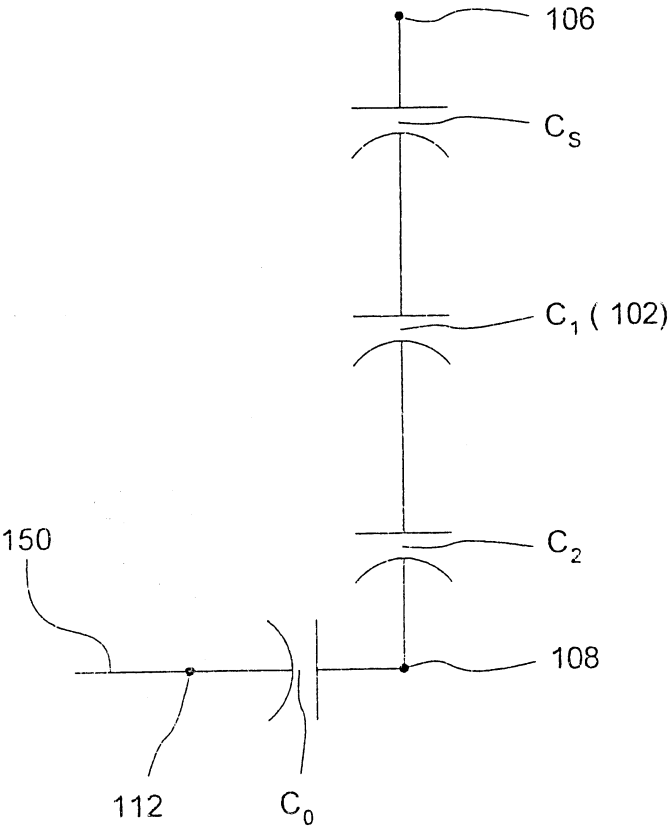
第1圖



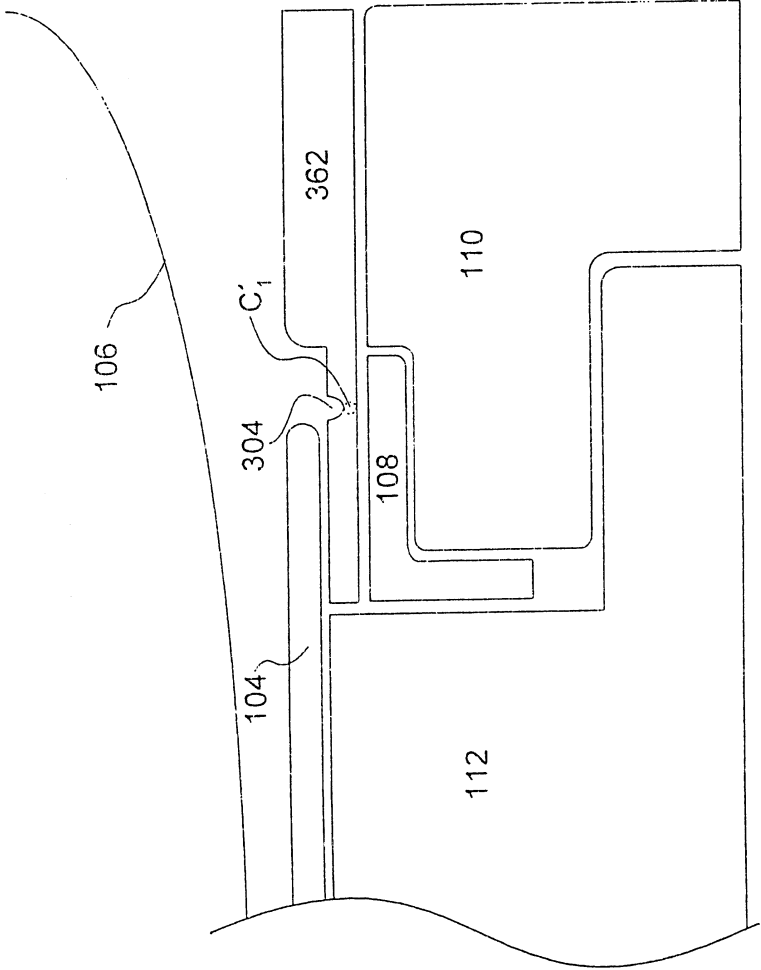
第2A圖



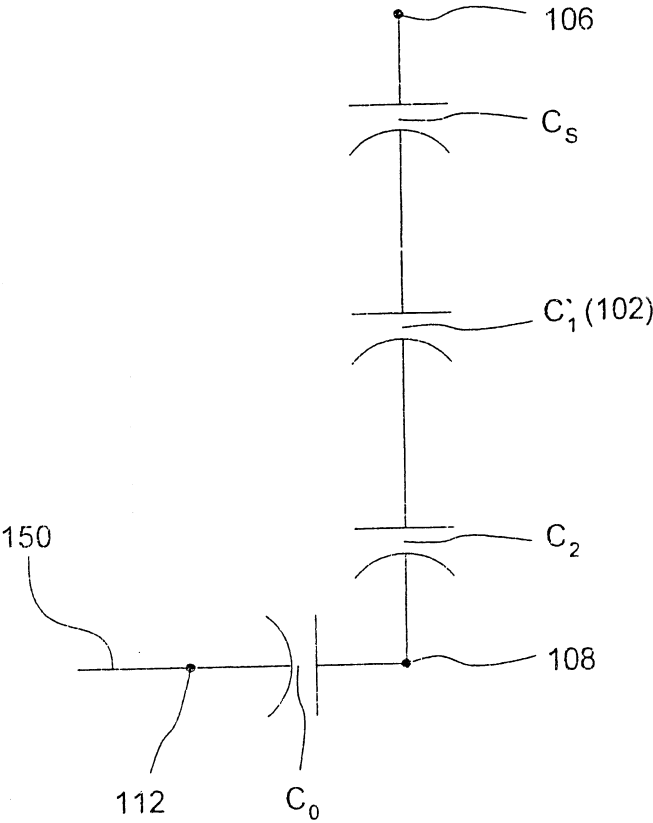
第2B圖



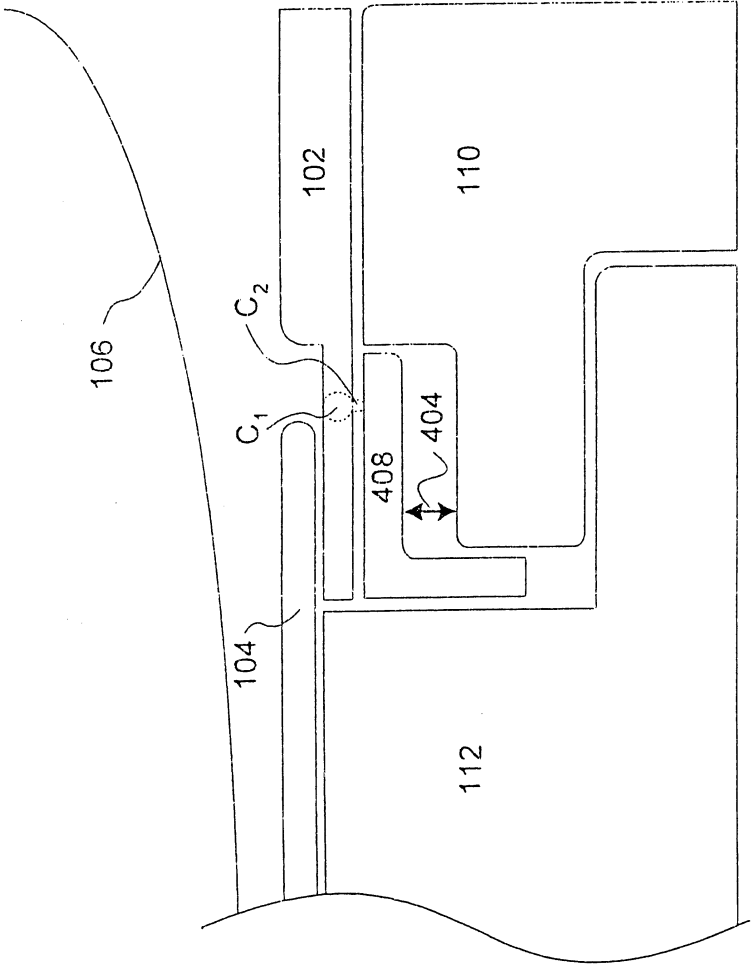
第3A圖



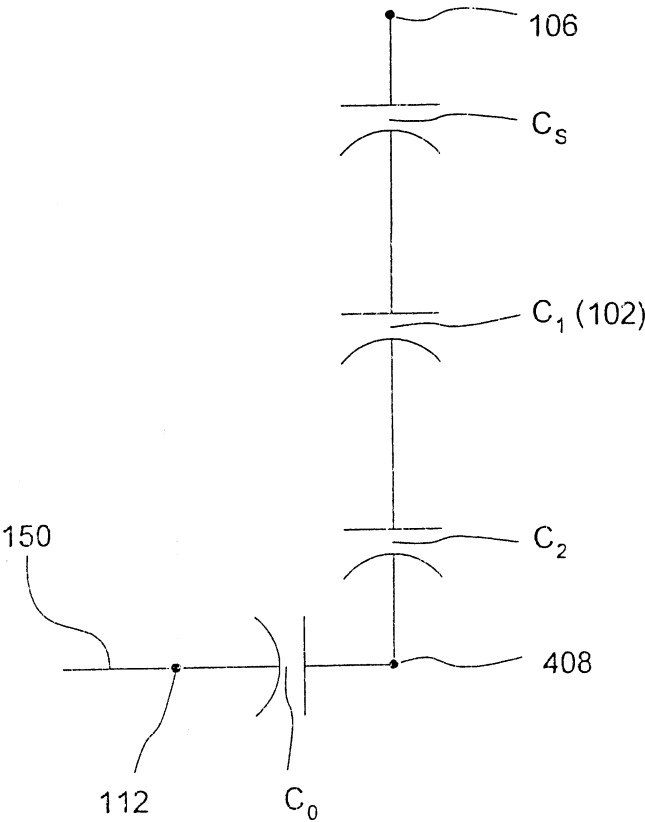
第3B圖



第4A圖



第4B圖



柒、 (一)、本案指定之代表圖為：第 4A 圖

(二)、本案代表圖之元件代表符號簡單說明：

|     |     |
|-----|-----|
| 102 | 邊緣環 |
| 104 | 晶圓  |
| 106 | 電漿鞘 |
| 110 | 陶瓷環 |
| 112 | 基座  |
| 404 | 路徑  |
| 408 | 耦合環 |

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無