



(12) 发明专利



(10) 授权公告号 CN 114365456 B

(45) 授权公告日 2024. 07. 26

(21) 申请号 202080063844.4

(22) 申请日 2020.07.20

(65) 同一申请的已公布的文献号
申请公布号 CN 114365456 A

(43) 申请公布日 2022.04.15

(30) 优先权数据
16/517,019 2019.07.19 US

(85) PCT国际申请进入国家阶段日
2022.03.11

(86) PCT国际申请的申请数据
PCT/US2020/042717 2020.07.20

(87) PCT国际申请的公布数据
W02021/016153 EN 2021.01.28

(73) 专利权人 德克萨斯仪器股份有限公司
地址 美国德克萨斯州

(72) 发明人 R·A·黑斯廷斯

(74) 专利代理机构 北京纪凯知识产权代理有限公司 11245
专利代理师 袁策

(51) Int.Cl.
H04L 12/10 (2006.01)
G01R 19/165 (2006.01)
H02H 3/06 (2006.01)

(56) 对比文件
US 2011018593 A1, 2011.01.27
审查员 郭倩

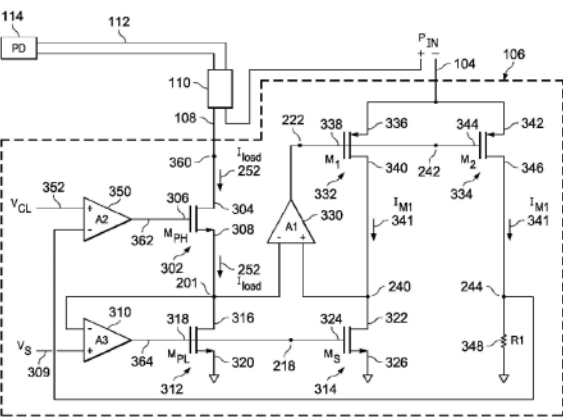
权利要求书2页 说明书15页 附图4页

(54) 发明名称

用于电流感测和电流限制的方法和装置

(57) 摘要

公开了用于电流感测和电流限制的方法、装置、系统和制品。示例装置包括：第一主晶体管(302)，其包括耦合在输出端子(108)和中间节点(201)之间的第一主晶体管栅极端子(306)；第二主晶体管(312)，其包括耦合在中间节点(201)和接地端子之间的第二主晶体管栅极端子(318)；第一放大器(350)，其包括耦合到第一主晶体管栅极端子(306)的第一放大器输出(362)；第二放大器(310)，其包括耦合到第二主晶体管栅极端子(318)的第二放大器输出(364)；以及第三放大器(330)，其包括耦合到中间节点(201)的第三放大器反相输入、耦合到感测晶体管(314)的第三放大器非反相输入和耦合到第三晶体管(332)的第三栅极端子(338)的第三放大器输出。



1. 一种装置,其包括:

第一主晶体管,其包括第一主晶体管栅极端子,耦合在输出端子和第一中间节点之间;

第二主晶体管,其包括第二主晶体管栅极端子,耦合在所述第一中间节点和接地端子之间;

第三主晶体管,其耦合在第二中间节点和所述接地端子之间,并且包括耦合到所述第二主晶体管栅极端子的第三主晶体管栅极端子;

第四主晶体管,其耦合在输入端子和所述第二中间节点之间,并且包括第四主晶体管栅极端子;

第一放大器,其包括耦合到所述第一主晶体管栅极端子的第一放大器输出;

第二放大器,其包括耦合到所述第二主晶体管栅极端子的第二放大器输出;以及

第三放大器,其包括耦合到所述第一中间节点的第三放大器反相输入、耦合到所述第二中间节点的第三放大器非反相输入,以及耦合到所述第四主晶体管栅极端子的第三放大器输出。

2. 根据权利要求1所述的装置,其中所述第一主晶体管、所述第二主晶体管和所述第三主晶体管是N沟道金属氧化物半导体场效应晶体管,并且所述第四主晶体管是P沟道金属氧化物半导体场效应晶体管。

3. 根据权利要求1所述的装置,其中所述第一主晶体管经由所述输出端子耦合到电源装备端口。

4. 根据权利要求1所述的装置,其中所述第二主晶体管与所述第一主晶体管共源共栅。

5. 一种装置,其包括:

共源共栅电路,其包括输出端子、第一主晶体管和第二主晶体管,所述第一主晶体管包括第一主晶体管栅极端子,所述第二主晶体管包括第二主晶体管栅极端子,所述第一主晶体管将所述输出端子上的电压与所述第二主晶体管分离;

第一放大器,其用于控制通过所述第一主晶体管传导到所述输出端子的电流,所述第一放大器耦合到所述第一主晶体管栅极端子;

感测晶体管,其包括耦合到所述第二主晶体管栅极端子的感测晶体管栅极端子,用于确定所述输出端子上的所述电流;以及

第二放大器,其用于将所述第二主晶体管的电压和感测晶体管的电压调节到对应于所述感测晶体管的操作的值,其中所述感测晶体管的所述操作通过经调节的电压来优化。

6. 根据权利要求5所述的装置,其中所述第一放大器耦合到第一主晶体管栅极端子以控制通过所述第一主晶体管传导的所述电流。

7. 根据权利要求5所述的装置,进一步包括感测放大器,所述感测放大器包括耦合到第二主晶体管漏极端子的感测放大器反相输入、耦合到感测晶体管漏极端子的感测放大器非反相输入,以及耦合到第三晶体管的栅极端子的感测放大器输出。

8. 根据权利要求7所述的装置,其中所述感测放大器将跨所述感测晶体管的电压匹配到跨所述第二主晶体管的电压。

9. 根据权利要求5所述的装置,进一步包括电阻器,以产生表示跨所述感测晶体管的所述电压的电压,其中由所述电阻器产生的所述电压被提供到所述第一放大器。

10. 根据权利要求9所述的装置,其中将所述电阻器产生的所述电压与电流限制电压进

行比较,并且所述第一放大器基于所述比较控制通过所述第一主晶体管传导的所述电流。

11.根据权利要求5所述的装置,其中所述输出端子被配置为经由端口耦合到以太网线缆,其中所述端口向所述以太网线缆提供功率。

12.根据权利要求11所述的装置,其中与所述第一主晶体管一起操作的所述第一放大器控制所述端口提供到所述以太网线缆的所述功率。

13.一种系统,其包括

电源装备电路即PSE电路,其包括:

输入端子;

输出端子;

电流限制电路,其耦合在所述输入端子和电流限制端子之间,并且包括:第一晶体管,其用于感测通过所述电流限制端子传导的电流;以及第二晶体管,当所述第一晶体管感测到通过所述电流限制端子传导的所述电流达到阈值时,所述第二晶体管用于限制通过所述电流限制端子传导的所述电流;

PSE端口,其耦合在所述电流限制端子和所述输出端子之间,用于将通过所述电流限制端子传导的所述电流注入所述输出端子;以及

功率设备电路,其耦合到所述输出端子以接收由所述PSE端口提供的注入电流。

14.根据权利要求13所述的系统,其中所述电流限制电路,相对于没有所述第一晶体管和所述第二晶体管的电流限制电路,包括准确电流感测能力。

15.根据权利要求13所述的系统,其中所述第一晶体管包括大于所述第二晶体管的面积尺寸,以消散由所述电流限制端子的所述电流接收的热量。

16.根据权利要求15所述的系统,其中所述第二晶体管相对于所述第一晶体管消散更少的热量,以相对于没有所述第一晶体管和所述第二晶体管的电流限制电路为电流感测放大器提供低输入电流。

17.根据权利要求13所述的系统,其中所述输出端子为以太网线缆,用于向所述功率设备电路提供功率和数据,并在通过所述电流限制端子传导的所述电流达到所述阈值时限制所述功率设备电路的功率。

18.根据权利要求13所述的系统,其中所述阈值确定在所述功率设备电路或所述电流限制电路被损坏之前,所述功率设备电路或所述电流限制电路要传导的电流的值。

用于电流感测和电流限制的方法和装置

技术领域

[0001] 本公开总体涉及电流,并且更具体地涉及电流感测和限制。

背景技术

[0002] 电流感测是一种用于测量电流的技术。电流测量范围从皮安到数万安培。存在几种方式来实施电流感测以确定电流测量范围。电流感测方法的选择取决于电路的电流要求,诸如电流的幅值、测量电流的准确性、带宽、传导电流的部件的稳健性、实施电流感测方法的电路成本(如果要考虑电流的隔离)或电路的尺寸。电流值可以在电流感测期间产生,并且可以由仪器直接显示或从模拟形式转换为数字形式以供监测或控制系统使用。

附图说明

[0003] 图1是其中电源装备(PSE)通过以太网连接向功率设备(PD)提供功率的系统的框图。

[0004] 图2是示出图1的电流限制电路的实施方式的附加细节的示意图。

[0005] 图3是示出包括共源共栅(cascoded)晶体管的图1的电流限制电路的公开实施方式的附加细节的示意图。

[0006] 图4是图示说明图3的示例电流限制器的电流信号和电压信号的信号图表。

[0007] 这些附图不是按比例绘制的。通常,在贯穿(一个或多个)附图和随附的书面描述将使用相同的附图标记来指代相同或相似的部分。如本专利中所使用的,陈述任何部分(例如,层、膜、区、区域或板)以任何方式在(例如,定位在、位于、设置在或形成在等)另一部分上,指示被引用的部分与另一部分接触,或者被引用的部分在另一部分的上方,其中一个或多个中间部分位于它们之间。陈述任何部分与另一部分接触意味着在这两个部分之间没有中间部分。尽管这些附图示出具有清晰线和边界的层和区域,但是这些线和/或边界中的一些或全部可以被理想化。实际上,边界和/或线可能是不可观察的、混合的和/或不规则的。

具体实施方式

[0008] 连接引用(例如,附接、耦合、连接和连结)将被广义地解释,并且可以包括元件集合之间的中间构件和元件之间的相对移动,除非另有说明。因此,连接引用不一定暗示两个元件直接连接并且彼此具有固定关系。

[0009] 本文公开了感测和限制电流的方法。许多应用需要感测流过功率金属氧化物半导体场效应晶体管(MOSFET)的电流。诸如以太网供电(PoE)的应用需要通过利用电源装备(PSE)中的电流感测方法来感测通过PSE的电流。

[0010] PoE是一种标准,其允许网络线缆将数据和电功率承载到端节点,诸如电信系统中的电话、安全系统中的数码相机、无线适配器等。

[0011] PSE是一种在以太网线缆上提供功率的设备,其决定在PSE向系统中的设备提供的电流变得过载之前,供应功率的设备可以使用多少电流。PSE包括电流感测和电流限制设

计,该设计测量设备汲取的电流,并在设备处于或高于满容量时限制电流。本文公开的示例包括用于诸如PoE应用的高压应用的此类设计。

[0012] 在一些电流感测设计示例中,感测MOSFET(感测FET)用于“感测”(例如,识别、测量等)通过主MOSFET(主FET)传导的电流。如本文所使用的,感测FET与主FET属于同一类型,但感测FET的宽度/长度(W/L)比率要小得多,使得只有可忽略不计的电流流过感测FET。W/L比率是MOSFET沟道的物理宽度与物理长度的比率,其确定流过MOSFET的电流。例如,在MOSFET中,沟道在饱和区域(例如,其中漏极电流变得几乎与漏-源电压无关的区域)时充当导体。此外,沟道在线性区域(例如,其中漏-源电压较小的区域,因此导致漏-源电压和漏-源电流之间的近似线性关系)时充当导体。在线性区域中,沟道的尺寸(例如,宽度和长度)确定沟道的电阻,因此控制在施加特定电压到漏极端子时漏极电流的量。在饱和区域中,在沟道的漏极端形成夹断区域。如果漏-源电压进一步增加,则电压跨夹断区域出现并且不影响沟道(例如,沟道仍然保持夹断)并且漏极电流变得固定(例如,饱和)。本文公开的示例包括具有与主FET相同长度但不同宽度的感测FET,以感测由PSE提供给端节点(例如,受电设备PD)的电流。

[0013] 在一些电流限制设计示例中,第一放大器用于将电压的模拟(例如,表示诸如PD的端节点的电流的电压)与预定义的电流限制电压进行比较。第二放大器用于调整通过感测FET的漏极电流,因此主FET和感测FET的漏-源电压相等,因此通过感测FET传导的电流是通过主FET传导的电流的复制品(例如,像电流镜)。通常,第二放大器需要低输入偏移电压(例如,放大器在闭环反馈环路中操作的输入之间的电压差)以确保每个MOSFET的漏极电压的差不超过阈值百分比(例如,可接受的小差)。

[0014] 本文公开的示例利用共源共栅功率MOSFET以将PoE应用的高电压与用于感测端节点的电流的内部电路系统分离。共源共栅功率MOSFET是串联堆叠的两个或更多个MOSFET。高功率(upper power)主FET(例如,共源共栅)耦合到外部负载并且被布置成相对于低功率(lower power)主FET(例如,共源共栅晶体管)接收更大部分的外部负载输出电压。低功率主FET耦合到高功率主FET并且被布置成控制流过两个主FET的电流。在本文公开的示例中,高功率主FET被设计用于高电压(例如,40伏、50伏、60伏、70伏等),因此在电流限制期间消散了几乎所有的热量。以这种方式,低功率主FET被提供较少的电压,这减少了低功率主FET中产生的热量,并且因此改善电流感测的准确性。

[0015] 图1是向受电设备(PD)提供功率和数据的示例PoE环境100的框图。PoE交换机包括内部电路系统(诸如图2和图3中所示的电路系统),其监测和控制提供给PD的电流。示例PoE环境100包括示例电源装备(PSE)102和示例PD 114,以通过示例以太网线缆112进行通信。示例PSE 102包括示例电流限制器106和示例PSE端口110,并且示例PD包括示例PD端口116、示例控制器118和示例DC-DC转换器120。

[0016] 图1包括示例PSE 102以检测示例PD 114并协商适用于或需要提供给示例PD 114的功率的量。例如,PSE 102通过以太网线缆112向PD 114提供网络数据和功率。示例PSE 102经由示例输入端子104从DC电源、DC-DC转换器等接收功率。示例PSE 102通常用于有线以太网局域网(LAN),并允许每个PD 114运行所需的电流由数据线缆而不是由电源线承载,这将用于安装网络的线的数量最小化。因为PoE受电设备中使用的电压如此低,以至于其不需要有执照的电工来安装,也不需要代码检查员来核查等,因此也可以使用PSE 102。

[0017] 在图1中,示例PSE 102包括示例电流限制器106以通过示例以太网线缆112向示例PD 114提供适用电流。示例电流限制器106经由电流限制端子输出108耦合到示例PSE端口110。示例电流限制器106调节经由示例PSE端口110提供给示例PD 114的电流。下面结合图3更详细地描述示例电流限制器106。

[0018] 图1包括示例PSE端口110以通过示例以太网线缆112分配电压。在一些示例中,PSE端口110包括两个中心抽头变压器,其中输入端子104包括耦合到一个变压器的中心抽头的正引线和耦合到电流限制器并经由电流限制端子输出108进一步耦合到不同变压器的中心抽头的负引线。变压器是电气设备,其经由芯和两个线圈绕组将电能从一个电路传递到另一个电路。中心抽头变压器是对沿变压器的绕组中的一个的中间点进行接触以提取共模电压(例如,绕组的两端处的电压的平均值)。示例PSE端口110可以是IEEE 802.3要求的标准以太网隔离变压器,用于通过以太网线缆112传输数据和功率。

[0019] 图1包括示例以太网线缆112以将功率和数据从示例PSE 102传输到示例PD 114。在一些示例中,以太网线缆112是千兆以太网(例如,1000BASE-T,其需要Category 5线缆),其包括四个双绞线:主接收线对、主传输线对、备用接收线对和备用传输线对。示例PSE端口110可以耦合到主接收线对和主传输线对的一端或备用接收线对和备用传输线对的一端。双线对PSE解决方案(例如PSE 102)可以选择为主线对或备用线对供电。示例PD 114在主线对或备用线对上接受功率,并通过插入两个桥式整流器来做到这一点,一个桥式整流器耦合到主线对的中心抽头,并且另一个桥式整流器耦合到备用线对的中心抽头。在本示例中,桥式整流器耦合到示例控制器118。因此,任何PD都将接受来自主线对或备用线对的功率。例如,主接收线对耦合到PSE端口110中的变压器的一个的上抽头和下抽头,并且主传输线对耦合到PSE端口110中的不同变压器的上抽头和下抽头。在一些示例中,以太网线缆112的所有四个线对都可以耦合到PSE端口110和PD端口116。例如,在四线对PoE实施方式中,PSE 102从一个端口(例如,PSE端口110)将功率注入主线对上,并从第二端口(例如,PSE端口110)将功率注入备用线对上。在此示例中,PD 114保持不变,其中桥式整流器将来自两组线对的功率导向到PD功率路径中到达示例控制器118。

[0020] 示例以太网线缆112可以用于在两线对或全部四线对中承载诸如视频和电流的信号。示例以太网线缆112辅助示例PSE 102和示例PD 114进行通信以确定何时应该移除、限制或供应给示例PD 114的功率。

[0021] 图1包括示例PD 114以接收和利用经由示例PSE 102提供的功率。示例PD114可以是电话系统的电话、安全相机、网络交换机等。示例PD 114通过示例以太网线缆112从示例PSE 102传送、传输和接收数据等。在一些示例中,PD 114连续地从PSE 102汲取电流,而PSE 102监测多少电流正在被汲取。如果示例PSE 102或PD 114过度汲取电流(例如,超过PD制造商设定的最大电流要求或超过PSE 102可以供应的电流量),则示例电流限制器106应用电流限制技术来减少示例PD 114正在汲取的电流。例如,当在PSE 102和PD 114之间建立连接时,它们在所谓的“分类”过程期间协商PD 114将被许可汲取多少功率。在此过程完成后,PSE 102基于此协商将其将提供的电流限制为最大值。图3中公开的示例促进示例PD 114的电流感测和电流限制。

[0022] 在图1中,示例PD 114包括示例PD端口116以从示例以太网线缆112接收功率并将功率传输到示例控制器118。例如,PD端口116包括四个中心抽头变压器,其中中心抽头耦合

到二极管桥式整流器。二极管电桥是桥式电路配置中四个或更多个二极管的布置,其确保PoE环境100传输直流电,而不是交流电,并使PD 114不关心(agnostic)极性。例如,如果主传输线对为正并且主接收线对为负,则二极管桥式整流器确保示例PD 114仍然可以提取功率。此外,如果主传输线对为负并且主接收线对为正,则二极管桥式整流器确保示例PD 114仍然可以提取功率。示例PD端口116经由二极管桥式整流器维持来自以太网线缆112的稳定电流流动,这允许PSE 102准确地感测PD 114正在汲取的电流流量。

[0023] 在图1中,示例PD 114包括示例控制器118以支持检测、分类和过流保护。例如,当PD 114在PoE环境100中实施时,指定值的电阻器耦合到两个桥式整流器的背面。然后,示例PSE 102探测示例以太网线缆112以确定作为检测签名的电阻。在一些示例中,非PoE以太网无法应用此检测签名,并且示例PSE 102将不会向其提供功率。在一些示例中,PSE 102识别检测签名并将电压模式施加到以太网线缆112,并且示例PD 114响应于这些电压施加负载电流,这被认为是分类过程。例如,分类是PSE 102和PD 114之间的协商,其中协商PD 114可以汲取的电流流量。此外,当该过程完成时,示例PSE 102将全电压施加到示例以太网线缆112并且示例PD 114经由示例控制器118接合(例如,捕获、汲取、吸收)电压。由于所施加电压的电容,示例控制器118提供浪涌电流限制。此外,当浪涌完成时,示例PD 114的电流下降到电流限制以下。

[0024] 在图1中,示例PD 114包括示例DC-DC转换器120以进一步将示例PD端口116的输出转换为用于端设备的期望电压。例如,端设备可以是电话或安全相机,其需要与PSE 102提供的电压不同的电压量。示例DC-DC转换器120可以下转换电压。例如,如果PD 114从示例PSE 102接收到稳定的48伏,则DC-DC转换器120将48伏减少到电话可能需要的5伏。示例DC-DC转换器120经由DC-DC输出122将转换后的电压输出到端设备。图2描绘了电流感测和限制示意图,没有使用感测FET的集成传输晶体管(pass transistor)的高压MOSFET和低压MOSFET。电流感测和限制示意图包括示例PD 114和示例PSE端口110,以允许没有高压MOSFET和低压MOSFET的电流感测和限制示意图感测PD 114所汲取的电流。在图2中,传输FET 202和感测FET 204是N沟道金属氧化物半导体场效应晶体管(MOSFET)。传输FET 202包括在中间节点201处耦合到示例PSE端口110的第一漏极端子206、耦合到第二放大器248的输出第一栅极端子208,以及第一源极端子210。感测FET 204包括第二漏极端子212、在节点218处耦合到第一栅极端子208的第二栅极端子214,以及第二源极端子216。

[0025] 在图2中,传输FET 202是例如漏-源电阻的最大值可以是60毫欧的低侧驱动功率FET,并且控制提供给PD 114的电流。当栅极208到源极210的电压减去阈值电压小于漏极端子206到源极端子210的电压并且电流自由地通过第一漏极端子206传导到第一源极端子210时,传输FET 202进入线性操作模式。当跨第一栅极端子208到第一源极端子210的电压小于阈值电压时,传输FET 202进入截止操作模式,其中电流停止通过第一漏极端子206传导到第一源极端子210。

[0026] 在图2中,感测FET 204是与传输FET 202相同类型的低侧驱动功率FET,但其W/L比率较小,使得只有可忽略不计的电流通过感测FET 204传导。典型的W/L比率是 $1(W/L)_p = 10,000(W/L)_s$ 。感测FET 204包括在第三节点240处耦合到伺服放大器220的第二漏极端子212、在第二节点218处耦合到第一栅极端子208的第二栅极端子214,以及第二源极端子216。当栅极214到源极216的电压减去阈值电压小于漏极212到源极216的电压并且电流自

由地通过第二漏极端子212传导到第二源极端子216时,感测FET 204进入线性操作模式。当跨第二栅极端子214到第二源极端子216的电压小于阈值电压时,感测FET 204进入截止操作模式,其中电流停止通过第二漏极端子212传导到第二源极端子216。

[0027] 在图2中,没有高压MOSFET和低压MOSFET的电流感测和电流限制示意图包括伺服放大器220,用于调整通过MOSFET M1 224传导到感测FET 204的漏极电流,直到中间节点201和节点240上的电压基本上相等。伺服放大器220包括耦合到中间节点201的第一反相输入、耦合到第三节点240的第一非反相输入,以及在第四节点222处耦合到第三栅极端子230的第一输出。伺服放大器220比较第一反相输入和第一非反相输入之间的差并且基于该差生成第一输出。如果感测FET 204的漏-源电压低于传输FET 202的漏-源电压,则伺服放大器220的输出电压降低,导致流过M1 224的电流增加,并且因此导致节点240上的电压增加。如果感测FET 204的漏-源电压大于传输FET 202的漏-源电压,则伺服放大器220输出电压增加,导致流过M1 224的电流降低,并且因此导致节点240上的电压降低到与中间节点201上的电压基本上相同的电压。

[0028] 在图2中,没有高压MOSFET和低压MOSFET的电流感测和限制示意图包括M1 224,用于基于耦合到第三栅极端子230的伺服放大器220的第一输出来调整通过感测FET的第二漏极端子212和第二源极端子216传导的电流。M1 224是P沟道金属氧化物半导体场效应晶体管(P沟道MOSFET),其包括第三源极端子228、第三栅极端子230和在第三节点240处耦合到感测FET 204的第二漏极端子212的第三漏极端子232。当第三栅极端子230处的电压加上第三晶体管224的阈值电压小于第三源极节点228处的电压时,P沟道MOSFET M1 224开始通过第三漏极端子232输送电流。当第三栅极端子230处的电压加上第三晶体管224的阈值电压大于第三源极节点228处的电压时,P沟道MOSFET停止通过第三漏极端子232输送电流。

[0029] 在图2中,没有高压MOSFET和低压MOSFET的电流感测和限制示意图包括M2 226,用于将电流施加到电阻器246以产生电压。M2 226是P沟道MOSFET,其与M1 224形成电流镜。M2 226包括第四源极端子234、在第五节点242处耦合到第三栅极端子230的第四栅极端子236,以及在第六节点244处耦合到电阻器246的第四漏极端子238。M2 226由伺服放大器220的第一输出控制并且当M1 224以饱和模式操作时以饱和模式操作。

[0030] 在图2中,没有高压MOSFET和低压MOSFET的电流感测和限制示意图包括电阻器246,用于基于从第四漏极端子238传导的电流来产生电压。电阻器246在第六节点244处耦合到第二放大器248的第二反相输入。

[0031] 在图2中,没有高压MOSFET和低压MOSFET的电流感测和限制示意图包括第二放大器248,用于控制传输FET 202,并且因此通过调整跨第一栅极端子208的电压来限制负载电流。第二放大器248包括第二非反相输入250、耦合到电阻器246的第二反相输入,以及耦合到第一栅极端子208的第二输出。第二非反相输入250的电压是电流限制电压,其表示施加在PD 114上的期望电流限制的模拟。将第二非反相输入端250的电压与来自电阻器246的第二反相输入处的电压进行比较,以通过降低通过第一漏极端子206传导到第一源极端子210的电流来限制示例PD 114所汲取的电流。

[0032] 在没有高压晶体管和低压晶体管的电流感测和限制示意图用于感测通过以太网线缆112提供给PD 114的电流的操作中,当跨第一栅极端子208和第一源极端子210的电压超过传输FET 202的阈值电压时,来自PSE端口110的电流Iload 252通过第一漏极端子206

传导到传输FET 202的第一源极端子210。此外,中间节点201和传输FET 202之间的电压差在中间节点201处被提供给伺服放大器220的第一反相输入。

[0033] 伺服放大器220将第一反相输入处的电压与第一非反相输入处的电压进行比较。第一非反相输入处的电压也是跨第二漏极端子212到第二源极端子216的电压,该电压在第三节点240处耦合到第一非反相输入。如果伺服放大器220确定第一非反相输入处的电压小于第一反相输入处的电压,则伺服放大器220在节点222上产生输出电压,其幅值与伺服放大器220的非反相输入和反相输入之间的差成比例。节点222处的电压的降低导致通过晶体管224传导的电流增加。类似地,节点222处的电压的增加导致通过M1 224传导的电流降低。

[0034] 如果伺服放大器220确定第一非反相输入处的电压逐渐大于第一反相输入处的电压,则伺服放大器220的输出增加,因此导致传导出M1 224的第三漏极端子232的电流减少,这继而降低第一非反相输入处的电压。由放大器A1 220、M1 224和感测FET 204组成的回路稳定到平衡点,在该平衡点处,漏极端子206和212处的电压将基本上相等。

[0035] 如以上段落所描述的,由伺服放大器220、M1 224和感测FET 204组成的回路总是试图通过调整跨第三栅极端子230的电压来将跨感测FET 204的漏-源电压与跨传输FET 202的漏-源电压匹配。通过第三源极228传导到M1 224的第三漏极端子232的电流IM1 254与通过第二漏极端子212传导到第二源极端子216的电流相同。当通过第三漏极端子232传导的电流IM1 254增加时,跨第二漏极端子212到第二源极端子216的电压增加。第三节点240不断地向伺服放大器220的第一非反相输入供应电压,该电压指示第三节点240处的电压与感测FET 204的电压之间的电压差。作为响应,伺服放大器220通过增加或降低输出电压来响应,以便将跨感测FET 204的电压与跨传输FET 202的电压匹配。

[0036] 当跨传输FET 202的电压等于跨感测FET 204的电压时,传输FET 202出现挑战。在理想情况下,伺服放大器220将具有零偏移,但实际上,伺服放大器220的两个输入引脚具有不同的电压电位。伺服放大器220应包括低输入偏移电压,以便伺服放大器220准确地将感测FET 204与传输FET 202的漏-源电压匹配。如果MOSFET操作在线性区域中(例如,当栅-源电压减去阈值电压小于漏-源电压时),这些电压必须非常准确地匹配。如果通过传输FET 202传导的电流降低到低值,则输入偏移要求变得尖锐。

[0037] 没有高压晶体管和低压晶体管的电流感测和限制示意图的典型应用涉及PSE 102的电源装备(PSE)(例如,图1的电流限制器106)。如本文所使用的,PSE是在以太网线缆112上提供电源的设备。PSE使用传输FET 202来控制注入以太网线缆112的电流。为了满足电气和电子工程师协会(IEEE)802.3bt定义的最高功率(例如,Type-4)PSE的要求并限制自发热,传输FET 202将具有大约200毫欧的最大最差情况电阻和大约60毫欧的最小电阻(假设-40°C到125°C的结温以及通常的工艺变化)。

[0038] PSE将在几毫安的准确性内感测低至5毫安的电流,以实现IEEE 802.3bt中描述的DC-DC断开特征。如果有5毫安通过具有60毫欧的最小电阻的传输FET 202进行传导,则有0.3毫伏跨传输FET 202的第一漏极端子206到第一源极端子210传导。传输FET 202和感测FET 204的漏-源电压中的任何失配都会通过感测FET 204的第二漏极端子212传导的电流中产生相等百分比误差。漏-源电压的百分比误差等于节点240处的电压和节点201处的电压之间的差除以节点240处的电压并乘以100%。第二漏极端子212处的电流的百分比误差等于该电流的实际值与在节点240和201处的电压相等时该电流将具有的值之间的偏差

除以该电流的实际值并乘以100%。用户可以要求等百分比误差小于5%或更大,其中伺服放大器220将具有小于0.3毫伏的5%的输入偏移电压(例如,0.3毫伏的5%为15微伏)。因为传输FET 202内的功率消散所产生的扰乱伺服放大器220的操作的热梯度的大变化(例如,热量的增加、热量的降低等),所以很难获得该小的偏移电压。例如,任何两种不相似的材料接触都会产生接触电位。在等温系统中,任何回路周围的所有接触电位总和为零。然而,如果回路中不同接触部的温度不同,则由于塞贝克(Seebeck)效应(例如,更普遍地称为热电效应),将出现净电压差。例如,金属-硅接触的塞贝克电位可以等于多达1 mV/°C。这意味着制造商或设计人员要将放大器部分内的温差控制在小部分程度,以实现微伏级准确性。

[0039] 在没有高压晶体管和低压晶体管的电流感测和限制示意图用于限制供应到PD 114的电流的操作中,传输FET 202将电流限制到最大值,在该最大值下,节点244上的电压近似等于第二非反相输入250上的电流限制电压。如果PD 114汲取1安培,并且W/L比率为1 ($(W/L)_p = 10,000 (W/L)_s$),则1安培传导通过传输FET 202的第一漏极端子206,并且0.1毫安传导通过感测FET 204的第二漏极端子212,因为两个MOSFET的尺寸不同。由于0.1毫安传导通过感测FET 204,则0.1毫安也传导通过M1 224。

[0040] 在图2中,M2 226是M1 224的复制品。M2 226由伺服放大器220经由耦合到第一输出的第四节点222的第五节点242控制。M2 226以与M1 224类似的方式操作。由M2 226输送的电流 I_{M1} 254跨电阻器246被施加以产生电压。电阻器246例如是10千欧,并且由于通过M1 224传导的电流是0.1毫安,则通过M2 226传导的电流也是0.1毫安,因此跨电阻器246产生1伏的电压。跨电阻器246产生的电压经由第六节点244被提供到第二放大器248的第二反相输入。第二放大器248将第二反相输入的电压与第二非反相输入250的电流限制电压进行比较。电流限制电压是预设电压,因此如果1伏超过该预设电压,则第二放大器248降低跨第一栅极端子208的电压,直到跨电阻器246的电压下降到等于第二非反相输入250处的电流限制电压。当第二放大器248降低在到第一栅极端子208和第二栅极端子214的第二输出处的电压时,其限制PD 114的电流,因为降低第一栅极端子208处的电压会减少从第一漏极端子206到第一源极端子210的电流流动,从而向PD 114提供较少电流。

[0041] 然而,当第二放大器248降低跨第一栅极端子208的电压并且跨第一漏极端子206的电流降低时,传输FET 202离开线性区域并进入饱和区域(例如,其中MOSFET充当电压-控制电流源)。这发生在PD 114的端设备具有小于某个阈值的电阻并且电流超过电流限制时,或者发生在PD 114的端设备短路并变得等于供应电压(例如,PD端口116所供应的电压)时。如果跨传输FET 202的电压高,则跨感测FET 204的电压也高,指示伺服放大器220包括轨到轨输入共模范围。共模范围是放大器的输入处的电压范围,对于该范围,放大器至少提供其最小额定直流开环增益(例如,在电路中不使用反馈时获得的增益)。轨到轨输入共模范围是其中电压包括到放大器和接地的正电源的范围,其通常大(例如,正电源可以为50伏),特别是在PoE应用中,以按预期操作。例如,单电源放大器由正电源馈电,并且包括返回到该电源所参考的接地的返回路径。在其他示例中,存在双电源放大器,其由以接地为参考的正电源和负电源馈电,其中输入共模范围从正电源电压向下延伸到负电源电压。因为伺服放大器220还必须具有可能难以获得的低输入偏移,所以这对没有高压晶体管和低压晶体管的电流感测和限制示意图提出了挑战。因为要构建输入级以承受高电压,所以输入级上的高电压增加了难度。

[0042] 图3的示例描绘示例电流限制电路,其克服了如与图2相关联的段落中所描述的没有高压晶体管和低压晶体管的电流感测和限制示意图的挑战。下面结合图3讨论克服图2的没有高压MOSFET和低压MOSFET的电流限制示意图的挑战的方法。图3包括示例电流限制电路106、示例电源装备端口(PSE端口)110、示例以太网线缆112、示例PD 114。图3的示例电流限制电路106是包括示例高压MOSFET (Mph) 302、示例放大器(A3) 310、示例低压MOSFET (Mp1) 312、示例感测FET 314、示例电流感测放大器(A1) 330、示例第一控制MOSFET (M1) 332、示例第二控制MOSFET (M2) 334、示例电阻器348和示例电流限制放大器(A2) 350的共源共栅电路。

[0043] 图3包括示例PSE端口110以通过示例以太网线缆112传输和接收数据和功率。PSE端口110结合图1进行描述。

[0044] 图3包括示例以太网线缆112以在以太网供电应用中的示例PSE 102和示例PD 114之间通信。示例以太网线缆112结合图1进行描述。

[0045] 图3包括示例PD 114以利用示例电流限制电路106经由示例以太网线缆112供应的电流。示例PD 114是功率设备电路。示例PSE端口110经由示例以太网线缆112耦合到示例PD 114,以太网线缆112包括主接收线对和主传输线对。示例PD 114通过施加在主传输线对和主接收线对上的直流电的方式从示例PSE 102接收功率。示例以太网线缆112的主接收线对可以耦合到示例PSE端口110和示例PD端口116的变压器中的一个,并且示例以太网线缆112的主传输线对可以耦合到示例PSE端口110和示例PD端口116的不同变压器。

[0046] 图3包括示例高压MOSFET Mph 302以限制由示例电流限制电路106提供的电流并且将示例PD 114的由示例以太网线缆112接收的高电压与下面更详细讨论的电流感测MOSFET分离。示例Mph 302是低侧驱动N沟道MOSFET并且包括示例Mph漏极端子304、示例Mph栅极端子306和示例Mph源极端子308。示例Mph漏极端子304在节点360处耦合到输出端子108(例如,电流限制端子108)以经由示例PSE端口110中的变压器的中心抽头从示例PD 114接收电压,示例Mph栅极端子306耦合到示例电流限制放大器(A2) 350,并且示例Mph源极端子308耦合到示例低压MOSFET (Mp1) 312的示例Mp1漏极端子316。

[0047] 在一些示例中,Mph 302是上晶体管,因为上晶体管位于下晶体管(例如,Mp1 312)上方。此外,Mph 302可以是包括第一主晶体管漏极端子、第一主晶体管栅极端子和第一主晶体管源极端子的第一主晶体管。可替代地,Mph 302可以是高侧驱动N沟道MOSFET、低侧驱动P沟道MOSFET或高侧驱动P沟道MOSFET,其中Mph 302将相对于MOSFET的类型耦合到示意图的不同特征件。

[0048] 图3包括示例低压MOSFET (Mp1) 312以向示例感测放大器330提供小电压以便示例感测FET 314准确感测由示例PD 114汲取的电流。示例Mp1 312是低侧驱动N沟道MOSFET,并且包括示例Mp1漏极端子316、示例Mp1栅极端子318和示例Mp1源极端子320。示例Mp1漏极端子316耦合到示例Mph源极端子308并在中间节点201处耦合到示例A1反相输入。示例Mp1栅极端子318耦合到示例A3输出,其中A3输出控制Mp1 312的栅-源电压。示例Mp1源极端子320耦合到接地端子。

[0049] 在一些示例中,Mp1 312是下晶体管,因为Mp1 312在上晶体管(例如,Mph 302)的下方。此外,Mp1 312可以是包括第二主晶体管漏极端子、第二主晶体管栅极端子和第二主晶体管源极端子的第二主晶体管。可替代地,Mp1 312可以是第二主FET、高侧驱动N沟道MOSFET、低侧驱动P沟道MOSFET或高侧驱动P沟道MOSFET。

[0050] 示例高压MOSFET Mph 302和示例低压MOSFET Mp1 312替代图2所示的单个传输FET 202以减轻没有高压MOSFET和低压MOSFET的电流感测和限制示意图的挑战。在一些示例中,图3的电流感测和限制示意图应用于PSE 102的示例电流限制电路106以限制自发热并进一步增加电流感测的准确性。尽管存在两个MOSFET(例如,Mph 302和Mp1 312)而不是一个(例如,传输FET 202),但最大最坏情况电阻的IEEE 802.3bt要求也应用于MOSFET(例如,Mph 302和Mp1 312)的电阻之和。例如,示例Mph 302和示例Mp1 312的导通电阻之和等于最大最坏情况电阻,因此相对于图2的传输FET 202,导致使用的总面积尺寸的极小增加。

[0051] 下面描述用于确定两个MOSFET Mph 302和Mp1 312的尺寸的示例方式。为了最小化两个MOSFET Mph 302和Mp1 312消耗的总面积,MOSFET中的每一个的导通电阻满足等式1。

$$[0052] \quad \frac{R_{onH}}{R_{onL}} = \sqrt{\frac{R_{spH}}{R_{spL}}} \quad (\text{等式 1})$$

[0053] 在等式1中,变量 R_{onH} 对应于示例Mph 302的导通电阻。如本文所使用的,MOSFET的导通电阻是当MOSFET以最大可允许栅-源电压操作在线性模式时漏极端子和源极端子之间的漏-源电阻。在等式1中,变量 R_{onL} 对应于示例Mp1312的导通电阻。在一些示例中,因为高压MOSFET设备结构通常比低压MOSFET设备结构需要更大的漏-源间距,所以高压MOSFET(例如,Mph 302)的导通电阻大于低压MOSFET(例如,Mp1 312)的导通电阻。

[0054] 在等式1中,变量 R_{spH} 对应于示例Mph 302的比导通电阻(specific on-resistance)。如本文所使用的,比导通电阻是功率晶体管的品质因数,其通过测量已知面积的MOSFET的 $R_{ds(on)}$ 来确定。此外,MOSFET的 $R_{ds(on)}$ 乘以面积,并且结果是比导通电阻。以这种方式,等式 $R_{ds(on)} = R_{sp}/A$ 用于确定任何期望面积的MOSFET的 $R_{ds(on)}$,或者可替代地,用于确定任何期望导通电阻的MOSFET的所需面积。在等式1中,变量 R_{spL} 对应于示例Mp1 312的比导通电阻。通常,高压晶体管的比导通电阻大于低压晶体管的比导通电阻。例如,如果 R_{spH} 是 R_{spL} 的16倍,那么根据等式1, R_{onH} 是 R_{onL} 的四倍(例如, R_{onH} 等于堆叠设备的总 R_{on} 的4/5,并且 R_{onL} 等于1/5)。该示例表明,添加低压Mp1 312不会显著增加示例示意图的面积。

[0055] 图3包括示例放大器(A3) 310以向示例Mp1 312的栅极端子和示例感测FET 314的栅极端子提供电压,以便调节跨示例Mp1漏极端子316到示例Mp1源极端子320的电压,而示例PD 114电流 I_{load} 252变化到足以确保感测放大器330不必适应低电压(例如,微伏)的值。示例放大器A3 310包括示例A3放大器非反相输入、示例A3放大器反相输入和示例A3放大器输出。示例放大器A3 310迫使跨Mp1栅极端子318的电压随着PD 114电流 I_{load} 252的变化而变化。例如,放大器A3 310通过调整A3输出以使A3反相输入等于A3非反相输入的设定电压(V_s) 309来调节跨示例Mp1漏极端子的电压。

[0056] 在图3中,示例 V_s 309通常设定为近似等于在栅-源电压设定为最大可允许值(例如,3伏)并且漏极电流被设定为电流限制时将跨Mp1 312发展的电压(例如,25毫伏)。较高的电压将在高电流下不必要地增加Mp1 312内的功率消散,而较低的电压将增加感测放大器330中偏移的影响。例如,在没有放大器A3 310的情况下,如果Mp1 312在完全增强时为50毫欧,则10毫安的Mp1漏极316电流将产生0.5毫伏(例如,500微伏)。因此,感测放大器330被配置为适应低于0.5毫伏的输入偏移。此外,为了实现+/-2%的期望准确性,感测放大器330被配置为容忍小于10微伏(其可能难以实现)的输入偏移电压。

[0057] 为了解决上述挑战,示例放大器A3 310被配置为将示例Mp1 312的漏-源电压调节到足够大以供感测放大器330检测的值。以这种方式,可以实现更好的电流感测准确性。例如,感测晶体管314的操作通过由A3 310提供的经调节的电压来优化。在一个实施方式中,例如,A3 310通过将施加到Mp1栅极端子318和感测FET栅极端子324的电压调节到设定电压 V_s 309来优化感测FET 314的操作。

[0058] 如果PD 114电流 I_{load} 252变得太大(例如,变得接近电流限制值),则放大器A3 310将不会将跨Mp1栅极端子318的电压增加到足够大的值以将跨Mp1漏极端子316的电压带到设定电压309的值。以这种方式,跨Mp1栅极端子318的电压脱离(rail out)并变为恒定值,然后跨Mp1漏极端子316的电压作为漏极电流的函数而变化。结果,示例感测放大器330被配置为调节跨感测FET漏极端子322的电压以随着跨Mp1漏极端子316的电压而变化。

[0059] 示例电流限制电路106继续正常操作,在节点244处输送电压,其中节点244处的电压与通过示例PSE端口110传导的电流成比例,并且进一步,即使Mp1漏极端子316处的电压超过 V_s 309处的电压,示例电流限制电路106也通过电压 V_{c1} 352实施电流限制。有利地,通过控制Mph 302而不是Mp1 312,Mp1312继续在三极管区域中操作。以这种方式,消除了放大器A1 330具有轨到轨输入级的需要。

[0060] 图3包括示例感测FET 314以感测通过低压MOSFET 312传导的电流并确定示例感测放大器330的示例A1输出。示例感测FET 314包括示例感测FET漏极端子322、示例感测FET栅极端子324和示例感测FET源极端子326。示例感测FET漏极端子322经由示例第三节点240耦合到感测放大器330的示例A1非反相输入。示例感测FET栅极端子324经由第二节点218耦合到示例Mp1栅极端子318。示例Mp1源极端子326耦合到接地端子。

[0061] 示例感测FET 314是与示例低压MOSFET 312相同类型但具有不同W/L比率的低侧驱动N沟道MOSFET。另外,感测FET 314可以是包括感测晶体管漏极端子、感测晶体管栅极端子和感测晶体管源极端子的感测晶体管。可替代地,感测FET 314可以是高侧驱动N沟道MOSFET、低侧驱动P沟道MOSFET或高侧驱动P沟道MOSFET。

[0062] 图3包括示例电流感测放大器330以通过将示例A1输出调整为增加通过示例第一控制MOSFET M1 332传导的电流或降低通过示例第一控制MOSFET M1332传导的电流的电压值,来将跨示例Mp1漏极端子316到示例Mp1源极端子320的电压与跨示例感测FET漏极端子322到示例感测FET源极端子326的电压匹配。示例感测放大器330包括示例感测放大器反相输入、示例感测放大器非反相输入和示例感测放大器输出。感测放大器反相输入经由中间节点201耦合到Mp1漏极端子316,感测放大器非反相输入经由第三节点240耦合到感测FET漏极端子322,并且感测放大器输出经由第四节点222耦合到M1栅极端子338。

[0063] 图3包括示例第一控制MOSFET M1 332以将通过示例感测FET漏极端子322传导的电流与通过示例Mp1漏极端子316传导的电流匹配。示例第一控制MOSFET M1 332是P沟道MOSFET,其包括示例M1源极端子336、示例M1栅极端子338和示例M1漏极端子340。在一些示例中,M1漏极端子经由第三节点240耦合到感测FET漏极端子322。当第一控制MOSFET M1 332处于饱和操作模式时,通过示例M1漏极端子传导的第一电流 I_{M1} 341被提供给示例感测FET漏极端子322。附加地或可替代地,示例第一控制MOSFET 332可以是N沟道MOSFET、双极结型晶体管(BJT)等。

[0064] 图3包括示例第二控制MOSFET M2 334以跨示例电阻器R1 348施加电压。示例第二

控制MOSFET M2 334是示例第一控制MOSFET M1 332的复制品,并且因此是P沟道MOSFET。示例第二控制MOSFET M2 334包括示例M2源极端子342、示例M2栅极端子344和示例M2漏极端子346。示例M2栅极端子344经由第五节点242耦合到M1栅极端子338,并且示例M2漏极端子经由第六节点244耦合到示例电阻器348。通过示例M2漏极端子346传导的电流与通过示例M1漏极端子340传导的电流幅值相同,因此其被标记为IM1 341。例如,两个MOSFET M1 332和M2 334是彼此的复制品并且经由示例A1输出在它们的栅极端子(M1栅极端子338、M2栅极端子344)处接收相同的电压。附加地或可替代地,示例第二控制MOSFET M2 332可以是N沟道MOSFET、双极结型晶体管(BJT)等。

[0065] 图3包括示例电阻器348以当示例第二控制MOSFET M2 334在饱和操作模式下操作时基于从示例M2漏极端子346传导的第一电流IM1 341产生电压。示例电阻器348在第六节点244处耦合到示例电流限制放大器350的示例A2反相输入并且将产生的电压提供给示例A2反相输入。

[0066] 图3包括示例电流限制放大器A2 350以控制示例高压MOSFET 302并因此通过调整示例Mph栅极端子306上的电压来限制提供给示例PD 114的电流。示例电流限制放大器A2 350包括示例A2放大器非反相输入、示例A2放大器反相输入和示例A2放大器输出362。示例A2放大器输出362耦合到示例Mph栅极端子306并确定通过示例Mph 302传导的电流。电流限制电压Vc1 352被提供给示例A2非反相输入。Vc1 352的电压值是与第六节点244上的电压相比较的设定值。如果节点244处的电压超过Vc1 352的值,则示例A2输出362减少,并且作为响应,通过Mph 302传导的电流降低。通过Mph 302的电流的这种减少限制了提供给示例PD 114的电流。

[0067] 在图3中,示例Mp1 312额定不能承受节点360处的电压(例如,当节点360处的电压与跨Mp1 312的电压相反时,Mp1 312将不会按预期操作),但示例Mp1 312额定操作在由示例放大器A2 350施加的最大电流限制电压Vc1 352减去示例Mph 302的栅-源电压下。在一些示例中,可能发生瞬态事件并且A3 310不能调整中间节点201处的电压,但因为Mph 302将降低跨Mph漏极端子和Mph源极端子308的大部分电压304,所以Mph 302仍保护Mp1 312不接收瞬态电压。

[0068] 这是图3的电流限制电路克服的在对应于图2的没有高压MOSFET和低压MOSFET的电流感测和限制示意图的上述段落中指示的第一挑战。在感测电流的一些技术中,由于传输FET 202中的热消散,在传输FET 202和感测FET 204之间的匹配中出现匹配问题。如果传输FET 202变得比感测FET 204更热(例如,消散的热增加),则两个MOSFET 202、204之间的匹配受到干扰,并且传输FET漏极端子206电流和感测FET漏极端子212电流将不具有相同的W/L比率。通过将图2的传输FET 202分成高压上MOSFET(例如,Mph 302)和低压下MOSFET(例如,Mp1 312),Mph 302消散大部分功率(例如,热量),并且与感测FET 314相关联的Mp1 312不会。由于低压MOSFET 312消散较少的功率,电流感测的准确性由于上述问题的幅值的减少而增加。因此,相对于图2的没有高压晶体管和低压晶体管的电流限制电路,电流限制电路106包括准确电流感测能力。

[0069] 示例A3反相输入与示例A3非反相输入处的设定电压309值进行比较,并且示例放大器A3 310用于匹配两个输入。例如,设定电压309是25毫伏并且跨Mp1漏极端子的电压可以大于该设定电压309值,因此放大器310将产生到Mp1栅极端子318的输出电压,该输出电

压将足够小以使低压MOSFET 312保持在三极管模式操作,并且将跨Mp1漏极端子316的电压与Vs 309匹配。示例电流感测放大器330以与图2的伺服放大器220类似的方式操作,其中示例伺服放大器330产生输出,其将跨示例感测FET漏极端子322的电压与跨示例Mp1漏极端子的电压匹配。

[0070] 这是图3的电流感测和限制示意图克服的在对应于图2的没有高压MOSFET和低压MOSFET的电流感测和限制示意图的上述段落中指示的第二挑战。示例放大器A3 310将低压MOSFET Mp1 312的漏-源电压调节到小值,其是到示例A1反相输入的输入电压。与图2的伺服放大器220相比,输入电压的这种调节放松了对伺服放大器330的低输入偏移电压的要求。例如,在没有漏极电压调节的情况下,伺服放大器220需要不超过15微伏的总输入偏移电压,以确保以5毫安的最小电流操作的具有60毫欧的最小导通电阻的两个MOSFET (例如,传输FET 202和感测FET 204) 的漏极电压失配不超过5%。通过将示例Mp1 312的漏-源电压调节到小的电压值 (例如,25毫伏),则5%的失配要求指示示例电流感测放大器330将具有不超过几个毫伏 (例如,25毫伏的5%为1.25毫伏) 的输入偏移。该输入偏移值几乎是没有提供高压MOSFET和低压MOSFET的电流感测和限制示意图的输入偏移的80倍,这增加了在示例电流限制电路106中感测电流的准确性。

[0071] 示例感测放大器330克服了在图2的没有高压MOSFET和低压MOSFET的电流感测和限制示意图中指示的第三挑战。由于低压MOSFET Mp1 312的经调节的漏-源电压,示例伺服放大器330不需要像伺服放大器220那样被构建来处理轨到轨输入电压。没有高压MOSFET和低压MOSFET的示意图的轨到轨输入电压是由于经由示例PD 114通过示例以太网线缆112提供的高压。跨中间节点201的电压由示例放大器A3 310调节并且还输入到示例电流感测放大器330的A1反相输入中,这意味着示例感测放大器330可以构建用于接近接地的输入电压。在一些最坏情况示例中,由于瞬变,跨中间节点201的电压可能增加。

[0072] 在其他示例中,Mp1 312可能以最坏情况最大导通电阻和最高Iload 252操作,导致Mp1 312进入饱和区域。如果发生这两个最坏情况示例,示例伺服放大器330的共模范围是在接地以上扩展一到两伏以满足这些反对 (objections),这比将放大器设计为处理轨到轨输入电压要好。例如,轨到轨设计包括两个输入差分对,一个针对低压优化,并且一个针对高压优化。通过减少所需的输入共模范围,图3的示例消除了对分开的输入差分对的需要。

[0073] 在图3中,示例感测FET 314与示例低压MOSFET Mp1 312一起操作,其中当Mp1 312处于线性模式操作时,感测FET 314也处于线性模式操作。例如,当放大器A3 310产生到Mp1栅极端子318的输出电压 (其是调节Mp1 312的漏-源极电压以在三极管模式下操作的值) 时,该输出电压也跨感测FET栅极端子324产生,因此起到将感测FET 314保持在三极管操作模式的作用。如果跨示例感测FET栅极端子324到示例感测FET源极端子326的电压为正并且超过示例感测FET 314的阈值电压,则示例感测FET 314将第一电流IM1 341传导通过示例感测FET漏极端子322。

[0074] 在一些示例中,第一电流IM1 341由示例第一控制MOSFET M1 332提供并且在A1输出改变时改变。例如,感测放大器330通过利用M1 332来控制电流IM1 341,并且跨感测FET 314的漏-源电阻被施加的电流IM1 341产生电压,感测放大器330迫使该电压与通过Mp1 312传导的Iload 252产生的电压近似匹配。因此,电流IM1 341和Iload 252被迫与示例Mp1

312和示例感测FET 314的W/L值具有相同的比率。

[0075] 以这种方式,图3的示例具有优于图2所示的没有高压MOSFET和低压MOSFET的电流感测和限制示意图的优势。由于示例感测FET 314栅极端子324接收示例放大器310输出电压,所以其在线性区域中操作(例如,三极管模式操作)。因此,因为示例感测FET 314在线性区域中操作,所以示例感测FET 314不需要针对稳健性进行优化,并且如果发生瞬变(例如,电能的短持续时间浪涌),则跨M_{p1} 312的漏-源电压被限制为M_{ph}栅极端子306电压和M_{p1}栅-源电压之间的差。图3的示例示意图不需要针对示例感测FET 314的热载流子产生进行校正,这简化了电路系统。热载流子定义为在MOSFET内的高场强的区中被强电场加速后获得高动能的空穴或电子,并且由于它们的高动能,热载流子可以注入MOSFET的区,这形成空间电荷,导致设备退化或变得不稳定。

[0076] 在图3中,示例示意图包括第二控制MOSFET M₂ 334以跨示例电阻器348施加第一电流I_{M1} 341以产生电压。所产生的电压被提供给示例电流限制放大器350的A₂反相输入并且与A₂非反相输入的电流限制电压V_{c1} 352进行比较。示例电阻器348产生的电压与示例PD 114汲取的电流成比例。示例电流限制电压352是表示示例PD 114的期望电流限制的值。如果示例PD 114没有汲取太多电流,则不会接合电流限制。如果示例PD 114汲取过多电流,则接合电流限制(如电阻器348产生的电压所指示的)。以这种方式,节点244处的电压增加到V_{c1} 352以上,电流限制放大器A₂ 350减小提供给M_{ph}栅极端子306的电压,并且到示例PD 114的电流减少,直到节点244处的电压等于V_{c1} 352。

[0077] 图4是图示说明示例PD 114、示例高压MOSFET M_{ph} 302和示例低压MOSFET M_{p1} 312的电压信号和电流信号的示例曲线图形。图4包括示例第一曲线图形400、示例第二曲线图形402、示例第三曲线图形404、示例第四曲线图形406和示例第五曲线图形408。示例第一曲线图形400描绘外部负载I_{load} 252,示例第二曲线图形402描绘示例节点360处的电压,示例第三曲线图形404描绘示例M_{p1}漏极端子316处的电压,示例第四曲线图形406描绘示例A₂输出引脚362处的电压,并且示例第五曲线图形408描绘示例A₃输出引脚364处的电压。

[0078] 在图4中,示例第一曲线图形400将示例PD 114电流I_{load} 252描绘为增加至示例电流限制放大器A₂ 350施加的电流限制的信号。例如,PD 114的端设备的电阻可以渐减,并且因此,通过其传导的电流渐增。随着I_{load} 252电流递增,示例电流限制放大器350向示例M_{ph}栅极端子306输出高电压(例如,V_g(max))以保持示例M_{ph} 302导通,直到PD 114电流I_{load} 252在时间t₁达到电流限制。在示例第四曲线图形406中,V_g(max)定义为电路将施加到栅极的最大电压,该电压不应超过设备的规格所允许的最大操作电压。以这种方式,向示例M_{ph}栅极端子306提供最大量的电压充分增强了高压MOSFET 302并使其导通电阻(例如,R_{ds(on)})最小化。例如,第二曲线图形402描绘了节点360处的电压,当电流I_{load} 252从零开始时,该电压处于低电压(例如,接近零伏)。此外,因为M_{ph} 302在线性区域中操作,节点360处的电压随着电流I_{load} 252线性上升到时间t₁。

[0079] 在图4中,示例第三曲线图形404描绘跨M_{p1}漏极端子316的电压,该电压由示例放大器A₃ 310调节为等于V_s 309。例如,A₃ 310通过调整跨耦合到M_{p1}栅极端子318的A₃输出364的电压来将M_{p1}漏极端子316匹配成等于V_s 309的值。通过调整施加到示例M_{p1}栅极端子318的电压,示例A₃输出364正在控制流过示例M_{p1} 312的电压量,这就是示例M_{p1}漏极端子

316处的电压信号直到其到达时间 t_2 为止是等于 V_{s309} 的平坦线的原因。

[0080] 在图4中,示例第五曲线图形408描绘施加到示例Mp1栅极端子318的A3输出364上的电压,其渐增直到时间 t_2 。例如,随着电流 $I_{load252}$ 增加,跨A3输出364的电压增加以将跨Mp1漏极端子的电压保持在与 V_{s309} 相同的值。示例第五曲线图形408中描绘的曲线继续增加直到其到达时间 t_2 ,其指示示例Mp1312的最大栅极电压($V_{g(max)}$)。例如,当跨A3输出364的电压渐增时,存在其可以增加到的限制值,该限制值是Mp1栅极端子318应该承受的最大电压。在一些示例中, $V_{g(max)}$ 由晶体管制造商定义,以便防止晶体管损坏。

[0081] 在图4中,当电流 $I_{load252}$ 渐增时(第一曲线图形400),示例放大器A3310在A3输出364处输出渐增的电压(第五曲线图形408)以保持跨示例Mp1漏极端子316的电压等于 V_{s309} (第三曲线图形404),直到A3输出364电压等于示例Mp1312的 $V_{g(max)}$ 。当示例A3输出364电压在时间 t_2 等于示例Mp1312的 $V_{g(max)}$ 时,示例放大器A3310将停止增加A3输出364电压并向示例Mp1栅极端子318提供 $V_{g(max)}$ 电压。此外,当示例A3输出364电压停止增加时,跨示例Mp1漏极端子316的电压相对于电压 V_{s309} 增加。例如,因为放大器A3310不再能够通过调整其输出364电压来将Mp1漏极端子316与 V_{s309} 匹配,所以跨Mp1漏极端子318的电压开始增加(如第三曲线图形404在时间 t_2 所示)。

[0082] 在时间 t_1 ,当电流 $I_{load252}$ 达到电流限制时,如示例第一曲线图形400所示,示例电流限制放大器A2350减少提供给Mph栅极端子306的电压(第四曲线图形406)。例如,电流限制放大器A2350通过控制Mph302的开关特性来施加电流限制。当示例电流限制放大器A2350减少到Mph栅极端子306的输出电压时,其通过迫使示例Mph302从线性区域转变到饱和区域来减少通过示例Mph302传导的电流。以这种方式,在时间 t_1 ,跨示例Mp1漏极端子316的电压(第三曲线图形404)停止增加并变成平坦信号,因为Mp1漏极端子316电压现在是电流 $I_{load252}$ 的函数,电流 $I_{load252}$ 也是平信号。如本文所使用的,术语平坦定义为显示在图中不随时间增加而增加或减少的信号。

[0083] “包括”和“包含”(及其所有形式和时态)在本文中用作开放式术语。因此,只要权利要求采用任何形式的“包括”或“包含”(例如,包括、包含、具有等)作为前言或在任何类型的权利要求陈述中,应理解为在不超出相应权利要求或引用的范围的情况下,可以存在附加元素、术语等。如本文所使用的,当短语“至少”用作例如权利要求的序言中的过渡术语时,其以与术语“包括”和“包含”相同的方式是开放式的。术语“和/或”当以例如A、B和/或C的形式使用时,指的是A、B、C的任何组合或子集,例如(1)单独的A、(2)单独的B、(3)单独的C、(4)A与B、(5)A与C、(6)B与C和(7)A与B并与C。如本文在描述结构的上下文中使用的,部件、项目、对象和/或事物,短语“A和B中的至少一个”旨在指代包括以下项的任何的实施方式:(1)至少一个A、(2)至少一个B和(3)至少一个A和至少一个B。类似地,如本文在描述结构、部件、项目、对象和/或事物的上下文中使用的,短语“A或B中的至少一个”旨在指代包括以下项的任何的实施方式:(1)至少一个A、(2)至少一个B和(3)至少一个A和至少一个B。如在描述过程、指令、动作、活动和/或步骤的执行或运行的上下文中使用时,短语“A和B中的至少一个”旨在指代包括以下项的实施方式:(1)至少一个A、(2)至少一个B和(3)至少一个A和至少一个B。类似地,如本文在描述过程、指令、动作、活动和/或步骤的执行或运行的上下文中使用的,短语“A或B中的至少一个”旨在指代包括以下项的任何的实施方式:(1)至少一个A、(2)至少一个B和(3)至少一个A和至少一个B。

[0084] 从上述内容中可以理解,已经公开了通过将高压MOSFET与低压MOSFET共源共栅级联来感测和限制高压应用的电流以增加电流感测的准确性并且因此适当地限制提供给外部负载(如受电设备)的电流的示例方法、装置和制品。所公开的方法、装置和制品通过增加电流感测技术的准确性来改善使用计算设备的效率,以便有效地限制到高压外部负载的电流。所公开的方法、装置和制品因此针对计算机功能的一个或多个改进。

[0085] 尽管本文已经公开了某些示例方法、装置和制品,但本专利的覆盖范围不限于此。相反,本专利涵盖了完全落入本专利的权利要求的范围内的所有方法、装置和制品。

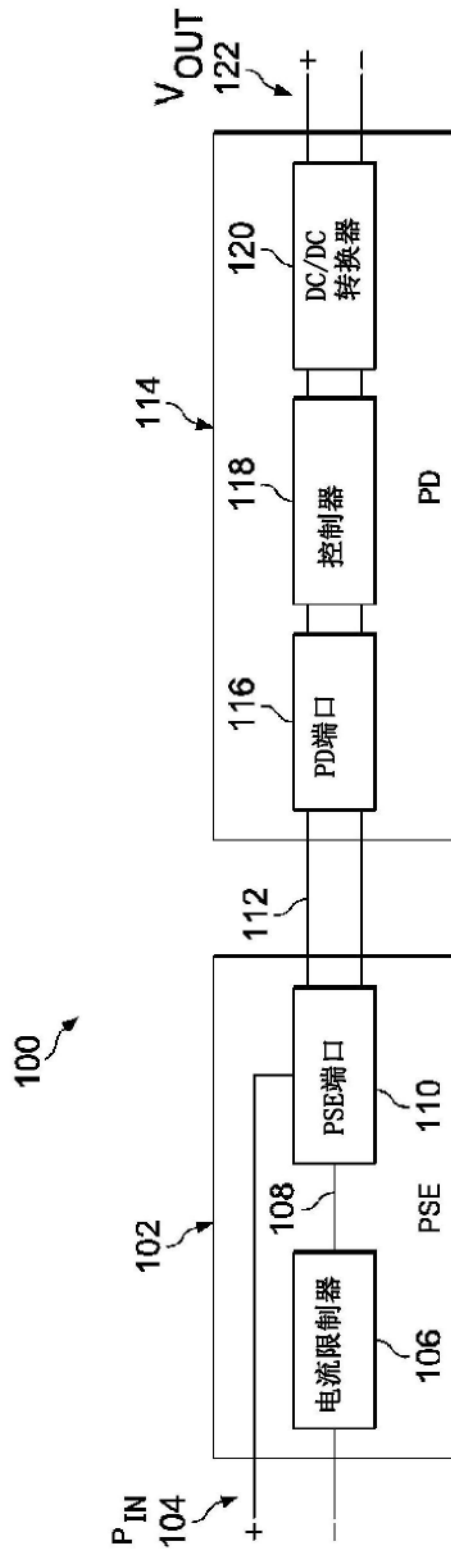


图1

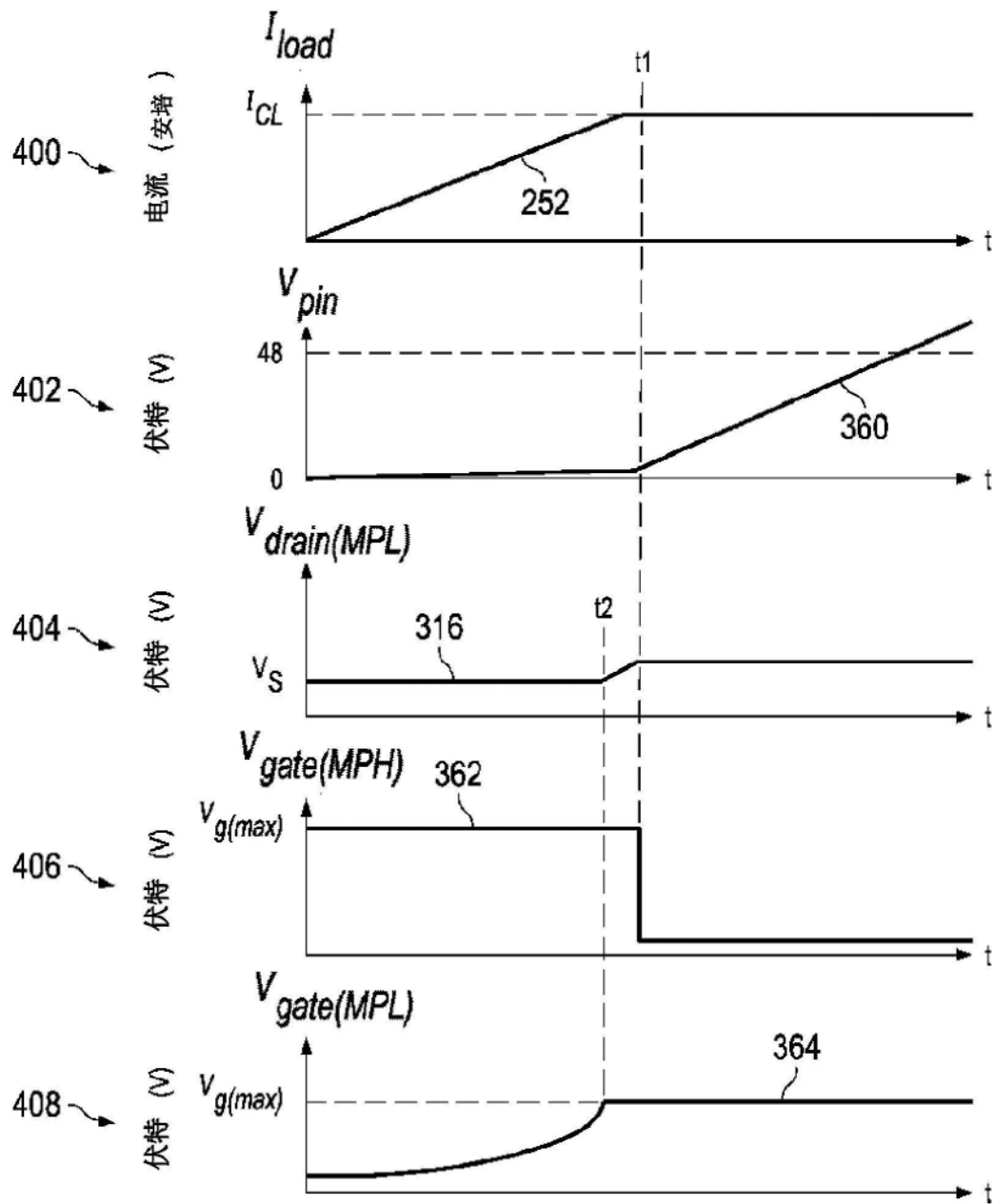


图4