

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3625620号
(P3625620)

(45) 発行日 平成17年3月2日(2005.3.2)

(24) 登録日 平成16年12月10日(2004.12.10)

(51) Int.Cl.⁷

F I

H O 1 J 11/02

H O 1 J 11/02

B

H O 1 J 17/04

H O 1 J 17/04

請求項の数 3 (全 8 頁)

(21) 出願番号	特願平9-193468	(73) 特許権者	000005223
(22) 出願日	平成9年7月18日(1997.7.18)		富士通株式会社
(65) 公開番号	特開平11-40063		神奈川県川崎市中原区上小田中4丁目1番1号
(43) 公開日	平成11年2月12日(1999.2.12)	(74) 代理人	100086933
審査請求日	平成16年3月25日(2004.3.25)		弁理士 久保 幸雄
		(72) 発明者	黒木 正軌
			鹿児島県薩摩郡入来町副田5950番地
			株式会社九州富士通エレクトロニクス内
		(72) 発明者	片山 貴志
			神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(72) 発明者	グエン タン ニャン
			神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
			最終頁に続く

(54) 【発明の名称】 プラズマディスプレイパネル

(57) 【特許請求の範囲】

【請求項1】

放電空間を挟む基板対における前面側基板の内面上に、マトリクス表示のライン毎に一对の帯状の電極が配置され、前記各電極が透明導電膜と金属膜とからなるプラズマディスプレイパネルであって、

画面領域内において、ライン方向の一端から他端に向かって、前記各ラインの一方の前記電極の金属膜の幅が徐々に小さくなり、逆に他方の前記電極の金属膜の幅が徐々に大きくなっており、且つ前記一对の電極の金属膜どうしの間隔がライン方向の位置に係わらず一定である

ことを特徴とするプラズマディスプレイパネル。

10

【請求項2】

前記各主電極を構成する前記透明導電膜及び前記金属膜における面放電ギャップから遠い側の端縁が実質的に平行であり、且つ当該金属膜が面放電ギャップから遠い側に寄せて当該透明導電膜と重ねられている

請求項1記載のプラズマディスプレイパネル。

【請求項3】

前記各ラインにおいて、少なくとも一方の透明導電膜の幅をセル単位で変化させることによって、前記一对の電極の透明導電膜どうしの間隔がライン方向に不均一とされた

請求項1又は請求項2記載のプラズマディスプレイパネル。

【発明の詳細な説明】

20

【0001】

【発明の属する技術分野】

本発明は、面放電型のプラズマディスプレイパネル（PDP：Plasma Display Panel）に関する。

【0002】

面放電型PDPは、テレビジョンやコンピュータシステム用のカラー表示デバイスとして商品化されている。画面サイズは42インチに達しているものの、市場ではさらに大きな画面が望まれている。

【0003】

【従来の技術】

PDPは、周知のとおり電極などの構成要素を設けた一对の基板からなるフラット型表示デバイスであって、面放電型PDPは、輝度を確保するための放電における陽極及び陰極となる一对の主電極を同一の基板上に平行配置し、基板面に沿った面放電を生じさせるように構成されたPDPである。主電極を隣接ラインどうしで共用する構造も知られているが、基本的には主電極はライン毎に一对ずつ配置され、その総数は $2n$ （ n はライン数）である。面放電型PDPでは、カラー表示のための蛍光体層を、主電極を設けた基板と対向する他方の基板上に設けることによって、放電時のイオン衝撃による蛍光体層の劣化を軽減することができる。蛍光体層を背面側の基板上に配置したものは“反射型”と呼称され、逆に前面側の基板上に配置したものは“透過型”と呼称されている。高輝度化の上では蛍光体層の前面側表面が発光面となる反射型が有利である。

【0004】

反射型の面放電型PDPにおいて、主電極は前面側の基板上に配置される。表示光の遮光を避けるには、主電極を透明電極とする必要がある。しかし、ITO、ネサなどの透明導電材料の導電性は実用に不十分である。したがって、面放電型PDPでは、主電極として、透明導電膜と導電性を補う金属膜との積層体が設けられている。

【0005】

図5は従来の面放電型PDP90の主電極対の構造を示す平面である。

PDP90においては、マトリクス表示のライン毎に、一对の帯状の主電極 X_j 、 Y_j が配置されている。これら主電極 X_j 、 Y_j は、それぞれが透明導電膜410とそれより幅の小さい金属膜420とからなる。縦横にセルが並ぶ画面領域E1の内部において、透明導電膜410及び金属膜420は直線帯状である。金属膜420は、遮光量をできるだけ少なくするため、透明導電膜410どうしの間隙（面放電ギャップ） g と反対側の端縁に寄せて透明導電膜410に重ねられている。また、各主電極 X_j 、 Y_j の金属膜420は、外部の駆動回路と接続するために左右に振り分けて画面領域E1から基板の端縁付近まで延長されており、画面領域E1の外側では配線に適した形状（折り曲がった帯状など）にパターンニングされている。

【0006】

従来において、金属膜420の幅 w は画面領域E1の範囲内において一定であった。金属膜420どうしの間隔 d_2 及び面放電ギャップ g の寸法 d_1 も一定であった。

【0007】

【発明が解決しようとする課題】

ところで、PDPでは、画面が大型になるにつれて、電極の抵抗による電圧降下の影響が深刻になる。すなわち、セルに対する印加電圧が下がること（電圧ドロップ）による放電強度（輝度）の低下が顕著になる。

【0008】

電圧ドロップを軽減するには、金属膜420を太くして抵抗を下げればよい。ただし、金属膜420の幅を大きくすると、セルのうちの非遮光部の割合である“開口率”が小さくなって発光効率が低下するので、極端に幅を大きくすることはできない。

【0009】

本発明は、セルの開口率の均等性を確保しつつ、できるだけ電圧ドロップを軽減すること

10

20

30

40

50

を目的としている。

【0010】

【課題を解決するための手段】

請求項1の発明のPDPは、放電空間を挟む基板対における前面側基板の内面上に、マトリクス表示のライン毎に一对の帯状の電極が配置され、前記各電極が透明導電膜と金属膜とからなるPDPであって、画面領域内において、ライン方向の一端から他端に向かって、前記各ラインの一方の前記電極の金属膜の幅が徐々に小さくなり、逆に他方の前記電極の金属膜の幅が徐々に大きくなっており、且つ前記一对の電極の金属膜どうしの間隔がライン方向の位置に係わらず一定であるように構成されてものである。

【0011】

10

請求項2の発明のPDPにおいて、前記各主電極を構成する前記透明導電膜及び前記金属膜における面放電ギャップから遠い側の端縁が実質的に平行であり、且つ当該金属膜が面放電ギャップから遠い側に寄せて当該透明導電膜と重ねられている。

【0012】

請求項3の発明のPDPは、前記各ラインにおいて、少なくとも一方の透明導電膜の幅をセル単位で変化させることによって、前記一对の電極の透明導電膜どうしの間隔がライン方向に不均一とされている。

【0013】

【発明の実施の形態】

図1は本発明に係るプラズマ表示装置100のブロック図である。

20

プラズマ表示装置100は、マトリクス形式のカラー表示デバイスであるAC駆動形式のPDP1と、画面（スクリーン）を構成するセルを選択的に点灯させるための駆動ユニット80とからなり、壁掛け式テレビジョン受像機、コンピュータシステムのモニターなどとして利用される。

【0014】

PDP1は、一对のサステイン電極（主電極）X，Yが平行配置された面放電形式のPDPであり、各セルにサステイン電極X，Yとアドレス電極Aとが対応する3電極構造の電極マトリクスを有している。画面領域E1において、サステイン電極X，Yは画面のライン方向（水平方向）に延び、アドレス電極Aは列単位にセルを選択するためのデータ電極であり、列方向（垂直方向）に延びている。各ラインのサステイン電極Xは電氣的に共通化され、ライン方向の一端（図の左端）側で駆動ユニット86と接続される。一方、各ラインのサステイン電極Yは、ライン方向の他端（図の右端）側で互いに独立に駆動ユニット86と接続され、ライン単位にセルを選択するためのスキャン電極として用いられる。アドレス電極Aは列単位にセルを選択するためのデータ電極であり、列方向（垂直方向）に延びている。

30

【0015】

駆動ユニット80は、コントローラ81、フレームメモリ82、Xドライバ回路86、Yドライバ回路87、アドレスドライバ回路88、及び図示しない電源回路を有している。駆動ユニット80には外部装置から各ピクセルのRGBの輝度レベル（階調レベル）を示す多値の映像データDR，DG，DBが、各種の同期信号とともに入力される。映像データDR，DG，DBは、フレームメモリ82に一旦格納された後、コントローラ81によって各色毎にサブフレームデータDs fに変換され、再びフレームメモリ82に格納される。サブフレームデータDs fは、階調表示のために1フレームを分割した各サブフレームにおけるセルの点灯の要否を示す2値データの集合である。Xドライバ回路86はサステイン電極Xに対する電圧印加を担い、Yドライバ回路87はサステイン電極Yに対する電圧印加を担う。アドレスドライバ回路88は、フレームメモリ82から転送されたサブフレームデータDs fに応じて、アドレス電極Aに選択的にアドレス電圧を印加する。

40

【0016】

図2は本発明のPDP1の内部構造を示す斜視図である。

PDP1では、放電空間30を挟む基板対のうちの前面側のガラス基板11の内面に、画

50

面の水平方向のセル列であるラインL毎に一對ずつサステイン電極X, Yが配列されている。サステイン電極X, Yは、それぞれが透明導電膜41と抵抗値を低減するための金属膜42とからなり、AC駆動のための誘電体層17で被覆されている。誘電体層17の表面にはMgO膜18が被着されている。誘電体層17及びMgO膜18は透光性を有している。なお、サステイン電極X, Y、誘電体層17、保護膜の積層体が形成された基板は、基板構体と呼称されている。背面側のガラス基板21の内面には、下地層22、アドレス電極A、絶縁層24、隔壁29、及びカラー表示のための3色(R, G, B)の蛍光体層28R, 28G, 28Bが設けられている。各隔壁29は平面視において直線状である。これら隔壁29によって放電空間30がライン方向にサブピクセル(単位発光領域)毎に区画され、且つ放電空間30の間隙寸法が一定値(150 μ m程度)に規定されている。放電空間30には、ネオンに微量のキセノンを混合した放電ガスが充填されている。蛍光体層28R, 28G, 28Bは、放電で生じた紫外線で局部的に励起されて所定色の可視光を放つ。

10

【0017】

表示の1ピクセルはライン方向に並ぶ3つのサブピクセルで構成される。各サブピクセルの範囲内の構造体がセルである。隔壁29の配置パターンがストライプパターンであることから、放電空間30のうちの各列に対応した部分は、全てのラインに跨がって列方向に連続している。各列内のサブピクセルの発光色は同一である。

【0018】

以上の構造のPDP1は、各ガラス基板11, 21について別個に所定の構成要素を設けて前面及び背面用の基板構体を作製し、両基板構体を重ね合わせて対向間隙の周縁を封止し、内部の排気及び放電ガスの充填を行う一連の工程によって製造される。その前面用の基板構体の作製において、本発明の特徴であるサステイン電極X, Yは、ITO薄膜をパターンニングして透明導電膜41を形成し、その後に例えばクロム-銅-クロムの3層構造の金属薄膜をガラス基板11のほぼ全面に蒸着し、それをフォトリソグラフィでパターンニングすることによって形成される。

20

【0019】

図3は本発明の主電極対の構造を示す平面図である。

画面領域E1において、サステイン電極X, Yのそれぞれの透明導電膜41は一定幅(例えば300 μ m)の直線帯状であり、互いに平行である。そして、面放電ギャップgの寸法D1はラインの全長にわたって一定である。これに対して、金属膜41の幅Wはライン方向に沿って変化している。PDP1では、駆動ユニット80と接続される給電側から反対側に向かって徐々に太くなっている。例えば画面が42インチサイズの場合、ライン長は960mm程度であり、給電側では幅Wが100 μ m程度であり、反対側では150 μ m程度である。各金属膜42は、透明導電膜41上に面放電ギャップgから遠い側の端縁に寄せて配置されている。各金属膜42における面放電ギャップgから遠い側の端縁は透明導電膜41と平行であり、面放電ギャップgに近い側の端縁がライン方向に対して若干傾いている。一對の金属膜42における面放電ギャップgに近い側の端縁どうしは平行である。つまり、金属膜42どうしの間隔D2はラインの全長にわたって一定であり、ライン内のセルの開口率は均等である。

30

40

【0020】

ここで、金属膜42の幅Wの最小値を従来の幅wとすると、幅Wが徐々に増大する分だけ金属膜42の平面積が増大することになり、サステイン電極X, Yの全体の抵抗が減少することになる。また、サステイン電極Yの金属膜42の幅Wが給電側から遠いほど大きいので、アドレッシングにおけるアドレス電極Aとの間の対向放電からサステイン電極Xとの間の面放電への移行が、給電側から遠いセルでも給電側に近いセルと同様に起こり、アドレッシングの信頼性が高まる。

【0021】

図4は主電極対構造の変形例を示す図である。

図4の例では、サステイン電極Xb, Ybは、セル単位で幅が変化するように面放電ギャ

50

ップ g' に近い側の端縁が階段状にパターニングされた略直線帯状の透明導電膜 41b と、給電側から反対側に向かって徐々に細くなるようにパターニングされた金属膜 42b とからなる。面放電ギャップ g' の幅 $D1i$ (i はセル番号) はセル毎に微妙に異なるので、複数のセルを点灯させるときにセル間で放電開始タイミングが若干ずれ、放電電流の時間的集中が緩和される。放電電流のピーク値が下がることで電圧ドロップが軽減される。なお、適当に放電開始タイミングが不均一になればよく、全てのセルにおける面放電ギャップ g' の幅 $D1i$ が互いに異なる必要はない。

【0022】

図4の構造の場合には、面放電を生じさせるためにサステイン電極 Xb 、 Yb に交番に印加するサステインパルスとしては、波高値が段階的に大きくなる階段状パルスが有効である。放電が生じ易いセルでは波高値が小さい段階で放電が生じる。放電が生じると壁電荷の帯電で実効電圧が下がるので、その後に波高値が大きくなっても放電は生じない。放電が生じなかったセルでも波高値が大きくなった段階で放電が生じる。つまり、階段状パルスとすることで、電圧ドロップを軽減するために放電開始条件を意図的に不均一としたとしても、全てのセルで確実に面放電を生じさせることができる。

10

【0023】

上述の実施形態によれば、金属膜 42、42b における面放電ギャップ g 、 g' に近い側の端縁がライン方向に対して斜めになるように金属膜 42、42b の幅 W を変化させたので、各セルの開口部分の形状がほぼ均等になる。面放電ギャップ g 、 g' に近い側の端縁どうしを平行とし、遠い側の端縁を斜めにするによっても、金属膜どうしの間隔を一定に保ちつつ幅 W を変化させることができるが、その場合にはラインの端部と中央部とでセルの開口部分の形状が大きく異なることになる。

20

【0024】

【発明の効果】

請求項1乃至請求項3の発明によれば、セルの開口率の均等性を確保しつつ、電圧ドロップを軽減することができる。

【図面の簡単な説明】

【図1】本発明に係るプラズマ表示装置のブロック図である。

【図2】本発明のPDPの内部構造を示す斜視図である。

【図3】本発明の主電極対の構造を示す平面図である。

30

【図4】主電極対構造の変形例を示す図である。

【図5】従来の面放電型PDPの主電極対の構造を示す平面図である。

【符号の説明】

- 1 PDP (マトリクス表示デバイス)
- 11 ガラス基板 (前面側基板)
- 30 放電空間
- 41, 41b 透明導電膜
- 42, 42b 金属膜
- D1 透明導電膜どうしの間隔
- D2 金属膜どうしの間隔
- g , g' 面放電ギャップ
- L ライン
- W 幅
- X, Y サステイン電極 (主電極)

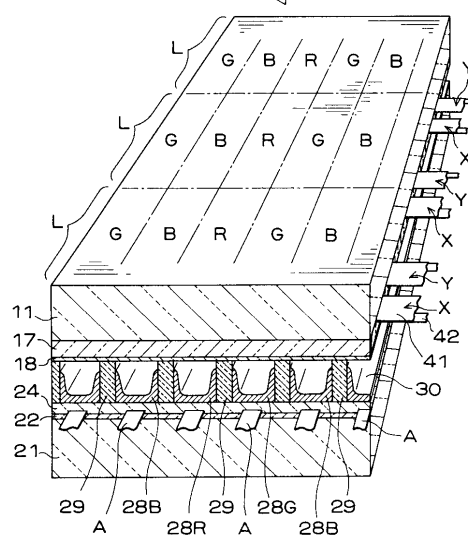
40

【図 2】

本発明に係るPDPの内部構造を示す斜視図

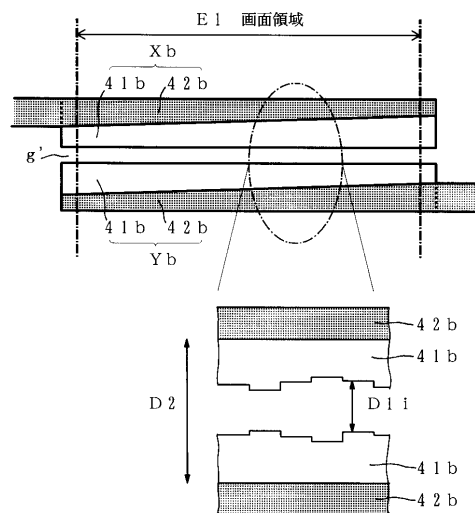


1



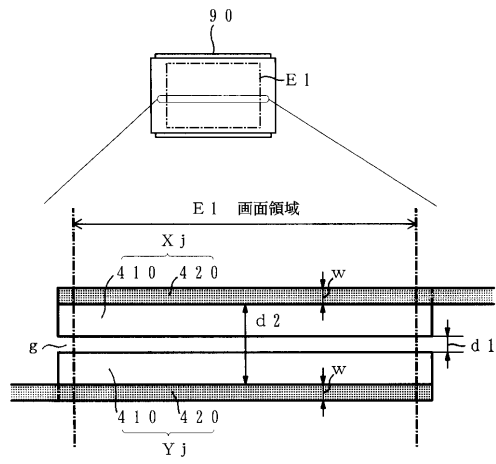
【図 4】

主電極対構造の変形例を示す平面図



【図 5】

従来のPDPの主電極対の構造を示す平面図



フロントページの続き

審査官 山口 剛

- (56)参考文献 特開昭63-077085 (JP, A)
特開平07-029498 (JP, A)
特開平07-288087 (JP, A)
特開平10-241577 (JP, A)

- (58)調査した分野(Int.Cl.⁷, DB名)

H01J 11/00-11/04

H01J 17/00-17/49