

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5840586号
(P5840586)

(45) 発行日 平成28年1月6日(2016.1.6)

(24) 登録日 平成27年11月20日(2015.11.20)

(51) Int. Cl.		F I			
G06F	11/00	(2006.01)	G06F	9/06	630A
B41J	29/38	(2006.01)	B41J	29/38	Z
H04N	1/00	(2006.01)	H04N	1/00	C

請求項の数 5 (全 11 頁)

(21) 出願番号	特願2012-211882 (P2012-211882)	(73) 特許権者	000006150
(22) 出願日	平成24年9月26日 (2012. 9. 26)		京セラドキュメントソリューションズ株式
(65) 公開番号	特開2014-67215 (P2014-67215A)		会社
(43) 公開日	平成26年4月17日 (2014. 4. 17)		大阪府大阪市中央区玉造 1 丁目 2 番 2 8 号
審査請求日	平成26年8月19日 (2014. 8. 19)	(74) 代理人	100110629
			弁理士 須藤 雄一
		(74) 代理人	100166615
			弁理士 須藤 大輔
		(72) 発明者	新田 健一朗
			大阪府大阪市中央区玉造 1 丁目 2 番 2 8 号
			京セラドキュメント
			ソリューションズ株式会社内
		審査官	石川 亮

最終頁に続く

(54) 【発明の名称】 省電力システム及び画像形成装置

(57) 【特許請求の範囲】

【請求項 1】

ブートプログラムを実行しメインシステムから転送された動作プログラムによる動作制御を可能とする画像形成装置の省電力システムであって、

前記ブートプログラムを保持するブート保持部と、

前記メインシステムから転送された前記動作プログラム又は前記ブートプログラムの更新プログラム及びその識別情報を受信して保持するデータ保持部と、

前記データ保持部内に前記識別情報がある場合に前記更新プログラムによるブートプログラムの更新を行い、前記識別情報がない場合に前記動作プログラムを実行する制御部と、

、

を備えたことを特徴とする省電力システム。

【請求項 2】

請求項 1 記載の省電力システムであって、

前記制御部は、前記動作プログラムの実行又は更新プログラムによる更新を、前記動作プログラム又は前記更新プログラムの転送完了通知を前記メインシステムから受信して行う、

ことを特徴とする省電力システム。

【請求項 3】

請求項 2 記載の省電力システムであって、

前記動作プログラム又は更新プログラムを受信するデータ用インターフェースと、

前記転送完了通知を受信する通知用インターフェースと、
を備えたことを特徴とする省電力システム。

【請求項 4】

請求項 3 記載の省電力システムであって、
前記データ用インターフェースは、前記ブートプログラムの実行によって前記メインシステム側への接続が確立され、

前記制御部は、前記通知用インターフェースを介して前記接続の確立通知を前記メインシステム側に送信し、前記動作プログラム又は更新プログラムの受信を受け付ける、
ことを特徴とする省電力システム。

【請求項 5】

請求項 1 ~ 4 の何れか一項に記載の省電力システム及びメインシステムを有する画像形成装置であって、

前記メインシステムは、そのシステム更新処理時に前記更新プログラムの転送を行う、
ことを特徴とする画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ブートプログラムを更新可能とする省電力システム及び画像形成装置に関する。

【背景技術】

【0002】

近年のデジタル複合機等の画像形成装置においては、省電力モードを備えることが多くなっている。このような画像形成装置は、その動作制御のために、画像処理を主に行うメインシステムの他、省電力モードでも動作を続ける省電力システムを備えている。

【0003】

省電力システムは、制御部としての CPU、ROM、RAM 等を備えて構成され、例えば省電力モード中の処理や通常モードへの復帰等の省電力モードの動作制御を行うようになっている。

【0004】

具体的には、省電力システムは、画像形成装置の電源投入によって ROM 内等のブートプログラムが実行され、さらに OS (Operating System) や他のプログラムを実行することで省電力モード時に動作制御を可能とする。

【0005】

この省電力システムでは、仕様変更等に応じてブートプログラムの更新が必要になることもあるが、その更新には、専用の書き込み装置を用いる必要があった。

【0006】

これに対し、例えば特許文献 1 のように、メインシステム側から省電力システムのブートプログラムを更新するものがある。

【0007】

しかし、上記技術では、省電力システムのリセット中にブートプログラムを更新する必要があり、処理が煩雑になるという問題があった。

【先行技術文献】

【特許文献】

【0008】

【特許文献 1】特開 2007 - 286859 号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

発明が解決しようとする課題は、省電力システムのブートプログラムを更新する場合に処理が煩雑になる点である。

10

20

30

40

50

【課題を解決するための手段】**【0010】**

本発明は、省電力システムのブートプログラムを簡易に更新するために、ブートプログラムを実行しメインシステムから転送された動作プログラムによる動作制御を可能とする画像形成装置の省電力システムであって、前記ブートプログラムを保持するブート保持部と、前記メインシステムから転送された前記動作プログラム又は前記ブートプログラムの更新プログラム及びその識別情報を受信して保持するデータ保持部と、前記データ保持部に前記識別情報がある場合に前記更新プログラムによるブートプログラムの更新を行い、前記識別情報がない場合に前記動作プログラムを実行する制御部とを備えたことを最も主要な特徴とする。

10

【発明の効果】**【0011】**

本発明によれば、ブートプログラムの更新処理と動作プログラムの実行処理とを大部分で共有化しながら識別情報の有無に応じて択一的に行わせることができる。このため、ブートプログラムを簡易に更新することができる。

【図面の簡単な説明】**【0012】**

【図1】省電力システムを有する画像形成装置の構成を示す要部ブロック図である（実施例1）。

【図2】図1の画像形成装置のCPUの機能ブロック図である（実施例1）。

20

【図3】図1の画像形成装置によるブートプログラムの更新処理を示すフローチャートである（実施例1）。

【図4】図1の画像形成装置によるブートプログラムの更新処理を示すシーケンス図である（実施例1）。

【発明を実施するための形態】**【0013】**

省電力システムのブートプログラムを簡易に更新するという目的を、省電力システムにおいて動作プログラム及び更新プログラムをメインシステムから受信して保持し、更新プログラムに対する識別情報の有無に応じて動作プログラムの実行又は更新プログラムによるブートプログラムの更新を行うことで実現した。

30

【0014】

具体的には、ブートプログラムを保持するブート保持部と、メインシステムから転送された動作プログラム又はブートプログラムの更新プログラム及びその識別情報を受信して保持するデータ保持部と、データ保持部に識別情報がある場合に更新プログラムによるブートプログラムの更新を行い、識別情報がない場合に動作プログラムを実行する制御部とを画像形成装置の省電力システムが備える。

【0015】

以下、本発明の実施例について図面を参照して説明する。

【実施例1】**【0016】**

図1は、省電力システムを有する画像形成装置の要部ブロック図、図2は、図1の画像形成装置のCPUの機能ブロック図である。

40

【0017】

図1の画像形成装置1は、例えば省電力モードを有するデジタル複合機からなり、メインシステム3と、省電力システム5とを動作制御のために備えている。

【0018】

メインシステム3は、画像形成装置1のシステム制御や画像処理制御を主に行うもので、ローカルバスコントローラ7、DDR(Double-Data-Rate)コントローラ9、PCIe(Peripheral Component Interconnect Express)コントローラ11、GPIO(General Purpose Input/Output)13等が、メイン側制御部であるCPU(Central Proce

50

ssing Unit) 15 にバス 17 によって接続されている。

【0019】

ローカルバスコントローラ 7 は、NAND 型及び NOR 型のフラッシュメモリー 19, 21 に対するデータの送受信を行う。フラッシュメモリー 19, 21 は、プログラム等を記憶するメモリーである。

【0020】

本実施例では、このフラッシュメモリー 19, 21 に、メインシステム 3 の各種プログラム等に加えて省電力システム 5 の動作制御のための OS (Operating System) や他のプログラム等の動作プログラムが記憶されている。

【0021】

DDR コントローラ 9 は、RAM (Random Access Memory) 23 に対するデータの送受信を行うメモリーコントローラである。RAM 23 は、例えば DDR2 - SDRAM 等からなり、プログラムや各種データを一時的に記憶して作業領域等として用いられる。

【0022】

PCIe コントローラ 11 は、データ用インターフェースを構成し、PCIe バス 25, 27 を介して省電力システム 5 側及び USB ホストコントローラ 29 に接続されている。この PCIe コントローラ 11 は、PCIe バス 25, 27 を介したデータの送受信や PCIe バス 25, 27 による接続 (リンク) の初期化等を行う。

【0023】

USB ホストコントローラ 29 は、物理的な接続部である USB ホスト Ph y 31 を制御し、接続された外部記憶媒体である USB 33 に対してデータの送受信を行う。

【0024】

本実施例では、USB 33 にメインシステム 3 の更新プログラム (以下、システム更新プログラムと称する) が記憶され、このシステム更新プログラムは、USB ホストコントローラ 29 から PCIe コントローラ 11 を通じて CPU 15 で実行させることができる。

【0025】

GPIO 13 は、通知用インターフェースを構成し、バス 35 を介して省電力システム 5 側に接続されている。この GPIO 13 は、後述する各種の通知用の信号を送受信する。

【0026】

CPU 15 は、プログラムを実行してシステム制御や画像処理制御等を行う演算装置である。本実施例では、フラッシュメモリー 19, 21 内の動作プログラムを省電力システム 5 側に転送する制御を行う。加えて、本実施例の CPU 15 は、USB 33 内のシステム更新プログラムを実行し、メインシステムの更新処理と共に省電力システム 5 のブートプログラムの更新処理を行わせる制御を行う。

【0027】

これら制御のために、CPU 15 は、図 2 のように、PCIe 初期化部 37、システム更新部 39、データ転送部 41、識別情報送信部 43、及び通知送信部 45 として機能する。

【0028】

PCIe 初期化部 37 は、PCIe コントローラ 11 により、PCIe バス 27 での接続に対するエンドポイントの初期化を行わせる。

【0029】

システム更新部 39 は、メインシステム 3 の更新処理を行うもので、フラッシュメモリー 19, 21 内のデータの更新等を行う。更新は、ローカルバスコントローラ 7 を通じて行われる。この更新処理では、操作パネルやプリントエンジンの更新処理も行われることになる。

【0030】

データ転送部 41 は、省電力システム 5 に対し動作プログラム又はブートプログラムの

10

20

30

40

50

更新プログラム（以下、ブート更新プログラムと称する）を転送する。転送は、後述する省電力システム5側からの接続確立通知に応じ、P C I eコントローラ11を通じて行われる。なお、ブート更新プログラムの場合は、次述する更新フラグの送信に応じて転送が行われる。

【0031】

本実施例のブート更新プログラムは、システム更新プログラムに含まれるが、フラッシュメモリ19, 21等に保持させておいても良い。

【0032】

識別情報送信部43は、接続確立通知に応じ、ブート更新プログラムの識別情報である更新フラグを省電力システム5側に転送する。

10

【0033】

通知送信部45は、P C I eコントローラ11の初期化が完了した通知（P C I e初期化完了通知）やP C I eコントローラ11によるデータ（動作プログラム又はブート更新プログラム）の転送完了の通知（転送完了通知）を省電力システム5側に送信する。この通知は、G P I O 13を通じて行われる。

【0034】

図1の省電力システム5は、S P I（Serial Peripheral Interface）コントローラ47、D D Rコントローラ49、P C I eコントローラ51、G P I O 53、E t h e r N E Tコントローラ55等が、制御部であるC P U 57にバス59によって接続されている。

20

【0035】

S P Iコントローラ47は、S P Iフラッシュメモリ61に対するデータの送受信を行う。S P Iフラッシュメモリ61は、省電力システム5のブートプログラムを記憶保持するメモリであり、ブート保持部として機能する。

【0036】

D D Rコントローラ49は、メインシステム3側と同様、R A M 63に対するデータの送受信を行うメモリコントローラであり、R A M 63は、D D R 3 - S D R A M等からなる作業領域等としてのメモリである。

【0037】

本実施例では、このR A M 63がデータ保持部として機能し、メインシステム3側から転送された動作プログラムやブート更新プログラム及びその更新フラグを保持する。

30

【0038】

P C I eコントローラ51は、メインシステム3側と同様にデータ用インターフェースを構成し、P C I eバス27を介してメインシステム3側に接続されている。このP C I eコントローラ51は、メインシステム3側のP C I eコントローラ11との間でのデータの送受信やP C I eバス27による接続（リンク）の初期化等を行う。

【0039】

本実施例においては、このP C I eコントローラ51がメインシステム3側のP C I eコントローラ11に対して接続（リンク）を確立する。すなわち、P C I eコントローラ51は、メインシステム3側のP C I eコントローラ11をエンドポイントしたルートコンプレックスを構成する。

40

【0040】

G P I O 53は、通知用インターフェースを構成し、バス35を介して省電力システム5側に接続されている。このG P I O 53は、メインシステム3側のG P I O 13との間で各種の通知用の信号を送受信する。

【0041】

E t h e r N E Tコントローラ55は、物理的な接続部であるE N T P h y 65を制御する。具体的には、E N T P h y 65にL A N等のネットワークを介して接続された外部装置に対するデータの送受信を行う。

【0042】

50

C P U 5 7 は、プログラムを実行して上記省電力モードの制御やブートプログラムの更新制御等を行う演算装置である。

【 0 0 4 3 】

本実施例の C P U 5 7 は、ブートプログラムを実行し、メインシステム 3 から転送された動作プログラムによる省電力モードの動作制御を可能とする。

【 0 0 4 4 】

この際、R A M 6 3 内に更新フラグがある場合には、R A M 6 3 内のブート更新プログラムを実行し、更新フラグがない場合には、通常通りに R A M 6 3 内の動作プログラムを実行する。

【 0 0 4 5 】

このために、C P U 5 7 は、図 2 のように、データ処理部 6 7、接続確立部 6 9、識別情報判断部 7 1、及び通知送信部 7 3 として機能する。

【 0 0 4 6 】

データ処理部 6 7 は、R A M 6 3 内の動作プログラムの実行又はブート更新プログラムによる R A M 6 3 内のブートプログラムの更新を行う。

【 0 0 4 7 】

接続確立部 6 9 は、省電力システム 5 側からの P C I e 初期化完了通知に応じ、P C I e コントローラ 5 1 によってメインシステム 3 側の P C I e コントローラ 5 1 との接続を確立する。これにより、メインシステム 3 側からの動作プログラム又はブート更新プログラム及びその更新フラグの受信して R A M 6 3 内に保持させることができる。

【 0 0 4 8 】

識別情報判断部 7 1 は、省電力システム 5 側からの転送完了通知に応じ、R A M 6 3 内の更新フラグの有無を判断する。この更新フラグの有無に応じて、データ処理部 6 7 が動作プログラムの実行又はブート更新プログラムによる更新を行うことになる。

【 0 0 4 9 】

通知送信部 7 3 は、P C I e コントローラ 5 1 による接続が確立した通知（接続確立通知）の他、ブート更新プログラムによる更新完了の通知（更新完了通知）、省電力システム 5 の初期化完了の通知（E S U 初期化完了通知）をメインシステム 3 側に送信する。この通知は、G P I O 5 3 を通じて行われる。

[ブートプログラムの更新処理]

図 3 は、図 1 の画像形成装置によるブートプログラムの更新処理を示すフローチャート、図 4 は、同シーケンス図である。なお、本実施例では、ブートプログラムの更新処理と動作プログラムの実行処理とが択一的に行われるため、それらをまとめたブートプログラムの更新処理として説明する。

【 0 0 5 0 】

このブートプログラムの更新処理では、まずステップ S 1 において「メイン側 P C I e 初期化」の処理が行われる（図 4 の 1）。この処理では、メインシステム 3 において、P C I e 初期化部 3 7 が P C I e コントローラ 1 1 によりエンドポイントの初期化を行う。これによりステップ S 2 に移行する。

【 0 0 5 1 】

ステップ S 2 では、「P C I e 初期化完了通知」の処理が行われる。すなわち、メインシステム 3 は、通知送信部 4 5 が G P I O 1 3 から P C I e 初期化完了通知を省電力システム 5 側に送信する（図 4 の 2）。

【 0 0 5 2 】

これにより、ステップ S 1 での初期化の完了が省電力システム 5 側に通知されてステップ S 3 へ移行する。

【 0 0 5 3 】

ステップ S 3 では、「P C I e リンクアップ」の処理が行われる。ここでは、まず、省電力システム 5 側において G P I O 5 3 から P C I e 初期化完了通知が受信される。これに応じ、省電力システム 5 の接続確立部 6 9 が P C I e コントローラ 5 1 からメインシ

10

20

30

40

50

システム 3 側に接続 (リンク) を確立する (図 4 の 3)。

【 0 0 5 4 】

具体的には、省電力システム 5 の P C I e コントローラ 5 1 がルートコンプレックスとなつて、エンドポイントであるメインシステム 3 の P C I e コントローラ 1 1 に対するリンクを行う。これによりステップ S 4 へ移行する。

【 0 0 5 5 】

ステップ S 4 では、「接続確立通知」の処理が行われる。すなわち、省電力システム 5 は、通知送信部 7 3 が G P I O 5 3 から接続確立通知をメインシステム 3 側に送信する (図 4 の 4)。

【 0 0 5 6 】

これにより、ステップ S 3 でのリンクの確立がメインシステム 3 側に通知されてステップ S 5 へ移行する。

【 0 0 5 7 】

ステップ S 5 では、「ブート更新？」の処理が行われる。この処理では、メインシステム 3 側で省電力システム 5 のブートプログラムの更新を行うか否かを判断する (図 4 の 5)。

【 0 0 5 8 】

本実施例では、メインシステム 3 がシステム更新プログラムを実行していれば、省電力システム 5 のブートプログラムを更新するものと判断することができる。

【 0 0 5 9 】

ただし、本ステップの判断は、ユーザーによるブート更新指示入力の有無等によって行われても良い。この場合の指示入力は、画像形成装置 1 の図示しない操作パネル等を通じて行うことができる。

【 0 0 6 0 】

ブートプログラムの更新を行う場合はステップ S 6 へ移行し (Y E S)、その更新を行わない場合はステップ S 7 へ移行する (N O)。

【 0 0 6 1 】

ステップ S 6 では、「更新フラグの書き込み」が行われる。この処理では、メインシステム 3 の識別情報送信部 4 3 が P C I e コントローラ 1 1 によって省電力システム 5 に更新フラグを送信する (図 4 の 6)。

【 0 0 6 2 】

これにより、更新フラグが省電力システム 5 の R A M 6 3 内に書き込まれてステップ S 7 へ移行する。

【 0 0 6 3 】

ステップ S 7 では、「プログラム転送」が行われる。この処理では、メインシステム 3 のデータ転送部 4 1 が動作プログラム又はブート更新プログラムを読み出して (図 4 の 7)、省電力システム 5 側に転送する (図 4 の 8)。

【 0 0 6 4 】

具体的には、ステップ S 5 から本ステップへ移行した場合に動作プログラムを、ステップ S 6 から本ステップへ移行した場合にブート更新プログラムを、それぞれ省電力システム 5 側に転送する。

【 0 0 6 5 】

これにより、転送されたプログラムが省電力システム 5 の R A M 6 3 内に書き込まれてステップ S 8 へ移行する。

【 0 0 6 6 】

ステップ S 8 では、「転送完了通知」の処理が行われる。すなわち、メインシステム 3 は、ステップ S 7 でのプログラムの転送が完了すると、通知送信部 4 5 により転送完了通知を省電力システム 5 側に送信する (図 4 の 9)。これにより、ステップ S 9 へ移行する。

【 0 0 6 7 】

10

20

30

40

50

ステップS 9では、「更新フラグあり？」の処理が行われる。ここでは、まず、省電力システム5側においてメインシステム3からの転送完了通知を受信する。これに応じて、省電力システム5の識別情報判断部71がRAM63内から更新フラグを読み出す(図4の10)。

【0068】

更新フラグが読み出された場合は「更新フラグあり」としてステップS10へ移行し、更新フラグを読み出せない場合は「更新フラグなし」としてステップS11へ移行する。

【0069】

ステップS10では、「ブート更新プログラムの書き込み」が行われる。すなわち、省電力システム5は、データ処理部67がRAM63内のブート更新プログラムをSPIフラッシュメモリー61内に書き込む(図4の11)。

【0070】

これにより省電力システム5のブートプログラムの更新が行われてステップS12へ移行する。

【0071】

ステップS12では、「更新完了通知」の処理が行われる。この処理では、省電力システム5の通知送信部73が更新完了通知をメインシステム3側に送信して(図4の12)、ステップS10でのブートプログラムの更新完了を通知する。

【0072】

これにより本ブートプログラムの更新処理が終了し、それをメインシステム3側で認識することができる。

【0073】

一方、ステップS9からステップS11へ移行した場合は、ステップS11において「ESU初期化」の処理が行われる。この処理では、省電力システム5のデータ処理部67がシステムの初期化を行い(図4の13)ステップS13へ移行する。

【0074】

ステップS13では、「ESU初期化完了通知」が行われる。この処理では、省電力システム5の通知送信部73がESU初期化完了通知をメインシステム3側に送信して(図4の14)、ステップS11での初期化の完了を通知する。

【0075】

これにより本ブートプログラムの更新処理が終了することをメインシステム3側で認識する。こうしてステップS14へ移行する。

【0076】

ステップS14では、「動作プログラムの実行」が行われる。この処理では、省電力システム5のデータ処理部67がRAM63内の動作プログラムを実行して(図4の15)、省電力システム5が省電力モードでの動作制御が可能となる。

[実施例1の効果]

本実施例の省電力システム5は、ブートプログラムを実行しメインシステム3から転送された動作プログラムによる動作制御を行う画像形成装置1の省電力システム5であって、ブートプログラムを保持するSPIフラッシュメモリー61と、メインシステム3から転送された動作プログラム又はブートプログラムのブート更新プログラム及びその更新フラグを受信して保持するRAM63と、RAM63内に更新フラグがある場合にブート更新プログラムによるブートプログラムの更新を行い、更新フラグがない場合に動作プログラムを実行するCPU57とを備えている。

【0077】

従って、本実施例では、ブートプログラムの更新処理と動作プログラムの実行処理とを、メインシステム3から動作プログラム及びブート更新プログラムを転送することにより大部分で共有化しながら更新フラグの有無に応じて択一的に行わせることができる。

【0078】

このため、本実施例の省電力システム5は、省電力システム5のブートプログラムを簡

10

20

30

40

50

易に更新することができる。

【 0 0 7 9 】

また、CPU 57は、動作プログラムの実行又はブート更新プログラムによる更新を、動作プログラム又はブート更新プログラムの転送完了通知をメインシステム3から受信して行う。

【 0 0 8 0 】

従って、本実施例の省電力システム5は、メインシステム3から動作プログラム及びブート更新プログラムを転送するように構成しても、動作プログラムの実行又はブート更新プログラムによる更新を確実にに行わせることができる。

【 0 0 8 1 】

本実施例の省電力システム5は、動作プログラム又は更新プログラムを受信するPCIeコントローラ51と、転送完了通知を受信するGPIO53とを備えている。

【 0 0 8 2 】

従って、PCIeコントローラ51を通じて動作プログラム又は更新プログラムの受信し、その完了のタイミングをGPIO53での転送完了通知の受信によって計ることができる。

【 0 0 8 3 】

このため、本実施例の省電力システム5では、動作プログラムの実行又はブート更新プログラムによる更新を、より確実にに行わせることができる。

【 0 0 8 4 】

PCIeコントローラ51は、ブートプログラムの実行によってメインシステム3側への接続が確立され、CPU57は、GPIO53を介して接続確立通知をメインシステム3側に送信して動作プログラム又は更新プログラムの受信を受け付ける。

【 0 0 8 5 】

従って、本実施例の省電力システム5では、動作プログラム及びブート更新プログラムを受信できる段階になってから、それらをメインシステム3から転送させることができ、処理の円滑化及び確実化を図ることができる。

【 0 0 8 6 】

本実施例の画像形成装置1は、省電力システム5及びメインシステム3を有し、メインシステム3がそのシステム更新処理時にブート更新プログラムの転送を行う。

【 0 0 8 7 】

従って、本実施例では、メインシステム3の更新処理の一環として省電力システム5のブートプログラムの更新を行うことができる。

【符号の説明】

【 0 0 8 8 】

- 1 画像形成装置
- 3 メインシステム
- 5 省電力システム
- 11, 51 PCIeコントローラ(データ用インターフェース)
- 11, 53 GPIO(通知用インターフェース)
- 57 CPU(制御部)
- 61 SPIフラッシュメモリー(ブート保持部)
- 63 RAM(データ保持部)

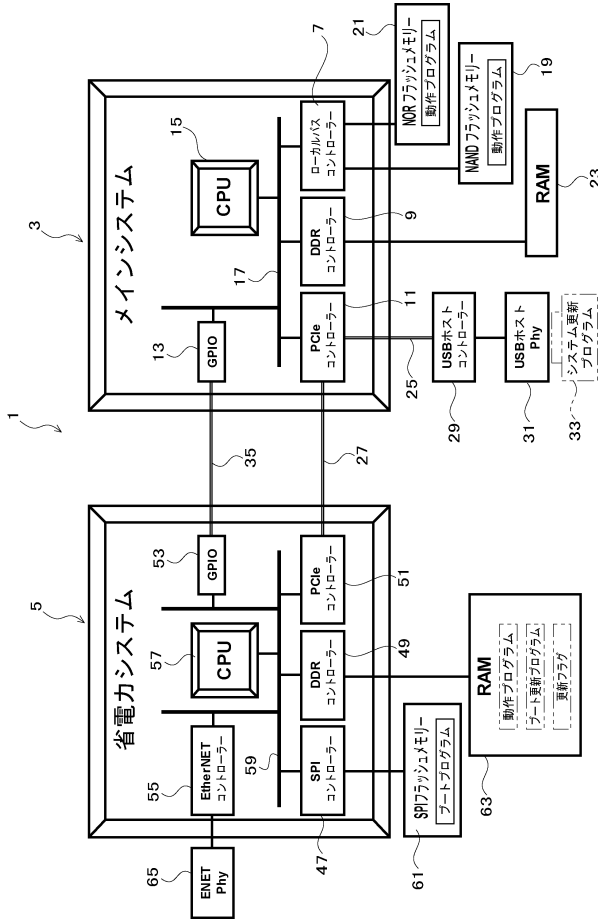
10

20

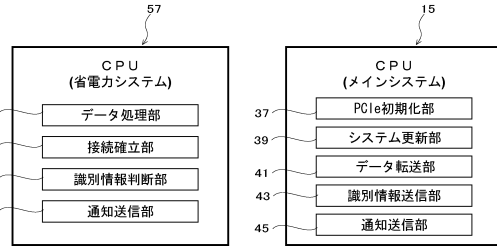
30

40

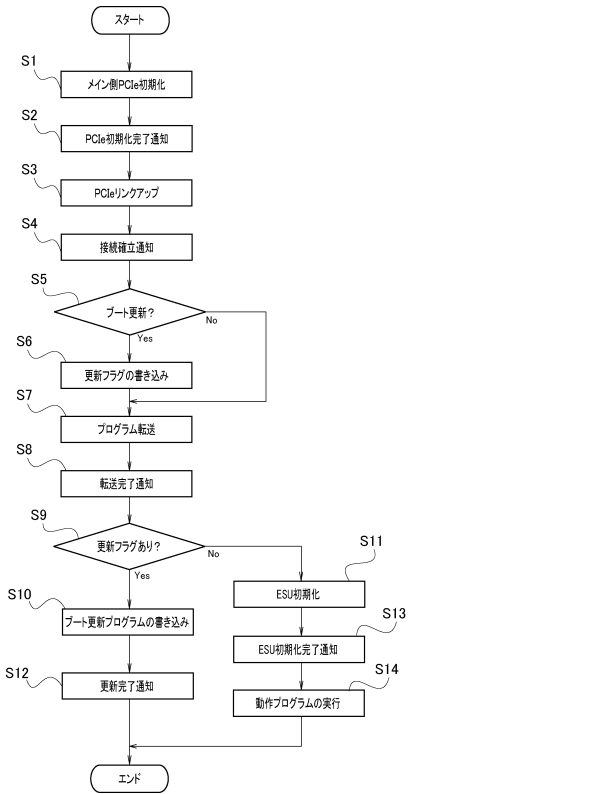
【図1】



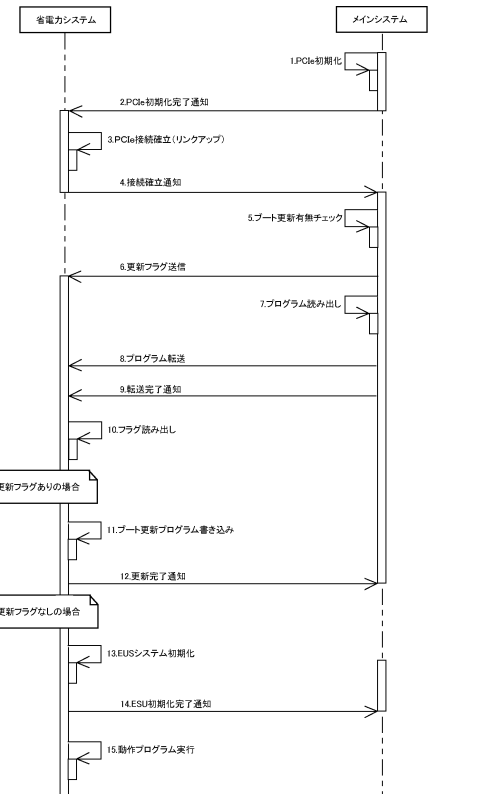
【図2】



【図3】



【図4】



フロントページの続き

- (56)参考文献 特開2007-286859(JP,A)
特開2011-034503(JP,A)
特開2012-148539(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F	11/00
B41J	29/38
H04N	1/00
G06F	3/12