



(12) 发明专利

(10) 授权公告号 CN 101425552 B

(45) 授权公告日 2010.08.11

(21) 申请号 200810194786.X

H01L 21/426(2006.01)

(22) 申请日 2008.10.20

审查员 杨春光

(73) 专利权人 淮阴师范学院

地址 223001 江苏省淮安市清河区交通路
71号

专利权人 中国科学院上海技术物理研究所

(72) 发明人 陈贵宾 陆卫 王少伟 李志锋
陈效双

(74) 专利代理机构 淮安市科文知识产权事务所
32223

代理人 陈静巧

(51) Int. Cl.

H01L 31/18(2006.01)

H01L 21/04(2006.01)

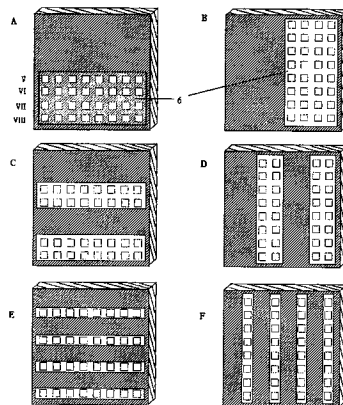
权利要求书 1 页 说明书 4 页 附图 4 页

(54) 发明名称

离子注入制备高性能碲镉汞 p-n 结的方法

(57) 摘要

本发明涉及离子注入制备高性能碲镉汞 p-n 结的方法。该方法采用同一块碲镉汞薄膜为基底；制作多块掩模板；并蒸镀 ZnS 薄膜作为离子注入的阻挡层；在阻挡层上光刻出相应的离子注入区进行注入；再完成 p-n 结的成结工艺。其中，离子注入的阻挡层是通过多次叠加蒸镀获得的不同厚度 ZnS 薄膜阻挡层；离子注入的剂量为优化后的同一离子剂量、同一注入能量值。本发明在同一基底材料上获得叠加蒸镀具有不同厚度阻挡层的系列试验单元，一次性地以优化后的离子注入剂量对光刻出注入区进行离子注入的工艺改进，制备高性能碲镉汞 p-n 结，为光伏型红外探测器提供更方便快捷的优化工艺参数试验研究，试验成本低、且节省时间和精力；该方法同样可推广应用于对其它基底材料体系的离子注入阻挡层厚度的优化研究。



1. 离子注入制备高性能碲镉汞 p-n 结的方法,采用分子束外延技术生长的同一块碲镉汞薄膜材料为基底;并制作多块镂空有不同宽窄隙缝的掩膜板;蒸镀 ZnS 薄膜作为离子注入的阻挡层;在阻挡层上光刻出相应的离子注入区;进行离子注入;再完成后道 p-n 结的成结工艺,得不同单元的电导-电流特性曲线及不同单元的零偏微分电阻值 R_0 值,其特征在于:所述离子注入的阻挡层是通过制作多块镂空有不同宽窄隙缝的掩膜板;将多块掩膜板依次分别叠加在基底碲镉汞薄膜材料上,依次蒸镀获得不同厚度的 ZnS 薄膜阻挡层;所述离子注入的剂量为同一离子剂量、同一注入能量值;

所述依次蒸镀不同厚度 ZnS 薄膜阻挡层的具体操作是调整不同的 ZnS 蒸镀时间、获得不同的阻挡层薄膜厚度,每蒸镀完一次,取出基底材料并重新更换一次掩膜板;

所述离子注入的阻挡层是多块掩膜板依次分别叠加在基底材料上,掩膜板的镂空区分别对应基底材料的行列组合方阵单元 (3),而且每更换一次掩膜板,即进行一次蒸镀 ZnS 阻挡层,其叠加顺序是:

(1) 将镂空区为横长方形、位于掩膜板下部的掩膜板与基底材料叠加,镂空区则出露基底材料下半部分 V-VIII 行单元相应区域 (6),然后均匀蒸镀一层 ZnS 阻挡层;

(2) 将镂空区为竖长方形、并位于掩膜板右部的掩膜板与基底材料叠加,镂空区则出露基底材料右部 V-VIII 列单元相应区域,然后均匀蒸镀一层 ZnS 阻挡层;

(3) 将镂空区为两个横长方形的掩膜板与基底材料叠加,镂空区则出露基底材料的 III-IV 行和 VII-VIII 行单元相应区域,然后均匀蒸镀一层 ZnS 阻挡层;

(4) 将镂空区为两个竖长方形的掩膜板与基底材料叠加,镂空区则出露基底材料的 III-IV 列和 VII-VIII 列单元相应区域,然后均匀蒸镀一层 ZnS 阻挡层;

(5) 将镂空区为四个横长方形的掩膜板与基底材料叠加,镂空区则出露基底材料的 II、IV、VI、VIII 行单元相应区域,然后均匀蒸镀一层 ZnS 阻挡层;

(6) 将镂空区为四个竖长方形的掩膜板与基底材料叠加,镂空区则出露基底材料的 II、IV、VI、VIII 列单元相应区域,然后均匀蒸镀一层 ZnS 阻挡层。

2. 根据权利要求 1 所述的离子注入制备高性能碲镉汞 p-n 结的方法,其特征在于:所述在阻挡层上光刻出相应的离子注入区是在具有不同阻挡层厚度的区域上,光刻出相应单元的离子注入区。

3. 根据权利要求 1 所述的离子注入制备高性能碲镉汞 p-n 结的方法,其特征在于:所述离子注入的阻挡层厚度值范围为 401.3 \AA -- 6061.8 \AA 区间。

4. 根据权利要求 1 所述的离子注入制备高性能碲镉汞 p-n 结的方法,其特征在于:所述离子注入的剂量为同一硼 (B) 离子剂量;同一注入能量值为 150keV。

离子注入制备高性能碲镉汞 p-n 结的方法

技术领域

[0001] 本发明涉及红外探测器制备工艺参数优化研究技术,特别涉及光伏型红外探测器以离子注入制备高性能碲镉汞 p-n 结的方法。

[0002] 技术背景

[0003] 以碲镉汞 (MCT) 薄膜材料为基础的光伏型红外探测器性能的优化研究,其关键是制备高性能碲镉汞 p-n 结。所述的碲镉汞薄膜因具有高吸收系数和高量子效率,在 MCT 的三元合金体系中,可以通过调节镉组分值而获得不同的禁带等突出优点,现已成为民用和军事上制备红外探测器的重要材料。光伏型红外探测器性能优劣取决于器件单元的零偏压电阻 (R_0) 值与探测器单元 p-n 结面积 (A) 两者乘积 (R_0A) 的参数。其中碲镉汞 p-n 结的面积 (A) 由横向结、纵向结两部分构成,其成结工艺至关重要。目前,业内认为采用以离子注入制备 p-n 成结工艺相对较简单,该工艺参数优化过程通常是在不同的基底材料上进行不同离子注入剂量的试验,从有限次试验数据得出电压—电流特性曲线,而优选出最佳的离子注入剂量。但是,此方法明显存在着不足之处。专利技术“光伏型红外探测器碲镉汞材料离子注入剂量优化方法”(ZL 200510122955.5) 克服了以上常规技术手段所存在的试验成本较高、需要消耗很多的时间和精力、以及因不同批次制备的材料差异而影响不同参数系列单元试验结果造成可比性差等缺陷,还明显提高了几十倍的试验效率。本申请人在上述专利中优化离子注入剂量的基础上又进行了深入研究,通过改变离子注入阻挡层的厚度,优选出 p-n 结最佳的横向宽度和纵向深度,进一步提高了所制备的 p-n 结性能。

发明内容

[0004] 本发明提供了一种离子注入制备高性能碲镉汞 p-n 结的方法,目的在于通过对离子注入阻挡层厚度的优化确定,从而优化碲镉汞 p-n 结成结工艺,继而获得单元的零偏压电阻 (R_0) 值与探测器单元 p-n 结面积 (A) 两者乘积 (R_0A) 的优化参数,进一步提高了光伏型红外探测器性能。

[0005] 本发明的技术解决方案

[0006] 本发明采用分子束外延技术生长的同一块碲镉汞薄膜材料为基底,并制作多块镂刻有不同宽窄隙缝的掩膜板;蒸镀一定厚度的 ZnS 薄膜作为离子注入的阻挡层;在阻挡层上光刻出相应的离子注入区;进行离子注入;再完成后道 p-n 结的成结工艺,得不同单元的电压—电流特性曲线及不同单元的零偏微分电阻值 R_0 值。其中,离子注入的阻挡层是通过多次叠加蒸镀获得的不同厚度 ZnS 薄膜阻挡层;离子注入的剂量为优化后的同一离子剂量、同一注入能量值。

[0007] 本发明至完成离子注入的主要工艺步骤为:

[0008] (一) 制作多块镂刻有不同宽窄隙缝的掩膜板;

[0009] (二) 将多块掩膜板依次分别叠加在基底碲镉汞薄膜材料上,并依次蒸镀不同厚度的 ZnS 薄层,具体操作是调整不同的 ZnS 蒸镀时间、以获得不同的阻挡层薄膜厚度,且每蒸镀完一次,须取出基底材料并重新更换一次掩膜板;

[0010] (三) 在具有不同阻挡层厚度的区域上, 光刻出多个器件单元相应的离子注入区;

[0011] (四) 去除掩模板, 一次性地以优化后的硼 (B) 离子注入剂量对光刻出注入区进行离子注入。

[0012] 本发明的有益效果

[0013] (一) 本发明在同一基底材料上, 获得叠加蒸镀具有不同阻挡层厚度的系列试验单元, 一次性地以优化后的离子注入剂量对光刻出注入区进行离子注入的工艺改进, 制备高性能碲镉汞 p-n 结, 为光伏型红外探测器提供更方便快捷的优化阻挡层厚度工艺参数试验研究, 试验成本低、且节省时间和精力;

[0014] (二) 本发明在同一基底材料上可获得系列的、具有不同参数的光伏型红外探测器单元, 大大提高了具有不同参数的单元间的可比性, 有利于对影响探测器性能的纵向结深度参数进行系统研究;

[0015] (三) 本发明可以在低能离子注入受到限制的离子注入机上实现浅结的制备, 并同时获得优化的阻挡层厚度参数, 无须通过改变离子注入能量而进行大量反复实验的传统方法;

[0016] (四) 本发明同样可以推广应用用于对其它基底材料体系的离子注入阻挡层厚度的优化研究, 因为阻挡层的作用不仅能够有效控制离子注入的深度, 即最终形成的 p-n 结深度, 同时还能防止离子注入时的沟道效应和可能引起的注入损伤。

附图说明

[0017] 附图 1 为本发明的为受试验基底材料 (MCT) 试样的外形结构示意图;

[0018] 附图 2 为本发明的不同宽窄缝隙掩模板的结构示意图; 其中: A、B、C、D、E、F 图分别为实施例中不同掩模板的结构示意图;

[0019] 附图 3 为本发明将附图 2 中六块 A、B、C、D、E、F 图形掩模板依次分别叠加在基底材料上的结构示意图;

[0020] 附图 4 为本发明 ZnS 阻挡层厚度设计值与实际测量结果比较;

[0021] 附图 5 为本发明每一试验单元 p-n 结的结构示意图;

[0022] 附图 6 为本发明试验得出系列单元零偏微分电阻 R_0 随阻挡层厚度变化关系示意图。

具体实施方式

[0023] 现结合附图说明之:

[0024] 图 1 为受试验基底材料 (MCT) 试样, 该试样呈方形, 剥离试样基底材料表层, 出露新鲜的碲镉汞层 1。为尽量减小工艺过程中对材料表面的影响, 须在新鲜基底材料表面均匀蒸镀一层 ZnS 阻挡层 2, 其厚度 $d_0=401.3 \text{ \AA}$ 。并将试样划分成纵横均为 I—VIII 的方阵单元 3。

[0025] 如图 2 所示为制作的多块镭刻有不同宽窄隙缝掩模板。其中: A 图为掩模板 4 镭刻成的镂空区 5 为横长方形、并位于掩模板的下部, 相应于图 1 中的 V—VIII 行方阵单元 3; B 图为掩模板 4 镭刻成的镂空区 5 为竖长方形、并位于掩模板的右部, 相应于图 1 中的 V—VIII 列方阵单元 3; C 图为掩模板 4 镭刻成的镂空区 5 为两个横长方形, 分别相应于图 1 中

的 III—IV 行和 VII—VIII 行方阵单元 3 ;D 图为掩模板 4 镂空成的镂空区 5 为两个竖长方形,分别相应于图 1 中的 III—IV 列和 VII—VIII 列方阵单元 3 ;E 图为掩模板 4 镂空成的镂空区 5 为四个横长方形,分别相应于图 1 中的 II、IV、VI、VIII 行方阵单元 3 ;F 图为掩模板 4 镂空成的镂空区 5 为四个竖长方形,分别相应于图 1 中的 II、IV、VI、VIII 列。

[0026] 图 3 所示为本发明实施的关键之举,它是将上述掩模板依次分别叠加在基底材料上,掩模板的镂空区分别对应基底材料的行列组合方阵单元 3,而且每更换一次掩模板,即进行一次蒸镀 ZnS 阻挡层,其叠加顺序是:

[0027] (1) 图 2A 与图 1 叠加为图 3A,掩模板的镂空区出露图 1 下半部分 V—VIII 行单元相应区域 6,然后均匀蒸镀一层 ZnS 阻挡层,控制蒸镀时间,使阻挡层薄膜厚度(由晶振方法测得) d_1 为 2872 Å。

[0028] (2) 图 2B 与图 1 叠加为图 3B,掩模板的镂空区出露图 1 右部 V—VIII 列各单元相应区域 6,蒸镀厚度 d_2 为 359.6 Å 的 ZnS 阻挡层薄膜;

[0029] (3) 图 2C 与图 1 叠加为图 3C,掩模板的镂空区 5 出露图 1 的 III—IV 行、VII—VIII 行的各单元相应区域 6,蒸镀厚度 d_3 为 1441 Å 的 ZnS 阻挡层薄膜;

[0030] (4) 图 2D 与图 1 叠加为图 3D,掩模板的镂空区 5 出露图 1 的 III—IV 列、VII—VIII 列的各单元相应区域 6,蒸镀厚度 d_4 为 179.7 Å 的阻挡层 ZnS 薄膜;

[0031] (5) 图 2E 与图 1 叠加为图 3E,掩模板的镂空区 5 出露图 1 的 II、IV、VI、VIII 行的各单元相应区域 6,蒸镀厚度 d_5 为 719.6 Å 的阻挡层 ZnS 薄膜;

[0032] (6) 图 2F 与图 1 叠加为图 3F,掩模板的镂空区 5 出露图 1 的 II、IV、VI、VIII 列的各单元相应区域 6,蒸镀厚度 d_6 为 88.6 Å 的阻挡层 ZnS 薄膜。

[0033] 上述图 3 的 A、B、C、D、E、F 图中的叠加是在同一块基底材料上进行,只是依次分别更换不同的掩模板,每更换一次掩模板则蒸镀一次不同厚度的阻挡层 ZnS 薄膜。

[0034] 综上,本发明实施至此,受试验基底材料(MCT)试样的各不同区域相应之总阻挡层厚度是各不相同的,它们除了共同均匀蒸镀的一层 401.3 Å 的 ZnS 层外,还应该包括下表列出的各阻挡层分厚度之和。

[0035] 下表给出试样的各不同区域阻挡层厚度值(表中各厚度值依次为 $d_1 = 2872$ Å, $d_2 = 359.6$ Å, $d_3 = 1441$ Å, $d_4 = 179.7$ Å, $d_5 = 719.6$ Å 及 $d_6 = 88.6$ Å):

[0036]

0	d_6	d_4	d_4d_6	d_2	d_2d_6	d_2d_4	$d_2d_4d_6$
d_5	d_5d_6	d_4d_5	$d_4d_5d_6$	d_2d_5	$d_2d_5d_6$	$d_2d_4d_5$	$d_2d_4d_5d_6$
d_3	d_3d_6	d_3d_4	$d_3d_4d_6$	d_2d_3	$d_2d_3d_6$	$d_2d_3d_4$	$d_2d_3d_4d_6$
d_3d_5	$d_3d_5d_6$	$d_3d_4d_5$	$d_3d_4d_5d_6$	$d_2d_3d_5$	$d_2d_3d_5d_6$	$d_2d_3d_4d_5$	$d_2d_3d_4d_5d_6$
d_1	d_1d_6	d_1d_4	$d_1d_4d_6$	d_1d_2	$d_1d_2d_6$	$d_1d_2d_4$	$d_1d_2d_4d_6$
d_1d_5	$d_1d_5d_6$	$d_1d_4d_5$	$d_1d_4d_5d_6$	$d_1d_2d_5$	$d_1d_2d_5d_6$	$d_1d_2d_4d_5$	$d_1d_2d_4d_5d_6$
d_1d_3	$d_1d_3d_6$	$d_1d_3d_4$	$d_1d_3d_4d_6$	$d_1d_2d_3$	$d_1d_2d_3d_6$	$d_1d_2d_3d_4$	$d_1d_2d_3d_4d_6$
$d_1d_3d_5$	$d_1d_3d_5d_6$	$d_1d_3d_4d_5$	$d_1d_3d_4d_5d_6$	$d_1d_2d_3d_5$	$d_1d_2d_3d_5d_6$	$d_1d_2d_3d_4d_5$	$d_1d_2d_3d_4d_5d_6$

[0037] 由上表可见,受试验基底材料(MCT)试样共有 64 个不同阻挡层厚度的系列单元,如:II 行 II 列单元的总阻挡层厚度为 $401.3 \text{ Å} + d_5 + d_6$;又如 VII 行 VI 列单元的总阻挡层厚度为 $401.3 \text{ Å} + d_1 + d_2 + d_3 + d_6$ 的总和;依此类推,可以得到所有不同器件单元处相应的阻挡层厚度值(如图 4 中的设计值)。本发明的阻挡层厚度值范围为 401.3 Å 到 6061.8 Å 区

间。

[0038] 本发明的下面的实施步骤是：

[0039] (1) 进行一次性硼 (B) 离子注入 (注入能量为 150keV), 注入完成后进行光刻出与原矩阵单元 3 相邻的一组小孔, 并将其中的 ZnS 阻挡层腐蚀掉、去除光刻胶后, 用来测量不同位置的 ZnS 阻挡层实际厚度 (图 4 中的测量值);

[0040] (2) 所有阻挡层厚度测量完成后, 去除掩模板 4、阻挡层 2, 生长新一层 ZnS 作为钝化层, 再按原光刻的注入区光刻, 去除相应区域的 ZnS 后, 蒸镀金薄膜作欧姆接触电极, 在不同单元的金薄膜上生长钢柱, 获得的系列单元的 p-n 结。如图 5 所示, 每一个单元小注入区由下而上为 GaAs (211) 的衬底、一定厚度的 CdTe 缓冲层、生长的 p 型碲镉汞薄膜、金属电极。

[0041] (3) 利用冷探针通过试样的 p 型基底材料和每个注入区的钢柱直接进行测量, 得不同阻挡层厚度单元的电压 - 电流特性曲线; 再采用二次函数对 I-V 曲线进行拟合, 表现出零偏电阻值与阻挡层厚度明显的相互响应关系 (如图 6), 阻挡层厚度的增加, 零偏电阻值也呈现增加的趋势, 相应的 p-n 结的结深减小, 因而浅结效果更好。

[0042] 本发明可以根据制备高性能光伏型红外探测器优化工艺参数需要, 从优化确定阻挡层厚度研究着手, 进而优化碲镉汞 p-n 结成结工艺, 最终实现了进一步提高光伏型红外探测器的性能的目的。

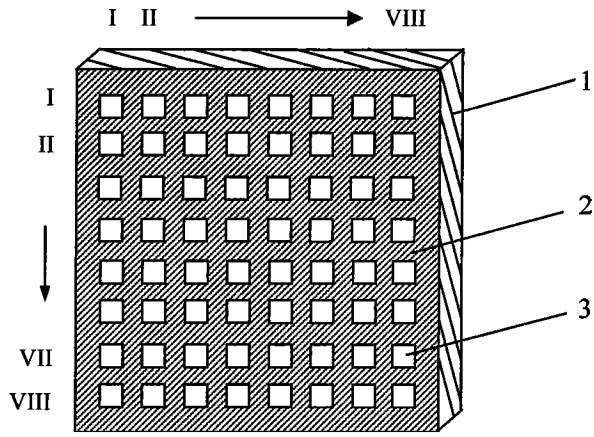


图 1

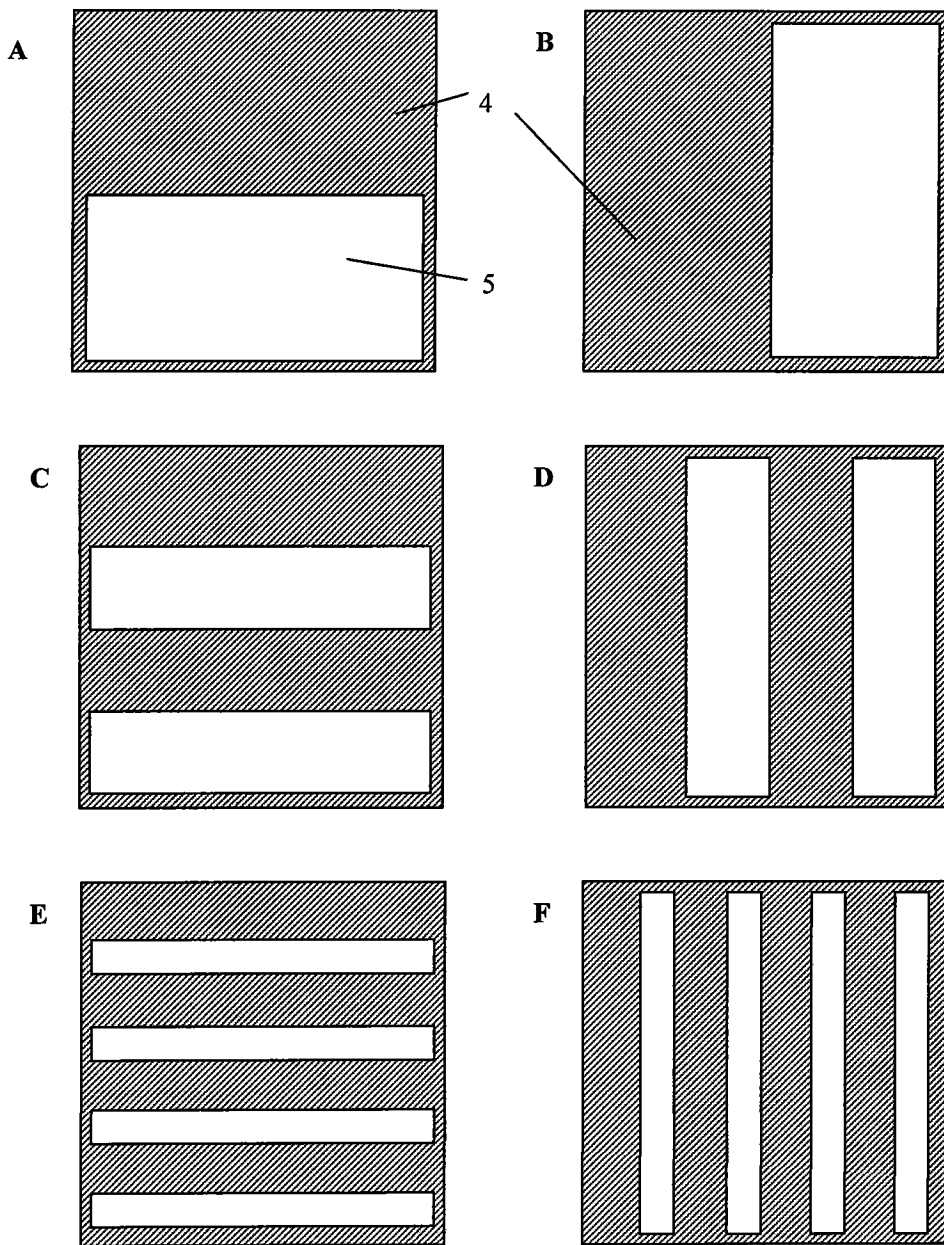


图 2

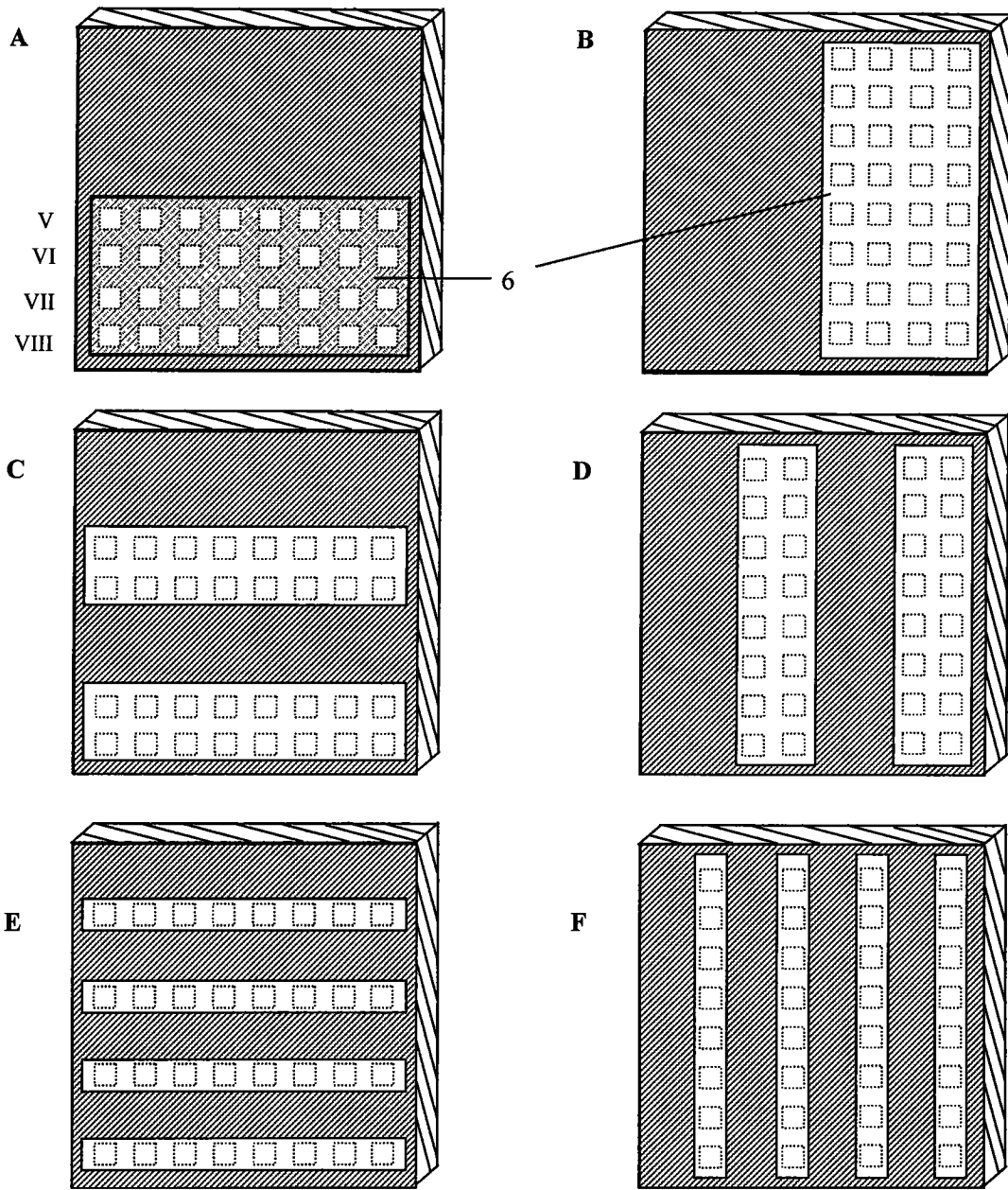


图 3

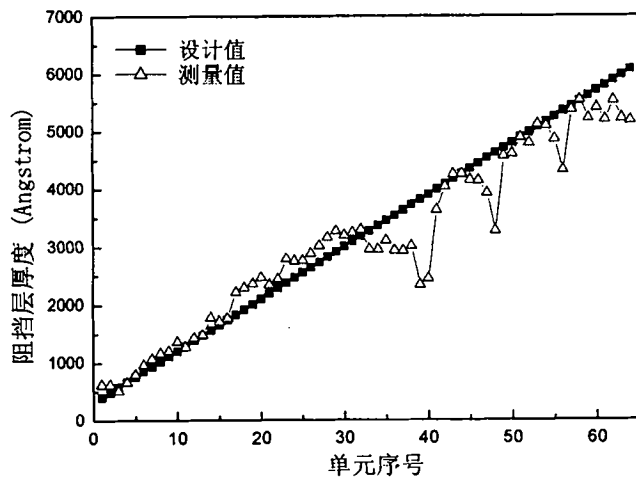


图 4

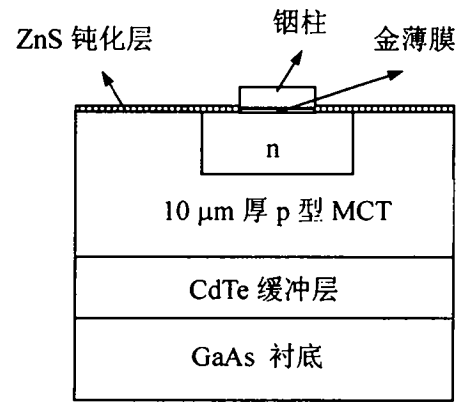


图 5

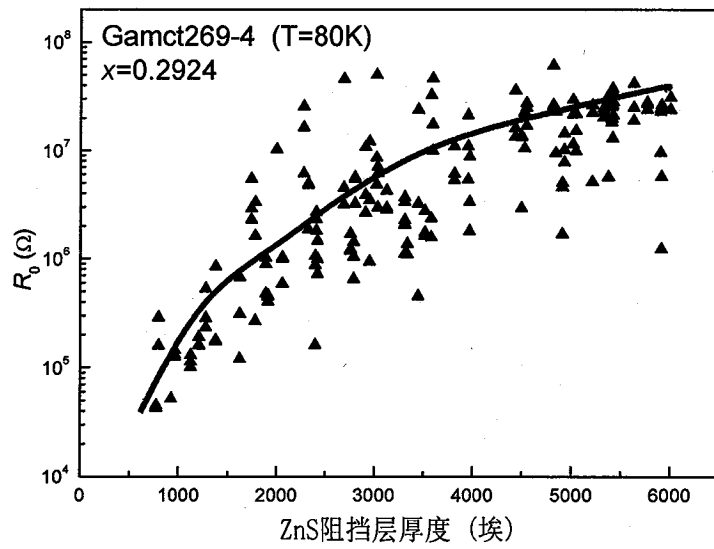


图 6