



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 10 2006 001 767 B4** 2009.04.30

(12)

Patentschrift

(21) Aktenzeichen: **10 2006 001 767.6**

(22) Anmeldetag: **12.01.2006**

(43) Offenlegungstag: **26.07.2007**

(45) Veröffentlichungstag
der Patenterteilung: **30.04.2009**

(51) Int Cl.⁸: **H01L 23/50** (2006.01)
H01L 25/04 (2006.01)

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(73) Patentinhaber:
Infineon Technologies AG, 81669 München, DE

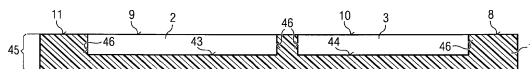
(74) Vertreter:
Schweiger & Partner, 80333 München

(72) Erfinder:
**Brunnbauer, Markus, Dr.rer.nat., 93138
Lappersdorf, DE**

(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
DE 42 22 402 A1
US 68 44 619 B2
US2003/02 15 993 A1
US2003/01 98 034 A1
US 59 77 640 A

(54) Bezeichnung: **Halbleitermodul mit Halbleiterchips und Verfahren zur Herstellung desselben**

(57) Hauptanspruch: Halbleitermodul mit Halbleiterchips (2 bis 7), wobei das Halbleitermodul (1) einen Verbundkörper mit einer koplanaren Unterseite (8) aufweist, die eine aktive Oberseite (9, 10) mindestens eines Halbleiterchips und eine Oberseite (11) einer Kunststoffgehäusemasse (12) aufweist, wobei auf der koplanaren Unterseite (8) eine Verdrahtungsstruktur (13) angeordnet ist, die im Zentrum gleichmäßig verteilt Außenkontaktflächen (14) aufweist, auf denen Außenkontakte (15) in Form von Lotkugeln (22) angeordnet sind, und wobei auf den Randbereichen (16 bis 19) der koplanaren Unterseite (8) mindestens ein oberflächenmontierbares Halbleiterbauelement (4 bis 7) angeordnet ist, das eine Bauhöhe (h) aufweist, die geringer als die Höhe der Außenkontakte (15) des Halbleitermoduls (1) ist.



Beschreibung

[0001] Die Erfindung betrifft ein Halbleitermodul mit Halbleiterchips, wobei das Halbleitermodul eine koplanare Unterseite aufweist, die eine aktive Oberseite mindestens eines Halbleiterchips und eine Oberseite einer Kunststoffgehäusemasse umfasst. Auf der koplanaren Unterseite ist eine Verdrahtungsstruktur angeordnet, die Außenkontaktflächen auf denen Außenkontakte angeordnet sind, aufweist.

[0002] Ein derartig in einer Kunststoffgehäusemasse aufgebautes Halbleitermodul ist auch unter dem Stichwort Halbleitermodul in einem "universal package" bekannt. Das "universal package" hat den Vorteil, dass ein Verbundkörper aus Halbleiterchips und Kunststoffgehäusemasse geschaffen wird, der durch eine koplanare Fläche aus aktiven Oberseiten von Halbleiterchips und der Oberseite einer Kunststoffgehäusemasse gekennzeichnet ist, wobei die Randbereiche und die Rückseiten der jeweiligen Halbleiterchips von Kunststoffgehäusemasse eingebettet sind.

[0003] Ein derartiges "universal package" hat den Vorteil, dass auf der koplanaren Oberfläche eine mehrschichtige Verdrahtungsstruktur aufgebracht werden kann, um die Elektroden der Halbleiterelemente der eingebetteten Halbleiterchips untereinander und mit entsprechend großen Außenkontaktflächen zu verbinden, auf denen dann oberflächenmontierbare Außenkontakte positionierbar bzw. auflötbar sind. Bei derartigen Halbleiterleistungsmodulen ergibt sich das Problem, dass je nach dem wie viele Halbleiterchips zu einem Halbleitermodul zusammengefasst werden, die Anzahl der Außenkontaktflächen in beliebige Höhe steigen kann. Je größer jedoch die Anzahl der Außenkontakte ist, um so schwieriger wird es, diese Außenkontakte auf einer übergeordneten Schaltungsplatine anzuordnen und zuverlässig mit entsprechenden Kontaktanschlussflächen der Schaltungsplatine elektrisch zu verbinden. Demnach besteht der Bedarf, die Anzahl der zu verbindenden oberflächenmontierbaren Außenkontakte auf ein notwendiges Maß zu reduzieren.

[0004] Aus der Druckschrift US 2003/0198 034 A1 ist ein Halbleitermodul bekannt, das einen ersten Halbleiterchip aufweist, der eine aktive Oberseite und eine inaktive Rückseite umfasst, wobei die aktive Oberseite mindestens in einen ersten Anschlussbereich und in einen zweiten Anschlussbereich aufgeteilt ist. Ferner weist das Halbleiterchipmodul einen zweiten Halbleiterchip auf, der eine aktive Oberseite und eine inaktive Rückseite besitzt und auf dem zweiten Anschlussbereich des ersten Halbleiterchips über Flipchipkontakte verbunden ist. Schließlich besitzt das Halbleitermodul ein Substrat mit einer Oberseite und einer Unterseite, wobei die Oberseite zur Montage des ersten Verbindungsbereichs des ersten Halb-

leiterchips darauf über Flipchipkontakte vorgesehen ist. Dazu hat das Substrat eine vorbestimmte Höhe, die größer ist, als die Dicke des zweiten Halbleiterchips. Schließlich weist das Halbleitermodul eine gedruckte übergeordnete Schaltung zum Montieren des Substrats mit Hilfe einer Oberflächenmontage auf.

[0005] Bei diesem bekannten Halbleitermodul ist es möglich, die Außenanschlüsse durch Halbleiterchips, die in Randbereichen des ersten Halbleiterchips angeordnet sind zu reduzieren, jedoch ist die Dicke der zusätzlichen Halbleiterchips derart groß, dass oberflächenmontierbare Außenkontakte im Zentrum des ersten Halbleiterchips nicht in ihrer Höhe ausreichen, um diese auf einer übergeordneten Schaltungsplatine zu montieren. Vielmehr ist es bei dem bekannten Halbleitermodul vorgesehen, diese zentralen oberflächenmontierbaren Außenkontakte des ersten Halbleiterchips durch ein Zwischensubstrat derart zu verlängern, oder zu vergrößern, dass mit Hilfe des Zwischensubstrats das Halbleitermodul auf einer übergeordneten Schaltungsplatine montiert werden kann.

[0006] Diese Lösung hat den Nachteil, dass sowohl für das erste Halbleitersubstrat, dass auf seiner Unterseite zusätzliche Halbleiterchips mit Flipchipkontakten trägt, als auch für die Außenkontakte des ersten Halbleiterchips eine gleichbleibende Lotkugelgröße vorgesehen ist. Damit ist es unmöglich, dass auf das zusätzliche Substrat verzichtet werden kann und dass die im Zentrum befindlichen Außenkontakte ausreichen, um die Höhe oder Dicke der zweiten flipchipmontierten Halbleiterbauteile zu überbrücken.

[0007] Aus der US 2003/0 215 993 A1 ist ein Halbleitermodul mit Halbleiterchips bekannt, wobei das Halbleitermodul eine koplanare Unterseite aufweist, die eine aktive Oberseite mindestens eines Halbleiterchips und eine Oberseite einer Kunststoffgehäusemasse umfasst. Auf der koplanaren Unterseite ist eine Verdrahtungsstruktur angeordnet, die in Randbereichen Außenkontaktflächen, auf denen Außenkontakte in Form von Bonddrähten angeordnet sind, aufweist. Zudem ist im Zentrum der Verdrahtungsstruktur ein oberflächenmontierbares Halbleiterbauelement angeordnet.

[0008] Aus den Druckschriften US 5 977 640 A und US 6 844 619 B2 sind Halbleiterbauteile mit einander mit ihren aktiven Oberflächen gegenüberstehenden Halbleiterchips bekannt, bei denen Außenkontakte großer Höhe vorgesehen sind.

[0009] Aufgabe der Erfindung ist es, ein möglichst kostengünstiges Halbleitermodul zu schaffen, das es einerseits ermöglicht, beliebig viele Halbleiterchips in einer gemeinsamen Kunststoffgehäusemasse zu verbinden und die resultierenden Außenkontaktflächen zur Versorgung und zur Signalverbindung mit einer entsprechend optimierten Verdrahtungsstruktur

auszustatten, wobei die Anzahl der Außenkontaktflächen auf eine optimale Anzahl zu verringern ist.

[0010] Diese Aufgabe wird mit dem Gegenstand der unabhängigen Ansprüche gelöst. Weitere vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

[0011] Erfindungsgemäß wird ein Halbleitermodul mit Halbleiterchips geschaffen, wobei das Halbleitermodul einen Verbundkörper mit einer koplanaren Unterseite aufweist. Die koplanare Unterseite umfasst aktive Oberseiten mindestens eines Halbleiterchips und eine Oberseite einer Kunststoffgehäusemasse. Auf der koplanaren Unterseite ist eine Verdrahtungsstruktur angeordnet, die im Zentrum gleichmäßig verteilt Außenkontaktflächen aufweist. Auf den Außenkontaktflächen sind Außenkontakte in Form von Lotkugeln angeordnet, wobei auf den Randbereichen der koplanaren Unterseite mindestens ein oberflächenmontierbares Halbleiterbauelement angeordnet ist, das eine Bauhöhe aufweist, die geringer als die Höhe der Außenkontakte des Halbleitermoduls ist.

[0012] Dieses Halbleitermodul hat den Vorteil, dass auf distanzüberbrückende Zwischensubstrate, wie im Stand der Technik, verzichtet werden kann. Damit können die Kosten für ein derartiges Zwischensubstrat eingespart werden. Ferner hat dieses Halbleitermodul den Vorteil, dass es die außergewöhnlichen Vorteile des "universal package-Verfahren" nutzt, um eine entsprechend koplanare Fläche zur Verfügung zu stellen, auf der weitere Halbleiterchips mit Flipchipkontakten angeschlossen werden können, und auf der eine ausreichende Anzahl von Außenkontakten zur Montage auf einer übergeordneten Schaltungsplatine vorgesehen werden können.

[0013] Durch das Anbringen mindestens eines zusätzlichen Halbleiterbauelements mit Flipchipkontakten auf der koplanaren Unterseite des Halbleitermoduls in Verbindung mit der Verdrahtungsstruktur ist es in vorteilhafter Weise möglich, die Außenkontaktflächen auf ein Minimum zu begrenzen. Ferner wird durch den Größenunterschied zwischen Flipchipkontakten und Außenkontakten für das Halbleitermodul ein Bauteil geschaffen, das mit den zentralen Außenkontakten direkt auf einer übergeordneten Schaltungsplatine ohne Zwischensubstrat oberflächenmontierbar ist.

[0014] In einer bevorzugten Ausführungsform der Erfindung ist die Verdrahtungsstruktur derart optimiert, dass im Zusammenwirken des oberflächenmontierten Halbleiterbauelements mit dem Halbleiterchip der koplanaren Fläche das Zentrum eine minimierte Anzahl von Außenkontakten aufweist. Damit ist der Vorteil verbunden, dass eine zuverlässige Montage des Halbleitermoduls auf einer übergeordneten Schaltungsplatine mit Hilfe der im Zentrum be-

findlichen Außenkontakte möglich ist.

[0015] Weiterhin ist es vorgesehen, dass oberflächenmontierbare Halbleiterbauelemente im Randbereich der koplanaren Unterseite angeordnet sind und Halbleiterchips mit Flipchipkontakten aufweisen. Diese haben den Vorteil, dass die Flipchipkontakte eine geringere Bauhöhe aufweisen, als die Außenkontakte des Halbleitermoduls. Somit können die Dimensionen der Außenkontakte zu den Dimensionen der Flipchipkontakte derart ausgewogen sein, dass die Halbleiterbauelemente in den Randbereichen der koplanaren Fläche eine Abstandshalterung darstellen.

[0016] In einer weiteren bevorzugten Ausführungsform der Erfindung weist die Verdrahtungsstruktur im Randbereich der koplanaren Unterseite des Halbleitermoduls Kontaktanschlussflächen in einem Muster auf, das der Anordnung von oberflächenmontierbaren Kontakten des oberflächenmontierbaren Halbleiterbauelements entspricht. Bei dieser Ausführungsform der Erfindung ist bereits vorbereitet, dass die Verdrahtungsstruktur auf der koplanaren Unterseite so gestaltet ist, dass die Flipchipkontakte der oberflächenmontierbaren Halbleiterbauelemente direkt aufgelötet werden können.

[0017] Weiterhin ist es vorgesehen, dass zwischen den Kontaktanschlussflächen auf der koplanaren Unterseite des Halbleitermoduls und den Außenkontaktflächen Leiterbahnen auf der koplanaren Unterseite angeordnet sind. Diese Leiterbahnen sorgen für einen Signalaustausch zwischen den oberflächenmontierbaren Halbleiterbauelementen und den Halbleiterchips in dem Bereich des "universal packages". Erst über diese Leiterbahnen ist eine Reduzierung und Optimierung der Außenkontakte des Halbleitermoduls möglich.

[0018] Weiterhin ist es vorgesehen, dass die Außenkontakte des Halbleitermoduls, die im Zentrum der koplanaren Fläche angeordnet sind, Lotkugeln sind. Lotkugeln haben den Vorteil, dass sie mit unterschiedlichen Durchmessern zur Verfügung stehen, so dass gewährleistet werden kann, dass die Höhe der Außenkontakte im Zentrum der koplanaren Fläche größer ist, als die Dicke der oberflächenmontierbaren Halbleiterbauteile in den Randbereichen der koplanaren Fläche. Ferner kann um diese Höhendifferenz sicherzustellen in einer weiteren bevorzugten Ausführungsform der Erfindung der Halbleiterchip des oberflächenmontierbaren Halbleiterbauelements gedünnt sein. Durch Dünnen derartiger Halbleiterchips für die oberflächenmontierbaren Halbleiterbauelemente kann die Bauteilhöhe praktisch halbiert werden, was wiederum ermöglicht, kleinere Lotkugeln für die Außenkontakte im Zentrum der koplanaren Fläche vorzusehen.

[0019] Weiterhin ist es vorzugsweise vorgesehen,

die Verdrahtungsstruktur auf der koplanaren Unterseite des Halbleitermoduls mit mehreren strukturierten Metallschichten und dazwischen angeordneten Isolationsschichten auszustatten, wobei die Metallschichten über Durchkontakte durch die Isolationsschichten untereinander elektrisch in Verbindung stehen. Mit einer derartigen mehrschichtigen Verdrahtung ist der Vorteil verbunden, dass die flächige Erstreckung der koplanaren Unterseite des Halbleitermoduls vermindert werden kann.

[0020] In einer speziellen Ausführungsform der Erfindung weist das Halbleitermodul zwei Halbleiterchips auf der koplanaren Unterseite auf, auf welcher eine Verdrahtungsstruktur angeordnet ist, die im Zentrum gleichmäßig verteilt Außenkontaktflächen aufweist, auf denen Außenkontakte angeordnet sind, und wobei in den vier Eckbereichen der koplanaren Unterseite jeweils ein oberflächenmontierbares Halbleiterbauelement angeordnet ist. Diese Aufteilung der koplanaren Fläche in einen zentralen Bereich mit Außenkontakten und mit vier oberflächenmontierbaren Halbleiterbauelementen an den vier Ecken hat thermische Vorteile, da die in den Eckbereichen angeordneten oberflächenmontierbaren Halbleiterbauelemente intensiv gekühlt werden können.

[0021] Ferner ist es vorgesehen, einen Zwischenraum zwischen der koplanaren Unterseite und den oberflächenmontierbaren Halbleiterbauelementen mit einem Unterfüllmaterial aufzufüllen. Diese Ausführungsform der Erfindung hat den Vorteil, dass eine höhere Temperaturbeständigkeit für das Halbleitermodul erreicht wird, zumal das Unterfüllmaterial die thermische Stabilität des Halbleitermoduls verbessert.

[0022] Ein Verfahren zur Herstellung mehrerer Halbleitermodule mit Halbleiterchips, weist die nachfolgenden Verfahrensschritte auf. Zunächst wird ein Verbundkörper für mehrere Halbleitermodule in Halbleitermodulpositionen des Verbundkörpers hergestellt. Dabei sind Halbleiterchips in einer Kunststoffgehäusemasse derart angeordnet, dass die aktiven Oberseiten der Halbleiterchips und die Oberseite der Kunststoffgehäusemasse eine koplanare Fläche ausbilden. Diese koplanare Fläche ist bei dem Verbundkörper für die koplanaren Unterseiten der in den Halbleitermodulpositionen vorgesehen.

[0023] Nach dem Herstellen eines derartigen Verbundkörpers wird eine Verdrahtungsstruktur auf die koplanare Fläche mit Außenkontaktflächen im Zentrum der Halbleitermodulpositionen und Kontaktanschlussflächen in Randbereichen der Halbleitermodulpositionen aufgebracht. Anschließend wird der Randbereich der Halbleitermodulpositionen mit oberflächenmontierbaren Halbleiterbauelementen bestückt, wobei deren oberflächenmontierbare Kontakte mit den Kontaktanschlussflächen der koplanaren

Unterseiten in den einzelnen Halbleitermodulpositionen elektrisch verbunden werden. Danach werden Außenkontakte in Form von Lotkugeln auf den Außenkontaktflächen im Zentrum der koplanaren Fläche aufgebracht, wobei die Bauhöhe der oberflächenmontierbaren Halbleiterbauelemente schließlich wird der Verbundkörpers in einzelne Halbleitermodule aufgetrennt.

[0024] Dieses Verfahren hat den Vorteil, dass eine Mehrzahl von Halbleitermodulen parallel hergestellt werden kann, wobei ein plattenförmiger, freitragender Verbundkörper geschaffen wird, der wie eine Schaltungsplatine mit den oberflächenmontierbaren Halbleiterbauelementen in den Randbereichen jeder Halbleitermodulpositionen bestückt werden kann.

[0025] In einem bevorzugten Durchführungsbeispiel des Verfahrens werden als oberflächenmontierbare Halbleiterbauelemente Halbleiterchips mit Flipchipkontakten in den Randbereichen der Halbleitermodulpositionen auf der Verdrahtungsstruktur der koplanaren Fläche fixiert. Derart auf Halbleiterchips reduzierte Halbleiterbauelemente haben den Vorteil, dass sie einen geringen Raumbedarf auf dem Halbleitermodul beanspruchen.

[0026] Ferner werden Zwischenräume zwischen dem Halbleiterbauelement mit oberflächenmontierbaren Kontakten und der Oberseite der Verdrahtungsstruktur mit einem Unterfüllmaterial aufgefüllt.

[0027] Dieses Auffüllen erfolgt kapillar, in dem ein Werkzeug mit entsprechenden dünnflüssigen, nicht ausgehärteten und unvernetzten Epoxydharz über die Randseiten der Halbleiterbauelemente in die Zwischenräume eindringen lässt. Schließlich ist es in einem weiteren Ausführungsbeispiel des Verfahrens vorgesehen, die Halbleiterchips der oberflächenmontierbaren Halbleiterbauelemente zu dünnen, bevor sie auf die koplanare Fläche aufgebracht werden.

[0028] Diese Verfahrensvariante hat den Vorteil, dass entsprechend der gedünnten Halbleiterchips für die oberflächenmontierbaren Halbleiterbauelemente auch die Außenkontakte in ihrer Höhe reduziert werden können, sodass eine längere Schrittweite bzw. ein geringeres Rastermaß für die Außenkontakte des Halbleitermoduls im Zentrum der koplanaren Fläche möglich wird. Schließlich kann die Verdrahtungsstruktur mehrschichtig durch entsprechend vorgesehene Metall- und Isolationmasken photolithographisch auf die koplanare Fläche des Verbundkörpers aufgebracht werden. Dabei werden gleichzeitig Durchkontakte zwischen den einzelnen Metallisierungsebenen geschaffen, so dass eine optimale elektrische Verbindung zwischen den in den Randbereichen angeordneten oberflächenmontierbaren Halbleiterbauelementen und den zentralen Außenkontaktflächen entstehen kann.

[0029] Neben dem Vorteil einer kompakten Darstellungsweise von Halbleitermodulen mit Hilfe des "universal package"-Verfahren hat es sich gezeigt, dass derartige Halbleitermodule ein verbessertes Wärmeverhalten aufweisen, da die Wärme beschleunigt abgeführt werden kann. Dabei unterstützt die Flipchipmontage von oberflächenmontierbaren Halbleiterbauteilen in den Randbereichen der koplanaren Fläche diese Vorteile der Verlustwärmeabfuhr. Ferner ist festzustellen, dass mit zwei oder mehr Chips, die in einer gemeinsamen Kunststoffgehäusemasse in dem Modul vereinigt werden, durch eine photolithographisch aufgebrachte Verdrahtungsstruktur eine optimale Zusammenschaltung dieser eingebetteten Halbleiterchips möglich ist.

[0030] Durch dieses elektrische Verbinden zwischen den einzelnen Halbleiterchips in der Kunststoffgehäusemasse kann die Anzahl der Außenanschlüsse, die für ein Auflöten auf eine übergeordnete Schaltungsplatine benötigt werden, weitestgehend reduziert werden, zumal es möglich ist, die Halbleiterchips auch untereinander über die Umverdrahtungsstruktur zu verschalten. Außerdem wird über die Umverdrahtungsstruktur die Kontaktierung der Halbleiterchips in der Kunststoffgehäusemasse mit den Flipchipkontakten der oberflächenmontierbaren Halbleiterbauelemente in den Randbereichen der koplanaren Fläche verwirklicht. Dabei werden die freien Flächen für eine Reduzierung der Außenanschlüsse vorteilhafterweise auf der Unterseite des Halbleitermoduls genutzt.

[0031] Die Erfindung wird nun anhand der beigefügten Figuren näher erläutert.

[0032] [Fig. 1](#) bis [Fig. 5](#) zeigen schematische Querschnitte durch Komponenten bei der Herstellung eines Halbleitermoduls, gemäß einer Ausführungsform der Erfindung;

[0033] [Fig. 1](#) zeigt einen schematischen Querschnitt durch einen Verbundkörper mit koplanarer Fläche aus Halbleiterchips und Kunststoffgehäusemasse;

[0034] [Fig. 2](#) zeigt einen schematischen Querschnitt durch den Verbundkörper gemäß [Fig. 1](#), nach Aufbringen einer Verdrahtungsstruktur auf die koplanare Fläche;

[0035] [Fig. 3](#) zeigt einen schematischen Querschnitt durch den Verbundkörper gemäß [Fig. 2](#), nach Aufbringen von Außenkontakten auf die Verdrahtungsstruktur;

[0036] [Fig. 4](#) zeigt einen schematischen Querschnitt durch den Verbundkörper gemäß [Fig. 3](#), mit ausgerichteten Halbleiterbauelementen über Randbereiche der Verdrahtungsstruktur;

[0037] [Fig. 5](#) zeigt einen schematischen Querschnitt durch ein Halbleitermodul gemäß einer Ausführungsform der Erfindung.

[0038] [Fig. 6](#) zeigt eine schematische Untersicht auf das Halbleitermodul gemäß [Fig. 5](#);

[0039] [Fig. 7](#) zeigt einen schematischen Querschnitt durch das Halbleitermodul gemäß [Fig. 5](#), nach Aufbringen desselben auf eine übergeordnete Schaltungsplatine.

[0040] Die [Fig. 1](#) bis [Fig. 5](#) zeigen schematische Querschnitte durch Komponenten bei der Herstellung eines Halbleitermoduls, gemäß einer Ausführungsform der Erfindung.

[0041] [Fig. 1](#) zeigt einen schematischen Querschnitt durch einen Verbundkörper **45** mit koplanarer Fläche **8** aus Halbleiterchips **2** und **3** und einer Kunststoffgehäusemasse **12**. Die koplanare Fläche **8** bildet für ein einzelnes Halbleitermodul die koplanare Unterseite **8**, auf die im nachfolgenden eine Verdrahtungsstruktur aufgebracht wird. Die aktiven Oberseiten **9** und **10** der Halbleiterchips **2** und **3** bilden mit der Oberseite **11** der Kunststoffgehäusemasse die koplanare Fläche **8** aus. Die Rückseiten **43** und **44** der Halbleiterchips **2** und **3** sowie deren Randseiten **46** sind in die Kunststoffgehäusemasse **12** vollständig eingebettet. Ein derartiger Verbundkörper **45** ist formstabil und selbsttragend und kann nach seiner Fertigstellung mit einer Verdrahtungsstruktur versehen werden.

[0042] [Fig. 2](#) zeigt einen schematischen Querschnitt durch den Verbundkörper **45** gemäß [Fig. 1](#), nach Aufbringen einer Verdrahtungsstruktur **13** auf die koplanare Fläche **8**. Die Verdrahtungsstruktur **13** weist Metallschichten **24**, **25**, **26**, **27** und **34** auf, sowie dazwischen angeordnete Isolationsschichten **28** bis **32**. Dazu wird zunächst die unterste Isolationsschicht **28** auf der koplanaren Fläche **8** abgeschieden und auf diese nach Öffnen von Durchgangsöffnungen eine strukturierte Metallschicht **24** abgeschieden, die beispielsweise Elektroden der Halbleiterchips **2** und **3** untereinander über Leiterbahnen und Durchkontakte **33** verbindet.

[0043] Auf dieser ersten Metallschicht **24** wird anschließend eine weitere Isolationsschicht **29** abgeschieden und wiederum werden Durchgangsfenster geöffnet, um beispielsweise Elektroden der Halbleiterchips **2** und/oder **3** freizulegen. Auf dieser zweiten Isolationsschicht **27** wird dann eine zweite Metallschicht **25** abgeschieden, die beispielsweise vorbereitend Elektroden der Halbleiterchips **2** und **3** mit entsprechenden geplanten Außenkontaktflächen auf der obersten Metallschicht **34** der Verdrahtungsstruktur **13** verbinden soll. Über dieser zweiten Metallschicht **25** wird wiederum eine Isolationsschicht **30**

aufgetragen, auf der eine strukturierte Metallschicht **26** positioniert wird, die beispielsweise Außenkontaktflächen **14** im Zentrum **35** mit Kontaktanschlussflächen **21** in den Randbereichen **16** und/oder **18** verbinden soll.

[0044] Schließlich wird wiederum auf dieser dritten Metallschicht **26** eine weitere Isolationsschicht **31** abgeschieden und auf dieser dann eine weitere strukturierte Metallschicht **27**, welche beispielsweise Kontaktanschlussflächen untereinander elektrisch verbinden kann. Abschließend wird eine Isolationsschicht **32** aufgetragen, auf der dann eine obere Metallschicht **34** abgeschieden wird, die Außenkontaktflächen **14** im Zentrum **35** der Verdrahtungsstruktur **13** aufweist und Kontaktflächen **21** in den Randbereichen **16** und **18** ausbildet. Die Kontaktflächen **21** entsprechen in ihrer Anordnung den oberflächenmontierbaren Kontakten eines Halbleiterbauelements, während die Außenkontaktflächen **14** in Größe und Anordnung den geplanten Außenkontakten im Zentrum **35** des Halbleitermoduls angepasst sind.

[0045] Fig. 3 zeigt einen schematischen Querschnitt durch den Verbundkörper **45** gemäß Fig. 2, nach Aufbringen von Außenkontakten **15** in Form von Lotkugeln **22** auf die Verdrahtungsstruktur **13**. Die Strukturierung der oberen Metallschicht wird im Zentrum **35** dazu genutzt, um die Außenkontakte **22** auf die Außenkontaktflächen **14** aufzulöten, während in den Randbereichen **16** und **18**, die für oberflächenmontierbare Halbleiterbauelemente vorbereiteten Kontaktanschlussflächen **21** zunächst von einer Bestückung frei bleiben. Die einzelnen Metallschichten **24** bis **27** und **34** untereinander durch die Isolationsschichten **28** bis **32** hindurch miteinander zu verbinden, sind in der Verdrahtungsstruktur **13** Durchkontakte **33** vorgesehen.

[0046] Fig. 4 zeigt einen schematischen Querschnitt durch den Verbundkörper **45** gemäß Fig. 3, mit ausgerichteten Halbleiterbauelementen **4** und **6** über Randbereichen **16** und **18** der Verdrahtungsstruktur **13**. Dazu weisen die Halbleiterbauelemente **4** und **6** Halbleiterchips **23** auf, die mit ihren Flipchipkontakten **20** über den Kontaktanschlussflächen **21** in den Randbereichen **16** und **18** der Verdrahtungsstruktur **13** ausgerichtet sind. Als Halbleiterchips **23** können vorzugsweise gedünnte Halbleiterchips **47** vorgesehen werden

[0047] Fig. 5 zeigt einen schematischen Querschnitt durch ein Halbleitermodul **1** gemäß einer Ausführungsform der Erfindung. Dazu sind die Halbleiterbauelemente **4** und **6** mit ihren Flipchipkontakten **20** auf den Kontaktanschlussflächen **21** der oberen Metallisierungsschicht **34** angeordnet und fixiert, wobei die Bauhöhe h der Halbleiterbauelemente **4** und **6** geringer ist, als die Höhe H der Außenkontakte **15** in Form von Lotbällen **22**.

[0048] Fig. 6 zeigt eine schematische Untersicht auf das Halbleitermodul **1** gemäß Fig. 5. In dieser Ausführungsform der Erfindung sind die Halbleiterbauelemente **4**, **5**, **6** und **7** mit ihren Flipchipkontakten **20** in Eckbereichen **36**, **37**, **38** und **39** der Randbereiche **16** bis **19** der Verdrahtungsstruktur auf entsprechenden Kontaktanschlussflächen angeordnet. Durch die Positionierung der Halbleiterbauelemente **4** bis **7** in den Eckbereichen **36** bis **39** ist die Verlustwärmeabfuhr relativ hoch. Mit gestrichelten Linien **51** wird in dieser Darstellung die Position der beiden Halbleiterchips **4** und **5** dargestellt, die in die Kunststoffgehäusemasse **12** eingebettet sind. Ebenfalls mit gestrichelten Linien sind die Kontaktanschlussflächen für die Aufnahme der Flipchipkontakte der Halbleiterbauelemente **4**, **5**, **6** und **7** gekennzeichnet.

[0049] Fig. 7 zeigt einen schematischen Querschnitt durch das Halbleitermodul **1** gemäß Fig. 5, nach Aufbringen desselben auf eine übergeordneten Schaltungsplatine **42**. Dazu weist die Schaltungsplatine **42** eine Verdrahtungsstruktur **48** mit Kontaktanschlussflächen **49** auf ihrer Oberseite **50** auf. Auf diesen Kontaktanschlussflächen **49** auf der Oberseite **50** werden die Außenkontakte **15** des Halbleitermoduls **1** aufgelötet, um eine Verbindung zu der Verdrahtungsstruktur **48** der übergeordneten Schaltungsplatine **42** zu schaffen. Die Bauhöhe h der Halbleiterbauelemente **4** und **6** kann dabei so bemessen werden, dass die Halbleiterbauelemente **4** und **6** als Abstandshalter beim Auflöten der Außenkontakte **15** des Halbleitermoduls **1** auf die Schaltungsplatine **42** dienen können.

[0050] Außerdem kann vorgesehen werden, dass der Zwischenraum **40** zwischen den oberflächenmontierbaren Halbleiterbauelementen **4** und **6** und der Verdrahtungsstruktur **13** mit einem Unterfüllmaterial aufgefüllt wird.

Bezugszeichenliste

1	Halbleitermodul
2	Halbleiterchip (koplanar)
3	Halbleiterchip (koplanar)
4	Halbleiterbauelement
5	Halbleiterbauelement
6	Halbleiterbauelement
7	Halbleiterbauelement
8	koplanare Unterseite bzw. koplanare Fläche
9	aktive Oberseite des Halbleiterchips 2
10	aktive Oberseite des Halbleiterchips 3
11	Oberseite der Kunststoffgehäusemasse
12	Kunststoffgehäusemasse
13	Verdrahtungsstruktur auf koplanarer Fläche
14	Außenkontaktfläche
15	Außenkontakt
16	Randbereich der Unterseite
17	Randbereich der Unterseite
18	Randbereich der Unterseite

19	Randbereich der Unterseite
20	Flipchipkontakt
21	Kontaktanschlussfläche für Flipchipkontakte
22	Lotkugeln
23	Halbleiterchips des Halbleiterbauelements mit Flipchipkontakten
24	Metallschicht
25	Metallschicht
26	Metallschicht
27	Metallschicht
28	Isolationsschicht
29	Isolationsschicht
30	Isolationsschicht
31	Isolationsschicht
32	Isolationsschicht
33	Durchkontakt
34	Metallschicht
35	Zentrum
36	Eckbereich
37	Eckbereich
38	Eckbereich
39	Eckbereich
40	Zwischenraum
41	Oberseite der Verdrahtungsstruktur
42	Schaltungsplatine
43	Rückseite des Halbleiterchips 2
44	Rückseite des Halbleiterchips 3
45	Verbundkörper
46	Randseiten der Halbleiterchips
47	gedünnter Halbleiterchip
48	Verdrahtungsstruktur der Schaltungsplatine
49	Kontaktanschlussflächen auf der Schaltungsplatine
50	Oberseite der Schaltungsplatine
51	gestrichelte Linie
h	Bauhöhe des Halbleiterbauelements mit Flipchipkontakten
H	Höhe der Außenkontakte

Patentansprüche

1. Halbleitermodul mit Halbleiterchips (2 bis 7), wobei das Halbleitermodul (1) einen Verbundkörper mit einer koplanaren Unterseite (8) aufweist, die eine aktive Oberseite (9, 10) mindestens eines Halbleiterchips und eine Oberseite (11) einer Kunststoffgehäusemasse (12) aufweist, wobei auf der koplanaren Unterseite (8) eine Verdrahtungsstruktur (13) angeordnet ist, die im Zentrum gleichmäßig verteilt Außenkontaktflächen (14) aufweist, auf denen Außenkontakte (15) in Form von Lotkugeln (22) angeordnet sind, und wobei auf den Randbereichen (16 bis 19) der koplanaren Unterseite (8) mindestens ein oberflächenmontierbares Halbleiterbauelement (4 bis 7) angeordnet ist, das eine Bauhöhe (h) aufweist, die geringer als die Höhe der Außenkontakte (15) des Halbleitermoduls (1) ist.

2. Halbleitermodul nach Anspruch 1, dadurch gekennzeichnet, dass die Verdrahtungsstruktur (13)

derart optimiert ist, dass im Zusammenwirken des oberflächenmontierten Halbleiterbauelements (4 bis 7) mit dem Halbleiterchip (2, 3) der koplanaren Fläche (8) das Zentrum eine minimierte Anzahl von Außenkontakten (15) aufweist.

3. Halbleitermodul nach Anspruch 2, dadurch gekennzeichnet, dass das oberflächenmontierbare Halbleiterbauelement (4 bis 7) einen Halbleiterchip mit Flipchipkontakten (20) aufweist.

4. Halbleitermodul nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Verdrahtungsstruktur (13) im Randbereich (16 bis 19) der koplanaren Unterseite (8) des Halbleitermoduls (1) Kontaktanschlussflächen (21) in einem Muster aufweist, das der Anordnung von oberflächenmontierbaren Kontakten (20) des oberflächenmontierbaren Halbleiterbauelements (4 bis 7) entspricht.

5. Halbleitermodul nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass zwischen den Kontaktanschlussflächen (21) und den Außenkontaktflächen (14) Leiterbahnen auf der koplanaren Unterseite (8) des Halbleitermoduls (1) angeordnet sind.

6. Halbleitermodul nach einem der Ansprüche 3 bis 5, dadurch gekennzeichnet, dass der Halbleiterchip (23) des oberflächenmontierbaren Halbleiterbauelements (4 bis 7) gedünnt ist.

7. Halbleitermodul nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Verdrahtungsstruktur (13) auf der koplanaren Unterseite (8) des Halbleitermoduls (1) mehrere strukturierte Metallschichten (24 bis 27 und 34) und dazwischen angeordnete Isolationsschichten (28 bis 32) aufweist, wobei die Metallschichten (24 bis 27 und 34) über Durchkontakte (33) durch die Isolationsschichten (28 bis 32) untereinander elektrisch in Wirkverbindung stehen.

8. Halbleitermodul nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass das Halbleitermodul (1) zwei Halbleiterchips (2, 3) auf der koplanaren Unterseite (8) aufweist, auf der die Verdrahtungsstruktur (13) angeordnet ist, die im Zentrum (35) die gleichmäßig verteilten Außenkontaktflächen (14) aufweist, auf denen die Außenkontakte (15) angeordnet sind, und wobei in den vier Eckbereichen (36 bis 39) der koplanaren Unterseite (8) jeweils ein oberflächenmontierbares Halbleiterbauelement (4 bis 7) angeordnet ist.

9. Halbleitermodul nach Anspruch 8, dadurch gekennzeichnet, dass ein Zwischenraum (40) zwischen der koplanaren Unterseite (8) und den oberflächenmontierbaren Halbleiterbauelementen (4 bis 7) mit einem Unterfüllmaterial aufgefüllt ist.

10. Verfahren zur Herstellung mehrerer Halbleitermodule (1) mit Halbleiterchips (2, 3), wobei das Verfahren folgende Verfahrensschritte aufweist:

Herstellen eines Verbundkörpers für mehrere Halbleitermodule (1) in Halbleitermodulpositionen des Verbundkörpers, wobei Halbleiterchips (2, 3) in einer Kunststoffgehäusemasse (12) derart angeordnet werden, dass die aktiven Oberseiten (9, 10) der Halbleiterchips (2, 3) und die Oberseite (11) der Kunststoffgehäusemasse (12) eine koplanare Fläche ausbilden, welche eine koplanare Unterseite (8) der Halbleitermodule (1) in den Halbleitermodulpositionen bilden;

– Aufbringen einer Verdrahtungsstruktur (13) auf die koplanare Fläche mit Außenkontaktflächen (14) im Zentrum (35) der Halbleitermodulpositionen und Kontaktanschlussflächen (21) in Randbereichen (16 bis 19) der Halbleitermodulpositionen;

– Bestücken der Randbereiche (16 bis 19) der Halbleitermodulpositionen mit oberflächenmontierbaren Halbleiterbauelementen (4 bis 7), wobei deren oberflächenmontierbare Kontakte (20) mit den Kontaktanschlussflächen (21) elektrisch verbunden werden;

– Aufbringen von Außenkontakten (15) in Form von Lotkugeln (22) auf den Außenkontaktflächen (14), wobei die Bauhöhe der oberflächenmontierbaren Halbleiterbauelemente (4 bis 7) geringer ist als die Höhe der Außenkontakte (15);

– Auftrennen des Verbundkörpers in einzelne Halbleitermodule (1).

11. Verfahren nach Anspruch 10, dadurch gekennzeichnet, dass als oberflächenmontierbare Halbleiterbauelemente (4 bis 7) Halbleiterchips mit Flipchipkontakten (20) in den Randbereichen (16 bis 19) der Halbleitermodulpositionen auf der Verdrahtungsstruktur (13) der koplanaren Fläche (8) fixiert werden.

12. Verfahren nach Anspruch 10 oder Anspruch 11, dadurch gekennzeichnet, dass Zwischenräume (40) zwischen dem Halbleiterbauelement (4 bis 7) mit oberflächenmontierbaren Kontakten (20) und der Oberseite (41) der Verdrahtungsstruktur (13) mit einem Unterfüllmaterial aufgefüllt werden.

13. Verfahren nach einem der Ansprüche 10 bis 12, dadurch gekennzeichnet, dass der Halbleiterchip des oberflächenmontierbaren Halbleiterbauelements (4 bis 7) gedünnt wird.

14. Verfahren nach einem der Ansprüche 10 bis 12, dadurch gekennzeichnet, dass als Verdrahtungsstruktur (13) mehrere strukturierte Metallschichten (24 bis 27 und 34) und dazwischen angeordnete Isolationsschichten (28 bis 32) auf die koplanare Fläche (8) aufgebracht und über Durchkontakte (23) an vorbestimmten Positionen miteinander elektrisch verbunden werden.

Es folgen 4 Blatt Zeichnungen

Anhängende Zeichnungen

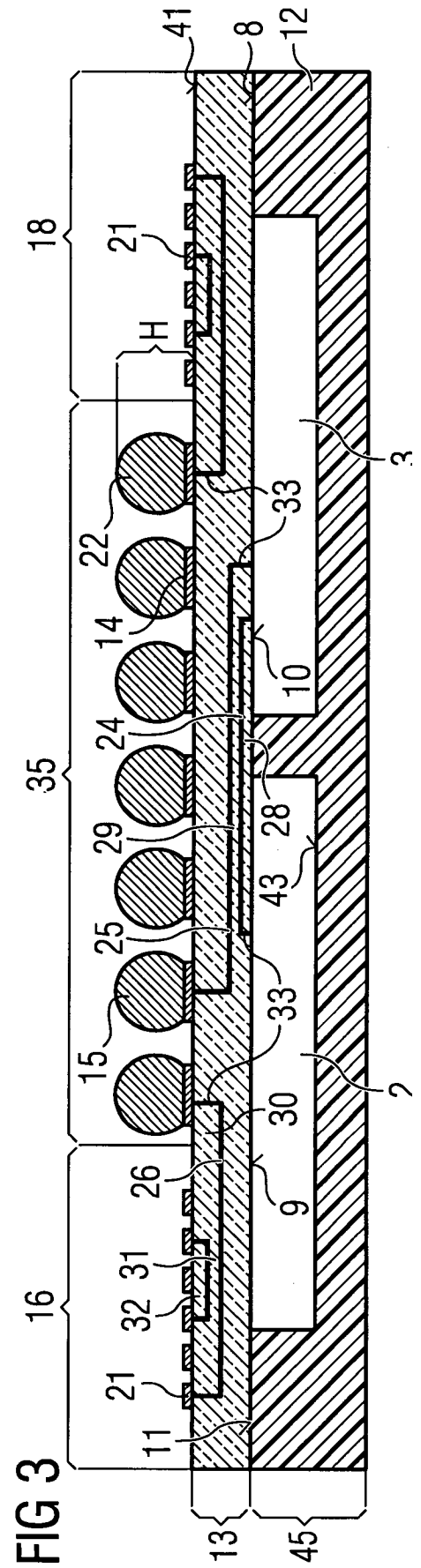
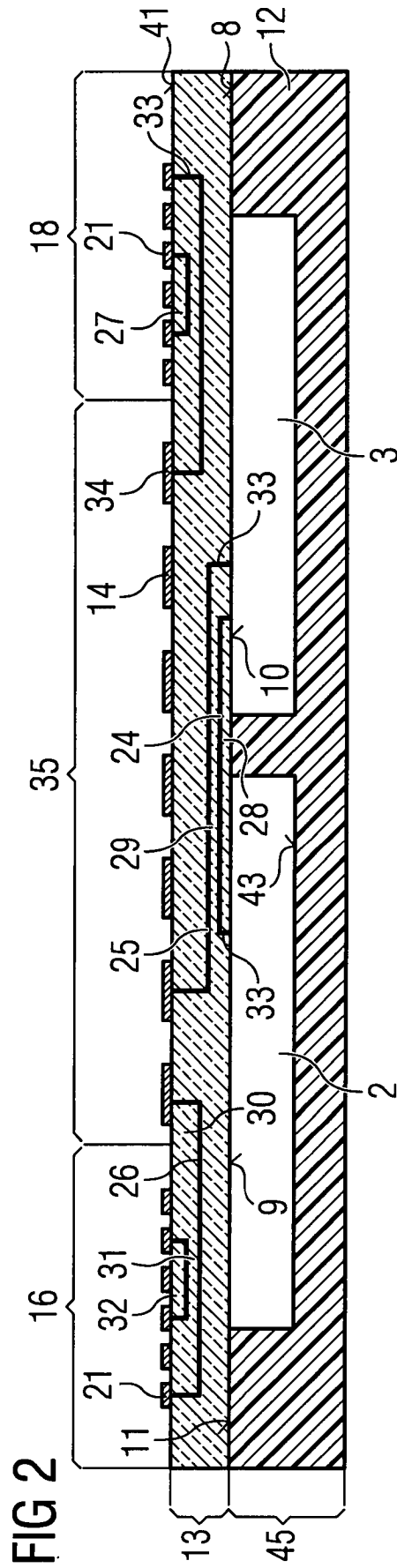
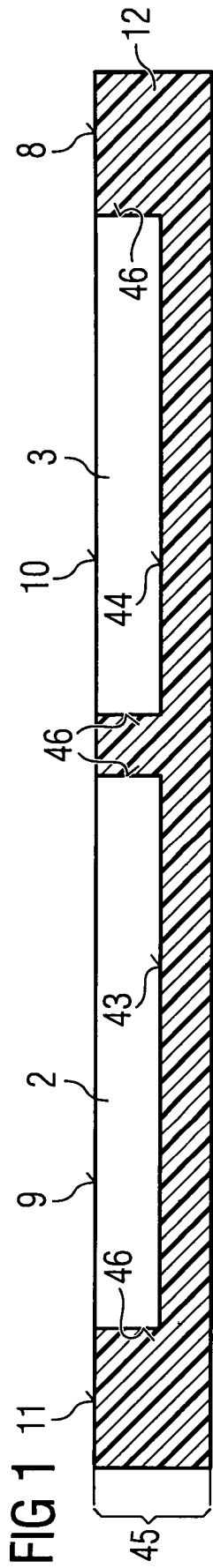


FIG 4

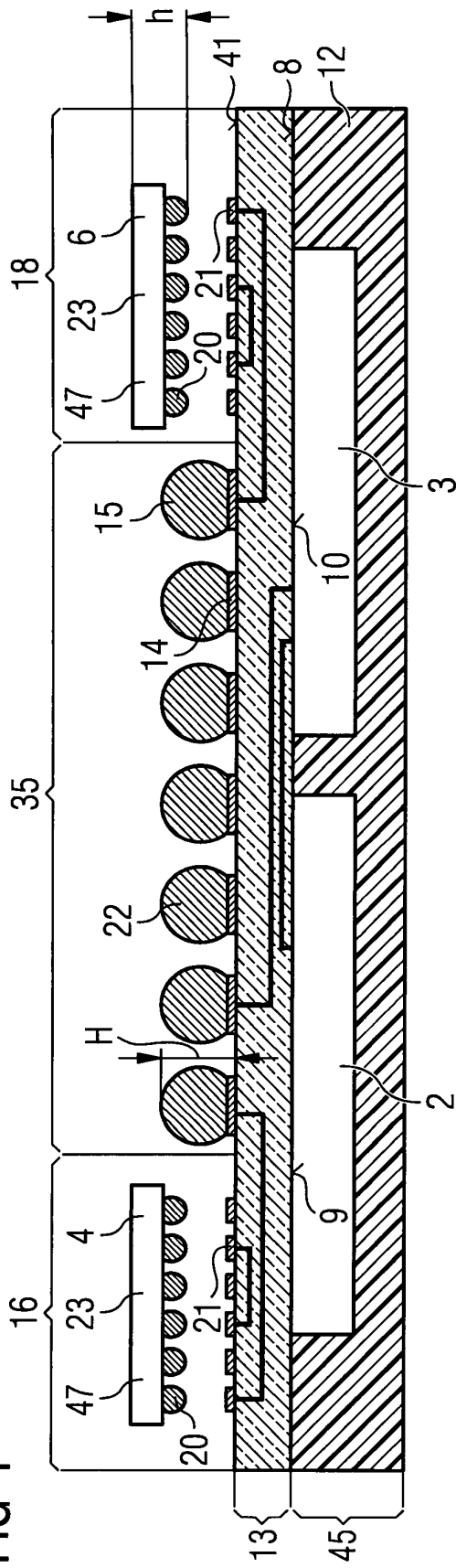


FIG 5

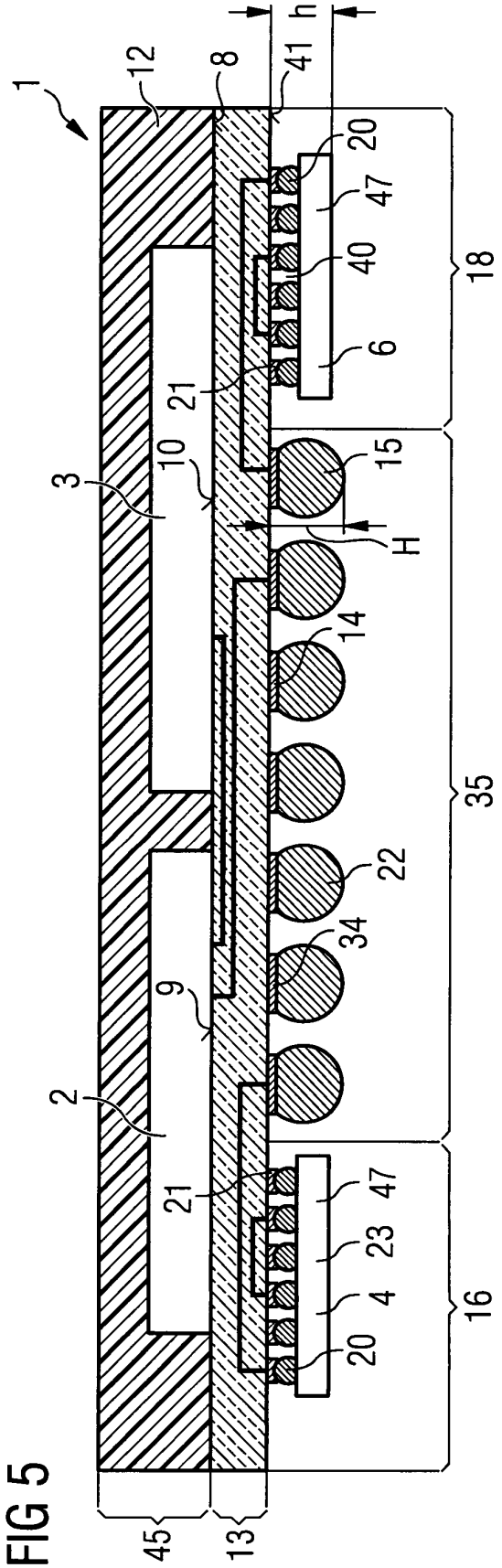


FIG 6

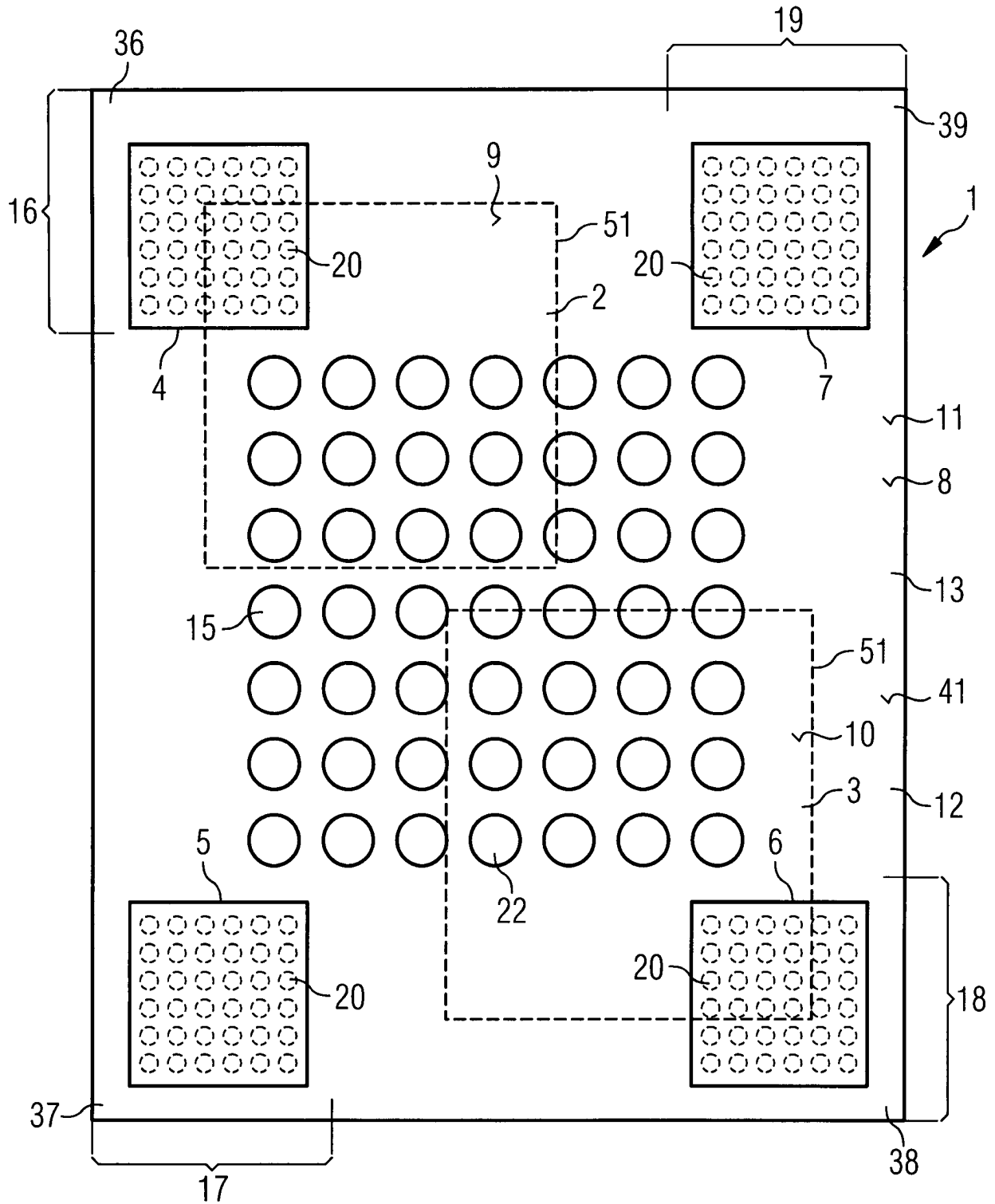


FIG 7

