

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2012-142594
(P2012-142594A)

(43) 公開日 平成24年7月26日 (2012.7.26)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/20 (2006.01)	H O 1 L 21/20	5 F 1 1 O
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 8 Z	5 F 1 5 2
H O 1 L 21/336 (2006.01)	H O 1 L 29/78 6 1 7 T	
	H O 1 L 29/78 6 2 7 G	

審査請求 有 請求項の数 6 O L (全 8 頁)

(21) 出願番号 特願2012-57317 (P2012-57317)	(71) 出願人 501263810
(22) 出願日 平成24年3月14日 (2012.3.14)	トムソン ライセンシング
(62) 分割の表示 特願2008-272411 (P2008-272411) の分割	Thomson Licensing
原出願日 平成20年10月22日 (2008.10.22)	フランス国, 92130 イッシー レ
(31) 優先権主張番号 08/656,460	ムーリノー, ル ジャンヌ ダルク,
(32) 優先日 平成8年5月31日 (1996.5.31)	1-5
(33) 優先権主張国 米国 (US)	1-5, rue Jeanne d'Arc, 92130 ISSY LES MOULINEAUX, France
	(74) 代理人 110001243
	特許業務法人 谷・阿部特許事務所
	(72) 発明者 ディビット ケー フォーク
	アメリカ合衆国 カリフォルニア州 パロ
	アルト ウィルキー ウェイ 4276
	最終頁に続く

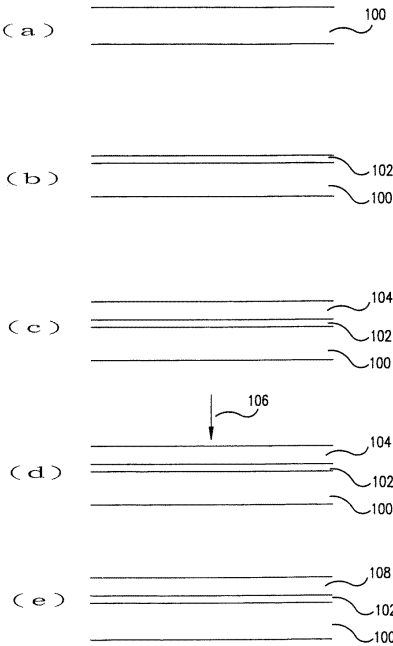
(54) 【発明の名称】 半導体素子のための緩衝化基板

(57) 【要約】

【課題】製造時間と製造価格を増加することなく多結晶シリコン粒径の微小化と均一化を行なうための技術を提供する。

【解決手段】基板100上に形成したシリコン層104をレーザビーム106の照射によって結晶化して多結晶シリコン層108を得る半導体装置などに用いられ、基板100とシリコン層104との間にバッファ層102が形成されている。バッファ層102を有するこのようなバッファ化基板において、該バッファ層102は、基板100の限界温度よりも高い融点を有し、さらに、シリコン層104の結晶化に際し、バッファ層102上に均一なシリコン結晶粒子を形成するためシリコン層104の核生成密度を規定し、かつシリコン層104の結晶化過程における等方粒成長の基礎として機能する。

【選択図】図2



【特許請求の範囲】

【請求項 1】

少なくとも、二酸化シリコン、ガラス、石英及び金属の一つを含む基板と、
前記基板上のゲート電極と、
前記ゲート電極上のバッファ層であり、該バッファ層はゲート絶縁層及び前記基板の保護層として機能し、基板の融点よりも高い融点を備えるバッファ層と、
前記バッファ層の上に形成された、平均粒径バラツキが 2 倍以下である多結晶シリコン層と、
を有する構造。

【請求項 2】

前記バッファ層は前記基板の上にアイランド状に形成されていることを特徴とする請求項 1 に記載の構造。

【請求項 3】

前記バッファ層は、 MgO 、 $MgAl_2O_4$ 、 Al_2O_3 及び ZrO_2 のいずれかであることを特徴とする請求項 1 または請求項 2 に記載の構造。

【請求項 4】

前記多結晶シリコン層の二乗平均表面粗度は、約 6 nm 以下であることを特徴とする請求項 1 ~ 請求項 3 のいずれか一項に記載の構造。

【請求項 5】

前記ゲート電極は、薄膜トランジスタのボトムゲートであることを特徴とする請求項 1 ~ 4 のいずれか一項に記載の構造。

【請求項 6】

前記粒径バラツキは、等方結晶粒子の粒径と側方結晶粒子の粒径との比であることを特徴とする請求項 1 ~ 請求項 5 のいずれかに記載の構造。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体素子などに用いられる基板構成、特に、均一で微小な多結晶粒径をもつ多結晶層を形成するための構成と方法に関する。

【背景技術】

【0002】

表示装置やスキャナなどの製品の高密度化に伴い薄膜トランジスタ (TFT) 等の素子も小型化していく。これに応じて多結晶シリコンの粒径および粒径バラツキが多結晶シリコン素子の特性上より重要な因子になる。特に TFT の外形寸法が小さくなるにしたがいより微小な結晶粒が必要になり、これにより統計的に有意な数の粒子が TFT のチャンネル領域に得られ、多結晶シリコン層に形成された TFT の均一な素子特性が確保される。例えば TFT の外形寸法に比べて相対的に粒径が大きくかつ粒径バラツキも大であると、チャンネル領域に含まれる粒界の数に基づいた TFT 特性にバラツキが生じる。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開平 2 - 130914 号

【特許文献 2】特開昭 60 - 127745 号

【特許文献 3】特開昭 59 - 119822 号

【発明の概要】

【発明が解決しようとする課題】

【0004】

多結晶シリコン層の作成のために、従来からレーザ結晶化法などの技術が用いられている。しかしながら、このようなレーザ結晶化技術により作製された多結晶層は、巨大な粒径並びに粒径バラツキに加えて望ましくない粗な多結晶シリコン膜表面を有するという問

10

20

30

40

50

題があった。レーザ結晶化法においては、レーザビームによってアモルファスシリコン層が融解され、次いで融解したシリコンが冷却することにより多結晶シリコン層が形成される。一般にレーザ結晶化法では10%の出力バラツキをもつパルスレーザが使用される。しかし、このバラツキは多結晶シリコン層中に1000%の粒径バラツキの発生をもたらす。このため従来のパルスレーザ結晶化法で作製されたTFT構成中の粒子数は著しく変動する。

【0005】

従来のレーザ結晶化法はシリカ、ガラスあるいはシリカ緩衝化基板(buffered substrate)を用いて行われていた。この方式においては多結晶シリコンの粒径はレーザ出力(laser fluence)依存性がきわめて高い。この現象についていくつかの理論付けがなされている。すなわち臨界レーザ出力論「The critical laser fluence」(ジョンソン他著、Materials Research Society Symposium Proceedings: マテリアルズリサーチソサエティシンポジウムプロシーディングス297巻、533頁、1993年)、側方成長論「lateral growth」(クリヤマ他著、Japanese Journal of Applied Physics Letters: ジャパニーズジャーナルオブアプライドフィジックスレターズ33巻、5657頁、1994年)および超側方成長論「super lateral growth」(イム「Im」他著、Applied Physics Letters: アプライドフィジックスレターズ64巻、2303頁、1994年)である。これらの理論によると、狭いレーザ出力域でシリコン結晶粒は側方に大きく(シリコン膜の厚さの約10倍の寸法に)成長する。この大きな側方粒成長はしばしば表面の凹凸が激しい場合に発生する。

10

20

【0006】

巨大結晶粒を含む多結晶シリコン膜の領域にTFTが形成されると、粒子が大きすぎるため小型TFT用の粒子を統計的に有意な数で得ることができなくなる。さらに、100nm厚さの結晶化多結晶シリコン層における巨大結晶粒の二乗平均(rms)表面粗度は約60nmである。rms表面粗度がこのように大きいと絶縁破壊が発生するため高い素子バイアス電圧を維持できない。

【0007】

望ましくない粒径バラツキを避けるために、基板加熱等の技術による多結晶シリコン層の粒径の均一性の改善が行われてきた。しかし基板加熱は製造工程における追加作業を必要とし、このために素子製造に要する工程時間が増加して結果的に製造価格の高額化を招く。

30

【0008】

本発明は、上記問題を解決するためになされたものであり、製造時間および製造価格を増加することなく多結晶シリコン粒径の微小化と均一化を行なうための技術を提案することを目的とする。

【課題を解決するための手段】

【0009】

本発明は、上記目的を達成するために、結晶化するシリコン層と基板との間に緩衝層(buffer layer、以下バッファ層という)を設けた緩衝化基板(buffered substrate、以下バッファ化基板という)を用いることを特徴とする。このバッファ化基板は、基板、基板上に形成されたバッファ層およびバッファ層上に形成されたシリコン層を含む。このシリコン層はバッファ層上に形成された後、レーザビームを用いて結晶化される。ここで、バッファ層は基板の限界温度(threshold temperature)、即ち基板の耐熱限界温度以上の融点を有し、さらに、前記シリコン層の結晶化に際し、該バッファ層上に均一なシリコン結晶粒子を形成するために、前記シリコン層の核生成密度を規定し、かつ前記シリコン層の結晶化過程における等方粒成長の基礎として機能する。

40

【0010】

基板の構成材料としては、例えば SiO_2 、ガラス、石英および金属などが適用可能である。また、バッファ層の構成材料としては、例えば、 MgO 、 MgAl_2O_4 、 Al_2O_3 および ZrO_2 が適用可能である。更に、バッファ層上に最初に形成されるシリコン層と

50

しては、アモルファスシリコン層が、またこのアモルファスシリコン層の厚みは、約 1 0 0 n m が適用可能である。

【 0 0 1 1 】

なお、バッファ化基板の形成方法においては、基板上へのバッファ層の形成工程を含む。また、結晶化シリコン層は、基板上のバッファ層の上にシリコン層を形成した後、レーザビームを用いて結晶化することによって得られる。

【 図面の簡単な説明 】

【 0 0 1 2 】

【 図 1 】 等方粒成長と側方粒成長とを併せもつ多結晶シリコン層の透過電子顕微鏡 (T E M) 写真を示す図である。

10

【 図 2 】 この発明の実施形態に係る素子作製方法の一例を示す概略断面図である。

【 発明を実施するための形態 】

【 0 0 1 3 】

レーザ結晶化過程での大きな粒径バラツキは、基本的に基板と熔融シリコンとの界面近傍での不均質な核生成 (heterogeneous nucleation) が欠乏することに起因する。この不均質核生成の欠乏は、多結晶シリコン結晶粒子の巨大な側方成長をもたらす。同側方成長は狭いレーザ出力範囲で発生し、寸法はシリコン層の厚さの約 1 0 倍である。この巨大な側方粒成長はしばしば表面の凹凸が激しい場合に発生する。

【 0 0 1 4 】

加えて、シリコンの結晶化プロセスはシリコン熔融用のレーザ出力にきわめて敏感に影響を受ける。このレーザ出力に対する敏感さは粒径バラツキ発生の主因であり、シリコンが未熔融シリコンに接触した状態で結晶化する場合と、下地基板に接触した状態で結晶化する場合における核生成密度の相違に起因するものである。レーザ出力の強度がシリコン層を部分的に貫通熔融 (メルトスルー : melt-through) し得る程度である場合、基板に接した状態の熔融シリコンは、接していない状態のものとは異なる核生成密度をもつ。レーザ出力をシリコン層全体を貫通熔融するためのしきい値以上に設定して均一な核生成密度を得ようとする、多くの場合基板が損傷を受けると共に多結晶シリコン層のアブレーション (ablation : 融除) などの悪影響が生じる。

20

【 0 0 1 5 】

本発明の好適な実施形態では、多結晶シリコン結晶を用いた半導体素子などの構成において、基板とシリコン層の間にバッファ層を設けることで、結晶化によって得られる多結晶シリコン結晶の粒径と粒径バラツキを減少させる。バッファ層は、基板の限界温度 (基板の耐熱限界温度) 以上の耐熱性をもつ材料から形成される。基板がその限界温度以上に加熱されると、基板のアブレーションや基板上に形成された膜のアブレーションが起こるといった悪影響が生じる。そこでバッファ層によって上記悪影響から基板を保護する。例えば SiO_2 は、約 1 6 1 0 ~ 1 7 2 3 の間に融点をもつ。したがって 1 7 2 3 以上の融点をもつ材料が SiO_2 基板のバッファ層として使用されうる。

30

【 0 0 1 6 】

基板の限界温度以上の高温に耐え得ることに加えて、バッファ層は高密度のシリコン核生成の基礎にもなる。基板と熔融シリコン界面に大量の核が存在すると、結晶化は多結晶シリコン薄膜の厚さにほぼ等しい大きさの結晶粒を形成するように進行する。この現象は等方粒成長 (isotropic grain growth) と呼ばれる。バッファ層はシリコンの等方粒成長を促進するものである。等方粒成長の増加により巨大な側方成長が抑制され、横方向、つまり面方向の粒子サイズが多結晶シリコン膜の厚さと同程度まで低減される。

40

【 0 0 1 7 】

熔融シリコンがバッファ層に接した状態で冷却される時に、前記増加した核生成密度の作用によりシリコン粒子の微小化と粒径の均一化がなされる。多数の微小なシリコン粒子が、形成される素子寸法に対して統計的に有意な数の粒子となる。素子当りの粒子数の増加は素子特性の均一性を高め、結果的に素子の適用製品の信頼性を高める。

【 0 0 1 8 】

50

SiO_2 基板用の上記必要事項を満たす材料を下表に示す。なおこの一覧表は、適用可能な材料全てを網羅するものではない。

【0019】

【表1】

材料	融点 °C
MgO	2852
MgAl_2O_4	>2200
Al_2O_3	2980
ZrO_2	2700

10

20

【0020】

表示の材料は SiO_2 基板よりも融点が高い。このため同材料を用いて形成したバッファ層により、レーザ照射で生じる基板の損傷に対する耐性が付与される。

【0021】

基板の損傷を抑えることはボトムゲート型TFTなどの素子にとっては特に重要である。同TFTは活性層下の基板上にゲート電極が形成されるため、基板の損傷によって漏洩電流が発生する。ゲート電極が基板とバッファ層の間にあれば、このバッファ層は基板を熱的に保護しつつボトムゲートTFTのゲート絶縁層として機能する。このようにバッファ層により素子特性が改善される。

30

【0022】

バッファ層の耐熱性を高めたい場合は、多層の高融点材料層を使用すればよい。つまりバッファ層は、要求される熱的境界条件に応じて単層あるいは多層のいずれでも形成することができる。また別の効果として、融解処理時間の延長、又は類似の他の処置による熱的損傷から基板を保護する事がある。

【0023】

多結晶シリコン層が等方粒成長と側方粒成長とを共に生じさせて結晶化した場合、同シリコン層は低アスペクト比（ほとんど1に近い）の粒子領域と高アスペクト比の粒子領域とをもつ。粒子のアスペクト比とは粒子の幅と高さとの比率の事である。図1は該多結晶シリコン層のTEM写真を示す図の一例である。等方粒成長と側方粒成長とによって得られた多結晶シリコン膜の粒径バラツキは、側方結晶粒子と等方結晶粒子との粒径の違いにほぼ等しい。例えば、厚さ100nmのシリコン膜での側方成長においては、約100nm径の等方結晶粒子の基質中にしばしば1μm径の粒子が生成する。すなわち約10倍の粒径バラツキが発生する。

40

【0024】

これに対して、本実施形態では粒径バラツキが概ね2倍以下で平均粒径が概ね多結晶シリコン層の厚み以下の多結晶シリコン層を提供する。

【0025】

図2(a)～図2(e)に微小で均一な粒径をもつ多結晶シリコン層の形成方法を示す

50

。図2(a)は石英あるいはガラス等の材料で形成された基板100を示すものである。この基板100の材料としては、例えば SiO_2 、コーニング7059または1731などがある(コーニング7059または1731は一般的な基板材料であり、コーニングガラスワークス社(ニューヨーク コーニング、14830)から容易に入手できる)。基板100は他の構成、例えばボトムゲート素子のゲート誘電体やゲート電極などを含んでいてもよい。

【0026】

図2(b)に基板100上に形成されたバッファ層102を示す。基板100上へのバッファ層102の形成は物理気相成長、化学気相成長(CVD)あるいはゾルゲル法などの技術により行われる。物理気相成長法として、電子ビーム蒸着、スパッタ、加熱蒸着、パルスレーザ蒸着等がある。薄膜バッファ層102は単層でよく、場合によっては基板100表面を必ずしも完全に覆う必要はない。バッファ層102が基板100表面を部分的に覆ってアイランド状になる場合は、アイランドの密度が当該多結晶シリコン層に必要な粒子の密度にほぼ一致することが必要である。

10

【0027】

図2(c)に示す工程で、アモルファスシリコン層104が約100nm以下の厚さのバッファ層102上に形成される。他の厚さのバッファ層も適用可能である。課題に即した素子としては約100nm以下の厚さのアモルファスシリコン層がパルスレーザ結晶化処理用として適する。またシリコン層は非晶質でなくてもよい。この理由はレーザビームがシリコン層を融解し、融解前の結晶構造をすべて解消するためである。

20

【0028】

アモルファスシリコン層はレーザビーム106によって融解され、次いで冷却されることにより結晶化し、多結晶層108が形成される。各々の工程を図2(d)、図2(e)に示す。レーザビーム106はYAGレーザあるいはエキシマレーザ等のレーザ装置から発振される。多くの場合エキシマレーザが好適である。この理由は同レーザは照射範囲が広いことによる。

【0029】

従来のレーザ結晶化法で形成された約100nm厚さの多結晶シリコン層についての実験結果から、約 $540 \pm 20 \text{ mJ} / \text{cm}^2$ あるいは全レーザ出力域の約10%の狭いレーザ出力域で側方粒成長が生じることが判明している。この狭いレーザ出力域はレーザ結晶化の施工に必要なレーザ出力分布のほぼ中央に位置するものである。したがって巨大粒径を防止するためには、狭いレーザ出力域内でのレーザ出力の変動を抑制する必要がある。しかし素子作製に用いる工業用レーザの出力制御は困難であるため、工業用レーザでのレーザ出力においては側方成長が生じる出力域を避ける必要がある。このため結晶化処理に適用可能な工業用レーザの出力域は著しく制限される。

30

【0030】

一方、バッファ層を用いた時には工業用レーザの出力制御に必要な条件が緩和される。バッファ層によって生起されるシリコン粒子の核生成の作用により側方粒成長が抑制される。基本的には、バッファ層が存在する時には100nm厚さのシリコン膜を貫通溶融(約 $300 \text{ mJ} / \text{cm}^2$)から融除(約 $600 \text{ mJ} / \text{cm}^2$)するまでの全レーザ出力範囲が適用可能である。すなわちバッファ層を用いる事で著しく広範囲のレーザ出力が適用可能になる。

40

【0031】

図2(a)~2(e)の工程で作製した多結晶シリコン層108における平均粒径バラツキは概ね2以下である。これに対し従来技術による粒径バラツキは約10である。つまりバッファ層102により粒径バラツキが5分の1以下に減少する。

【0032】

多結晶層108では粒径の均一性もまた著しく改善され、結果的にこの多結晶層108に形成される素子の特性の均一性が著しく向上する。TFT、キャパシタおよび抵抗などの素子の信頼性が高まり、その結果優れた性能の製品が得られる。

50

【 0 0 3 3 】

さらに、約 1 0 0 n m 厚さの多結晶シリコン層における同シリコン層 1 0 8 の r m s 表面粗度は概ね 6 n m 以下である。この値は側方成長を伴う従来のレーザ結晶化技術での r m s 表面粗度が 6 0 n m であるのに対して 1 桁向上している。

【 0 0 3 4 】

以上、実施形態に即して本発明の説明を行ったが、上記説明に限らず、本発明の範囲内で様々な別の実施形態や、修正および変形が可能である。例えば、同様の原理を用いて微結晶 S i、G e あるいは S i G e 合金のパルスレーザ結晶化を行なうことができる。したがって、上述の実施形態は好適な一例であり制約するものではない。特許請求の範囲で規定された本発明の範囲内で種々の変更を行なうことが可能である。

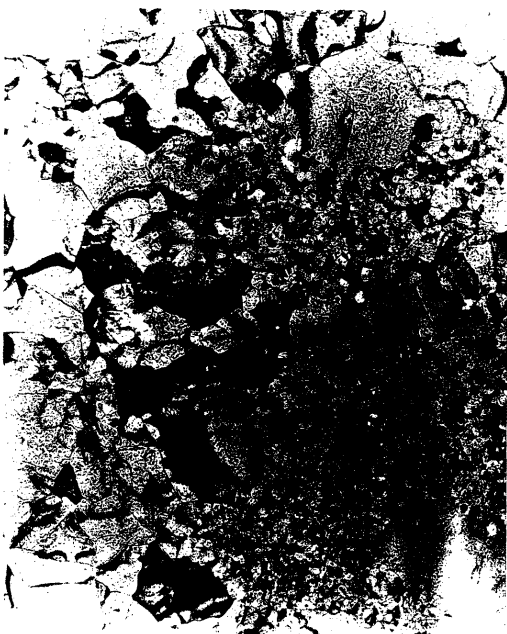
10

【 符号の説明 】

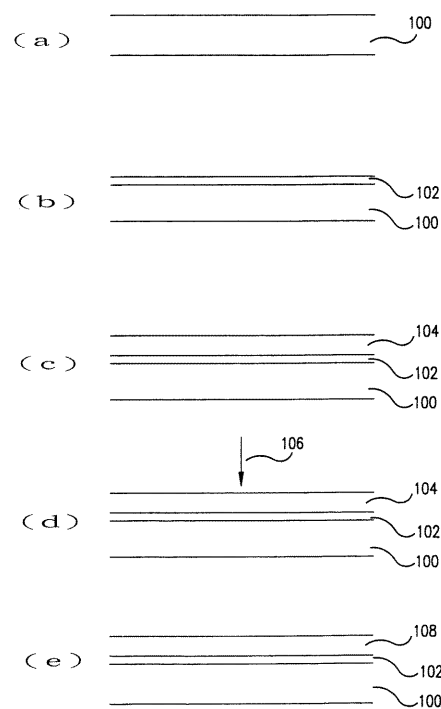
【 0 0 3 5 】

1 0 0 基板、1 0 2 バッファ層、1 0 4 アモルファスシリコン層、1 0 6 レーザビーム、1 0 8 多結晶シリコン層。

【 図 1 】



【 図 2 】



フロントページの続き

- (72)発明者 ジェームス ビー ボーイス
アメリカ合衆国 カリフォルニア州 ロス アルトス ルーセル アベニュー 1 0 3 6
- (72)発明者 ビング メイ
アメリカ合衆国 カリフォルニア州 パロ アルト ウィリアムズ ストリート 2 2 5 1
- (72)発明者 ステーブ レディ
アメリカ合衆国 カリフォルニア州 サンタ クルズ サンリット レーン 9 1 9
- (72)発明者 リチャード アイ ジョンソン
アメリカ合衆国 カリフォルニア州 メンロ パーク ソノマ アベニュー 1 0 1 1
- (72)発明者 クレグ ビー アンダーソン
アメリカ合衆国 カリフォルニア州 ウッドサイド カリフォルニア ウェイ 7 1 4

F ターム(参考) 5F110 AA30 CC03 CC07 CC10 DD01 DD02 DD03 DD12 FF09 FF27
FF28 GG01 GG02 GG03 GG13 GG16 GG25 PP03
5F152 AA02 AA06 AA08 AA13 BB03 CC02 CC03 CC05 CD03 CD13
CD16 CD17 CD24 CE05 CE06 CE24 FF03 FF06 FF28 FG18