

RZECZPOSPOLITA
POLSKA



Urząd Patentowy
Rzeczypospolitej Polskiej

(12) **OPIS PATENTOWY** (19) **PL** (11) **235197**

(13) **B1**

(21) Numer zgłoszenia: **423892**

(22) Data zgłoszenia: **14.12.2017**

(51) Int.Cl.

G06F 1/24 (2006.01)

G06F 15/00 (2006.01)

H03K 3/033 (2006.01)

(54) **Sposób sterowania ponownym uruchomieniem systemu komputerowego**

(43) Zgłoszenie ogłoszono:

17.06.2019 BUP 13/19

(45) O udzieleniu patentu ogłoszono:

01.06.2020 WUP 06/20

(73) Uprawniony z patentu:

**E-FUN SPÓŁKA Z OGRANICZONĄ
ODPOWIEDZIALNOŚCIĄ, Jelenia Góra, PL**

(72) Twórca(y) wynalazku:

**MAREK KURAS, Jelenia Góra, PL
RAFAŁ WERAKSA, Jelenia Góra, PL
ŁUKASZ MICHALIK, Jelenia Góra, PL**

(74) Pełnomocnik:

rzec. pat. Joanna Janoszek

PL 235197B1

Opis wynalazku

Przedmiotem wynalazku jest sposób sterowania ponownym uruchomieniem systemu komputerowego zapewniający bezpieczne ponowne uruchomienie (restart) systemu komputerowego, mający zastosowanie w komputerowych systemach wbudowanych, w szczególności opartych na mikroprocesorach jednocukładowych.

W systemach komputerowych istotnym zagadnieniem technicznym jest procedura restartu. Obejmuje ona zarówno proces czysto programistyczny: obsłużenie i zamknięcie działających procesów, zapis danych do nieulotnej pamięci, zamknięcie otwartych plików, wyczyszczenie buforów; jak i sprzętowy: wyłączenie zbędnych podzespołów, przejście w tryb uśpienia innych, czy utrzymanie ważnych z punktu widzenia podsystemów w stanie gotowości.

W dużych systemach komputerowych wykorzystuje się osobny system nadzorujący tzw. „Out-of-band management”, który posiada niezależny kanał komunikacyjny, pozwalający między innymi zdalnie wymusić zarówno zamknięcie, jak i ponowne uruchomienie systemu komputerowego. Przykładem komercyjnych rozwiązań tego typu jest system ILO, opracowany przez firmę HP oraz system DRAC opracowany przez firmę DELL. Wadą takiego rozwiązania jest duży koszt i złożoność zmniejszająca niezawodność całego systemu (stanowi ono osobne urządzenie, które zwiększa ryzyko awarii sprzętowej).

W ostatniej dekadzie wyraźnie wzrasta znaczenie komputerowych systemów wbudowanych (tzw. Embedded systems) ściśle zintegrowanych z samym urządzeniem. W układach opartych na mikroprocesorach jednocukładowych, układ restartu jest realizowany za pomocą układu watchdog. Sposób działania polega na automatycznym odejmowaniu wartości licznika watchdog i resecie układu w przypadku dojścia do wartości 0. W głównej pętli programu znajduje się sekcja wypełniająca ponownie licznik watchdog, nie dopuszczając do automatycznego restartu. Wadą takiego systemu jest ograniczony zasięg zastosowania w stosunkowo prostych aplikacjach, oraz radykalna reakcja watchdog na kontrolowany system. W przypadku chwilowego, ale dopuszczalnego przeciążenia systemu, watchdog może uruchomić procedurę restartu, zmniejszając stabilność systemu. Rozwiązania oparte na watchdog znane są między innymi z: US5696979A, US6307480B1, US2016077909A1.

Część systemów wbudowanych obsługuje klasyczne systemy operacyjne, tożsame ze stosowanymi w komputerach klasy PC (Linux, Windows 10 IOT). Proces startu i zatrzymania systemu operacyjnego jest zbliżony, jednak są one pozbawione zaawansowanych systemów kontrolujących proces restartu. Ogranicza to możliwość zastosowania takich rozwiązań w obszarach, w których istotna jest niezawodność systemu.

W opisie amerykańskiego patentu US4611126A ujawniono generator włączania/wyłączania zasilania do monitorowania zasilania systemu logicznego zasilanego z monitorowanego źródła zasilania. Precyzyjny czujnik napięcia wytwarza sygnał sterowania dla obwodu opóźnienia, gdy napięcie zasilania wzrośnie powyżej wstępnie ustalonej wartości. Następnie generowany jest sygnał opóźnienia, który utrzymuje sygnał sterowania na niskim stanie aktywnym w systemie logicznym, a na końcu sygnału opóźnienia powoduje wytworzenie przez obwód przerzutnika Schmitta wysokiego sygnału sterowania do systemu logicznego.

Z opisu amerykańskiego patentu US5920182A znane jest urządzenie monitorujące napięcie zasilania, zawierające generator napięcia stałego, komparator do porównywania napięcia zasilania z referencyjnym napięciem wyjściowym wygenerowanym z generatora napięcia stałego oraz do sterowania stanem terminala wyjściowego. Urządzenie zawiera ponadto obwód opóźniający w celu ustawienia terminala wyjściowego w określonym stanie (niskim) przez z góry określony czas przekraczający okres trwania stanów nieustalonych, w trakcie działania generatora napięcia. Urządzenie monitorujące napięcie zasilania może być stosowane w układach mikroprocesorowych.

Amerykański patent US6762632B1 dotyczy układu i sposobu generowania sygnału resetowania. Obwód sterownika resetowania odbiera sygnał resetowania z obwodu, np. generatora resetowania oraz sygnał wejściowy wskazujący wymagane charakterystyki sygnału resetowania dla drugiego obwodu. Sterownik resetowania porównuje charakterystyki sygnału resetowania z sygnałem wejściowym wskazującym wymagane charakterystyki sygnału resetowania dla drugiego obwodu i generuje sygnał wyjściowy obejmujący wymagane charakterystyki sygnału resetowania dla drugiego obwodu. Obwód sterownika resetowania może być umieszczony między konwencjonalnym generatorem resetowania a drugim obwodem, który wymaga sygnału resetowania.

W chińskim dokumencie patentowym CN105446446A ujawniono urządzenie sterujące zasilaniem i sposób z zastosowaniem urządzenia typu watchdog. Urządzenie sterujące zawiera przerytutnik monostabilny A, przerytutnik monostabilny B, chip watchdog i kontroler. Gdy urządzenie działa normalnie, kontroler wysyła sygnał do chipu watchdog w regularnych odstępach czasu. Jeżeli kontroler przestaje generować sygnał z określonym interwałem, chip watchdog wysyła impuls zerowania i w rezultacie przerytutnik B generuje sygnał kontrolny zasilania sterownika. Sygnał ten może zarządzać zasilaniem sterownika. Układ może automatycznie powrócić do normalnego stanu roboczego, po tym jak zostanie zatrzymany przez jakikolwiek czynnik zakłócający.

Problemem technicznym stawianym przed niniejszym wynalazkiem jest zaproponowanie takiego sposobu sterowania ponownym uruchomieniem systemu komputerowego, który zapewni bezpieczeństwo operacji ponownego uruchomienia systemu komputerowego, w szczególności pozwoli na zamknięcie wszystkich aktualnych procesów przed odłączeniem zasilania systemu komputerowego, a przy tym zapewni eliminację potencjalnych stanów nieustalonych komponentów systemu komputerowego przed jego ponownym uruchomieniem. Nieoczekiwanie, wspomniane problemy techniczny rozwiązał prezentowany wynalazek.

Przedmiotem wynalazku jest sposób sterowania ponownym uruchomieniem systemu komputerowego, charakteryzujący się tym, że obejmuje etapy:

- a) w czasie t_1 wysłania przez system komputerowy logicznego sygnału elektrycznego SHUTDOWN trwającego do czasu t_2 do szeregowego układu pierwszego generatora przebiegów prostokątnych oraz drugiego generatora przebiegów prostokątnych, dla wyzwolenia pierwszego generatora przebiegów prostokątnych o stałej czasowej $T\#1$,
- b) generowania przebiegu prostokątnego przez pierwszy generator przebiegów prostokątnych trwającego do czasu t_3 , przy czym $t_2 < t_3$,
- c) wyzwolenia w czasie t_3 drugiego generatora przebiegów prostokątnych o stałej czasowej $T\#2$, z jednoczesnym wyłączeniem napięcia zasilającego V_{cc} w układzie zasilającym,
- d) generowania przebiegu prostokątnego przez drugi generator przebiegów prostokątnych trwającego do czasu t_4 , przy czym $t_3 < t_4$,
- e) w czasie t_4 ponownego włączenia napięcia zasilającego V_{cc} w układzie zasilającym, dla zasilania systemu komputerowego.

Przedstawiony sposób sterowania ponownym uruchomieniem systemu komputerowego według niniejszego wynalazku zapewnia bezpieczną operację ponownego uruchomienia systemu komputerowego. Zastosowanie w sposobie pierwszego generatora przebiegów prostokątnych, wprowadzającego odpowiedniej opóźnienie do sygnału wyłączenia przetwornicy DC/DC umożliwia bezpieczne zamknięcie wszystkich aktualnie działających procesów w systemie operacyjnym przed odłączeniem zasilania systemu komputerowego. Z kolei zastosowanie drugiego generatora przebiegów prostokątnych w etapie c), wyzwalanego po wyłączeniu pierwszego generatora przebiegów prostokątnych, zapewnia dodatkowy czas umożliwiający wyeliminowanie potencjalnych stanów nieustalonych komponentów systemu komputerowego, przed ponownym uruchomieniem przetwornicy DC/DC i dostarczeniem zasilania elektrycznego do systemu komputerowego celem jego ponownego uruchomienia. Pierwszy i drugi generator przebiegów prostokątnych stanowią znaną i prostą w budowie konstrukcję układu RC opartego na elementach pasywnych: rezystorze R i kondensatorze C. Zmiana wartości oporu i pojemności w układach RC umożliwia w prosty sposób zadanie odpowiednich stałych czasowych generowanych przebiegów prostokątnych. Prezentowany układ sterowania ponownym uruchomieniem systemu komputerowego opiera się na szeregowym połączeniu dwóch prostych generatorów przebiegów prostokątnych, co świadczy o małym stopniu złożoności układu i przekłada się na zwiększoną stabilność i niezawodność całego systemu. Co więcej, ograniczona liczba elementów składowych układu sterowania ponownym uruchomieniem systemu komputerowego zapewnia korzyści ekonomiczne, związane z jego wytwarzaniem oraz umożliwia zintegrowanie takiego układu w komputerowych systemach wbudowanych.

Przykładowe realizacje wynalazku zaprezentowano na rysunku, na którym fig. 1 przedstawia schemat blokowy układu sterowania ponownym uruchomieniem systemu komputerowego, w którym realizowany jest sposób według jednego przykładu realizacji wynalazku, natomiast fig. 2 przedstawia przebiegi czasowe w układzie sterowania z fig. 1.

Przykład

Układ sterowania ponownym uruchomieniem systemu komputerowego, w którym realizowany jest sposób według jednego przykładu realizacji niniejszego wynalazku został przedstawiony schematycznie na schemacie blokowym na fig. 1. W ogólności układ sterowania zawiera system komputerowy 1, połączony z szeregowym układem pierwszego generatora 2 przebiegów prostokątnych oraz drugiego generatora 3 przebiegów prostokątnych. Wyjście drugiego generatora 3 przebiegów prostokątnych połączone jest z układem zasilającym 4 w postaci przetwornicy DC/DC, która zasilą system komputerowy 1 napięciem Vcc. Szeregowy układ pierwszego generatora 2 przebiegów prostokątnych oraz drugiego generatora 3 przebiegów prostokątnych wyzwalany jest za pośrednictwem systemu komputerowego 1 poprzez wysłanie odpowiedniego sygnału elektrycznego na dedykowany port, np. port GPIOx. Szeregowy układ pierwszego generatora 2 i drugiego generatora 3 ma za zadanie sterowanie włączaniem i wyłączaniem przetwornicy DC/DC w odpowiedzi na sygnał ponownego uruchomienia systemu komputerowego 1. Pierwszy generator 2 przebiegów prostokątnych może stanowić dowolny układ wytwarzający nieokresowe lub okresowe przebiegi prostokątne, taki jak multiwibrator, w którym parametry czasowe generowanych impulsów (czas trwania, okres) ustalane są za pośrednictwem układu RC opartego na regulowanym rezystorze R1 i regulowanym kondensatorze C1. Analogicznie, drugi generator 3 przebiegów prostokątnych również może być dowolnym układem wytwarzającym nieokresowe lub okresowe przebiegi prostokątne ze sterowaniem parametrami czasowymi opartym na elementach pasywnych: rezystorze R2 i kondensatorze C2.

Sposób sterowania ponownym uruchomieniem systemu komputerowego według niniejszego wynalazku został zobrazowany na przebiegach czasowych przedstawionych na fig. 2. System komputerowy 1 wysyła logiczny sygnał elektryczny SHUTDOWN na dedykowany port, na przykład port GPIOx. Sygnał SHUTDOWN wyzwalą pierwszy generator 2 przebiegów prostokątnych o ustalonej stałej czasowej T#1. Parametry czasowe ustalane są za pomocą wartości 5 pasywnych elementów R1 i C1. Stała czasowa T#1 jest dobrana tak, aby system komputerowy 1 zdążył zamknąć wszystkie aktualne procesy (t_2) przed czasem wyzwolenia drugiego generatora 3 przebiegów prostokątnych. Ponadto stała czasowa T#1 jest tak dobrana, aby zostawić bezpieczny margines czasowy w przypadku nieprzewidzianych scenariuszy mogących wydłużyć proces zatrzymania systemu komputerowego 1 ($t_2 < t_3$). Po czasie t_3 wyzwalany jest drugi generator 3 przebiegów prostokątnych o stałej czasowej T#2, ponownie ustalonej za pomocą pasywnych elementów R2 i C2. Drugi generator 3 przebiegów prostokątnych w czasie t_3 powoduje wyłączenie przetwornicy DC/DC 4 zasilającej system komputerowy 1. Wyłączenie przetwornicy DC/DC 4 następuje na czas impulsu wygenerowanego przez drugi generator 3 impulsów prostokątnych, tj. na czas t_4-t_3 . Czas trwania impulsu z drugiego generatora 3 impulsów prostokątnych jest dobrany tak, aby wyeliminować potencjalne stany nieustalone komponentów systemu komputerowego 1. Po czasie t_4 przetwornica DC/DC 4 jest uruchamiana ponownie, a system komputerowy 1 jest ponownie zasilony, co inicjuje proces bezpiecznego ponownego uruchomienia systemu komputerowego 1.

Zastrzeżenie patentowe

1. Sposób sterowania ponownym uruchomieniem systemu komputerowego (1), **znamienny tym**, że obejmuje etapy:
 - w czasie t_1 wysłania przez system komputerowy (1) logicznego sygnału elektrycznego SHUTDOWN trwającego do czasu t_2 do szeregowego układu pierwszego generatora (2) przebiegów prostokątnych oraz drugiego generatora (3) przebiegów prostokątnych, dla wyzwolenia pierwszego generatora (2) przebiegów prostokątnych o stałej czasowej (T#1),
 - a) generowania przebiegu prostokątnego przez pierwszy generator (2) przebiegów prostokątnych trwającego do czasu t_3 , przy czym $t_2 < t_3$,
 - b) wyzwolenia w czasie t_3 drugiego generatora (3) przebiegów prostokątnych o stałej czasowej (T#2), z jednoczesnym wyłączeniem napięcia zasilającego (Vcc) w układzie zasilającym (4),
 - c) generowania przebiegu prostokątnego przez drugi generator (3) przebiegów prostokątnych trwającego do czasu t_4 , przy czym $t_3 < t_4$,
 - d) w czasie t_4 ponownego włączenia napięcia zasilającego (Vcc) w układzie zasilającym (4), dla zasilania systemu komputerowego (1).

Rysunki

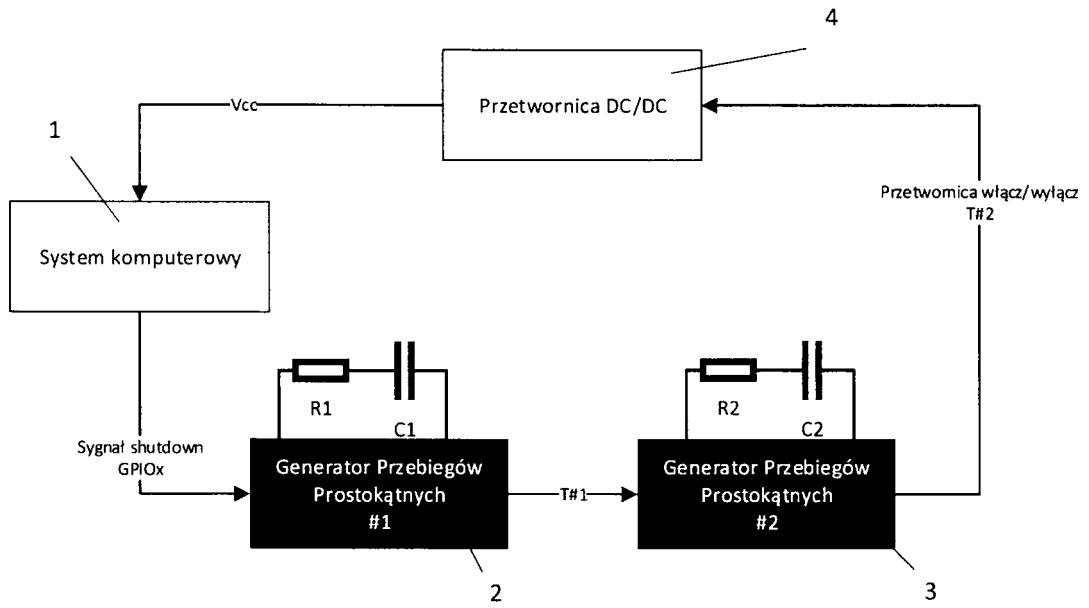


Fig. 1

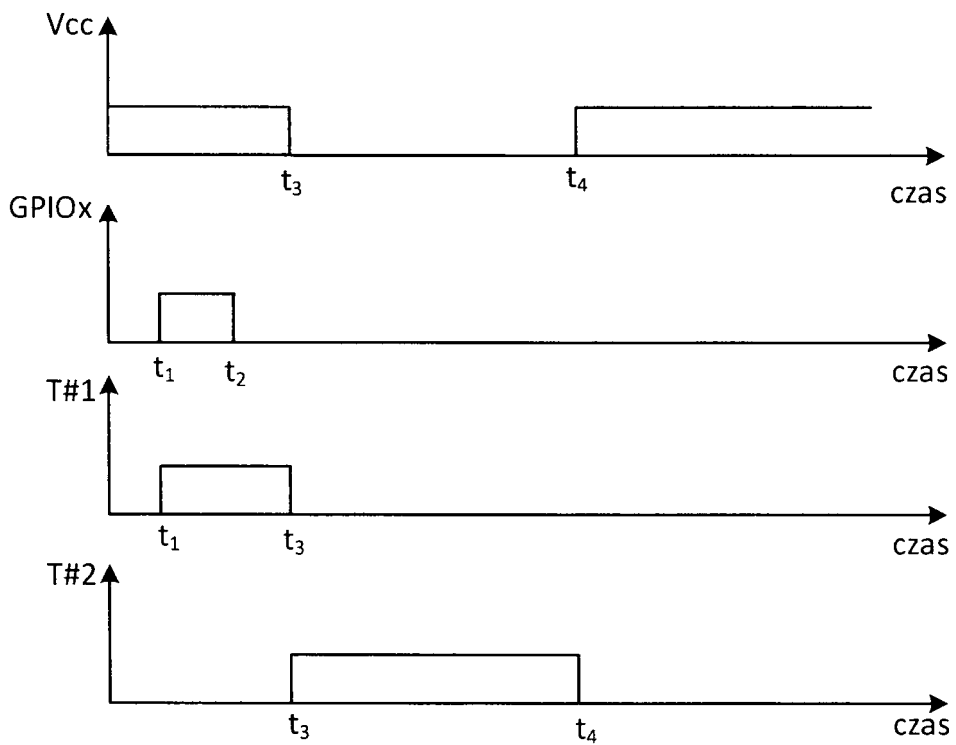


Fig. 2