



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0096449
(43) 공개일자 2010년09월02일

(51) Int. Cl.

H05K 1/02 (2006.01) H05K 9/00 (2006.01)

(21) 출원번호 10-2009-0015332

(22) 출원일자 2009년02월24일

심사청구일자 2009년02월24일

(71) 출원인

삼성전기주식회사

경기도 수원시 영통구 매탄동 314

(72) 발명자

김한

경기도 용인시 수지구 신봉동 LG신봉자이1차아파트 103동 1902호

유계광

경기도 용인시 기흥구 중동 동백 동일하이빌 2109-1102

류창섭

경기도 용인시 수지구 죽전동 꽃메마을 현대 I Park 2차 103동 1303호

(74) 대리인

특허법인이지

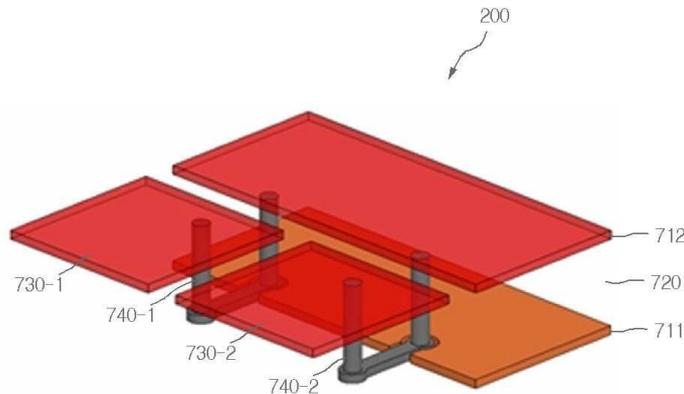
전체 청구항 수 : 총 21 항

(54) 전자기 밴드갭 구조를 이용한 EMI 노이즈 저감 기판

(57) 요약

전자기 밴드갭 구조를 이용한 EMI 노이즈 저감 기판이 제공된다. 본 발명의 실시예에 따른 EMI 노이즈 저감 기판은, 기판 내부로부터 기판 가장자리(edge)까지 전도됨으로써 기판 외부로 방사되는 EMI 노이즈가 차폐될 수 있도록, 대역 저지 주파수 특성을 갖는 전자기 밴드갭 구조가 기판의 상기 가장자리에 상응하는 위치의 기판 내부에 삽입될 수 있다.

대표도 - 도7



특허청구의 범위

청구항 1

기판 내부로부터 기판 가장자리(edge)까지 전도됨으로써 기판 외부로 방사되는 EMI 노이즈가 차폐될 수 있도록, 대역 저지 주파수 특성을 갖는 전자기 밴드갭 구조가 기판의 상기 가장자리에 상응하는 위치의 기판 내부에 삽입되는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 2

제1항에 있어서,

상기 전자기 밴드갭 구조는,

기판의 상기 가장자리를 따라 줄지어 위치하는 복수개의 도전판과,

일부분이 상기 도전판들과는 다른 평면 상을 경유함으로써, 상기 도전판들로부터 상기 EMI 노이즈의 전도 방향으로 인접 위치하는 다른 도전성 영역과 상기 도전판들 각각 마다를 전기적으로 연결하는 제1 스티칭 비아를 포함하는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 3

제2항에 있어서,

상기 제1 스티칭 비아는,

일단이 상기 다른 도전성 영역에 연결되는 제1 비아와,

일단이 상기 도전판과 연결되는 제2 비아와,

상기 도전판들과는 다른 평면 상에 위치하며, 일단이 상기 제1 비아의 타단과 연결되고, 타단이 상기 제2 비아의 타단과 연결되는 연결 패턴을 포함하는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 4

제2항에 있어서,

상기 전자기 밴드갭 구조는,

일부분이 상기 도전판들과는 다른 평면 상을 경유함으로써, 상기 줄지어 위치한 도전판들 중 어느 2개의 도전판 간 마다를 전기적으로 연결하는 제2 스티칭 비아를 더 포함하는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 5

제4항에 있어서,

상기 제2 스티칭 비아는,

일단이 상기 어느 2개의 도전판 중 어느 하나에 연결되는 제3 비아와,

일단이 상기 어느 2개의 도전판 중 다른 하나에 연결되는 제4 비아와,

상기 도전판들과는 다른 평면 상에 위치하며, 일단이 상기 제3 비아의 타단과 연결되고, 타단이 상기 제4 비아의 타단과 연결되는 연결 패턴을 포함하는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 6

제2항에 있어서,

상기 전자기 밴드갭 구조는 상기 도전판들이 위치하는 평면을 제1 층으로 하고, 상기 제1 스티칭 비아의 상기 일부분이 위치하는 평면을 제2 층으로 하는 2층 구조를 갖되,

상기 2층 구조의 전자기 밴드갭 구조는 기관의 상기 가장자리에 상응하는 위치의 기관 내부에 반복하여 적층 삽입됨으로써 2의 배수층 구조로 확장되는 것을 특징으로 하는 EMI 노이즈 저감 기관.

청구항 7

제6항에 있어서,

4층 구조로 확장된 전자기 밴드갭 구조는, 어느 하나의 2층 구조의 전자기 밴드갭 구조와 다른 하나의 2층 구조의 전자기 밴드갭 구조 간에 동일한 층 배열 순서를 갖도록 반복 적층됨으로써 이루어지는 것을 특징으로 하는 EMI 노이즈 저감 기관.

청구항 8

제6항에 있어서,

4층 구조로 확장된 전자기 밴드갭 구조는, 어느 하나의 2층 구조의 전자기 밴드갭 구조와 다른 하나의 2층 구조의 전자기 밴드갭 구조 간에 서로 뒤집힌 층 배열 순서를 갖도록 반복 적층됨으로써 이루어지는 것을 특징으로 하는 EMI 노이즈 저감 기관.

청구항 9

제6항에 있어서,

상기 2층 구조의 전자기 밴드갭 구조가 2개 이상 반복 적층되어 4층 이상의 구조로 확장되는 경우, 상기 2층 구조의 전자기 밴드갭 구조에서 상기 제1 스티칭 비아를 구성할 각각의 비아의 위치에는 상기 4층 이상으로 확장된 전자기 밴드갭 구조 전체를 일괄하여 관통하는 PTH(Plated Through Hole)가 위치하는 것을 특징으로 하는 EMI 노이즈 저감 기관.

청구항 10

제2항에 있어서,

상기 전자기 밴드갭 구조는 기관의 상기 가장자리에 상응하는 위치의 기관 내부의 전층(全層)에 걸쳐서 삽입되는 것을 특징으로 하는 EMI 노이즈 저감 기관.

청구항 11

제2항에 있어서,

상기 전자기 밴드갭 구조는 상기 기관에 존재하는 모든 가장자리를 폐곡선을 그리며 완전히 에워싸는 형태로 기관 내부에 삽입되는 것을 특징으로 하는 EMI 노이즈 저감 기관.

청구항 12

제1항에 있어서,

상기 전자기 밴드갭 구조는,

기판의 상기 가장자리를 따라 줄지어 위치하는 복수개의 제1 도전판과,
 상기 제1 도전판들과 다른 평면 상에서 상기 제1 도전판들 각각과 오버랩되게 위치하는 복수개의 제2 도전판과,
 서로 오버랩되어 위치하는 상기 제1 도전판과 상기 제2 도전판 간 마다를 전기적으로 연결하는 제1 비아와,
 상기 제1 도전판들로부터 상기 EMI 노이즈의 전도 방향으로 인접 위치하는 다른 도전성 영역과 일단이 전기적으로 연결되는 제2 비아와,
 상기 다른 도전성 영역과 상기 제2 도전판 간 마다가 전기적으로 연결될 수 있도록, 일단이 상기 제2 비아의 타단과 연결되고 타단이 상기 제2 도전판과 연결되는 연결 패턴을 포함하는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 13

제12항에 있어서,
 상기 전자기 밴드갭 구조는,
 상기 제2 도전판들 중 인접한 어느 2개 간 마다를 전기적으로 연결하는 도전선을 더 포함하는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 14

제13항에 있어서,
 상기 전자기 밴드갭 구조는,
 서로 오버랩되어 위치하는 상기 제1 도전판과 상기 제2 도전판 간 마다를 전기적으로 연결하고, 상기 도전선과 인접한 위치에 형성되는 제3 비아를 더 포함하는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 15

제12항에 있어서,
 상기 제1 도전판들과 상기 제2 도전판들 사이에는 유전층이 개재되는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 16

제12항에 있어서,
 상기 전자기 밴드갭 구조는 상기 제1 도전판들이 위치하는 평면을 제1 층으로 하고, 상기 제2 도전판들 및 상기 연결 패턴이 위치하는 평면을 제2 층으로 하는 2층 구조를 갖되,
 상기 2층 구조의 전자기 밴드갭 구조는 기판의 상기 가장자리에 상응하는 위치의 기판 내부에 반복하여 적층 삽입됨으로써 2의 배수층 구조로 확장되는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 17

제16항에 있어서,
 4층 구조로 확장된 전자기 밴드갭 구조는, 어느 하나의 2층 구조의 전자기 밴드갭 구조와 다른 하나의 2층 구조의 전자기 밴드갭 구조 간에 동일한 층 배열 순서를 갖도록 반복 적층됨으로써 이루어지는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 18

제16항에 있어서,

4층 구조로 확장된 전자기 밴드갭 구조는, 어느 하나의 2층 구조의 전자기 밴드갭 구조와 다른 하나의 2층 구조의 전자기 밴드갭 구조 간에 서로 뒤집힌 층 배열 순서를 갖도록 반복 적층됨으로써 이루어지는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 19

제16항에 있어서,

상기 2층 구조의 전자기 밴드갭 구조가 2개 이상 반복 적층되어 4층 이상의 구조로 확장되는 경우, 상기 2층 구조의 전자기 밴드갭 구조에서 상기 각각의 비아의 위치에는 상기 4층 이상으로 확장된 전자기 밴드갭 구조 전체를 일괄하여 관통하는 PTH(Plated Through Hole)가 위치하는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 20

제12항에 있어서,

상기 전자기 밴드갭 구조는 기판의 상기 가장자리에 상응하는 위치의 기판 내부의 전층(全層)에 걸쳐서 삽입되는 것을 특징으로 하는 EMI 노이즈 저감 기판.

청구항 21

제12항에 있어서,

상기 전자기 밴드갭 구조는 상기 기판에 존재하는 모든 가장자리를 폐곡선을 그리며 완전히 에워싸는 형태로 기판 내부에 삽입되는 것을 특징으로 하는 EMI 노이즈 저감 기판.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 기판에 관한 것으로서, 보다 구체적으로는 전자기 밴드갭 구조(EBG structure)를 이용하여 전자기 간섭 노이즈(EMI noise)를 저감시킬 수 있는 노이즈 저감 기판에 관한 것이다.

배경기술

[0002] EMI(Electromagnetic interference) 문제는 전자제품의 동작주파수가 고속화되면서 고질적인 노이즈 문제로 인식되어 왔다. 특히, 최근들어 전자제품의 동작주파수가 수십 MHz ~ 수 GHz 대로 되면서 이러한 EMI 문제는 더욱 심각해져서 해결책이 절실히 필요한 상황이다. 특히, 기판에서의 EMI 문제 중에서 기판 에지(edge)에서 발생하는 노이즈의 해결책에 대한 연구가 이루어지지 않아, 기판에서의 노이즈를 전면적으로 차단하는데 한계를 가지고 있다.

[0003] EMI 노이즈는 어느 하나의 전자회로, 소자, 부품 등에서 발생한 전자기파(EM wave)가 다른 회로, 소자, 부품 등으로 전달됨으로써 간섭에 의한 노이즈 문제를 발생시키는 원인이 되는 노이즈를 말한다. 이와 같은 EMI 노이즈를 크게 분류하면, 방사 노이즈(radiation noise)(도 1의 참조번호 110, 130 참조)와 전도 노이즈(conduction noise)(도 1의 참조번호 120 참조)로 나눌 수 있다.

[0004] 이 중, 기관의 상부(즉, 전자부품의 탑재면)로 방사되는 방사 노이즈(110)의 경우에는 메탈 캡 등의 전자기 차폐용 캡으로 기관 상부 영역을 쉴드(shield)함으로써 해결하는 방식이 일반적이지만, 기관 내부를 통해 흐르는 전도 노이즈(120)가 기관의 가장자리(edge)에까지 전도되어 기관 외부로 방사되는 방사 노이즈(130, 이하 이를 간단히 '에지 노이즈'라 칭함)에 대한 효과적인 해결책에 관한 연구는 아직 미흡한 단계이다.

[0005] 만일, 기관 구조의 간단한 변경만으로 기관 가장자리에서의 에지 노이즈를 저감할 수 있는 기술이 개발된다면, 메탈 캡이나 회로(circuit) 방식에 의한 해결 방법에 비해 개발 기간 및 비용을 획기적으로 줄일 수 있을 것으로 기대된다. 또한, 공간 활용 측면이나 소비 전력 측면에서도 이점을 가질 수 있으며, 손쉽게 수 GHz 이상의 대역에서도 노이즈를 제거할 수 있게 되어, 기관 에지에서의 EMI 노이즈 문제를 해결하는데 효과적일 것이다.

발명의 내용

해결 하고자하는 과제

[0006] 이에 따라, 본 발명은 특정 주파수 대역의 노이즈를 차폐할 수 있는 전자기 밴드갭 구조를 기관의 가장자리(edge)에 해당하는 기관 내부에 삽입시킴으로써, 기관 가장자리에서 방사되는 방사 노이즈(radiation noise)를 차폐시킬 수 있는 EMI 노이즈 저감 기관을 제공한다.

[0007] 또한, 본 발명은 기관의 간단한 구조 변경만으로 기관 가장자리에서 방사되는 방사 노이즈를 손쉽게 차폐 가능함으로써, 공간 활용도, 제조 비용, 소비 전력 등의 측면에서도 유리한 이점을 갖는 EMI 노이즈 저감 기관을 제공한다.

[0008] 본 발명의 이외의 목적들은 하기의 설명을 통해 쉽게 이해될 수 있을 것이다.

과제 해결수단

[0009] 본 발명의 일 측면에 따르면, 기관 내부로부터 기관 가장자리(edge)까지 전도됨으로써 기관 외부로 방사되는 EMI 노이즈가 차폐될 수 있도록, 대역 저지 주파수 특성을 갖는 전자기 밴드갭 구조가 기관의 상기 가장자리에 상응하는 위치의 기관 내부에 삽입되어 있는 EMI 노이즈 저감 기관이 제공된다.

[0010] 본 발명의 EMI 노이즈 저감 기관에서 기관 가장자리에 상응하여 기관 내부에 삽입되는 상기 전자기 밴드갭 구조는, 제1 실시 형태로서, 기관의 상기 가장자리를 따라 줄지어 위치하는 복수개의 도전판; 일부분이 상기 도전판들과는 다른 평면 상을 경유함으로써, 상기 도전판들로부터 상기 EMI 노이즈의 전도 방향으로 인접 위치하는 다른 도전성 영역과 상기 도전판들 각각 마다를 전기적으로 연결하는 제1 스티칭 비아를 포함할 수 있다.

[0011] 여기서, 상기 제1 스티칭 비아는, 일단이 상기 다른 도전성 영역에 연결되는 제1 비아와, 일단이 상기 도전판과 연결되는 제2 비아와, 상기 도전판들과는 다른 평면 상에 위치하며, 일단이 상기 제1 비아의 타단과 연결되고, 타단이 상기 제2 비아의 타단과 연결되는 연결 패턴을 포함할 수 있다.

[0012] 여기서, 상기 전자기 밴드갭 구조는, 일부분이 상기 도전판들과는 다른 평면 상을 경유함으로써, 상기 줄지어 위치한 도전판들 중 어느 2개의 도전판 간 마다를 전기적으로 연결하는 제2 스티칭 비아를 더 포함할 수 있다.

[0013] 여기서, 상기 제2 스티칭 비아는, 일단이 상기 어느 2개의 도전판 중 어느 하나에 연결되는 제3 비아와, 일단이 상기 어느 2개의 도전판 중 다른 하나에 연결되는 제4 비아와, 상기 도전판들과는 다른 평면 상에 위치하며, 일단이 상기 제3 비아의 타단과 연결되고, 타단이 상기 제4 비아의 타단과 연결되는 연결 패턴을 포함할 수 있다.

[0014] 여기서, 상기 전자기 밴드갭 구조는 상기 도전판들이 위치하는 평면을 제1 층으로 하고, 상기 제1 스티칭 비아의 상기 일부분이 위치하는 평면을 제2 층으로 하는 2층 구조를 갖되, 상기 2층 구조의 전자기 밴드갭 구조는 기관의 상기 가장자리에 상응하는 위치의 기관 내부에 반복하여 적층 삽입됨으로써 2의 배수층 구조로 확장될 수 있다.

[0015] 여기서, 4층 구조로 확장된 전자기 밴드갭 구조는, 어느 하나의 2층 구조의 전자기 밴드갭 구조와 다른 하나의 2층 구조의 전자기 밴드갭 구조 간에 동일한 층 배열 순서를 갖도록 반복 적층됨으로써 이루어질 수 있다.

- [0016] 여기서, 4층 구조로 확장된 전자기 밴드갭 구조는, 어느 하나의 2층 구조의 전자기 밴드갭 구조와 다른 하나의 2층 구조의 전자기 밴드갭 구조 간에 서로 뒤집힌 층 배열 순서를 갖도록 반복 적층됨으로써 이루어질 수 있다.
- [0017] 여기서, 상기 2층 구조의 전자기 밴드갭 구조가 2개 이상 반복 적층되어 4층 이상의 구조로 확장되는 경우, 상기 2층 구조의 전자기 밴드갭 구조에서 상기 제1 스티칭 비아를 구성할 각각의 비아의 위치에는 상기 4층 이상으로 확장된 전자기 밴드갭 구조 전체를 일괄하여 관통하는 PTH(Plated Through Hole)가 위치할 수 있다.
- [0018] 여기서, 상기 전자기 밴드갭 구조는 기판의 상기 가장자리에 상응하는 위치의 기판 내부의 전층(全層)에 걸쳐서 삽입될 수 있다.
- [0019] 여기서, 상기 전자기 밴드갭 구조는 상기 기판에 존재하는 모든 가장자리를 폐곡선을 그리며 완전히 에워싸는 형태로 기판 내부에 삽입될 수 있다.
- [0020] 본 발명의 EMI 노이즈 저감 기판에서 기판 가장자리에 상응하여 기판 내부에 삽입되는 상기 전자기 밴드갭 구조는, 제2 실시 형태로서, 기판의 상기 가장자리를 따라 줄지어 위치하는 복수개의 제1 도전판; 상기 제1 도전판들과 다른 평면 상에서 상기 제1 도전판들 각각과 오버랩되게 위치하는 복수개의 제2 도전판; 서로 오버랩되어 위치하는 상기 제1 도전판과 상기 제2 도전판 간 마다를 전기적으로 연결하는 제1 비아; 상기 제1 도전판들로부터 상기 EMI 노이즈의 전도 방향으로 인접 위치하는 다른 도전성 영역과 일단이 전기적으로 연결되는 제2 비아; 상기 다른 도전성 영역과 상기 제2 도전판 간 마다가 전기적으로 연결될 수 있도록, 일단이 상기 제2 비아의 타단과 연결되고 타단이 상기 제2 도전판과 연결되는 연결 패턴을 포함할 수 있다.
- [0021] 여기서, 상기 전자기 밴드갭 구조는, 상기 제2 도전판들 중 인접한 어느 2개 간 마다를 전기적으로 연결하는 도전선을 더 포함할 수 있다.
- [0022] 여기서, 상기 전자기 밴드갭 구조는, 서로 오버랩되어 위치하는 상기 제1 도전판과 상기 제2 도전판 간 마다를 전기적으로 연결하고, 상기 도전선과 인접한 위치에 형성되는 제3 비아를 더 포함할 수 있다. 여기서, 상기 제1 도전판들과 상기 제2 도전판들 사이에는 유전층이 개재될 수 있다.
- [0023] 여기서, 상기 전자기 밴드갭 구조는 상기 제1 도전판들이 위치하는 평면을 제1 층으로 하고, 상기 제2 도전판들 및 상기 연결 패턴이 위치하는 평면을 제2 층으로 하는 2층 구조를 갖되, 상기 2층 구조의 전자기 밴드갭 구조는 기판의 상기 가장자리에 상응하는 위치의 기판 내부에 반복하여 적층 삽입됨으로써 2의 배수층 구조로 확장될 수 있다.
- [0024] 여기서, 4층 구조로 확장된 전자기 밴드갭 구조는, 어느 하나의 2층 구조의 전자기 밴드갭 구조와 다른 하나의 2층 구조의 전자기 밴드갭 구조 간에 동일한 층 배열 순서를 갖도록 반복 적층됨으로써 이루어질 수 있다.
- [0025] 여기서, 4층 구조로 확장된 전자기 밴드갭 구조는, 어느 하나의 2층 구조의 전자기 밴드갭 구조와 다른 하나의 2층 구조의 전자기 밴드갭 구조 간에 서로 뒤집힌 층 배열 순서를 갖도록 반복 적층됨으로써 이루어질 수 있다.
- [0026] 여기서, 상기 2층 구조의 전자기 밴드갭 구조가 2개 이상 반복 적층되어 4층 이상의 구조로 확장되는 경우, 상기 2층 구조의 전자기 밴드갭 구조에서 상기 각각의 비아의 위치에는 상기 4층 이상으로 확장된 전자기 밴드갭 구조 전체를 일괄하여 관통하는 PTH(Plated Through Hole)가 위치할 수 있다.
- [0027] 여기서, 상기 전자기 밴드갭 구조는 기판의 상기 가장자리에 상응하는 위치의 기판 내부의 전층(全層)에 걸쳐서 삽입될 수 있다.
- [0028] 여기서, 상기 전자기 밴드갭 구조는 상기 기판에 존재하는 모든 가장자리를 폐곡선을 그리며 완전히 에워싸는 형태로 기판 내부에 삽입될 수 있다.

효 과

- [0029] 본 발명의 실시예에 의하면, 특정 주파수 대역의 노이즈를 차폐할 수 있는 전자기 밴드갭 구조를 기판의 가장자리(edge)에 해당하는 기판 내부에 삽입시킴으로써, 기판 가장자리에서 방사되는 방사 노이즈(radiation noise)를 차폐시킬 수 있는 효과가 있다.
- [0030] 또한, 기판의 간단한 구조 변경만으로도 기판 가장자리에서 방사되는 방사 노이즈를 손쉽게 차폐 가능함으로써,

공간 활용도, 제조 비용, 소비 전력 등의 측면에서 유리한 효과가 있다.

발명의 실시를 위한 구체적인 내용

- [0031] 본 발명은 다양한 변형을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 이를 상세한 설명을 통해 상세히 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0032] 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 본 명세서의 설명 과정에서 이용되는 숫자(예를 들어, 제1, 제2 등)는 하나의 구성요소를 다른 구성요소와 구분하기 위한 식별기호에 불과하다.
- [0033] 또한, 본 명세서에서는 본 발명의 EMI 노이즈 저감 기판에 적용될 전자기 밴드갭 구조를 설명함에 있어서 그 전반에 걸쳐 금속층(metal layer)과 금속판(metal plate) 그리고 금속선(metal trace) 등이 이용되는 경우를 중심으로 설명할 것이나, 이는 금속 이외의 다른 도전성 물질로 이루어진 도전층(conductive layer)과 도전판(conductive plate) 그리고 도전선(conductive trace) 등으로 대체되어도 무방하다.
- [0034] 이하, 본 발명의 실시예들에 따른 EMI 노이즈 저감 기판에 관하여 상세히 설명하기에 앞서, 본 발명의 이해를 돕기 위해, 도 2a로부터 도 4c까지에 도시된 전자기 밴드갭 구조(Electromagnetic bandgap structure)에 관하여 설명한다.
- [0035] 특정 주파수 대역의 신호의 차폐가 가능한 전자기 밴드갭 구조는 크게 3가지 즉, MT-EBG(Mushroom type EBG), PT-EBG(Planar type EBG), VS-EBG(Via stitched type EBG)로 분류된다. 이 중에서도 특히 VS-EBG 구조는 본 발명과 관련하여 본 출원인이 개발한 삼성전기 주식회사만의 고유 모델에 해당한다.
- [0036] 먼저, MT-EBG 구조의 일반적 형태가 도 2a를 통해 도시되어 있다.
- [0037] MT-EBG구조는 예를 들어 기판 내부에서 전원층(power layer)과 접지층(ground layer)으로 기능할 두 개의 금속층 사이에 버섯 모양을 갖는 EBG 셀(EBG cell, 도 2a의 참조번호 230 참조) 복수개를 삽입한 구조를 갖는다. 도 2a는 도면 도시의 편의를 위해 총 4개의 EBG 셀만을 도시하고 있다.
- [0038] 도 2a를 참조하면, MT-EBG 구조(200)는 각각 접지층 및 전원층 중 어느 하나 및 다른 하나의 층으로서 기능하는 제1 금속층(210)과 제2 금속층(220) 사이에 금속판(231)을 더 형성하고, 제1 금속층(210)과 금속판(231) 간을 비아(232)로 연결한 버섯형 구조물(230)을 반복하여 배치시킨 형태를 갖는다. 이때, 제1 금속층(210)과 금속판(231)의 사이에는 제1 유전층(215)이, 금속판(231)과 제2 금속층(220)의 사이에는 제2 유전층(225)이 개재된다.
- [0039] 이와 같은 MT-EBG 구조(200)는 제2 금속층(220)과 제2 유전층(225) 그리고 금속판(231)에 의해 형성되는 캐패시턴스 성분과, 제1 유전층(215)을 관통하여 제1 금속층(210)과 금속판(231) 간을 연결하는 비아(232)에 의해 형성되는 인덕턴스 성분이 제1 금속층(210)과 제2 금속층(220) 사이에서 L-C 직렬 연결된 상태를 가짐으로써 일종의 대역 저지 필터(band stop filter)로서의 기능을 수행하게 된다. 이는 도 2b의 등가 회로도를 통해 쉽게 이해할 수 있다.
- [0040] 도 2b를 참조할 때, MT-EBG 구조(200)는 버섯형 구조물(230)을 제1 금속층(211)과 제2 금속층(212) 사이에 삽입 시킴으로써, 저주파수(low frequency) 대역의 신호(도 2b의 참조부호 (x) 참조) 및 고주파수(high frequency) 대역의 신호(도 2b의 참조부호 (y) 참조)는 통과하고, 그 중간에 특정 주파수 대역의 신호(도 2b의 참조부호 (z) 참조)는 차폐할 수 있도록 구현되어 있다.
- [0041] 그러나 이와 같은 MT-EBG 구조를 구현하는 데는 최소 3층이 필요하므로, 층수가 증가한다는 구조적인 단점이 존재한다. 따라서, MT-EBG 구조는 기판 제조 원가가 상승시키고, 기판 디자인의 자유도를 떨어뜨리는 문제점을 가지고 있다.

- [0042] 다음으로, PT-EBG 구조의 일반적인 형태는 도 3a을 통해 도시되고 있다.
- [0043] PT-EBG 구조는 예를 들어 전원층 또는 접지층으로서 기능할 어느 하나의 금속층 전체를 통해 특정 패턴의 EBG 셀(도 3a의 참조번호 320-1 참조) 복수개를 반복적으로 배치시킨 구조를 가지고 있다. 도 3a 또한 도면 도시의 편의를 위해 총 4개의 EBG 셀만을 도시하고 있다.
- [0044] 도 3a를 참조하면, PT-EBG 구조(300)는 임의의 일 금속층(310)과 다른 평면에 위치하는 복수개의 금속판(321-1, 321-2, 321-3, 321-4)이 특정의 일부분(도 3a에서는 각 금속판의 모서리 끝단)를 통해 금속 브랜치(metal branch)(322-1, 322-2, 322-3, 322-4)에 의해 상호간 브리지(bridge) 연결되는 형태를 가지고 있다.
- [0045] 이때, 넓은 면적을 갖는 금속판들(321-1, 321-2, 321-3, 321-4)이 저임피던스 영역을 구성하고, 좁은 면적을 갖는 금속 브랜치들(322-1, 322-2, 322-3, 322-4)이 고임피던스 영역을 구성하게 된다. 따라서, PT-EBG는 저임피던스 영역과 고임피던스 영역이 반복적으로 교번 형성되는 구조를 통해, 특정 주파수 대역의 노이즈를 차폐시킬 수 있는 대역 저지 필터로서의 기능을 수행하게 된다. 이는 도 3b의 등가 회로도를 통해 쉽게 이해할 수 있다.
- [0046] 도 3b를 참조할 때, PT-EBG 구조(300)는 동일 평면 상에 저임피던스 영역을 구성하는 금속판들(321-1, 321-2, 321-3, 321-4)과 고임피던스 영역을 구성하는 금속 브랜치들(322-1, 322-2, 322-3, 322-4)을 교번시킴으로써, 저주파수(low frequency) 대역의 신호(도 3b의 참조부호 (x) 참조) 및 고주파수(high frequency) 대역의 신호(도 3b의 참조부호 (y) 참조)는 통과하고, 그 중간의 특정 주파수 대역의 신호(도 2b의 참조부호 (z1), (z2), (z3) 참조)는 차폐할 수 있도록 구현되어 있다.
- [0047] 이와 같은 PT-EBG 구조는 MT-EBG 구조와 달리 2층 만으로도 전자기 밴드갭 구조를 구현할 수 있다는 이점은 있으나, 셀(cell)의 소형화가 어렵고 넓은 영역에 걸쳐 형성되어야 하므로 다양한 응용 제품에 적용하기 어려운 디자인적인 한계가 있다. 이는 PT-EBG 구조가 다양한 파라미터를 활용하지 못하고 단지 2개의 임피던스 성분만을 이용하여 EBG 구조를 형성하고 있다는데서 기인한다.
- [0048] 한편, 본 출원인이 독자 개발한 VS-EBG 구조는 MT-EBG 구조 및 PT-EBG의 전술한 바와 같은 구조적 단점, 디자인적 한계를 해결할 수 있도록 구현되어 있다. 이와 같은 VS-EBG 구조는 도 6a 이하 도면을 통해 설명될 EBG 구조와도 밀접히 관련되어 있는 바, VS-EBG 구조에 관해서는 본 명세서를 통해서 보다 상세히 설명하기로 한다.
- [0049] 도 4a는 전자기 밴드갭 구조로서, VS-EBG 구조의 일 예를 나타낸 도면이고, 도 4b는 도 4a에 도시된 VS-EBG 구조에 관한 등가 회로도이고, 도 4b는 도 4a에 도시된 VS-EBG의 일부 변형례를 나타낸 도면이다. 또한, 도 5a 내지 도 5e는 VS-EBG 구조의 EBG 셀들의 다양한 배열 형태를 예시하고 있다.
- [0050] 도 4a를 참조하면, VS-EBG 구조(400)는 금속층(410), 금속층(410)과 이격되어 위치하는 복수개의 금속판(430-1, 430-2, 이하 이를 제1 금속판과 제2 금속판이라 함) 및 스티칭 비아(stitching via)(440)를 포함한다. 다만, 도 4a에서는 도면 도시의 편의상 단 2개의 금속판만을 도시하였다.
- [0051] 즉, 도 4a의 전자기 밴드갭 구조물은 금속층(410)(또는 스티칭 비아(440)의 연결 패턴(443)이 위치하는 부분)을 1층으로 하고, 복수개의 금속판(430-1, 430-2)을 2층으로 하는 2층 구조를 가지고 있다. 이때, 금속층(410)과 복수개의 금속판(430-1, 430-2)의 사이에는 유전층(420)이 개재된다.
- [0052] 여기서, 도 4a에 도시된 금속층(410)과 금속판들(430-1, 430-2)은 다층 기판의 내부에 존재하는 임의의 2개의 층일 수 있다. 도 4a의 경우, 스티칭 비아(440)의 연결 패턴(443)이 형성될 위치에 상응하여 금속층(410)이 존재하는 경우를 가정하고 있다. 다만, 연결 패턴(443)이 형성될 위치에 금속층이 존재하지 않는 경우도 상정할 수 있으며, 이때에는 VS-EBG 구조는 도 4c와 같은 형태를 가지게 될 것이다.
- [0053] 금속층(410)은 금속판들(430-1, 430-2)과는 다른 평면에 위치함과 아울러, 복수개의 금속판들과 전기적으로 분리되어 존재한다. 즉, 금속층(410)은 기판 내에서 금속판들(430-1, 430-2)과 전기신호적으로 서로 다른 층을 구성한다. 예를 들어, 금속층(410)이 전원층(power layer)인 경우 금속판들(430-1, 430-2)은 접지층(ground layer)과 전기적으로 연결되며, 금속층(410)이 접지층인 경우 금속판들(430-1, 430-2)은 전원층과 전기적으로 연결될 수 있다. 또는 금속층(410)이 신호층(signal layer)인 경우 금속판들(430-1, 430-2)은 접지층(ground layer)과 전기적으로 연결되며, 금속층(410)이 접지층인 경우 금속판들(430-1, 430-2)은 신호층과 전기적으로 연결될 수 있다.

- [0054] VS-EBG 구조에서, 스티칭 비아(stitching via)는 복수개의 금속판들 중 어느 2개의 금속판 간을 전기적으로 연결한다. 본 명세서를 통해 첨부된 모든 도면에서는 스티칭 비아에 의해 인접한 어느 2개의 금속판 간이 전기적으로 연결되는 방식이 채용되고 있지만, 어느 하나의 스티칭 비아를 통해 연결되는 2개의 금속판은 반드시 인접 위치한 금속판 간이 아닐 수도 있다. 또한, 어느 하나의 금속판을 기준하여 다른 하나의 금속판이 하나의 스티칭 비아를 통해 연결되는 경우를 예시하고 있지만, 어느 2개의 금속판 간을 연결하는 스티칭 비아의 개수에 특별한 제한을 둘 필요가 없음은 자명하다.
- [0055] 또한, 본 명세서에서는 어느 하나의 금속판을 기준으로 그와 인접한 사방의 금속판들 간에 각각 하나의 스티칭 비아를 통해 금속판들 전부와 전기적으로 연결된 형태(도 4a 및 5a에서와 유사한 형태)를 중심으로 예시하고 있지만, 모든 금속판들이 전기적으로 하나로 연결됨으로써 폐루프(closed loop)를 형성할 수만 있다면 스티칭 비아를 통한 금속판 간의 연결 방식은 어떠한 방식이 적용되어도 무방함은 물론이다.
- [0056] 도 4a를 참조할 때, 스티칭 비아(440)는 제1 비아(441), 제2 비아(442) 및 연결 패턴(443)을 포함하여 구현됨으로써 이웃하는 2개의 금속판 간을 전기적으로 연결하는 기능을 수행한다.
- [0057] 이를 위해, 제1 비아(441)는 제1 금속판(430-1)과 연결된 일단(441a)으로부터 유전층(420)을 관통하여 형성되며, 제2 비아(442)는 제2 금속판(430-2)과 연결된 일단(442a)으로부터 유전층(420)을 관통하여 형성된다. 또한, 연결 패턴(443)은 금속층(410)과 동일 평면 상에 위치하여 그 일단이 제1 비아(441)의 타단(441b)과 연결되고, 타단이 제2 비아(442)의 타단(442b)과 연결된다. 이때, 각 비아의 일단 및 타단에는 비아 형성을 위한 드릴링 공정 상의 위치 오차를 극복하기 위한 목적으로 비아 랜드가 비아의 단면적보다 크게 형성될 것임은 물론이나, 이는 자명한 사항인 바 그 상세한 설명은 생략한다.
- [0058] 이때, 금속판들(430-1, 430-2)과 금속층(410) 간에 전기적으로 연결되는 것을 방지하기 위하여, 스티칭 비아(440)의 연결 패턴(443)의 테두리에는 클리어런스 홀(clearance hole)(450)이 형성될 수 있다.
- [0059] 즉, VS-EBG 구조에서, 이웃하는 2개의 금속판(430-1, 430-2)은 동일 평면 상에서 연결되는 것이 아니라, 스티칭 비아(440)에 의하여 다른 평면(즉, 금속층(410)과 동일한 평면)을 경유하여 연결된다. 따라서, VS-EBG 구조에 의하면, 동일 조건에서 이웃하는 금속판 간을 동일 평면 상에서 연결시키는 경우보다 인덕턴스 성분을 보다 수월하게 또한 보다 길게 확보할 수 있는 이점이 있다. 뿐만 아니라, 본 발명에서 이웃하는 금속판들은 스티칭 비아(440)에 의해서 연결되므로, 금속판들 간을 전기적으로 연결하기 위한 패턴을 금속판들 사이에 별도로 형성시킬 필요가 없다. 따라서, 금속판들 간의 이격 간격을 줄일 수 있게 되므로, 이웃하는 금속판들 사이에서 형성되는 캐패시턴스 성분을 증가시킬 수 있는 이점도 있다.
- [0060] 상술한 VS-EBG 구조가 특정 주파수 대역의 신호를 차폐하는 기능을 수행할 수 있는 원리는 다음과 같다.
- [0061] VS-EBG 구조에서는, 금속층(410)과 금속판(430-1, 430-2) 사이에는 유전층(420)이 개재되며, 이에 의해 금속층(410)과 금속판(430-1, 430-2) 간 그리고 이웃하는 2개의 금속판 간에 형성되는 캐패시턴스(capacitance) 성분이 존재한다. 또한, 스티칭 비아(440)에 의하여 이웃하는 2개의 금속판 간에는 제1 비아(441) -> 연결 패턴(443) -> 제2 비아(442)를 경유하는 인덕턴스(inductance) 성분도 존재하게 된다.
- [0062] 이때, 캐패시턴스 성분은 금속층(410)과 금속판(430-1, 430-2) 간 및 이웃하는 2개의 금속판 간의 이격 간격, 유전층(420)을 구성하는 유전 물질의 유전율, 금속판의 크기, 형상, 면적 등과 같은 팩터에 의해 그 값이 변화된다. 인덕턴스 성분 또한 제1 비아(441), 제2 비아(442) 그리고 연결 패턴(443)의 형상, 길이, 두께, 폭, 단면적 등과 같은 팩터에 의해 그 값이 변화된다. 따라서, 상술한 다양한 팩터들을 적절히 조정, 설계하게 되면, 도 4a에 도시된 구조물을 목적 주파수 대역의 특정 신호 또는 특정 노이즈의 제거 또는 차폐를 위한 전자기 밴드갭 구조(electro bandgap structure)(일종의 대역 저지 필터로서 기능함)로서 활용할 수 있다. 이는 도 4b의 등가 회로도를 통해 쉽게 이해할 수 있을 것이다.
- [0063] 도 4b의 등가회로도에서, 인덕턴스 성분인 L1은 제1 비아(441)에 해당되고, 인덕턴스 성분인 L2는 제2 비아(442)에 해당되며, 인덕턴스 성분인 L3는 연결 패턴(443)에 해당된다. 또한, C1은 금속판(430-1, 430-2)들과 그 상부에 위치할 다른 임의의 유전층 및 금속층에 의한 캐패시턴스 성분이고, C2 및 C3는 연결 패턴(443)을 기준으로 그와 동일 평면에 위치한 금속층(410)과 그 하부에 위치할 다른 임의의 유전층 및 금속층에 의한 캐패시턴스 성분이다.

- [0064] 위와 같은 등가회로도에 따라 VS-EBG 구조는 특정 주파수 대역의 신호를 차폐하는 대역 저지 필터(band stop filter)로서의 기능을 수행하게 된다. 즉, 도 4b의 등가회로도를 통해 확인할 수 있는 바와 같이, 저주파수 대역의 신호(도 4b의 참조부호 (x) 참조) 및 고주파수 대역의 신호(도 4b의 참조부호 (y) 참조)는 VS-EBG 구조를 통과하고, 그 중간의 특정 주파수 대역의 신호(도 4b의 참조부호 (z1), (z2), (z3) 참조)는 VS-EBG 구조에 의해 차폐된다.
- [0065] 따라서, 이와 같은 VS-EBG 구조를 기판 내부의 임의의 층면 전체(도 5a, 도 5b, 도 5d, 도 5d 참조) 또는 그 일 부면(도 5e 참조)에 반복 배열시키게 되면, 특정 주파수 대역의 신호 전달을 차폐할 수 있다.
- [0066] 이상에서는, 도면 도시의 편의를 위해, 각각의 금속판이 동일 면적의 정사각형 형상을 갖는 것으로 도시하였으나, 이외에도 다양한 변형이 가능함은 물론이다. 또한, VS-EBG 구조는 다양한 형태로 배열 가능하다. 이를 도 5a 내지 도 5e를 참조하여 설명한다.
- [0067] 예를 들어, 금속판은 도 5a와 같이 사각형 형상, 도 5b와 같이 삼각형 형상, 이외에도 육각형, 팔각형 등을 포함하는 다양한 다각형 형상을 가질 수 있고, 원형 또는 타원형의 형상 등을 가질 수 있음은 물론이다. 또한, 금속판은 도 5a, 5b, 5e와 같이 각각이 모두 동일한 크기(면적, 두께)를 가질 수도 있지만, 도 5c, 5d와 같이 서로 다른 크기를 가져 크기가 상이한 복수개의 그룹별로 구분 배치될 수도 있다.
- [0068] 도 5c의 경우, 상대적으로 큰 크기의 대 금속판 B와 상대적으로 작은 크기의 소 금속판 C가 서로 교번하여 배열 되어 있으며, 도 5d의 경우, 상대적으로 큰 크기의 대 금속판 D와 상대적으로 작은 크기의 소 금속판 E1, E2, E3, E4가 있다. 소 금속판 E1, E2, E3, E4는 2 × 2 로 배열됨으로써 전체적으로 대 금속판 D와 유사한 면적을 차지하고 있다.
- [0069] 또한, 전자기 밴드갭 구조물은 도 5a 내지 도 5d와 같이 인쇄회로기판 내부의 일 층면 전체에 전자기 밴드갭 구조물에 의한 셀(cell)들을 뺄뺄히 반복 배치/배열될 수도 있지만, 도 5e와 같이 일부 경로에만 배치/배열될 수도 있다. 예를 들어, 도 5e에서 참조번호 11이 노이즈 근원지(noise source point)이고, 참조번호 12가 노이즈 차폐 목적지라 가정할 때, 그 사이 경로에 1열 이상으로 셀들을 반복 배치시킴으로써 그 경로를 따라 전도될 전 도 노이즈를 차폐할 수 있다. 이는 도 5e에서 참조번호 21이 노이즈 근원지이고, 참조번호 22가 노이즈 차폐 목 적지라 가정할 때에도 마찬가지이다.
- [0070] 다만, 본 발명의 EMI 노이즈 저감 기판은 기판 내부의 "전도 노이즈"의 차폐에 목적을 두고 있는 것이 아니라, 그 전도 노이즈가 기판 에지 부분에까지 전도되어 기판 외부로 방사되는 것을 방지(즉, "에지 노이즈"의 차폐) 에 목적을 두고 있다.
- [0071] 따라서, 본 발명의 EMI 노이즈 저감 기판에 적용될 전자기 밴드갭 구조는 전술한 VS-EBG 구조에서와 유사한 구조 및 특징을 취하면서도, 위의 도 5a 내지 도 5e의 배열 및 삽입 구조에서와는 다른 배열 및 삽입 구조를 가지 게 될 것이다. 이하, 앞선 VS-EBG 구조의 설명에서와 중복될 수 있거나 대동소이한 구조적 특징을 갖는 부분에 관한 내용은 그 상세한 설명을 생략하되, 본 발명의 실시예들에 따른 EMI 노이즈 저감 기판에 관한 특징점들을 중심으로 설명하기로 한다.
- [0072] 본 발명의 EMI 노이즈 저감 기판은, 기판 내부로부터 기판 가장자리(edge)까지 전도됨으로써 기판 외부로 방사 되는 EMI 노이즈(즉, 에지 노이즈, 도 1의 참조번호 130 참조)를 차폐시킬 목적으로, 대역 저지 주파수 특성을 갖는 전자기 밴드갭 구조를 기판의 그 가장자리(즉, 에지 노이즈가 방사될 부분)에 상응하는 위치의 기판 내부 에 삽입시킨 것을 그 특징으로 한다.
- [0073] 전자기 밴드갭 구조가 삽입될 공간의 공간적 여유도 및 디자인적 자유도에 따라 또한 차폐 목적인 에지 노이즈 의 주파수 대역과 대응시킨 EBG 셀의 설계 제한 요소(예를 들어, 요구되는 금속판의 최소 사이즈 등)에 따라 달 라질 수는 있겠지만, 일반적으로 기판 가장자리 부분에 많은 열의 EBG 셀을 삽입시키는 것은 어려울 수 있다.
- [0074] 상기와 같은 이유로, 본 발명의 EMI 노이즈 저감 기판에서 그 기판의 가장자리에 상응하는 위치의 기판 내부에 삽입될 EBG 구조는 도 6a 또는 도 6b의 구조를 기본으로 하는 것이 바람직할 수 있다.
- [0075] 그러나 전술한 바와 같은 공간적 여유도, 디자인적 자유도, 설계 제한 요소의 변화에 따라 도 6a 및 도 6b의 구

조 이외의 형태의 EBG 구조들을 본 발명의 EMI 노이즈 저감 기관에 적용시킬 수 있음은 물론이다. 다만, 본 명세서에서는 도 6a 또는 도 6a의 구조를 기본형으로 하는 EBG 구조가 본 발명의 EMI 노이즈 저감 기관에서 그 기관의 가장자리에 상응하여 기관 내부에 삽입된 경우를 중심으로 설명한다.

- [0076] 이하, 설명의 편의를 위해, 본 발명에 따라 EMI 노이즈 저감 기관에서 EBG 구조가 삽입될 "기관의 가장자리에 상응하는 위치의 기관 내부 영역"을 "에지 영역"이라 명명하기로 한다. 또한, 본 명세서에 첨부된 도 6a 이하 도 14d까지의 도면에서는 기관의 에지 영역에 삽입될 EBG 셀을 단 2개만을 도시하고 있지만, 이는 도면 도시의 편의를 위한 것에 불과한 것임을 명확히 해둔다.
- [0077] 본 발명의 EMI 노이즈 저감 기관의 에지 영역에 삽입될 EBG 구조의 제1 실시 형태(이하, 이를 '제1 타입'이라 칭함)는 도 6a와 같을 수 있다. 또한, 제2 실시 형태(이하, 이를 '제2 타입'이라 칭함)는 도 6b와 같을 수 있다.
- [0078] 도면을 통해서 확인할 수 있듯이, 도 6a의 제1 타입의 EBG 구조 그리고 도 6b의 제2 타입의 EBG 구조 모두 2층 구조를 가지고 있다. 본 발명의 EMI 노이즈 저감 기관에서 기관 에지 영역에 삽입될 EBG 구조는, 도 6a에 도시된 2층 구조의 제1 타입의 EBG 구조 또는 도 6b에 도시된 2층 구조의 제2 타입의 EBG 구조를 기본형으로 하여, 이를 직접 또는 일부 변형시켜 적용시키거나 혹은 이를 반복 삽입시켜 4층, 6층, 8층 등과 같이 2의 배수층 구조로 확장시킨 구조를 가질 수 있다.
- [0079] 예를 들어, 도 7은 도 6a의 제1 타입의 EBG 구조를 EMI 노이즈 저감 기관에 직접 적용시켰을 때의 사시도를 보여주고 있으며, 도 8a 및 도 8b는 각각 도 7의 제1 타입의 EBG 구조에 관한 일부 변형례를 보여주고 있고, 도 11a 내지 도 11d의 경우는 도 8b에 도시된 2층 구조의 EBG 구조를 기본으로 하고 이를 반복 적층시켜 4층 구조의 EBG 구조로 확장한 예들을 보여주고 있으며, 도 12a 내지 도 12b는 도 11a 내지 도 11d의 4층 구조의 EBG에서 각각 위치할 비아가 PTH(Plated Through Hole)로 대체된 경우의 예들을 보여주고 있는 것이다.
- [0080] 위와 유사하게, 도 9는 도 6b의 제2 타입의 EBG 구조를 EMI 노이즈 저감 기관에 직접 적용시켰을 때의 사시도를 보여주고 있으며, 도 10a 및 도 10b는 각각 도 9의 제1 타입의 EBG 구조에 관한 일부 변형례를 보여주고 있고, 도 13a 내지 도 13d의 경우는 도 10b에 도시된 2층 구조의 EBG 구조를 기본으로 하고 이를 반복 적층시켜 4층 구조의 EBG 구조로 확장한 예들을 보여주고 있으며, 도 14a 내지 도 14b는 도 13a 내지 도 13d의 4층 구조의 EBG에서 각각 위치할 비아가 PTH(Plated Through Hole)로 대체된 경우의 예들을 보여주고 있다.
- [0081] 따라서, 이하에서는, 도 6a 및 도 7을 통해 도시된 2층 구조의 제1 타입의 기본형 EBG 구조 그리고 이와 관련된 변형례들(도 8a 및 도 8b)과 그 확장례들(도 11a 내지 도 11d 그리고 도 12a 내지 도 12d)를 함께 설명한 후, 도 6b 및 도 9를 통해 도시된 2층 구조의 제2 타입의 기본형 EBG 구조 그리고 이와 관련된 변형례들(도 10a 및 도 10b)과 그 확장례들(도 13a 내지 도 13d 그리고 도 14a 내지 도 14d)를 함께 설명하기로 한다.
- [0082] 먼저, 도 6a 및 도 7을 참조하면, 기관 에지 영역에 삽입될 2층 구조의 제1 타입의 기본형 EBG 구조(700)는, 물리적으로 분리된 금속판들(730-1, 730-2, 이하 730으로 통칭함)을 기관의 에지 영역을 따라 줄지어 위치시키고, 이들 금속판들(730)과 EMI 노이즈의 전도 방향으로 인접 위치하는 동일 평면 상의 다른 도전성 영역(참조번호 712의 금속층 참조) 간을 각각 스티칭 비아(740-1, 740-2, 이하 740으로 통칭함)(즉, 제1 비아(741) -> 연결 패턴(743) -> 제2 비아(742))를 통해 전기적으로 연결시키는 구조를 가지고 있다.
- [0083] 여기서, 스티칭 비아(740)는 유전층(720)을 관통하고, 일부분(즉, 연결 패턴(743))이 금속판들(730)과는 다른 평면(즉, 참조번호 711의 금속층과 동일 평면)을 경유하도록 형성된다.
- [0084] 따라서, 도 6a 및 도 7을 통해 도시된 제1 타입의 기본형 EBG 구조(700)는 앞서 도 4a 또는 도 4c를 통해 설명한 2층 구조의 VS-EBG 구조와 구조적인 측면에서는 크게 다르지 않다. 다만, 에지 노이즈를 차폐할 목적으로 기관 에지 영역에 삽입된다는 점에서, 각각의 EBG 셀을 구성하는 금속판들을 상기 기관의 에지 영역(즉, 기관 내부에서의 EMI 노이즈의 전도 경로로 볼 때에는 EMI 노이즈가 전도될 최종단부)에 줄지어 위치시킨다는 데에 특징이 있다(도 15의 우측 도면 참조).
- [0085] 도 8a의 EBG 구조(700A)는, 도 7의 일부 변형례로서, 기관 에지 영역을 따라 줄지어 위치한 금속판들(730) 중 인접 위치한 어느 2개의 금속판 간을 전기적으로 연결시키는 다른 스티칭 비아(745-1, 745-2, 745-3)가 더 추가되고 있음을 확인할 수 있다. EMI 노이즈의 전도 경로로 볼 때 금속판들(730)은 그 전도 경로의 최종단에 위치

하게 되는 것이므로, EMI 노이즈의 전도 방향을 따라 형성될 참조번호 740번의 스티칭 비아만으로도 EMI 노이즈 차폐에 효과를 볼 수 있는 것이지만, 상기와 같이 인접한 금속판들 간을 연결하는 스티칭 비아를 통하면 차폐 효과를 증대시킬 수 있고, 인덕턴스 성분의 추가적 조절을 통해 디자인적 자유도를 보다 높일 수 있는 이점이 있다.

[0086] 도 8b의 EBG 구조(700B)는, 도 7의 또다른 변형례로서, 도 8a에서의 각각의 스티칭 비아들이 경유할 케적과 일치하는 부분에 임의의 금속층(711)이 존재하게 되는 경우를 상정하고, 이러한 경우 그 각각의 스티칭 비아들이 경유할 케적에 상응하여 금속층(711)과의 전기적 분리를 위해 클리어런스 홀이 형성될 수 있음을 보여주고 있다.

[0087] 상술한 바에 따른 2층 구조의 제1 타입의 EBG 구조에 의하면, 참조번호 712번의 금속층을 통해 전도된 EMI 노이즈는 기판 에지 영역에 삽입된 대역 저지 주파수 특성을 갖는 상술한 제1 타입의 EBG 구조에 의해 기판 외부로 방사되지 못하고 차폐되게 된다.

[0088] 그러나 단지 2층 구조만을 가져 기판 내부의 임의의 2개의 층 사이에만 삽입되는 도 7, 도 8a 및 도 8b와 같은 EBG 구조만으로는 실제 발생하는 에지 노이즈의 전면적 차폐에는 효과적이지 못할 수 있다. 물론, 기판 내부 중에서도 에지 노이즈가 특히 심한 특정 층 사이에만 EBG 구조를 삽입시킬 수도 있지만, EMI 노이즈는 기판 내부의 모든 층을 거쳐 전달될 수 있으므로, 에지 노이즈의 전면적 차폐를 위해서는 기판의 에지 영역에 상응하는 기판 내부의 전층(全層)에 걸쳐서 EBG 구조를 삽입시키는 것이 바람직할 수 있다.

[0089] 이에 따라, 2층 구조의 제1 타입의 EBG 구조를 4층 구조로 확장시킨 예들이 도 11a 내지 도 12d를 통해 도시되어 있다. 도 11a 내지 도 12d는 도 8b에 도시된 2층 구조를 갖는 제1 타입의 EBG 구조(700B)를 이용하여 이를 상부 방향으로 반복 적층(삽입)시킴으로써 4층 구조로 확장시킨 경우를 예시하고 있지만, 도 7 또는 도 8a의 EBG 구조 또한 이와 동일한 방식으로 4층 구조로 확장시킬 수 있음은 자명하다. 설명의 편의를 위해, 도 11a 내지 도 12d에서는 도 8b의 EBG 구조(700B)에서와 뒤집힌 층 배열 순서를 갖는 EBG 구조에 관하여 다른 참조번호(700B')를 부여하였다.

[0090] 도 11a 및 도 11d를 참조하면, 하부의 2개층에는 뒤집힌 구조의 EBG 구조(700B')가 삽입되고 그 상부에 위치하는 2개층에는 원래의 EBG 구조(700B)가 삽입됨으로써 4층 구조의 EBG 구조로 확장된 경우가, 도 11b를 참조하면, 하부의 2개층에는 원래의 EBG 구조(700B)가 삽입되고 그 상부의 2개층에는 뒤집힌 구조의 EBG 구조(700B')가 삽입됨으로써 4층 구조의 EBG 구조로 확장된 경우가, 도 11c에는 상하부의 총 4개층에 모두 원래의 2층 구조의 EBG 구조(700B)가 삽입됨으로써 4층 구조의 EBG 구조로 확장된 경우가 도시되어 있다.

[0091] 물론, 도시하지는 않았지만 상하부의 총 4개층에 모두 뒤집힌 2층 구조의 EBG 구조(700B')가 삽입됨으로써 4층 구조로 확장될 수도 있음은 자명하다. 또한, 이와 같은 반복 삽입 방식을 더욱 확장시킨다면, 6층, 8층 그 이상의 층 구조를 갖는 EBG 구조도 간단히 구현할 수 있는 것임을 당업자는 쉽게 이해할 수 있을 것이다.

[0092] 또한, 도 12a 내지 도 12d를 참조하면, 각각 도 11a 내지 도 11d의 4층 구조에서와 동일한 반복 삽입 방식을 통해 4층 구조로 확장되고 있음을 확인할 수 있다. 대신, 도 12a 내지 도 12d에서는, 도 11a 내지 도 11d에서의 각각의 비아가 형성될 위치에 PTH(Plated Through Hole)가 위치하고 있다는 점에 그 특징이 있다. 이와 같이 PTH를 이용하게 되면, EBG 구조를 구현하는데 필요한 각각의 비아들을 일괄하여 한꺼번에 형성시킬 수 있으므로, BVH(Blind Via Hole)을 이용하여 층층마다 매번 비아를 형성시키는 경우보다 공정의 편의, 효율을 꾀할 수 있는 이점이 있다.

[0093] 이제까지, 도 6a 및 도 7의 제1 타입 EBG 구조를 기본형으로 하는 다양한 EBG 구조들에 관하여 상세히 설명하였는 바, 이하에서는 도 6b 및 도 9의 제2 타입의 EBG 구조를 기본형으로 하는 다양한 EBG 구조들에 관하여 설명한다. 다만, 앞서 설명한 것과 중복될 수 있는 내용은 간략히 서술하기로 한다.

[0094] 도 6b 및 도 9를 참조하면, 기판 에지 영역에 삽입될 2층 구조의 제2 타입의 기본형 EBG 구조(900)도 도 6a 및 도 7에 도시된 제1 타입의 EBG 구조와 유사한 구조를 가지고 있다. 다만, 도 6b 및 도 9의 경우에는, 기판 에지 영역에 해당하는 일 평면 상에 줄지어 위치하는 복수개의 금속판(930-1, 930-2, 이하 이를 '제1 금속판(930)'으로 통칭함)과 EMI 노이즈 전도 방향으로 인접 위치하는 다른 도전성 영역(참조번호 912의 금속층 참조) 간을 전

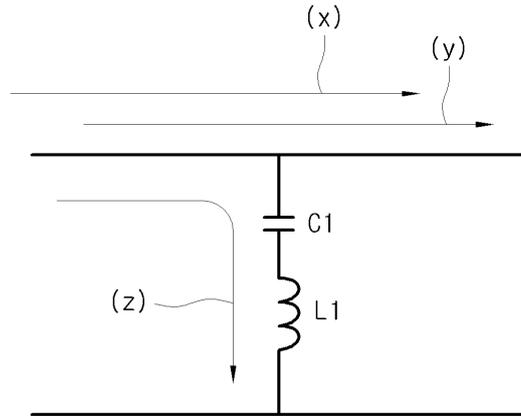
기적으로 연결시키는 연결 방식이 도 6a 및 도 7에서와 다소 상이하다.

- [0095] 도 6b 및 도 9의 경우, 제1 금속판들(930)과 참조번호 912번의 금속층 간이 유전층(920)을 관통하는 제1 비아(941) -> 상기 제1 금속판들(930)과는 다른 평면(즉, 참조번호 911의 금속층과 동일 평면) 상에 위치한 다른 금속판(이하 이를 '제2 금속판(935)'이라 함) -> 연결 패턴(943) -> 다시 유전층(920)을 관통하는 제2 비아(942)로 연결되는 방식이 채용된다. 즉, 도 6b 및 도 9에서, 제1 금속판들(930)과 동일 평면 상의 인접 금속층(912) 간의 전기적 연결에, 도 6a 및 도 7에서의 스티칭 비아(740)와 대응되는 연결부(도 6b의 참조번호 940 또는 도 9의 참조번호 940-1, 940-2) 이외에도 제2 금속판(935)이 더 추가되고 있다.
- [0096] 여기서, 제2 금속판들(도 6a의 참조번호 935 또는 도 9의 참조번호 935-1, 935-2, 이하 참조번호 935로 통칭 함)은 위에서 바라봤을 때 제1 금속판들(930)과 각각 오버랩되게 위치한다. 이와 같이 제2 금속판들(935)을 제1 금속판들(930)과 오버랩되도록 추가로 형성시키게 되면, 그 추가된 금속판들에 의한 캐패시턴스 성분의 추가가 가능하며, 이를 통해 EBG 구조 구현시 디자인적 자유도를 증가시킬 수 있는 이점이 있다.
- [0097] 이에 더불어, 도 10a의 EBG 구조(900A)의 경우, 그 제2 금속판들(935) 중 인접한 어느 2개의 제2 금속판(예를 들어, 참조번호 935-1와 935-2) 간 마다를 금속선(950)을 통해서 전기적으로 연결시키고 있다. 또한, 도 10b의 EBG 구조(900B)의 경우, 그 금속선(950)이 형성된 위치를 기준으로 인접한 위치에 또 다른 비아(945-1, 945-2, 945-3, 945-4, 이하 이를 제3 비아라 함)를 더 추가하고 있다. 이에 의하면, 그 금속선(950)과 제3 비아(945)의 추가 형성에 따른 인덕턴스 성분의 증가가 가능하며, EBG 구조의 구현시의 디자인적 자유도를 증가시킬 수 있는 이점을 부여한다.
- [0098] 또한, 상술한 2층 구조의 제2 타입의 EBG 구조 또한 4층 구조 이상으로 확장 가능함은 물론이다. 이는 도 13a 내지 도 14d를 통해 예시되어 있다. 먼저, 도 13a 내지 도 13d는 도 10b의 EBG 구조(900B)와 이를 뒤집어 놓은 EBG 구조(900B')를 이용하여 4층 구조로 확장시킨 예들을 도시하고 있고, 도 14a 내지 도 14d는 위의 4층 구조의 EBG 구조에서 각각의 비아가 형성될 위치에 PTH가 위치하고 있는 경우를 도시하고 있다. 이에 관해서는 앞선 유사한 예인 도 11a 내지 도 12d에서 상세히 설명하였는 바, 그 상세한 설명은 생략한다.
- [0099] 도 15는 본 발명이 제안하는 EMI 노이즈 저감 기관의 효과를 검증하기 위한 시뮬레이션 결과를 나타낸 도면이고, 도 16은 본 발명이 제안하는 EMI 노이즈 저감 기관의 효과를 검증하기 위한 샘플 측정 결과를 나타낸 도면이다.
- [0100] 도 15 및 도 16에서 각각의 우측 도면은 4층 기관을 샘플로 하여, 그 최상위층과 최하위층을 접지층(ground layer)으로 하고, 그 사이의 2개층에 도 7에 도시된 2층 구조의 제1 타입의 기본형 EBG 구조(700)를 삽입시킨 경우의 시뮬레이션 결과 및 EMI 스캐너를 통한 측정 결과를 나타낸다. 특히, 도 15 및 도 16의 우측 도면에 따른 시뮬레이션 결과 및 측정 결과는 EBG 구조(700)를 샘플 기관에 존재하는 모든 에지 영역을 폐곡선 형태로 완전히 에워싸도록 삽입시켰을 경우의 결과를 나타내고 있다.
- [0101] 반면, 도 15 및 도 16에서 각각의 좌측 도면은 동일한 샘플 기관을 기준으로 하였을 때, 기존과 같이 기관 에지 영역에 EBG 구조를 삽입시키지 않은 경우의 시뮬레이션 결과 및 EMI 스캐너를 통한 측정 결과를 나타낸다.
- [0102] 도 15 및 도 16에서의 좌측과 우측 도면을 비교해보면, 본 발명의 EMI 노이즈 저감 기관에 의하면, 기관 에지 영역에까지 전도되어 기관 외부로 방사되는 EMI 노이즈가 기관 에지 영역에 삽입된 EBG 구조에 의하여 차폐됨으로써 획기적으로 감소되고 있음을 쉽게 확인할 수 있다.
- [0103] 이상에서는 본 발명의 실시예를 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 쉽게 이해할 수 있을 것이다.

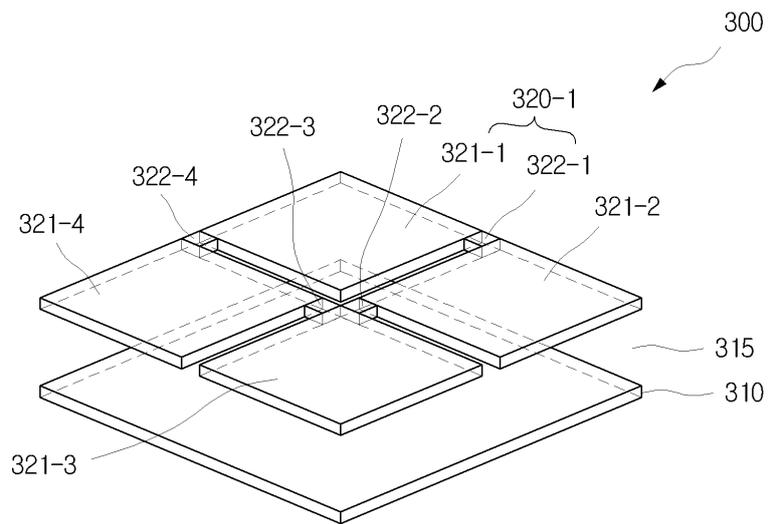
도면의 간단한 설명

- [0104] 도 1은 전자기 간섭 노이즈(EMI noise) 문제를 설명하기 위한 도면.
- [0105] 도 2a는 전자기 밴드갭 구조로서, MT-EBG 구조를 설명하기 위한 도면.

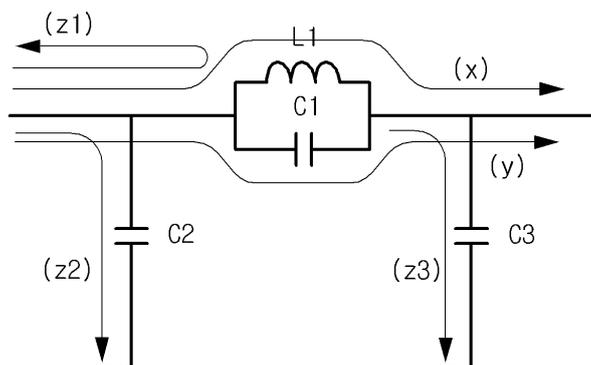
도면2b



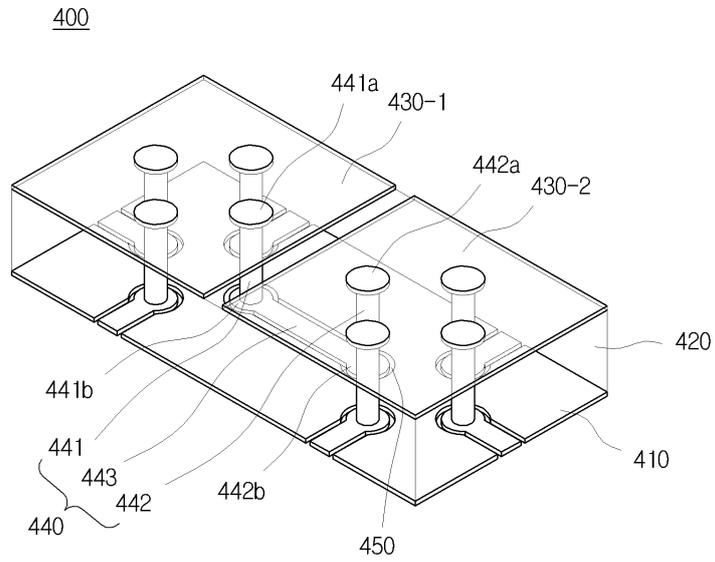
도면3a



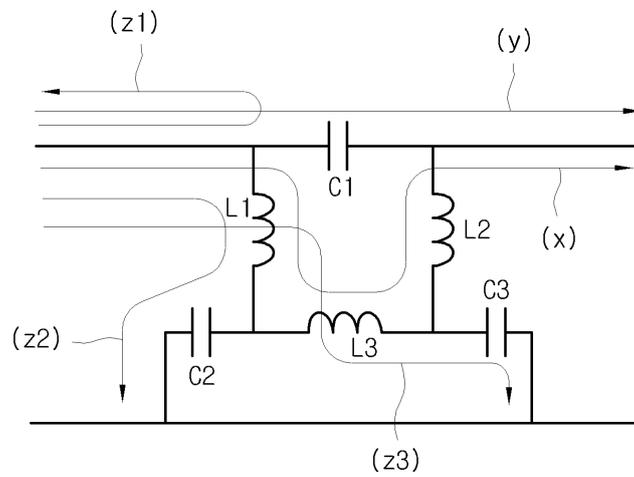
도면3b



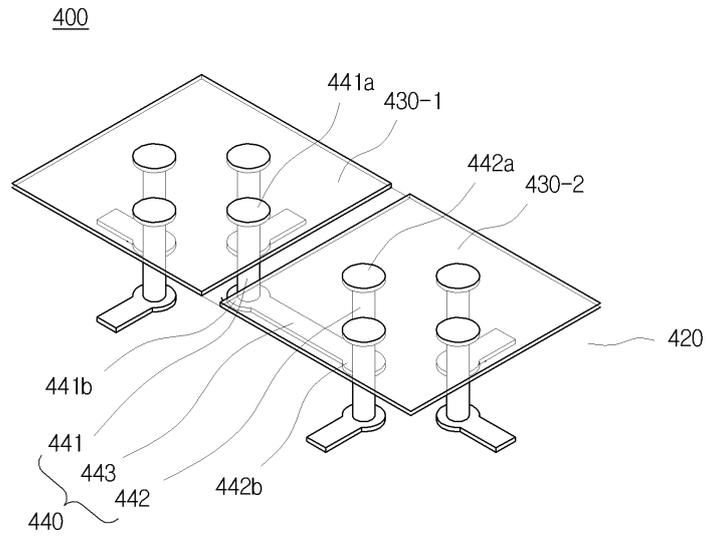
도면4a



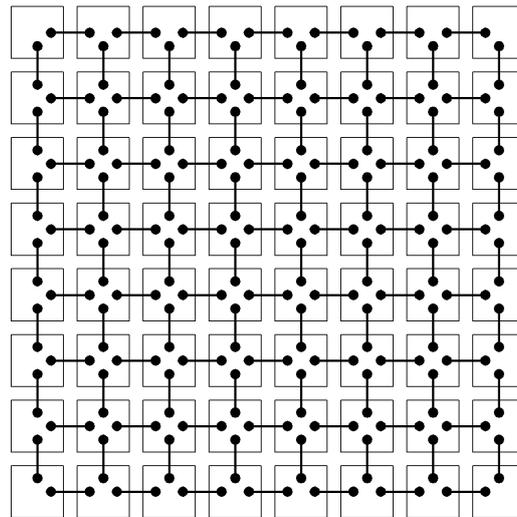
도면4b



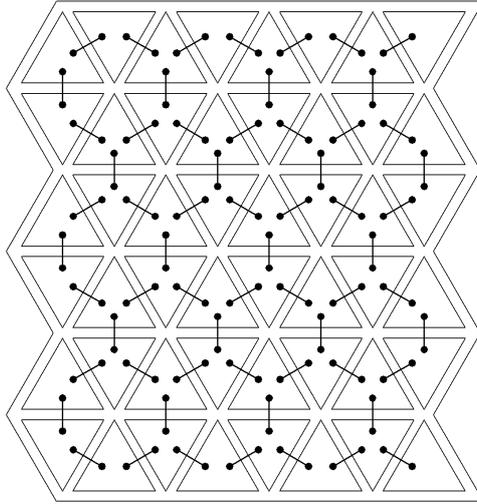
도면4c



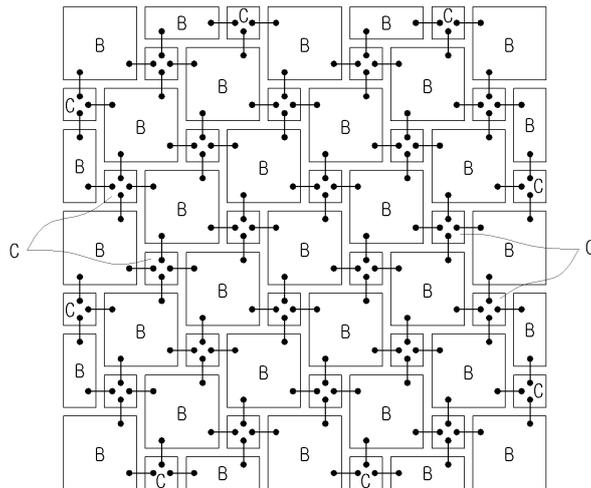
도면5a



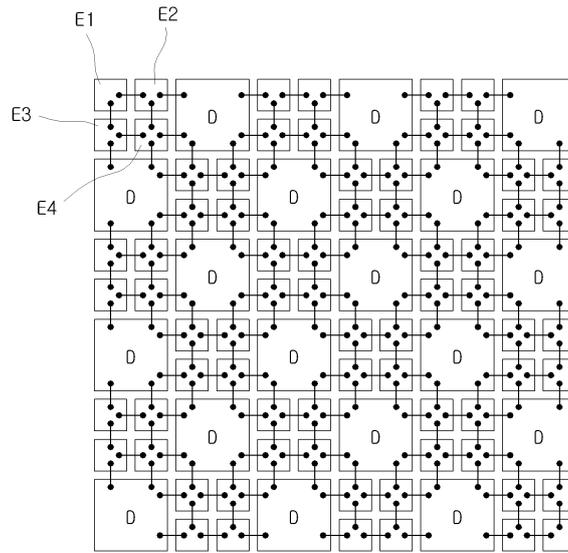
도면5b



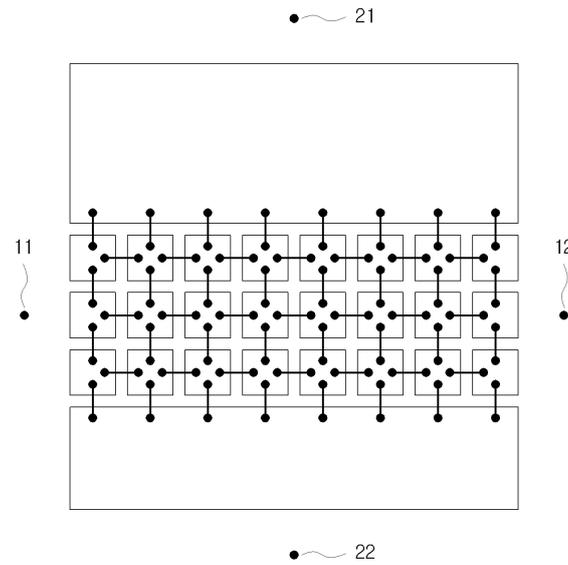
도면5c



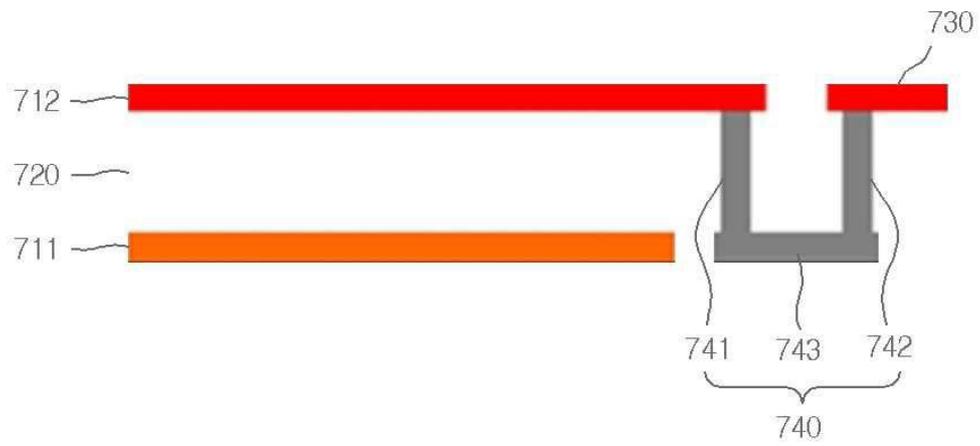
도면5d



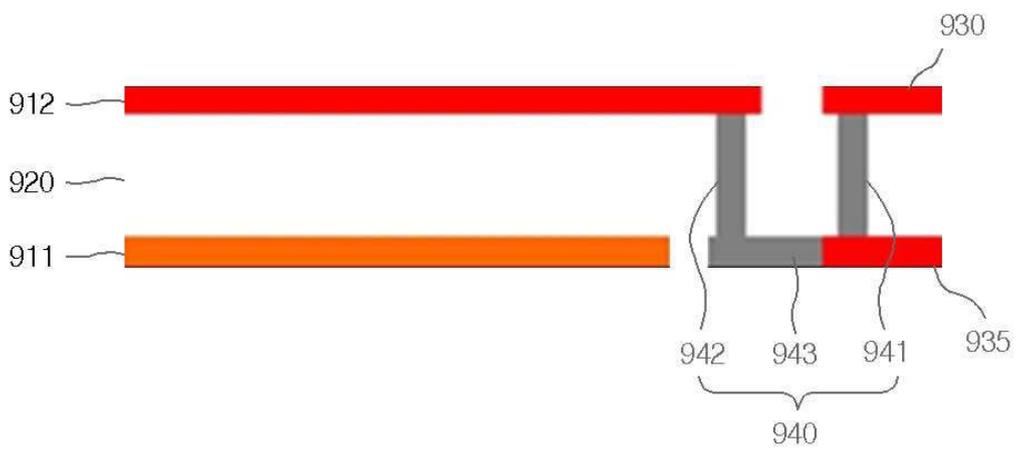
도면5e



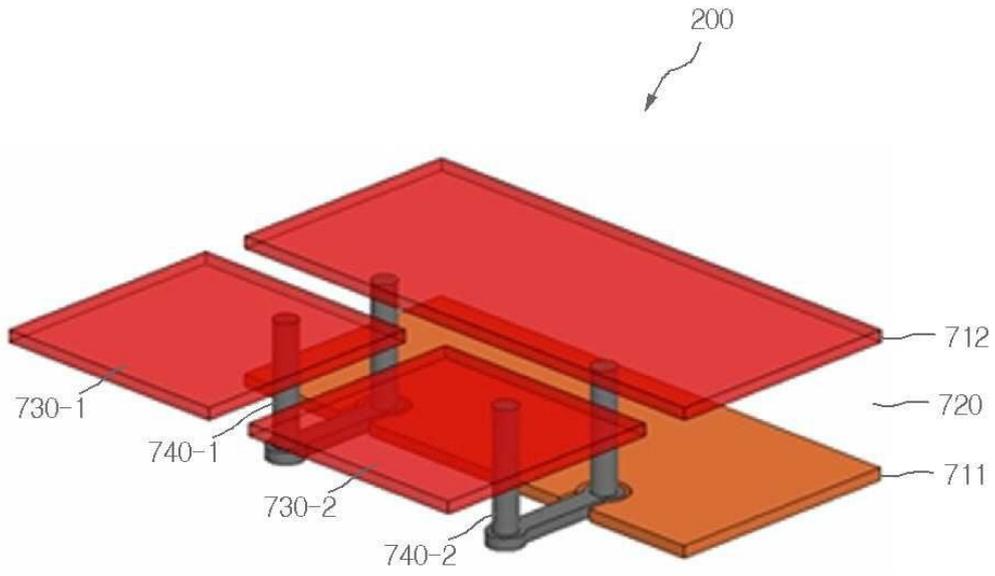
도면6a



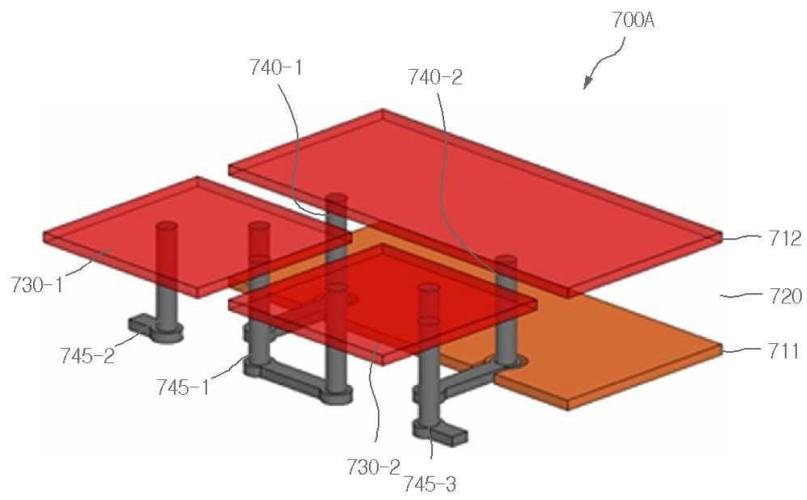
도면6b



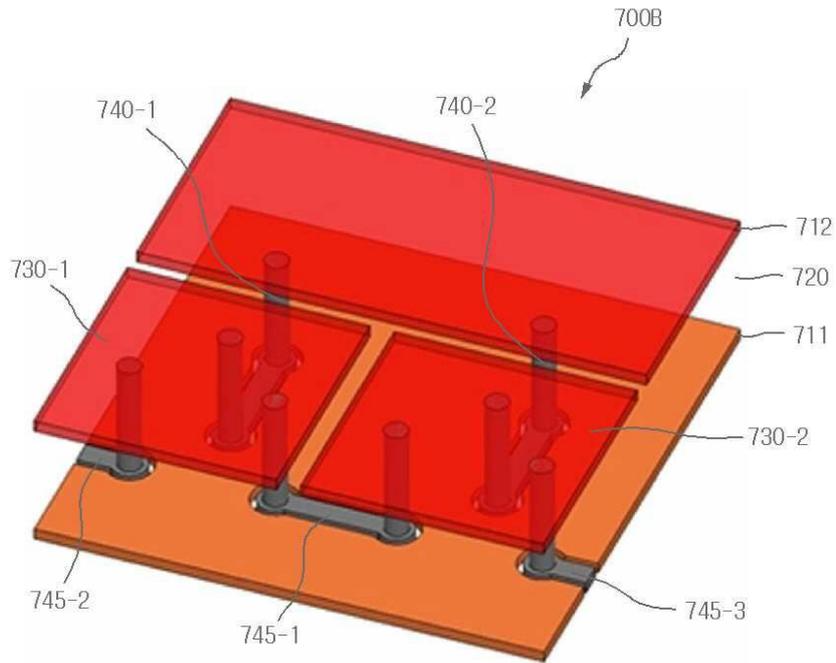
도면7



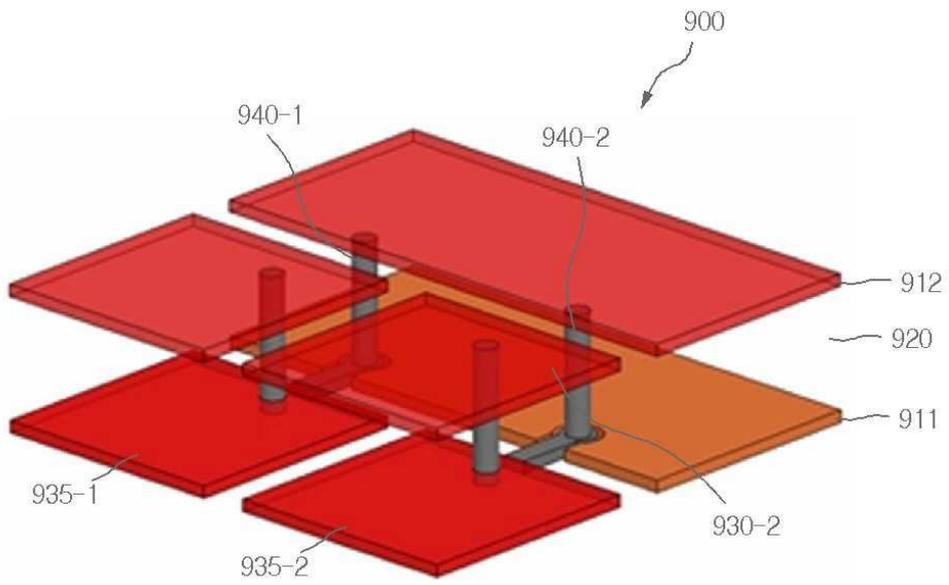
도면8a



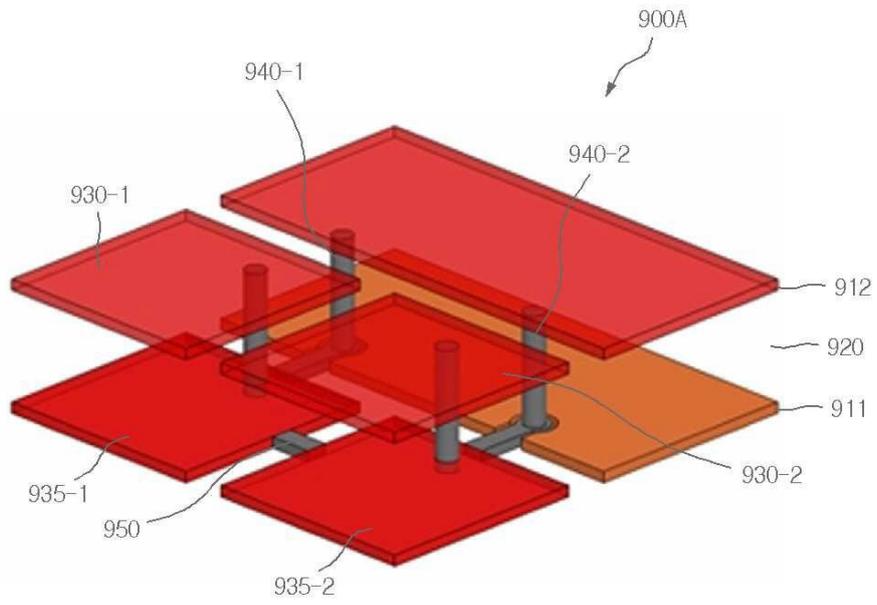
도면8b



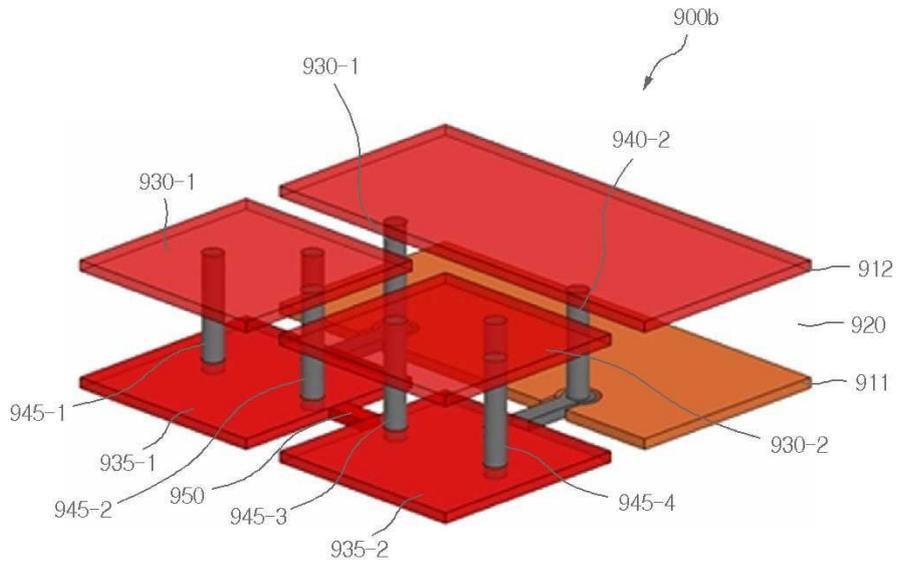
도면9



도면10a



도면10b



도면11a



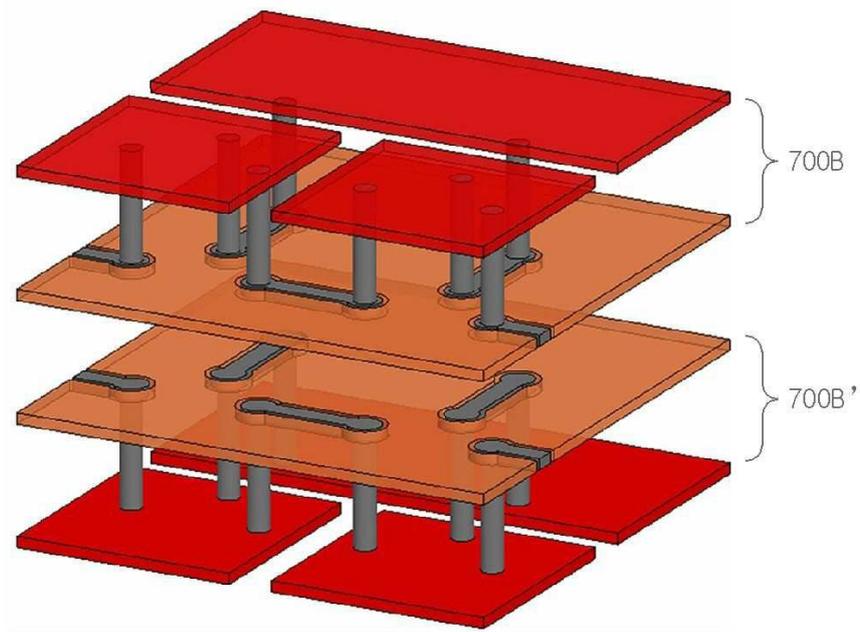
도면11b



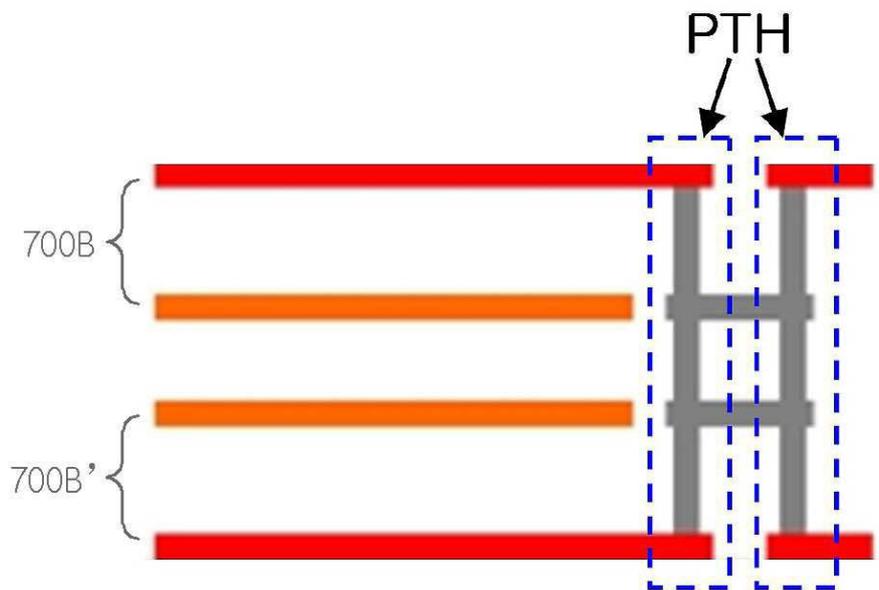
도면11c



도면11d



도면12a



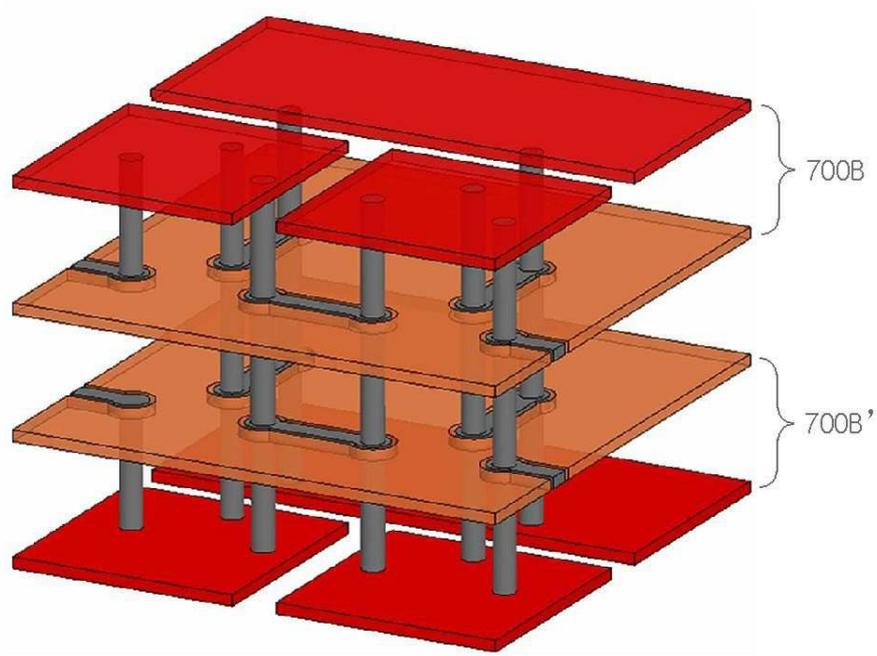
도면12b



도면12c



도면12d



도면13a



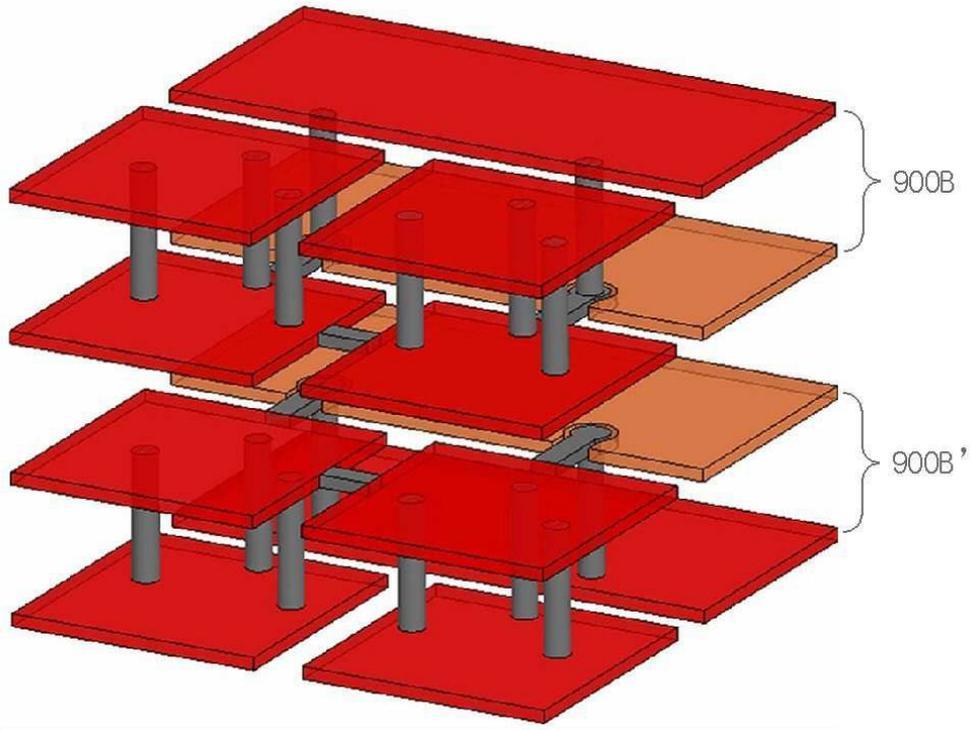
도면13b



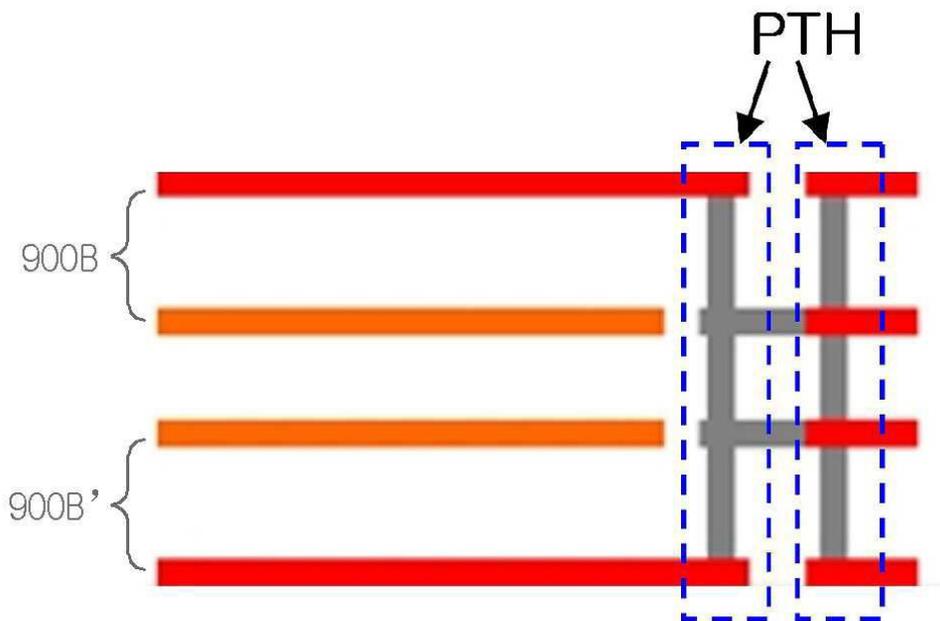
도면13c



도면13d



도면14a



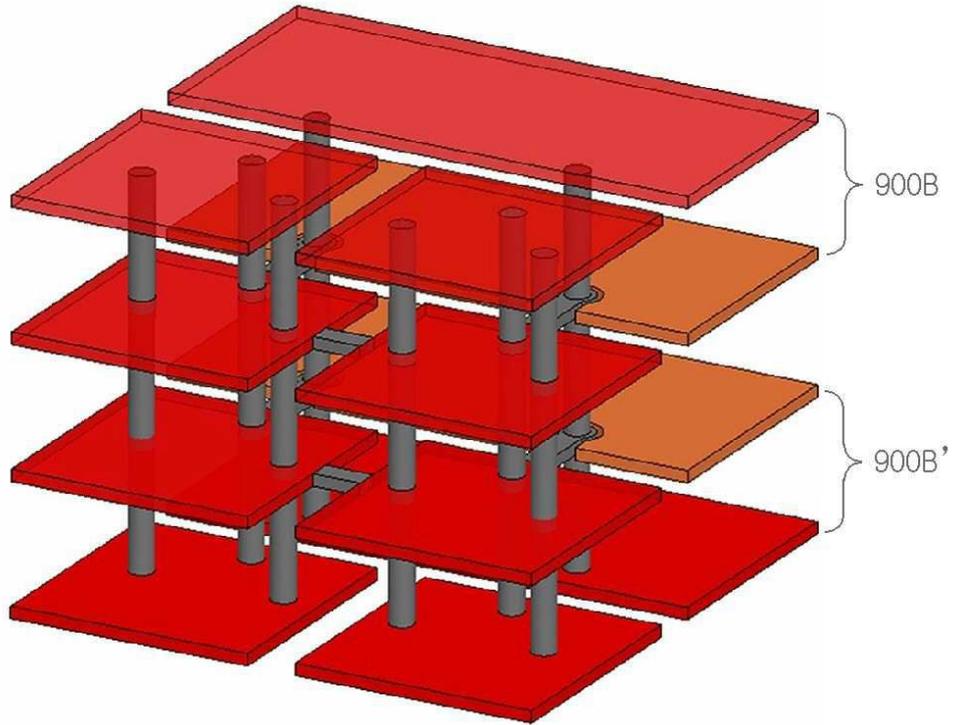
도면14b



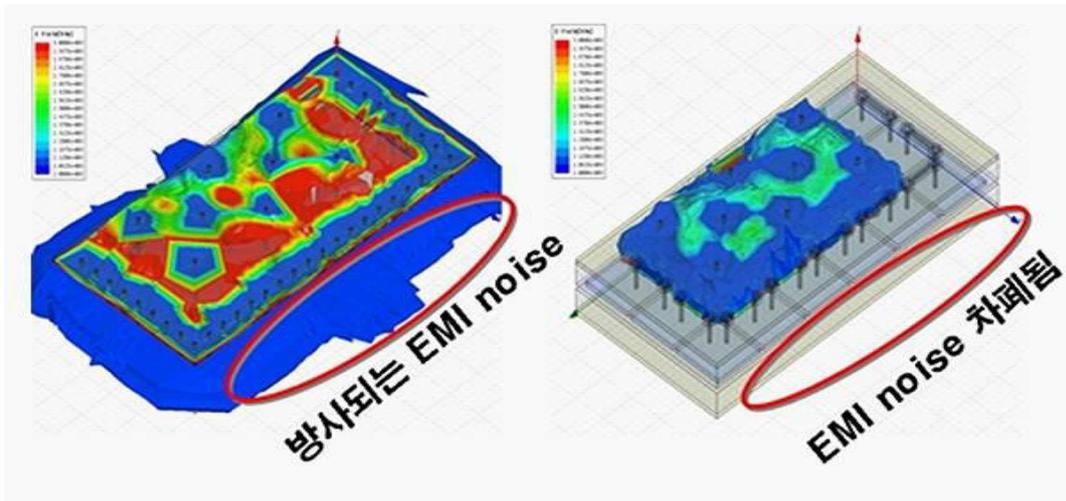
도면14c



도면14d



도면15



도면16

