



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I523157 B

(45)公告日：中華民國 105 (2016) 年 02 月 21 日

(21)申請案號：099138958

(22)申請日：中華民國 99 (2010) 年 11 月 12 日

(51)Int. Cl. : H01L23/12 (2006.01)

H01L23/28 (2006.01)

H01L21/58 (2006.01)

(30)優先權：2009/12/10 美國

12/635,624

(71)申請人：國家半導體公司 (美國) NATIONAL SEMICONDUCTOR CORPORATION (US)
美國

(72)發明人：李漢明 LEE, HAN MENG (MY)；胡光裕 WOO, KUAN YEE (MY)

(74)代理人：閻啟泰；林景郁

(56)參考文獻：

US 2004/0082109A1

US 2007/0096160A1

US 2007/0164409A1

US 2009/0072360A1

審查人員：陳佳瑀

申請專利範圍項數：13 項 圖式數：3 共 24 頁

(54)名稱

具有嵌入式基板及引線框之模組封裝

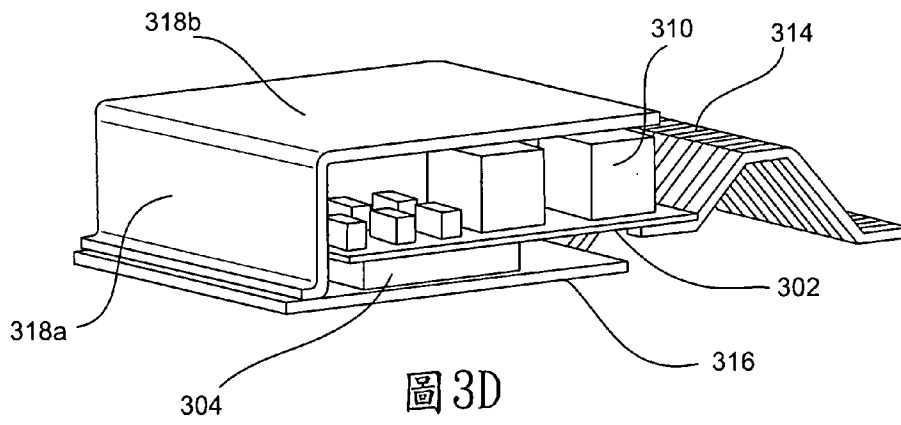
MODULE PACKAGE WITH EMBEDDED SUBSTRATE AND LEADFRAME

(57)摘要

本發明是描述一種積體電路封裝，其包括基板、引線框、以及定位在基板與引線框之間的一或多個積體電路。多個電氣構件可被附接到基板的一面或二面。積體電路的作用面是被電性地且物理性地連接到基板。積體電路的背面是安裝在引線框的晶粒附接墊上。引線框包括多條引線，其為物理性地附接到且與基板電氣耦合。造模材料將部分的基板、引線框與積體電路囊封。本發明還描述用於形成此類封裝的方法。

An integrated circuit package is described that includes a substrate, a leadframe and one or more integrated circuits that are positioned between the substrate and the leadframe. Multiple electrical components may be attached to one or both sides of the substrate. The active face of the integrated circuit is electrically and physically connected to the substrate. The back side of the integrated circuit is mounted on a die attach pad of the leadframe. The leadframe includes multiple leads the are physically attached to and electrically coupled with the substrate. A molding material encapsulates portions of the substrate, the leadframe and the integrated circuit. Methods for forming such packages are also described.

指定代表圖：



符號簡單說明：

302 . . . 基板

304 . . . 積體電路

310 . . . 電氣構件

314 . . . 引線

316 . . . 晶粒附接墊

318a、318b . . . 表面

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 99138958

※ 申請日： 99.11.12 ※IPC 分類： H01L 23/12 (2006.01)

一、發明名稱：(中文/英文) H01L 23/12 (2006.01)

具有嵌入式基板及引線框之模組封裝 H04L 21/58 (2006.01)

MODULE PACKAGE WITH EMBEDDED SUBSTRATE
AND LEADFRAME

二、中文發明摘要：

本發明是描述一種積體電路封裝，其包括基板、引線框、以及定位在基板與引線框之間的一或多個積體電路。多個電氣構件可被附接到基板的一面或二面。積體電路的作用面是被電性地且物性地連接到基板。積體電路的背面是安裝在引線框的晶粒附接墊上。引線框包括多條引線，其為物性地附接到且與基板電氣耦合。造模材料將部分的基板、引線框與積體電路囊封。本發明還描述用於形成此類封裝的方法。

三、英文發明摘要：

An integrated circuit package is described that includes a substrate, a leadframe and one or more integrated circuits that are positioned between the substrate and the leadframe. Multiple electrical components may be attached to one or both sides of the substrate. The active face of the integrated

circuit is electrically and physically connected to the substrate. The back side of the integrated circuit is mounted on a die attach pad of the leadframe. The leadframe includes multiple leads the are physically attached to and electrically coupled with the substrate. A molding material encapsulates portions of the substrate, the leadframe and the integrated circuit. Methods for forming such packages are also described.

四、指定代表圖：

(一)本案指定代表圖為：圖 3D。

(二)本代表圖之元件符號簡單說明：

302	基 板
304	積 體 電 路
310	電 氣 構 件
314	引 線
316	晶 粒 附 接 墊
318a、318b	表 面

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明是概括關於積體電路的封裝。更特別而言，本發明是描述其涉及嵌入式基板及引線框的模組設計。

【先前技術】

存在用於封裝積體電路(IC, integrated circuit)晶粒的一些習用方法。一些封裝技術思及將多個電子裝置(例如：積體電路、諸如電感器、電容器、電阻器、或鐵磁材料的被動構件、等等)納入單一個封裝內的電子模組之創作。

儘管用於封裝電子模組的現存配置及方法為很有效，仍持續努力開發其提供用於滿足種種不同封裝應用要求的成本有效方式的改良封裝技術。

【發明內容】

在本發明的一個觀點中，描述一種積體電路封裝，其包括基板、引線框、及夾在基板與引線框之間的積體電路。種種實施涉及將電氣構件(例如：電感器、電阻器、電容器、積體電路、場效電晶體、等等)附接到基板的一面或二面。積體電路的作用表面是與基板為電性且物性地連接。積體電路的背表面是被安裝在引線框的晶粒附接墊上。引線框的多條引線是與基板為實際附接且與基板為電氣耦合。造模材料將部分的基板、引線框、與積體電路囊封。

在一些實施例中，金屬夾是被附接到晶粒附接墊與一

或多個電氣裝置。部分的金屬夾及/或晶粒附接墊可被保留為暴露在積體電路封裝的外部以利於散熱。一些實施涉及引線框為具有一或多條接地引線，其為實際且電氣耦合到基板與引線框的晶粒附接墊。

在本發明的另一個實施例中，描述一種積體電路封裝，其具有引線框，引線框具有晶粒附接墊與多條引線，其中該晶粒附接墊是相對於引線為在下面(downset)。積體電路是安裝在晶粒附接墊上且還實際且電氣連接到基板。造模材料將部分的基板、引線框、與積體電路囊封。

在本發明的另一個觀點中，描述一種形成上述的積體電路封裝之方法。一些實施涉及將電氣構件附接到基板面板的一面或二面且使面板為單一化以形成其各者為適用在單一個積體電路封裝中的多個聚集(populated)基板。在種種實施例中，多個基板是以引線框面板所附接，引線框面板在稍後用造模材料所囊封且經單一化以形成多個積體電路封裝。

【實施方式】

本發明是概括關於其包括一或多個積體電路以及其他電子構件的電子模組的封裝。如將為熟悉此技術的人士所理解，對於模組封裝設計的常見挑戰是在封裝尺寸、內部裝置密度與散熱之間找到平衡。本發明的受讓人“國家半導體公司”已經開發針對於此類問題的種種模組設計，其包括在西元 2009 年 2 月 20 日提出之標題為“積體電路微

模組”的申請案第 12/390,349 號、與相關申請案所述者。

本發明是關於其具有嵌入式引線框及基板的積體電路封裝。至少一個且可能為許多個電子裝置(例如：積體電路、場效電晶體、電感器、電容器、電阻器、等等)是被安裝在基板的一或二面上。在種種實施例中，多個電子裝置是被密集配置在基板上且透過在基板上的線跡而被電氣連接。選用而言，金屬夾可被附接到基板與至少一些電子裝置。部分的金屬夾及/或引線框可被保留為暴露在封裝的外部以助於封裝內的電子裝置散熱。

接著參考圖 1，將描述根據本發明的一個實施例的積體電路封裝 100。積體電路封裝 100 包括基板 102 與引線框 108，基板 102 與引線框 108 將積體電路 112 夾在中間。在圖示實施例中，一或多個電氣構件(例如：電容器、電阻器、電感器、積體電路、等等)是安裝在基板 102 的頂表面上。積體電路 112 是安裝在引線框 108 的晶粒附接墊 104 之上，晶粒附接墊 104 是相對於引線 106 為在下面。引線框 108 的引線 106 是配置為經由接觸墊 101 而與基板 102 為電氣連接。在圖示實施例中，一些引線是接地引線 107，其為電氣耦合到基板 102 與晶粒附接墊 104。金屬夾 114 是附接到晶粒附接墊 104 與一些電氣構件 110 的頂表面。造模材料 116 將部分的引線框 108、基板 102、積體電路 112 與電氣構件 110 囊封。

概括而言，積體電路封裝 100 是配置以支撐多個嵌入式電子裝置且將該等裝置所產生的熱量有效消散。更特別

而言，多個電氣構件是安裝在基板 102 的二面上。在種種的實施中，在基板 102 的頂表面上的電氣構件是被動構件(例如：電感器、電容器、電阻器、等等)且/或在基板 102 的相對底表面上的電氣構件是積體電路，雖然此非為要求。訊號是透過基板 102 而被路由在附接的電氣構件之間。此外，金屬夾 114 及/或晶粒附接墊 104 是被暴露在積體電路封裝 100 的外部上且因此有助於消散由積體電路 113 所產生的熱量。金屬夾 114 亦有助於屏蔽內部的電氣構件而免於電磁干擾。

接著參考圖 2，將描述用於形成在圖 1 所示的積體電路封裝 100 之方法 200。初始，如在圖 3A 所示，積體電路 304 被附接到基板 302(圖 2 的步驟 202)。典型而言，積體電路 304 是以倒裝晶片配置而附接，雖然在此技術中已知的任何適合方法(例如：線接合、等等)均可被用來將一或多個積體電路 304 電氣連接到基板 302。雖然顯示僅有幾個積體電路 304，較少或較多個電氣構件可被接合到基板 302 的一面及/或二面。

基板 302 可用任何適合方式作配置以允許在與基板 302 為接合的構件之間的電氣訊號路由。舉例來說，基板 302 可為疊層式電子板，其包括由一或多個導電痕跡與通孔所作成的內部互連層以及由適合的介電材料 305(例如：焊錫遮罩)所作成的外層。互連件的暴露部分是在基板 302 的外表面上形成構件接合位置(未顯示)與引線接觸墊 306。在圖示實施例中，積體電路 304 的作用表面是被安裝在下層的

構件接合位置且經由基板 302 的互連層而與引線接觸墊 306 為電氣耦合。

在將積體電路附接到基板 302 的一面(圖 2 的步驟 202)之後，一或多個電氣構件可被附接到基板 302 的另一面(步驟 204)以形成圖 3B 的聚集基板構件 308。(應為指明的是：步驟 204 是選用式且可在步驟 202 之前、之後、或概括為同時而實行。)在圖示實施例中，電氣構件 310 是被動構件(例如：電感器、電阻器、電容器、等等)，雖然在其他實施的電氣構件 310 可包括其他型式的裝置(例如：積體電路)。電氣構件 310 各者是安裝在基板 302 的個別構件接合位置上，且其接著經由基板 302 的互連層而與積體電路 304 為電氣耦合。

電氣裝置的附接(圖 2 的步驟 204)可在其適用於形成單一個積體電路封裝的較小基板 302、或較大的基板面板上而實行。在後者的情形中，多個電氣構件(例如：積體電路、被動構件、等等)是被電氣且實際附接到基板面板的一面或二面。然後，基板面板是經單一化以形成圖 3B 的多個聚集基板構件 308。

如在圖 3C 所示，聚集基板構件 308 是接著與引線框 312 作連接。概括而言，引線框 312 與引線框 312 的引線 314 實際支撐聚集基板構件 308 且將其與外部的電氣裝置電氣連接。在圖示實施例中，積體電路 304 的背面是被安裝在晶粒附接墊 316，其相對於引線 314 為凹陷或在下面。引線 314 各者包括附接表面 318，其為電氣且實際附接到在基板

302 之上的引線接觸墊 306。如稍早所論述，引線接觸墊 306 是與基板 302 的互連層為電氣耦合且提供對於其被安裝在基板 302 的種種構件之電氣通路。

在一些實施中，引線 314 的一或多者是接地引線 311。在圖 3C 所示的實施例中，各條接地引線 311 具有多層式的結構且連接到在下面的晶粒附接墊 316。可用任何適當方式形成在接地引線 311 與晶粒附接墊 316 之間的電氣及實際連接。舉例來說，接地引線 311 可對於晶粒附接墊 316 為整體者且與晶粒附接墊 316 為連續。接地引線 311 亦可與晶粒附接墊 316 為分離且使用適合的連接結構(例如：焊接接頭、導電黏著劑、等等)而被附接到晶粒附接墊 316。在圖示實施例中，各個積體電路 304 的背面包括將積體電路 304 與晶粒附接墊 316 電氣連接的接地墊(未顯示)，雖然此非為要求。結果，可使用對於積體電路 304 與接地引線 311 的共同接地連接。

在種種實施中，接地引線 311 包括附接表面 318，其為電氣連接到基板 302。在圖示實施例中，附接表面 318 是相對於晶粒附接墊 316 為升高且為實質平行於晶粒附接墊 316 與基板 302。結果，附接表面 318 是與其位在基板 302 邊緣的引線接觸墊 306 成為電氣及實際接觸。應理解的是，在基板 302 與接地引線 311 之間的電氣連接可用種種其他的方式而同樣作配置。舉例來說，接地引線 311 可經由基板 302 的邊緣表面或頂表面 313 而非為透過基板 302 的底表面 315 被電氣連接到基板 302。

在將積體電路 304 與基板 302 附接到引線框 312 之後，可選用式附加導熱的金屬夾 318，如在圖 3D 所示。概括而言，金屬夾 318 被配置以有助於從封裝內部散熱。在圖示實施例中，金屬夾 318 是與晶粒附接墊 316 以及其安裝在基板 302 上的一些電氣構件 310 為實際且熱耦合。由積體電路 304 與電氣構件 310 所產生的熱量可透過金屬夾 318 而被轉移到積體電路封裝的外側。

視特定應用的需要而定，金屬夾 318 可用廣泛的種種方式而配置。舉例來說，在圖 3D 中的金屬夾 318 具有 L 形部分，其包括二個相連的實質垂直表面。附接到基板 302 的一個表面 318a 是垂直於晶粒附接墊 316 而延伸。另一個表面 318b 是實質平行於晶粒附接墊 316 而延伸且覆在晶粒附接墊 316、基板 302、與積體電路 304 的作用表面之上。子集合的電氣構件 310 是從下層的基板 302 而延伸足夠高以與金屬夾 318 為熱且實際耦合。此 L 形組態有助於金屬夾 318 成為針對於積體電路 304 及附接子集合的電氣構件 310 之有效的熱導管。金屬夾 318 還可有助於屏蔽所附蓋的電氣構件為免於電磁干擾。在種種實施中，金屬夾 318 可被配置以很大程度將基板 302 包圍，舉例來說，金屬夾 318 連同晶粒附接墊 316 可形成環繞基板 302、電氣構件 310、與積體電路 304 的開端式盒。一些實施例涉及將金屬夾 318 電氣接地，藉由將其與晶粒附接墊 316 及/或接地引線 311 電氣耦合。

接著參考圖 2 的步驟 212 與圖 3E，部分的基板 302、

引線框 312、積體電路 304、與電氣構件 310 是以造模材料 320 所囊封。較佳而言，囊封是以保留部分的晶粒附接墊 316 及/或金屬夾 318 以將封裝內部的額外熱量消散之方式而實行，如在圖 3F 所示，圖 3F 是圖 3E 的積體電路封裝 330 之概略側視圖。

應理解的是，一些或全部的上述操作可在引線框面板的階層上實行。更明確而言，在圖 2 的步驟 206 之前，可提供具有裝置區域陣列的引線框面板。引線框面板的各個裝置區域包括其類似於在圖 3C 所示者的多條引線與在下面的晶粒附接墊。引線框面板的配置可使用在此技術中已知的任何適當技術而被形成。舉例來說，前述的引線框面板特徵及/或各個裝置區域的晶粒附接墊相對於該裝置區域的引線為在下面可藉由壓印金屬薄片而被形成。如在圖 2 的步驟 206 與 208 所述，圖 3B 的多個聚集基板 308 及/或圖 3D 的金屬夾 318 可被附接到各個裝置區域。部分的引線框面板可接著為以造模材料所囊封且經單一化以形成圖 3E 與 3F 的多個積體電路封裝 330。

雖然僅僅詳細描述本發明的幾個實施例，應理解的是，在沒有脫離本發明精神或範疇的情況下，本發明可用多個其他形式實施。舉例來說，圖 3E 描繪其為鷗翼組態 (gull-wing configuration) 且延伸超出積體電路封裝 330 的僅為一面之引線。本發明還思及其完全不會延伸超出封裝或是其延伸超出封裝 (例如：無引線式引線框封裝、雙直列封裝、四直列封裝、等等) 的幾乎為任何數目個表面之引線。

此外，如對於特定應用為適當，在圖 2 所示的各個方法步驟可被重新排序、修改、及/或排除。參考圖 3A，積體電路 304 與引線接觸墊 306 是圖示為在基板 302 的相同表面上。引線接觸墊 306 是定位在基板 302 的邊緣。如上所述，此配置是對於種種應用為很有效，但是本發明還可思及其他配置(例如：引線接觸墊 306 及/或積體電路 304 可被定位在基板 302 的任一面上、等等)。因此，此等實施例應被視為說明性質而非限制性質，且本發明是不受限於本文提出的細節，而是可在隨附申請專利範圍的範疇與等效者內作修改。

【圖式簡單說明】

本發明與其優點可藉由參考連同伴隨圖式的上述說明而最佳瞭解，在圖式中：

圖 1 是根據本發明一個實施例之積體電路模組的概略側視圖。

圖 2 是其描述根據本發明一個實施例之用於製造積體電路模組的方法的流程圖。

圖 3A 是根據本發明一個實施例在將多個積體電路安裝在基板上之後的基板的立體圖。

圖 3B 是圖 3A 的基板在將多個電氣構件安裝在基板上之後的概略立體圖。

圖 3C 是圖 3B 的基板在將引線框與基板附接之後的概略立體圖。

圖 3D 是圖 3C 的基板在將金屬夾附加之後的概略立體圖。

圖 3E 是圖 3D 的基板在囊封之後的概略立體圖。

圖 3F 是圖 3E 的積體電路封裝的概略橫截面圖。

在圖式中，有時用同樣的參考符號以標出同樣的結構元件。還應理解的是，在圖式中的描繪是概略性質而非為依比例所繪製。

【主要元件符號說明】

100	積體電路封裝
101	接觸墊
102	基板
104	晶粒附接墊
106	引線
107	接地引線
108	引線框
110	電氣構件
112、113	積體電路
114	金屬夾
116	造模材料
200	方法
202-212	方法 200 的步驟
302	基板
304	積體電路

305	適合的介電材料
306	引線接觸墊
308	聚集基板構件
310	電氣構件
311	接地引線
312	引線框
313	頂表面
314	引線
315	底表面
316	晶粒附接墊
318	附接表面/金屬夾
318a、318b	表面
320	造模材料
330	積體電路封裝

七、申請專利範圍：

1. 一種積體電路封裝，其包含：

基板，其包括底表面與相對的頂表面，該基板包括介電材料及嵌入在該介電材料中的互連層；

引線框，其位於該基板之下並且包括晶粒附接墊與複數條引線，該複數條引線實際上附接且電氣耦合到該基板，其中該複數條引線的第一引線，其直接連接至該晶粒附接墊且從該晶粒附接墊向上延伸以電性且物性的接觸上覆的該基板並且進一步延伸超過該基板，使得該第一引線被配置以電性地且物性地耦合該積體電路封裝與外部裝置；

積體電路，其具有作用表面與相對的背表面，該積體電路是夾在該基板與引線框之間，該積體電路的作用表面是物性地且電性地連接該基板的該底表面，該積體電路的背表面安裝在該引線框的晶粒附接墊上；

造模材料，其囊封至少部分的該基板、該引線框、與該積體電路；及

電氣構件，其安裝在該基板的頂表面上，該電氣構件透過在該基板中的互連層而電氣耦合該積體電路。

2. 如申請專利範圍第 1 項之積體電路封裝，其中該積體電路封裝包括：

複數個被動電氣構件，該些被安裝在該基板的頂表面上且與該基板的頂表面電氣耦合，該複數個被動電氣構件包括選自電阻器、電容器與電感器所組成的群組中之至少

一者；及

複數個積體電路，其安裝在該基板的底表面上且與該基板的底表面為電氣耦合，該複數個積體電路的至少一者是場效電晶體。

3.如申請專利範圍第 1 項之積體電路封裝，其中部分的該晶粒附接墊是被暴露在該積體電路封裝的外表面上。

4.如申請專利範圍第 1 項之積體電路封裝，其更包含：金屬夾，其被附接且電氣耦合到該電氣構件與晶粒附接墊，部分的該金屬夾是被暴露在該積體電路封裝的外表面上，該金屬夾形成散熱器，其配置以從該電氣構件與積體電路散熱。

5.如申請專利範圍第 4 項之積體電路封裝，其中：

該金屬夾是實質為 L 形且包括相連的第一與第二表面；

該金屬夾的第一表面是被配置為實質垂直於該基板；

該金屬夾的第二表面是被配置為實質平行於且覆蓋於該基板的該頂表面與該積體電路的作用表面；且

該金屬夾完全覆在該晶粒附接墊與該積體電路的作用表面之上，該金屬夾是被配置以有助於屏蔽該積體電路而免於電磁干擾。

6.如申請專利範圍第 1 項之積體電路封裝，其中該等引線的至少一者是接地引線，其附接且電氣耦合到該晶粒附接墊及基板。

7.如申請專利範圍第 6 項之積體電路封裝，其中：

該等接地引線中的各條引線包括附接表面，該附接表

面物性地且電性地耦合到該基板並且整體地連接到該晶粒附接墊；

該晶粒附接墊是在該些引線的附接表面的下面且被配置為實質平行於該些引線的附接表面；且

該附接表面是被附接且電氣耦合到該基板的該底表面。

8.如申請專利範圍第 1 項之積體電路封裝，其中該複數條引線是延伸超出該積體電路封裝的唯一一個側且為以鷗翼組態而配置。

9.如申請專利範圍第 5 項之積體電路封裝，其中該積體電路封裝包括複數個電氣構件，該些被安裝在該基板的頂表面上且具有不同的高度，該複數個電氣構件中的至少一者具有高度為大於該複數個電氣構件中的其他者的高度，該等電氣構件中的該至少一者是直接熱連接且物性地連接到上覆的金屬夾的第二表面，其中該複數個電氣構件中的其他者為非直接連接到該金屬夾。

10.一種積體電路封裝，其包含：

基板，其包括介電材料及嵌入在該介電材料中的互連層，該基板包括底表面與相對的頂表面；

引線框，其包括晶粒附接墊與複數條引線，各條引線包括附接表面，該晶粒附接墊是相對於該複數條引線的附接表面為在下面，該複數條引線的第一引線是直接物性地且電性地連接至該晶粒附接墊，該複數條引線中的至少一些者是在它們各自的附接表面處附接且電氣耦合到該基

板；

積體電路，其包括作用表面與相對的背表面，該作用表面是物性地連接且電氣耦合該基板的底表面，該積體電路的該背表面是安裝在該引線框的晶粒附接墊上，該積體電路具有接地墊，該接地墊被安裝在該引線框的晶粒附接墊上，該積體電路為電性地且物性地連接到該基板，其中該第一引線、在該積體電路上的接地墊和該晶粒附接墊是被配置以被電性地接地且電性地彼此耦合；

造模材料，其將部分的該基板、該引線框、與該積體電路囊封；及

電氣構件，其安裝在該基板的頂表面上且透過在該基板中的互連層而電氣耦合該積體電路。

11.如申請專利範圍第 10 項之積體電路封裝，其更包含：金屬夾，其被附接且電氣耦合到該電氣構件與晶粒附接墊，部分的金屬夾是通過該造模材料而被暴露，該金屬夾形成散熱器，其有助於從該積體電路與電氣構件散熱。

12.如申請專利範圍第 11 項之積體電路封裝，其中該金屬夾包括實質 L 形部分，其具有相連的第一與第二表面，第一表面被配置為實質垂直於該基板，第二表面被配置為平行於該基板與該積體電路的作用表面，該金屬夾完全覆在該晶粒附接墊與該積體電路的作用表面之上，該金屬夾被配置以有助於屏蔽該積體電路而免於電磁干擾。

13.如申請專利範圍第 10 項之積體電路封裝，其中該等引線的至少一者是接地引線，其附接且電氣耦合到該晶粒

附接墊及基板。

八、圖式：

(如次頁)

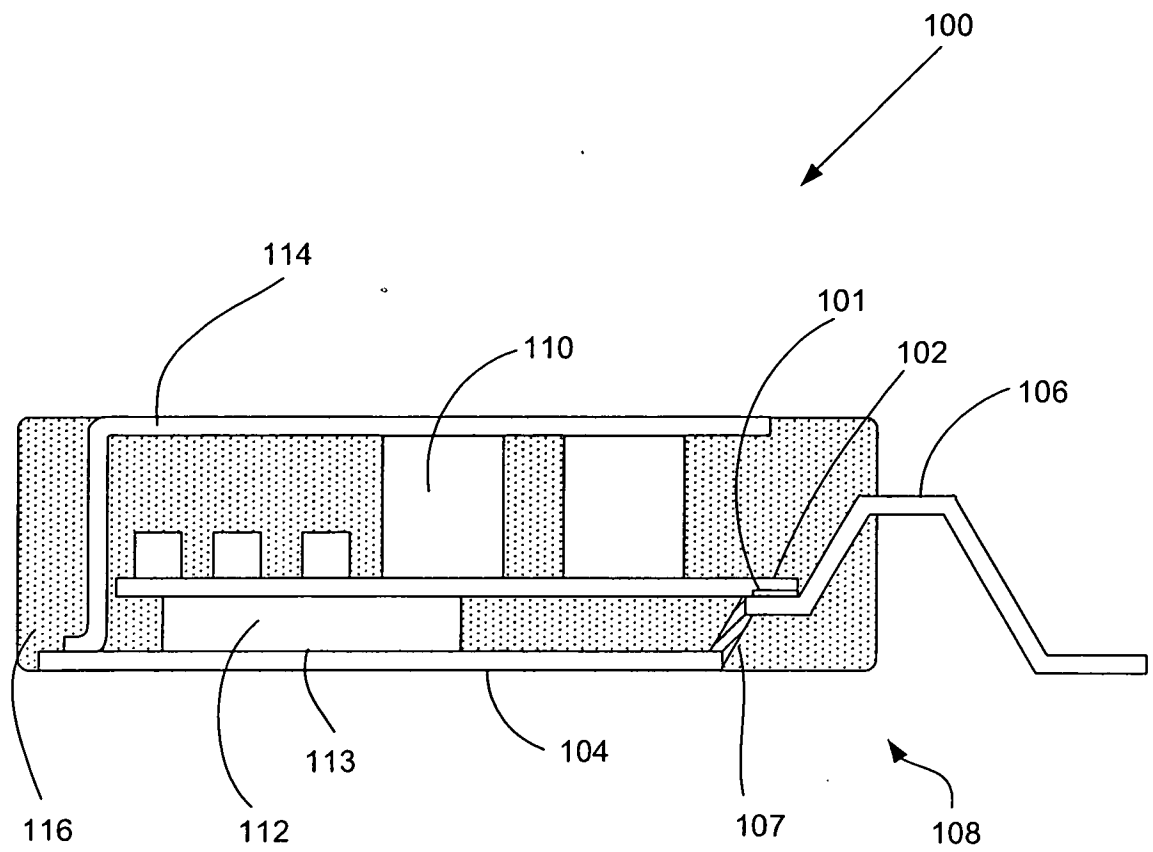


圖 1

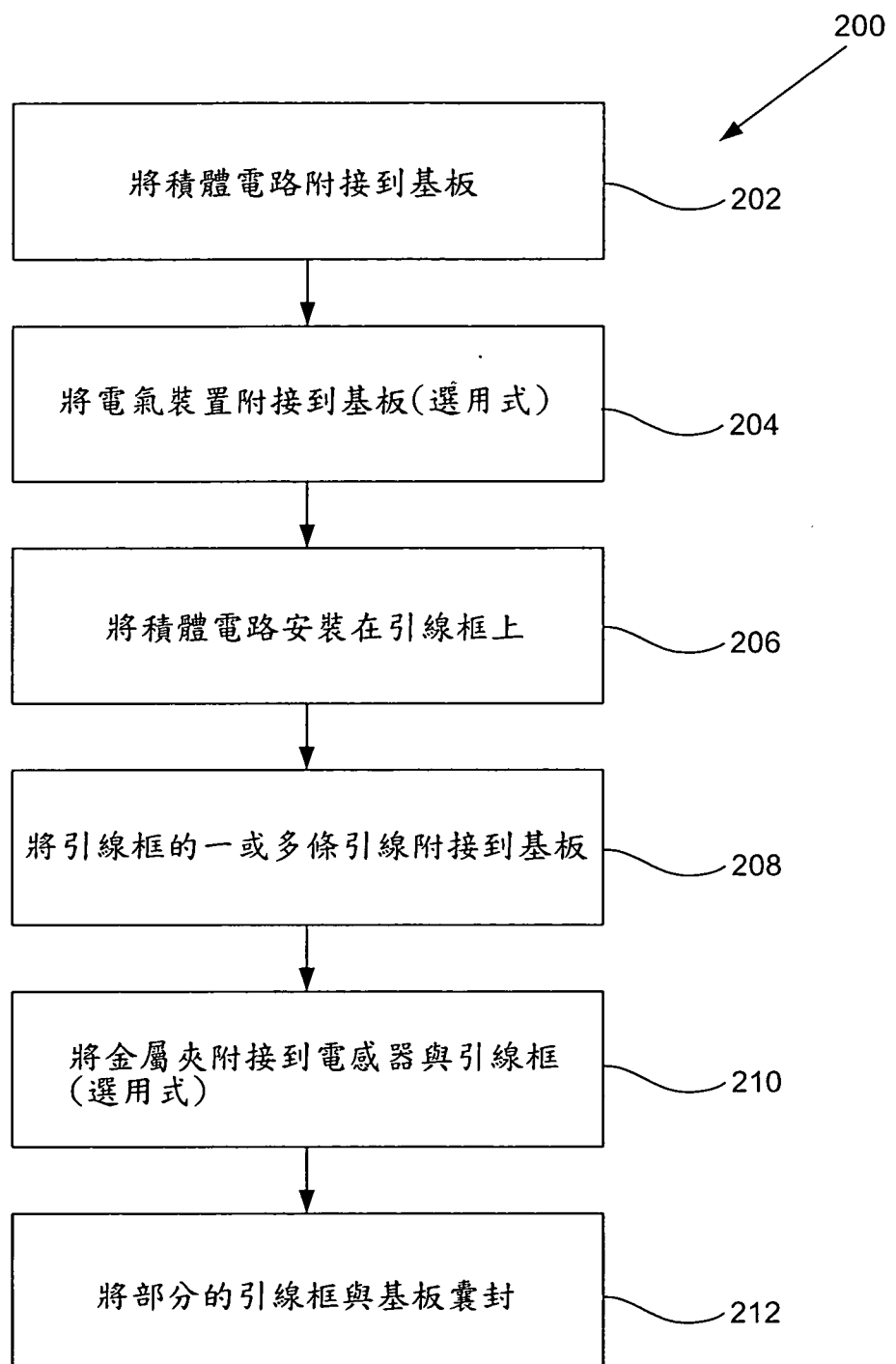


圖2

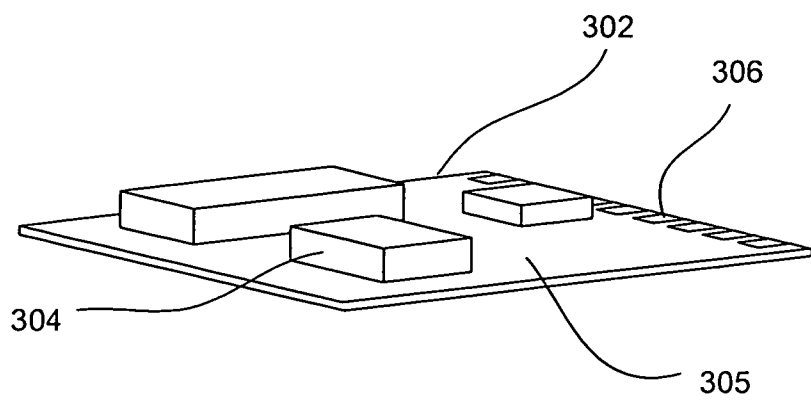


圖 3A

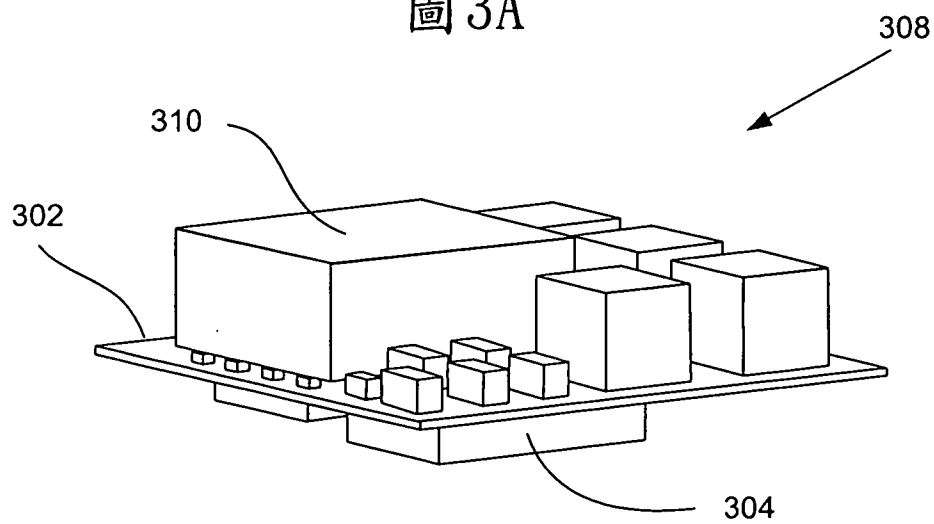


圖 3B

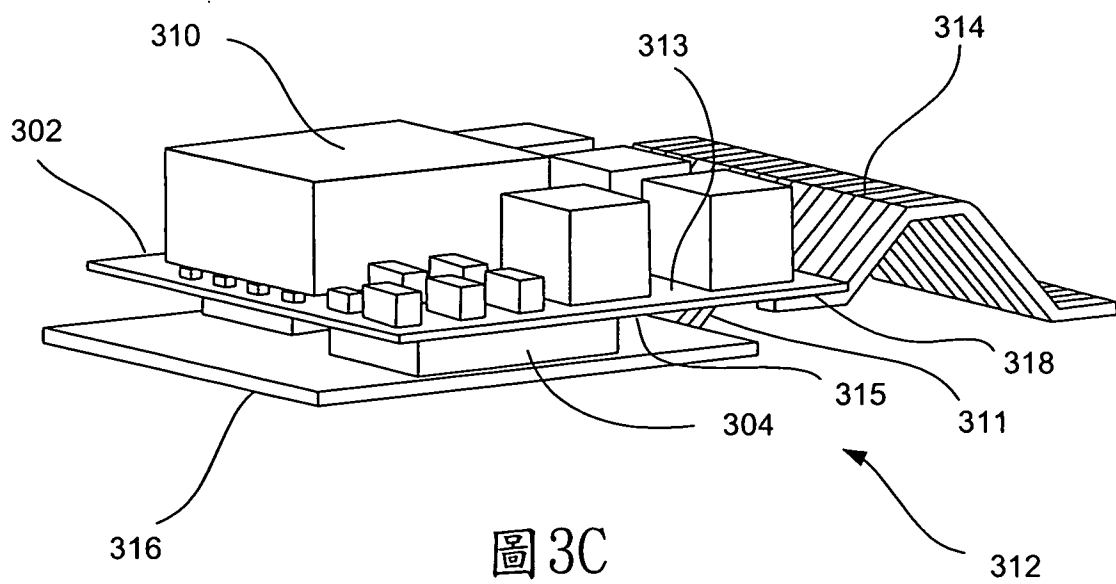


圖 3C

