



(12) 发明专利

(10) 授权公告号 CN 110546754 B

(45) 授权公告日 2024.01.26

(21) 申请号 201880025616.0

(22) 申请日 2018.04.02

(65) 同一申请的已公布的文献号
申请公布号 CN 110546754 A

(43) 申请公布日 2019.12.06

(30) 优先权数据

62/488,340 2017.04.21 US

62/563,847 2017.09.27 US

15/936,075 2018.03.26 US

(85) PCT国际申请进入国家阶段日
2019.10.17

(86) PCT国际申请的申请数据
PCT/US2018/025694 2018.04.02

(87) PCT国际申请的公布数据
W02018/194827 EN 2018.10.25

(73) 专利权人 艾德亚半导体接合科技有限公司
地址 美国加州

(72) 发明人 赛普里恩·艾米卡·乌佐

(74) 专利代理机构 北京寰华知识产权代理有限公司 11408

专利代理人 何尤玉 郭仁建

(51) Int.Cl.

H01L 21/78 (2006.01)

H01L 21/56 (2006.01)

H01L 21/76 (2006.01)

H01L 21/67 (2006.01)

H01L 25/065 (2023.01)

H01L 23/48 (2006.01)

(56) 对比文件

CN 104380437 A, 2015.02.25

TW 201603170 A, 2016.01.16

US 2002048906 A1, 2002.04.25

CN 106409650 A, 2017.02.15

US 2015255349 A1, 2015.09.10

US 2014118974 A1, 2014.05.01

US 2009298264 A1, 2009.12.03

JP 2009514185 A, 2009.04.02

JP 2011104633 A, 2011.06.02

JP 2008244080 A, 2008.10.09

JP 2015517217 A, 2015.06.18

WO 2014134758 A1, 2014.09.12

CN 103367245 A, 2013.10.23

JP H0831785 A, 1996.02.02

DE 102005042074 A1, 2007.03.08

审查员 张羽豪

权利要求书6页 说明书10页 附图10页

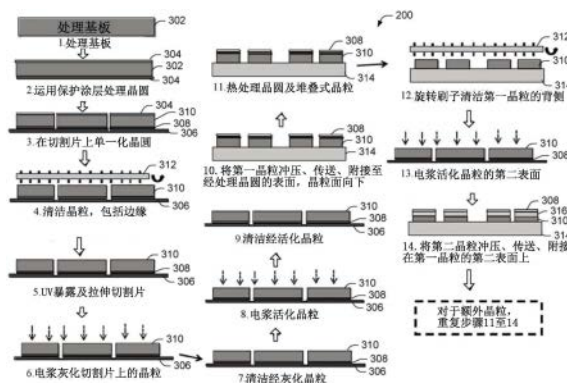
(54) 发明名称

晶粒处理

(57) 摘要

代表性实施方式提供用于处理集成电路(IC)晶粒的技术及系统。经制备用于紧密的表面结合(至其他晶粒、至基板、至另一表面等)的晶粒可运用最小处置来处理,以防止这些晶粒的表面或边缘的污染。这些技术包括当这些晶粒在切割片或其他装置处理膜或表面上时处理晶粒。系统包括经配置以同时执行多个清洁程序的整合式清洁组件。

CN 110546754 B



1. 一种形成微电子组装件的方法,其包含:
在基板的一个或两个表面上提供保护层;
将所述基板固定至载体上;
将所述基板单一化成固定至所述载体的一定数量的晶粒;
当所述晶粒固定至所述载体时处理所述晶粒的至少一第一表面;
围绕第一晶粒的周边切割所述载体,所述切割形成固定至所述第一晶粒的第二表面的所述载体的一部分;
当所述载体的所述部分固定至所述第一晶粒的所述第二表面时自所述一定数量的晶粒移除所述第一晶粒;以及
将所述第一晶粒附接至基板的经制备表面,所述第一晶粒的所述第一表面附接至所述基板的所述经制备表面。
2. 如权利要求1所述的方法,其进一步包含:
当所述晶粒固定至所述载体时清洁所述晶粒的至少所述第一表面;
当所述晶粒固定至所述载体时电浆活化所述晶粒的所述第一表面;以及
当所述晶粒固定至所述载体时重新清洁所述晶粒的至少所述第一表面。
3. 如权利要求1所述的方法,其进一步包含热处理所述第一晶粒及所述基板以将所述第一晶粒的所述第一表面结合至所述基板的所述经制备表面。
4. 如权利要求1所述的方法,其进一步包含:
清洁所述第一晶粒的所述第二表面;
电浆活化所述第一晶粒的所述第二表面;
围绕第二晶粒的周边切割所述载体,所述切割形成固定至所述第二晶粒的第二表面的所述载体的另一部分;
当所述载体的另一部分固定至所述第二晶粒的所述第二表面时自所述一定数量的晶粒移除所述第二晶粒;
将所述第二晶粒的第一表面附接至所述第一晶粒的所述第二表面以形成堆叠式晶粒配置;以及
热处理所述堆叠式晶粒配置。
5. 如权利要求4所述的方法,其进一步包含自所述载体冲压一或多个额外晶粒、将所述一或多个额外晶粒附接至所述第二晶粒且附接至每一后续晶粒以形成所述堆叠式晶粒配置。
6. 如权利要求1所述的方法,其进一步包含拉伸所述载体以在固定至所述载体的所述晶粒之间形成间隙及沿着所述间隙对所述载体进行穿孔。
7. 如权利要求6所述的方法,其中所述载体运用光学雷射工具加以穿孔。
8. 如权利要求6所述的方法,其进一步包含当所述晶粒固定至所述载体时清洁所述晶粒的一或多个边缘。
9. 如权利要求1所述的方法,其进一步包含当所述晶粒固定至所述载体时电浆灰化所述晶粒的所述第一表面。
10. 如权利要求1所述的方法,其进一步包含使用真空工具移除所述第一晶粒,其中所述真空工具经配置以附接至固定至所述第一晶粒的所述第二表面的所述载体的所述部分

且将所述第一晶粒置放至所述基板的所述经制备表面上而不直接接触所述第一晶粒的表面或边缘。

11. 如权利要求1所述的方法,其进一步包含:

通过围绕所述第一晶粒的所述周边切割所述载体而在所述载体中形成开口;

将拾取工具附接至所述载体的所述部分,所述载体的所述部分固定至所述第一晶粒的所述第二表面;以及

通过运用所述拾取工具将所述第一晶粒牵拉通过所述开口或将所述第一晶粒推进通过所述开口而自所述一定数量的晶粒移除所述第一晶粒。

12. 如权利要求1所述的方法,其中所述载体包含切割片。

13. 一种形成微电子组装件的方法,其包含:

将保护涂层沉积至基板的一个或两个表面上;

将所述基板固定至切割片上;

将所述基板单一化成固定至所述切割片的一定数量的经单一化组件;

当所述经单一化组件固定至所述切割片时清洁所述经单一化组件的第一表面;

将所述经单一化组件暴露至紫外线辐射;

拉伸所述切割片以在固定至所述切割片的所述经单一化组件之间形成或延伸间隙;

当所述经单一化组件固定至所述切割片时清洁来自所述经单一化组件的所述第一表面的所述保护层;

当所述经单一化组件固定至所述切割片时电浆灰化所述经单一化组件的所述第一表面;

当所述经单一化组件固定至所述切割片时重新清洁所述经单一化组件的所述第一表面;

当所述经单一化组件固定至所述切割片时电浆活化所述经单一化组件的所述第一表面;

当所述经单一化组件固定至所述切割片时再次清洁所述经单一化组件的所述第一表面;

沿着所述间隙在所述切割片中形成穿孔;

沿着所述切割片中的所述穿孔运用真空工具自所述切割片冲压第一经单一化组件,所述切割片的一部分固定至所述第一经单一化组件的第二表面且保护所述第一经单一化组件的所述第二表面免受所述真空工具影响;

将所述第一经单一化组件置放至经制备基板表面上;

将所述第一经单一化组件附接至所述经制备基板表面,所述第一经单一化组件的所述第一表面附接至所述经制备基板表面;

热处理所述第一经单一化组件及所述经制备基板表面;

清洁所述第一经单一化组件的所述第二表面;

电浆活化所述第一经单一化组件的所述第二表面;

运用所述真空工具自所述切割片冲压第二经单一化组件,所述切割片的另一部分固定至所述第二经单一化组件的第二表面且保护所述第二经单一化组件的所述第二表面免于受所述真空工具影响;

将所述第二经单一化组件的第一表面附接至所述第一经单一化组件的所述第二表面以形成堆叠式微电子配置;以及

热处理所述堆叠式微电子配置。

14. 如权利要求13所述的方法,其中所述基板包含晶圆。

15. 如权利要求13所述的方法,其中所述经制备基板表面包含晶圆表面或晶粒表面或介电质表面或聚合层或导电层。

16. 如权利要求13所述的方法,其中所述经制备基板表面包含插入件的表面、封装的表面、平板的表面、电路的表面或硅或非硅晶圆的表面。

17. 如权利要求13所述的方法,其中所述第一经单一化组件及所述经制备基板表面由相同材料组成。

18. 如权利要求13所述的方法,其中所述第一经单一化组件及所述经制备基板表面由相异材料组成。

19. 如权利要求13所述的方法,其中所述第一经单一化组件的所述第一表面包括可流动互连材料。

20. 一种形成微电子组装件的方法,其包含:

在基板的一个或两个表面上提供保护层;

将所述基板固定至载体上;

将所述基板单一化成固定至所述载体的一定数量的晶粒;

当所述晶粒固定至所述载体时处理所述晶粒的至少一第一表面;

围绕第一已知良好晶粒的周边切割所述载体;

自所述载体移除所述第一已知良好晶粒,其中所述载体的至少一部分固定至所述第一已知良好晶粒的第二表面;

将所述第一已知良好晶粒附接至经制备基板表面,所述第一已知良好晶粒的第一表面附接至所述经制备基板表面;以及

自所述第一已知良好晶粒的所述第二表面移除所述载体的所述部分。

21. 如权利要求20所述的方法,其进一步包含在所述第一已知良好晶粒固定至所述载体时电浆活化所述第一已知良好晶粒的所述第一表面。

22. 如权利要求20所述的方法,其进一步包含在所述第一已知良好晶粒结合至所述经制备基板表面时热处理所述第一已知良好晶粒。

23. 如权利要求20所述的方法,其进一步包含:

制备用于结合的所述第一已知良好晶粒的所述第二表面;

自所述载体移除第二已知良好晶粒;

将所述第二已知良好晶粒的第一表面附接至所述第一已知良好晶粒的所述第二表面以形成堆叠式晶粒配置。

24. 一种形成微电子组装件的方法,其包含:

清洁载体上的经单一化第一已知良好晶粒;

围绕所述第一已知良好晶粒的周边切割所述载体;

自所述载体移除所述第一已知良好晶粒,其中所述载体的至少一部分固定至所述第一已知良好晶粒的第二表面;

将所述第一已知良好晶粒的第一表面附接至经制备基板的表面;以及
自所述第一已知良好晶粒的所述第二表面移除所述载体的所述部分。

25. 如权利要求24所述的方法,其进一步包含热处理所述第一已知良好晶粒及所述经制备基板。

26. 如权利要求24所述的方法,其进一步包含:
清洁所述第一已知良好晶粒的所述第二表面;
电浆活化所述第一已知良好晶粒的所述第二表面;
清洁第二已知良好晶粒的第一表面;

将所述第二已知良好晶粒的所述第一表面附接至所述第一已知良好晶粒的所述第二表面以形成堆叠式晶粒配置;以及

热处理所述堆叠式晶粒配置。

27. 如权利要求26所述的方法,其进一步包含将一或多个额外已知良好晶粒附接至所述第二已知良好晶粒且附接至后续已知良好晶粒以形成所述堆叠式晶粒配置。

28. 一种形成微电子组装件的方法,其包含:

自载体切割经清洁且经单一化的第一已知良好晶粒;

自所述载体移除所述第一已知良好晶粒,其中所述载体的至少一部分固定至所述第一已知良好晶粒的第二表面;

将所述第一已知良好晶粒的第一表面附接至经制备基板的表面;以及
自所述第一已知良好晶粒的所述第二表面移除所述载体的所述部分。

29. 如权利要求28所述的方法,其进一步包含:

当所述第一已知良好晶粒结合至所述经制备基板时制备所述第一已知良好晶粒的所述第二表面;

自所述载体移除第二已知良好晶粒;

将所述第二已知良好晶粒的第一表面附接至所述第一已知良好晶粒的所述第二表面以形成堆叠式晶粒配置。

30. 如权利要求29所述的方法,其进一步包含在所述堆叠式晶粒配置结合至所述经制备基板时热处理所述堆叠式晶粒配置。

31. 一种形成微电子组装件的方法,其包含:

自载体切割经单一化且经清洁的已知良好晶粒,所述载体的至少一部分固定至所述已知良好晶粒的第二表面;

将所述已知良好晶粒的第一表面附接至经制备基板的表面;以及
自所述已知良好晶粒的所述第二表面移除所述载体的所述部分。

32. 一种形成微电子组装件的方法,其包括:

对包含晶圆的基板施加保护层,以将所述保护层施加至所述晶圆的结合表面;

单一化所述晶圆和所述保护层成多个半导体晶粒组件;

移除所述保护层以暴露在所述多个半导体晶粒组件的每个半导体晶粒组件上的结合表面;以及

制备所述多个半导体晶粒组件中的一或多个半导体晶粒组件的所述结合表面,以用于结合另一基板的表面。

33. 如权利要求32所述的方法,其中所述保护层是在所述晶圆的第一结合表面上的第一保护层,并且所述基板包括在所述晶圆的第二结合表面上的第二保护层,所述第二结合表面是不同于所述第一结合表面,并且所述方法进一步包括:

移除所述第二保护层。

34. 如权利要求32所述的方法,其中制备所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件的所述结合表面包括电浆活化所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件的所述结合表面。

35. 如权利要求32所述的方法,其中所述基板是第一基板并且所述结合表面是第一结合表面,所述方法进一步包括:

将所述多个半导体晶粒组件中的至少一个半导体晶粒组件的所述结合表面结合至第二基板的第二结合表面。

36. 如权利要求35所述的方法,其中将所述多个半导体晶粒组件中的所述至少一个半导体晶粒组件的所述结合表面结合至所述第二基板的所述第二结合表面包括:

将所述多个半导体晶粒组件中的所述至少一个半导体晶粒组件的所述结合表面直接结合至所述第二基板的所述第二结合表面而无黏着剂或中介层。

37. 如权利要求35所述的方法,其中将所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件的所述结合表面结合至所述第二基板的所述第二结合表面包括:

将所述多个半导体晶粒组件中的所述至少一个半导体晶粒组件的所述结合表面混合式结合至所述第二基板的所述第二结合表面。

38. 如权利要求37所述的方法,其进一步包含:

活化用于所述混合式结合的所述第二基板的所述第二结合表面。

39. 如权利要求32所述的方法,其进一步包含:

使用超声波清洁制程来清洁所述多个半导体晶粒组件。

40. 如权利要求32所述的方法,其进一步包含:

蚀刻所述多个半导体晶粒组件的个别半导体晶粒组件的边缘,以从所述多个半导体晶粒组件的所述个别半导体晶粒组件的所述边缘移除粒子。

41. 如权利要求32所述的方法,其进一步包含:

将所述多个半导体晶粒组件的第一半导体晶粒组件的所述结合表面结合至所述多个半导体晶粒组件的第二半导体晶粒组件的所述结合表面。

42. 一种形成微电子组装件的方法,其包括:

单一化晶圆以提供多个半导体晶粒组件;

从所述多个半导体晶粒组件中的一或多个半导体晶粒组件的结合表面移除保护层;

制备所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件的所述结合表面,以用于结合基板的表面;以及

将所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件的所述结合表面直接结合至所述基板的所述表面。

43. 如权利要求42所述的方法,其中制备所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件的所述结合表面包括电浆活化所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件的个别所述结合表面。

44. 一种形成微电子组装件的方法,其包括:
施加保护层或涂层至具有基本上平坦表面的晶圆;
单一化所述晶圆以提供多个半导体晶粒组件;
从所述多个半导体晶粒组件中的一或多个半导体晶粒组件的结合表面移除所述保护层或涂层;
制备所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件的所述结合表面,以用于结合基板的表面;以及
将所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件混合式结合至所述基板的所述表面。
45. 如权利要求44所述的方法,其中制备所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件的所述结合表面包括电浆活化所述多个半导体晶粒组件中的所述一或多个半导体晶粒组件的所述结合表面。
46. 如权利要求44所述的方法,其进一步包含:
使用超声波清洁制程来清洁所述多个半导体晶粒组件。

晶粒处理

[0001] 优先权主张及相关申请案的交叉参考

[0002] 本申请案在35 U.S.C. §119(e) (1) 下主张2018年3月26日申请的美国专利申请案第15/936,075号及2017年4月21日申请的美国临时申请案第62/488,340号以及2017年9月27日申请的美国临时申请案第62/563,847号的权益, 该些申请案特此以引用的方式并入。

技术领域

[0003] 以下描述是关于集成电路(“IC”)的处理。更具体而言, 以下描述是关于用于处理IC晶粒的装置及技术。

背景技术

[0004] 对于诸如整合式芯片及晶粒的微电子组件的更紧凑实体配置的需要随着携带型电子装置的快速发展、物联网的扩展、纳米级整合、亚波长光学整合等等已变得愈发强烈。仅作为实例, 装置通常被称作整合具有大功率数据处理器的蜂巢式电话、内存及诸如全球定位系统接收器的辅助装置、电子摄影机及局域网络连接件以及高分辨率显示器及相关联图像处理芯片的功能的“智能电话”。此等装置可提供诸如以下各者的功能: 完整因特网连接性, 包括全分辨率视讯的娱乐、导航、电子银行、传感器、内存、微处理器、保健电子件、自动电子件等等, 全部均在袖珍装置中实现。复杂的携带型装置需要将众多芯片及晶粒封装至较小空间中。

[0005] 微电子组件常常包含诸如砷化硅或砷化镓或其他半导体材料的薄平板。芯片及晶粒通常经设置为个别预封装单元。在一些单元设计中, 将晶粒安装至基板或芯片载体, 随后将该基板或芯片载体安装于电路面板(诸如印刷电路板(printed circuit board; PCB))上。晶粒可经设置于便于在制造期间及在将晶粒安装于外部基板上期间对晶粒的处置的封装中。举例而言, 许多晶粒经设置于适合于表面黏着的封装中。此通用类型的众多封装经提议用于各种应用。最常见地, 此等封装包括介电质组件, 其通常被称作具有形成为介电质上的经镀覆或经蚀刻金属结构的端子的“芯片载体”。通常通过诸如沿晶粒载体延伸的薄迹线的导电特征及通过在晶粒的接触件与端子或迹线之间延伸的精细引线或电线将端子连接至晶粒的接触件(例如, 结合垫或金属柱)。在表面黏着操作中, 封装可置放至电路板上, 以使得封装上的每一端子与电路板上的对应接触垫对准。通常将焊料或其他结合材料设置于端子与接触垫之间。可借助于加热组装件以便熔化或“回焊”焊料或以其他方式活化结合材料来将封装永久地结合在适当的位置。

[0006] 许多封装包括呈典型地直径介于约0.025mm与约0.8mm(1密耳与30密耳)之间且衔接至封装的端子的焊球形式的焊料固体。具有自其底部表面(例如, 与晶粒的正面相对的表面)突起的焊球的数组的封装通常被称作球状栅格数组或“BGA”封装。借助自焊料形成的较薄层或焊盘将被称作焊盘栅格数组或“LGA”封装的其他封装固定至基板。此种类型的封装可非常紧密。通常被称作“芯片级封装”的某些封装占据等于或仅略大于并入于封装中的装置的面积的电路板的面积。此比例是有利的, 因为其降低组装件的整体大小且准许在基板

上的各种装置之间使用短互连件,此随后限制装置之间的信号传播时间且因此便于以高速操作组装件。

[0007] 半导体晶粒亦可经设置于“堆叠式”配置中,其中例如,一个晶粒设置于载体上,且另一晶粒安装在第一晶粒的顶部。此等配置可允许将多个不同晶粒安装于电路板上的单个覆盖面积内,且可进一步通过在晶粒之间提供短互连件来便于高速操作。通常,此互连距离可仅略大于晶粒自身的厚度。对于将在晶粒封装的堆叠内达成的互连,用于机械及电气连接的互连结构可设置于每一晶粒封装(除了最高封装)以外的两侧(例如,面)上。例如,在安装有晶粒的基板的两侧上设置接触垫或焊盘来得以实现,这些垫由导电通孔或其类似者经由基板连接。堆叠式芯片配置及互连结构的实例提供于美国专利申请公开案第2010/0232129号中,该公开案的揭示内容以引用的方式并入本文中。

[0008] 晶粒或晶圆亦可以其他三维配置堆叠而作为各种微电子封装方案的部分。此可包括将一或多个晶粒或晶圆的层堆叠在较大基底晶粒或晶圆上、以竖直或水平配置堆叠多个晶粒或晶圆或堆叠类似或不同基板,其中基板中的一或多个者可含有电气或非电气组件、光学或机械组件及/或此等组件的各种组合。晶粒或晶圆可使用各种结合技术以堆叠式配置结合,这些结合技术包括直接介电质结合、无黏着剂技术(诸如ZiBond®)或混合式结合技术(诸如DBI®),两者可自英帆萨斯邦德科技有限公司(Invensas Bonding technologies, Inc.) (先前是Ziptronix公司)、Xperi公司购得(例如,参见美国专利第6,864,585号及第7,485,968号,其全文并入本文中)。当使用直接结合技术结合堆叠式晶粒时,通常需要待结合的晶粒的表面极扁平且平滑。举例而言,通常,这些表面的表面拓扑应具有极小变化,使得这些表面可紧密地配合以形成持续结合。举例而言,通常较佳的是,结合表面的粗糙度的变化小于3nm且较佳地小于1.0nm。

[0009] 一些堆叠式晶粒配置对堆叠式晶粒的一个或两个表面上的颗粒或污染的存在敏感。举例而言,自处理步骤剩余的颗粒或来自晶粒处理或工具的污染可产生堆叠式晶粒之间的经不佳结合的区域或其类似者。晶粒处理期间的额外处置步骤可进一步加重问题,从而留下非所需残留物。

附图说明

[0010] 参考附图阐述详细描述。在这些图中,参考数字的最左侧数字识别首次出现该参考数字的图。在不同图中使用相同参考数字指示类似或相同对象。

[0011] 对此论述,在图中所说明的装置及系统展示为具有大量组件。如本文中所描述,装置和/或系统的各种实施可包括较少组件且保持在本发明的范围内。替代地,装置及/或系统的其他实施可包括额外组件或所描述组件的各种组合,且保持在本发明的范畴内。

[0012] 图1为说明使用旋转板的实例晶粒进程列的文本流程图。

[0013] 图2为根据一具体实例的说明对切割带或装置处理膜或表面执行的实例晶粒进程列的文本流程图。

[0014] 图3为根据一具体实例的图2的实例晶粒进程列的图形流程图。

[0015] 图4A至4E图解说明根据一具体实例的用于将晶粒自切割片传送至晶圆或表面的实例步骤。

[0016] 图5A至5C说明根据一具体实例的晶粒被移除的实例切割片。

[0017] 图6为根据一第二具体实例的说明对切割带或装置处理膜或表面执行的实例晶粒进程列的文本流程图。

[0018] 图7为根据一第三具体实例的说明对切割带或装置处理膜或表面执行的实例晶粒进程列的文本流程图。

[0019] 图8为根据一具体实例的图7的实例晶粒进程列的图形流程图。

[0020] 图9A及图9B说明根据各种具体实例的实例晶粒清洁系统。

[0021] 图10A及图10B说明根据其他具体实例的实例晶粒清洁系统。

具体实施方式

[0022] 揭示用于处理集成电路(IC)的技术及系统的各种实施例。经制备用于紧密的表面结合(至其他晶粒、至基板、至另一表面等)的晶粒可运用最小处置来处理,以防止晶粒的表面或边缘的污染。

[0023] 根据各种具体实例,这些技术包括当晶粒在切割片或其他装置处理膜或表面上时处理晶粒。举例而言,当晶粒在切割片上时,可清洁、灰化且活化晶粒(从而在处理期间去除针对污染的数个处理步骤及机会)。举例而言,该处理可制备待以堆叠式配置结合的晶粒。在处理之后,可直接自切割片拾取晶粒且晶粒可置放于经制备晶粒收纳表面(另一晶粒、基板等)上以用于结合至表面。

[0024] 在各种具体实例中,使用所揭示的技术可降低晶粒制造及处理成本且可降低制造包括晶粒的电子封装的复杂性。待使用“ZIBOND®”及“直接结合互连(DBI®)”技术堆叠及结合的晶粒可尤其受益,这些晶粒可能易受颗粒及污染物影响。不论制造程序是否包括使用两个对应的半导体及/或绝缘层之间的低温共价键结合两个表面(该程序被称为ZIBOND®),或不该制造程序是否亦包括形成互连以及结合技术(该程序被称为DBI®),通常都需要横跨结合表面的高程度的平坦度及清洁度。

[0025] 所揭示的技术亦可有益于其他应用,其中例如装置的结合区可包含可流动块状材料,诸如用于结合的任何形式的可焊材料。最小化或去除结合表面之间的颗粒或污迹可显著地改良良率及可靠性。在一实施中,在使用较大晶粒或晶圆载体,诸如较大切割片、使用多个晶粒或晶圆载体等等的情况下,可一次处理大批次晶粒。

[0026] 在一些具体实例中,可去除若干程序步骤,从而降低制造复杂性及成本,同时改良晶粒的总体清洁度(例如,降低颗粒、污染物、残留物等的出现)。晶粒的缩减的处置亦可最小化颗粒产生。

[0027] 图1处展示流程图,其说明在处理期间使用旋转板来固持晶粒的实例晶粒或装置进程列100。在区块1至4处,该程序由以下操作制备基板例如硅晶圆而开始:将保护涂层施加至晶圆的的一个或两个侧;将晶圆单一化成切割片或其类似者上的晶粒(亦即,第一组晶粒);将晶粒及切割片暴露至紫外线(ultraviolet;UV)辐射且拉伸切割片;以及将晶粒传送至旋转板,其中晶粒面向上。在区块5至9处,该程序包括以下步骤:清洁来自晶粒的有机层;电浆灰化晶粒的顶部表面以移除晶粒上的任何剩余的有机残留物;以及运用去离子水(DI)进一步清洁晶粒,例如电浆活化晶粒的顶部表面及重新清洁晶粒。

[0028] 在区块10处,晶粒经传送至翻板,以将晶粒定位成面向下(亦即,晶粒的主动表面

(例如,第一表面)面向下或朝向翻板)。在区块11处,晶粒经传送至取放台。在此配置中,晶粒自其背表面(例如,与面、前表面或第一表面相对的表明或主动表面)拾取且在经制备收纳表面上置放成面向下以用于结合。为了拾取晶粒,拾取真空工具(例如)接触与经结合表面相对的晶粒的背表面或第二表面。

[0029] 收纳表面可包括经制备表面,诸如基板、另一晶粒、介电质表面、聚合层、导电层、插入件的表面、另一封装、平板的表面或甚至另一电路或硅晶圆或非硅晶圆的表面。晶粒的材料可与收纳基板材料类似或相异。并且,晶粒的表面可与收纳基板的表面相异。

[0030] 在区块13处,置放于基板上的晶粒经热处理以增强晶粒的表面与基板的收纳表面之间的结合。在一些具体实例中,额外晶粒可附接至经结合晶粒的背(例如,第二)表面或可用表面。背表面可于其中另外具有主动装置。

[0031] 在区块14至18处,清洁、电浆灰化、重新清洁、电浆活化且再次清洁经结合晶粒的收纳表面,例如基板,及经暴露背表面。在区块19处,第二组晶粒(具有如在区块1至11处所描述的先前制备的顶部表面)可附接至第一组晶粒(其形成堆叠式晶粒配置)。在一实例中,第二晶粒的经制备前表面(例如,第一表面)附接至第一晶粒的经暴露背表面(例如,第二表面)。在区块20处,具有第一及第二晶粒的组装件经热处理以增强堆叠的结合。对于待添加至堆叠式晶粒配置的额外晶粒(例如,第三或更多晶粒),该程序循环返回至区块14,且继续直至所要晶粒数量已经添加至每一堆叠为止。

[0032] 在各种实例中,如所描述的制造程序可使用至少或大约 $13+7(n-1)$; $n>0$ 个步骤来完成(其中 n =堆叠中的所要晶粒数量)。

[0033] 在一些状况下,尽管该程序中把包括许多清洁步骤,但晶粒仍在晶粒的一或多个表面上留有一些污染物或颗粒。举例而言,晶粒的顶部或前表面可被清洁而不含污染物,而晶粒的底部或背表面可留有颗粒或污染物。另外,在多个处理步骤期间处置晶粒可将颗粒或污染物添加至晶粒。举例而言,在处置期间使用的工具可将污染物传送至晶粒。颗粒或缺陷在晶粒上的位置可判定颗粒或缺陷对于堆叠式配置是否可能潜在地成问题。举例而言,一些颗粒及且缺陷可造成堆叠式晶粒之间的不佳结合等等。在另一实例中,装置翻转步骤可为污染物或缺陷的来源,因为装置的经清洁顶部表面在翻转操作之后与另一表面接触。

[0034] 实例实施

[0035] 图2为根据一具体实例的说明实例晶粒进程列200的流程图,其中晶粒在诸如切割带(“切割片”)或其他处理片的载体上经处理。图3展示根据一实例实施的程序200的图形流程图表示。参考图2及图3论述程序200,然而,除非另外规定,否则在此论述中提及的“区块”指代图2处的经编号区块。

[0036] 在区块1处,处理晶圆302,包括将一或多个保护层或涂层304添加至晶圆302的一个或两个表面(区块2)。保护层304可包括光阻剂或类似保护剂。晶圆302经传送至切割片306且运用黏着剂308暂时固定至切割片306。在区块3处,晶圆302在切割片306上时经单一化成晶粒310。

[0037] 在区块4处,当晶粒310附接至切割片306时,清洁晶粒310包括晶粒310的边缘以移除颗粒。可机械地及/或化学地执行清洁。举例而言,晶粒310可受精细CO₂颗粒轰击及/或暴露于刷子清洁步骤,该刷子清洁步骤可超音波或超高频音波增强。刷子312(如图3中所展示)可相对于晶粒310表面在任何方向上旋转或以其他方式移动。晶粒310可另外或替代地

暴露于湿式蚀刻、喷水器等等。在区块5处,切割片306可稍微拉伸以在晶粒310之间产生空间,从而适应清洁晶粒310的边缘。切割片306上的晶粒310可暴露于紫外线(UV)辐射以分解抗蚀剂304及/或黏着剂308层。若需要制备晶粒310以用于自切割片306移除,则切割片306可经进一步拉伸。

[0038] 在区块6处,当晶粒310在切割片306上时,抗蚀剂层304的剩余残留物自晶粒310的经暴露表面(例如,第一表面)清洁掉。可使用清洁溶液以及诸如本文中所描述的其他化学及/或机械清洁技术。另外,当晶粒310保留在切割片306上时,晶粒310的第一(例如,经暴露)表面经电浆灰化(例如,氧灰化),以移除任何非所需有机残留物。

[0039] 在区块7处,使用湿式清洁技术(例如,去离子水、清洁溶液等)再次清洁晶粒310的第一表面,该湿式清洁技术可包括超高频音波洗涤、机械刷子擦洗或搅动或其他适合的清洁技术。举例而言,在一些情况下,在灰化步骤之后,额外清洁可通过湿式清洁及/或通过CO₂颗粒流、或旋转刷子、喷水器、或超高频音波辅助湿式清洁技术或其组合来执行。

[0040] 在区块8处,晶粒310的第一表面经电浆活化(例如,氮电浆等)以产生或增强用于堆叠晶粒310的结合。在区块9处,经活化晶粒310使用湿式清洁技术(例如,去离子水、热去离子水、水蒸气或高pH清洁溶液等)加以清洁,该湿式清洁技术可运用超高频音波或上文所描述的清洁技术的组合或其类似者来增强。

[0041] 在区块10处,晶粒310(例如,已知良好晶粒)310自切割片306传送至收纳表面314(经制备晶粒、基板等)以用于结合至收纳表面314。在一些状况下,可对晶粒310的经暴露表面及/或收纳表面314执行上文所论述的各种清洁及表面活化程序。

[0042] 在各种具体实例中,晶粒310使用“冲压”技术自切割片306传送(如图4及图5中所说明)。冲压技术允许传送晶粒310(例如,已知良好晶粒)且不污染晶粒310的表面或边缘。并且,冲压技术允许晶粒310(例如,已知良好晶粒)使用DBI混合结合技术、焊料焊凸或其类似者结合至“面向下”的结合表面314,该结合表面314与面向收纳表面314的晶粒310的第一表面在一起。

[0043] 在一个实例中,如图4(A)、图5(A)及图5(B)中所展示,经拉伸切割片306由夹环402或框架或其类似者固持。切割片306上的晶粒310由间隙404(约2 μ m至200 μ m宽)分离,该些间隙可至少部分地归因于拉伸。如图4(B)及图4(C)处所展示,可使用各种工具406诸如切割叶片、热刀、光学刀(雷射切除)等中的一或多者沿着晶粒310之间的间隙404对切割片306进行穿孔。在一具体实例中,穿孔允许自切割片306个别地冲压晶粒310(例如,已知良好晶粒),从而使其他晶粒310在切割片306上处于适当位置。真空工具408或其类似者(亦即,“拾取头部”)可用于例如自经穿孔切割片306(如图4(B)所展示)、自切割片306的背部冲压个别晶粒310。真空工具408能够自与晶粒310相对的切割带306的表面传送晶粒310(例如,已知良好晶粒),其中切割带306(或处理片)的一部分在工具408与晶粒310之间处于适当位置。因此,晶粒310(例如,已知良好晶粒)到达结合表面314,且真空工具408不污染晶粒310的待结合表面或边缘。保持附接至晶粒310(例如,已知良好晶粒)的背表面的带306的部分进而保护晶粒310免于与工具408接触而被污染。

[0044] 图4(D)展示其中晶粒310被移除的切割片306的剖面图。切割片306中存在孔410,这是由于切割片306的一部分及晶粒310被移除。(此在图5(A)至图5(C)处进一步展示)图4(E)展示置放于基板314上以用于结合的数个晶粒310。

[0045] 在另一具体实例中,装置拾取头部408(例如,真空工具)由切割片306自晶粒310(例如,已知良好晶粒)的背侧拾取晶粒310(例如,已知良好晶粒),与此同时对应的工具运用雷射源(或其类似者)围绕晶粒310的周边切除切割片306。在一些应用中,在由真空工具408自背侧拾取晶粒310期间,经加热刀406边缘可用于围绕晶粒310熔融切割片306以将晶粒310与切割片306完全分离。惰性气体可施加至晶粒310的表面以防止来自装置分离步骤的烟雾或其他污染物污染晶粒310的经清洁表面。在其他具体实例中,真空可用于代替惰性气体,而在另外的具体实例中,惰性气体及真空两者用于在装置分离程序期间保护晶粒310的表面。

[0046] 在各种实施中,晶粒310的经清洁暴露表面不被除收纳基板314的表面之外的任何另一表面或材料触摸。此与一些先前技术相反,其中晶粒310(例如,已知良好晶粒)的经清洁表面通常接触收纳翻板的某一部分。在其他常见技术中,真空拾取装置408例如可通过触摸经清洁晶粒310表面的一部分来拾取清洁晶粒310(例如,已知良好晶粒),此可致使污染经触摸表面。

[0047] 返回参考图2及图3,在区块11处,具有最新堆叠式晶粒310的晶圆或基板314经热处理(例如,至50至150°F)以加强晶粒310与基板314的结合。在区块12处,晶粒310的当前经暴露表面(“背表面”或“第二表面”)及基板314通过化学及/或机械清洁技术(例如,界面活性剂、非PVA旋转刷子、超高频音波等)加以制备。此自晶粒310的背表面移除任何剩余黏着剂308、切割片306、保护层304或其他残留物。在区块13处,晶粒310的背表面经电浆活化以准备进一步结合。

[0048] 在区块14处,额外经制备晶粒316通过本文中所揭示的技术分离且与“面向下”(例如,主动侧向下、经制备侧向下等)的第一表面一起安置在先前置放于例如基板314上的晶粒310的经制备背(例如,第二)表面上。最新添加的晶粒316经热处理(例如,区块11)以加强至晶粒310的结合。对于待添加至堆叠式晶粒配置的额外晶粒316(例如,第三或更多晶粒),该程序循环返回至区块12,且继续直至所要晶粒310、316数量已经添加至每一堆叠为止。

[0049] 在各种实例中,如所描述的制造程序可使用大约 $11+2(n-1)$; $n>0$ 个步骤来完成(其中 n =堆叠中的所要晶粒310、316数量)。当相较于相对于图1描述的程序: $(13+7(n-1))$ 时,此表示制造步骤的显著缩减。缩减程序步骤不仅降低来制造成本及复杂性,且亦缩减了污染晶粒310的机会,从而在较低成本的情况下产生较佳质量及较高产出率。经缩减处理步骤转变为每晶粒310的成本节省,且旋转板(或类似处理组件)的去除转变为另外的制造成本节省。举例而言,可使用旋转板一次处理大约50至100个晶粒310,且可使用如所描述的切割片306程序一次处理大约200至10,000个晶粒310或更多。

[0050] 图6处展示用于处理切割片306上的晶粒310的第二实例具体实例600。实例具体实例600说明程序步骤中的一些可以不同次序执行,亦包括缩减程序步骤。举例而言,如先前所描述,在区块1至3处,晶圆302运用保护涂层304加以处理、在切割片306上经单一化成晶粒310且在切割片306上经清洁。视情况,切割片306可经一定拉伸以适应晶粒310之间的清洁,及/或晶粒310可暴露于UV光以分解抗蚀剂304及黏着剂308。在区块4处,当晶粒310保留在切割片306上时,晶粒310的第一表面经电浆灰化(例如,氧灰化),以自第一表面移除任何非所需有机残留物(或其他污染物)。

[0051] 在区块5处,晶粒310的经灰化表面使用如上文所描述的湿式清洁技术(例如,去离

子水、清洁溶液等)加以清洁,该湿式清洁技术可包括超高频音波或其类似者。在区块6处,晶粒310的第一表面经电浆活化(例如,氮电浆等)以产生或增强用于堆叠晶粒310的结合。在区块7处,经活化晶粒310暴露于UV光且切割片306部分地拉伸。在区块8处,经活化晶粒310使用湿式清洁技术(例如,去离子水、热去离子水、水蒸气或高pH清洁溶液等)加以清洁,该湿式清洁技术可运用超高频音波或上文所描述的清洁技术的组合或其类似者来增强。

[0052] 在区块9处,晶粒310自切割片306传送至结合表面314,且使用例如DBI混合结合技术、焊料焊凸或其类似者与“面向下”的第一表面结合。在各种具体实例中,晶粒310使用上文所描述的“冲压”技术自切割片306传送(包括对切割片306进行穿孔及使用真空工具408或其类似者传送晶粒310,而切割片306的一部分保留在晶粒310上以保护晶粒310免于受真空工具408污染)。在区块10处,晶粒310及基板314经热处理(例如,至50至150°F)以加强晶粒310与基板314的结合。在区块11处,晶粒310的经暴露表面(“背表面”或“第二表面”)及基板314使用化学及/或机械清洁技术(例如,界面活性剂、非PVA旋转刷子312、超高频音波等)加以清洁。此自晶粒310的背表面移除任何剩余黏着剂308或其他残留物。在区块12处,晶粒310的背表面经电浆活化以准备进一步结合。

[0053] 在区块13处,额外晶粒316可自经穿孔切割片306(如上文所描述)被冲压且“面向下”置放在先前置放于例如基板314上的晶粒310的背(例如,经暴露)表面上。最新经添加晶粒316经热处理(例如,区块10)以加强结合。对于待添加至堆叠式晶粒配置的额外晶粒310、316(例如,第三或更多晶粒),该程序循环返回至区块11,且继续直至所要晶粒310、316数量已经添加至每一堆叠为止。

[0054] 在各种实例中,如所描述的制造程序可使用大约 $10+2(n-1)$; $n>0$ 个步骤来完成(其中 n =堆叠中的所要晶粒310、316数量),从而引起步骤、复杂性及成本的进一步缩减。

[0055] 图7为根据第三具体实例的说明对切割带306执行的另一实例晶粒310进程列700的流程图。图8为根据一实例实施的图7的实例晶粒进程列700的图形表示。在图7及图8的实例具体实例中,去除电浆灰化步骤(亦即,图6的区块4),从而缩减程序步骤。

[0056] 如先前所述,在区块1至3处,晶圆302运用保护层304加以处理、在切割片306上经单一化成晶粒310且在切割片306上经清洁。视情况,切割片306可经一定拉伸以适应晶粒310之间的清洁,及/或晶粒310可暴露于UV光以分解抗蚀剂304及黏着剂308。在区块4处,晶粒310的第一表面经电浆活化(例如,氮电浆等)以产生或增强用于堆叠晶粒310的结合。在区块5处,经活化晶粒310使用湿式清洁技术(例如,去离子水、高pH清洁溶液等)加以清洁,该湿式清洁技术可包括超高频音波洗涤、搅动或其他适合的清洁技术。在区块6处,经活化晶粒310暴露于UV光且切割片306部分地拉伸。

[0057] 在区块7处,晶粒310自切割片306传送至结合表面314,且使用DBI混合结合技术、焊料焊凸或其类似者与“面向下”的第一表面结合。在各种具体实例中,晶粒310使用上文所描述的“冲压”技术自切割片306传送(包括对切割片306进行穿孔及使用真空工具408或其类似者传送晶粒310,而切割片306的一部分保留在晶粒310上以保护晶粒310免于受真空工具408污染)。在区块8处,晶粒310及基板314经热处理(例如,至50至150°F)以加强晶粒310与基板314的结合。在区块9处,晶粒310的经暴露表面(“背表面”或“第二表面”)及基板314使用化学及/或机械清洁技术(例如,界面活性剂、甲醇、非PVA旋转刷子312、超高频音波等)加以清洁。此自晶粒310的背表面移除任何剩余黏着剂308或其他残留物。在区块10处,晶粒

310的背表面经电浆活化以准备进一步结合。

[0058] 在区块11处,额外晶粒316可自经穿孔切割片306冲压且在先前置放于例如基板314上的晶粒310的背表面(例如,经暴露表面)上置放成“面向下”(例如,经制备侧向下)。最新经添加晶粒316经热处理(例如,区块8)以加强结合。对于待添加至堆叠式晶粒配置的额外晶粒310、316(例如,第三或更多晶粒310、316),该程序循环返回至区块9,且继续直至所要晶粒310、316数量已经添加至每一堆叠为止。

[0059] 在各种实例中,如所描述的制造程序可使用大约 $8+2(n-1)$; $n>0$ 个步骤来完成(其中 n =堆叠中的所要晶粒310、316数量),从而引起步骤、复杂性及成本的进一步缩减。在设备堆叠步骤之后,堆叠式晶粒310及容纳表面314可经进一步处理至后续较高温度。处理温度可在介于15分钟至达至5个小时或更长的时间内介于80至370°C的范围内。温度愈低,则处理时间愈长。

[0060] 在程序700的一个具体实例中,待处理/切割的晶圆302可在经暴露或第一表面上包括互连件,诸如焊料凸块或其他可回焊接合材料(未展示)或其类似者。在该具体实例中,可回焊互连接合结构经常以可回焊特征不直接接触切割片306的黏着剂层308的方式在切割片306或处理片上安置成面向上。晶圆302可运用覆盖可回焊互连结构的保护涂层304加以处理。晶圆302在位于切割片306上时经单一化成晶粒310,且在切割片306上时经清洁,如先前相对于以上区块1至3所描述。视情况,切割片306可经一定拉伸以适应晶粒310与晶粒310的边缘之间的清洁,及/或晶粒310可暴露于UV光以分解抗蚀剂304及黏着剂308。

[0061] 在区块4处,晶粒310的第一表面(例如,经暴露表面)可运用电浆清洁方法(例如,氧灰化等)加以清洁。在区块5处,切割片306上的晶粒310可使用如上文所描述的湿式清洁技术(例如,去离子水、高pH清洁溶液等)加以进一步清洁,该湿式清洁技术可视需要包括超高频音波、搅动或其类似者。在区块6处,经清洁晶粒310及切割片306可暴露于UV光且切割片306可经进一步拉伸。

[0062] 在区块7处,晶粒310自切割片306传送至容纳表面314,且使用本文中所描述的技术与“面向下”的第一表面(例如,向下的经制备表面)结合。举例而言,在一些具体实例中,容纳基板314可包含聚合层、非填充底胶或黏着片的部分。在各种具体实例中,晶粒310使用上文所描述的“冲压”技术自切割片306传送(包括对切割片306进行穿孔及使用真空工具408或其类似者传送晶粒310,而切割片306的一部分保留在晶粒310中的每一者上以保护晶粒310免于受真空工具408污染)。

[0063] 在区块8处,晶粒310及基板314可经热处理以将晶粒310电耦接至容纳基板314。在一些应用中,底胶材料可围绕经结合装置310形成以将装置310进一步机械地耦接至基板314容纳表面。在区块9处,经传送晶粒310的经暴露表面及基板314使用化学及/或机械清洁技术(例如,界面活性剂、甲醇、非PVA旋转刷子312、超高频音波等)加以清洁。此自晶粒310的背表面移除任何剩余黏着剂308或其他残留物。在区块10处,经传送晶粒310的经暴露表面经电浆活化以准备进一步结合。在一些应用中,经结合装置310可在用以将晶粒310电耦接至容纳基板314的热处理的前加以清洁。

[0064] 如上文所论述,在各种处理步骤或阶段处,晶粒310、316及/或基板314使用化学及/或机械清洁技术(例如,界面活性剂、甲醇、非PVA旋转刷子312、超高频音波等)加以清洁。图9A及图9B说明根据各种具体实例的实例晶粒清洁系统,其可用于此目的。清洁程序及

系统参考晶粒310或基板314的收纳表面加以描述,但应理解,该些程序及系统适用于晶粒310、316及基板314以及介电质表面、聚合层、导电层、插入件、封装、面板、电路、硅或非硅晶圆等等。

[0065] 参考图9A,在一实例清洁序列中,待清洁的对象(例如,晶粒310或载体等)经装载至处理设备902(诸如如所展示的转台或旋转板)上以供清洁及/或其他处理。清洁程序包括当晶粒310可在转台902上旋转时经由超高频音波转换器904将近接超高频音波能量施加至清洁流体。转换器904可在晶粒310旋转时被来回扫描以改良音波能量至晶粒310的均匀施加。音波能量有助于疏松颗粒,否则其可能难以自晶粒310表面移除。

[0066] 参考图9B,接着移除转换器904,且晶粒310的表面可运用刷子906刷干净。举例而言,刷子906可在转台902旋转时被来回扫描。若此清洁程序不能成功移除足够颗粒,则该程序可视需要重复。当该清洁程序完成时,晶粒310被冲洗好且已干燥。然而,在一些状况下,此可能需要多个循环,且仍可能不足以自晶粒310清洁掉所有残留物。

[0067] 参考图10A及图10B,技术及系统在单个程序中提供对晶粒/晶圆/基板表面的经改良清洁。图10A及图10B说明根据各种具体实例的实例晶粒310清洁系统1000。揭示整合式超高频音波刷子系统1000,其包括超高频音波转换器1002及一或多个刷子头部1004。

[0068] 在第一具体实例中,如图10A处所展示,整合式超高频音波刷子系统1000置放成接近转台902(或其他处理表面)上的晶粒310。整合式超高频音波刷子系统1000定位成使得转换器1002与晶粒310表面相距最佳距离,且使得刷子1004在晶粒310表面上具有所要接触压力。举例而言,清洁流体经施加至晶粒310表面。当转换器1002经由清洁流体将音波能量施加至晶粒310表面时,刷子1004同时自晶粒310表面刷掉颗粒。在各种实施中,晶粒310在转台902上旋转及/或整合式超高频音波刷子系统1000被来回扫描以供均匀清洁。

[0069] 在实施中,例如,流体高度传感器1006在将信号发送至清洁流体储存器的情况下辅助控制经施加至晶粒310表面的清洁流体的量。在实施中,流体高度传感器1006定位在晶粒310上方且经配置以侦测晶粒310上方的流体的高度。流体高度传感器1006经配置以在流体的高度小于第一预定量时将至少第一信号发送至流体源,且在流体的高度大于第二预定量时将第二信号发送至流体源。单个系统及程序中的超高频音波及刷洗的组合允许单个程序中的较彻底清洁,从而可去除重复的清洁反复。

[0070] 在第二具体实例中,如图10B处所展示,一或多个刷子1004可在刷洗晶粒310的表面时经由旋转单元1008旋转。举例而言,刷子1004可使用经由导管1010、电缆或其类似者递送的水力学或任何其他适合手段(气动、电动、机械等)旋转(例如,旋转单元1008可旋转刷子1004)。刷子1004的额外旋转可辅助在单个清洁系统及程序中自晶粒310的表面移除顽固颗粒。

[0071] 该些技术及系统可运用较少程序步骤提供较干净结合表面而制备待堆叠式配置中结合的晶粒310。在处理及清洁之后,晶粒310可被拾取且置放于晶粒收纳表面314(另一晶粒、基板等)上以用于结合至收纳表面314,如上文所描述。待使用“Zibond®”及“直接结合互连(DBI®)”技术堆叠及结合的晶粒310可尤其受益,该些晶粒可能易受颗粒及污染物影响。所揭示的技术亦可有益于其他应用,其中例如晶粒310的结合区可包括可流动块状材料,诸如用于结合的任何形式的可焊材料。最小化或去除结合表面之间的颗粒或污迹可显著地改良良率及可靠性。额外益处包括清洁程序及清洁设备的经改良效率、较简化程

序步骤及制程设备、清洁循环时间的显著缩减等等。

[0072] 其中可采用所揭示技术及系统的清洁循环的实例包括：在CMP程序之后、在蚀刻之后等等清洁晶粒310；自晶粒310清洁掉有机(或无机)制造及处理层；在电浆灰化晶粒310的表面之后用去离子水(DI)、碱性或酸性溶液或弱碱性或弱酸性配方、溶剂或其各种组合清洁晶粒310；在电浆活化晶粒310的表面之后重新清洁晶粒310,等等。举例而言,在各种具体实例中,灰化步骤可省去且晶粒310可在图10A及图10B中所描述的设备中加以清洁。在一个具体实例中,例如,保护层304可使用图10A及图10B中所描述的设备使用经施加音波能量及刷子1004的机械动作清洁掉,从而运用适合溶剂移除保护层304。为防止工具及装置的交叉污染,在后续步骤中,经清洁晶粒310可经传送至参考图10A及图10B所描述的类型另一清洁台以供额外清洁例如从而去除灰化步骤,或在晶粒310的活化之后经传送至该另一清洁台。

[0073] 如各种先前段落中所描述,经单一化晶粒310可在载体306上加以处理。在一些具体实例中,已知良好晶粒310自载体306移除,其中载体306的至少部分附接至已知良好晶粒310的第二表面。第一已知良好晶粒310在第一已知良好晶粒310的第一表面处附接至基板314的经制备表面。类似地,第一已知良好晶粒310的第二表面可经清洁(包括清洁掉载体306的部分)且经制备以用于结合另一已知良好晶粒316。实务上,经结合晶粒310、316中的任一者的背侧(例如,第二侧)可经制备,且额外晶粒310、316可经结合于其上。任何额外晶粒310、316可视需要结合至先前经结合晶粒310、316。在各种具体实例中,堆叠式经结合晶粒(310、316等)可介于1至200个晶粒310、316的范围内,且较佳地在1至100个晶粒310、316之间且仍较佳地在1至20个已知良好晶粒310、316之间。

[0074] 所描述的技术可针对ZiBond®及DBI®制造的装置等等产生较佳装置及封装可靠性、较高效能及经改良利润边际。所揭示技术的其他优点对于熟习此项技术者亦将是显而易见的。

[0075] 总结

[0076] 尽管已以特定针对于结构特征及/或方法行动的语言描述本发明的实施,但应理解,实施不一定限于所描述特定特征或行动。确切而言,将特定特征及行动揭示为实施实例装置及技术的代表性形式。

[0077] 本文的每项技术方案构成单独具体实例,且组合不同技术方案的具体实例及/或不同具体实例在本发明的范围内,且将在查阅本发明之后即刻对于一般熟习此项技术者显而易见。



图1

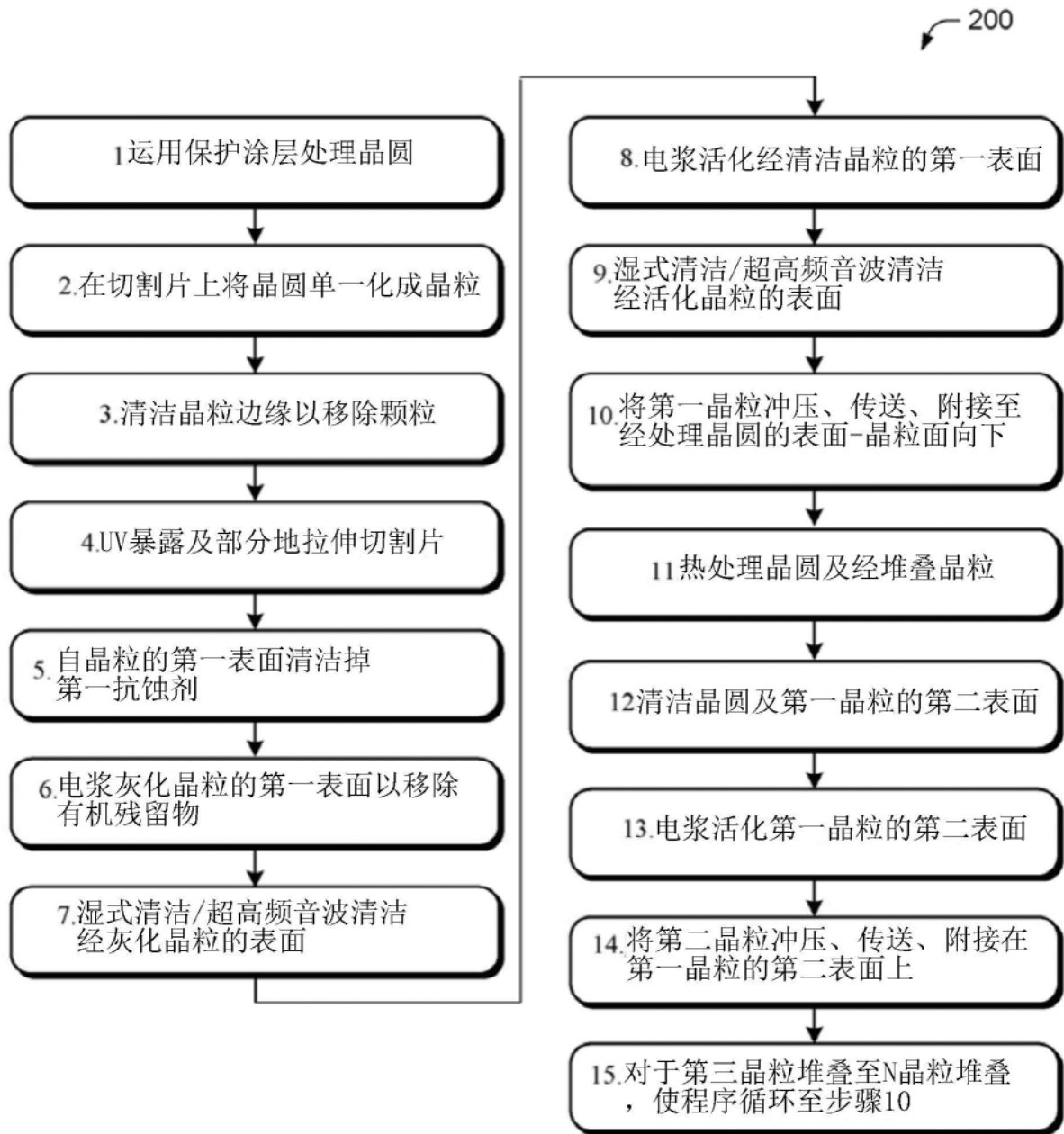


图2

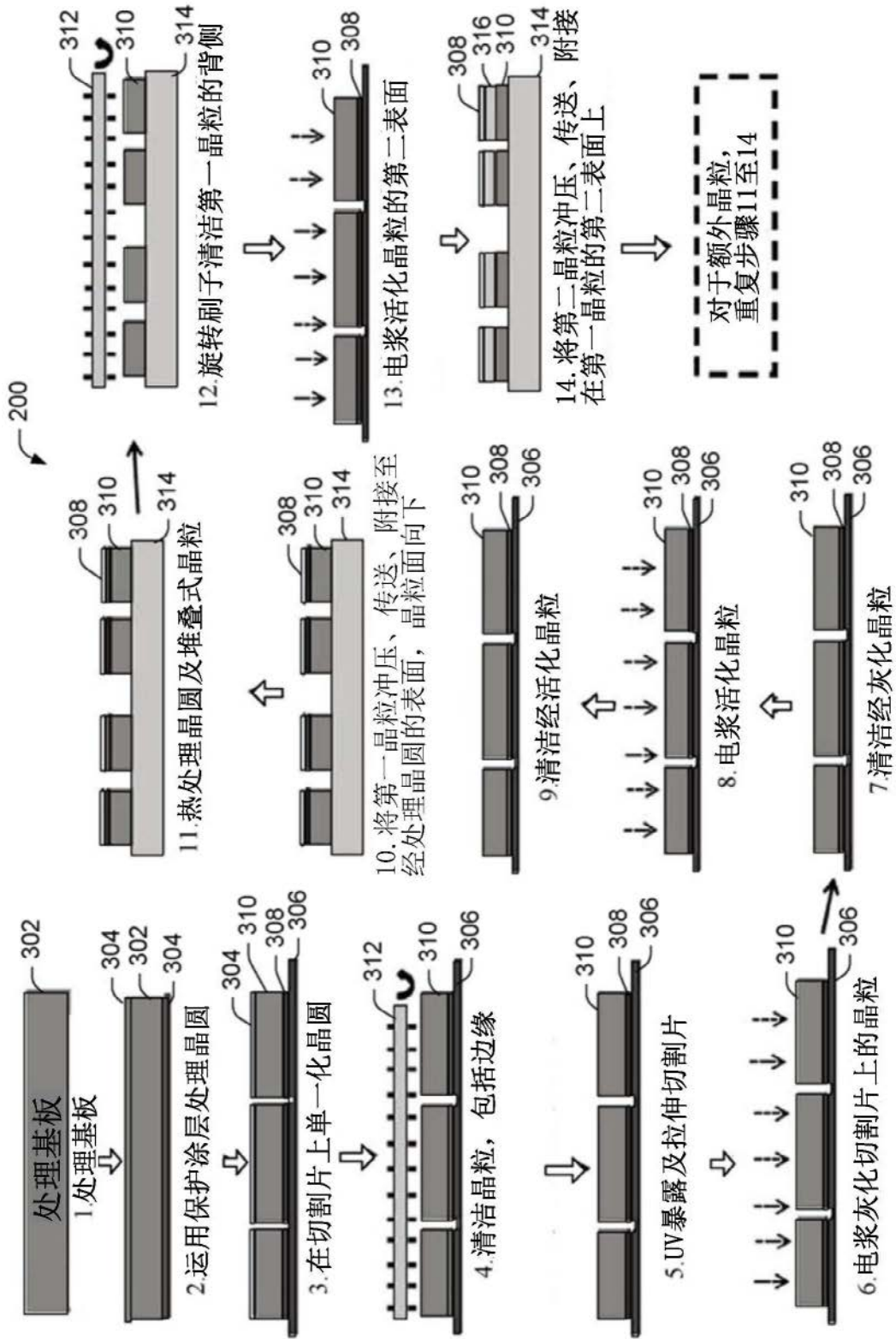


图3

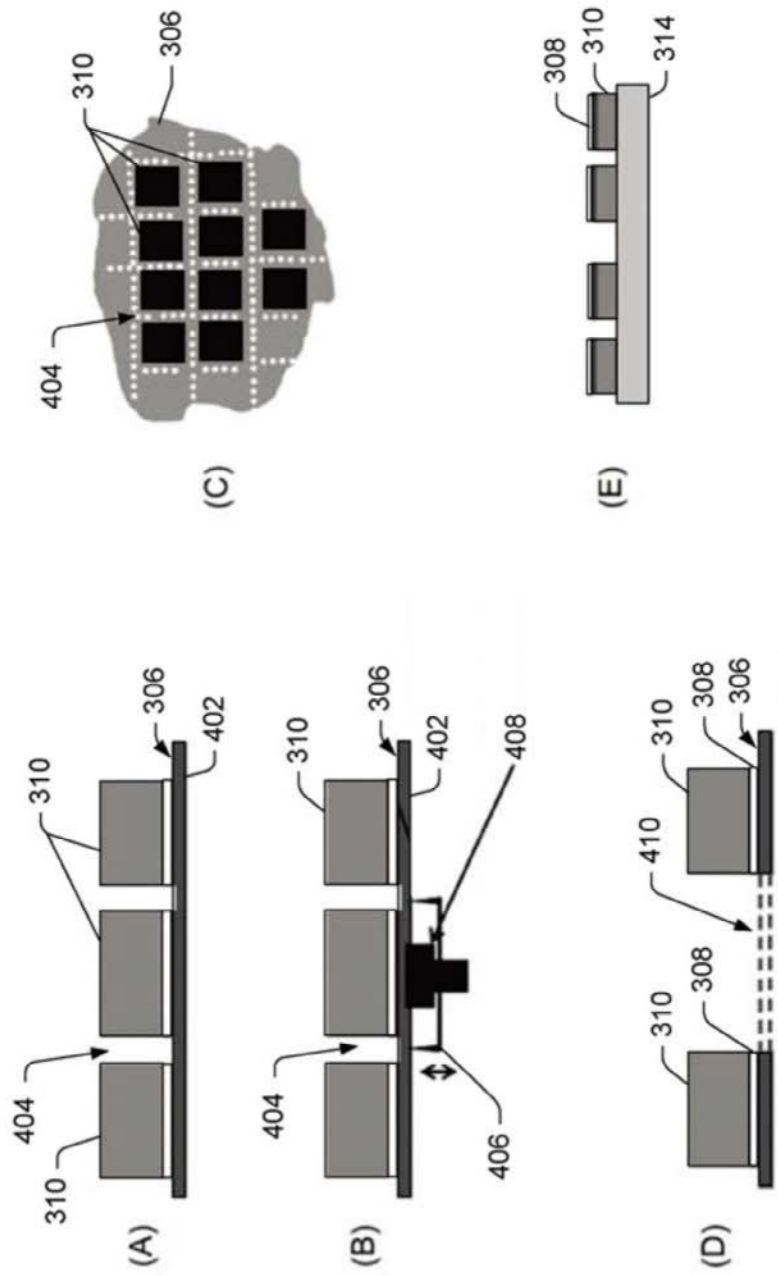


图4

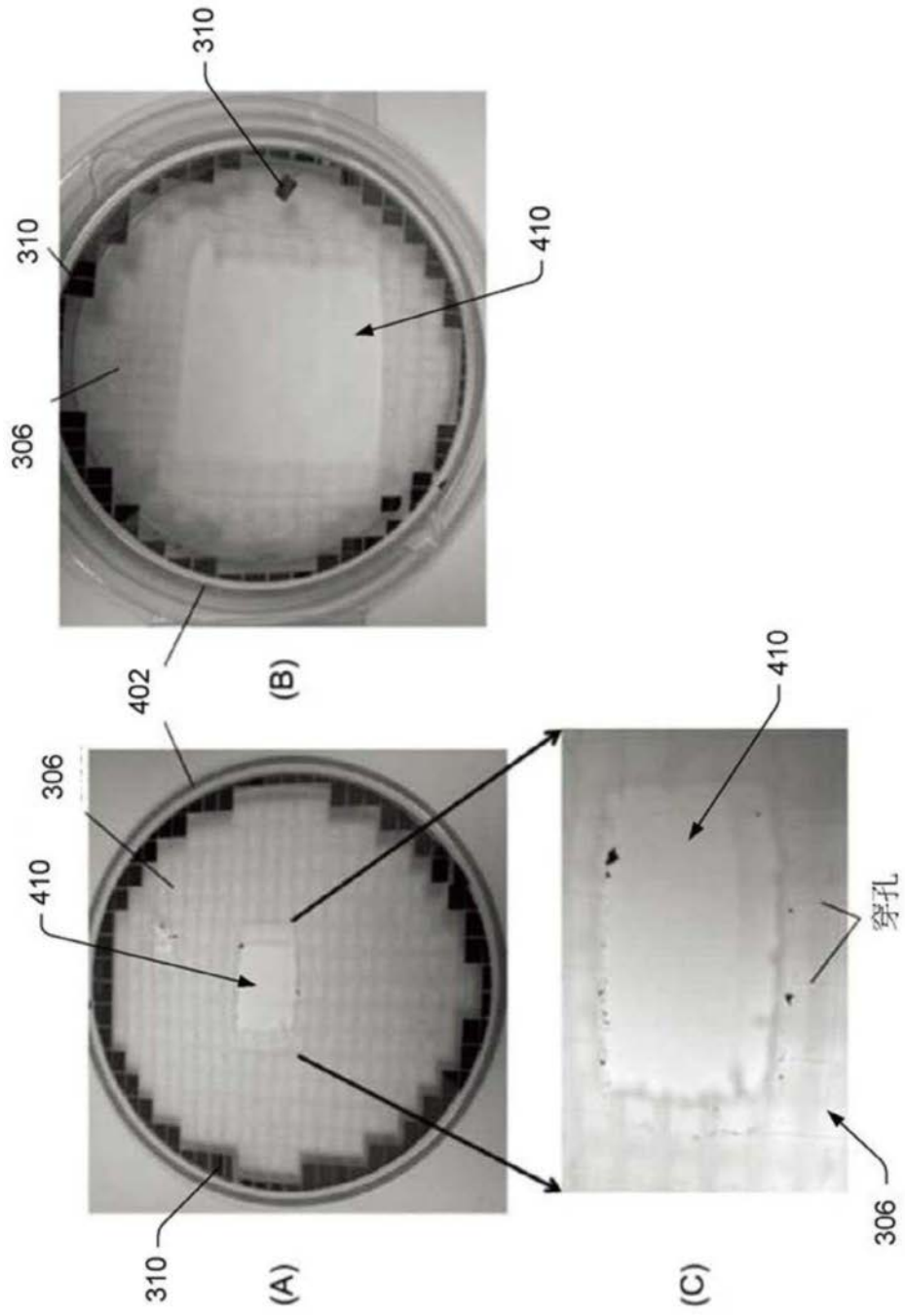


图5

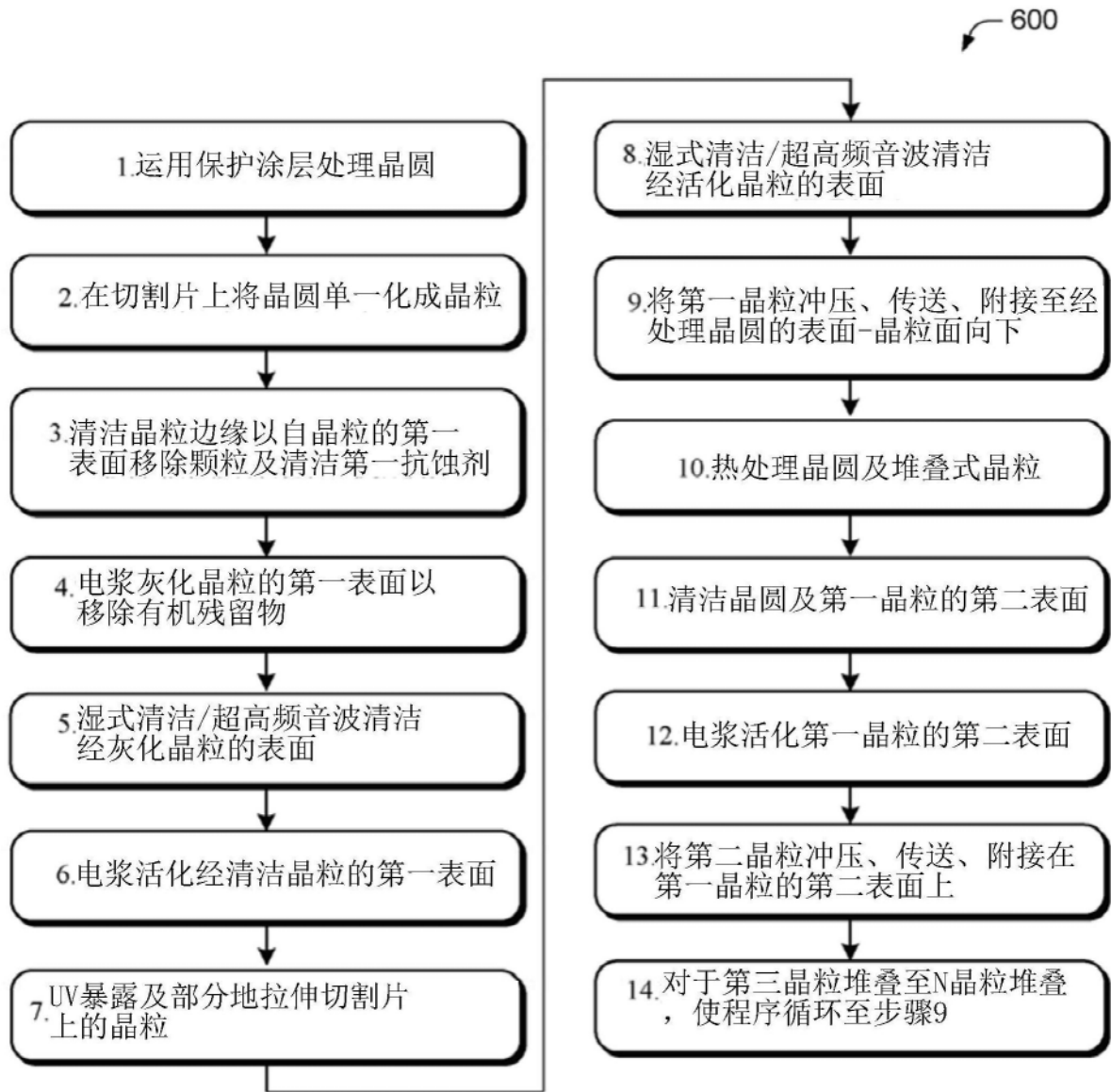


图6

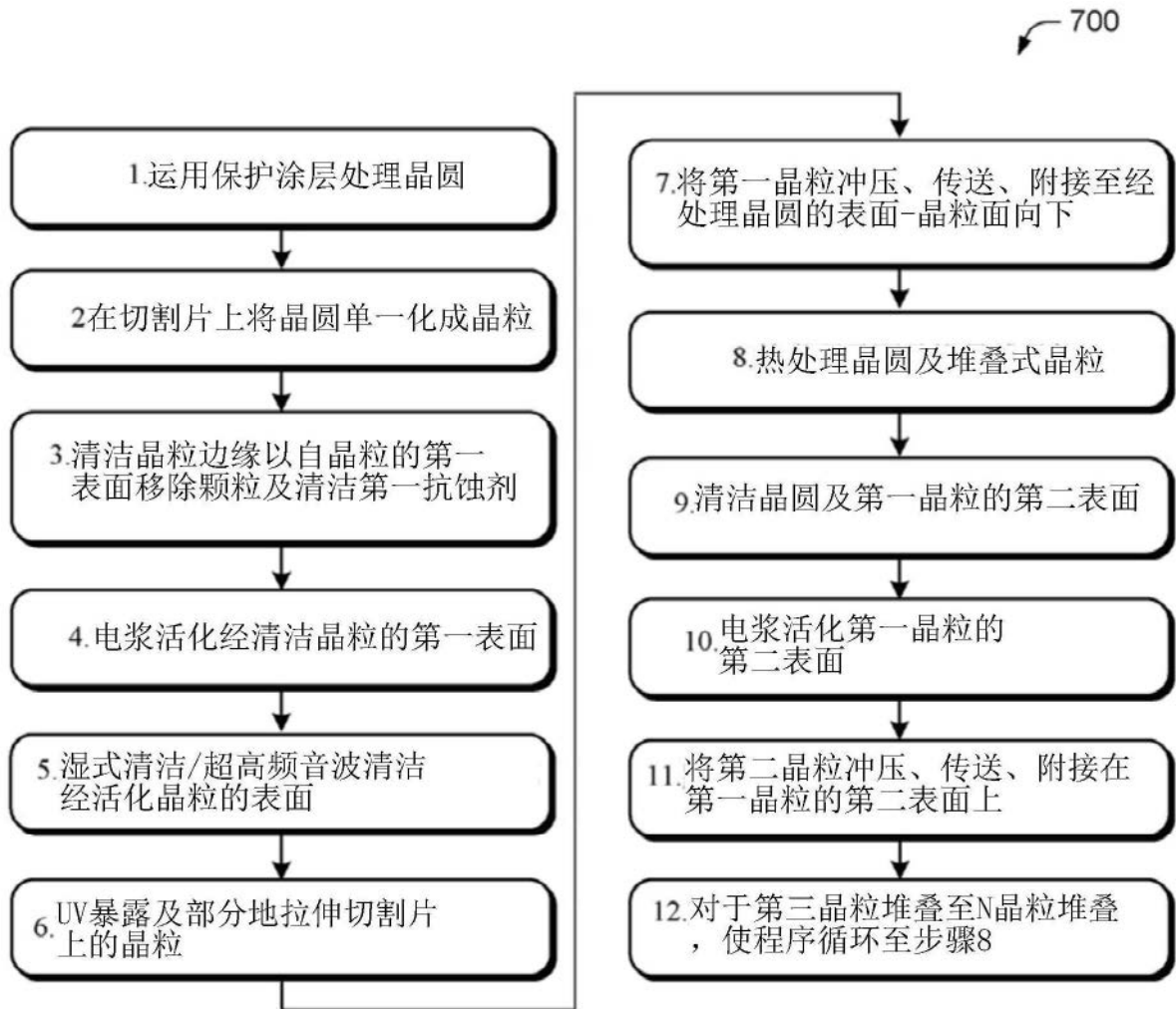


图7

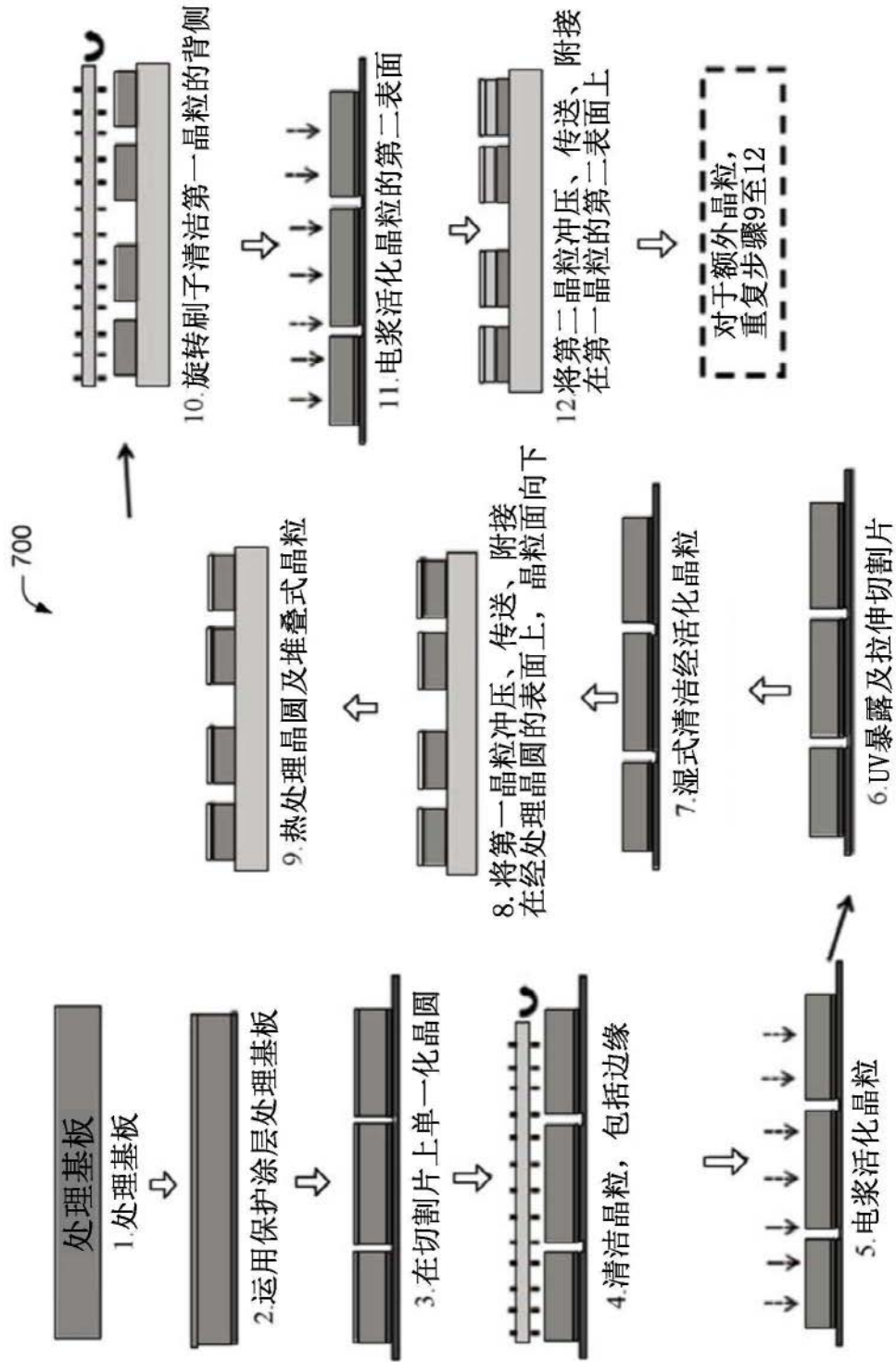


图8

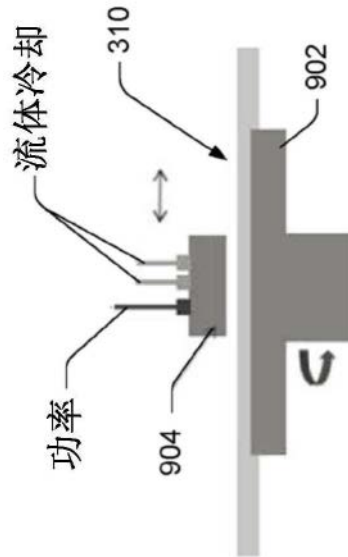


图9A

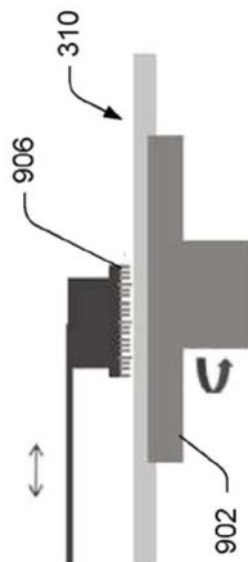


图9B

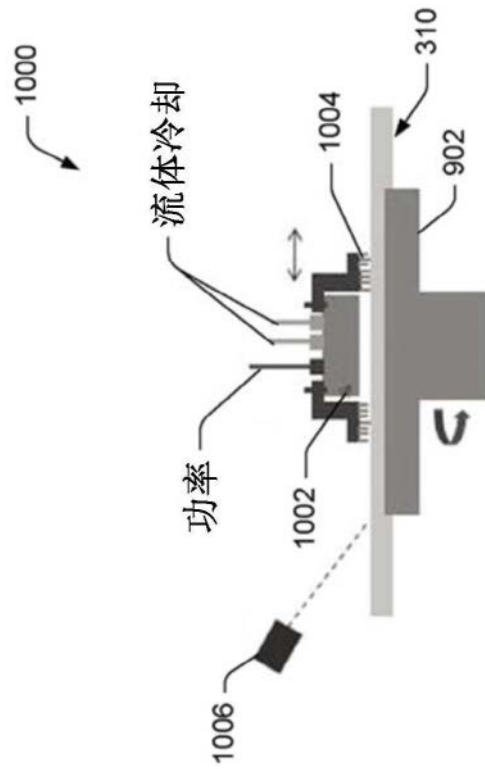


图10A

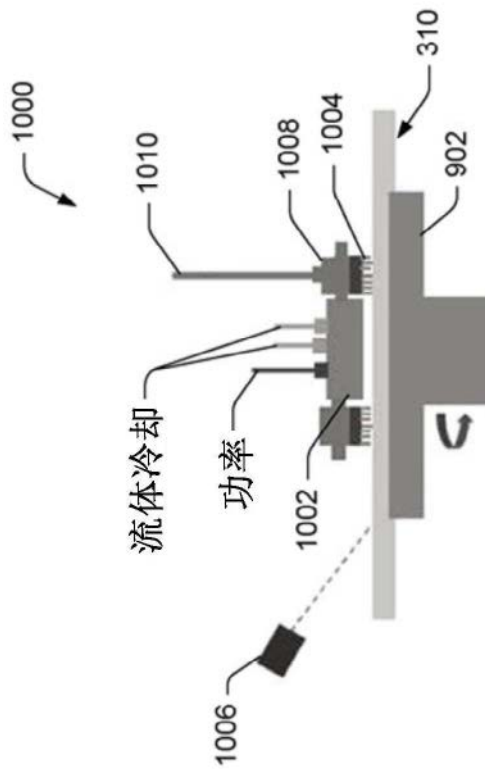


图10B