

公告本

310416

310416

申請日期	85.10.23
案 號	85112987
類 別	G09G 3/20

A4
C4

Int. Cl⁶

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	無垂直黑色條紋之二度空間CCD (電荷耦合元件) 影像感知器
	英 文	Two-Dimensional CCD Image Sensor Free From Vertical Black Streaks
二、發明 創作人	姓 名	中 柴 康 隆
	國 籍	日 本
	住、居所	東京都港區芝五丁目7番1號 日本電氣株式會社內
三、申請人	姓 名 (名稱)	日本電氣股份有限公司 (日本電氣株式會社)
	國 籍	日 本
	住、居所 (事務所)	東京都港區芝五丁目7番1號
	代 表 人 姓 名	金子尚志

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

日 本 國 (地 區) 申請專利，申請日期： 案號： ， ☐有 ☒無主張優先權
1995年10月25日 特 願 平 7-302123號

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(1)

發明背景

發明領域

本發明係有關一種二度空間 CCD (電荷耦合元件) 影像感知器。

相關技術說明

傳統之二度空間 CCD 影像感知器包括：配置成接收來自發光二極體的矩陣陣列之電荷包之許多垂直傳遞通路、連接於垂直傳遞通路以便沿垂直傳遞通路逐列移動電荷包之許多列電極、以及配置成接收來自垂直傳遞通路之電荷包的一個水平傳遞通路。該水平傳遞通路是由許多攙雜的鄰接區域圖樣形成的。每一圖樣中有第一以及第二組的一個儲存區域和兩個屏障區域。成群的電極相繼配置於水平傳遞通路上。每一群中有第一、第二、第三、及第四電極，且每一個電極有絕緣層膜穿插其間而與鄰接電極部分重疊。為了沿水平傳遞通路移動電荷包，第一和第二電極連接成對而第三和第四電極連接成對，且個別電極對則由相反相位之時鐘電壓脈衝所驅動。每一群之第一和第三電極分別壓在第一和第二組的儲存區域上，該群之第二電極則壓在第一組的屏障區域上且有絕緣層膜穿插其間而與最後一列電極部分重疊，而該群之第四電極則壓在第二組的屏障區域。在習用技術的水平傳遞通路中，第一組的儲存區域和第一組的屏障區域之一是連接到對應的垂直傳遞通路以接收自其中傳來的電荷包。

五、發明說明(2)

不過當 CCD 影像感知器連接到個別映像監視器時，某些監視器螢幕上會出現一些垂直黑色條紋。影像感知器被認定是導致此失真現象的因素。由於影像感知器有實質的失真率，故存在著消除垂直黑色條紋的必要。

發明概述

所以本發明的一個目的是提供一種無垂直黑色條紋之二度空間 CCD 影像感知器。

本發明是基於在習用技術中，發現在垂直傳遞通路與水平傳遞通路之間的某些接面區域內存在著很深的電位阱，這是由於每一接面區域內呈現兩個電位之偏壓電極，而來自某些垂直傳遞通路的電荷包會被這個電位阱捕獲。

本發明的目的是藉著供應一種水平傳遞通路而獲得的，其中每一圖樣之第二和第三區域都連接到對應的垂直傳遞通路，使得來自垂直傳遞通路的電荷包專由第二和第三區域所接收以待移動到第一區域。以此種配置，在水平傳遞通路的每一登錄點上只有一個電極與每一垂直傳遞通路聯結。

更特別地，本發明所提供之二度空間 CCD 影像感知器包括：發光二極體的矩陣陣列、配置成接收來自發光二極體的矩陣陣列之電荷包的許多垂直傳遞通路、連接於垂直傳遞通路以便沿垂直傳遞通路逐列移動電荷包的許多列電極、以及一個水平傳遞通路。此一水平傳遞通路有許多階段以接收來自對應垂直傳遞通路之電荷包。每一

五、發明說明(3)

階段是由鄰接區域形成的，而每一區域則劃分成第一以及第二組的一個儲存區域和兩個屏障區域。提供分別對應於水平傳遞通路各階段的許多電極群。每一電極群中有鄰接的第一、第二、第三、及第四電極，為了沿水平傳遞通路逐列移動電荷包，第一和第二電極連接在一起以接收第一相位時鐘脈衝，而第三和第四電極連接在一起以接收相反的第二相位時鐘脈衝。第一和第三電極分別壓在第一和第二組的儲存區域上，而第二和第四電極則壓在第一和第二組的屏障區域上。根據本發明，第一組的屏障區域是連接到對應的垂直傳遞通路以便專門接收來自其中的電荷包。

圖式簡述

本發明將參照所附圖示加以詳細說明。

第1圖係二度空間CCD(電荷耦合元件)影像感知器之方塊圖；

第2圖係習用技術中二度空間CCD影像感知器之部分平面圖；

第3圖係第2圖中沿3-3線所取之截面圖；

第4圖所示係習用技術之影像感知器在垂直傳遞通路與水平傳遞通路之間的接面區域的跳升電位剖面圖；

第5圖係根據本發明實施例1之二度空間CCD影像感知器一部分的平面圖；

第6圖係第5圖中沿6-6線所取之截面圖；

第7圖所示係根據本發明實施例1在垂直傳遞通路與

五、發明說明(4)

水平傳遞通路之間的接面區域的跳升電位剖面圖；

第8圖和第9圖係根據本發明之修飾實施例的平面圖；以及

第10圖所示係根據本發明修飾實施例在垂直傳遞通路與水平傳遞通路之間的接面區域的跳升電位剖面圖。

詳細說明

在進一步詳細說明本發明之前，先參照第1圖到第4圖說明習用技術會有幫助，習用技術之二度空間CCD（電荷耦合元件）影像感知器具有一發光二極體1的矩陣陣列，以及許多垂直移動登錄器亦即垂直CCDs2-1, 2-2, ---2-n。每一垂直CCD是由一系列電荷傳遞單元所形成。對應列之傳遞單元是由列電極3連接到供應時鐘電壓脈衝之時鐘脈衝端子上。在垂直空白期間內，將激發脈衝施加於給定列上之傳遞單元以接收帶電電荷或來自發光二極體1的電荷包。接續四-相位時鐘脈衝 $\phi V1$ 到 $\phi V4$ 的應用，於每一接續之水平空白期間導致所有垂直CCDs2移下它們的傳遞通路，使得底列之電荷包傳遞到水平移動登錄器或水平CCD4。在水平掃描期間水平CCD4內的電荷包會連續經由其傳遞通路送到放大器5以回應相反相位的時鐘脈衝 $\phi H1$ 到 $\phi H2$ 並施加於未標示的外部電路上。

虛線矩形4A框起的一部分垂直CCDs2-1, 2-2及水平CCD4以及此一部份之細部圖展示於第2圖和第3圖。垂直CCDs2-1, 2-2的傳遞通路屬N-型導電性且分別以標碼

五、發明說明(5)

6-1, 6-2 表出。這些垂直傳遞通路 6 向下延伸並連接到水平 CCD4 的傳遞通路而橫斷列電極 11, 12 和 13。應注意列電極 13 是時鐘電壓脈衝 ϕ_{VL} 所施加的最後一個電極。水平傳遞通路 14 具有許多由三種不同雜質攙雜區域包含 N-型導電性之儲存區域 A、N-型導電性之屏障區域 B、N-型導電性之屏障區域 C 之重複圖樣。每一垂直傳遞通路 6 都有一個“電荷傳遞階段”當中提供了一群六個鄰接攙雜區域。每一階段則劃分成一個第一組的儲存區域 A1 和兩個屏障區域 B1, C1、一個第二組的儲存區域 A2 和屏障區域 B2, C2, 且每一組對應於兩個相反相位之時鐘電壓脈衝之一。注意在每一組中屏障區域 C 的供應是為了避免電荷回溢, 屏障區域 B 的供應是為了達成將電荷高速傳遞到儲存區域 A。CCD 影像感知器的所有元件都是形成在 P-型基片 15 上。

在垂直傳遞通路 6 與水平傳遞通路 14 之間的每一接面區域中, 儲存區域 A1 和屏障區域 B1 向上延伸到垂直傳遞通路 6-1 而屏障區域 B1 更延伸到儲存區域 A1 使得屏障區域 B1 專與垂直傳遞通路 6-1 的下端接觸。

所有雜質攙雜區域都覆蓋著二氧化矽絕緣層膜 17, 其上形成有多晶矽之電極 11 到 13。多晶矽構成之水平傳遞電極 7 到 10 也形成在二氧化矽絕緣層膜 17 上, 其位置是儲存區域 A1 和 A2 上分別覆蓋有水平傳遞電極 7-1 和 9-1。屏障區域 B1, C1 上覆蓋著電極 8-1 而屏障區域 B2, C2 則覆蓋著電極 10-1。電極 8-1 具有水平延伸上方區部分覆

五、發明說明(6)

蓋住電極 7-1 的上緣。除此之外，電極 8-1 的上緣會部分覆蓋住垂直 CCDs 的最後電極 13。利用絕緣內層 19 隔離這些重疊區。緊鄰的傳遞電極 7 和 8 是連接在一起以接收時鐘脈衝 $\phi H2$ 。水平 CCD4 的靠下側是由通路阻斷器 16 和 18 所定義，而絕緣內層 19 和遮光層膜 20 則形成在水平 CCD4 的電極 7 到 10 上同時也在垂直 CCDs2 之列電極 11 到 13 上。每一列電極和每一水平傳遞電極之邊緣都會與緊鄰的電極部分重疊，且重疊區之間的空間則填有絕緣內層 19。

所以在習用技術中，在垂直傳遞通路 6-1 與水平傳遞通路 14 之間的接面區域內提供兩個等電位之偏壓電極（亦即 7-1，8-1）。結果在一臂上的最後電極 13 與另一臂上的等電位偏壓電極 7-1，8-1 之間產生電位差，而有如第 4 圖所示之電場電位剖面圖。由於垂直傳遞通路 6 之寬度較之其厚度是很小，剖面圖可用所謂窄小通路效應作修正而使之有緩慢改變的梯度，且修正後的剖面圖通常稱為“條紋電場”。由於垂直傳遞通路 6-1 與屏障區域 B1 之間縫隙以及屏障區域 B1 與儲存區域 A1 之間縫隙所產生之其他電位差的存在，當電荷包跨過這些縫隙時其電位會作階梯式滑落而造成如第 4 圖所示之跳升電位剖面圖。若最後列電極 13 是處於導通-狀態 (ON)，最後列電極 13 正下方的垂直傳遞通路 6-1 區會比剖面圖之階梯區還低，而電荷包會儲存於電位阱內如第 4 圖中虛線 21 所示。

五、發明說明(7)

不過習用 CCD 影像感知器中，如第 3 圖中清楚可見在傳遞電極 7-1 之水平延伸區與傳遞電極 8-1 之上方區間有一縫隙 "X"。由於縫隙 "X" 中填有二氧化矽且電極 7-1 和 8-1 電位相同，故於剖面圖之階梯區形成一很深的電位阱 22 (第 4 圖)。若電極 13 切換成關閉 - 狀態 (OFF)，虛線區域 21 的電位會升高而電荷包會滾過階梯區進入較低的電位區。因深電位阱 22 的存在，帶電電荷被部分捕獲或無法平滑地滾過階梯區進入較低的電位區，造成低的電荷傳遞效率 (因此有低的傳遞速度)。除此之外，因為技術差異而有非常少量電荷能自垂直 CCDs2 傳遞到水平 CCD4，CCD 影像感知器中電位阱 22 的深度會從一個垂直 - 到 - 水平之接面區域變換到另一個且各 CCD 影像感知器也會不同。所以某些 CCD 影像感知器中因深電位阱 22 所造成之電荷耗損變得很明顯而在監視器螢幕上會出現一些垂直黑色條紋。除此之外，由於每一垂直 - 到 - 水平之接面區域內有兩個電極，在最後列電極 13 與水平傳遞通路 14 上緣之間有一實質的空間 L1 (參照第 2 圖)。

為了克服習用技術之缺點，本發明提供一種從每一垂直 CCD 到水平 CCD 間的電荷傳遞路徑內不會產生深電位阱的 CCD 影像感知器。本發明之影像感知器對應區 4A 的詳細說明如第 5 圖和第 6 圖所示。

第 5 圖和第 6 圖如同垂直習用技術的方式，其中 CCDs 2-1, 2-2 的傳遞通路屬 N-型導電性且分別以標碼 6-1, 6-2 表出。與習用技術相似，本發明之水平傳遞通路 14

五、發明說明(8)

具有許多由三種不同雜質摻雜區域包含N-型導電性之儲存區域A(高摻雜)、N⁻-型導電性之屏障區域B(中等摻雜)、N⁺⁺-型導電性之屏障區域C(輕微摻雜)之重複圖樣，全都是形成在P-型基片15上。且每一垂直傳遞通路6具有一群六個鄰接區域A1, B1, C1, A2, B2和C2。

在每一群六個鄰接區域中，屏障區域C1有一個向上且沿水平延伸的區緊鄰一個屏障區域B1的向上延伸區(第5圖)，使得C1的這個區之寬度與位於其間介面上的垂直傳遞通路6-1相同。其餘區域A2, B2和C2互相間實質上是大小相等且形狀相同。

所有雜質濃度區域都覆蓋了二氧化矽絕緣層膜17，其上形成有複合矽之電極11到13。矩形水平傳遞電極27到30(複合矽)是形成於絕緣層膜17上，其位置是儲存區域A1和A2上分別覆蓋有水平傳遞電極27-1和29-1。屏障區域B1, C1上覆蓋著電極28-1而屏障區域B2, C2則覆蓋著電極30-1。每一個這類傳遞電極之垂直延伸邊緣會與緊鄰區域部分重疊。電極28-1的上緣會部分覆蓋住垂直CCDs的最後電極13。緊鄰的傳遞電極27和28是連接在一起以接收時鐘脈衝 $\phi H1$ ，而緊鄰的傳遞電極29和30則連接在一起以接收時鐘脈衝 $\phi H2$ 。

於水平通路14登錄處之等電位的電荷包傳遞路徑內看不見縫隙。這樣如第7圖所示於剖面圖之階梯區不會形成電位阱。若電極13切換成關閉-狀態，電荷包之儲存區域21的電位會升高而電荷會滾過階梯區進入較低的電

五、發明說明(9)

位區。因為沒有深電位阱的存在，電荷可以平滑地滾過階梯區進入較低的電位區，而達成電荷的高傳遞效率。

除此之外，由於每一垂直-到-水平之接面區域內只有一個電極，在最後列電極13與水平傳遞通路14上緣之間的空間L2比習用技術中的空間L1還小。因為發生於垂直-到-水平之面結區域內之窄小通路效應，這個區域內會產生條紋電場。由於減小的空間L2，實際上這個條紋電場效應之電位梯度較習用技術者還陡，如此令垂直傳遞通路6內的電荷包加速而以更高速度進入水平傳遞通路。

為比較測試的目的，習用技術與本發明之CCD影像感知器都是形成在雜質濃度為 $1 \times 10^{17} \text{ cm}^{-3}$ 的P-型基片15上，而有雜質濃度為 $5 \times 10^{17} \text{ cm}^{-3}$ 的垂直傳遞通路6-1，雜質濃度為 $4.6 \times 10^{17} \text{ cm}^{-3}$ 的屏障區域B1，雜質濃度為 $4.2 \times 10^{17} \text{ cm}^{-3}$ 的屏障區域C1，以及厚度 $0.25 \mu\text{m}$ 的電極間絕緣層膜。實驗發現習用技術之影像感知器大概70%會有垂直黑色條紋，而本發明之影像感知器則完全沒有垂直黑色條紋。

第8圖和第9圖係顯示本發明之修飾形式。第8圖中屏障區域B1的上緣是與水平傳遞通路14上緣對齊。所造成的電位剖面圖如第10圖所示有一階跳升不像第7圖中有兩階。替代地，第9圖所示，屏障區域B1朝垂直傳遞通路6-1延伸且專與之接觸，而屏障區域C1的上緣是與水平傳遞通路14上緣對齊。第9圖之電位剖面圖與第10圖所示相同。這些修飾中，最後電極13與水平傳遞通路14上緣之間的空間可作成比L2還小。

四、中文發明摘要(發明之名稱： 無垂直黑色條紋之二度空間 CCD)

(電荷耦合元件)影像感知器

二度空間 CCD 影像感知器中包括：配置成接收來自發光二極體(1)的矩陣陣列之電荷包之許多垂直傳遞通路(6)、連接於垂直傳遞通路以便沿垂直傳遞通路逐列移動電荷包之許多列電極(3)。水平傳遞通路(14)有許多階段以接收來自對應垂直傳遞通路(6)之電荷包。水平傳遞通路的每一階段是由第一以及第二組的一個儲存區域(A1;A2)和兩個屏障區域(B1,C1;B2,C2)。每一階段中提供有鄰接的第一、第二、第三、及第四電極(27,28,29,30)，第一和第二電極連接在一起以接收第一相位時鐘脈衝，而第三和第四電極連接在一起以接收相反的第二相位時鐘脈衝。第一和第三電極(27-1,29-1)分別壓在第一和第二組的儲存區域(A1;A2)上，而第二和第四電極(28-1,30-1)則壓在第一和第二組的屏障區域(B1,C1;B2,C2)。第一組的屏障區域(B1,C1)是連接到對應的垂直傳遞通路(6-1)以便專門接收來自其中的電荷包。

四、英文發明摘要 (發明之名稱: Two-Dimensional CCD Image Sensor Free)
From Vertical Black Streaks

In a two-dimensional CCD image sensor, vertical transfer channels (6) are arranged to receive charge packets from a matrix array of photodiodes (1), and row electrodes (3) are connected to the vertical transfer channels for shifting the charge packets row by row along the vertical transfer channels. A horizontal transfer channel (14) has stages for receiving charge packets from corresponding vertical transfer channels (6). Each stage of the horizontal transfer channel is formed with first and second sets of a storage region (A1; A2) and two barrier regions (B1, C1; B2, C2) each. For each stage, a group of first, second, third and fourth adjoining electrodes (27, 28, 29, 30) is provided, the first and second electrodes being connected to receive a first phase clock pulse and the third and fourth electrodes being connected to receive a second, opposite phase clock pulse. The first and third electrodes (27-1, 29-1) respectively overlie the storage regions of the first and second sets (A1, A2), and the second and fourth electrodes (28-1, 30-1) respectively overlie the barrier regions of the first and second sets (B1, C1; B2, C2). In order to eliminate vertical black streaks, the barrier regions (B1, C1) of the first set are connected to a corresponding vertical transfer channel (6-1) to exclusively receive charge packets therefrom.

六、申請專利範圍

1. 一種二度空間 CCD (電荷耦合元件) 影像感知器包括：

發光二極體 (1) 之矩陣陣列；配置成接收來自發光二極體 (1) 的矩陣陣列之電荷包之許多垂直傳遞通路 (6)；連接於垂直傳遞通路 (6) 以便沿垂直傳遞通路逐列移動電荷包之許多列電極 (3)；分別對應垂直傳遞通路 (6) 配置成接收來自該垂直傳遞通路之電荷包的一個水平傳遞通路 (14)，水平傳遞通路 (14) 具有許多分別對應垂直傳遞通路 (6) 的階段以接收來自該垂直傳遞通路之電荷包，每一階段是由鄰接區域組成而劃分成第一以及第二組的一個儲存區域 (A1; A2) 和兩個屏障區域 (B1, C1; B2, C2)，第一組的屏障區域 (B1, C1) 是連接到對應的垂直傳遞通路 (6-1) 以便專門接收來自其中的電荷包；以及許多分別對應於水平傳遞通路 (14) 各階段之電極群，每一電極群包含鄰接的第一、第二、第三、及第四電極 (27, 28, 29, 30)，該第一和第二電極 (27, 28) 連接在一起以接收第一相位時鐘脈衝，而該第三和第四電極 (29, 30) 連接在一起以接收相反的第二相位時鐘脈衝。第一和第三電極 (27-1, 29-1) 分別壓在第一和第二組的儲存區域 (A1; A2) 上，而第二和第四電極 (28-1, 30-1) 則壓在第一和第二組的屏障區域 (B1, C1; B2, C2)。

2. 如申請專利範圍第 1 項之二度空間 CCD 影像感知器，其中第一以及第二組的一個儲存區域 (A1; A2) 攙雜了高濃度的雜質，第一組的屏障區域 (B1, C1) 分別攙雜

六、申請專利範圍

了中等濃度和低濃度的雜質，而第二組的屏障區域(B2,C2)則分別攙雜了中等濃度和低濃度的雜質。

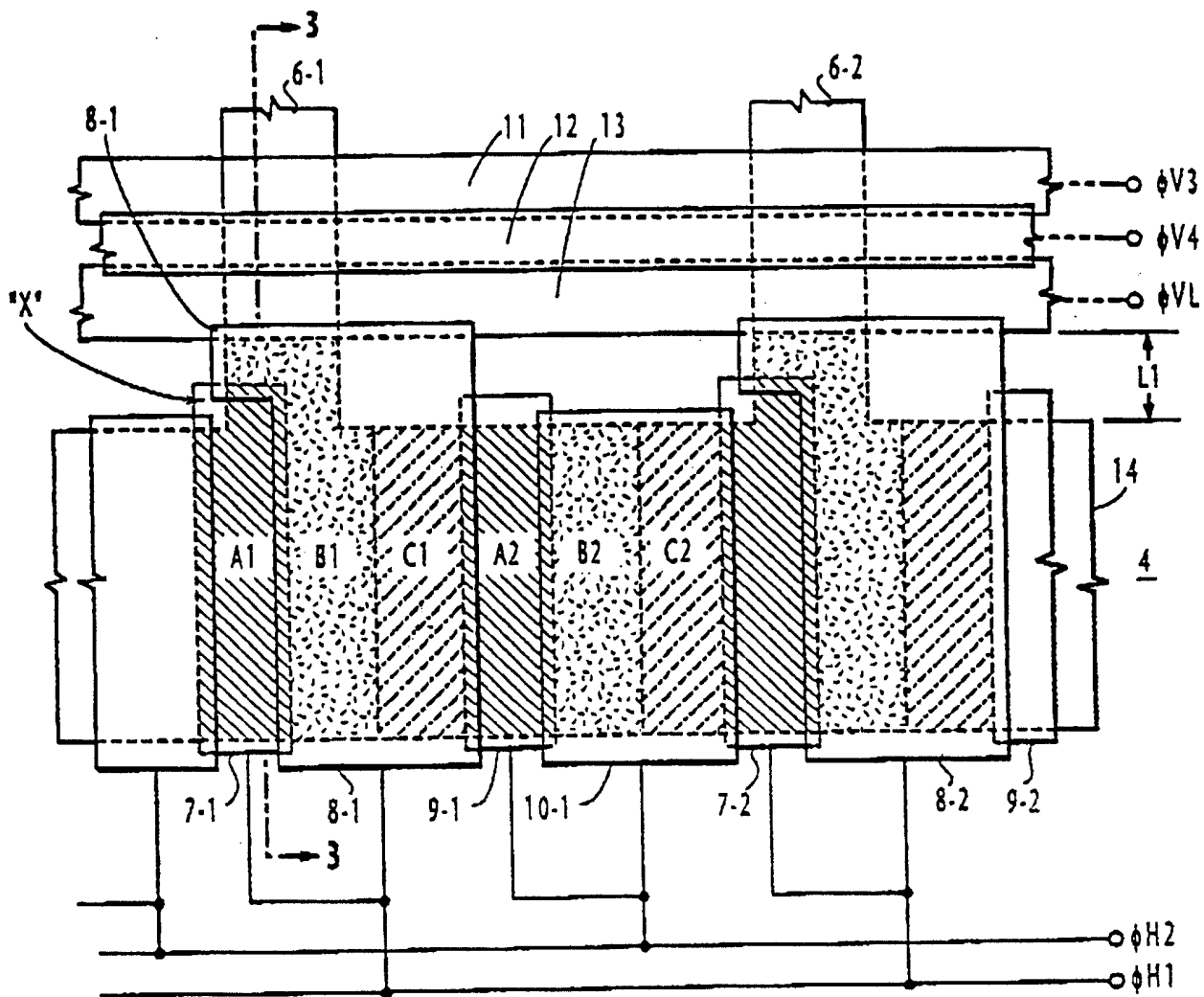
3. 如申請專利範圍第1項之二度空間CCD影像感知器，其中第一組的屏障區域(B1,C1)包含一個區延伸進入對應的垂直傳遞通路(6-1)而第二電極(28)則包含一個區壓在第一組的該屏障區域(B1,C1)的延伸區之上。
4. 如申請專利範圍第1項之二度空間CCD影像感知器，其中第一組的屏障區域(B1,C1)包含一個區延伸進入對應的垂直傳遞通路(6-1)而第二電極(28)則包含一個區壓在第一組的該屏障區域(B1,C1)之一的延伸區之上。

(請先閱讀背面之注意事項再填寫本頁)

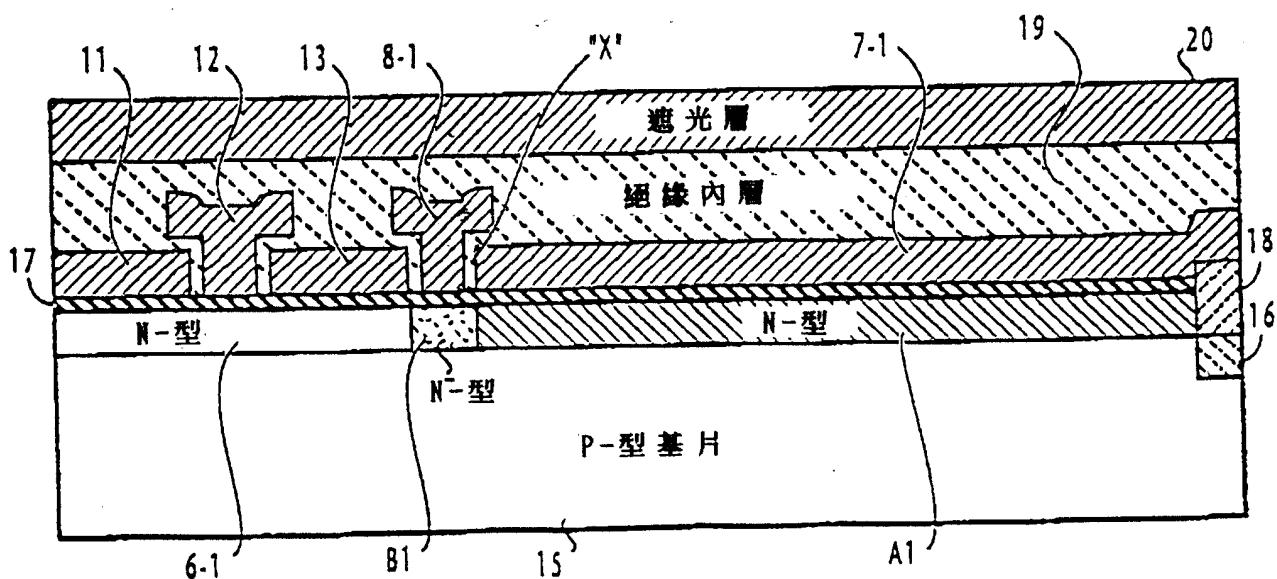
裝

訂

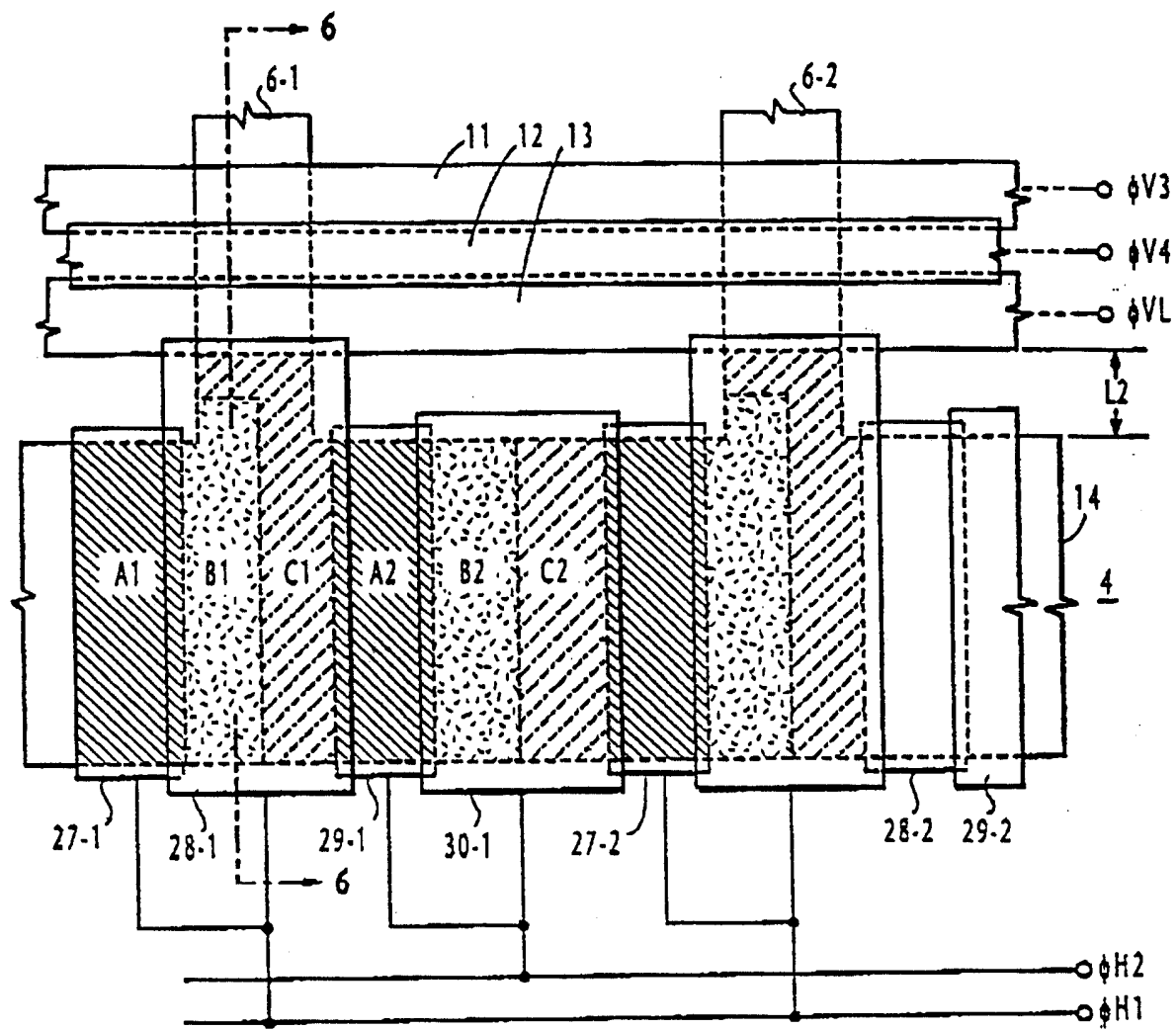
線



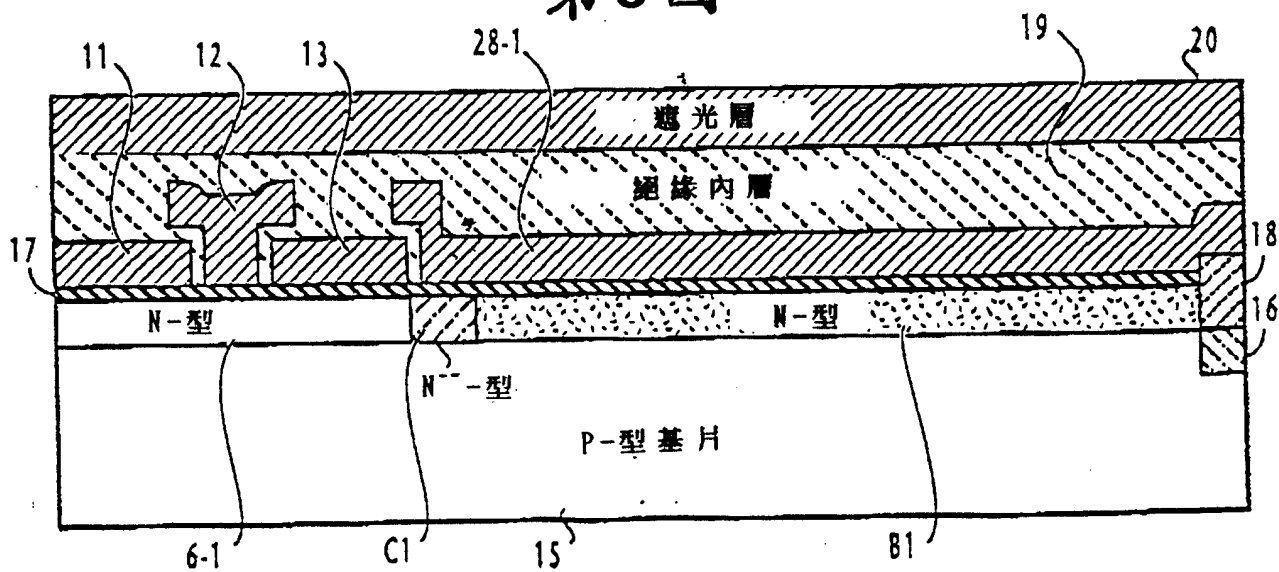
第2圖



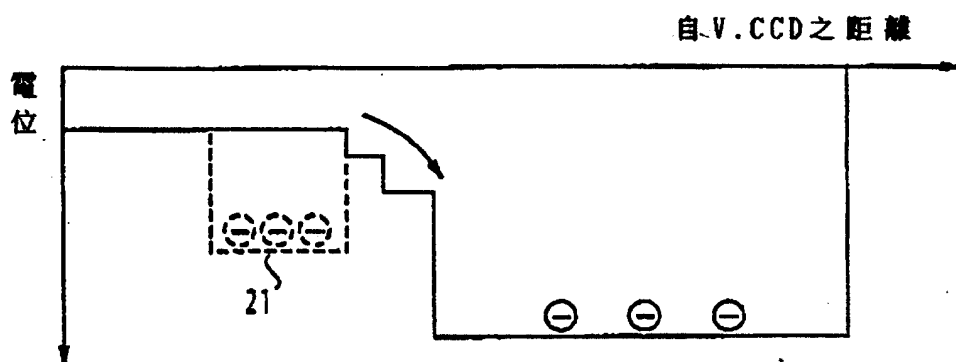
第3圖



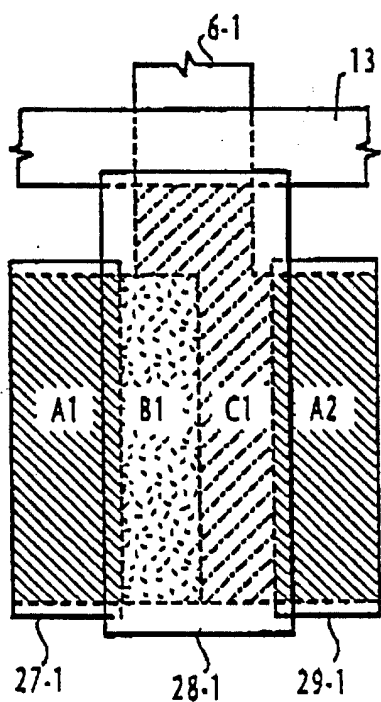
第5圖



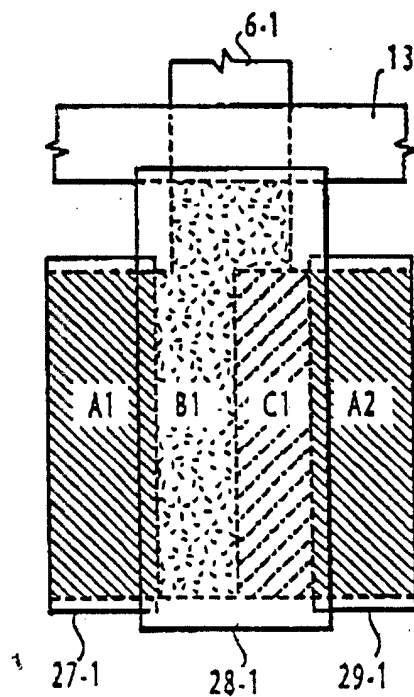
第6圖



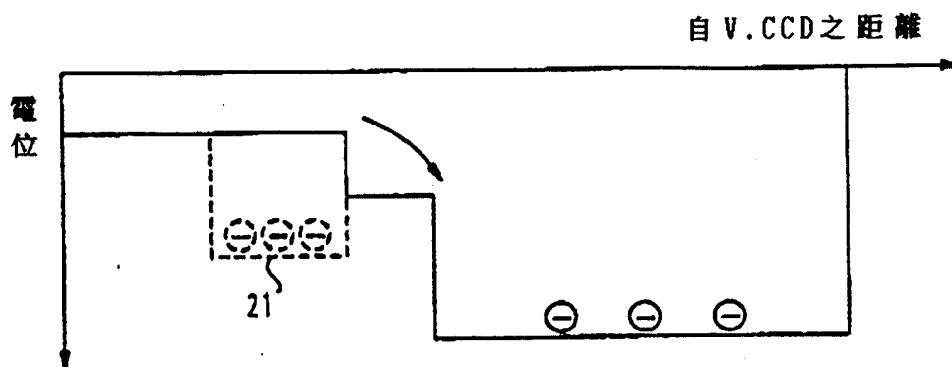
第7圖



第8圖



第9圖



第10圖