

12

DEMANDE DE BREVET D'INVENTION

A1

(22) Date de dépôt : 29.08.90.

(30) Priorité : 22.11.89 JP 30534689.

(43) Date de la mise à disposition du public de la demande : 24.05.91 Bulletin 91/21.

(56) Liste des documents cités dans le rapport de recherche : *Le rapport de recherche n'a pas été établi à la date de publication de la demande.*

⑥ Références à d'autres documents nationaux apparentés :

71 Demandeur(s) : MITSUBISHI DENKI KABUSHIKI
KAISHA — JP.

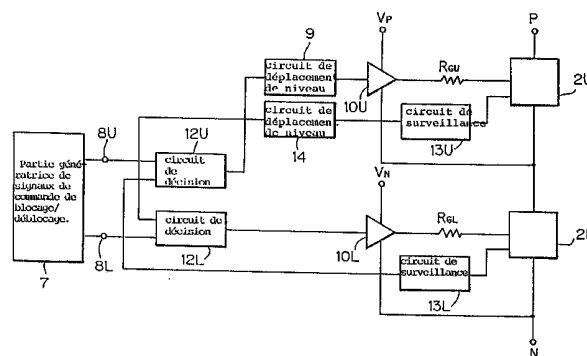
(72) Inventeur(s) : Fukunaga Masanori.

(73) Titulaire(s) :

(74) Mandataire : Cabinet Rodhain Claude.

(54) Circuit d'attaque de dispositifs de commutation.

57 Des circuits de surveillance de branches supérieure et inférieure (13U, 13L) surveillent l'état passant/bloqué de dispositifs de commutation de branches supérieure et inférieure (2U, 2L). La partie génératrice de signaux de commande de blocage/déblocage (7) produit des signaux de commande pour commander le blocage/déblocage des dispositifs de commutation (2U, 2L). Des circuits de décision de branches supérieure et inférieure (12U, 12L) attaquent alternativement les dispositifs de commutation des branches supérieure et inférieure (2U, 2L) dans des conditions prédéterminées sur la base des signaux de surveillance issus du circuit de surveillance (13U, 13L) et des signaux de commande. Par conséquent, un temps mort nécessaire est automatiquement créé entre le blocage de l'un des dispositifs de commutation (2U, 2L) et le déblocage de l'autre dispositif de commutation sans qu'il soit nécessaire de fixer un temps mort dans les branches supérieures et inférieures pour les signaux de commande.



La présente invention concerne un circuit d'attaque
5 de dispositifs de commutation pour attaquer des dispositifs de
commutation qui sont montés en "totem pole" entre une borne de
puissance à haut potentiel et une borne de puissance à bas
potentiel.

La figure 1 est un schéma synoptique représentant un
10 circuit onduleur à modulation de largeur d'impulsions d'un
montage en pont triphasé, qui est généralement employé pour
exciter un moteur 1 tel qu'un moteur sans balais triphasé, par
exemple. Comme cela est représenté sur la figure 1, trois
15 paires de dispositifs de commutation de puissance montés en
totem pole 2U et 2L, 3U et 3L, et 4U et 4L sont montés en
parallèle entre une borne de puissance à haut potentiel P et
une borne de puissance à bas potentiel N. Les dispositifs de
commutation de puissance 2U, 2L, 3U, 3L, 4U et 4L sont
20 débloqués, c'est-à-dire rendus conducteurs, ou "passants", ou
bloqués par des signaux de commande issus d'un circuit de
commande 5.

La figure 2 est un schéma partiellement synoptique
représentant une partie du circuit de commande 5 qui est
relative à des dispositifs de commutation de puissance
25 monophasés 2U et 2L. Dans le circuit représenté sur la figure
2, des transistors bipolaires à grille isolée (appelés ci-
après "transistors") 6U et 6L sont employés comme dispositifs
de commutation 2U et 2L.

Considérant la figure 2, on voit qu'une partie
30 génératrice de signaux de commande de blocage/déblocage 7
produit des signaux de commande pour commander le
blocage/déblocage des transistors 6U et 6L, et fournit ces
signaux à une borne d'entrée 8U d'une branche supérieure d'un
côté à tension élevée et à une autre borne d'entrée 8L d'une

branche inférieure d'un côté à tension basse, respectivement. Le signal de commande reçu à la borne d'entrée 8U a son niveau déplacé vers le haut dans un circuit de déplacement de niveau 9 et est appliqué à l'entrée d'un amplificateur d'attaque 10U
5 auquel une tension élevée V_P d'une source de tension est appliquée, tandis que le signal de commande reçu à la borne d'entrée 8L est appliqué directement à l'entrée d'un amplificateur d'attaque 10L auquel une tension V_N d'une source à basse tension est appliquée. Le circuit de déplacement de
10 niveau 9 peut être constitué par un photocoupleur 11 qui est formé d'un élément émetteur de lumière 11a et d'un élément récepteur de lumière 11b, comme cela est représenté sur la figure 4, par exemple. Le signal de commande reçu à la borne 8U est appliqué à l'élément émetteur de lumière 11a, et
15 l'élément récepteur de lumière 11b est relié à la tension V_P de la source à tension élevée, ce qui produit un signal de commande à tension élevée. Les amplificateurs d'attaque 10U et 10L amplifient les signaux de commande reçus. Le signal de sortie de l'amplificateur d'attaque 10U est appliqué à la
20 grille du transistor de la branche supérieure par l'intermédiaire d'une résistance de grille R_{GU} , tandis que le signal de sortie de l'amplificateur d'attaque 10L est appliqué à la grille du transistor 6L de la branche inférieure par l'intermédiaire d'une autre résistance de grille R_{GL} .

25 La figure 3 est un chronogramme représentant les signaux de commande de blocage/déblocage qui sont appliqués aux bornes d'entrées 8U et 8L. Lorsque le transistor 6U de la branche supérieure et le transistor 6L de la branche inférieure sont débloqués simultanément, un court-circuit est
30 créé entre la borne de puissance à haut potentiel P et la borne de puissance à bas potentiel N, et un courant de court-circuit de grande intensité circule dans les transistors 6U et 6L, de sorte que ces transistors 6U et 6L risquent d'être détruits. Pour empêcher cela, des temps morts T_R sont prévus

dans les branches supérieure et inférieure entre les signaux de commande de blocage/déblocage qui sont appliqués aux bornes d'entrée 8U et 8L. A cette fin, la partie génératrice de signaux de commande de blocage/déblocage 7 représentée sur la figure 2 comprend une partie génératrice de signaux de déclenchement 7a et une partie génératrice de temps morts 7b. La partie génératrice de signaux de déclenchement 7a produit des signaux sans tenir compte des temps morts T_R des branches supérieure et inférieure, tandis que la partie génératrice de temps morts 7b fournit les temps morts T_R des branches supérieure et inférieure pour les signaux. Ces fonctions de la partie génératrice de signaux de déclenchement 7a et de la partie génératrice de temps morts 7b peuvent être remplies par un micro-ordinateur, par exemple. Ou bien, la fonction de la partie génératrice de signaux de déclenchement 7a peut être remplie par un micro-ordinateur, tandis que la fonction de la partie génératrice de temps morts 7b peut être remplie par un circuit tel qu'un circuit logique à retard.

Dans le circuit classique d'attaque de dispositifs de commutation ayant la structure décrite ci-dessus, les temps morts des branches supérieure et inférieure T_R doivent nécessairement être prévus entre les signaux de commande de blocage/déblocage pour les branches supérieure et inférieure. Par conséquent, le traitement nécessaire pour produire les signaux de commande de blocage/déblocage est compliqué, et la charge de travail du micro-ordinateur est fortement accrue, notamment dans le cas de commutation à fréquence élevée.

Par ailleurs, la durée T_R des temps morts des branches supérieure et inférieure est déterminée en fonction des temps de déblocage et de blocage des dispositifs de commutation et des temps de retard des amplificateurs d'attaque. Les temps de déblocage et de blocage des dispositifs de commutation de puissance varient suivant le type et le pouvoir de coupure de ces dispositifs de

commutation de puissance et avec les conditions de charge. Il a été nécessaire de fixer la durée T_R des temps morts des branches supérieure et inférieure, qui est généralement une période fixe, à la valeur de la période la plus longue déterminée dans les conditions les plus défavorables. De plus, les temps morts T_R des branches supérieure et inférieure doivent malheureusement être modifiés lorsque le type des dispositifs de commutation de puissance ou les conditions de charge changent.

L'invention concerne donc un circuit d'attaque de dispositifs de commutation pour attaquer des premier et deuxième dispositifs de commutation montés en totem pole entre une borne de puissance à haut potentiel et une borne de puissance à bas potentiel.

Un circuit d'attaque de dispositifs de commutation selon l'invention comprend des premiers moyens de surveillance reliés au premier dispositif de commutation pour surveiller l'état passant/bloqué de ce premier dispositif de commutation pour fournir un premier signal de surveillance, des deuxièmes moyens de surveillance reliés au deuxième dispositif de commutation pour surveiller l'état passant/bloqué du deuxième dispositif de commutation pour fournir un deuxième signal de surveillance, des moyens de fourniture de signaux de commande pour fournir un premier signal de commande commandant l'état passant/bloqué du premier dispositif de commutation et un deuxième signal de commande commandant l'état passant/bloqué du deuxième dispositif de commutation, des premiers moyens d'attaque reliés aux deuxièmes moyens de surveillance et aux moyens de fourniture de signaux de commande pour recevoir le deuxième signal de surveillance et le premier signal de commande pour fournir un premier signal d'attaque pour débloquer le premier dispositif de commutation à ce premier dispositif de commutation lorsque le deuxième signal de surveillance indique l'état bloqué du deuxième dispositif de

commutation et que le premier signal de commande commande le déblocage du premier dispositif de commutation, et des deuxièmes moyens d'attaque reliés aux premiers moyens de surveillance et aux moyens de fourniture de signaux de commande pour recevoir le premier signal de surveillance et le deuxième signal de commande pour fournir un deuxième signal d'attaque pour débloquent le deuxième dispositif de commutation à ce deuxième dispositif de commutation lorsque le premier signal de surveillance indique l'état bloqué du premier dispositif de commutation et que le deuxième signal de commande commande le déblocage du deuxième dispositif de commutation.

Selon l'invention, puisqu'un circuit d'attaque de dispositifs de commutation comprend des premier et deuxième moyens de surveillance pour surveiller l'état passant/bloqué de premier et deuxième dispositifs de commutation montés en totem pole et des premier et deuxième moyens d'attaque pour attaquer alternativement les premier et deuxième dispositifs de commutation dans des conditions prédéterminées sur la base de signaux de surveillance reçus des premiers et deuxièmes moyens de surveillance et de signaux de commande commandant le blocage/déblocage des premiers et deuxièmes moyens de commutation, un temps mort nécessaire est automatiquement créé entre le blocage de l'un des dispositifs de commutation et le déblocage de l'autre dispositif de commutation sans qu'il soit nécessaire de fixer un temps morts dans les branches supérieure et inférieure pour les signaux de commande commandant le déblocage/blocage des premiers et deuxièmes dispositifs de commutation, de sorte que des temps morts convenables dans les branches supérieure et inférieure sont régulièrement obtenus si le type des dispositifs de commutation ou les conditions de charge sont changés.

En conséquence, l'invention a pour but de fournir un circuit d'attaque de dispositifs de commutation qui peut

fournir régulièrement des temps morts dans les branches supérieure et inférieure sans qu'il soit nécessaire de fixer préalablement des temps morts, même si le type des dispositifs de commutation ou les conditions de charge sont changés.

5 Ces objets, caractéristiques et avantages de l'invention, ainsi que d'autres, apparaîtront mieux à la lecture de la description détaillée de l'invention donnée ci-après en relation avec les dessins annexés, dans lesquels :

10 - la figure 1 est un schéma synoptique représentant un circuit onduleur triphasé à modulation de largeur d'impulsions;

 - la figure 2 est un schéma partiellement synoptique d'un circuit d'attaque de dispositifs de commutation;

15 - la figure 3 est un chronogramme illustrant les temps morts dans les branches supérieure et inférieure pour les signaux de commande;

 - la figure 4 est un schéma de principe représentant un exemple de structure d'un circuit de déplacement de niveau;

20 - la figure 5 est un schéma synoptique représentant une forme de réalisation d'un circuit d'attaque de dispositifs de commutation selon l'invention;

 - la figure 6 est un schéma synoptique représentant un circuit matérialisant la forme de réalisation représentée sur la figure 5;

25 - la figure 7 est un chronogramme illustrant le fonctionnement du circuit représenté sur la figure 6;

 - les figures 8 à 13 sont des schémas de principe représentant divers exemples de structures de circuits pour surveiller l'état passant/bloqué des dispositifs de commutation; et

30 - la figure 14 est un schéma synoptique représentant un autre exemple de structure d'un circuit de surveillance.

 La figure 5 est donc un schéma synoptique représentant une forme de réalisation d'un circuit d'attaque de dispositifs de commutation selon l'invention. De même que la figure 2, la figure 5 ne représente que pour une seule

phase les dispositifs de commutation de puissance 2U et 2L qui sont montés en totem pole entre une borne de puissance à haut potentiel P et une borne de puissance à bas potentiel N.

5 Considérant la figure 5, on voit qu'une partie
génératrice de signaux de commande de blocage/déblocage 7
produit des signaux de commande pour commander l'état passant
ou bloqué des dispositifs de commutation de puissance 2U et
2L, et fournit ces signaux aux bornes d'entrée 8U et 8L,
respectivement. Les signaux de commande reçus aux bornes
10 d'entrée 8U et 8L sont appliqués à une entrée des circuits de
décision 12U et 12L, respectivement. Des circuits de
surveillance 13U et 13L surveillent l'état passant/bloqué des
dispositifs de commutation de puissance 2U et 2L,
respectivement. Le signal de sortie du circuit de surveillance
15 1U de la branche supérieure a son niveau déplacé vers le bas
par un circuit de déplacement de niveau 14 et est appliqué à
une entrée du circuit de décision 12L du côté de la branche
inférieure, tandis que le signal de sortie du circuit de
surveillance 13L du côté de la branche inférieure est appliqué
20 directement à une entrée du circuit de décision 12U du côté de
la branche supérieure. Le circuit de déplacement de niveau 14
peut être constitué par le photocoupler 11 représenté sur la
figure 4, par exemple.

25 Lorsqu'un signal de commande reçu de la partie
génératrice de signaux de commande de blocage/déblocage 7
commande le déblocage du dispositif de commutation de
puissance 2U du côté de la branche supérieure et que le signal
de sortie du circuit de surveillance 13L indique l'état bloqué
du dispositif de commutation de puissance 2L du côté de la
30 branche inférieure, le circuit de décision 12U fournit un
signal d'attaque pour débloquer le dispositif de commutation
de puissance 2U du côté de la branche supérieure. Ce signal
d'attaque a son niveau déplacé vers le haut par le circuit de
déplacement de niveau 9 qui est constitué par le photocouleur

11 représenté sur la figure 4, par exemple, et appliqué à la grille du dispositif de commutation de puissance 2U du côté de la branche supérieure par l'intermédiaire d'un amplificateur d'attaque 10U et d'une résistance de grille R_{GU} . Par conséquent, le dispositif de commutation de puissance 2U du côté de la branche supérieure est débloqué.

Lorsqu'un signal de commande reçu de la partie génératrice de signaux de commande de blocage/déblocage 7 commande le déblocage du dispositif de commutation de puissance 2L du côté de la branche inférieure et que le signal de sortie du circuit de surveillance 13U indique l'état bloqué du dispositif de commutation de puissance 2U du côté de la branche supérieure, le circuit de décision 12L fournit un signal de commande pour débloquer le dispositif de commutation de puissance 2L du côté de la branche inférieure. Ce signal d'attaque est appliqué à la grille du dispositif de commutation de puissance 2L du côté de la branche inférieure par l'intermédiaire d'un amplificateur d'attaque 10L et d'une résistance de grille R_{GL} . Par conséquent, le dispositif de commutation de puissance 2L du côté de la branche inférieure est débloqué.

La figure 6 est un schéma synoptique représentant un exemple de structure réalisée en employant des transistors bipolaires à grille isolée 6U et 6L, des portes ET 15U et 15L et des inverseurs 16U et 16L comme dispositifs de commutation de puissance 2U et 2L, circuits de décision 12U et 12L et circuits de surveillance 13U et 13L, respectivement, représentés sur la figure 5. Le fonctionnement du circuit représenté sur la figure 6 est maintenant décrit en relation avec le chronogramme représenté sur la figure 7.

On suppose qu'un signal de commande Sl_L reçu à la borne d'entrée 8L passe d'un niveau haut commandant le déblocage du transistor 6L du côté de la branche inférieure à un niveau bas commandant le blocage pendant qu'un signal de

commande $S1_U$ reçu à la borne d'entrée 8U passe simultanément d'un niveau bas commandant le blocage du transistor 6U du côté de la branche supérieure à un niveau haut commandant le déblocage à un instant t_1 . Un signal d'attaque $S3_L$ fourni par la sortie de la porte ET 15L passe au niveau bas en réponse au niveau bas du signal de commande $S1_L$, ce qui fait que la tension de grille V_{GL} (c'est-à-dire la valeur de la tension par rapport à la tension d'émetteur V_{EL}) du transistor 6L commence à diminuer. L'inverseur 16L reçoit la tension de grille V_{GL} afin de surveiller l'état passant/bloqué du transistor 6L. Le transistor 6L est bloqué à l'instant t_2 où la tension de grille V_{GL} devint inférieure à la tension de seuil $V_{TH(6L)}$ de ce transistor 6L. La tension de seuil $V_{TH(16L)}$ de l'inverseur 16L est fixée inférieure à la tension de seuil $V_{TH(6L)}$ du transistor 6L. Après que le transistor 6L s'est bloqué, la tension de grille V_{GL} tombe au-dessous de la tension de seuil $V_{TH(16L)}$ de l'inverseur 16L à l'instant t_3 , ce qui fait que le signal de surveillance $S2_L$ fourni par la sortie de l'inverseur 16L passe du niveau bas au niveau haut.

Le signal de commande à niveau haut $S1_U$ est également appliqué à une entrée de la porte ET 15U et, par conséquent, le signal d'attaque $S3_U$ fourni par la porte ET 15U passe du niveau bas au niveau haut lorsque le signal de surveillance $S2_L$, qui constitue l'autre signal d'entrée de la porte ET 15U, passe au niveau haut. En réponse à ces signaux, la tension de grille V_{GU} (c'est-à-dire la tension par rapport à la tension d'émetteur V_{EU}) commence à augmenter. Le signal de surveillance $S2_U$ fourni par la sortie de l'inverseur 16U passe du niveau haut au niveau bas à l'instant t_4 où la tension de grille V_{GU} est supérieure à la tension de seuil $V_{TH(16U)}$ de l'inverseur 16U, et le transistor 6U est déblocué à l'instant t_5 où la tension de grille V_{GU} est supérieure à la tension de seuil $V_{TH(6U)}$ du transistor 6U.

Par conséquent, un temps mort ayant une durée T_R est défini entre le blocage du transistor 6L et le déblocage du transistor 6U.

On suppose maintenant que le signal de commande S_{1U} passe au niveau bas et que le signal de commande S_{1L} passe au niveau haut à l'instant t_6 . En réponse au niveau bas du signal de commande S_{1U} , un signal d'attaque S_{3U} fourni par la sortie de la porte ET 15U passe au niveau bas, ce qui fait que la tension de grille V_{GU} du transistor 6U commence à diminuer. L'inverseur 16U reçoit la tension de grille V_{GU} afin de surveiller l'état passant/bloqué du transistor 6U. La tension de grille V_{GU} tombe au-dessous de la tension de seuil $V_{TH(6U)}$ du transistor 6U à l'instant t_7 , ce qui fait que ce transistor 6U est bloqué. La tension de seuil $V_{TH(16U)}$ de l'inverseur 16U est fixée plus bas que la tension de seuil $V_{TH(6U)}$ du transistor 6U. Après que le transistor 6U est bloqué, la tension de grille V_{GU} tombe au-dessous de la tension de seuil $V_{TH(16U)}$ de l'inverseur 16U à l'instant t_8 , ce qui fait que le signal de surveillance S_{2U} fourni par la sortie de l'inverseur 16U passe du niveau bas au niveau haut.

Le signal de commande à niveau haut S_{1L} est également appliqué à une entrée de la porte ET 15L et, par conséquent, le signal d'attaque S_{3L} fourni par la sortie de la porte ET 15L passe du niveau bas au niveau haut lorsque le signal de surveillance S_{2U} , qui constitue l'autre signal d'entrée de la porte ET 15L, passe au niveau bas. En réponse à ces signaux, la tension de grille V_{GL} du transistor 6L commence à augmenter. Le signal de surveillance S_{2L} fourni par la sortie de l'inverseur 16L passe du niveau haut au niveau bas à l'instant t_9 où la tension de grille V_{GL} est supérieure à la tension de seuil $V_{TH(16L)}$ de l'inverseur 16L, et le transistor 6L est débloquent à l'instant t_{10} où la tension de grille V_{GL} est supérieure à la tension de seuil $V_{TH(6L)}$ du transistor 6L.

Par conséquent, un autre temps mort de durée T_R est également défini entre le blocage du transistor 6U et le déblocage du transistor 6L.

5 On suppose ensuite que le signal de commande $S1_L$ également passe au niveau haut à l'instant t_1 où le signal de commande $S1_U$ est au niveau haut. Le signal de surveillance $S2_U$ fourni par la sortie de l'inverseur 16U est à ce moment au niveau bas pour indiquer l'état passant du transistor 6U et, par conséquent, le signal d'attaque $S3_L$ fourni par la sortie
10 de la porte ET 15L reste au niveau bas atteint avant que le signal de commande $S1_L$ passe au niveau haut. Par conséquent, le transistor 6L est empêché de se débloquent en réponse au niveau haut du signal de commande $S1_L$ lorsque le transistor 6U est à l'état passant en réponse au niveau haut du signal de
15 commande $S1_U$. Le signal de commande $S1_U$ passe du niveau haut au niveau bas à l'instant t_{12} , ce qui fait que le transistor 6U est bloqué et que le transistor 6L est bloqué absolument de la même manière que dans le fonctionnement décrit plus haut après l'instant t_6 . Le temps mort T_R est défini à cet instant,
20 comme cela a été décrit plus haut.

On suppose maintenant que le signal de commande $S1_U$ également passe au niveau haut à l'instant t_{13} où le signal de commande $S1_L$ passe au niveau haut. Le signal de surveillance $S2_L$ fourni par la sortie de l'inverseur 16L est au niveau bas,
25 ce qui indique l'état passant du transistor 6L et, par conséquent, le signal d'attaque $S3_U$ fourni par la sortie de la porte ET 15U reste au niveau bas atteint avant que le signal de commande $S1_U$ passe au niveau haut. Par conséquent, le transistor 6U est empêché de se débloquent en réponse au niveau
30 haut du signal de commande $S1_U$ lorsque le transistor 6L est à l'état passant en réponse au niveau haut du signal de commande $S1_L$. Le signal de commande $S1_L$ passe du niveau haut au niveau bas à l'instant t_{14} , ce qui fait que le transistor 6L est bloqué et le transistor 6U est débloquent absolument de la même

manière que dans le fonctionnement décrit plus haut après l'instant t_1 . Le temps mort T_R est défini à cet instant, comme cela est décrit plus haut.

Par conséquent, les transistors 6U et 6L ne sont pas
5 débloqués en même temps, même si les signaux de commande Sl_U et Sl_L passent simultanément au niveau haut, tandis que le temps mort T_R est nécessairement défini entre le blocage d'un des transistors et le déblocage de l'autre transistor.

Dans la forme de réalisation décrite ci-dessus, les
10 transistors 6U et 6L ne conduisent pas en même temps, même s'il n'est prévu absolument aucun temps mort entre les signaux de commande Sl_U et Sl_L ou si ces signaux de commande Sl_U et Sl_L passent simultanément au niveau haut. De plus, le temps mort correct T_R est nécessairement créé entre le blocage d'un
15 des transistors 6U et 6L et le déblocage de l'autre.

La forme de réalisation représentée sur la figure 6 peut être modifiée de plusieurs façons. Des modes de modification préférés sont décrits ci-après.

1°) Au lieu du transistor bipolaire à grille isolée 6U (6L),
20 le dispositif de commutation 2U (2L) peut être constitué par un dispositif du type commandé en tension analogue à un transistor bipolaire à grille isolée tel qu'un transistor MOS de puissance 17U (17L) représenté sur la figure 8, par exemple. Ou encore, un transistor bipolaire 18U (18L) peut
25 être employé comme cela est représenté sur la figure 9. Pour surveiller l'état passant/bloqué du transistor MOS de puissance 17U (17L) représenté sur la figure 8, sa tension de grille V_{GU} (V_{GL}) (c'est-à-dire la valeur de la tension par rapport à la tension de source V_{SU} (V_{SL})) peut être détectée
30 par l'inverseur 16U (16L) représenté sur la figure 6, de la même manière que dans le cas du transistor bipolaire à grille isolée 6U (6L) mentionné plus haut, par exemple. Pour surveiller l'état passant/bloqué du transistor bipolaire 18U (18L) représenté sur la figure 9, sa tension de base

V_{BU} (V_{BL}) (c'est-à-dire la tension par rapport à la tension d'émetteur V_{EU} (V_{EL})) peut être détectée par l'inverseur 16U (16L) représenté sur la figure 6, de la même manière que dans le cas du transistor bipolaire à grille isolée 6U (6L) mentionné plus haut, par exemple.

2°) Le transistor bipolaire à grille isolée 6U (6L) mentionné plus haut peut être remplacé par un transistor du même type 19U (19L) représenté sur la figure 10 qui comporte une borne de détection de courant selon la description donnée dans la "Gazette de publication des brevets japonais" n°60.94772 (U.S.S.N. 529240), par exemple. Pour surveiller l'état passant/bloqué du transistor 19U (19L), une résistance de détection de courant 20 peut être connectée à la borne de détection de courant pour détecter la tension V_{MON} (c'est-à-dire la valeur de tension par rapport à la tension d'émetteur V_{EU} (V_{EL})) produite aux bornes de la résistance de détection de courant 20 par le courant circulant dans le transistor 19U (19L) sous l'action de l'inverseur 16U (16L) représenté sur la figure 6, par exemple.

3°) Pour surveiller l'état passant/bloqué du transistor bipolaire 18U (18L) une résistance de détection de courant 21 peut être connectée à la base du transistor bipolaire 18U (18L) pour produire une tension aux bornes de cette résistance 21 servant de tension de surveillance V_{MON} , par l'intermédiaire d'un amplificateur 22, comme cela est représenté sur la figure 11. Comme procédé de surveillance d'état passant/bloqué qui est applicable à tout type de dispositif de commutation 2U (2L), un transformateur de courant 23 représenté sur la figure 12 ou une résistance de détection de courant 24 représentée sur la figure 13 peut être inséré dans un trajet de courant principal pour le dispositif de commutation 2U (2L) pour produire une tension induite dans le transformateur de courant 23 ou produite aux bornes de la résistance de détection de courant 24 par le courant principal

circulant dans le dispositif de commutation 2U (2L), par l'intermédiaire d'un amplificateur 25, comme tension de surveillance V_{MON} . Il est possible de détecter si la tension de surveillance V_{MON} a atteint ou non un niveau de tension prescrit sous l'action de l'inverseur 16U (16L) représenté sur la figure 6, par exemple.

4°) Le circuit de surveillance 13U (13L) peut être constitué par un comparateur de tension 26 représenté sur la figure 14, à la place de l'inverseur 16U (16L). Le comparateur 26 représenté sur la figure 14 reçoit une tension à surveiller telle qu'une tension de surveillance V_{MON} et une tension de référence préalablement fixée $V_{réf}$ fournie par une source de tension de référence 27 pour fournir un signal de surveillance à bas niveau ou à haut niveau $S2_U$ ($S2_L$) selon que la tension de surveillance V_{MON} a dépassé ou non la tension de référence $V_{réf}$.

Bien que la forme de réalisation décrite plus haut ait été décrite en relation avec un circuit d'attaque de dispositifs de commutation pour un circuit onduleur à modulation de largeur d'impulsions, l'invention est également applicable à tous les types de circuits d'attaque pour dispositifs de commutation qui sont montés en totem pole entre des bornes de puissance à haut potentiel et des bornes de puissance à bas potentiel.

Bien que la présente invention ait été décrite et illustrée en détail, il est bien entendu que la description donnée et les figures annexées ne sont données qu'à titre d'exemple et ne doivent pas être interprétées comme constituant une limitation quelconque de l'invention. L'esprit et le cadre de l'invention ne sont limités que par les termes des revendications annexées.

REVENDICATIONS

1. Circuit d'attaque de dispositifs de commutation pour
attaquer des premier et deuxième dispositifs de commutation
(2U, 2L) montés en totem pole entre une borne de puissance à
haut potentiel et une borne de puissance à bas potentiel,
caractérisé en ce qu'il comprend :

- des premiers moyens de surveillance (13U) reliés au premier
dispositif de commutation (2U) pour surveiller l'état
passant/bloqué de ce premier dispositif de commutation pour
fournir un premier signal de surveillance;

- des deuxième moyens de surveillance (13L) reliés au
deuxième dispositif de commutation (2L) pour surveiller l'état
passant/bloqué de ce deuxième dispositif de commutation pour
fournir un deuxième signal de surveillance;

- des moyens de fourniture de signaux de commande (7) pour
fournir un premier signal de commande commandant le
blocage/déblocage du premier dispositif de commutation (2U) et
un deuxième signal commandant le blocage/déblocage du deuxième
dispositif de commutation (2L);

- des premiers moyens d'attaque (12U) reliés aux deuxième
moyens de surveillance (13L) et aux moyens de fourniture de
signaux de commande (7) pour recevoir le deuxième signal de
surveillance et le premier signal de commande pour fournir un
premier signal d'attaque pour débloquent le premier dispositif
de commutation (2U) à ce premier dispositif de commutation
lorsque le deuxième signal de surveillance indique l'état
bloqué du deuxième dispositif de commutation (2L) et que le
premier signal de commande commande le déblocage du premier
dispositif de commutation (2U); et

- des deuxième moyens d'attaque (12L) reliés aux premiers
moyens de surveillance (13U) et aux moyens de fourniture de
signaux de commande (7) pour recevoir le premier signal de
surveillance et le deuxième signal de commande pour fournir un

deuxième signal d'attaque pour débloquent le deuxième dispositif de commutation (2L) à ce deuxième dispositif de commutation lorsque le premier signal de surveillance indique l'état bloqué du premier dispositif de commutation (2U) et que le deuxième signal de commande commande le déblocage du deuxième dispositif de commutation (2L).

2. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que les premiers moyens d'attaque (12U) comportent un circuit de déplacement de niveau (9) relié au premier dispositif de commutation (2U) pour déplacer vers le haut le niveau du premier signal d'attaque.

3. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que les deuxièmes moyens d'attaque (12L) comportent un circuit de déplacement de niveau (14) relié aux premiers moyens de surveillance (13U) pour déplacer vers le bas le niveau du premier signal de surveillance.

4. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que les premiers moyens d'attaque (12U) comportent une porte ET (15U) pour recevoir le premier signal de surveillance et le premier signal de commande pour fournir le premier signal d'attaque.

5. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que les deuxièmes moyens d'attaque (12L) comportent une porte ET (15L) pour recevoir le premier signal de surveillance et le deuxième signal de commande pour fournir le deuxième signal d'attaque.

6. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que les premiers moyens de surveillance (13U) comportent un inverseur (16U) ayant une tension de seuil prédéterminée relié à une électrode de commande du premier dispositif de commutation (2U) pour discriminer la tension de cette électrode de commande du premier dispositif de commutation et ladite tension de seuil.

7. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que les deuxièmes moyens de surveillance (13L) comportent un inverseur (16L) ayant une tension de seuil prédéterminée reliée à une électrode de commande du deuxième dispositif de commutation (2L) pour discriminer la tension de cette électrode de commande du deuxième dispositif de commutation et ladite tension de seuil.

8. Circuit d'attaque de dispositifs de commutation selon la revendication 6, caractérisé en ce que la tension de seuil prédéterminée est inférieure à la tension de seuil du premier dispositif de commutation (2U).

9. Circuit d'attaque de dispositifs de commutation selon la revendication 7, caractérisé en ce que la tension de seuil prédéterminée est inférieure à la tension de seuil du deuxième dispositif de commutation (2L).

10. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que le premier dispositif de commutation (2U) comprend un transistor bipolaire à grille isolée (19U) avec une borne de détection de courant, et en ce que les premiers moyens de surveillance (13U) comprennent une résistance de détection de courant (20) montée entre la borne de détection de courant du transistor bipolaire à grille isolée et un point de connexion des premier et deuxième dispositifs de commutation (2U, 2L).

11. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que le deuxième dispositif de commutation (2L) comprend un transistor bipolaire à grille isolée (19L) avec une borne de détection de courant, et en ce que les deuxièmes moyens de surveillance (13L) comprennent une résistance de détection de courant (20) montée entre la borne de détection de courant du transistor bipolaire à grille isolée et la borne de puissance à bas potentiel.

12. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que les premier et deuxième

dispositifs de commutation (2U, 2L) comprennent des transistors bipolaires (18U, 18L), et en ce que les premier et deuxième moyens de surveillance (13U, 13L) comprennent une résistance de détection de courant (21) montée entre la base
5 du transistor bipolaire et un amplificateur (22) pour amplifier la tension produite aux bornes de la résistance de détection de courant (21).

13. Circuit d'attaque de dispositifs de commutation selon la revendication 12, caractérisé en ce que les premier et
10 deuxième moyens de surveillance (13U, 13L) comprennent en outre une source de tension de référence pour produire une tension de référence (27) prédéterminé et un comparateur de tension (26) pour recevoir le signal de sortie de l'amplificateur (22) et la tension de référence pour fournir
15 le signal de surveillance.

14. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que les premiers et
deuxièmes moyens de surveillance (13U, 13L) comprennent un transformateur de courant (23) monté en série avec un trajet
20 de courant principal des premier et deuxième dispositifs de commutation (2U, 2L) et un amplificateur (25) pour amplifier la tension induite dans le transformateur de courant (23).

15. Circuit d'attaque de dispositifs de commutation selon la revendication 1, caractérisé en ce que les premiers et
25 deuxième moyens de surveillance (13U, 13L) comprennent une résistance de détection de courant (24) montée en série avec un trajet de courant principal des premier et deuxième dispositifs de commutation (2U, 2L) et un amplificateur (25) pour amplifier la tension produite aux bornes de la résistance
30 de détection de courant (24).

FIG. 1 (ART ANTERIEUR)

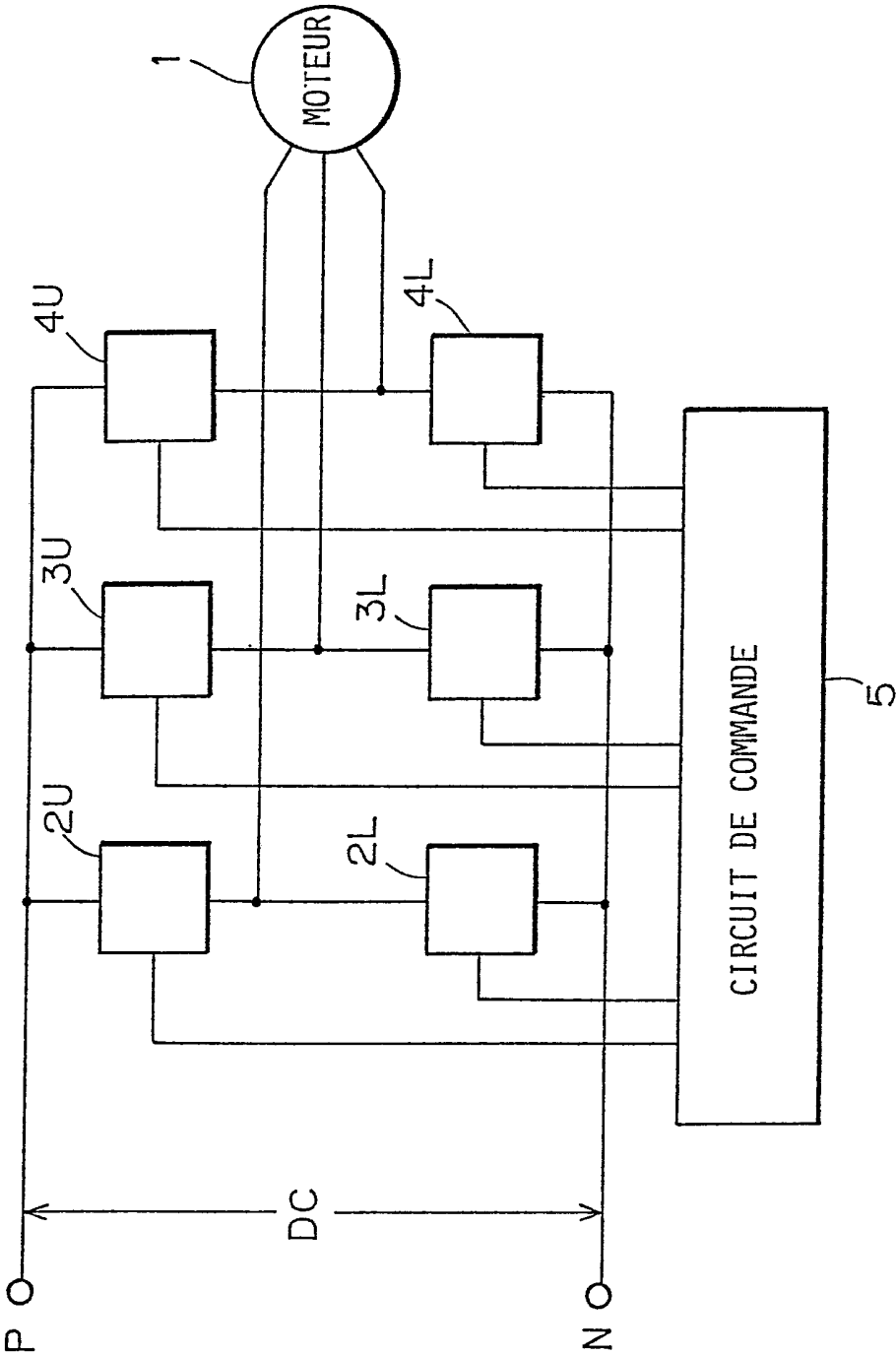


FIG. 2 (ART ANTERIEUR)

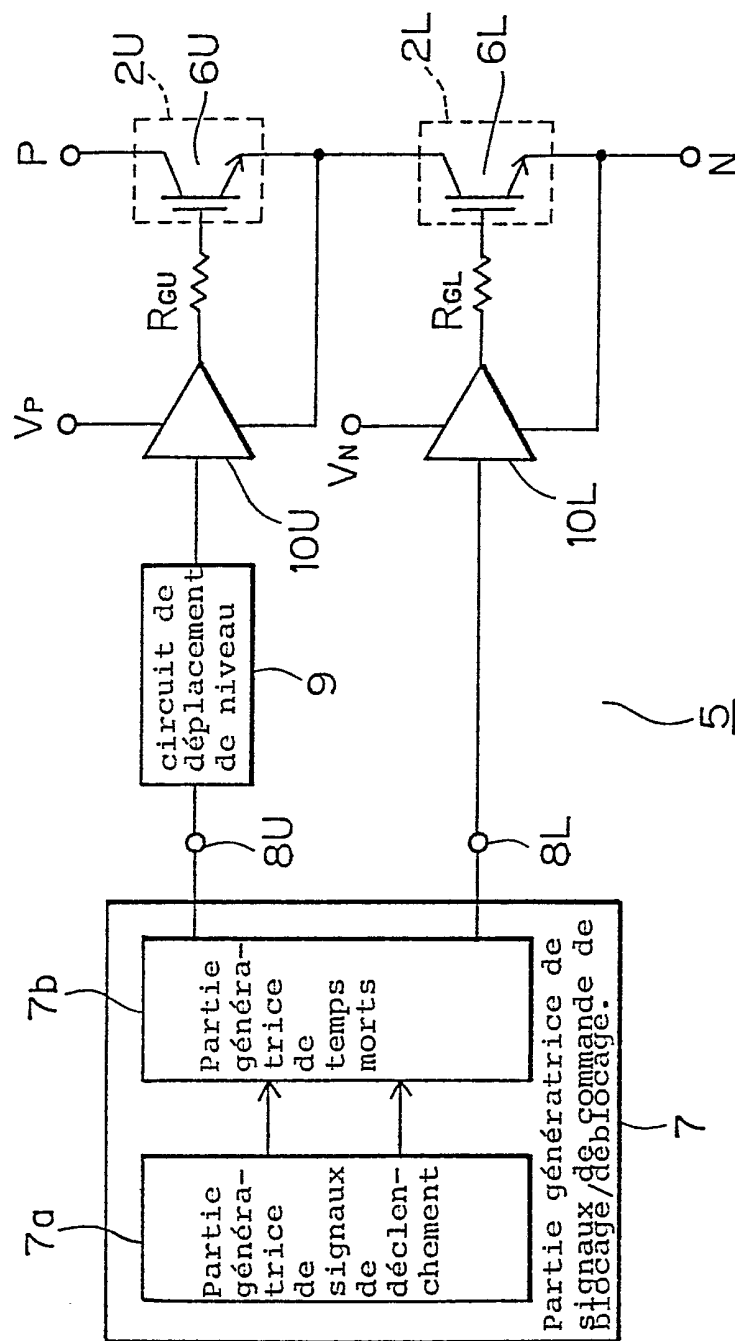


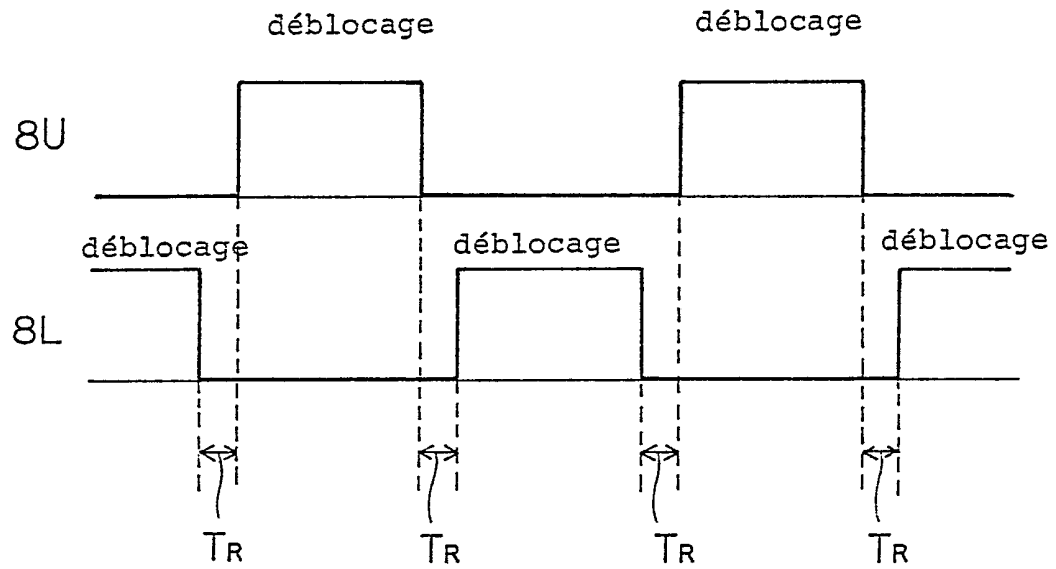
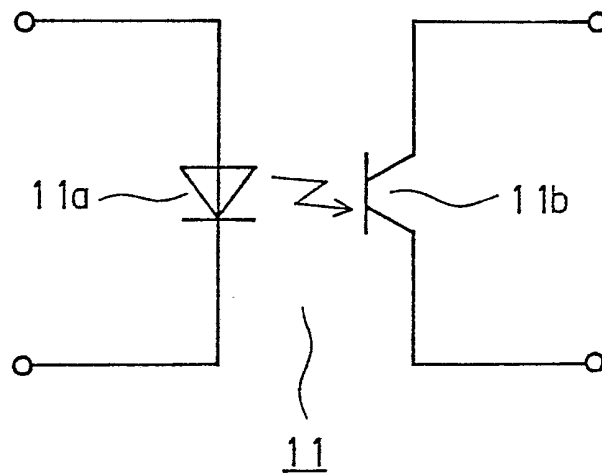
FIG. 3 (ART ANTERIEUR)**FIG. 4** (ART ANTERIEUR)

FIG. 5

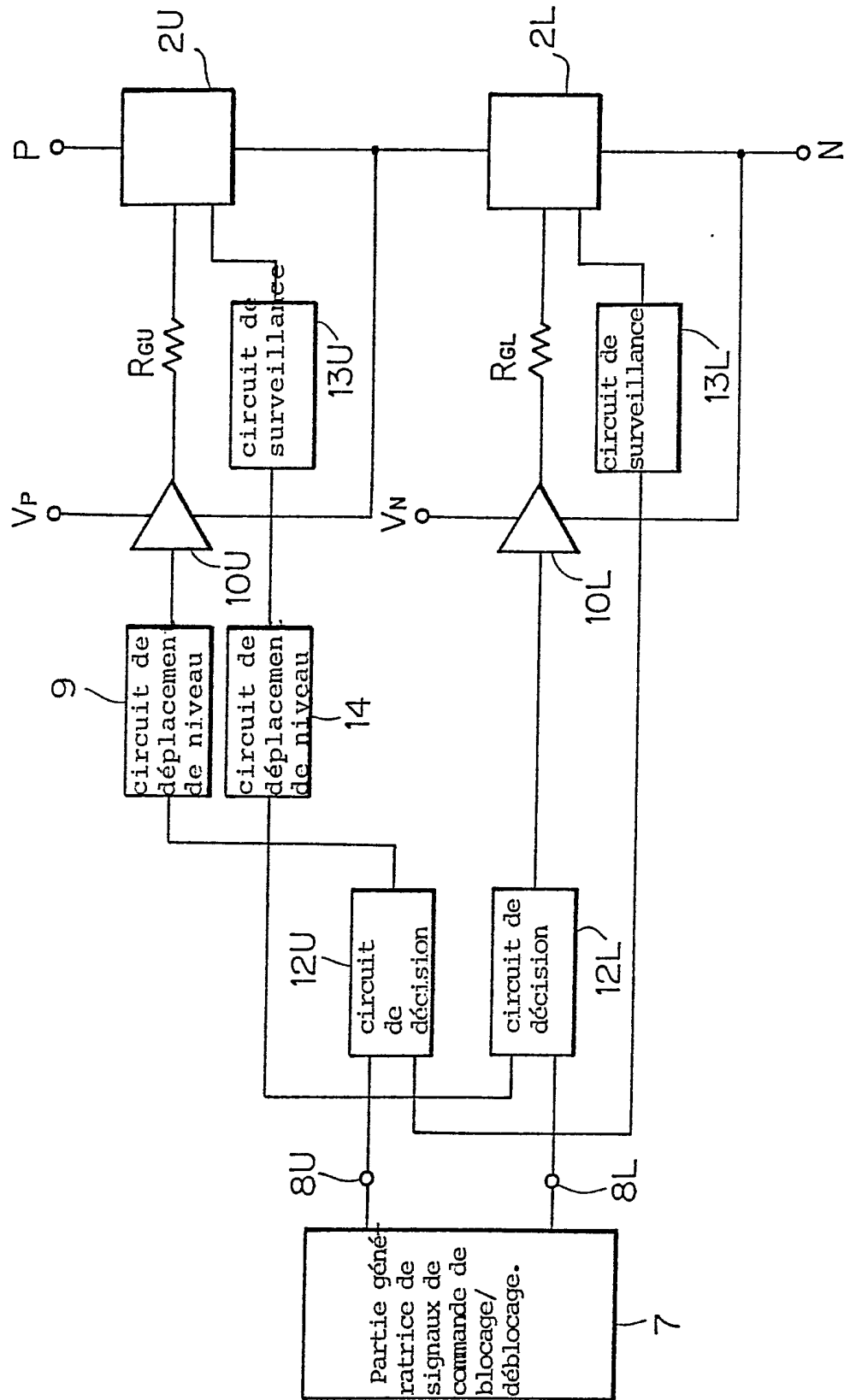


FIG. 7

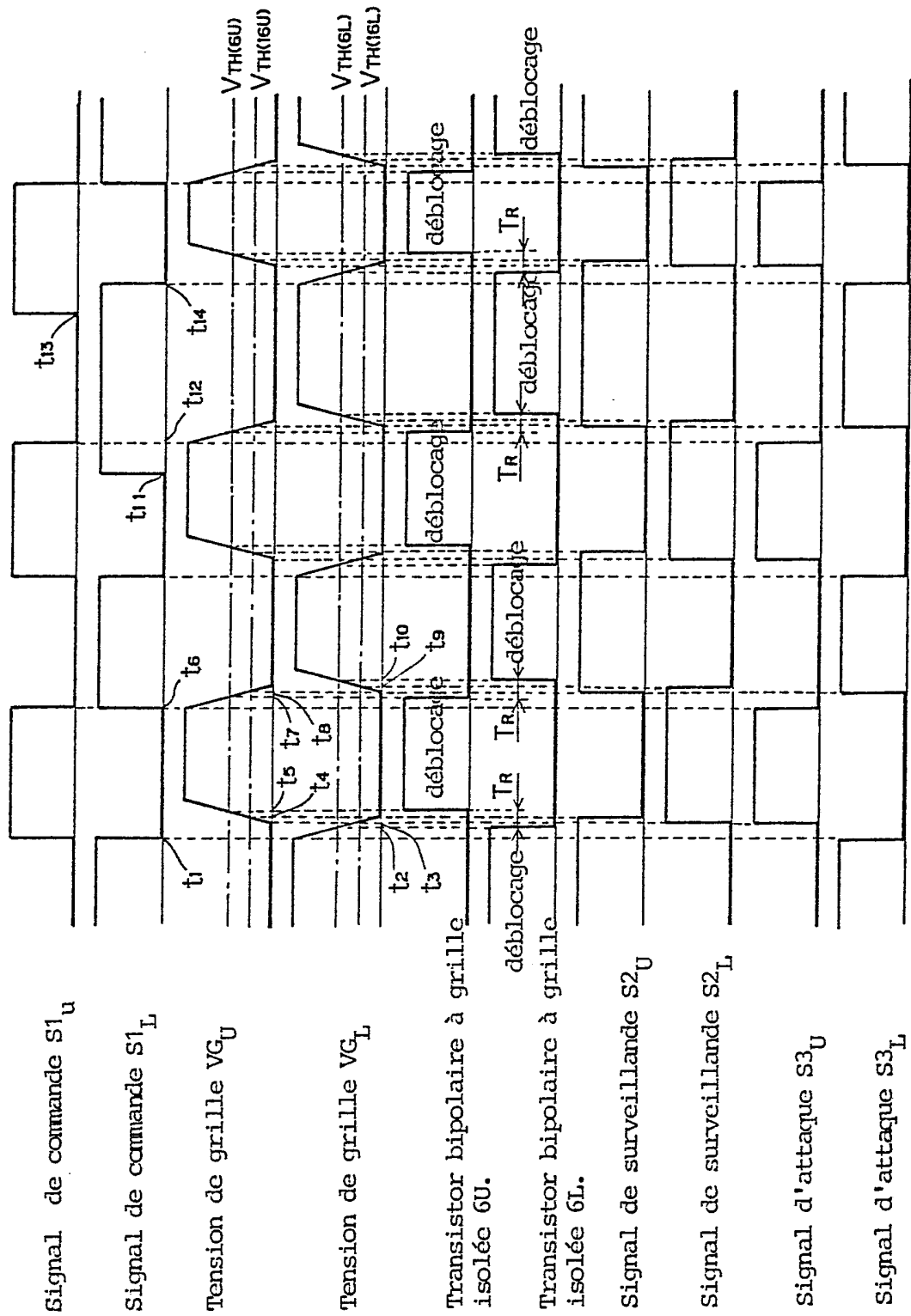


FIG. 8

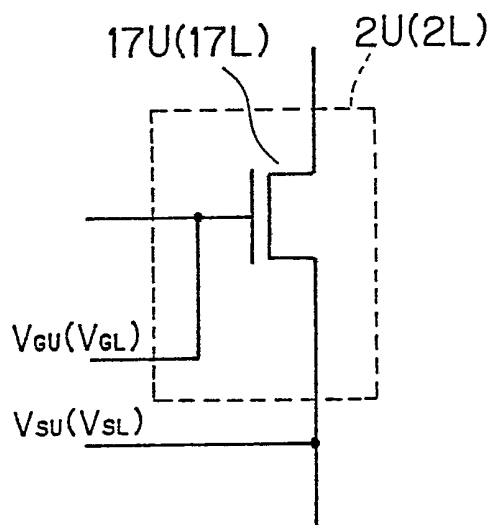


FIG. 9

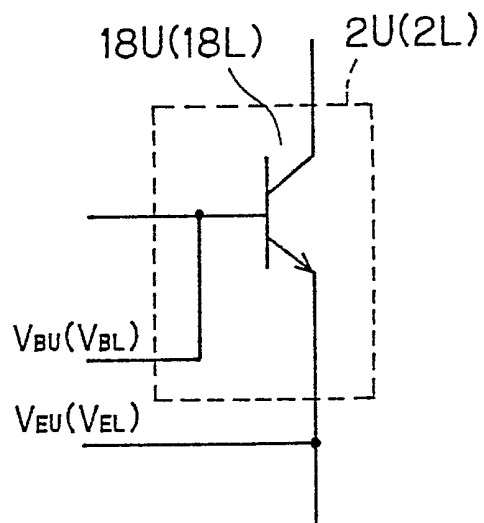


FIG. 10

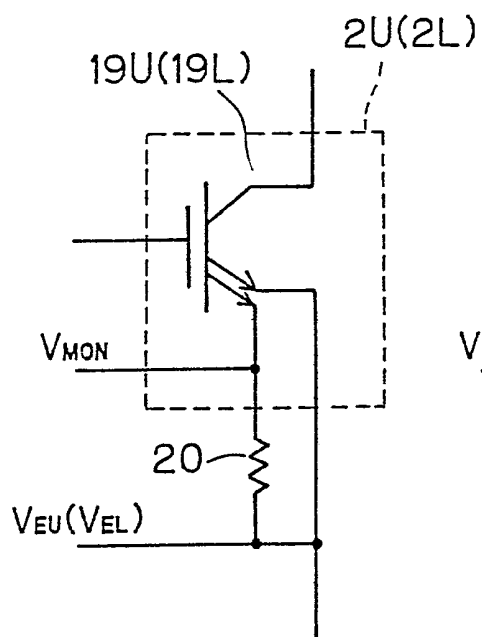


FIG. 11

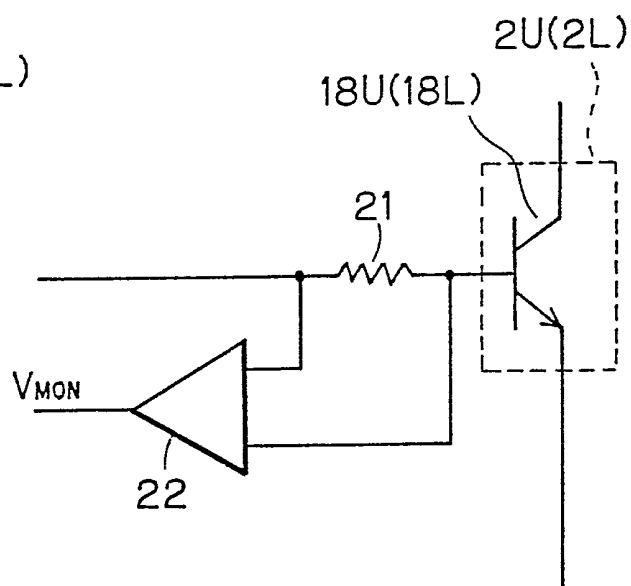


FIG. 12

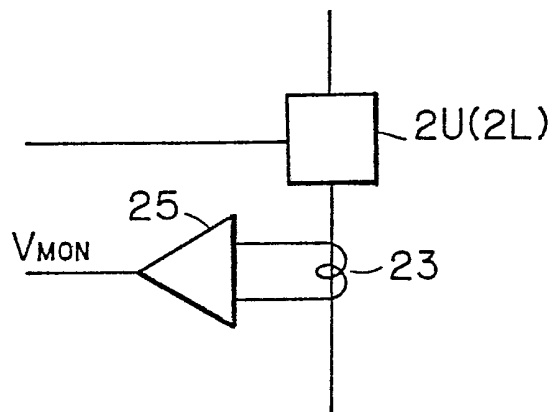


FIG. 13

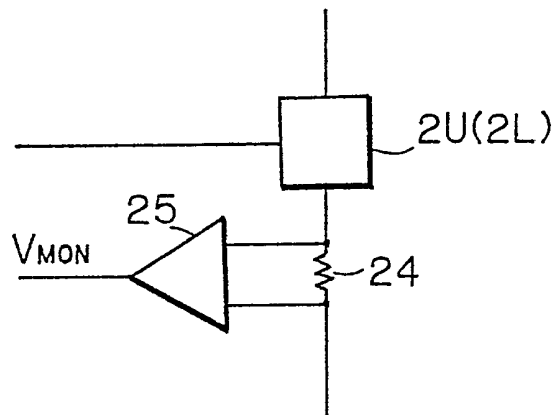


FIG. 14

