

公告本

申請日期	91 年 11 月 6 日
案 號	91132714
類 別	H05H1/24

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新 型	中 文	電漿處理裝置及其驅動方法，及匹配電路設計系統，以及電漿處理方法
	英 文	
二、發明 創 作 人	姓 名	(1) 仲野陽 (2) 大場知文 (3) 熊谷雅
	國 籍	(1) 日本國宮城縣古川市福沼一八二四
	住、居所	(2) 日本國宮城縣仙台市青葉區吉成一三一五 (3) 日本國福島縣相馬市西山字表西山五一三
	姓 名 (名稱)	(1) 阿爾普士電氣股份有限公司 アルプス電氣株式会社 (2) 大見忠弘 大見忠弘
三、申請人	國 籍	(1) 日本 (2) 日本
	住、居所 (事務所)	(1) 日本國東京都大田區雪谷大塚町一番七號 (2) 日本國宮城縣仙台市青葉區米袋二丁目一番一七三〇一號
	代 表 人 姓 名	(1) 片岡政隆 (2)

裝

訂

線

申請日期	91 年 11 月 6 日
案 號	91132714
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書 新 型		
一、發明 名稱	中 文	
	英 文	
二、發明 創作人	姓 名	(4) 大見忠弘
	國 籍	(4) 日本國宮城縣仙台市青葉區米袋二一一一七-三〇一
	住、居所	
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝
訂
線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期：

案號：

，☐有 ☐無主張優先權日本
日本2001 年 11 月 27 日
2001 年 11 月 30 日2001-361378
2001-367638☒有主張優先權
☒有主張優先權

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ 1 ）

【發明所屬技術領域】

本發明係關於半導體製造工程之砂磨、蝕刻等電漿處理所用電漿處理裝置及該電漿處理裝置之驅動方法以及使用該裝置之電漿處理方法。又，

本發明亦關於電漿處理所用電漿處理裝置，及製作該電漿處理裝置之電漿處理室的負載阻抗所對應之匹配電路的匹配電路設計系統。

【習知技術】

以進行CVD(chemical vapor deposition)、濺射、乾蝕刻、砂磨等之電漿處理的電漿處理裝置一例，歷來，即知有如圖15所示之所謂一週期激發型者。

圖15所示電漿處理裝置，乃在高頻電源1與電漿激發電極4之間介設有匹配電路2C。匹配電路2C則為獲得該等高頻電源1與電漿處理室CN間之阻抗匹配所需之電路被加以裝設。

自高頻電源1之高頻電力係介匹配電路2C由供電板3供給電漿激發電極4。該匹配電路2C卻被容納於由導電體所成罩子形成之匹配箱2內，而電漿激發電極4與供電板3由導體所成機殼21予以被覆著。

電漿激發電極(陰極殿極)4底側設有凸部4a同時，在該電漿激發電極4下方接觸於該凸部4a設有形成多數孔7之簇射板5。且在該等電漿激發電極4與簇射板5間形成有空間6。該空間6乃與瓦斯導入管17連接，並在導體所成瓦斯導入

五、發明說明(2)

管17途中插入絕緣體17a將電漿激發電極4側與瓦斯供應源側加以絕緣。

自瓦斯導入管17導入之瓦斯即介由簇射板5之孔7被供給以室壁10所形成的小室60內。又，符號9為將室壁10與電漿激發電極4予以絕緣之絕緣體。排氣系統之圖示則被省略。

另，小室60內則設有裝載基板16且可成為電漿激發電極之晶圓電感器(感應電極)8，由軸體13所支承著。

軸體13與室底部10A係由伸縮摺疊管11加以密閉連接。

該等晶圓電感器8及軸體13藉伸縮摺疊管11而可上下移動，以調整電漿激發電極4，8間之距離。

晶圓電感器8被直流地接地，且與室壁10被設成直流的等電位。

上述電漿處理裝置，一般乃投入40.68MHz左右頻率之電力，在兩電極4，8間生成電漿，由該電漿進行CVD(chemical vapor deposition)、濺射、乾蝕刻、打磨等電漿處理。

惟，以往，上述電漿處理裝置卻由裝置製造商予以製作包括電漿處理室CN之電漿處理裝置本體，匹配電路2C則由製作高頻電源之電源製造商所製造。

且，用戶於每各濺射、乾蝕刻、打磨等電漿處理，即藉上述匹配電路2C而進行該等電漿處理室CN與高頻電源1間之阻抗匹配。

在此，電漿處理室之阻抗(負載阻抗)係有電漿發生前之

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (3)

阻抗 Z_0 ，與電漿發生後之阻抗 Z_1 兩種。

阻抗 Z_0 在裝置製造商之設計時被某程度決定，並予以測定正確數值，惟由於機械性尺寸誤差致非製作完全相同之電漿處理裝置，故所製造各電漿處理室具有相異之阻抗值。

又，當發生電漿時，阻抗 Z_1 由於隨著處理用之瓦斯流量、電漿處理室之真空度、及兩電極 4，8 之間隔而變化，致在相同之電漿處理裝置，亦隨著所進行之電漿處理而異。

即，阻抗 Z_1 乃是用戶所使用電漿處理進行最適當化後，才加以決定實際值之參數。

例如，在乾蝕刻裝置，阻抗 Z_1 卻隨著以何種材料形成之薄膜由何種條件(蝕刻速度、蝕刻形狀等)加以蝕刻而相異，在成膜裝置，亦由於將薄膜以何種材料用何種條件(成膜速度、薄膜構造等)加以成膜而呈相異。

因此，裝置製造商及電源製造商在向用戶提交電漿處理裝置前，無法以設計資訊獲得阻抗 Z_1 之實際數值。

於是，電源製造商鑑於阻抗 Z_0 隨著各電漿處理室而異，阻抗 Z_1 隨著用戶實行之各工程而異，即採取較寬之匹配電路 2C 的阻抗匹配調整餘裕對應之。

且，用戶於電漿處理開始前，將匹配電路 2C 之輸出阻抗調整於阻抗 Z_0 ，並開始電漿放電，對應上述阻抗 Z_0 促使電漿放電穩定化。

匹配電路 2C 在電漿處理開始時，亦即電漿放電開始時，調諧電容器及負載電容器則被調整於復位狀態(最大值或

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(4)

最小值)或電漿放電後之阻抗 Z_1 。

而，控制電路14乃調整構成匹配電路2C之負載電容器CL及調諧電容器CT的各電容，將匹配電路2C之輸出阻抗調整於電漿放電開始之阻抗 Z_0 。

此時，控制電路14即調整負載電容器CL及調諧電容器CT的各電容，促使反射波測定部15所測定之反射波電力值(例如以寄生電力檢出)呈最小值。

在此，反射波測定部15被介插於匹配箱2與高頻電源1之間。

負載電容器CL及調諧電容器CT則是藉例如未圖示之馬達的旋轉可調整各電容值之可變電容器(variable condenser)，上述控制電路14由於上述未圖示之馬達驅動調整軸，而調整電容值。

【發明欲解決之課題】

然，上述習知電漿處理裝置在電漿處理開始時，由於匹配電路2C之輸出阻抗非為阻抗 Z_0 ，乃有需調整為阻抗 Z_0 而費時間之缺點。

又，該習知電漿處理裝置由於用戶不明阻抗 Z_0 之數值，致控制電路14難將匹配電路2C之輸出阻抗調整為阻抗 Z_0 ，即無法取得阻抗匹配，而有不開始電漿放電之問題。

且，習知電漿處理裝置在電漿放電後，匹配電路2C之輸出阻抗的阻抗 Z_1 未被存儲，以致有將該輸出阻抗調整為阻抗 Z_1 需費時間之缺點。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明（5）

加之，在電漿處理室CN開始電漿放電時，該電漿處理室CN之阻抗雖自阻抗 Z_0 變化為阻抗 Z_1 ，惟習知電漿處理裝置由於用戶不明阻抗 Z_1 之數值，致難調整為阻抗 Z_1 ，即無法取得阻抗匹配，而有無法進行效率良好之電漿放電的問題。

況且，上述電漿處理裝置為採取較寬之匹配電路2C的調整餘裕，需將調諧電感器之電感設計呈不必要之大。

因此，上述電漿處理裝置由於上述調諧電感器之寄生高頻電阻（高頻電阻成分）亦變大，而有匹配電路2C之電力損失增加的缺點。

例如，高頻電源1之輸出波形的頻率為40.68MHz時，電漿處理室之阻抗 Z_1 （電漿發生時之阻抗）為「 $3.6\Omega + j\ 1.4\Omega$ 」，電阻101為自高頻電源1至同軸電纜1A與調諧電感器間之供電線的寄生高頻電阻，在40.68MHz具有 0.33Ω 之電阻值，電感器102為上述供電線之寄生電感器，且由於具有161nH之電感，而呈圖9所示匹配電路之構成。

就構成該匹配電路之各元件的常數（設計電路常數）關係參照圖17之史密斯圓圖加以說明。

在此，上述史密斯圓圖卻由電源系統之特性阻抗「 50Ω 」所規格化著。

點A為顯示匹配電路2C輸入側之高頻電源1及同軸電纜1A所成之電源系統的特性阻抗「 50Ω 」，點B為顯示由於電阻而阻抗移動之點，點C為顯示由於調諧電感器102而阻抗移動之點。

五、發明說明(6)

同樣，點D為顯示由於負載電容器106而移動之點，點E為顯示由於電阻103而移動之點，點F為顯示由於調諧電感器104而移動之點。

在該圖17之史密斯圓圖，點G為最終匹配電路2C之輸出阻抗，對於電漿處理室CN之阻抗(負載阻抗)成為共軛複數阻抗之數值，致點G之阻抗 $Z1^*$ 的數值變為「 $3.6\Omega - j\ 1.4\Omega$ 」。在此，將阻抗 $Z1^*$ 設為阻抗Z1之共軛複數阻抗。

因此，藉調諧電容器105使自點F移動至點G，最終予以進行點A到點G之阻抗匹配。

惟，阻抗Z1隨著電漿處理之種類及使用條件等，會變呈何值為不明，故為阻抗雖移動亦能進行大幅度調整，亦即，為將調諧電容器105之可調整範圍(E點與F點間)設呈較大，而將調諧電感器104之調整範圍設定為較大。

因此，上述調諧電感器104之寄生電阻103呈「 2.72Ω 」之較大值，以致消耗無為的電力。

又，因該寄生電阻103呈為較大值，致連結點P(參照圖16)位置之阻抗自寄生電阻103之圓弧E-G的E點錯移，成為與點D位置對應之值。

於是，為變更自點C至點D之阻抗值，負載電容器106之電容變大，介該負載電容器106而流通大電流，致流至匹配電路之電流損失變大(供電損失增大)。

是故，習知匹配電路由於上述理由流通於電阻101之電流亦增加，在電阻101消耗之電力變大，與寄生電阻103所消耗電力合計，卻有在匹配電路內部消耗之電力損失變大

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(7)

之問題。

又，為解決上述問題，亦有將調諧電感器104之端子位置設成可變動，以調整電感之電感器的創作。

惟，上述電感器係針對自高頻電源輸出之較高電力所使用，致端子連結處所之接觸電阻較高時，可推測在該接觸電阻有較大之電力損失，且由於接觸電阻之發熱，連結處所之溫度即異常上升，料想因其熱以致電感器破損。

又，上述電感器未曾最適當化最終的可變範圍，亦未被固定，致在保養等，由於電感之變化而需再調整，又對於電感器之線圈進行端子之移動，故有不易進行各電漿處理之微調整等的問題。

且，使用上述電感器之匹配電路，亦與已述習知例相同，電漿處理室之阻抗 Z_0 ， Z_1 在不明之狀態下被予以調整並無兩樣。

本發明即鑑於上述情況所開發，而欲達成以下目的者。

1. 提供一種可縮短為電漿放電所需自高頻電源電路1開始供應電力至電漿放電後之呈效率良好電漿放電狀態的時間之電漿處理裝置。
2. 提供一種阻抗 Z_0 與各電漿處理之阻抗 Z_1 已被最適化之匹配電路。
3. 促使匹配電路製造商介通信手段可獲得阻抗 Z_0 與阻抗 Z_1 。
4. 促使可進行阻抗 Z_0 之監控。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(9)

述存儲部，由匹配電路調整手段於高頻電源之高頻電力投入時，自上述存儲部讀取放電前的阻抗，藉調整構成上述匹配電路之各元件參數，作為放電開始前之阻抗(阻抗 Z_0)，當放電檢測手段檢出電漿放電時，為自放電開始前之電漿處理室的阻抗調整為放電後之電漿處理室的阻抗(阻抗 Z_1)，可在電漿放電前後容易地進行匹配電路之輸出阻抗的調整，以縮短移行為放電開始後之有效放電狀態為止的時間，予以提升電漿處理之生產性，且在成膜裝置能減低成膜初期所發生之厚度方向的不均質。

本發明之電漿處理裝置，由於在上述電漿處理室設有可進行該電漿處理室之放電前阻抗測定的測定端子，因此放電前之阻抗雖對應電漿處理室之使用時間而變化，亦能藉每隔所定時間(或每次電漿處理終了時)進行測定，予以更新上述存儲部之放電前的阻抗值，經常自高頻電力投入即容易地進行向放電開始前之電漿處理室的阻抗調整，以縮短放電開始後為止之時間，並提升電漿處理之生產性。

本發明之電漿處理裝置驅動方法，係由向放電前之上述電漿處理室的阻抗進行匹配電路之輸出阻抗的匹配之第一匹配電路調整過程，與將高頻電力供給上述電漿處理室之電力供應過程，與可檢測電漿處理室內之上述高頻電力所致放電的放電檢測過程，與向放電中之上述電漿處理室的阻抗進行上述匹配電路之輸出阻抗的匹配之第二匹配電路調整過程所成，且在第一、第二匹配電路調整過程，可分別呼出存儲部所存儲電漿處理室之放電前阻抗(阻抗 Z_0)與

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (10)

放電後阻抗(阻抗 Z_1)，以大幅度地縮短為進行匹配電路調整之自高頻電力投入至放電開始為止，更是自放電開始至呈為有效電漿處理狀態為止的調整時間，而能提升電漿處理之生產性。

本發明之電漿處理方法，係由向放電前之上述電漿處理室的阻抗進行匹配電路之輸出阻抗的匹配之第一匹配電路調整過程，與將高頻電力供給上述電漿處理室之電力供應過程，與可檢測電漿處理室內之上述高頻電力所致放電的放電檢測過程，與向放電中之上述電漿處理室的阻抗進行上述匹配電路之輸出阻抗的匹配之第二匹配電路調整過程所成，而例如，將電漿處理室之放電前阻抗(阻抗 Z_0)加以存儲，在第一匹配電路調整過程，於高頻電源的高頻電力投入時，自上述存儲部呼出放電前阻抗予以調整構成匹配電路之各元件參數，於放電開始後，藉在第二匹配電路調整過程調整電漿放電中之阻抗，自高頻電力投入即可容易地進行對於放電開始前之電漿處理室的阻抗調整，以縮短放電開始為止之時間，而能提升電漿處理之生產性，且在成膜裝置能減低成膜初期所發生之厚度方向的不均質。

本發明之電漿處理裝置，係具有高頻電源(高頻電源1)，與電漿處理室(電漿處理室CN)，與可抽出進行上述高頻電源及上述電漿處理室間之阻抗匹配的匹配電路之電路常數的調整用匹配電路，且將對應上述電漿處理室之負載阻抗進行阻抗匹配的匹配電路之最適當電路常數，藉上述調

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (14)

電路的電路常數，將上述電路常數作為製品匹配電路製造時之資料庫使用於退回過去對應之電漿處理的場合等，致可縮短對應電漿處理之電力損失較少匹配電路的設計製造期間。

【發明之實施形態】

以下，參照圖示就本發明之實施形態加以說明。

< 第一實施形態 >

圖1為本發明第一實施形態有關之電漿處理裝置概略構成的概念性顯示圖。對於與習知例圖15之電漿處理裝置相同構成即附上相同符號，並省略該構成之說明。

本實施形態之電漿處理裝置，係為可進行CVD(chemical vapor deposition)、濺射、乾蝕刻、砂磨等電漿處理之一週期激發型電漿處理裝置，且具有含電漿激發所需平行平板型電極4，8之電漿處理室CN，與介供電板3連接於電極4之高頻電源1，與為獲得上述電漿處理室CN及上述高頻電源1(即，同軸電纜1C之特性阻抗)之阻抗匹配所需的匹配電路2A予以構成。

更詳細說明之，本實施形態之電漿處理裝置，乃在電漿處理室CN頂部設有與電漿處理室CN連接之電漿激發電極(電極)4及簇射板5，並在漿處理室CN底部設有與簇射板5對向且裝載被處理基板16之感應電極8。電漿激發電極(電極)4卻介供電板(高頻電力配電體)3及匹配電路2A被連接於第一

五、發明說明 (15)

高頻電源1。該等電漿激發電極4及供電板3由機殼21予以被覆同時，匹配電路2A則被容納於導體所成之匹配箱2內部。

以供電板3係使用具備寬幅50~100mm、厚度0.5mm、長度100~300mm形狀之銅表面被施加銀鍍的板體，該供電板3分別螺定於後述匹配電路2A之調諧電容器205的輸出端子及電漿激發電極4。

又，電漿激發電極(陰電極)4底側設有凸部4a同時，在該電漿激發電極(陰電極)4下面設有接觸於該凸部4a且形成多數孔7之簇射板5。該等電漿激發電極4與簇射板5間則形成有空間6。該空間6乃與瓦斯導入管17連接，並在導體所成瓦斯導入管17途中插入絕緣體17a以絕緣電漿激發電極4側與瓦斯供應源側。

自瓦斯導入管17導入之瓦斯即經由簇射板5之孔7被供給以室壁10所形成的小室60內。又，由絕緣體9將室壁10與電漿激發電極4予以絕緣。排氣系統之圖示卻被省略。

另，小室60內則設有可裝載基板16亦能成為電漿激發電極之晶圓電感器(感應電極)8。

感應電極(對向電極)8底部中央乃與軸體13連接，而該軸體13被設成貫通於室底部10A同時，軸體13底端部與室底部10A中心部由伸縮摺疊管11加以密閉連接。該等晶圓電感器8及軸體13藉伸縮摺疊管11呈可上下移動，能調整電漿激發電極4，8間之距離。

由於該等感應電極8與軸體13被連接著，致感應電極8、

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (18)

利用匹配狀態之 $Z1'$ 與 $Z1$ 處於共軛複數關係，可預先測定 $Z1$ 。

就上述阻抗測定件，取阻抗 $Z0$ 之測定為例如下說明之。

圖 3 為阻抗測定所需而連接於電漿處理室 CN 之定位器構成概念示意圖。

定位器卻是將各自阻抗為一致之多數導線 $101a \sim 101h$ 一端連接於探針裝設件 104 所構想。

探針裝設件 104 則將例如 $50\text{mm} \times 10\text{mm} \times 0.5\text{mm}$ 銅板，可為夾緊部 106 與環狀部地加以成形。環狀部被設成可嵌入於探針 105 外側之直徑。

且，將導線 $101a \sim 101h$ 一端藉焊接等電連接於上述探針裝設件 104。

又，在導線 $101a \sim 101h$ 另端予以裝設與測定對象裝脫所用之端子（壓制端子） $102a \sim 102h$ 。

使用該定位器時，即將探針裝設件 104 之環狀部 104 嵌入於探針 105，以夾緊部 106 進行夾緊。

另，各導線 $101a \sim 101h$ 乃與壓制端子 $102a \sim 102h$ 呈略點對稱地，由圖 4 所示螺絲 114 予以裝脫自如螺定於測定對象。

上述探針 105 如圖 5 所示，係在導線 110 上設有絕緣被覆 112，且在該絕緣被覆 112 上被覆外周導體 111 所成。

而，探針 105 透過同軸電纜被連接於省略圖示之阻抗測定裝置。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (19)

導線 101a~101h 可由例如鋁、銅、銀、金加以構成，亦可將銀、金電鍍 $50\mu\text{m}$ 以上加以構成。

在此，定位器為顯示長度與探針 105 接地側所裝設測定對象物 (在此為電漿處理室 CN) 之大小或所測定兩點間距離呈平衡之導線。

且，調整為如上述被測定之阻抗 Z_0 與阻抗 Z_1 的數值，則是匹配控制裝置 31 調整負載電容器 206 之變化量，例如顯示馬達旋轉量及旋轉方向之變化量 D_0 (與阻抗 Z_0 對應)、 D_1 (與阻抗 Z_1 對應)。

又，對應於調諧電容器 205 之上述數值，卻是匹配控制裝置 31 調整之變化量，例如顯示馬達旋轉量及旋轉方向之變化量資料 E_0 (與阻抗 Z_0 對應)、 E_1 (與阻抗 Z_1 對應)。

上述變化量資料 D_0 、 E_0 為顯示自負載電容器 206 及調諧電容器 205 之基本位置的調整量。

上述變化量資料 D_1 、 E_1 為顯示負載電容器 206 及調諧電容器 205 之自變化量資料 D_0 、 E_0 所致調整位置的調整量。

因此，匹配控制裝置 31 於電漿處理後，使馬達旋轉以驅動調整軸，將負載電容器 206 及調諧電容器 205 之調整位置退回至基本位置。

匹配控制裝置 31 在電漿放電前之階段，依據變化量資料 D_0 、 E_0 ，藉負載電容器 206、調諧電容器 205 之各自馬達驅動調整軸，而將匹配電路 2A 之輸出阻抗調整為阻抗 Z_0 。

另，匹配控制裝置 31 在調整為阻抗 Z_0 後，藉反射波測定器 30 檢出反射波，以檢知電漿放電之發生，並依據變化

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (20)

量資料 D1、E1，而由負載電容器 206、調諧電容器 205 之各自馬達驅動調整軸，將匹配電路 2A 之輸出阻抗調整為阻抗 Z1。

又，匹配控制裝置 31 係在調整為阻抗 Z0 或阻抗 Z1 後，促使反射波測定器 30 所檢測之反射波電力值 (例如以寄生電力檢出之) 可呈最小值地，進行匹配電路 2A 之負載電容器 206 及調諧電容器 205 的微調整。

其次，參照圖 1 及圖 2 說明一實施形態之動作例。圖 2 為說明圖 1 之電漿處理裝置動作例的流程圖。

在步驟 S1，工作者在電漿處理室 CN 內裝妥被處理基板 16 後，將顯示電漿處理開始之開關予以導通時，匹配控制裝置 31 即自存儲部 32 讀取變化量資料 D0 及 E0，依據該變化量資料 D0、E0，將匹配電路 2A 之輸出阻抗調整為阻抗 Z0。

且，在步驟 S2，匹配控制裝置 31 將匹配電路 2A 之輸出阻抗調整為阻抗 Z0 後，促使高頻電源 1 呈導通狀態，將進行電漿放電之高頻電力供給電漿處理室 CN。

接著，在步驟 S3，匹配控制裝置 31 即進行檢測表示反射波測定器 30 所輸入之反射波強度 (反射波之電力大小) 的檢測信號，是否超過所定之閾值強度。

在此，上述所定之閾值強度，卻是預先將電漿放電開始時之反射波強度予以測定，而將該強度之例如 90% 設定為所定之閾值強度。

此時，匹配控制裝置 31 於反射波測定器 30 所輸入檢測信號之強度超過所定閾值強度時，認為發生電漿放電，即

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (21)

進入步驟S5之處理。

另，匹配控制裝置31於反射波測定器30所輸入檢測信號之強度未超過所定閾值強度時，認為未發生電漿放電，而進入步驟S4之處理。

繼之，在步驟S4，匹配控制裝置31以阻抗 Z_0 為中心，驅動未圖示之馬達，將負載電容器206及調諧電容器205之各電容加以微調整，即，以阻抗 Z_0 值為中心，使匹配電路2A之輸出阻抗數值上下反復而進行調整。

此時，匹配控制裝置31則於每一反復，將以阻抗 Z_0 值為中心上下錯移之值依序予以增大，且於每各錯移一次數值(在此向上或下錯移一方即算一次)，即退回步驟S3之處理，以判定是否發生電漿放電。

其次，在步驟S5，自存儲部32讀取變化量資料D1、E1，並根據該變化量資料D1、E1，將匹配電路2A之輸出阻抗調整為阻抗 Z_1 ，再進入步驟S6之處理。

且，在步驟S6，匹配控制裝置31即檢測顯示反射波測定器30所輸入反射波強度(反射波之電力大小)之檢測信號，是否為所定之放電閾值強度以下。

在此，上述所定之放電閾值強度，乃是在上述匹配電路2A之輸出阻抗為阻抗 Z_1 時(即取得匹配時)，預先將電漿放電開始時之反射波強度予以測定，而設定該強度之數值。

此時，匹配控制裝置31於反射波測定器30所輸入檢測信號之強度為所定之放電閾值強度以下時，檢出無反射波

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(22)

狀態，亦即有效的電漿放電狀態，再使處理進入步驟S8。

另，匹配控制裝置31於反射波測定器30所輸入檢測信號之強度為超過所定之放電閾值強度時，檢出有反射波狀態，亦即有效的電漿放電狀態，再進入步驟S7之處理。

且，在步驟S7，匹配控制裝置31以阻抗Z1為中心，驅動未圖示之馬達，對負載電容器206及調諧電容器205之各電容進行微調整，即，以阻抗Z1值為中心，使匹配電路2A之輸出阻抗數值上下反復而予以調整。

此時，匹配控制裝置31則於每一反復，將以阻抗Z1值為中心上下錯移之值依序加以增大，且於每各錯移一次數值(在此向上或下錯移一方即算一次)，即退回步驟S6之處理，以判定是否為有效的電漿放電狀態。

接著，在步驟S8，匹配控制裝置31進行檢測是否經過所定時間欲結束電漿處理，或工作者欲結束電漿處理。

此時，匹配控制裝置31如檢知工程結束時，即停止高頻電源1之電力供應，而結束電漿處理。

另，匹配控制裝置31如未檢知工程結束時，即使處理進入步驟S6。

上述本發明第一實施形態之電漿處理裝置，係將電漿處理室CN之電漿放電前負載阻抗的阻抗Z0存處於存儲部32，由匹配控制裝置31於高頻電源1之高頻電力投入時自存儲部32讀取阻抗Z0，且藉調整構成匹配電路2A之負載電容器206及調諧電容器205的各電容，而自高頻電力投入即可容易地進行對於阻抗Z0之調整，以縮短到放電開始為止之時

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (23)

間，並能提升電漿處理之生產性。

又，本發明第一實施形態之電漿處理裝置，當匹配控制裝置31自反射波測定器30之檢測信號檢知電漿處理室CN之放電開始，該匹配控制裝置31檢出電漿放電之發生時，即使匹配電路2A之輸出阻抗匹配於阻抗Z1，例如將電漿處理室CN之放電前後的阻抗Z0、Z1分別存儲於存儲部，且匹配控制裝置31於高頻電源1之高頻電力投入時自存儲部32讀取放電前之阻抗Z0，藉調整構成匹配電路2A之負載電容器206及調諧電容器205的各電容，予以調整為放電開始前之阻抗Z0，復在檢知電漿放電開始後，藉調整為放電後之阻抗Z1，而可容易地進行由阻抗Z0調整為阻抗Z1，在放電開始前至放電開始後，能縮短移行呈有效電漿放電狀態之時間，以提升電漿處理之生產性。

再者，本發明第一實施形態之電漿處理裝置的驅動方法，係由對放電前電漿處理室CN之阻抗Z0進行匹配電路2A之輸出阻抗的匹配之第一匹配電路調整過程，與由高頻電源1向電漿處理室CN供應高頻電力之電力供應過程，與進行檢測電漿處理室CN內之高頻電力所致電漿放電的電漿放電檢測過程，與對放電中電漿處理室CN之阻抗Z1進行匹配電路2A之輸出阻抗的匹配之第二匹配電路調整過程所成，且在第一及第二匹配電路調整過程，分別呼出容納於存儲部32被調整於電漿處理室放電前之阻抗Z0的變化量D0、E0，及被調整於電漿處理室放電後之阻抗Z1的變化量D1、E1，而能將為進行調整匹配電路2A之輸出阻抗所需之自高頻電

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (24)

力投入至放電開始，再加自放電開始至有效電漿放電狀態為止的調整時間大幅度地加以縮短，故可提升電漿處理之生產性。

< 第二實施形態 >

圖6為本發明第二實施形態之電漿處理裝置概略構成的概念性顯示圖。對於與第一實施形態之圖1的電漿處理裝置相同構成即附上相同符號，並省略該構成之說明。

就本發明主要構成要件之匹配箱2周邊的反射波測定器30、匹配控制裝置33、存儲部34及運算器加以詳述。

高頻電源1係介反射波測定器30及匹配箱2向電漿處理室CN供應電漿放電所需之電力。

匹配電路2A被收納於匹配箱2內，取高頻電源1之輸出阻抗與電漿處理室CN之負載阻抗的匹配。

該匹配電路2A乃由負載電容器206、調諧電感器204及調諧電容器205所構成。

負載電容器206及調諧電容器205卻是藉未圖示之馬達旋轉等，而可調整各電容值之可變電容器，藉匹配控制裝置33分別驅動上述馬達，能調整電容值。

存儲部34則存儲著可調整為預先測定之阻抗 Z_0 與阻抗 Z_1 的數值。

在此，對於負載電容器206之上述數值，係為匹配控制裝置33調整之變化量，例如顯示馬達旋轉量及旋轉方向之變化量 D_0 (對應阻抗 Z_0)、 D_1 (對應阻抗 Z_1)。

五、發明說明 (25)

又，對於調諧電容器205之上述數值，乃是匹配控制裝置33調整之變化量，例如顯示馬達旋轉量及旋轉方向之變化量E0(對應阻抗Z0)、E1(對應阻抗Z1)。

上述變化量D0、E0，為顯示自負載電容器206及調諧電容器205之基本位置的調整量。

上述變化量D1、E1，為顯示自負載電容器206及調諧電容器205之變化量D0、E0所致調整位置的調整量。

因此，匹配控制裝置33於電漿處理後，驅動馬達將負載電容器206及調諧電容器205之調整位置回復於基本位置。

匹配控制裝置33則在電漿放電前之階段，依據變化量D0及E0，驅動負載電容器206、調諧電容器205各自之馬達，將匹配電路2A之輸出阻抗調整為阻抗Z0。

另，匹配控制裝置33卻於阻抗Z0調整後，藉反射波測定器30檢測反射波，檢知電漿放電之發生，而依據變化量D1及E1，驅動負載電容器206、調諧電容器205各自之馬達，將匹配電路2A之輸出阻抗調整為阻抗Z1。

又，匹配控制裝置33於調整為阻抗Z0或阻抗Z1後，即進行匹配電路2A之負載電容器206及調諧電容器205的微調整，促使反射波測定器30檢測之反射波的電力值(例如以寄生電力檢出)呈為最小。

匹配控制裝置33係將負載電容器206及調諧電容器205之自阻抗Z0調整位置至阻抗Z1調整位置之變化量作為各自的新變化量資料D1、E1，疊寫於存儲部32之變化量資料D1、

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (26)

E1，以進行變化量資料之更新。

阻抗測定器AN卻在電漿處理結束，高頻電源1停止供應高頻電力後，以電漿處理室CN之放電前負載阻抗而測定阻抗Z0。

運算器35乃依據顯示阻抗與負載電容器206及調諧電容器205之調整位置關係的函數或圖表，自上述阻抗Z0進行變化量資料D0、E0之運算。

匹配控制裝置33即將所運算上述變化量資料D0、E0作為各自之新變化量資料D1、E1，疊寫於存儲部34之變化量資料D1、E1，以進行變化量資料之更新。

其次，參照圖6及圖7說明第二實施形態之動作例。圖7為圖6之電漿處理裝置動作例之說明用流程圖。

步驟S11～S17之各個處理由於與步驟S1～S7之各個處理相同，故省略說明。

在上述各步驟，匹配控制裝置33實行與匹配控制裝置31相同之動作，存儲部34實行與存儲部32相同之動作。

在步驟S18，匹配控制裝置33係檢測是否經過所定時間要結束電漿處理，或工作者要結束電漿處理。

此時，匹配控制裝置33如檢知工程結束時，即停止高頻電源1之電力供應而結束電漿處理，並進入步驟S19之處理。

另，匹配控制裝置33如未檢知工程結束時，即使處理進入步驟S16。

接著，在步驟S19，匹配控制裝置33乃檢測負載電容器

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (27)

206及調諧電容器205之自阻抗 Z_0 調整位置至阻抗 Z_1 調整位置之變化量，將所檢測變化量資料作為各自之新變化量資料D1、E1，疊寫於存儲部34之變化量資料D1、E1，以進行變化量資料之更新。

且，在步驟20，阻抗測定器AN測定電漿處理室CN之負載阻抗，即電漿放電前之阻抗 Z_0 。

此時，阻抗測定器AN使開關SW1呈斷開狀態，使開關SW2呈導通狀態，以進行阻抗 Z_0 之測定。

阻抗測定器AN通常在進行電漿處理時，促使開關SW1呈斷開狀態，促使開關SW2呈導通狀態。

又，開關SW1～點B(圖6)之阻抗卻被設計為與開關SW2～點B之阻抗呈一致。

其次，在步驟21，運算器35即依據所測定阻抗 Z_0 ，進行運算變化量資料D0、E0。

且，在步驟22，匹配控制裝置33將所運算變化量資料D0、E0分別作為新的變化量資料D0、新的變化量資料E0，疊寫於存儲部34之各個對應的變化量資料D0、E0，以進行變化量資料之更新。

且，阻抗測定器AN使開關SW1呈斷開狀態，使開關SW2呈導通狀態，而電漿處理裝置則結束電漿處理。

本發明第二實施形態之電漿處理裝置，除了第一實施形態之效果外，由於電漿處理室CN設有進行測定電漿處理室CN放電前之阻抗 Z_0 的測定端子61，致放電前之阻抗 Z_0 雖對應電漿處理室CN之使用時間起變化，亦能藉每隔所定時

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (28)

間(或每次電漿處理結束時)進行測定，以更新作為存儲部34放電前之阻抗 Z_0 的變化量資料D0、E0值，而經常能自高頻電力投入即容易地進行將調整各負載電容器206及調諧電容器205之電容的調整位置，自基本位置調整為形成放電開始前電漿處理室CN之阻抗 Z_0 的調整位置，予以縮短至放電開始為止之時間，可使電漿處理之生產性提升。

< 第三實施形態 >

圖8為本實施形態電漿處理裝置之匹配裝置設計系統概略構成的概念示意圖，係圖示為可明瞭匹配箱2內部之匹配電路2A構成。

在本圖，事務所300設有電漿處理裝置，該電漿處理裝置之電漿處理室CN與高頻電源1之間卻介設有取阻抗匹配之匹配電路(匹配電路2A或匹配電路2B)。

對於各電漿處理之電漿處理裝置上升時，作為上述匹配電路係使用匹配電路2A(調整用匹配電路)，藉驅動控制部51、反射波測定部50、調整量測定部52，將取得阻抗匹配時分之匹配電路2A的調整量資訊，自用戶終端機53介資訊通信線路I予以發送至匹配電路之製造公司400的服務單位70。

服務單位70即將上述調整量資訊輸出至運算部71，由運算部71依據該調整量資訊運算阻抗 Z_1 。

設計部72則依據上述阻抗 Z_1 ，運算構成匹配電路2B(製品匹配電路)之要件的各參數(電路常數)。

公司400之工作者乃依據所運算電路常數，進行製造匹

五、發明說明 (29)

配電路 2B，將所製成匹配電路 2B 輸送至事務所 300。

且，事務所 300 之工作者將匹配電路 2A 與匹配電路 2B 予以交換，而開始對應之電漿處理的生產。

以下，就該構成加以詳細說明。

高頻電源 1 係介匹配箱 2 向電漿處理室 CN 供應電漿放電所需之電力。

匹配電路 2A 被收納於匹配箱 2 內，取高頻電源 1 之輸出阻抗與電漿處理室 CN 之負載阻抗的匹配。

該匹配電路 2A 為調整用匹配電路，成為可進行測定電漿處理室之阻抗 Z_1 的構成。

即，驅動控制部 51 促使反射波測定部 50 檢測之反射波電力值 (例如以寄生電力檢出) 呈為最小地，進行調整匹配電路 2A 之負載電容器 256 及調諧電容器 255。

在此，反射波測定部 50 被介插於匹配箱 2 與高頻電源 1 之間。

負載電容器 256 及調諧電容器 255 卻是藉未圖示之馬達旋轉以驅動調整軸，而可調整各電容值之可變電容器 (variable condenser)。

在此，驅動控制部 51 則藉控制上述各馬達之旋轉量及旋轉方向以驅動調整軸，而調整上述可變電容器 (負載電容器 256 及調諧電容器 255) 之各個電容值。

在匹配電路 2A 之出貨時，負載電容器 256 及調諧電容器 255 由匹配電路製造商予以設定為對應於電漿處理室 CN 之阻抗 Z_0 的初期值。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (30)

在此，未圖示之電漿處理裝置製造商係藉資訊通信網 I，預先將阻抗 Z0 之資料發送給匹配電路製造商 (公司 400)。

又，隨著電漿處理裝置製造商，有時全然無阻抗 Z0 之資料，因此，亦有由匹配電路製造商經驗性地將若干初期直設定於匹配電路 2A 之情形。

在此，雖將電漿處理裝置製造商與匹配電路製造商假設為各別，惟兩製造商為同一個人亦無妨。

調整量測定部 52 係測定調整量測定器 207 所檢測之驅動控制部 51 自阻抗 Z0 位置將負載電容器 256 之調整軸予以驅動的變化量 (調整量)，例如馬達之旋轉量及旋轉方向，並進行數值化作為調整量資訊 D1。

同樣地，調整量測定部 52 係測定調整量測定器 208 所檢測之驅動控制部 51 自阻抗 Z0 位置將調諧電容器 255 之調整軸予以驅動的變化量 (調整量)，例如馬達之旋轉量及旋轉方向，並進行數值化作為調整量資訊 D2。

又，自反射波測定部 50 所輸入之反射波電力值呈為最小的時分，反射波測定部 50 乃將該調整量資訊 D1、D2 與自驅動控制部 51 之顯示取得匹配的控制信號一起予以發送至用戶終端機 53。

用戶在用戶終端機 53 之顯示畫面，確認由於匹配電路 2A 取得高頻電源 1 與電漿處理室 CN 之阻抗匹配後，即將調整量資訊 D1 及 D2 發送至服務單位 70。

服務單位 70 介資訊通信線路 I 被連接於用戶終端機 53，而與用戶終端機 53 間可進行各種資料之收發。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (31)

在此，資訊通信線路I為由公用通信網路、專用通信網路、網際網路等所構成之資訊通信線路。

運算部71係依據服務單位70所輸入調整量資料D1、D2，而運算已調整負載電容器256及調諧電容器255之各個調整量分的電容。

在此，調諧電感器254之電感、該調諧電感器254之寄生高頻電阻253的電阻值、供電線寄生電感器102(匹配電路2A或匹配電路2B之輸入端子與負載電容器206之接點P間配線)之電感、上述供電線之寄生電阻101的電阻值之各數值，與負載電容器256及調諧電容器255之電容初期值，則對應匹配電路2A之識別號碼預先被容納於資料庫73。

運算部71乃依據負載電容器256之顯示調整量資料與電容關係的所定函數或一覽表，以運算對應調整量資料D1之電容數值，將該數值與初期值加法，而運算取得阻抗匹配時分之負載電容器256的電容。

又，同樣地，運算部71依據調諧電容器255之顯示調整量資料與電容關係的所定函數或一覽表，以運算對應調整量資料D2之電容數值，將該數值與初期值(阻抗Z0時之電容)加法(調整量為減少方向時即減法)，而運算取得阻抗匹配時分之調諧電容器255調整後的電容。

在此所運算各數值，卻例如調諧電容器255對應於調諧電容器105(圖16)，負載電容器256對應於負載電容器106(圖16)。

在此雖將調整量加法於初期值以進行求取，但調整量

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (32)

測定器 208 如為調諧電容器 255 之調整位置資訊檢測手段，則準備其對應之函數或一覽表，自調整量直接求取電容亦可。

又，運算部 71 由調諧電感器 254 之電感、該調諧電感器 254 之寄生高頻電阻 253 的電阻值、供電板之寄生電感器 102 的電感、供電板之寄生電阻 101 的電阻值之各數值，與負載電容器 256 及調諧電容器 255 之被運算電容的各數值，而進行運算阻抗 Z_1 (例如為圖 16 之電路常數，電漿處理室 CN 之阻抗 Z_1 即呈 $3.6\Omega + j 1.4\Omega$)。

在此所進行阻抗 Z_1 之運算，係藉顯示上述運算用參數與阻抗 Z_1 之關係的函數，或顯示該運算參數與阻抗 Z_1 之關係的一覽表之檢索而進行。

設計部 72 卻依據上述阻抗 Z_1 、阻抗 Z_0 、供電線之寄生電感器 102 的電感、供電線之寄生電阻 101 的電阻值所成設計用參數，而運算圖 9 所示製品用匹配電路 2B 之負載電容器 206 的電容、調諧電感器 204 的電感、調諧電容器 205 的電容之各設計電路常數。

在此所進行上述各電路常數之運算，乃藉顯示上述設計用參數與該各設計電路常數之關係的函數，或顯示該設計用參數與設計電路常數之關係的一覽表之檢索而進行之。

設計部 72 則將所運算阻抗 Z_1 之數值、所運算負載電容器 206 的電容、調諧電感器 204 的電感、調諧電容器 205 的電容之各設計電路常數，與輸入於運算部 71 之調整量資料 D1 及

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (33)

D2，對應電漿處理室CN之識別號碼予以存儲於存儲部73。

茲將存儲部73之各資料容納格式顯示於圖10及圖11。

如圖10所示，存儲部73係對應於各電漿處理室之識別號碼，存儲有電漿處理室CN之製造號碼、最新之阻抗 Z_0 ， Z_1 的值。

又，存儲部73以對應於圖10所示存儲格式之各上述識別號碼的下位層，在圖11所示格式存儲有資料。

即，如圖11所示，對應識別號碼，將負載電容器之變化量資料D1、調諧電容器之變化量資料D2、此時之阻抗 Z_1 、調諧電感器204之電感、調諧電容器205之電容、負載電容器206之電容，依照進行各電漿處理之調整的日期，以時間序列之履歷存儲於存儲部73。

又，如圖10所示，調整量測定部52乃每隔所定期間(例如每一個月)即進行測定電漿處理室CN之阻抗 Z_0 ，將所測定之阻抗 Z_0 發送給服務單位70，再由服務單位70將該最新之阻抗 Z_0 數值對應識別號碼容納於存儲部73。

以下，就阻抗 Z_0 之測定方法，利用顯示匹配電路2B及電漿處理室CN之構成的圖12加以說明。圖12為本實施形態之電漿處理裝置概略構成顯示圖，如上述，係顯示匹配電路被匹配電路2B交換後之構成。

在此，本實施形態之電漿處理裝置，卻被設成實行CVD(chemical vapor deposition)、濺射、乾蝕刻、砂磨等電漿處理之一週期激發型電漿處理裝置，顯示於圖12。與前述實施形態之圖1、圖6所示電漿處理裝置的同樣構成即附上

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (34)

相同符號，而省略該構成之說明。

電漿處理室CN，由於電漿放電之阻抗Z1隨著瓦斯流量、瓦斯種類、真空度、電漿激發電極4與感應電極8之間距等而異，故每電漿處理即需將匹配電路2B之電路常數加以最適當化。

又，藉進行電漿處理，電漿處理室CN會產生熱應力等，致電漿處理室CN之機械性尺寸發生變化，不僅阻抗Z0徐徐變化，更因蝕刻或成膜處理之電漿處理所產生生成物堆積於電漿處理室CN內壁，亦會促使阻抗Z0徐徐變化。

由於該阻抗Z0之變化，供給電漿處理室之實效電力會變化，致電漿處理結果亦變化，因此，本發明乃藉監控阻抗Z0，以判定電漿處理室CN之保養時期，而促進經常可進行穩定之裝置生產。

即，服務單位70將調整量測定部52發送之阻抗Z0，與預先設定於資料庫可顯示需保養之阻抗設定值加以比較，如阻抗Z0超過該阻抗設定值時，就在顯示畫面對工作者通知需要保養。

且，依據上述通知，為保養時進行電漿處理室CN內之零件更換，在零件更換後亦需確認將阻抗Z0保持於上述阻抗設定值。

又，電漿處理室CN在保養後需再經過熱履歷，致由於機械性尺寸之經時性變化等，引起阻抗Z0變動，故需繼續確認將阻抗Z0保持於阻抗設定值。

電漿處理室CN之阻抗Z0測定，卻由圖8及圖12所示之阻

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (35)

抗測定器AN進行。

調整量測定部52則控制阻抗測定器AN每隔所定期間即進行測定阻抗Z0。

此時，調整量測定部52使開關SW1呈斷開狀態，將匹配電路2B自供電板3切離，使開關SW2呈導通狀態，在供電板3之測定端子連接阻抗測定器AN，由阻抗測定器AN進行電漿處理室CN之阻抗Z0測定。

因此，以電漿處理室CN之測定範圍，將匹配電路2B之無源元件中輸出最末段無源元件的輸出端位置予以切離之狀態為對象，亦即，在供電板3所連接調諧電容器205之輸出端位置，由開關SW1切斷供電板3與匹配電路2B端子之連接時狀態的電漿處理室CN作為測定範圍。

又，自開關SW1至點B(圖12)之阻抗，與自開關SW2至點B之阻抗被設計呈一致。

其次，參照圖8、圖9、圖12及圖13說明第三實施形態之動作例。圖13為圖8電漿處理裝置之匹配電路設計系統動作例說明用流程圖。

在步驟S1，向事務所300提供之電漿處理裝置上升時的條件設定，卻在電漿放電狀態進行，以決定對應電漿處理之工程條件(瓦斯流量、瓦斯種類、真空度)。

此時，驅動控制部51係在電漿放電發生之狀態，促使可呈反射波測定部50所測定反射波變為最小之狀態，即呈高頻電源1與電漿處理室CN之間取得阻抗匹配的狀態地，進行調整匹配電路2A之調諧電容器255及負載電容器256之各

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明（36）

電容。

其次，在步驟S2，調整量測定部52即檢測調整量測定部207，208分別測定之經由驅動控制部51所調整負載電容器256、調諧電容器255的調整軸調整量。

且，在步驟S3，調整量測定部52將負載電容器256、調諧電容器255之調整量，分別作為調整量資料D1、變化量資料D2向用戶終端機53予以輸出。

藉此，工作者在用戶終端機53之顯示畫面，可確認高頻電源1與電漿處理室CN之間取得阻抗匹配，將該等調整量資料D1、D2與匹配電路2B製造要求一起發送至服務單位70。

接著，在步驟S4，運算部71則依據服務單位70所輸入變化量資料D1、D2，而運算負載電容器256及調諧電容器255之分別被調整的變化分電容。

藉此，運算部71即使用負載電容器256及調諧電容器255之被運算電容，與寄生電阻101、寄生電感器102、調諧電感器254之電感、調諧電感器254之寄生高頻電阻253的電阻值，依據表示該等運算用參數與阻抗之對應的函數，進行運算阻抗Z1。

繼之，在步驟S5，設計部72係利用上述運算之阻抗Z1、存儲部73預先存儲之阻抗Z0、供電線之寄生電感器102的電感、供電線之寄生電阻101的電阻值之設計用參數，根據表示該等設計用參數與匹配電路之負載電容器的電容、調諧電感器的電感、調諧電容器的電容組合之對應的函數，而

五、發明說明 (37)

運算負載電容器 206 之電容、調諧電感器 204 之電感、調諧電容器 205 之電容的各設計電路常數。

該設計電路常數，卻被設成在匹配電路 2B 之調整範圍內，含有阻抗 Z_0 與阻抗 Z_1 之值。

在此，盡量將上述調整範圍予以設成對於阻抗 Z_0 與阻抗 Z_1 所形成阻抗領域具有對應之範圍，且具若干餘裕之範圍。

復在步驟 S6，工作者依據所得上述各電路常數，進行設計匹配電路 2B，並依據其設計，而製造匹配電路 2B。

其次，在步驟 S7，公司 400 之工作者捆綁包裝所製成匹配電路 2B，予以發送至事務所 300。

且，事務所 300 之工作者自電漿處理裝置取出匹配電路 2A，將送到之匹配電路 2B 裝載於電漿處理裝置，開始裝置之生產。

在此，由圖 14 之史密斯圓圖進行確認被最適當化之圖 9 匹配電路 2B 的構成元件之設計電路常數。

點 A 為顯示匹配電路 2B 輸入側之高頻電源 1 及同軸電纜 1A 所成電源系統之特性阻抗「 50Ω 」，點 B 為顯示由於電阻 101 致阻抗移動之點，點 C 為顯示由於電感器 102 致阻抗移動之點。

同樣，點 F 為顯示由於負載電容器 206 及電阻 203 致阻抗移動之點，點 G 為顯示由於調諧電感器 204 致阻抗移動之點。

在該圖 14 之史密斯圓圖，點 H 為最終的匹配電路 2C 之輸

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明（ 38 ）

出阻抗，與電漿處理室CN之阻抗（負載阻抗）成為共軛複數阻抗數值，致點H之阻抗 $Z1^*$ 數值呈「 $3.6\Omega - j1.4\Omega$ 」。

在此，阻抗 $Z1^*$ 設為阻抗Z1之阻抗Z1。

於是，藉調諧電容器205自點G移動至點H，能進行由點A最後呈點H之阻抗匹配。

在此，由於調諧電感器204之電感比起匹配電路2A之調諧電感器之電感大幅度地減少，致寄生高頻電阻203之電阻值亦減少，雖不將負載電容器206之電容增大，亦能使調諧電感器204之之圓弧（阻抗曲線上）與負載電容器206之圓弧（導納曲線上）在點F接觸。

由於阻抗Z1（點H）及阻抗Z0已判明，致能將調諧電感器204之電感與調諧電容器205之電容的可調整範圍（點F與點G之間）加以最適當化，可減低匹配錯移所發生之失配損失。

又，本發明之製品匹配電路，由於寄生高頻電阻203之電阻值（ 0.2Ω ）比起習知寄生高頻電阻103之電阻值（ 2.72Ω ）呈小一位數，致在此消耗之電力亦被削減一位數，而呈大幅度減低電力損失，可減低匹配電路之電路損失。

如上述，本發明之匹配電路設計系統，藉匹配電路2A可得對應於所使用電漿處理之電漿放電的阻抗Z1，而根據該阻抗Z1，可全般性地削減為製造阻抗Z1最適當之匹配電路2B，卻因匹配錯移所發生之失配損失或電路損失，故能實行電漿處理裝置之省能源化。

藉此，對於電漿空間可實效地增加供應電力，以提升電漿處理之生產性。又，為獲得相同效果以較少投入電力

五、發明說明 (39)

即足夠，故可減輕電漿處理裝置之消耗電力。

以上，雖參照圖示而詳述本發明一實施形態，惟具體構成並非限定於該實施形態，凡是不脫逸本發明要旨範圍之設計變更等亦包含於本發明。

例如，在圖8之電漿處理裝置的匹配電路設計系統，雖說明在公司400所設置服務單位70裝設運算部71及設計部72，介服務單位70連接於資訊通信線路I之構成，惟以其他構成，將運算部71連接於事務所300所設定用戶終端機53亦可。

即，介用戶終端機53將運算部71連接於資訊通信線路I亦可。

此時，運算部71係依據自變化量測定部52之變化量資料D1、D2，而求取阻抗Z1。

用戶則將該阻抗Z1藉用戶終端機53發送至服務單位70。

且，設計部72依據包括由服務單位70所輸入阻抗Z1之設計用參數，進行運算設計電路常數。

又，在圖8之電漿處理裝置的匹配電路設計系統，更以其他構成，將運算部71及設計部72連接於事務所300所設定用戶終端機53亦可。

即，介用戶終端機53將運算部71連接於資訊通信線路I亦可。

此時，運算部71乃依據自變化量測定部52之變化量資料D1、D2，以求取阻抗Z1。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (40)

接著，設計部 72 依據包括由服務單位 70 所輸入阻抗 Z_1 之設計用參數，進行運算設計電路常數。

且，用戶將該設計電路常數藉用戶終端機 53 發送至服務單位 70。

上述兩其他構成，僅在運算部 71 及設計部 72 之設置處所相異而已，其他有關動作卻與已述實施形態相同。

又，上述兩其他構成，其效果亦與已述實施形態相同。

以上，雖參照圖示而詳述本發明一實施形態，惟具體構成並非限定於該實施形態，凡是不脫逸本發明要旨範圍之設計變更等亦包含於本發明。

【本發明效果】

依據本發明電漿處理裝置，由於具有：取高頻電源及電漿處理室之阻抗匹配的匹配電路，與在生成電漿之放電前將上述匹配電路之輸出阻抗匹配於非放電狀態的上述電漿處理室之阻抗的匹配電路調整手段，例如將電漿處理室之電漿放電前阻抗存儲於存儲部，由匹配電路調整手段於高頻電源投入高頻電力時，自上述存儲部呼取放電前阻抗，藉調整構成匹配電路之各元件的參數，而自高頻電力投入即能容易進行放電開始前之電漿處理室的阻抗調整，以縮短至放電開始為止之時間，並提升電漿處理之生產性，且在成膜裝置時，可減小成膜初期發生之厚度方向不均勻。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (41)

依據本發明匹配電路設計系統，藉調查用匹配電路能獲得對應於所使用電漿處理之電漿放電的阻抗 $Z1$ ，且依據該阻抗 $Z1$ 可全般性地削減為製造阻抗 $Z1$ 最適當之製品匹配電路 $2B$ ，卻因匹配錯移而發生之失配損失或匹配電路之電路損失，以實行電漿處理裝置之省能源化，並對於電漿空間可增加實效性之供應電力，以提升電漿處理之生產性。

又，為獲得相同效果以較少投入電力即足夠，故可減輕電漿處理裝置之消耗電力。

【圖示之簡單說明】

圖1為本發明第一實施形態之電漿處理裝置的電漿處理室單元概略構成剖面顯示圖。

圖2為圖1電漿處理裝置之匹配控制裝置31動作例流程顯示圖。

圖3為阻抗測定件構成之概念顯示圖。

圖4為使用圖3所示阻抗測定件以測定圖1所示電漿處理室之阻抗的方法顯示圖。

圖5為使用阻抗測定件之探針105構成概念顯示圖。

圖6為本發明第一實施形態之電漿處理裝置的電漿處理室單元概略構成剖面顯示圖。

圖7為圖6電漿處理裝置之匹配控制裝置33動作例流程顯示圖。

圖8為本發明電漿處理裝置之匹配電路設計系統構成概念顯示圖。

五、發明說明 (42)

圖 9 為本發明之製品匹配電路構成概念顯示圖。

圖 10 為圖 8 存儲部 73 之資料存儲格式顯示圖。

圖 12 為本發明電漿處理裝置之電漿處理室單元概略構成剖面顯示圖。

圖 13 為圖 8 電漿處理裝置之匹配電路設計系統的動作流程顯示圖。

圖 14 為顯示圖 9 製品匹配電路之各部阻抗變化的史密斯圓圖。

圖 15 為習知例電漿處理裝置之電漿處理室單元概略構成剖面顯示圖。

圖 16 為習知例匹配電路構成概念顯示圖。

圖 17 為顯示圖 16 匹配電路之各部阻抗變化的史密斯圓圖。

【符號說明】

- 1 高頻電源
- 1C 電軸電纜
- 2 匹配箱
- 2A 匹配電路
- 3 供電板
- 4 電漿激發電極
- 4a 凸部
- 5 簇射板
- 6 空間

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(43)

- 7 孔
- 8 晶圓電感器
- 9 絕緣體
- 10 室壁
- 10A 室底部
- 11 伸縮摺疊管
- 13 軸體
- 14 制電路
- 16 基板
- 17 瓦斯導入管
- 17a 絕緣體
- 21 機殼
- 30 反射波測定器
- 31, 33 匹配控制裝置
- 32, 34 存儲部
- 35 運算器
- 50 反射波測定部
- 51 驅動控制部
- 52 調整量測定部
- 53 用戶終端機
- 60 小室
- 70 服務單位
- 71 運算部
- 72 設計部

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(44)

- 73 存儲部
- 101 寄生高頻電阻
- 102 寄生電感器
- 203, 253 寄生高頻電阻
- 204, 254 調諧電感器
- 205, 255 調諧電容器
- 206, 256 負載電容器
- 208 調整量測定器
- 300, 301, 302 事務所
- 400 公司
- AN 阻抗測定器
- CN 電漿處理室
- I 資訊通信網
- SW1, SW1 開關

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要(發明之名稱： 電漿處理裝置及其驅動方法，及匹配電路設計系統，以及電漿處理方法)

提供一種電漿處理裝置，可縮短自電漿放電電力之供應開始至電漿放電後之呈效率良好電漿放電狀態的時間。

本發明之電漿處理裝置係具有採取高頻電源1及電漿處理室CN之阻抗匹配的匹配電路2A，與在電漿生成之放電前，將匹配電路2A之輸出阻抗匹配於非放電狀態的電漿處理室CN之阻抗Z0的匹配控制裝置31，例如，將電漿處理室之電漿放電前的阻抗Z0存儲於存儲部32，匹配控制裝置31於高頻電源1之高頻電力投入時自存儲部32呼出放電前之阻抗Z0，藉調整構成匹配電路2A之負載電容器206及調諧電容器205的阻抗，自高頻電力之投入即可容易地進行放電開始前之電漿處理室CN的阻抗Z0調整。

英文發明摘要(發明之名稱：)

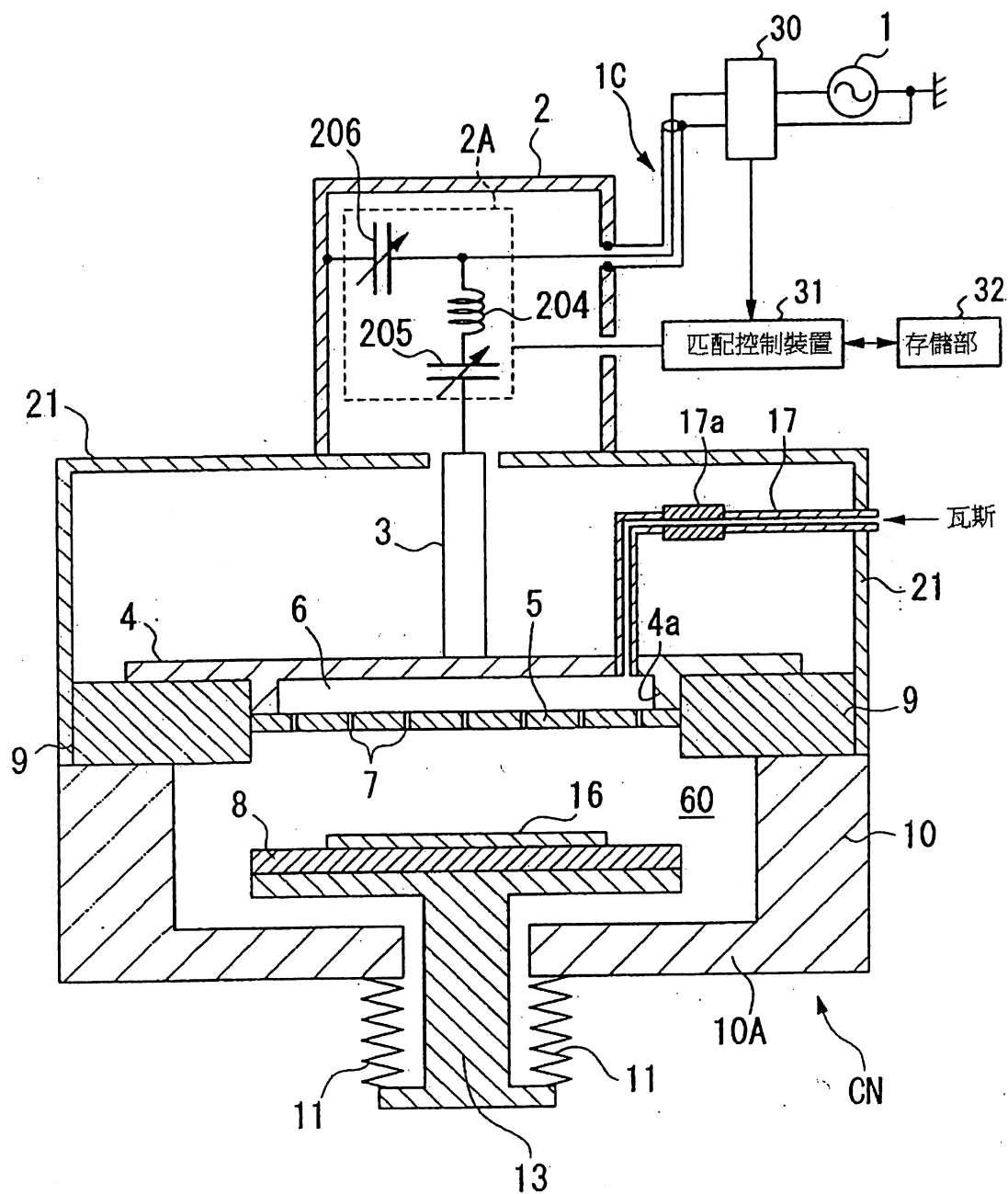
(請先閱讀背面之注意事項再填寫本頁各欄)

裝

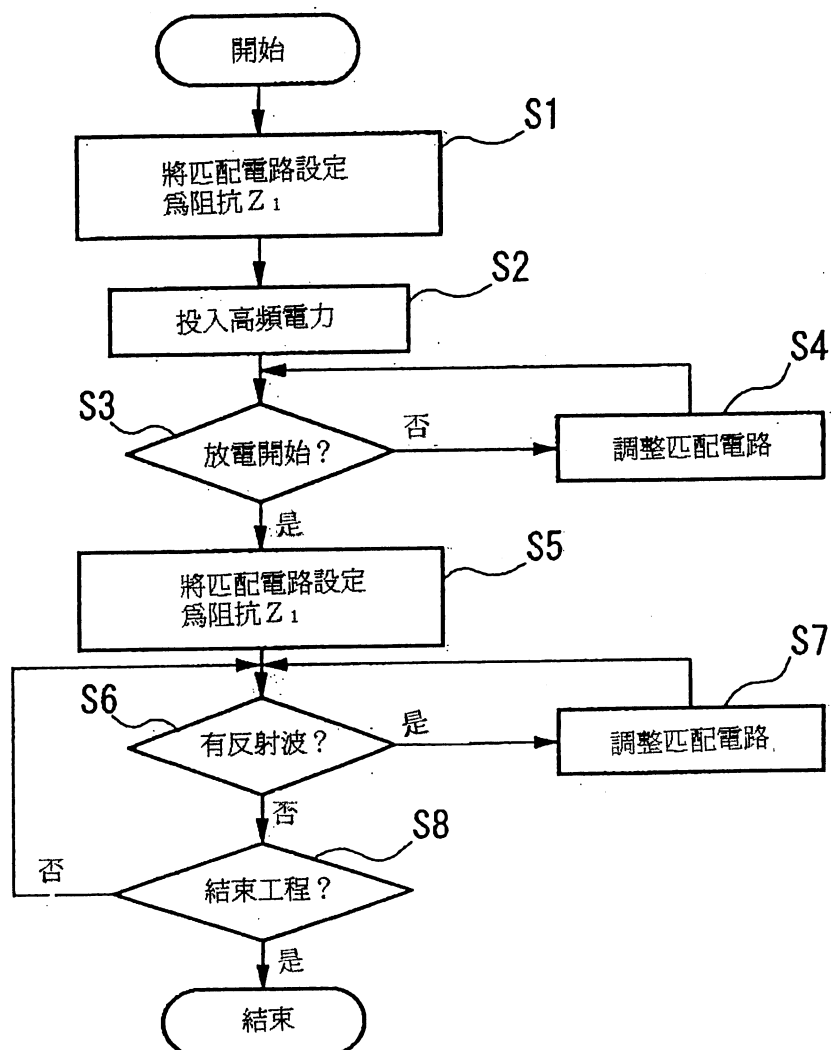
訂

線

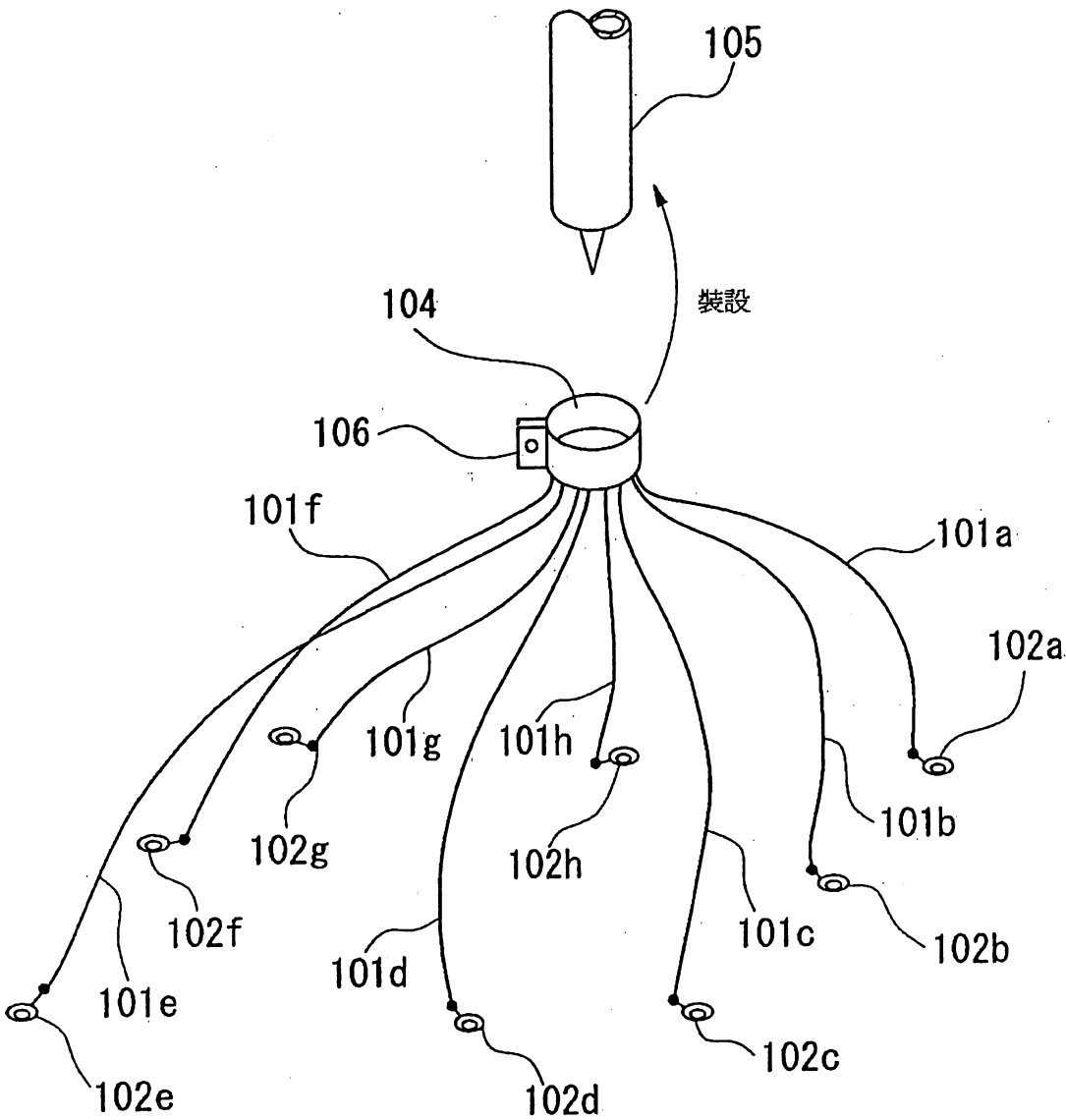
第 1 圖



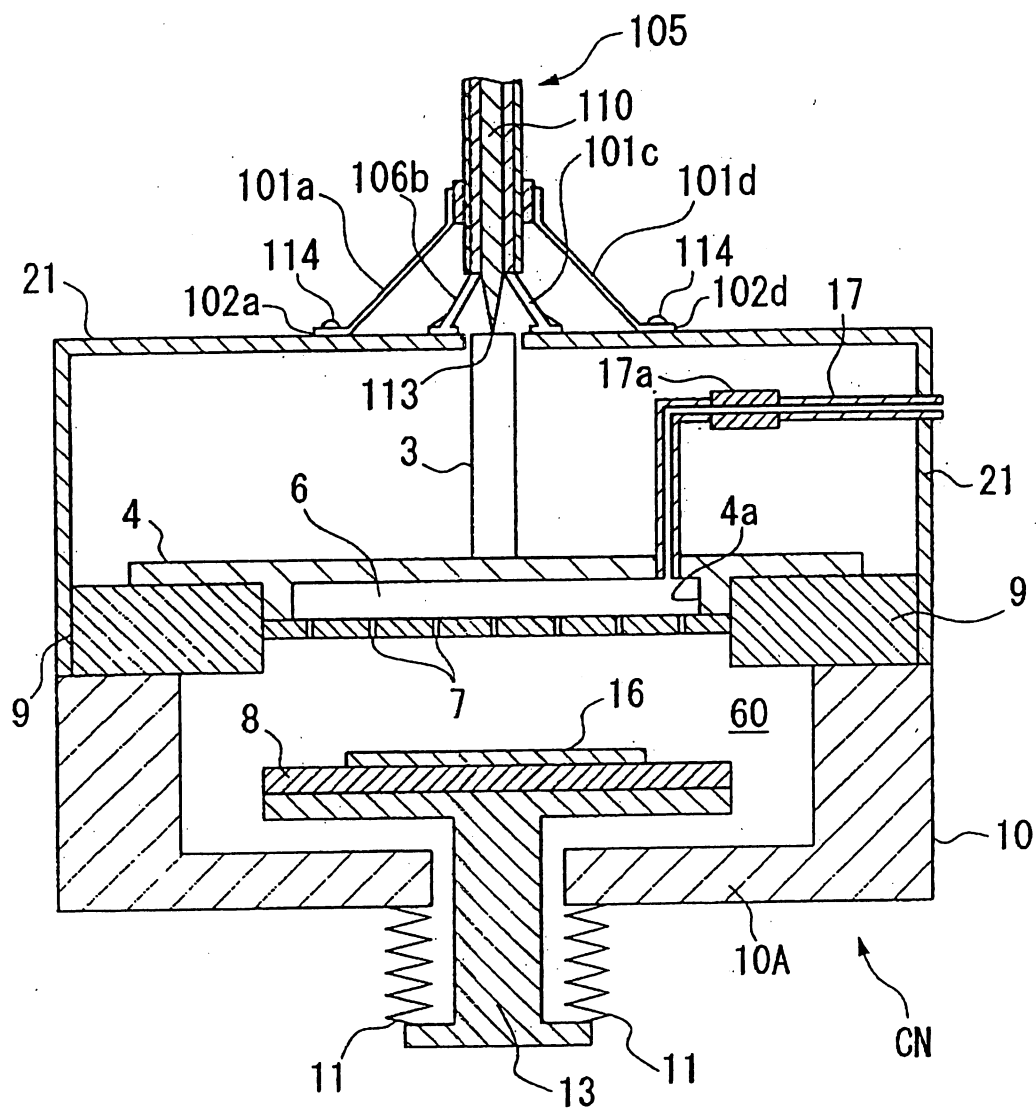
第 2 圖



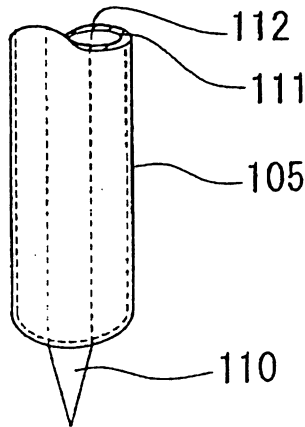
第 3 圖



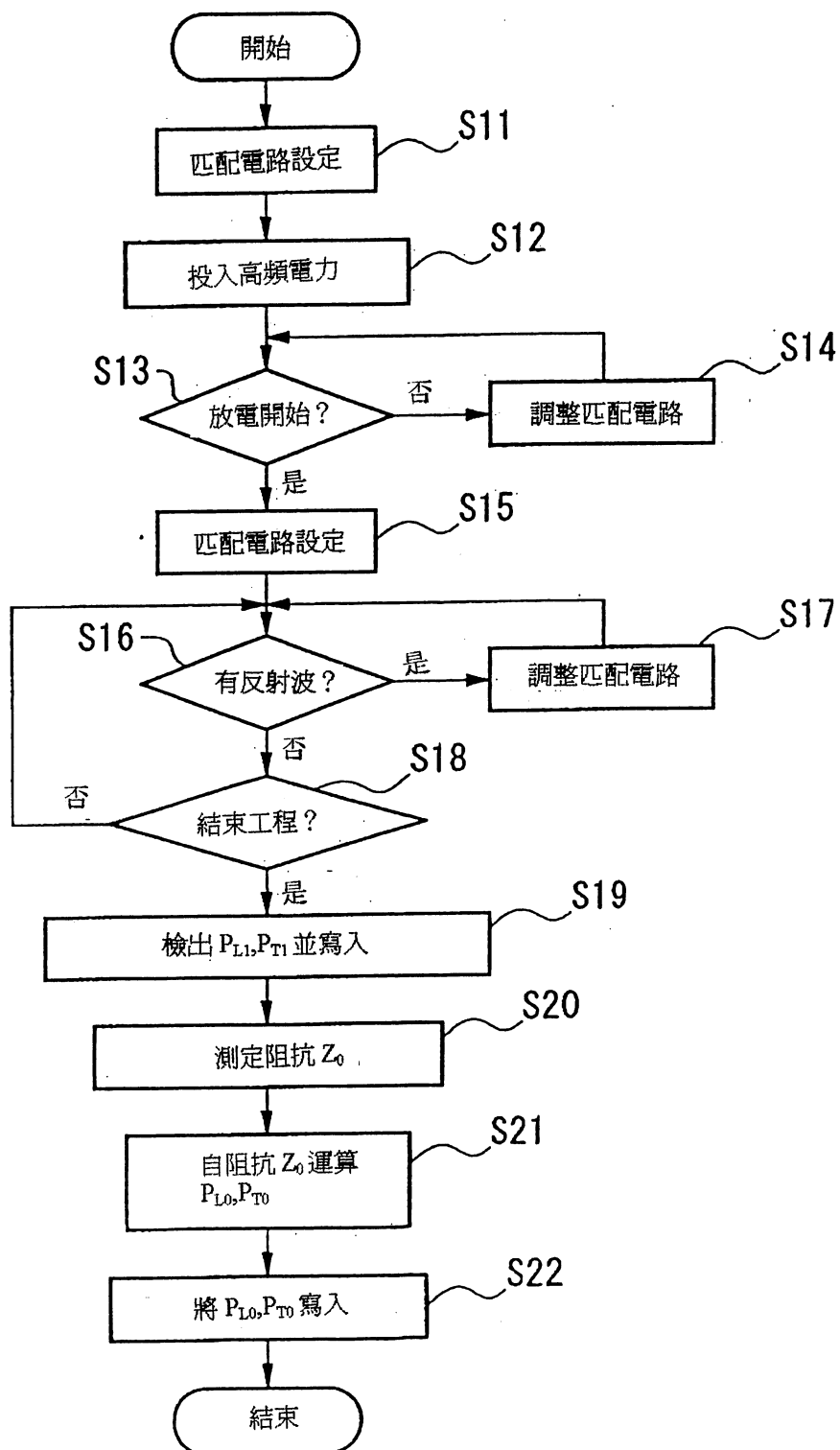
第 4 圖



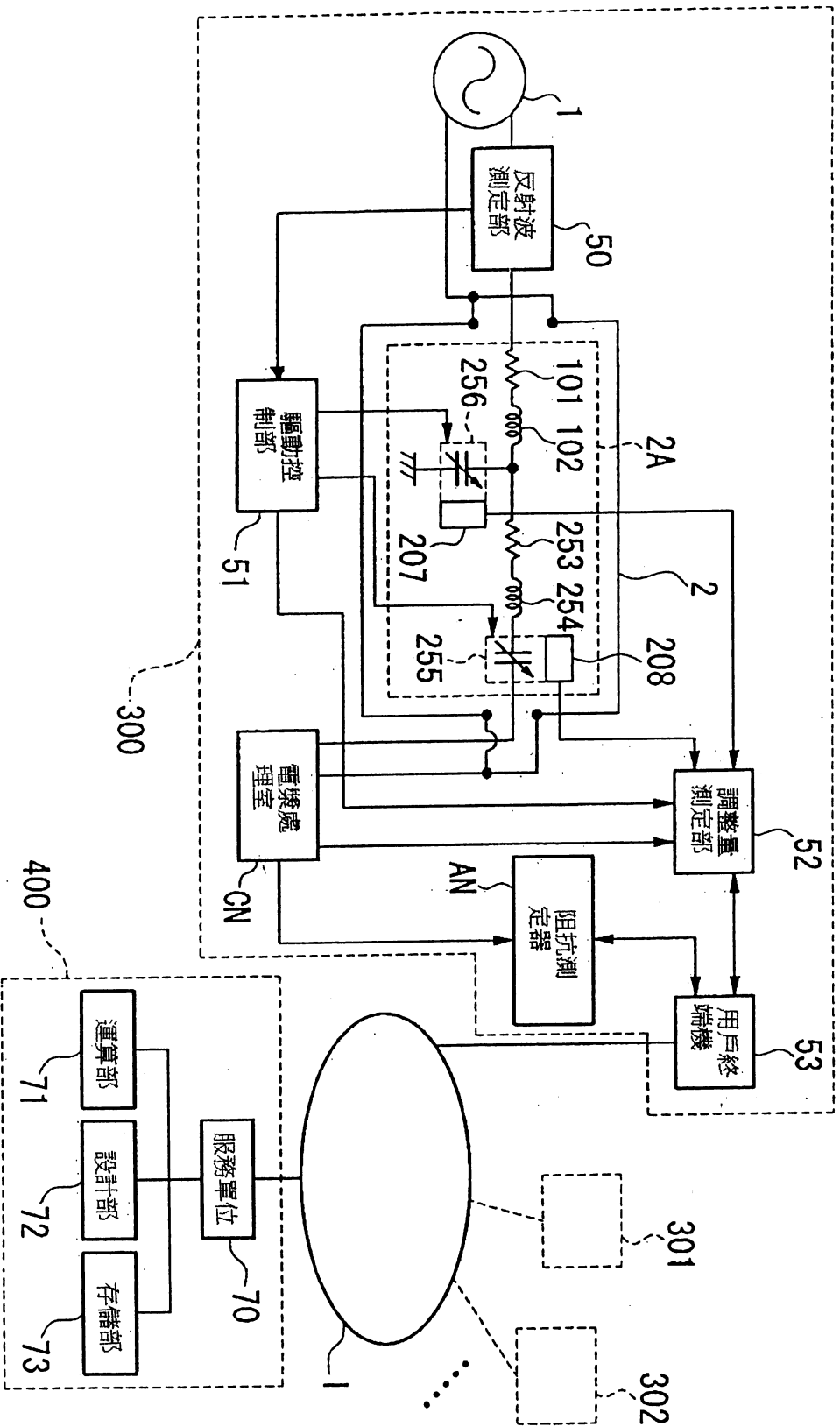
第 5 圖

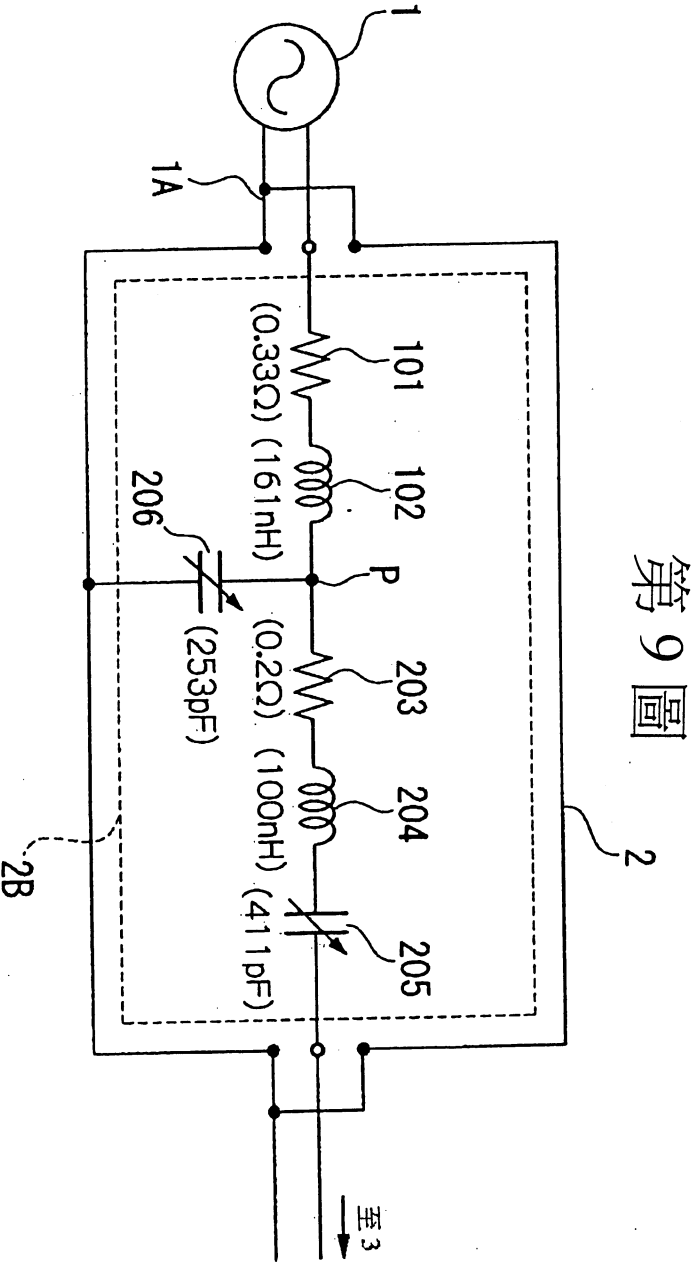


第 7 圖



第 8 圖





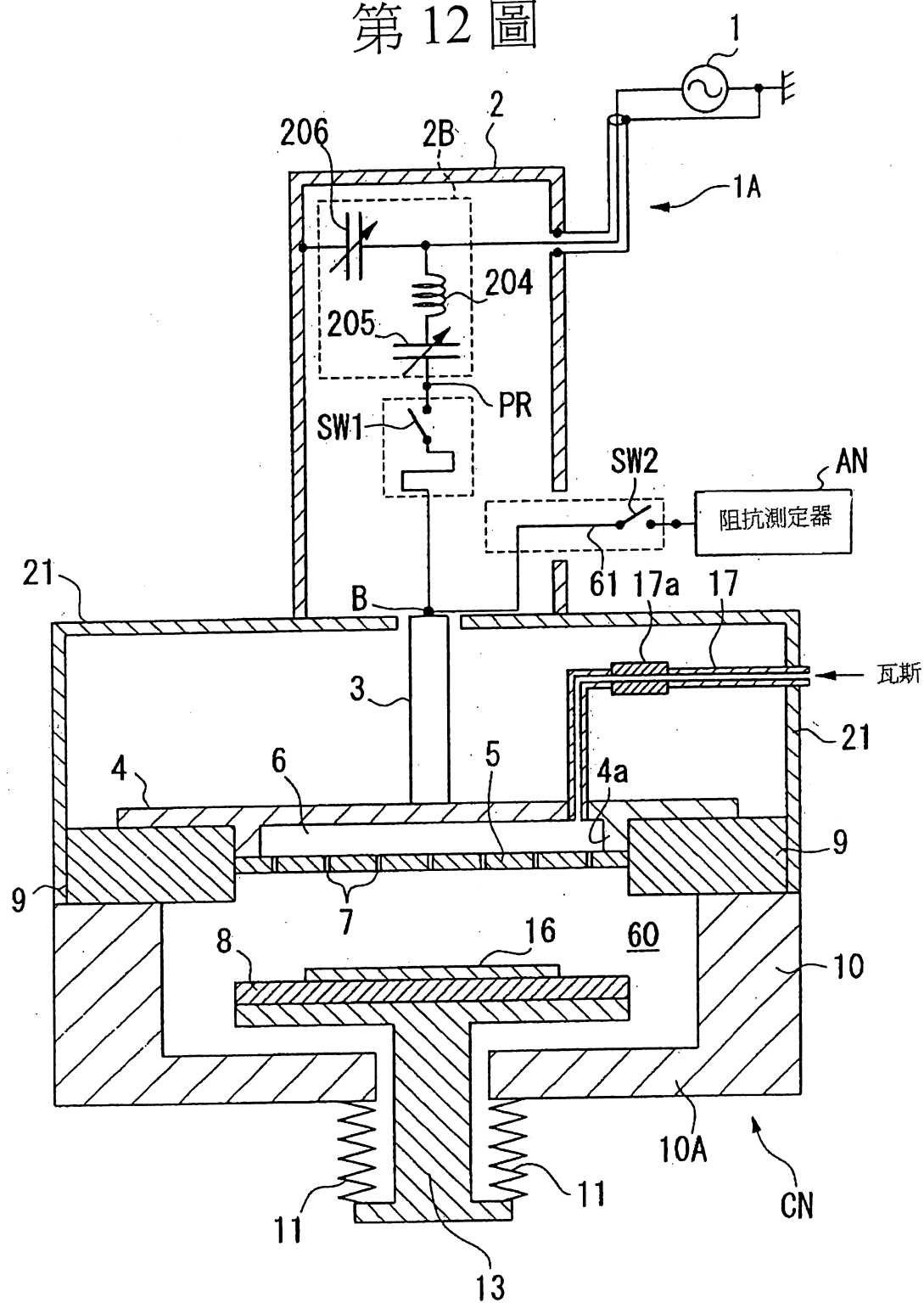
第 10 圖

識別號碼	電漿處理室號碼	阻抗 Z_0	阻抗 Z_1
X1234	JDH324	$a+bj$	$c+dj$
⋮	⋮	⋮	⋮
Z6789	JEF846	$W+Xj$	$Y+Zj$

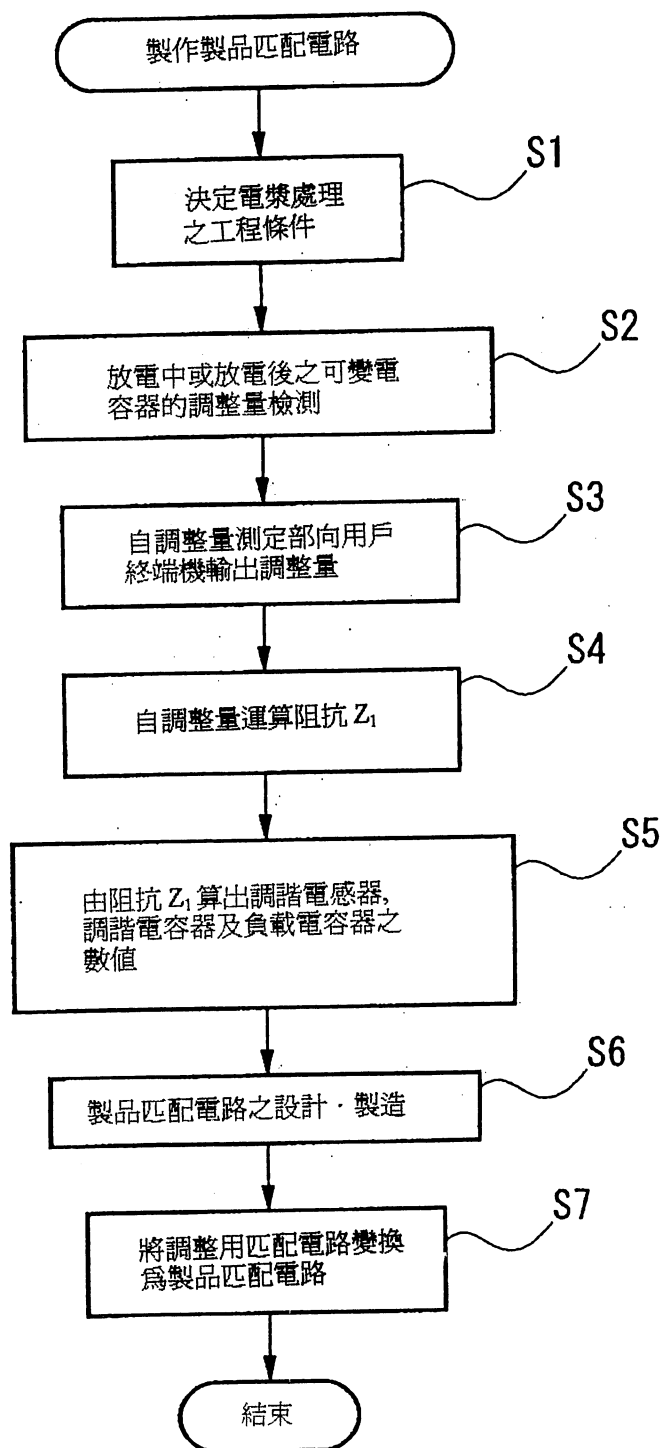
第 11 圖

項目 \ 日期	2001/12/8	2001/8/15	2001/5/3	
負載電容器變化量資料 D1	x	...	...	
調諧電容器變化量資料 D2	y	...	...	
阻抗 Z_1	$3.6+1.4j$	...	...	
調諧電感器之電感	100 (nH)	...	...	
調諧電容器之電容	411 (PF)	...	...	
負載電容器之電容	253 (PF)	...	...	

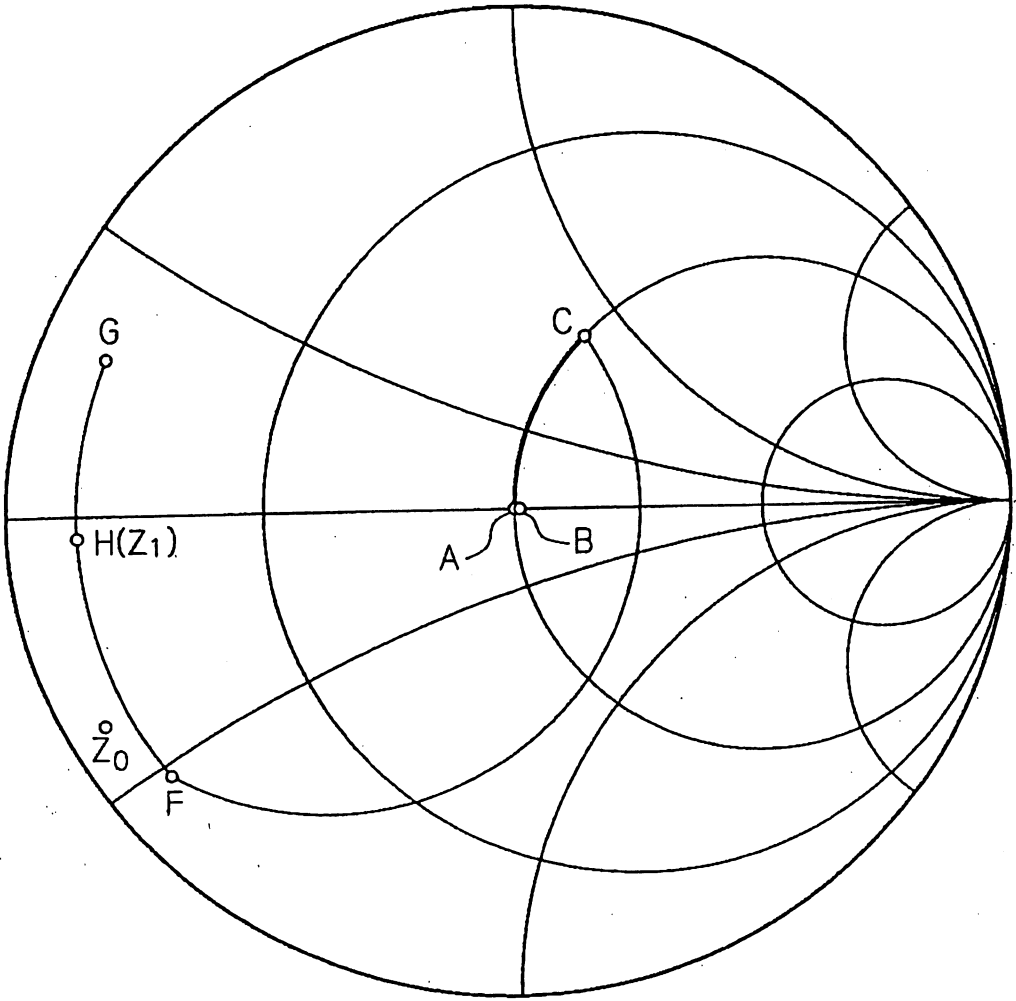
第 12 圖



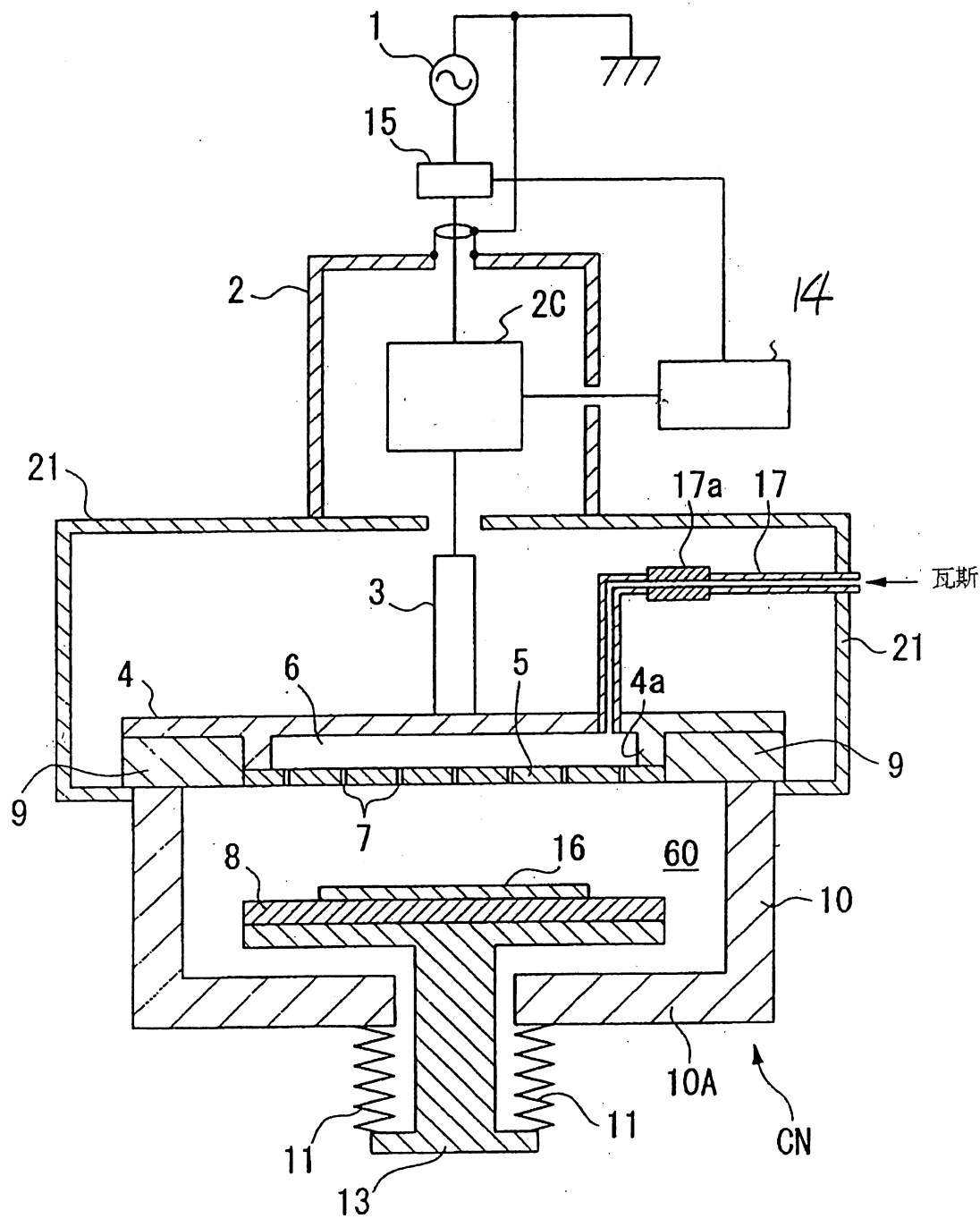
第 13 圖



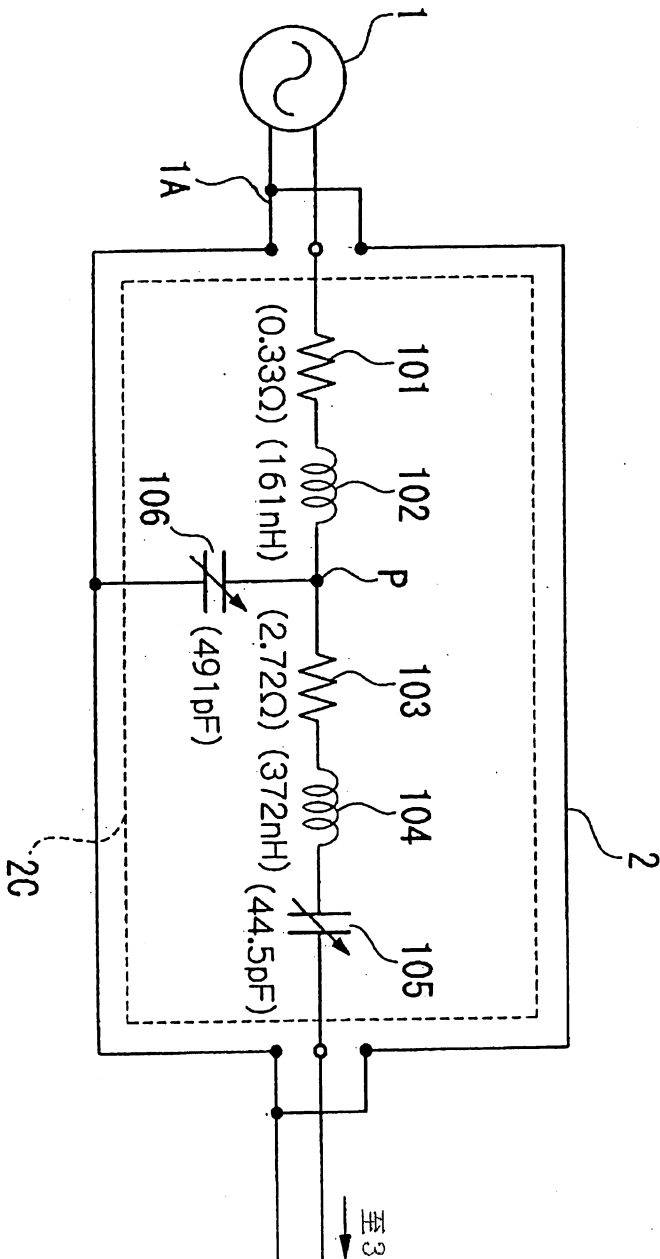
第 14 圖



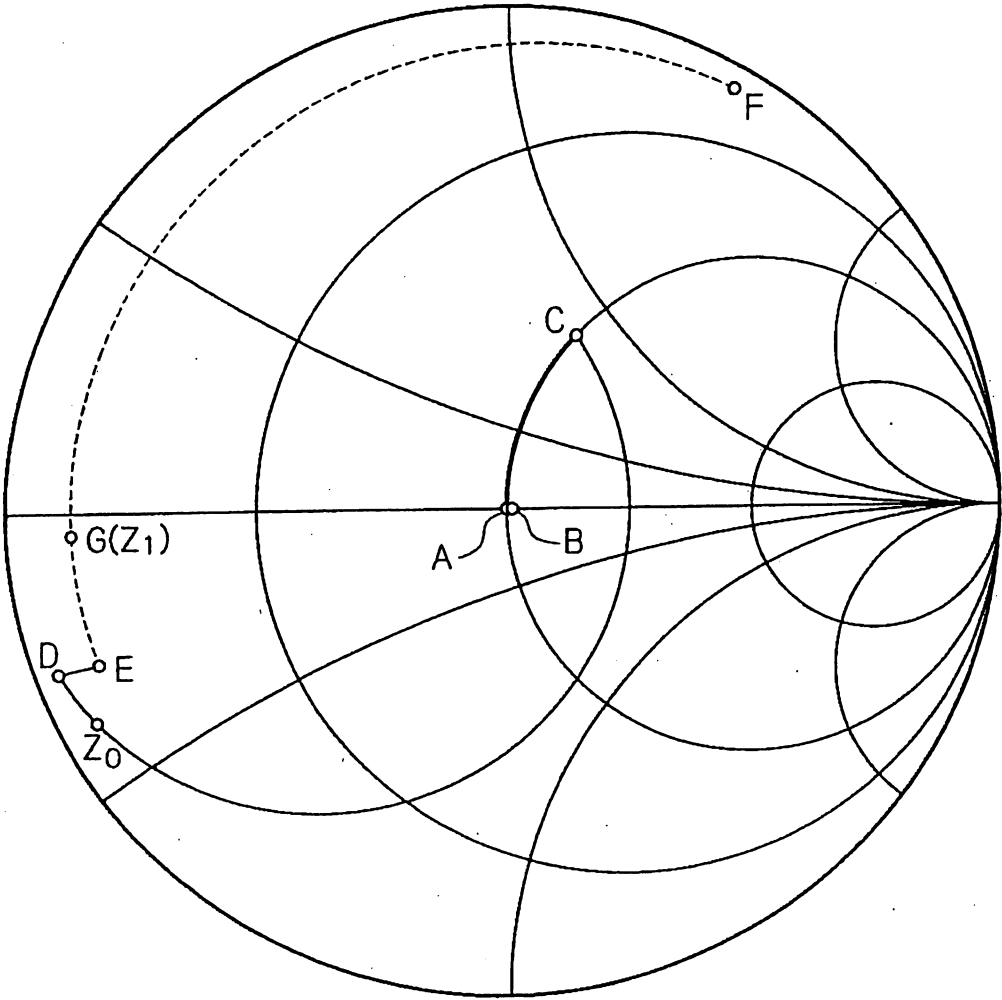
第 15 圖



第 16 圖



第 17 圖



(一)、本案指定代表圖為：第1圖

(二)、本代表圖之元件代表符號簡單說明：

- | | |
|-----------|-----------|
| 1：高頻電源 | 1C:電軸電纜 |
| 2：匹配箱 | 2A：匹配電路 |
| 3：供電板 | 4：電漿激發電極 |
| 4a：凸部 | 5：簇射板 |
| 6：空間 | 7：孔 |
| 8：晶圓電感器 | 9：絕緣體 |
| 10：室壁 | 10A:室底部 |
| 11：伸縮摺疊管 | 13：軸體 |
| 16：基板 | 17 瓦斯導入管 |
| 17a：絕緣體 | 21：機殼 |
| 31：匹配控制裝置 | 32：存儲部 |
| 60：小室 | 204：調諧電感器 |
| 205：調諧電容器 | 206：負載電容器 |
| CN：電漿處理室 | |

五、發明說明 (8)

5. 促使可減低構成匹配電路之被動元件的寄生高頻電阻所產生電路損失(在製品設計製造時)。

6. 促使可減低匹配電路之匹配錯移所產生失配損失(在製品設計製造時)。

【課題之解決手段】

本發明之電漿處理裝置，係具有高頻電源(高頻電源1)，與電漿處理室(電漿處理室CN)，與取上述高頻電源及上述電漿處理室之阻抗匹配的匹配電路(匹配電路2A)，與在電漿生成所需放電之前，將上述匹配電路之輸出阻抗匹配於非放電狀態之上述電漿處理室的阻抗之匹配電路調整手段，而例如，將電漿處理室之電漿放電前的阻抗(阻抗Z0)存儲於存儲部，由匹配電路調整手段

於高頻電源之高頻電力投入時，自上述存儲部呼出放電前的阻抗，藉調整構成匹配電路之各元件參數，自高頻電力投入即可容易地進行對於放電開始前之電漿處理室的電漿調整，以縮短放電開始為止之時間，予以提升電漿處理之生產性，且在成膜裝置能減低成膜初期所發生之厚度方向的不均質。

本發明之電漿處理裝置，尚具有可檢測上述電漿處理室之放電開始的放電檢測手段，而上述匹配電路調整手段

依據上述放電檢測手段之檢出放電，將上述匹配電路之輸出阻抗予以匹配於放電中之上述電漿處理室的阻抗，例如，將電漿處理室之電漿放電後的阻抗(阻抗Z1)存儲於上

五、發明說明(11)

整用匹配電路之調整結果，於所使用各電漿處理予以抽出，根據該抽出之電路常數以製作實際電漿處理所使用之製品匹配電路，而將所製成對應於電漿處理之該製品匹配電路，作為介插於上述高頻電源及上述電漿處理室間之匹配電路加以使用。

其結果，本發明之電漿處理裝置，乃在電漿處理之實際上進行電漿放電的狀態，測定電漿處理室之阻抗(阻抗 Z_1)，依照該阻抗藉使用史密斯圓圖等之參數調整算法，而可進行匹配電路之調諧電感器的電感等電路常數之最適當化，以減低匹配電路之匹配錯移所發生失配損失。又，由於調諧電感器之電感被予以最適當化(最小化)，致該調諧電感器之寄生高頻電阻變小，可減低該寄生高頻電阻之電力損失，進而減低匹配電路之電路損失。

是故，本發明之電漿處理裝置，藉製作在各電漿處理較少因構成匹配電路之被動元件的寄生高頻電阻所發生電路損失及匹配電路之匹配錯移所發生失配損失的匹配電路，對電漿處理室內之進行電漿放電的電漿處理空間予以增加實效性之供應電力，以提升電漿處理之處理速度，而有提升裝置之製品(設備)生產性的效果。

加之，本發明之電漿處理裝置，不僅在新提供時進行製品匹配電路之製作，藉在切換生產製品之時分變更工程條件，而於電漿處理室之阻抗變化時，亦能與新提供時同樣，藉製作予以提供對應該阻抗之製品匹配電路，則能向用戶提供經常最適於電漿處理裝置之電力損失較少的製品

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(12)

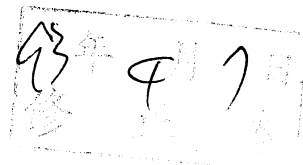
匹配電路。

本發明之電漿處理裝置，上述製品匹配電路係由包含上述電漿處理室之電漿放電前的阻抗 Z_0 與電漿放電後的阻抗 Z_1 之略最小範圍(即將阻抗 Z_0 與阻抗 Z_1 所規定範圍擴展為可進行微調整之範圍)的調整範圍予以構成，藉在該調整範圍進行阻抗匹配，而比起如習知例之具有阻抗 Z_0 及阻抗 Z_1 不明且較寬調整範圍之匹配電路，乃有以電力損失較少狀態可進行電漿處理之效果。

本發明之電漿處理裝置，由於在上述電漿處理室設有可測定該電漿處理室之阻抗的測定端子，且在變更電漿處理時使用於決定製作新製品匹配電路之調整範圍，故能縮短阻抗測定所需之時間。

又，藉設置該測定端子，由於能隨時進行阻抗之監控，致亦能藉檢測其異常，而推定通常使用時之電漿處理室的保養時期

本發明之電漿處理裝置的匹配電路設計系統，係具有輸出阻抗藉內部之可變被動元件的調整加以控制之調整用匹配電路，與可測定該可變被動元件由驅動手段(未圖示馬達)予以調整之調整量的調整量測定手段，與可測定對於電漿放電時由高頻電源所供應電力之反射波的反射波測定手段，與輸入上述反射波，利用上述驅動手段控制上述可變被動元件促使該反射波呈最小狀態之驅動控制手段，與依據促使上述反射波呈最小之調整量，可運算上述電漿處理裝置之電漿處理室的電漿放電後阻抗 Z_1 之運算手段，與依



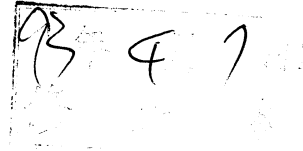
五、發明說明 (13)

據該阻抗 Z_1 進行運算電路常數以設計製品匹配電路之設計手段，而由於上述各手段介通信手段分別藉資訊通信網加以連接，故匹配電路製造公司之技師即依據介資訊通信線路所得上述調整量，由運算手段求取阻抗 Z_1 ，利用設計手段自該阻抗 Z_1 求取構成匹配電路之元件的最適當電路常數，並進行製品匹配電路之設計。

藉此，本發明之電漿處理裝置的匹配電路設計系統，由技師不必親赴設置電漿處理裝置之現場，就能獲得阻抗 Z_1 資料，故可削減前赴現場之時間，以縮短製品匹配電路之製作期間，且不必花費技師親赴現場之費用，而可削減匹配電路之製造成本。

本發明之電漿處理裝置的匹配電路設計系統，則在上述電漿處理室設有可測定該電漿處理室之電漿放電前阻抗 Z_0 的測定手段，藉該測定手段將測定端子所測定阻抗 Z_0 輸出至上述設計手段，而技師可依據所得阻抗 Z_0 、 Z_1 將匹配電路之調整範圍加以最適當化，故有能進行電力損失大幅度削減之製品匹配電路製造的效果。

本發明之電漿處理裝置，由於具有將上述阻抗 Z_0 、上述阻抗 Z_1 及上述匹配電路之識別號碼對應上述各電漿處理室加以存儲且被連接於上述資訊通信網之存儲手段，而在保養時等依需可自上述存儲手段讀取各電漿處理室之阻抗資料，故對出售之電漿處理裝置能容易地確認所製造製品匹配電路之資料，以迅速應付用戶之有關保養的詢問，又能自過去之經歷容易地查閱電漿處理室之過去所製成匹配



五、發明說明(16)

軸體 13、伸縮摺疊管 11、室底部 10A、室壁 10 以直流的呈等電位。且由於室壁 10 與機殼 21 被連接著，故室壁 10、機殼 21、匹配箱 2 均呈直流的等電位。

在此，匹配電路 2A 為對應電漿處理室 CN 內之電漿狀態等變化以進行調整阻抗，大多被構成爲具多數被動元件。

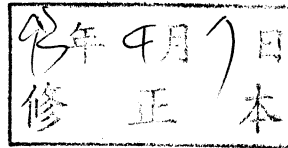
又，匹配電路 2A 在高頻電源 1 與供電板 3 間，以多數被動元件串聯設有調諧電感器 204 及調諧電容器 205，且在該等調諧電感器 204 及調諧電容器 205 以並聯連接負載電容器 206，而將該負載電容器 206 一端連接於匹配箱 2。

在此，調諧電感器 204 卻介調諧電感器 204 連接於電漿激發電極 4。

匹配箱 2 則連接於同軸電纜 1C 之密封線，該密封線直流的被接地著。藉此，感應電極 8、軸體 13、伸縮摺疊管 11、室底部 10A、室壁 10、機殼 21、匹配箱 2 乃呈被設定於接地電位，同時負載電容器 206 一端亦呈被直流的接地之狀態。

又，本實施形態之電漿處理裝置，係投入 13.56 MHz 左右以上頻率之電力，具體爲 13.56 MHz、27.12 MHz、40.68 MHz 等頻率之電力，在兩電極 4，8 間生成電漿，且藉該電漿，對裝載於感應電極 8 之基板 16 進行 CVD(chemical vapor deposition)、乾蝕刻、砂磨等之電漿處理。

此時，即由高頻電源 1 向同軸電纜 1C、匹配電路 2A、供電板 3、電漿激發電極(陰電極)4 供給高頻電力。另，考慮高頻電流之路徑時，電流卻介該等經由電漿空間(小室 60)後，再通過另一方之電極(感應電極)8、軸體 13、伸縮摺疊管 11、



五、發明說明 (17)

室底部10A、室壁10。然後通過機殼21、匹配箱2、同軸電纜1C而退回高頻電源1之接地。

接著，就本發明主要構成要件之匹配箱2周邊的反射波測定器30、匹配控制裝置31及存儲部32加以說明。

高頻電源1係介反射波測定器30及匹配箱2向電漿處理室CN供應電漿放電所需之電力。

匹配電路2A被收納於匹配箱2內，取高頻電源1之輸出阻抗與電漿處理室CN之負載阻抗的匹配。

該匹配電路2A乃由負載電容器206、調諧電感器204及調諧電容器205所構成。

負載電容器206及調諧電容器205卻是藉未圖示之馬達旋轉以驅動調整軸，而可調整各電容值之可變電容器(variable condenser)。

在此，匹配控制裝置31則藉控制上述各馬達之旋轉量及旋轉方向以驅動調整軸，而調整各個上述可變電容器(負載電容器206及調諧電容器205)之電容值。

存儲部32卻存儲有可調整為預先測定之阻抗 Z_0 與阻抗 Z_1 的數值。

在此， Z_0 可將匹配電路2A自電漿處理室予以切開，使用後述說明之阻抗測定件加以測定。

又， Z_1 乃在電漿放電後之取得匹配狀態下，將匹配電路2A自電漿處理室予以切開，替代高頻電源連接以假負載 50Ω ，使用上述阻抗測定件自匹配電路2A輸出端可測定其阻抗 Z_1' 。

六、申請專利範圍

第 91132714 號 專利 申請 案

中文 申請 專利 範圍 修正 本

民國 93 年 4 月 7 日 修正

1. 一種電漿處理裝置，其特徵係具備：

高頻電源；及

電漿處理室；及

匹配電路，其係取上述高頻電源與上述電漿處理室的
阻抗匹配；及

阻抗測定手段，其係可與測定非電漿放電狀態的上述
電漿處理室的阻抗之上述電漿處理室自由電性接斷；及

匹配電路調整手段，其係在電漿生成所需放電前，將
上述匹配電路之輸出阻抗匹配於非放電狀態的上述電漿處
理室之阻抗。

2. 如申請專利範圍第1項之電漿處理裝置，其中，係
具有可檢測上述電漿處理室之放電開始的放電檢測手段，
而上述匹配電路調整手段依據上述放電檢測手段之放電檢
出，將上述匹配電路之輸出阻抗對於放電中之上述電漿處
理室的阻抗予以匹配。

3. 如申請專利範圍第1項之電漿處理裝置，其中，係
在上述電漿處理室設有可進行測定該電漿處理室之放電前
阻抗的測定端子。

4. 一種電漿處理裝置之驅動方法，其特徵係具有：

第一匹配電路調整過程，其係對藉由可與測定非電漿

六、申請專利範圍

放電狀態的上述電漿處理室的阻抗之上述電漿處理室自由電性接斷之阻抗測定手段而測定之放電前的上述電漿處理室的阻抗進行匹配電路；及

電力供應過程，其係將高頻電力供給上述電漿處理室；及

放電檢測過程，其係可檢測上述電漿處理室內之上述高頻電力所促成的放電；及

第二匹配電路調整過程，其係對放電中之上述電漿處理室的阻抗進行上述匹配電路之輸出阻抗的匹配；

大幅度縮短調整的時間，且使電漿處理的生產性提升。

5. 一種電漿處理方法，其特徵係具有：

第一匹配電路調整過程，其係對藉由可與測定非電漿放電狀態的上述電漿處理室的阻抗之上述電漿處理室自由電性接斷之阻抗測定手段而測定之放電前的上述電漿處理室的阻抗進行匹配電路；及

電力供應過程，其係將高頻電力供給上述電漿處理室；及

放電檢測過程，其係可檢測上述電漿處理室內之上述高頻電力所促成的放電；及

第二匹配電路調整過程，其係對放電中之上述電漿處理室的阻抗進行上述匹配電路之輸出阻抗的匹配；

大幅度縮短調整的時間，且使電漿處理的生產性提升。

六、申請專利範圍

6. 一種電漿處理裝置，其特徵係具有：

高頻電源；及

電漿處理室；及

阻抗測定手段，其係可與測定非電漿放電狀態的上述電漿處理室的阻抗之上述電漿處理室自由電性接斷；及

調整用匹配電路，其係抽出上述第一匹配電路的電路常數；

上述調整用匹配電路係抽出用以進行對應於所使用之各電漿處理的上述電漿處理室的阻抗的阻抗匹配之電路常數；

根據該電路常數來製作第二匹配電路，將上述第二匹配電路與第一匹配電路置換使用。

7. 如申請專利範圍第6項之電漿處理裝置，其中，上述第二匹配電路係以阻抗匹配之調整範圍，而具有包含上述電漿處理室之電漿放電前的阻抗 Z_0 與電漿放電後的阻抗 Z_1 之範圍。

8. 如申請專利範圍第6項之電漿處理裝置，其中，上述電漿處理室係設有可測定該電漿處理室之阻抗的測定端子。

9. 一種電漿處理裝置之匹配電路設計系統，其特徵係具有：

阻抗測定手段，其係可與測定非電漿放電狀態的上述電漿處理室的阻抗之上述電漿處理室自由電性接斷；及

調整用匹配電路，其係將輸出阻抗藉內部之可變被動

六、申請專利範圍

元件的調整加以控制；及

調整量測定手段，其係可測定該可變被動元件由驅動手段予以調整之調整量；及

反射波測定手段，其係可測定對於電漿放電時由高頻電源所供應電力之反射波；及

驅動控制手段，其係輸入上述反射波，利用上述驅動手段控制上述可變被動元件促使該反射波呈最小狀態；及

第一資訊彙集手段，其係彙集來自上述阻抗測定手段，調整量測定手段，反射波測定手段及驅動控制手段的資訊；及

運算手段，其係依據促使上述反射波呈最小之調整量，以運算上述電漿處理裝置之電漿處理室的電漿放電後阻抗 Z_1 ；及

設計手段，其係依據該阻抗 Z_1 進行運算構成製品匹配電路之元件的電路常數以設計匹配電路；及

第二資訊彙集手段，其係彙集來自上述運算手段及上述設計手段的資訊；

上述第一資訊彙集手段與上述第二資訊彙集手段會介通信手段來加以連接。

10. 如申請專利範圍第9項之電漿處理裝置的匹配電路設計系統，其中，上述阻抗測定手段會將藉上述測定端子所測定的 Z_0 輸出至上述設計手段。

11. 如申請專利範圍第9項之電漿處理裝置的匹配電路設計系統，其中，係具有將上述阻抗 Z_0 、上述阻抗 Z_1 及上

六、申請專利範圍

述匹配電路之識別號碼，對應上述各電漿處理室加以存儲且被連接於上述資訊通信網之存儲手段。

12. 如申請專利範圍第10項之電漿處理裝置的匹配電路設計系統，其中，係具有將上述阻抗 Z_0 、上述阻抗 Z_1 及上述匹配電路之識別號碼，對應上述各電漿處理室加以存儲且被連接於上述資訊通信網之存儲手段。

13. 如申請專利範圍第1項之電漿處理裝置，其中，上述阻抗測定手段係將上述匹配電路予以切離上述電漿處理裝置，以位於設置上述匹配電路的位置之探針來測定給電板。

14. 如申請專利範圍第1或6項之電漿處理裝置，其中，具有：

第一開關，其係接斷上述匹配電路與上述電漿處理裝置之間的電性連接；及

第二開關，其係接斷上述電漿處理裝置與上述阻抗測定手段之間的電性連接；

在進行電漿處理時，以第一開關為導通狀態，第二開關為斷開狀態，在測定阻抗時，以第一開關為斷開狀態，第二開關為導通狀態，來使用上述阻抗測定手段。

15. 如申請專利範圍第4項之電漿處理裝置的驅動方法，其中，上述阻抗測定手段係將上述匹配電路予以切離上述電漿處理裝置，以位於設置上述匹配電路的位置之探針來測定給電板。

16. 如申請專利範圍第5項之電漿處理方法，其中，上

六、申請專利範圍

述阻抗測定手段係將上述匹配電路予以切離上述電漿處理裝置，以位於設置上述匹配電路的位置之探針來測定給電板。

17. 如申請專利範圍第9項之電漿處理裝置之匹配電路設計系統，其中，具有：

第一開關，其係接斷上述匹配電路與上述電漿處理裝置之間的電性連接；及

第二開關，其係接斷上述電漿處理裝置與上述阻抗測定手段之間的電性連接；

在進行電漿處理時，以第一開關為導通狀態，第二開關為斷開狀態，在測定阻抗時，以第一開關為斷開狀態，第二開關為導通狀態，來使用上述阻抗測定手段。