

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2009年8月6日 (06.08.2009)

PCT

(10) 国際公開番号
WO 2009/095965 A1

- (51) 国際特許分類:
H04R 3/14 (2006.01) B60R 11/02 (2006.01)
- (21) 国際出願番号: PCT/JP2008/003360
- (22) 国際出願日: 2008年11月18日 (18.11.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2008-021218 2008年1月31日 (31.01.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 寺本浩平 (TERAMOTO, Kohei) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).

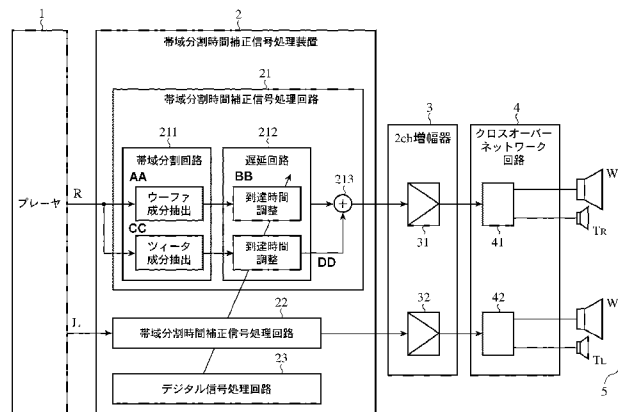
の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 木村勝 (KIMURA, Masaru) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 仲田剛 (NAKADA, Tsuyoshi) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

- (74) 代理人: 田澤英昭, 外 (TAZAWA, Hideaki et al.); 〒1000014 東京都千代田区永田町二丁目12番4号 赤坂山王センタービル5階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE,

[続葉有]

(54) Title: BAND-SPLITTING TIME COMPENSATION SIGNAL PROCESSING DEVICE

(54) 発明の名称: 帯域分割時間補正信号処理装置



- 1 Player
2 Band-splitting time compensation signal processing device
21 Band-splitting time compensation signal processing circuit
211 Band-splitting circuit
212 Delay circuit
AA Woofer component extraction
BB Arrival time alignment
CC Tweeter component extraction
DD Arrival time alignment
22 Band-splitting time compensation signal processing circuit
23 Digital signal processing circuit
3 Two-channel amplifier
4 Crossover network circuit

(57) Abstract: A band-splitting time compensation signal device (2) is constituted by a band-splitting circuit (211) for extracting a high-band component or a low-band component signal from an input signal, and then extracting a low-band component or a high-band component signal from which the high-band component or low-band component signal extracted from the input signal has been subtracted, a delay circuit (212) for delaying at least one of the high-band component and low-band component signal output by the band-splitting circuit (211) for purposes of aligning arrival times of sounds, and a mixing circuit (213) for mixing the high-band component or low-band component signal output by the delay circuit (212) with the low-band component or high-band component signal output by the band-splitting circuit (211).

[続葉有]

WO 2009/095965 A1



SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ,
UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE,
SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, ML, MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

添付公開書類:
— 国際調査報告書

(57) 要約: 帯域分割時間補正信号処理装置 2 は、入力信号から高帯域成分もしくは低帯域成分の信号を抽出後、入力信号から抽出された高帯域成分もしくは低帯域成分の信号を差し引いた、低帯域成分もしくは高帯域成分の信号を抽出する帯域分割回路 2 1 1 と、帯域分割回路 2 1 1 により出力される高帯域成分、および低帯域成分の信号の少なくとも一方を音の到達時間調整用に遅延させる遅延回路 2 1 2 と、遅延回路 2 1 2 により出力される高帯域成分もしくは低帯域成分の信号と、帯域分割回路 2 1 1 により出力される低帯域成分もしくは高帯域成分の信号を合成するミキシング回路 2 1 3 と、により構成される。

明 細 書

帯域分割時間補正信号処理装置

技術分野

[0001] この発明は、再生帯域が分割された複数のスピーカユニットを、クロスオーバーネットワーク回路を介して１個の増幅器で駆動するオーディオシステムに用いて好適な、帯域分割時間補正信号処理装置に関するものである。

背景技術

[0002] 例えば、図６に示されるように、車載オーディオシステムでは、車両に配置される２ウェイの各スピーカユニット（右ウーファ W_R 、右ツイータ T_R 、左ウーファ W_L 、左ツイータ T_L ）と、リスナーまでの距離 D_{WR} 、 D_{TR} 、 D_{WL} 、 D_{TL} （図６中、いずれも実線表示）とが全て異なるため、ハース効果（先行音効果）により、最も近いスピーカユニット位置に音像（図６中、点線表示）が引っ張られて良好な音場が得られない。

この場合、各信号に遅延処理を施すことにより４個のスピーカユニットから放射される音がリスナー位置で同時に到達するようなタイムアライメント処理（時間調整）がなされる。このように、各スピーカユニットとリスナーの視聴位置との間の距離差により生じる音場の偏りを、音の到達時間を調整することによって補正する帯域分割時間補正信号処理装置が知られている。

[0003] 従来、複数の帯域分割されたスピーカユニットの相対的な時間関係を調整するために、例えば、図７に示されるように、チャンネル毎に用意されるスピーカユニット（ここでは右チャンネルの W_R 、 T_R ）のそれぞれに独立した増幅器（パワーアンプ７１、７２）を用意し、且つその前段に帯域分割器７０を配置し、更に、時間軸調整用の遅延回路７３、７４を配置した帯域分割時間補正信号処理装置が知られている。ここでは、Ｒチャンネルのみ図示されているため、別途、Ｌチャンネルについても同様の回路構成が必要とされる。

この場合、スピーカユニットの数だけ増幅器が必要となるため高コストと

なり、また配線が複雑になり、多くのスペースを要する等の問題があった。

[0004] 一方、複数の帯域分割されたスピーカユニットを、クロスオーバーネットワークを用いて1台の増幅器で駆動する方式もある。この場合、増幅器の前端にデジタル信号処理回路を配置し、スピーカからインパルス信号を再生し、その応答波形を観測することによりスピーカシステムの逆伝達関数を求めて畳み込み演算を行えば、帯域分割されたスピーカユニット間の相対的な時間のずれを補正することが可能である。

但しこの方式によれば、時間軸以外の周波数特性や位相特性も同時に補正してしまい、他の特性をそのままにして時間軸のみ単独に調整することはできない。また時間軸の値を独立に微調整することもできない。

[0005] そこで、複数の帯域分割されたスピーカユニットを、クロスオーバーネットワーク回路を用いて1台の増幅器で駆動する方式において、増幅器に出力する前にクロスオーバーネットワーク回路で帯域分割される周波数とほぼ同一の周波数で帯域を分割し、それぞれ分割された各信号を遅延回路に挿入した後、再度ミキシングする聴取位置自動補正装置が提案されている（例えば、特許文献1参照）。

[0006] 特許文献1：特開平7-162985号公報

[0007] 上記した特許文献1に開示された技術によれば、各スピーカユニットとリスナーの聴取位置との間の距離差によって生じる音場の偏り、位相干渉による周波数特性の乱れが全ての帯域にわたって補正される。

しかしながら、帯域分割回路により失われる信号と、二重に加算される信号が発生し、これらにより再生音のリニアリティが劣化することに加え、ミキシング時に帯域分割周波数（クロスオーバー周波数）付近の周波数特性にピークやディップを生じる欠点があった。

[0008] この発明は上記した課題を解決するためになされたものであり、スピーカユニット毎に独立して時間軸を調整するのは勿論のこと、聴取位置での伝達特性のリニアリティを改善し、ミキシング時点でのピークやディップの発生を抑制することができる、帯域分割時間補正信号処理装置を提供することを

目的とする。

発明の開示

[0009] 上記した課題を解決するためにこの発明の帯域分割時間補正信号処理装置は、再生帯域が分割された複数のスピーカユニットを、チャンネル毎、クロスオーバーネットワーク回路を介して１個の増幅器で駆動するオーディオシステムにおいて、入力信号から高帯域成分もしくは低帯域成分の信号を抽出後、前記入力信号から前記抽出された高帯域成分もしくは低帯域成分の信号を差し引いた、低帯域成分もしくは高帯域成分の信号を抽出するチャンネル毎に少なくとも１つの帯域分割回路と、前記少なくとも１組の帯域分割回路により出力される高帯域成分、および低帯域成分を含む少なくとも２種類の帯域成分の信号の少なくとも一方を音の到達時間調整用に遅延させる遅延回路と、前記遅延回路により出力される高帯域成分もしくは低帯域成分を少なくとも含む帯域分割信号と、前記帯域分割回路により出力される低帯域成分もしくは高帯域成分を少なくとも含む帯域分割信号とを合成して前記増幅器に出力するミキシング回路と、を備えたものである。

[0010] この発明の帯域分割時間補正信号処理装置によれば、スピーカユニット毎に独立して時間軸を調整するのは勿論のこと、聴取位置での伝達特性のリアリティを改善し、ミキシング時点でのピークやディップの発生を抑制することができる。

図面の簡単な説明

[0011] [図1] この発明の実施の形態１に係る帯域分割時間補正信号処理装置を含むオーディオシステムの内部構成を示すブロック図である。

[図2] この発明の実施の形態１に係る帯域分割時間補正信号処理装置の帯域分割回路の回路構成を示す図である。

[図3] この発明の実施の形態２に係る帯域分割時間補正信号処理装置の帯域分割回路の回路構成を示す図である。

[図4] この発明の実施の形態３に係る帯域分割時間補正信号処理装置の帯域分割回路の回路構成を示す図である。

[図5] この発明の実施の形態 4 に係る帯域分割時間補正信号処理装置の帯域分割回路の回路構成を示す図である。

[図6] 車載オーディオシステムの音場を説明するために引用した図である。

[図7] 従来の帯域分割時間補正信号処理装置を含むオーディオシステムを説明するために引用した図である。

発明を実施するための最良の形態

[0012] 以下、この発明をより詳細に説明するために、この発明を実施するための最良の形態について、添付の図面に従って説明する。

実施の形態 1.

図 1 は、この発明の実施の形態 1 に係る帯域分割時間補正信号処理装置を含むオーディオシステムの内部構成を示すブロック図である。

ここでは、R、L、2 チャンネルのオーディオシステムが例示されており、このオーディオシステムは、入力ソースとなるプレーヤ 1 と、帯域分割時間補正信号処理装置 2 と、2 チャンネル増幅器 3 と、クロスオーバーネットワーク回路 4 と、ウーファとツイータからなる 2 ウェイのスピーカユニット 5 と、により構成される。

[0013] 帯域分割時間補正信号処理装置 2 は、スピーカユニット 5 とリスナーの視聴位置との間の距離差によって生じる音場の偏りを、音の到達時間を調整することによって補正する機能を有し、R チャンネル帯域分割時間補正信号処理回路 2 1 と、L チャンネル帯域分割時間補正信号処理回路 2 2 と、デジタル信号処理回路 (DSP) 2 3 と、により構成される。

[0014] R チャンネル帯域分割時間補正信号処理回路 2 1 は、帯域分割回路 2 1 1 と、遅延回路 2 1 2 と、ミキシング回路 2 1 3 と、により構成される。

帯域分割回路 2 1 1 は、プレーヤ 1 から出力される R チャンネルの入力信号から、ツイータ成分 (高帯域成分) とウーファ成分 (低帯域成分) の信号を抽出して後段の遅延回路 2 1 2 へ出力する。帯域分割回路 2 1 1 は、入力信号から高帯域成分もしくは低帯域成分の信号を抽出後、R チャンネルの入力信号から先に抽出された高帯域成分もしくは低帯域成分の信号を差し引い

た、低帯域成分もしくは高帯域成分の信号を抽出する。

[0015] ここでは、図 2 にその回路構成の一例が示されるように、R チャンネル帯域分割時間補正信号処理回路 2 1 を構成する帯域分割回路 2 1 1 として、引き算型高帯域通過フィルタ 3 0 0（引き算型のデジタルフィルタ）を用い、ここで、プレーヤ 1 から出力される R チャンネルの入力信号からツイータ成分の信号を抽出し、その後、R チャンネル入力信号から、先に抽出されたツイータ成分の信号を差し引いたウーファ成分の信号を抽出し、時間軸調整用の遅延回路 2 1 2 およびミキシング回路 2 1 3 へ導出している。

なお、ここでは、帯域分割回路 2 1 1 として引き算型高帯域通過フィルタ 3 0 0 を使用したが、引き算型低帯域通過フィルタで代替しても良く、この場合、プレーヤ 1 から出力される R チャンネルの入力信号からウーファ成分の信号を抽出し、その後、R チャンネル入力信号から、先に抽出されたウーファ成分の信号を差し引いたツイータ成分の信号を抽出することになる。

[0016] 遅延回路 2 1 2 は、帯域分割回路 2 1 1 により出力されるツイータ成分もしくはウーファ成分の信号の少なくとも一方を音の到達時間調整用に遅延させてミキシング回路 2 1 3 へ出力する。ここでは、ウーファ成分の信号を時間軸調整用に遅延させるものとする。

ミキシング回路 2 1 3 は、遅延回路 2 1 2 により出力されるウーファ成分の信号と、帯域分割回路 2 1 1 により出力されるツイータ成分の信号とを合成して 2 チャンネル増幅器 3 に出力する。

なお、L チャンネルの帯域分割時間補正信号処理回路 2 2 は、プレーヤ 1 から出力される L チャンネルの入力信号を取得する他は、上記した R チャンネルの帯域分割時間補正信号処理回路 2 1 と同様の回路構成を有するため、説明の重複を回避する意味で省略する。

[0017] DSP 2 3 は、遅延回路 2 1 2 の遅延量を決定するに際し、再生帯域が分割されたウーファとツイータから成るスピーカユニット 5 のインパルス応答を観測して、スピーカユニット 5 の逆伝達関数を求め、畳み込み演算を行い、スピーカユニット 5 とリスナーの視聴位置との間の距離差によって生じる

音の通達時間を調整する。

- [0018] 2チャンネル増幅器3は、Rチャンネルパワーアンプ31と、Lチャンネルパワーアンプ32とからなり、Rチャンネルの帯域分割時間補正信号処理回路21のミキシング回路213から出力されるRチャンネル信号、Lチャンネル帯域分割時間補正信号処理回路22のミキシング回路（不図示）から出力されるLチャンネル信号のそれぞれを増幅してクロスオーバーネットワーク回路4へ出力する。

クロスオーバーネットワーク回路4は、スピーカユニット5側の帯域分割器であり、Rチャンネル用ネットワーク41と、Lチャンネル用ネットワーク42により構成され、2チャンネル増幅器3を介して帯域分割時間補正信号処理回路21、22により出力されるRチャンネル信号、Lチャンネル信号のそれぞれを、スピーカユニット5のクロスオーバー周波数と同等のカットオフ周波数を有する低帯域通過フィルタ（LPF）と高帯域通過フィルタ（HPF）により帯域分割して、ウーファ W_R とツイータ T_R 、ウーファ W_L とツイータ T_L から成るそれぞれのスピーカユニット5に出力する。

- [0019] 上記した実施の形態1によれば、帯域分割時間補正信号処理回路21を構成する帯域分割回路211と、クロスオーバーネットワーク回路4の分割周波数を揃えることで、1台の2チャンネル増幅器3によっても、あたかもスピーカユニット5毎に増幅回路を配置した場合と等価で、スピーカユニット5毎に独立した特性補正が可能となり、また、帯域分割回路211とミキシング回路213の間に遅延回路212を挿入することにより、各スピーカユニット5の時間軸を独立に調整し、設定することが可能になる。

また、クロスオーバーネットワーク回路4で帯域分割される周波数とほぼ同一の周波数で帯域分割する帯域分割回路211に引き算型の高帯域通過フィルタ300（デジタルフィルタ）を用いることで、聴取位置での伝達特性のリニアリティを改善することができる。ちなみに、帯域分割回路211を、従来のように、HPFとLPFで構成した場合、伝達関数的には入力（A）＝出力（B）とはならず、これに対して引き算型のデジタルフィルタ300

0を用いることで、入力（A）＝出力（B）とする伝達特性のリニアリティを確保するものである。

[0020] 実施の形態 2.

上記した実施の形態 1 の帯域分割時間補正信号処理装置 2 によれば、リスナーの聴取位置での伝達特性のリニアリティを改善することはできるが、帯域分割時間補正信号処理回路 2 1 を構成する帯域分割回路 2 1 1 に使用する引き算型のデジタルフィルタ（引き算型高帯域通過フィルタ 3 0 0）の特性によっては、差分により分割されたウーファ成分、もしくはツイータ成分の信号における周波数特性の平坦性が得られない。

このため、以下に説明する実施の形態 2 では、例えば、図 3 に回路構成の一例が示されるように、帯域分割時間補正信号処理回路 2 1 を構成する帯域分割回路 2 1 1 に、FIR デジタルフィルタから成る FIR 直線位相高帯域通過フィルタ 3 0 1 を使用することとした。なお、実施の形態 2 で適用されるオーディオシステムは、上記した実施の形態 1 と同様の構成を有するものとする。

[0021] FIR (Finite Impulse Response) フィルタは、周知のように、インパルス応答の継続時間が有限（インパルス応答が有限時間内に 0 になる）になるフィルタであり、直線位相とは、全ての周波数で位相が一定の直線位相特性を有するものをいう。

この場合、R チャンネル入力信号は、FIR 直線位相高帯域通過フィルタ 3 0 1 によりツイータ成分のみの信号が抽出され、その後、R チャンネル入力信号からこのツイータ成分の信号を引き去ってウーファ成分の信号を抽出することにより、ツイータ成分とウーファ成分の信号に分割される。そして、この分割された帯域毎に、あるいはいずれか一方に遅延回路 2 1 2 による時間軸調整用の遅延処理を施す。ここで、ツイータ成分の信号に対する遅延時間を T_T 、ウーファ成分の信号に対する遅延時間を T_W とすれば、 $T_T - T_W$ が相対的にツイータ成分の信号がウーファ成分の信号に対して遅延した時間を表すことになる。

[0022] 上記した実施の形態 2 によれば、帯域分割時間補正信号処理回路 2 1 の帯域分割回路 2 1 1 に F I R デジタルフィルタから成る F I R 直線位相高帯域通過フィルタ 3 0 1 を用いることで、スピーカユニット 5 の時間軸のズレを遅延回路 2 1 2 でキャンセルした後に、ミキシング回路 2 1 3 で高帯域成分と低帯域成分の信号合成を行ない、入力信号に近い高いリニアリティ性を確保することができるとともに、ウーファ成分とツイータ成分が直線位相同士の合成によってピーク発生を回避することができる。すなわち、聴取位置での伝達特性のリニアリティ ($A_1 = A_2$) を改善することは勿論のこと、差分により分割されたツイータ成分もしくはウーファ成分の信号における周波数特性の平坦性を確保することができる。

[0023] なお、ここでは、Rチャンネルの入力信号についてのみ説明したが、Lチャンネルの入力信号についても同様、帯域分割時間補正信号処理回路 2 2 (帯域分割回路) に直線位相特性を有する F I R デジタルフィルタを用いることで、同様の効果が得られる。また、ここでは、F I R デジタルフィルタから成る F I R 直線位相高帯域通過フィルタ 3 0 1 を用いたが、F I R 直線位相低帯域通過フィルタで代替してもよく、この場合、差分により分割される信号はツイータ成分となる。

[0024] 実施の形態 3.

上記した実施の形態 2 によれば、F I R 直線位相高帯域通過フィルタ 3 0 1 により抽出されるツイータ成分の信号には直線位相特性を有する F I R フィルタの特徴が反映されるが、ツイータ成分の信号を引き去って分割されるウーファ成分の信号には上記した F I R フィルタの特徴が反映されない。

このため、以下に説明する実施の形態 3 では、図 4 にその回路構成の一例が示されるように、帯域分割時間補正信号処理回路 2 1 において、Rチャンネルの入力信号からツイータ成分の信号を引き去って分割されるウーファ成分の信号を抽出するパス β に、F I R 直線位相高帯域通過フィルタ 3 0 1 の群遅延時間に相当する遅延量 D_2 を有する遅延回路 3 0 2 (第 2 の遅延回路) を挿入することとした。

[0025] Lチャンネルの入力信号についても同様である。但し、ここで、群遅延とは、トーンバーストが少し遅れて出力される現象をいい、群遅延時間とは、位相シフトの周波数微分値をいう。なお、実施の形態3が適用されるオーディオシステムは、上記した実施の形態1と同様の構成を有するものとする。

[0026] 上記した実施の形態3によれば、伝達関数のリニアリティの確保 ($A_1 = A_2$) は勿論のこと、上記したパス β への遅延回路302の挿入により、FIR直線位相高帯域通過フィルタ301により抽出されるツイータ成分の信号の他に、入力信号からこのツイータ成分の信号を引き去って分割されたウーファ成分の信号についても、通過域の平坦性が確保された良好な周波数特性を得ることができる。

[0027] 実施の形態4.

上記した実施の形態3によれば、帯域分割回路211により出力されるウーファ成分の信号と、ツイータ成分の信号のいずれかは、更に、時間軸調整を行う遅延回路212を通過し、ミキシング回路213で合成される。このとき、時間軸調整用の遅延回路212の遅延量によってはクロスオーバー周波数の合成特性の値が最大で1.4倍のピークを持つ。

このため、帯域分割回路211を構成するデジタルフィルタ内でダイナミックレンジの減少を引き起こす可能性がある。このとき、直線位相特性を有するFIRデジタルフィルタ (FIR直線位相高帯域通過フィルタ301) の採用により位相直線性が得られるため両信号の位相が完全に合致し、クロスオーバー周波数の合成特性の値が1倍を超えることはなく、したがって、帯域分割回路211内でダイナミックレンジが減少することはない。但し、両信号間でクロスオーバー周波数での位相ずれが発生した場合、ディップが発生する可能性がある。

[0028] このため、以下に説明する実施の形態4では、図5に回路構成の一例が示されるように、帯域分割時間補正信号処理回路21を構成する帯域分割回路211によって出力されるツイータ成分の信号パス γ 、入力信号との差分により生成されるウーファ成分の信号パス δ の少なくとも一方のパスに、クロ

スオーバー周波数の位相を補正する位相補正回路（PAC303）を挿入することとした。なお、実施の形態4が適用されるオーディオシステムは、上記した実施の形態1と同様の構成を有するものとする。

[0029] 上記構成において、帯域分割回路211により出力されるツイータ成分、およびウーファ成分の信号は、時間軸調整用の遅延回路212（遅延量D1）を通過後、ツイータ成分もしくはウーファ成分の信号のいずれか、または双方が、平坦な周波数特性で位相のみを回転させる位相補正回路（PAC303）を通過する。そして、位相補正回路（PAC303）を通過したツイータ成分とウーファ成分の信号は、ミキシング回路213により合成され、2チャンネル増幅器3で、R、L両チャンネルの入力信号を増幅した後、クロスオーバーネットワーク回路4に出力される。各スピーカ5は、クロスオーバーネットワーク回路4で各スピーカ5に割当てられた帯域分割が行われ、ここで帯域分割されたチャンネル毎の入力信号に基づき駆動される。

[0030] 上記した実施の形態4によれば、位相補正回路（PAC303）を通過したツイータ成分とウーファ成分の信号は、ミキシング回路213により合成されるが、このとき、位相補正回路303の補正量を最適化することにより、クロスオーバー周波数で発生するディップを抑えることができる。このことにより、高いリニアリティを確保しながら各スピーカユニット5間の時間軸補正が可能になる。

[0031] 以上説明のようにこの発明の実施の形態1～実施の形態4に係る帯域分割時間補正信号処理装置2は、チャンネル毎に1台の増幅回路（2チャンネル増幅器3）を配置し、クロスオーバーネットワーク回路4を用いて複数に帯域分割されたスピーカユニット5を駆動する場合に、スピーカユニット5間の時間軸を任意に設定でき、しかも高いリニアリティと平坦な周波数特性を提供するものである。このことにより安価に、かつ、性能の良いオーディオシステムを提供することができる。

[0032] なお、DSP23は、例えば、複数のスピーカユニット5のインパルス応答から閾値を超えるピーク値をサーチすることによってスピーカユニット5

毎の立ち上がり時間を測定し、最も立ち上がりの早いスピーカユニット5を基準に、他のスピーカユニットの立ち上がり時間との差分演算を行い、この差分演算の結果にしたがい、各スピーカユニット5再生時の遅延量を設定するものである。各スピーカユニット5に供給する信号に遅延処理を施すことにより、各スピーカユニットから放射される音がリスナーの聴取位置で同時に到達するように調整するタイムアライメント手段として周知の技術である。不図示のCPUと協働して上記した機能を実現することもある。

[0033] なお、上記したこの発明の実施の形態1～実施の形態4によれば、車載オーディオシステムを例示したが、車載オーディオシステムに限らず、劇場用は勿論のこと、家庭用等、分野に依存することなく、全てのオーディオシステムに適用が可能である。

また、図1に示す帯域分割時間補正信号処理装置2が有する各構成ブロックの機能は、全てをソフトウェアによって実現しても、あるいはその少なくとも一部をハードウェアで実現してもよい。例えば、再生帯域が分割された複数のスピーカユニット5のインパルス応答を観測し、各スピーカユニット5の逆伝達関数を求めて畳み込み演算を行い、各スピーカユニット5とリスナーの視聴位置との間の距離差によって生じる音の到達時間を調整する遅延回路212の遅延量を決定するDSP23におけるデータ処理は、1または複数のプログラムによりコンピュータ上で実現してもよく、また、その少なくとも一部をハードウェアで実現してもよい。

また、上記では発明の実施の形態について、低帯域成分と高帯域成分の2つの帯域に分割を行う場合について説明したが、帯域分割回路211とミキシング回路213の間に、異なる分割周波数の同様な構成の帯域分割回路を多段に挿入することで、3つ以上の帯域分割を行うことも可能である。

産業上の利用可能性

[0034] 以上のように、この発明に係る帯域分割時間補正信号処理装置は、入力信号から高帯域成分もしくは低帯域成分の信号を抽出後、前記入力信号から前記抽出された高帯域成分もしくは低帯域成分の信号を差し引いた、低帯域成

分もしくは高帯域成分の信号を抽出するチャンネル毎に少なくとも1つの帯域分割回路と、前記少なくとも1組の帯域分割回路により出力される高帯域成分、および低帯域成分を含む少なくとも2種類の帯域成分の信号の少なくとも一方を音の到達時間調整用に遅延させる遅延回路と、前記遅延回路により出力される高帯域成分もしくは低帯域成分を少なくとも含む帯域分割信号と、前記帯域分割回路により出力される低帯域成分もしくは高帯域成分を少なくとも含む帯域分割信号とを合成して前記増幅器に出力するミキシング回路と、を備えるように構成したので、スピーカユニット毎に独立して時間軸を調整するのは勿論のこと、聴取位置での伝達特性のリニアリティを改善し、ミキシング時点でのピークやディップの発生を抑制することができるので、帯域分割時間補正信号処理装置を含む車載オーディオシステムなどに用いるのに適している。

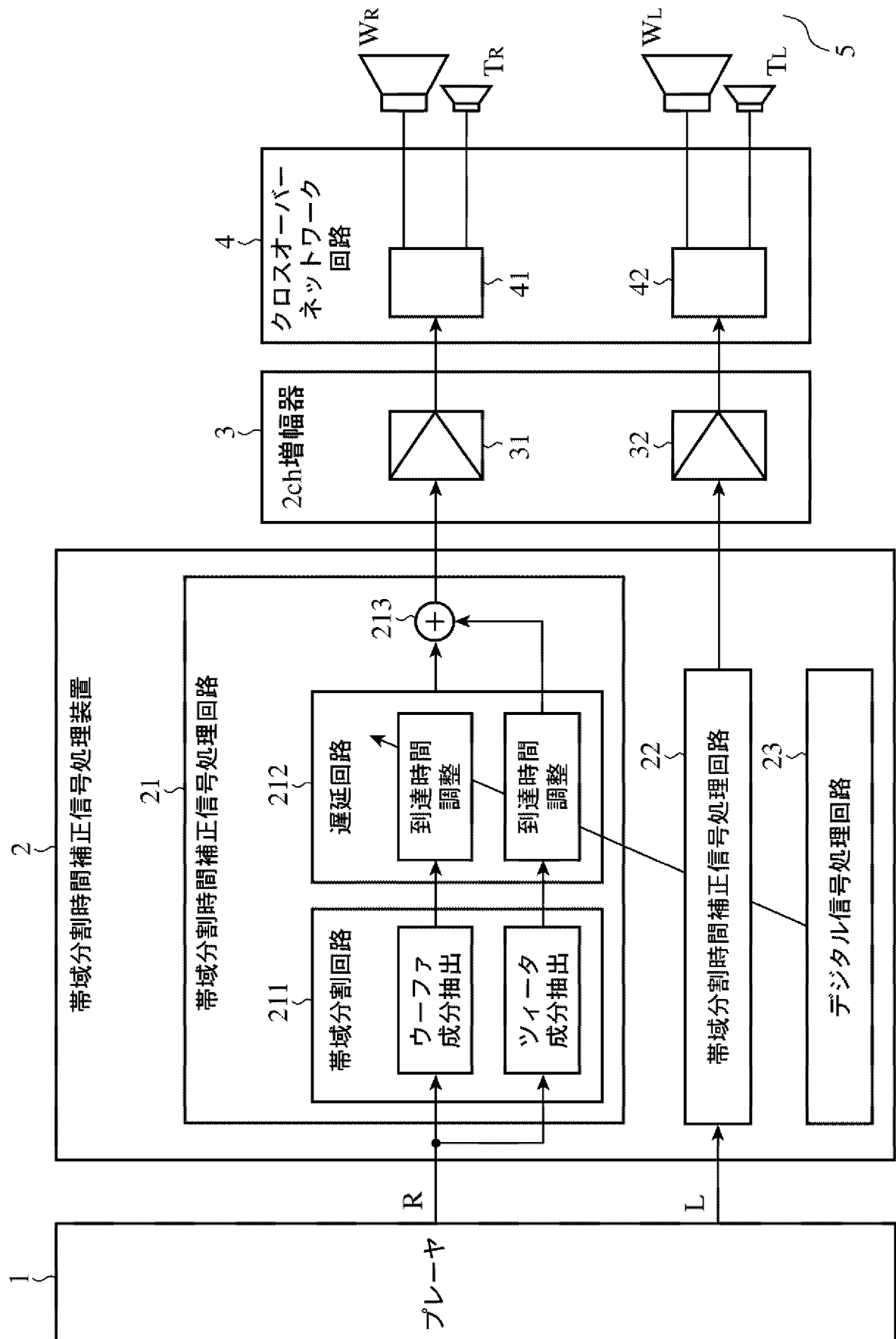
請求の範囲

- [1] 再生帯域が分割された複数のスピーカユニットを、チャンネル毎にクロスオーバーネットワーク回路を介して 1 個の増幅器で駆動するオーディオシステムにおいて、
- 入力信号から高帯域成分もしくは低帯域成分の信号を抽出後、前記入力信号から前記抽出された高帯域成分もしくは低帯域成分の信号を差し引いた、低帯域成分もしくは高帯域成分の信号を抽出するチャンネル毎に、少なくとも 1 つの帯域分割回路と、
- 前記少なくとも 1 組の帯域分割回路により出力される高帯域成分、および低帯域成分を含む少なくとも 2 種類の帯域成分の信号の少なくとも一方を音の到達時間調整用に遅延させる遅延回路と、
- 前記遅延回路により出力される高帯域成分もしくは低帯域成分を少なくとも含む帯域分割信号と、前記帯域分割回路により出力される低帯域成分もしくは高帯域成分を少なくとも含む帯域分割信号とを合成して前記増幅器に出力するミキシング回路と、
- を備えたことを特徴とする帯域分割時間補正信号処理装置。
- [2] 前記帯域分割回路は、
- 直線位相特性を有する F I R フィルタで構成されることを特徴とする請求項 1 記載の帯域分割時間補正信号処理装置。
- [3] 前記 F I R フィルタで構成される帯域分割回路は、
- 前記入力信号から、前記抽出された高帯域成分もしくは低帯域成分の信号を差し引いて低帯域成分もしくは高帯域成分の信号を抽出するパスに、自身の群遅延時間に相当する遅延量を有する第 2 の遅延回路を挿入して成ることを特徴とする請求項 1 記載の帯域分割時間補正信号処理装置。
- [4] 前記遅延回路により出力される高帯域成分もしくは低帯域成分の信号が伝播するパス、もしくは前記帯域分割回路により出力される低帯域成分もしくは高帯域成分の信号が伝播するパスの少なくとも一方に、前記高帯域成分と低帯域成分のクロスオーバー周波数での位相を補正する位相補正回路を挿入

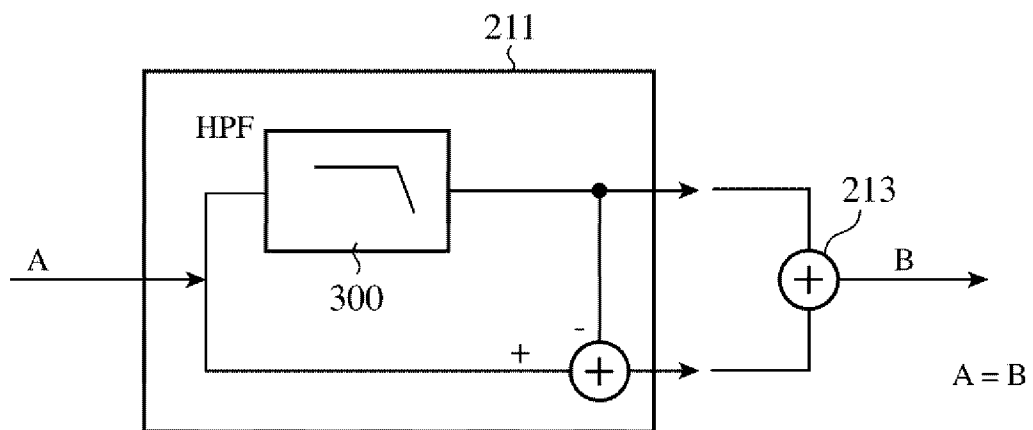
して成ることを特徴とする請求項 1 記載の帯域分割時間補正信号処理装置。

- [5] 前記再生帯域が分割された複数のスピーカユニットのインパルス応答を観測し、前記各スピーカユニットの逆伝達関数を求めて畳み込み演算を行い、前記各スピーカユニットと視聴位置との間の距離差によって生じる音の到達時間を調整する前記遅延回路の遅延量を決定するデジタル信号処理回路と、を備えたことを特徴とする請求項 1 記載の帯域分割時間補正信号処理装置。

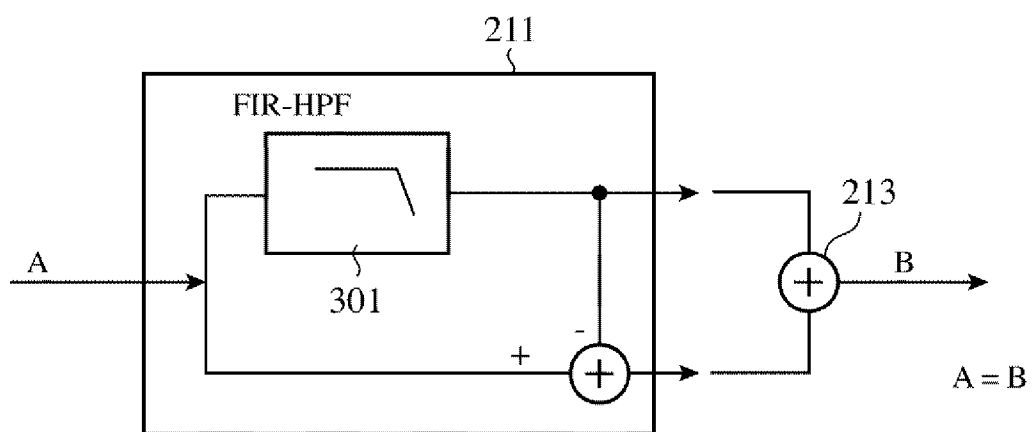
[図1]



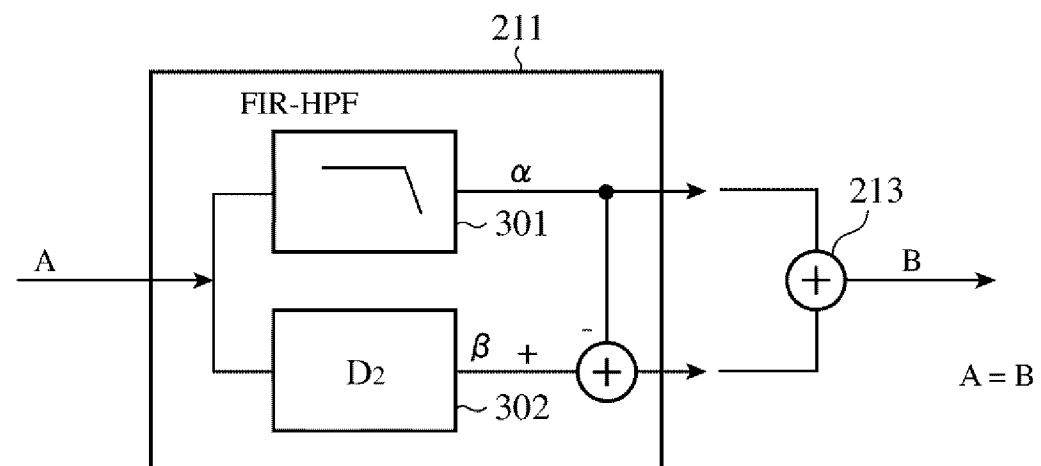
[図2]



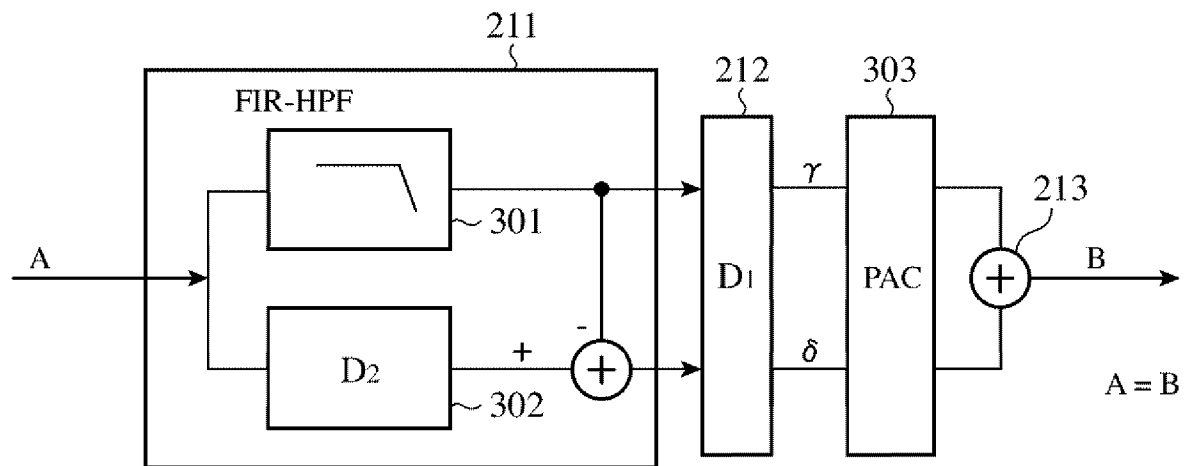
[図3]



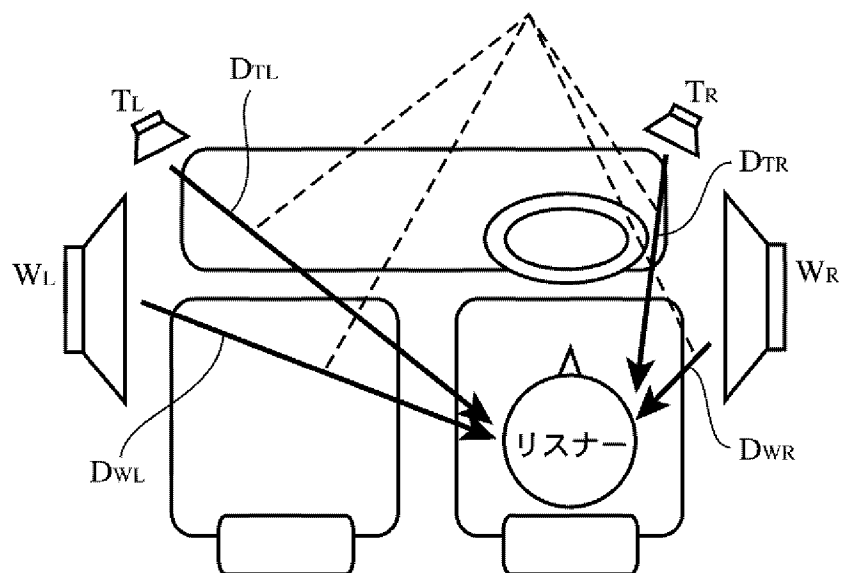
[図4]



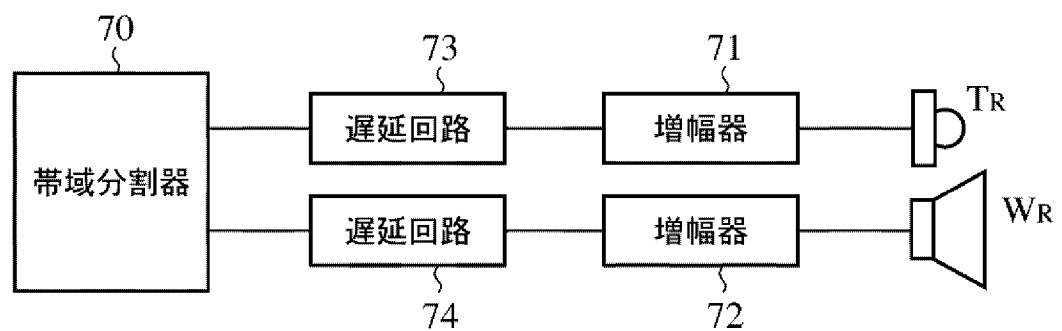
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/003360

A. CLASSIFICATION OF SUBJECT MATTER

H04R3/14 (2006.01) i, B60R11/02 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04R3/14, B60R11/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 7-212896 A (Mitsubishi Electric Corp.), 11 August, 1995 (11.08.95), All pages; all drawings (Family: none)	1-5
Y	JP 2005-223887 A (Pioneer Corp.), 18 August, 2005 (18.08.05), All pages; all drawings & US 2005/0169488 A1 & EP 1553804 A3 & EP 1553804 A2	1-5
Y	JP 63-42599 A (Nippon Gakki Co., Ltd.), 23 February, 1988 (23.02.88), All pages; all drawings (Family: none)	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
16 February, 2009 (16.02.09)

Date of mailing of the international search report
03 March, 2009 (03.03.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/003360

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 61-135298 A (Matsushita Electric Industrial Co., Ltd.), 23 June, 1986 (23.06.86), All pages; all drawings (Family: none)	1-5
A	JP 62-97497 A (Matsushita Electric Industrial Co., Ltd.), 06 May, 1987 (06.05.87), All pages; all drawings & US 4751739 A & EP 219865 A2 & DE 3689507 T	1-5
A	JP 2001-119800 A (Matsushita Electric Industrial Co., Ltd.), 27 April, 2001 (27.04.01), All pages; all drawings (Family: none)	1-5

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H04R3/14(2006.01)i, B60R11/02(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H04R3/14, B60R11/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 7-212896 A (三菱電機株式会社) 1995.08.11, 全頁、全図 (ファミリーなし)	1-5
Y	JP 2005-223887 A (パイオニア株式会社) 2005.08.18, 全頁、全図 & US 2005/0169488 A1 & EP 1553804 A3 & EP 1553804 A2	1-5
Y	JP 63-42599 A (日本楽器製造株式会社) 1988.02.23, 全頁、全図 (ファミリーなし)	1-5
A	JP 61-135298 A (松下電器産業株式会社) 1986.06.23, 全頁、全図 (ファミリーなし)	1-5
A	JP 62-97497 A (松下電器産業株式会社) 1987.05.06, 全頁、全図 & US 4751739 A & EP 219865 A2 & DE 3689507 T	1-5
A	JP 2001-119800 A (松下電器産業株式会社) 2001.04.27, 全頁、全図 (ファミリーなし)	1-5

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 6 . 0 2 . 2 0 0 9

国際調査報告の発送日

0 3 . 0 3 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

志摩 兆一郎

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 4 1

5 Z

8 7 3 3