

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2012年3月8日(08.03.2012)

PCT

(10) 国際公開番号
WO 2012/029935 A1

- (51) 国際特許分類:
H02M 3/28 (2006.01) H02M 7/06 (2006.01)
H02J 1/00 (2006.01)
- (21) 国際出願番号: PCT/JP2011/069982
- (22) 国際出願日: 2011年9月2日(02.09.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-197124 2010年9月2日(02.09.2010) JP
- (71) 出願人(米国を除く全ての指定国について): 株式会社アイ・オー・データ機器(I-O DATA DEVICE, INC.) [JP/JP]; 〒9208512 石川県金沢市桜田町3丁目10番地 Ishikawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 坂 孝志(SAKA Takashi) [JP/JP]; 〒9208512 石川県金沢市桜田町3丁目10番地 株式会社アイ・オー・データ機器内 Ishikawa (JP). 秋山 茂太(AKIYAMA Shigeta) [JP/JP]; 〒9208512 石川県金沢市桜田町3丁目10番地 株式会社アイ・オー・データ機器内 Ishikawa (JP). 松田 和博

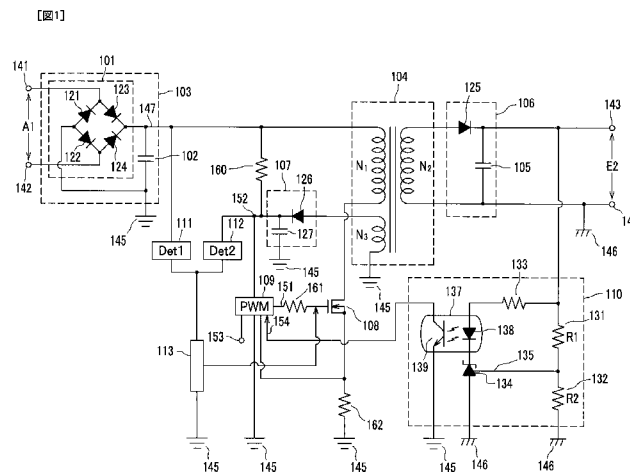
(MATSUDA Kazuhiro) [JP/JP]; 〒9208512 石川県金沢市桜田町3丁目10番地 株式会社アイ・オー・データ機器内 Ishikawa (JP). 大塚 克一郎(OTSUKA Katsuichiro) [JP/JP]; 〒9208512 石川県金沢市桜田町3丁目10番地 株式会社アイ・オー・データ機器内 Ishikawa (JP).

- (74) 代理人: 磯野 道造(ISONO Michizo); 〒1020093 東京都千代田区平河町2丁目7番4号 砂防会館別館内 磯野国際特許商標事務所気付 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア

[続葉有]

(54) Title: SWITCHING POWER SUPPLY CIRCUIT PROVIDED WITH PROTECTION FUNCTION

(54) 発明の名称: 保護機能付きスイッチング電源回路



(57) Abstract: [Solution] The present invention is provided with: a transformer having a primary winding, a secondary winding and a tertiary winding; a primary-side rectifying/smoothing circuit, which converts alternating-current power to direct-current power and smoothes the power; a secondary-side rectifying/smoothing circuit, which smoothes secondary-side power; a tertiary-side rectifying/smoothing circuit, which smoothes power of the tertiary winding; a switching circuit, which opens/closes the primary winding; a pulse width control circuit, which controls the pulse width of drive signals that control the opening/closing of the switching circuit; and a secondary-side electrolytic capacitor deterioration detecting circuit, which detects deterioration of the secondary-side electrolytic capacitor. The secondary-side electrolytic capacitor deterioration detecting circuit detects deterioration of the secondary-side electrolytic capacitor by inputting the output voltage of the tertiary-side rectifying/smoothing circuit, and stops operation of a switching power supply circuit.

(57) 要約:

[続葉有]



WO 2012/029935 A1



(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

【解決手段】 1 次巻線と 2 次巻線と 3 次巻線とを有するトランスと、交流電力を直流電力に変換して平滑化する 1 次側整流平滑化回路と、2 次側の電力を平滑化する 2 次側整流平滑化回路と、3 次巻線の電力を平滑化する 3 次側整流平滑化回路と、1 次巻線を開閉するスイッチング回路と、前記スイッチング回路の開閉を制御する駆動信号のパルス幅を制御するパルス幅制御回路と、前記 2 次側電解コンデンサの劣化を検知する 2 次側電解コンデンサ劣化検知回路と、を備え、前記 2 次側電解コンデンサ劣化検知回路は前記 3 次側整流平滑化回路の出力電圧を入力することにより、前記 2 次側電解コンデンサの劣化を検知し、スイッチング電源回路の動作を止める。

明 細 書

発明の名称：保護機能付きスイッチング電源回路

技術分野

[0001] 本発明は、スイッチング電源装置に備えられた平滑回路用の電解コンデンサの劣化を検出し、破損事故を未然に回避する技術に関する。

背景技術

[0002] スwitchング電源装置において、平滑回路に使用される電解コンデンサは、大電流の充放電の繰り返しや経年使用によって劣化が進む。そこで寿命を超えて使用し続けると電解コンデンサの劣化にともないスイッチング電源装置が破損し、場合によっては発煙、発火事故に至る危険性がある。

また、スイッチング電源回路における回路上の工夫によって、電解コンデンサの劣化を検知し、対処する技術も様々に検討されている。

特許文献1においては、トランスの2次側の巻線の両端の電圧の差分により、電解コンデンサの劣化にともなう等価直列抵抗（ESR：Equivalent Series Resistance）の増大を検出し、フォトカプラ(Photo Coupler)を使用して1次側回路へフィードバックし検知する技術が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2000-32747号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、電解コンデンサの劣化に伴うスイッチング電源装置の破損を事前に検出する対策は、必ずしも充分とはいえない問題があった。

また、特許文献1に開示された方法では、トランジスタを用いたリプル電圧検出回路とさらなるフォトカプラの追加などの回路変更が必要であり、コスト上昇と、この対策のために比較的大きなスペースを必要とする問題があった。

[0005] そこで本発明の目的は、簡単な回路を付加するだけで平滑回路の電解コンデンサの劣化を検知して、電解コンデンサの劣化からの破損事故を未然に回避する機能を備えた低コストのスイッチング電源装置を提供することである。

課題を解決するための手段

[0006] 前記の課題を解決して、本発明の目的を達成するために、各発明を以下のような構成とした。

すなわち第1の発明は、1次巻線と2次巻線と3次巻線とを有するトランスと、交流電力を直流電力に変換する1次側整流回路と、前記1次側整流回路の直流電力を平滑化する1次側電解コンデンサと、前記トランスの2次巻線が出力する交流電力を直流電力に変換する2次側整流回路と、前記2次側整流回路が出力する直流電力を平滑化する2次側電解コンデンサと、前記トランスの3次巻線の出力する交流電力を直流電力に変換して平滑化する3次側整流平滑化回路と、前記1次側電解コンデンサの電圧を入力する前記トランスの1次巻線の開閉を繰り返すスイッチング回路と、前記スイッチング回路の開閉を制御する駆動信号のパルス幅を制御するパルス幅制御回路と、前記2次側電解コンデンサの劣化を検知する2次側電解コンデンサ劣化検知回路と、前記2次側電解コンデンサ劣化検知回路の劣化検出信号を入力する停止信号発生回路と、を備え、前記2次側電解コンデンサ劣化検知回路は前記3次側整流平滑化回路の出力電圧を入力し、前記2次側電解コンデンサ劣化検知回路の劣化検出信号で前記停止信号発生回路が停止信号を発生することによって、前記パルス幅制御回路から前記スイッチング回路への駆動信号の供給が停止されることによりスイッチング電源回路の動作をとめることを特徴とする。

[0007] また、第2の発明は、1次巻線と2次巻線と3次巻線とを有するトランスと、交流電力を直流電力に変換する1次側整流回路と、前記1次側整流回路の直流電力を平滑化する1次側電解コンデンサと、前記トランスの2次巻線が出力する交流電力を直流電力に変換する2次側整流回路と、前記2次側整

流回路が出力する直流電力を平滑化する２次側電解コンデンサと、前記１次側電解コンデンサの電圧を入力する前記トランスの１次巻線の開閉を繰り返すスイッチング回路と、前記スイッチング回路の開閉を制御する駆動信号のパルス幅を制御するパルス幅制御回路と、前記１次側電解コンデンサの劣化を検知する１次側電解コンデンサ劣化検知回路と、前記１次側電解コンデンサ劣化検知回路の劣化検出信号を入力する停止信号発生回路と、を備え、前記１次側電解コンデンサ劣化検知回路は前記１次側電解コンデンサの電圧を入力し、前記１次側電解コンデンサ劣化検知回路の劣化検出信号で前記停止信号発生回路が停止信号を発生することによって、前記パルス幅制御回路から前記スイッチング回路への駆動信号の供給が停止されることによりスイッチング電源回路の動作を止めることを特徴とする。

[0008] また、第３の発明は、１次巻線と２次巻線と３次巻線とを有するトランスと、交流電力を直流電力に変換する１次側整流回路と、前記１次側整流回路の直流電力を平滑化する１次側電解コンデンサと、前記トランスの２次巻線が出力する交流電力を直流電力に変換する２次側整流回路と、前記２次側整流回路が出力する直流電力を平滑化する２次側電解コンデンサと、前記トランスの３次巻線の出力する交流電力を直流電力に変換して平滑化する３次側整流平滑化回路と、前記１次側電解コンデンサの電圧を入力する前記トランスの１次巻線の開閉を繰り返すスイッチング回路と、前記スイッチング回路の開閉を制御する駆動信号のパルス幅を制御するパルス幅制御回路と、前記１次側電解コンデンサの劣化を検知する１次側電解コンデンサ劣化検知回路と、前記２次側電解コンデンサの劣化を検知する２次側電解コンデンサ劣化検知回路と、前記１次側電解コンデンサ劣化検知回路と前記２次側電解コンデンサ劣化検知回路の劣化検出信号を入力する停止信号発生回路と、を備え、前記１次側電解コンデンサ劣化検知回路は前記１次側電解コンデンサの電圧を入力し、前記２次側電解コンデンサ劣化検知回路は前記３次側整流平滑化回路の出力電圧を入力し、前記１次側電解コンデンサ劣化検知回路、もしくは前記２次側電解コンデンサ劣化検知回路の劣化検出信号で前記停止信号

発生回路が停止信号を発生することによって、前記パルス幅制御回路から前記スイッチング回路への駆動信号の供給が禁止されることにより、スイッチング電源回路の動作を止めることを特徴とする。

[0009] かかる構成により、前記２次側電解コンデンサが限度を超して劣化した場合には２次巻線から３次巻線を介しての電圧上昇を通じて、前記２次側電解コンデンサ劣化検知回路が前記２次側電解コンデンサの劣化を検知して、停止信号発生回路が前記パルス幅制御回路へ停止信号を発生し、前記パルス幅制御回路が前記スイッチング回路への駆動信号の供給を停止することによりスイッチング電源回路の動作を止めて保護する。

[0010] また、かかる構成により、前記１次側電解コンデンサが限度を超して劣化した場合には前記１次側電解コンデンサ劣化検知回路が前記１次側電解コンデンサの劣化を検知して、停止信号発生回路が前記パルス幅制御回路へ停止信号を発生し、前記パルス幅制御回路が前記スイッチング回路への駆動信号の供給を停止することによりスイッチング電源回路の動作を止めて保護する。

[0011] また、かかる構成により、前記１次側電解コンデンサが限度を超して劣化した場合には前記１次側電解コンデンサ劣化検知回路が前記１次側電解コンデンサの劣化を検知し、また前記２次側電解コンデンサが限度を超して劣化した場合には２次巻線から３次巻線を介しての電圧上昇を通じて、前記２次側電解コンデンサ劣化検知回路が前記２次側電解コンデンサの劣化を検知して、停止信号発生回路が前記パルス幅制御回路へ停止信号を発生し、前記パルス幅制御回路が前記スイッチング回路への駆動信号の供給を停止することによりスイッチング電源回路の動作を止めて保護する。

発明の効果

[0012] 本発明によれば、簡単な回路を付加するだけで平滑回路の電解コンデンサの劣化を検知して、電解コンデンサの劣化からの破損事故を未然に回避する機能を備えた低コストで省スペースのスイッチング電源装置を提供できる。また、本発明の回路はパルス幅制御回路と一体化して集積回路化することも

可能となる。

図面の簡単な説明

[0013] [図1]本発明の第1実施形態の構成を示す回路図である。

[図2]本発明の第1実施形態におけるパルス幅制御回路がスイッチング回路を駆動するパルス波形と2次側の直流出力電圧との概略の関係を示す特性の模式図である。

[図3]本発明の第1実施形態における1次側電解コンデンサ劣化検知回路の構成を示す回路図である。

[図4]本発明の第1実施形態における2次側電解コンデンサ劣化検知回路の構成を示す回路図である。

[図5]本発明の第1実施形態における停止信号発生回路の構成を示す回路図である。

[図6]本発明の第2実施形態の構成を示す回路図である。

[図7]本発明の第3実施形態の構成を示す回路図である。

[図8]本発明の第1実施形態の1次側整流回路と1次側電解コンデンサとの間に誤検知防止回路を挿入した構成を示す回路図である。

[図9]誤検知防止回路の詳細な構成例を示す回路図である。

発明を実施するための形態

[0014] 以下に、本発明の実施形態について、図面を参照して説明する。

(第1実施形態)

まず、本発明の第1実施形態の回路構成について説明する。

[0015] <回路構成・第1実施形態>

図1は本発明の保護回路付きスイッチング電源回路の第1実施形態の概略の構成を示す回路図である。

図1において、1次側整流回路101はダイオード121～124のブリッジ回路構成によって、入力端子141、142から入力する交流電力（交流電圧A1）を全波整流してリップル（ripple）を含む直流電力を1次側直流端子147と1次側アース145の間に出力する。1次側電解コンデンサ1

02は1次側直流端子147と1次側アース145の間に接続されていて、1次側整流回路101の出力したリップルを含む直流電力を平滑化する。

なお、1次側整流回路101と1次側電解コンデンサ102によって1次側整流平滑化回路103が構成されている。

[0016] トランス104は1次巻線N1と2次巻線N2と3次巻線N3を備えている。ここで1次巻線N1と2次巻線N2と3次巻線N3との巻数の比を $N1:N2:N3$ とする。このとき、1次巻線N1の両端に加えられた交流電圧は、2次巻線N2の両端に概ね $N2/N1$ 倍の交流電圧として出力される。また、3次巻線N3の両端には2次巻線N2の両端の電圧の概ね $N3/N2$ 倍の交流電圧が出力される。

なお、1次巻線N1に関わる回路を1次側回路、2次巻線N2に関わる回路を2次側回路、3次巻線N3に関わる回路を3次側回路と、適宜、表記する。

[0017] 1次巻線N1の第1端子は、1次側直流端子147に接続され、もう一端の第2端子はスイッチング回路108を構成するN型MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) のドレインに接続され、N型MOSFETのソースは抵抗162を介して1次側アース145に接続されている。

[0018] 2次巻線N2の第1端子は、ダイオード125のアノードに接続され、ダイオード125のカソードは、2次側直流出力端子143に接続されている。2次巻線N2の第2端子はアース側の2次側直流出力端子144に接続されている。また、2次側電解コンデンサ105は2次側直流出力端子143とアース側の2次側直流出力端子144の間に接続されている。

[0019] ダイオード125は2次側整流回路(125)を構成していて、2次巻線N2に誘起される交流電力を整流する。2次側電解コンデンサ105はダイオード125の出力する整流されたリップルを含む直流電力を平滑化する。ダイオード125からなる2次側整流回路(125)と2次側電解コンデンサ105とによって、2次側整流平滑化回路106を構成している。この2次

側整流平滑化回路 106 によって、2 次側直流出力端子 143 と 2 次側アース 146 に接続された 2 次側直流出力端子 144 の間に直流電力（2 次側直流出力電圧 E_2 ）を出力している。

[0020] また前記したように、2 次側直流出力端子 144 は 2 次側アース 146 に接続されている。1 次側アース 145 と 2 次側アース 146 はともにアースであるが、直流的に絶縁されている。

[0021] 3 次巻線 N3 の第 1 端子は、ダイオード 126 のアノードに接続され、3 次巻線 N3 の第 2 端子は 1 次側アース 145 に接続されている。ダイオード 126 のカソードと 1 次側アース 145 の間に平滑コンデンサ 127 が接続されている。ダイオード 126 は 3 次側整流回路 126 を構成していて、3 次巻線 N3 に誘起される交流電力を整流する。平滑コンデンサ 127 はダイオード 126 の出力する整流されたリップルを含む直流電力を平滑化する。ダイオード 126 からなる 3 次側整流回路（126）と平滑コンデンサ 127 とによって、3 次側整流平滑化回路 107 を構成している。3 次側整流平滑化回路 107 によって、3 次巻線 N3 に誘起される交流電力から整流平滑化された直流電力を得ている。

[0022] 出力誤差検出回路 110 は 2 次側直流出力端子 143、144 の間に出力される直流電圧（2 次側直流出力電圧 E_2 ）を抵抗 131、132 により分圧してその分圧された電圧とシャントレギュレータに内蔵される基準電圧との誤差（差分）を検出する回路である。出力誤差検出回路 110 は抵抗 131、132、133、シャントレギュレータ 134、また発光ダイオード 138（LED）とフォトランジスタ 139（Photo Transistor）からなるフォトカプラ（Photo Coupler）137 を備えて構成される。

[0023] 2 次側直流出力電圧 E_2 を抵抗 131 と抵抗 132 で分圧した電圧はシャントレギュレータ 134 の REF 端子 135 に入力されている。シャントレギュレータ 134 のアノードは 2 次側アース 146 に接続され、シャントレギュレータ 134 のカソードは発光ダイオード 138 のカソードに接続されている。発光ダイオード 138 のアノードは抵抗 133 の第 1 端子に接続さ

れ、抵抗 133 の第 2 端子は 2 次側直流出力端子 143 に接続されている。

[0024] また、発光ダイオード 138 は、発光した光の出力をフォトランジスタ 139 のベースに入力している。フォトランジスタ 139 のエミッタは 1 次側アース 145 に接続され、コレクタは出力誤差検出回路 110 の出力端子となっている。

なお、発光ダイオード 138 とフォトランジスタ 139 からなるフォトカプラ 137 を用いるのは、1 次側アース 145 と 2 次側アース 146 を直流的に絶縁する必要があるため、それぞれのアースで使用している回路間は、直接電気信号で受け渡しできないので、光信号に変換して受け渡しするためである。

[0025] 以上の構成において、2 次側直流出力電圧 E_2 が、基準電圧の $(R_1 + R_2) / R_2$ 倍の電圧と比較して高いか低いかを判定している。

2 次側直流出力電圧 E_2 が高い場合には、シャントレギュレータ 134 はオン (ON) して発光ダイオード 138 に電流が流れ、発光ダイオード 138 が発光して光信号を出力し、フォトランジスタ 139 はそれを受光 (ON 状態) する。

[0026] また、2 次側直流出力電圧 E_2 が低い場合には、シャントレギュレータ 134 はオフ (OFF) して発光ダイオード 138 に電流が流れない。したがって、発光ダイオード 138 が発光しないのでフォトランジスタ 139 はオフ (OFF 状態) する。

[0027] 以上のフォトランジスタ 139 のオンオフ (ON・OFF) の検出信号が、フォトランジスタ 139 のコレクタ、つまり出力誤差検出回路 110 の出力端子からパルス幅制御回路 (PWM) 109 の制御用の入力端子 154 に送られる。

なお、出力誤差検出回路を用いたのは 2 次側直流出力電圧 E_2 の安定化のためであって、後記する 2 次側電解コンデンサ 105 の劣化を検知するために用いている訳ではない。

[0028] パルス幅制御回路 109 の電源は、スイッチング電源回路の起動時には抵

抗 160 を経由して 152 から供給されるが、電源起動後には 3 次側整流平滑化回路 107 の出力を經由して 152 から供給される。また、パルス幅制御回路 109 の出力端子 151 はスイッチング回路 108 である N 型 MOSFET のゲート（ゲート入力端子）に接続されていて、N 型 MOSFET のオンオフを制御している。

なお、パルス幅制御回路 109 の出力端子 151 から出力される駆動信号波形のパルス幅は可変するように制御されている。

以上の構成により、既存のスイッチング電源回路は基本的に構成されている。

[0029] 図 1 において、1 次側電解コンデンサ劣化検知回路 111、2 次側電解コンデンサ劣化検知回路 112、停止信号発生回路 113 は本実施形態の特徴である保護機能に関する回路であるが、スイッチング電源回路としての基本的機能には直接的には関与していないので後記する。次にまず、既存のスイッチング電源回路の基本的な動作について先に述べる。

[0030] <スイッチング電源回路の概略の動作・第 1 実施形態>

前記したように、1 次側整流平滑化回路 103 により交流電力から整流平滑化された直流電力はトランス 104 の 1 次巻線 N1 とスイッチング回路 108 である N 型 MOSFET の直列回路の両端に加えられる。N 型 MOSFET のゲートは抵抗 161 を経由して、パルス幅制御回路 109 の出力端子 151 に接続され、オンオフ制御されている。

[0031] したがって、パルス幅制御回路 109 の出力する駆動信号によって、トランス 104 の 1 次巻線 N1 には電流が流れたり流れなくなったりする。これは 1 次側電解コンデンサに蓄積されている直流電力から断続的に電流が流れたり流れなくなったりするので、直流から交流を生成していることに相当する。生成された交流成分はトランス 104 の 1 次巻線 N1 から 2 次巻線 N2 へ誘起され伝播する。このトランス 104 の 2 次側に誘起された交流電力を 2 次側整流平滑化回路 106 で再び直流電力に変換し、2 次側直流出力端子 143、144 の間に 2 次側直流出力電圧 E2 の直流電力を生成する。

[0032] この２次側直流出力電圧 E_2 は、出力誤差検出回路 110 のシャントレギュレータ 134 に内蔵される基準電圧と分圧抵抗 R_1 、 R_2 によって分圧された電圧より高いか低いかを比較し、その結果を出力誤差検出回路 110 の出力信号として、パルス幅制御回路 109 に送り、前記したようにパルス幅制御回路 109 は出力誤差検出回路 110 の出力信号を反映してパルス幅を変化させ、スイッチング回路 108 のオンオフ時間を制御することにより、２次側直流出力電圧 E_2 を調整して、設定された電圧に保つ。

[0033] 図 2 はスイッチング回路 108 のオンオフによるトランス 104 の１次巻線 N_1 に電流が流れたり流れなくなったりした結果、２次側直流出力電圧 E_2 の変化する様子を示した概略の特性の模式図である。なお、変化する様子を示したものであって、２次側直流出力電圧 E_2 の値や制御信号の波形は必ずしも実態に対応するものではない。

[0034] 図 2 において、(b) はオンオフする制御波形 212 が High の区間 212H と Low の区間 212L が等しい場合であって、このとき２次側直流出力電圧 E_2 の平均的な値は平均値 210 である。

図 2 において、(a) はオンオフする制御波形 211 が High の区間 211H が Low の区間 211L より長い場合であって、このとき２次側直流出力電圧 E_2 の平均的な値は平均値 221 となり、前記した High の区間 212H と Low の区間 212L が等しい場合の平均値 210 よりも高くなる。

図 2 において、(c) はオンオフする制御波形 213 が High の区間 213H が Low の区間 213L より短い場合であって、このとき２次側直流出力電圧 E_2 の平均的な値は平均値 223 となり、前記した High の区間 212H と Low の区間 212L が等しい場合の平均値 210 よりも低くなる。

[0035] このように、スイッチング回路 108 のオンオフによるトランス 104 の１次巻線 N_1 に電流が流れる時間（パルス幅）を制御することによって、２次側直流出力電圧 E_2 が変わる。

以上のように制御することによって、既存のスイッチング電源装置は、設定された電圧に２次側直流出力電圧 E_2 を保っている。

[0036] <スイッチング電源回路の保護回路・第１実施形態>

次に、スイッチング電源回路の保護回路について述べる。まず、保護回路が必要となる原因であるスイッチング電源回路に用いる電解コンデンサについて述べる。

[0037] ≪電解コンデンサについて、第１実施形態≫

スイッチング電源回路（装置）は、前記したように、１次側整流平滑化回路 103 と２次側整流平滑化回路 106 に平滑用コンデンサとしてそれぞれ１次側電解コンデンサ 102 と２次側電解コンデンサ 105 が搭載されている。これらの電解コンデンサは劣化が進むと等価直列抵抗（ ESR : Equivalent Series Resistance）の増大と、静電容量の低下が起こる。

[0038] 電解コンデンサにおいて、等価直列抵抗（ R ）の増大が起こり、かつ電流（ i ）を流すとジュール熱（ $i^2 R$ ）により電解コンデンサ自身が高熱となることや、内部圧力の上昇により爆発することがある。

また、電解コンデンサにおける静電容量の低下はスイッチング電源回路（装置）の出力特性の低下や、他部品の異常発熱を引き起こすこともある。

したがって、前記したように、電解コンデンサの劣化が限度に達した場合は、その劣化を検知して対策をとる必要がある。

[0039] ≪保護回路の概要・第１実施形態≫

以上により、図１において、１次側電解コンデンサ 102 の劣化を検知する１次側電解コンデンサ劣化検知回路（ $Det1$ ）111 と２次側電解コンデンサ 105 の劣化を検知する２次側電解コンデンサ劣化検知回路（ $Det2$ ）112 が備えられている。

また、停止信号発生回路 113 は、１次側電解コンデンサ劣化検知回路 111 もしくは２次側電解コンデンサ劣化検知回路 112 の劣化検知信号により、前記停止信号発生回路 113 の出力がスイッチング回路 108 の N 型 $MOSFET$ のゲートに入力されることによってパルス幅制御回路 109 から

出力される駆動信号が禁止され、スイッチング電源回路の動作を停止する。

[0040] これによって、１次側電解コンデンサ１０２と２次側電解コンデンサ１０５に流れるリップル電流を少なくする。以上によって、１次側電解コンデンサ１０２もしくは２次側電解コンデンサ１０５自身の発熱や爆発、及びその周辺部品への影響を未然に防止する。

[0041] ≪１次側電解コンデンサ劣化検知回路・第１実施形態≫

次に、１次側電解コンデンサ劣化検知回路１１１の具体的な回路構成について述べる。

図３は１次側電解コンデンサ劣化検知回路１１１の構成を示す回路図である。

図３において、コンデンサ３１０の第１端子は、１次側電解コンデンサ劣化検知回路１１１としての入力端子３２１に接続されている。コンデンサ３１０の第２端子と抵抗（Ｒ１１）３１１の第１端子が接続されている。抵抗３１１の第２端子と１次側アース１４５の間に抵抗（Ｒ１２）３１２が接続されている。ダイオード３１３のアノードは１次側アース１４５に接続され、カソードは抵抗３１１の第２端子に接続されている。ツェナーダイオード（Zener diode）３１４のカソードは抵抗３１１の第２端子に接続されている。ツェナーダイオード３１４のアノードは、１次側電解コンデンサ劣化検知回路１１１としての出力端子３２２に接続されている。

[0042] コンデンサ３１０によって直流分をカットし、抵抗３１１、抵抗３１２によって電圧を適正な値に分圧し、入力端子３２１から入力する信号のリップル（交流成分）を分割点３２３において検出する。

また、ダイオード３１３により信号のマイナス成分を除去し、プラス成分のみを取り出す。

また、ツェナーダイオード３１４は前述のように検出した信号のリップルが一定の電圧（ツェナー電圧、降伏電圧）を超した場合にオン（ＯＮ、アバランシェ降伏）して１次側電解コンデンサ劣化検知回路１１１としての出力端子３２２からトリガー信号を停止信号発生回路１１３（図１）に出力する。

[0043] なお、１次側電解コンデンサ劣化検知回路１１１としての入力端子３２１には１次側直流端子１４７に接続されていて、１次側電解コンデンサ１０２のリプル電圧から１次側電解コンデンサ１０２の劣化の状態を検知している。これは１次側電解コンデンサ１０２が劣化して等価直列抵抗の増大や静電容量の減少が発生すると１次側直流端子１４７にてリプル電圧が大きくなるからである。

[0044] また、抵抗（Ｒ１１）３１１、抵抗（Ｒ１２）３１２の抵抗比（ $R11/R12$ ）を変えることにより、分割点３２３の電圧（電位）を変えて、ツェナーダイオード３１４に加わる電圧が調整できる。ツェナーダイオード３１４のツェナー電圧特性の選択は制約があるので、ツェナーダイオード３１４を選択した後に、このツェナーダイオード３１４の特性に適切な電圧が加わるように前記の抵抗比（ $R11/R12$ ）を調整すればよい。

[0045] ≪２次側電解コンデンサ劣化検知回路・第１実施形態≫

次に、２次側電解コンデンサ劣化検知回路１１２の具体的な回路構成について述べる。

図４は２次側電解コンデンサ劣化検知回路１１２の回路図であり、ツェナーダイオード４１４から構成されている。ツェナーダイオード４１４のカソードは、２次側電解コンデンサ劣化検知回路１１２の入力端子４２１に接続されていて、また、この入力端子４２１は３次側整流平滑化回路１０７の出力端子１５２に接続されている。また、ツェナーダイオード４１４のアノードは、２次側電解コンデンサ劣化検知回路１１２の出力端子４２２に接続されている。

[0046] ３次側整流平滑化回路１０７はトランス１０４の３次巻線Ｎ３の誘起する交流電力を入力しており、３次巻線Ｎ３は２次巻線Ｎ２の交流電力から誘起されている。したがって、２次側電解コンデンサ１０５が劣化して等価直列抵抗が増大すると、２次側電解コンデンサ１０５の両端に発生する電圧も増大し、２次巻線Ｎ２から３次巻線Ｎ３に伝播され、３次側整流平滑化回路１０７の出力も電圧が高くなる。この電圧が２次側電解コンデンサ１０５の劣

化にともない増大し、所定の電圧を超した場合にツェナーダイオード414はオンして、2次側電解コンデンサ劣化検知回路112としての出力端子422からトリガー信号を停止信号発生回路113（図1）に出力する。

[0047] なお、2次側電解コンデンサ劣化検知回路112が1次側電解コンデンサ劣化検知回路111と比較して、素子数の少ない簡単な回路である主な理由は、トランスの特性を利用しているからである。

これは、3次側整流平滑化回路107の出力で2次側電解コンデンサ105の劣化を検知する場合の大きな長所であり、コストと設置スペースの低減につながる理由でもある。

[0048] なお、2次側電解コンデンサ105の劣化を検知するにあたって、引用文献1にみられるようなトランジスタを用いたリプル電圧検出回路やフォトカプラを用いていないので、より低コスト化および省スペース化が図れる。

[0049] 《停止信号発生回路・第1実施形態》

次に、停止信号発生回路113の具体的な回路構成について述べる。図5は停止信号発生回路113の構成を示す回路図である。

図5において、サイリスタ（Thyristor）501のカソードは1次側アース145に接続され、アノードとゲートはそれぞれ停止信号発生回路113の出力端子532と入力端子531に接続されている。

抵抗511は停止信号発生回路113の入力端子531と1次側アース145の間に接続されている。

なお、回路の安定動作（ノイズによる誤動作防止）のために、コンデンサ512を停止信号発生回路113の入力端子531と1次側アース145の間に接続する場合もある。

[0050] 抵抗511は入力端子531のバイアス電圧を設定している。

停止信号発生回路113の入力端子531は、1次側電解コンデンサ劣化検知回路111の出力端子322と2次側電解コンデンサ劣化検知回路112の出力端子422とに接続されている。そのため1次側電解コンデンサ劣化検知回路111、または2次側電解コンデンサ劣化検知回路112から劣

化検知信号であるトリガー信号があると、サイリスタ501がオンする。その結果、停止信号発生回路113の出力端子532は概ね1次側アース145と同電位となる。

[0051] 停止信号発生回路113の出力端子532は、図1におけるスイッチング回路108であるN型MOSFETのゲートに接続されている。トリガー信号により出力端子532が概ね1次側アース145と同電位となると、N型MOSFETのゲートを1次側アース145の電位に固定して、N型MOSFETをオフ状態にする。N型MOSFETがオフ状態になることによって、1次巻線N1には電流が流れなくなり、2次巻線N2にも電流が流れなくなる。つまり、スイッチング電源回路は動作を停止する。

[0052] 《保護回路の動作・第1実施形態》

以上において、個々の回路構成と、部分的な動作について述べたが全体としての動作の概略を、前記した内容と一部重複するが、以下に述べる。

スイッチング電源装置は、1次側回路、2次側回路にそれぞれ平滑用コンデンサである1次側電解コンデンサ102と2次側電解コンデンサ105が搭載されている。

1次側電解コンデンサ102の劣化を検知する手段として、1次側電解コンデンサ劣化検知回路111があり、また2次側電解コンデンサ105の劣化を検知する手段として、2次側電解コンデンサ劣化検知回路112がある。

[0053] 1次側電解コンデンサ102が劣化すると静電容量の減少や等価直列抵抗（ESR）の増大が発生し、結果として、1次側電解コンデンサ102にかかるリップル電圧が増大する。また、2次側電解コンデンサ105が劣化すると、静電容量の減少や等価直列抵抗（ESR）の増大が発生し、結果として、2次側電解コンデンサ105の両端にかかる電圧が増大する。そこで、そのリップル電圧や端子電圧がある設定電圧を超過したことを、1次側電解コンデンサ劣化検知回路111もしくは2次側電解コンデンサ劣化検知回路112で検知し、トリガー信号を停止信号発生回路113に送る。停止信号発生

回路 113 は前記トリガー信号を受けて、パルス幅制御回路 109 の出力端子 151 からの駆動信号を禁止、つまりスイッチング回路 108 である N 型 MOSFET のゲートを概ね 1 次側アース 145 と同電位とする。

[0054] これによりスイッチング回路 108 のスイッチング動作が停止し、スイッチング電源回路（装置）の動作が停止する、とともに出力も停止する。スイッチング電源回路の動作が停止するので 1 次側電解コンデンサ 102 と 2 次側電解コンデンサ 105 には電流が流れなくなり、ジュール熱の発生が止まり、したがって、電解コンデンサの発熱と内部圧力の上昇が回避されることと他の部品の異常発熱も回避されることで、スイッチング電源回路は保護される。

[0055] ≪第 1 実施形態の補足≫

なお、図 1 において、スイッチング電源回路には前記したように、出力誤差検出回路 110 が備えられていて、2 次側直流出力電圧 E2 は設定された電圧を保つように制御されている。したがって、1 次側電解コンデンサ 102 もしくは 2 次側電解コンデンサ 105 の若干の劣化や、交流電源の入力電圧 A1 の変動、直流負荷の変動、またはその他の要素の変化、変動があったとしても 2 次側直流出力電圧 E2 は所定の電圧を保っている。

ただし、1 次側電解コンデンサ 102 もしくは 2 次側電解コンデンサ 105 が限度を超えて劣化を起こすと、1 次側電解コンデンサ劣化検出回路 111 もしくは 2 次側電解コンデンサ劣化検出回路 112 が異常を検知する。

[0056] （第 2 実施形態）

次に、本発明の第 2 実施形態について述べる。

<回路構成・第 2 実施形態>

図 6 に本発明の第 2 実施形態の概略の回路構成を示す。

図 6 の回路構成は、第 1 実施形態の回路構成を示した図 1 を基にしているので、ほぼ同一の回路である。異なる点は停止信号発生回路 113 の出力信号が、図 1 ではスイッチング回路 108 の N 型 MOSFET のゲートに接続されているのに対し、図 6 ではパルス幅制御回路 109 の電源端子である 3

次側整流平滑化回路 107 の出力端子 152 に接続されていることである。

他の回路構成は図 6 と図 1 は同一であるので説明は省略する。

[0057] <回路動作・第 2 実施形態>

図 6 において、1 次側電解コンデンサ劣化検知回路 111 もしくは 2 次側電解コンデンサ劣化検知回路 112 が、1 次側電解コンデンサ 102 もしくは 2 次側電解コンデンサ 105 の劣化を検知して、停止信号発生回路 113 の出力信号が概ね 1 次側アース 145 と同電位となると、パルス幅制御回路 109 の電源端子である 3 次側整流平滑化回路 107 の出力端子 152 も概ね 1 次側アース 145 と同電位となる。するとパルス幅制御回路 109 は電源が事実上、供給されなくなるので動作を停止し、出力端子 151 からスイッチング回路 108 である N 型 MOSFET のゲートへの駆動信号の供給を止める。この結果、スイッチング電源回路の動作が停止するので 1 次側電解コンデンサ 102 と 2 次側電解コンデンサ 105 には電流が流れなくなり、ジュール熱の発生が止まり、したがって、電解コンデンサの発熱と内部圧力の上昇が回避されることと他の部品の異常発熱も回避されることでスイッチング電源回路は保護される。

[0058] (第 3 実施形態)

次に、本発明の第 3 実施形態について述べる。

<回路構成・第 3 実施形態>

図 7 に本発明の第 3 実施形態の概略の回路構成を示す。

図 7 の回路構成は、第 1 実施形態の回路構成を示した図 1 を基にしているので、ほぼ同一の回路である。異なる点は停止信号発生回路 113 の出力信号が、図 1 ではスイッチング回路 108 の N 型 MOSFET のゲートに接続されているのに対し、図 7 ではパルス幅制御回路 109 の出力信号の供給を制御する制御端子 153 に接続されていることである。

他の回路構成は図 7 と図 1 は同一であるので説明は省略する。

[0059] <回路動作・第 3 実施形態>

図 7 において、1 次側電解コンデンサ劣化検知回路 111 もしくは 2 次側

電解コンデンサ劣化検知回路 112 が、1 次側電解コンデンサ 102 もしくは 2 次側電解コンデンサ 105 の劣化を検知して、停止信号発生回路 113 の出力信号が概ね 1 次側アース 145 と同電位となると、パルス幅制御回路 109 の制御端子 153 は概ね 1 次側アース 145 と同電位となる。するとパルス幅制御回路 109 は、出力端子 151 からの駆動信号の供給を停止する。

[0060] この結果、スイッチング回路 108 である N 型 MOSFET のゲートには駆動信号の供給が停止され、概ね 1 次側アース 145 の電位に固定される。すると、スイッチング電源回路の動作が停止するので、1 次側電解コンデンサ 102 と 2 次側電解コンデンサ 105 には電流が流れなくなり、ジュール熱の発生が止まり、したがって、電解コンデンサの発熱と内部圧力の上昇が回避されることと他の部品の異常発熱も回避されることでスイッチング電源回路は保護される。

[0061] (その他の実施形態)

図 3 において、1 次側電解コンデンサ劣化検知回路 111 が抵抗 311 と抵抗 312 を備えた回路を示したが、1 次側回路の直流電圧の設定によっては、どちらか一方の抵抗、もしくは両方の抵抗を削除することが可能となる場合もある。

[0062] また、図 3、図 4、図 5 において、それぞれ 1 次側電解コンデンサ劣化検知回路 111、2 次側電解コンデンサ劣化検知回路 112、停止信号発生回路 113 の回路例を示したが、これらの回路は一例にすぎない。同様の機能を持つ別の回路構成を用いてもよい。

また、これらの回路 (111、112、113) をパルス幅制御回路 109 と一体化して集積回路化することで、全体として、占有面積 (体積)、回路素子数をコンパクト化してもよい。

[0063] また、図 1 において、スイッチング回路 108 は N 型 MOSFET を用いた例を示したが、パルス幅制御回路 109 の出力端子 151 から出力される駆動信号波形の極性を変えれば、P 型 MOSFET を用いてもよい。

また、MOSFETに限定されず、例えばIGBT (Insulated Gate Bipolar Transistor、絶縁ゲートバイポーラトランジスタ) を用いてもよい。

[0064] また、1次側電解コンデンサ102、2次側電解コンデンサ105に温度ヒューズを密着させ、電解コンデンサの劣化にともなう温度上昇を温度ヒューズで検知し、温度ヒューズがオフすることによって、パルス幅制御回路109の駆動信号を停止し、スイッチング電源回路(装置)を保護してもよい。

[0065] また、電源投入時の1次側電解コンデンサ劣化検知回路111による1次側電解コンデンサ102の劣化の誤検出を防止する誤検知防止回路801(図8)を1次側整流回路101と1次側電解コンデンサ102との間に挿入してもよい。

前述したように1次側電解コンデンサ劣化検知回路111は、1次側電解コンデンサ102の両端に発生するリップル電圧が所定の基準電圧以上となったときに、1次側電解コンデンサ102が劣化したと判定して、パルス幅制御回路109によるスイッチング回路108の動作を停止する。しかしながら、検出したいリップル電圧の周波数と、電源投入時の1次側電解コンデンサ102の端子電圧の立ち上がり時間(の逆数)を周波数に換算した値とは近似しており、電源投入時のタイミングによっては、1次側電解コンデンサ劣化検知回路111が誤検知してスイッチング回路108の動作を止めてしまう可能性がある。したがって、スイッチング電源回路が正常に動作しない可能性がある。

誤検知防止回路801は、この電源投入時の誤検知を防止するものである。

次に、この誤検知防止回路801を図8と図9とを参照して説明する。

[0066] <<誤検知防止回路>>

図8は、本発明の第1実施形態の1次側整流回路101と1次側電解コンデンサ102との間に誤検知防止回路801を挿入した構成を示す回路図である。

図9は、誤検知防止回路801の詳細な構成例を示す回路図である。

図9において、抵抗（第1抵抗）821は、1次側整流回路101のダイオード123（図8）とダイオード124（図8）のそれぞれのカソードの接続点である第1直流出力端子（以下、第1直流出力端子と称す）と、1次側直流端子147との間に接続されている。抵抗（第2抵抗）822の一端は1次側整流回路101の第1直流出力端子に接続され、他端はコンデンサ831の一端に接続されている。コンデンサ831の他端は1次側アース145に接続されている。抵抗（第3抵抗）823はコンデンサ831に並列に接続されている。

なお、1次側整流回路101のダイオード121（図8）とダイオード122（図8）のそれぞれのアノードの接続点である第2直流出力端子（以下、第2直流出力端子と称す）は、1次側アース145に接続されている。

[0067] サイリスタ811のアノードは、1次側整流回路101の第1直流出力端子に接続され、カソードは1次側直流端子147に接続されている。また、サイリスタ811のゲートは、直列に接続された抵抗822とコンデンサ831との接続点に接続されている。

また、1次側電解コンデンサ102は図8、図9にも示したように、1次側直流端子147と1次側アース145との間に接続されている。なお、1次側アース145は1次側整流回路101の第2直流出力端子に接続されている。

また、図9において1次側整流回路101は、図8における1次側整流回路101のダイオードブリッジを簡略化して表記している。

[0068] 前記したように、1次側整流回路101の第1直流出力端子と1次側電解コンデンサ102との間には、電源投入直後の立ち上がり時間をゆっくりとするために抵抗821が直列に挿入されている。

電源投入直後において、1次側電解コンデンサ102の両端の電圧は、抵抗821と1次側電解コンデンサ102との電流経路によって上昇し、抵抗821と1次側電解コンデンサ102によって定まる時定数により、立ち上

がる。なお、この時定数は、１次側電解コンデンサ１０２が劣化したときに両端に発生するリップル電圧の周波数の逆数よりも十分に大きな値に設定する。

また、電源投入直後において、サイリスタ８１１のゲート電圧も、抵抗８２２と抵抗８２３とコンデンサ８３１とによって定まる時定数によってゆっくりと立ち上がる。電源投入直後は、コンデンサ８３１には電荷がほとんど蓄積されていないので等価インピーダンスは抵抗８２３より十分に小さく、電流経路としては、抵抗８２３よりもコンデンサ８３１が支配的であるため、サイリスタ８１１のゲート電圧は０（１次側アース１４５の電位）から抵抗８２２とコンデンサ８３１とによって定まる時定数でゆっくりと立ち上がる。したがって、電源投入直後、サイリスタ８１１はオフしている。

[0069] 電源投入後から、抵抗８２１とコンデンサ１０２とによって定まる時定数に比較して十分に時間が経過すると、１次側電解コンデンサ１０２の両端の電圧は、スイッチング電源回路を動作させるには十分な電圧に達する。しかしながら、抵抗８２１が１次側整流回路１０１と１次側電解コンデンサ１０２との間に存在しているので、スイッチング電源回路を動作させる電流を十分に流すには障害となる、もしくは大きなエネルギー損失源となる。

電源投入後から、コンデンサ８３１に電荷が蓄積されるにつれ、コンデンサ８３１の等価インピーダンスが増加し、サイリスタ８１１のゲート電圧は抵抗８２２と抵抗８２３とコンデンサ８３１とによって定まる時定数で上昇して、やがてトリガー電圧に達するとサイリスタ８１１はオンする。

オンしたサイリスタ８１１の内部抵抗の抵抗値は、抵抗８２１の抵抗値に比較して非常に小さく、かつ抵抗８２１に並列に接続されているので、１次側整流回路１０１から１次側電解コンデンサ１０２あるいは１次側直流端子１４７に流れる電流は、サイリスタ８１１を経由するようになる。

[0070] また、オンしたサイリスタ８１１の内部抵抗は十分に小さいので、誤検知防止回路８０１を備えたことによるエネルギー損失は非常に小さい。

また、コンデンサ８３１に電荷が十分に蓄積されると、等価インピーダン

スが高くなりすぎてサイリスタ 811 のゲート電圧が不安定となりかねないことと、電源を遮断したときにコンデンサ 831 に蓄積された電荷を除くために、抵抗 823 をコンデンサ 831 に並列に接続している。なお、コンデンサ 831 に電荷が十分に蓄積された場合においては、サイリスタ 811 のゲート電圧は、1 次側整流回路 101 の第 1 直流出力端子と直流出力端子間の電圧が抵抗 822 と抵抗 823 によって分圧された電圧となる。

以上の構成の誤検知防止回路 801 を備えることにより、電源投入時の 1 次側電解コンデンサ劣化検知回路 111 の誤検知によるスイッチング電源回路の誤動作を防止できる

[0071] なお、図 9 に示した誤検知防止回路 801 は、回路構成の一例にすぎない。

例えば、抵抗 823 を除いてもほぼ同様の回路動作をする。

また、サイリスタ 811 の代わりに MOSFET (Metal Oxide Semiconductor Field Effect Transistor) や IGBT (Insulated Gate Bipolar Transistor) を用いて構成してもよい。

また、図 8 に示した回路構成は、図 1 の第 1 実施形態に対して、誤検知防止回路 801 を挿入したものであるが、図 6 の第 2 実施形態や図 7 の第 3 実施形態に対しても、誤検知防止回路 801 を同様に挿入しても、同じような効果がある。

[0072] (本願発明、実施形態の補足)

以上、本実施形態の保護機能付きスイッチング電源回路は、1 次側回路と 2 次側回路における平滑回路の電解コンデンサの劣化を検知し、自動的にスイッチング電源回路の動作を停止することにより、電解コンデンサの劣化からの破損事故を未然に回避する機能を備えている。

とりわけ、2 次側電解コンデンサ 105 の劣化を 3 次側整流平滑化回路 107 の出力電圧からツェナーダイオード 414 によって検知する方法と回路により、2 次側電解コンデンサ劣化検知回路、および回路構成は先行技術文献に挙げた開示技術と比較して、大幅に削減でき、回路素子数と素子、配線

の占有面積（体積）のコンパクト化ができて、コストも低減できるという大きな効果がある。

また、本実施形態の前記した方法と回路は、既存のスイッチング電源回路を変更すること無しに簡単な回路素子を付加するだけで実現するという特徴がある。

符号の説明

- [0073] 1 0 1 1 次側整流回路
 1 0 2 1 次側電解コンデンサ
 1 0 3 1 次側整流平滑化回路
 1 0 4 トランス
 1 0 5 2 次側電解コンデンサ
 1 0 6 2 次側整流平滑化回路
 1 0 7 3 次側整流平滑化回路
 1 0 8 スwitching回路
 1 0 9 パルス幅制御回路（PWM）
 1 1 0 出力誤差検出回路
 1 1 1 1 次側電解コンデンサ劣化検知回路（Det 1）
 1 1 2 2 次側電解コンデンサ劣化検知回路（Det 2）
 1 1 3 停止信号発生回路
 1 2 1、1 2 2、1 2 3、1 2 4 ダイオード
 1 2 5 ダイオード、2 次側整流回路
 1 2 6 ダイオード、3 次側整流回路
 1 2 7 平滑コンデンサ
 1 3 1 抵抗（R 1）
 1 3 2 抵抗（R 2）
 1 3 3、1 6 0、1 6 1、1 6 2、5 1 1 抵抗
 1 3 4 シャントレギュレータ
 1 3 5 シャントレギュレータ R E F 端子

1 3 7 フォトカプラ
1 3 8 発光ダイオード
1 3 9 フォトトランジスタ
1 4 1、1 4 2 交流電源端子
1 4 3、1 4 4 2次側直流出力端子
1 4 5 1次側アース
1 4 6 2次側アース
1 4 7 1次側直流端子
1 5 1 出力端子
1 5 2 3次側整流平滑化回路の出力端子
1 5 3 制御端子
1 5 4 制御用の入力端子
3 1 0、5 1 2、8 3 1 コンデンサ
3 1 1 抵抗 (R 1 1)
3 1 2 抵抗 (R 1 2)
3 1 3 ダイオード
3 1 4、4 1 4 ツェナーダイオード
3 2 1、4 2 1、5 3 1 入力端子
3 2 2、4 2 2、5 3 2 出力端子
3 2 3 分割点
5 0 1、8 1 1 サイリスタ
8 0 1 誤検知防止回路
8 2 1 抵抗 (第1抵抗)
8 2 2 抵抗 (第2抵抗)
8 2 3 抵抗 (第3抵抗)
A 1 交流電圧、入力電圧
E 2 2次側直流出力電圧
N 1 1次巻線、1次巻線数

N 2 2 次巻線、2 次巻線数

N 3 3 次巻線、3 次巻線数

請求の範囲

[請求項1]

1次巻線と2次巻線と3次巻線とを有するトランスと、
交流電力を直流電力に変換する1次側整流回路と、
前記1次側整流回路の直流電力を平滑化する1次側電解コンデンサと、
前記トランスの2次巻線が出力する交流電力を直流電力に変換する2次側整流回路と、
前記2次側整流回路が出力する直流電力を平滑化する2次側電解コンデンサと、
前記1次側電解コンデンサの電圧を入力する前記トランスの1次巻線の開閉を繰り返すスイッチング回路と、
前記スイッチング回路の開閉を制御する駆動信号のパルス幅を制御するパルス幅制御回路と、
前記1次側電解コンデンサの劣化を検知する1次側電解コンデンサ劣化検知回路と、
前記1次側電解コンデンサ劣化検知回路の劣化検出信号を入力する停止信号発生回路と、
を備え、
前記1次側電解コンデンサ劣化検知回路は前記1次側電解コンデンサの電圧を入力し、
前記1次側電解コンデンサ劣化検知回路の劣化検出信号で前記停止信号発生回路が停止信号を発生することによって、前記パルス幅制御回路から前記スイッチング回路への駆動信号の供給が停止されることによりスイッチング電源回路の動作を止めることを特徴とする保護機能付きスイッチング電源回路。

[請求項2]

1次巻線と2次巻線と3次巻線とを有するトランスと、
交流電力を直流電力に変換する1次側整流回路と、
前記1次側整流回路の直流電力を平滑化する1次側電解コンデンサ

と、

前記トランスの 2 次巻線が出力する交流電力を直流電力に変換する
2 次側整流回路と、

前記 2 次側整流回路が出力する直流電力を平滑化する 2 次側電解コン
デンサと、

前記トランスの 3 次巻線の出力する交流電力を直流電力に変換して
平滑化する 3 次側整流平滑化回路と、

前記 1 次側電解コンデンサの電圧を入力する前記トランスの 1 次巻
線の開閉を繰り返すスイッチング回路と、

前記スイッチング回路の開閉を制御する駆動信号のパルス幅を制御
するパルス幅制御回路と、

前記 2 次側電解コンデンサの劣化を検知する 2 次側電解コンデンサ
劣化検知回路と、

前記 2 次側電解コンデンサ劣化検知回路の劣化検出信号を入力する
停止信号発生回路と、

を備え、

前記 2 次側電解コンデンサ劣化検知回路は前記 3 次側整流平滑化回
路の出力電圧を入力し、前記 2 次側電解コンデンサ劣化検知回路の劣
化検出信号で前記停止信号発生回路が停止信号を発生することによっ
て、前記パルス幅制御回路から前記スイッチング回路への駆動信号の
供給が停止されることによりスイッチング電源回路の動作をとめるこ
とを特徴とする保護機能付きスイッチング電源回路。

[請求項3]

1 次巻線と 2 次巻線と 3 次巻線とを有するトランスと、

交流電力を直流電力に変換する 1 次側整流回路と、

前記 1 次側整流回路の直流電力を平滑化する 1 次側電解コンデンサ
と、

前記トランスの 2 次巻線が出力する交流電力を直流電力に変換する
2 次側整流回路と、

前記 2 次側整流回路が出力する直流電力を平滑化する 2 次側電解コンデンサと、

前記トランスの 3 次巻線の出力する交流電力を直流電力に変換して平滑化する 3 次側整流平滑化回路と、

前記 1 次側電解コンデンサの電圧を入力する前記トランスの 1 次巻線の開閉を繰り返すスイッチング回路と、

前記スイッチング回路の開閉を制御する駆動信号のパルス幅を制御するパルス幅制御回路と、

前記 1 次側電解コンデンサの劣化を検知する 1 次側電解コンデンサ劣化検知回路と、

前記 2 次側電解コンデンサの劣化を検知する 2 次側電解コンデンサ劣化検知回路と、

前記 1 次側電解コンデンサ劣化検知回路と前記 2 次側電解コンデンサ劣化検知回路の劣化検出信号を入力する停止信号発生回路と、

を備え、

前記 1 次側電解コンデンサ劣化検知回路は前記 1 次側電解コンデンサの電圧を入力し、

前記 2 次側電解コンデンサ劣化検知回路は前記 3 次側整流平滑化回路の出力電圧を入力し、

前記 1 次側電解コンデンサ劣化検知回路、もしくは前記 2 次側電解コンデンサ劣化検知回路の劣化検出信号で前記停止信号発生回路が停止信号を発生することによって、前記パルス幅制御回路から前記スイッチング回路への駆動信号の供給が禁止されることにより、スイッチング電源回路の動作を止めることを特徴とする保護機能付きスイッチング電源回路。

[請求項4]

前記停止信号発生回路の出力端子が前記スイッチング回路の制御入力端子に接続され、前記停止信号発生回路から停止信号が出力されることによって、前記パルス幅制御回路から前記スイッチング回路へ出

力される駆動信号が禁止されてスイッチング電源回路の動作を停止することを特徴とする請求の範囲第1項乃至第3項のいずれか一項に記載の保護機能付きスイッチング電源回路。

[請求項5] 前記停止信号発生回路の出力端子が前記パルス幅制御回路の電源端子に接続され、前記停止信号発生回路から停止信号が出力されることによって、前記パルス幅制御回路への電源供給が停止されてスイッチング電源回路の動作を停止することを特徴とする請求の範囲第1項乃至第3項のいずれか一項に記載の保護機能付きスイッチング電源回路。

[請求項6] 前記停止信号発生回路の出力端子が前記パルス幅制御回路の発振停止端子に接続され、前記停止信号発生回路の出力信号が概ね1次側アースと同電位になることによって、前記パルス幅制御回路の発振が停止し、前記スイッチング回路への駆動信号の供給が停止され、スイッチング電源回路の動作を停止することを特徴とする請求の範囲第1項乃至第3項のいずれか一項に記載の保護機能付きスイッチング電源回路。

[請求項7] 前記1次側電解コンデンサ劣化検知回路、または前記2次側電解コンデンサ劣化検知回路はツェナーダイオードを備えたことを特徴とする請求の範囲第3項に記載の保護機能付きスイッチング電源回路。

[請求項8] 前記1次側電解コンデンサ劣化検知回路は、さらにコンデンサと抵抗とダイオードを備えたことを特徴とする請求の範囲第7項に記載の保護機能付きスイッチング電源回路。

[請求項9] 前記停止信号発生回路はサイリスタを備えたことを特徴とする請求の範囲第3項または第7項または第8項に記載の保護機能付きスイッチング電源回路。

[請求項10] さらに、

前記1次側整流回路と前記1次側電解コンデンサとの間に、電源投入時の前記1次側電解コンデンサ劣化検知回路による前記1次側電解

コンデンサの劣化の誤検出を防止する誤検知防止回路
を備えたことを特徴とする請求の範囲第 1 項に記載の保護機能付きス
イッチング電源回路。

[請求項11]

さらに、

前記 1 次側整流回路と前記 1 次側電解コンデンサとの間に、電源投
入時の前記 1 次側電解コンデンサ劣化検知回路による前記 1 次側電解
コンデンサの劣化の誤検出を防止する誤検知防止回路
を備えたことを特徴とする請求の範囲第 3 項に記載の保護機能付きス
イッチング電源回路。

[請求項12]

前記誤検知防止回路は、

前記 1 次側整流回路の第 1 直流出力端子と前記 1 次側電解コンデン
サの 1 次側直流端子との間に接続された第 1 抵抗と、

前記第 1 直流出力端子に一端を接続された第 2 抵抗と、

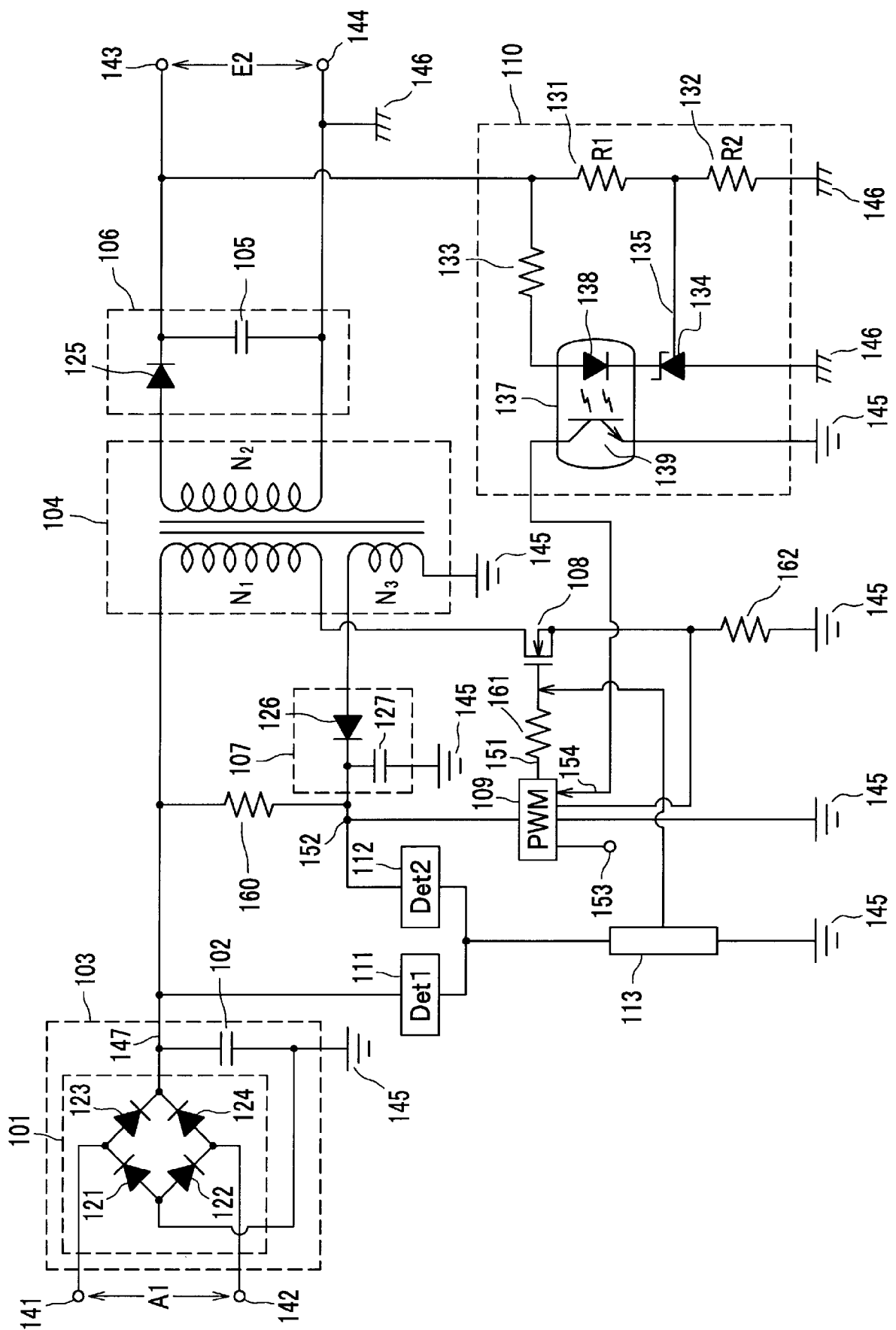
当該第 2 抵抗の他端と、前記 1 次側電解コンデンサの 1 次側アース
との間に接続された第 3 抵抗と、

前記第 2 抵抗の他端と、前記 1 次側電解コンデンサの 1 次側アース
との間に接続されたコンデンサと、

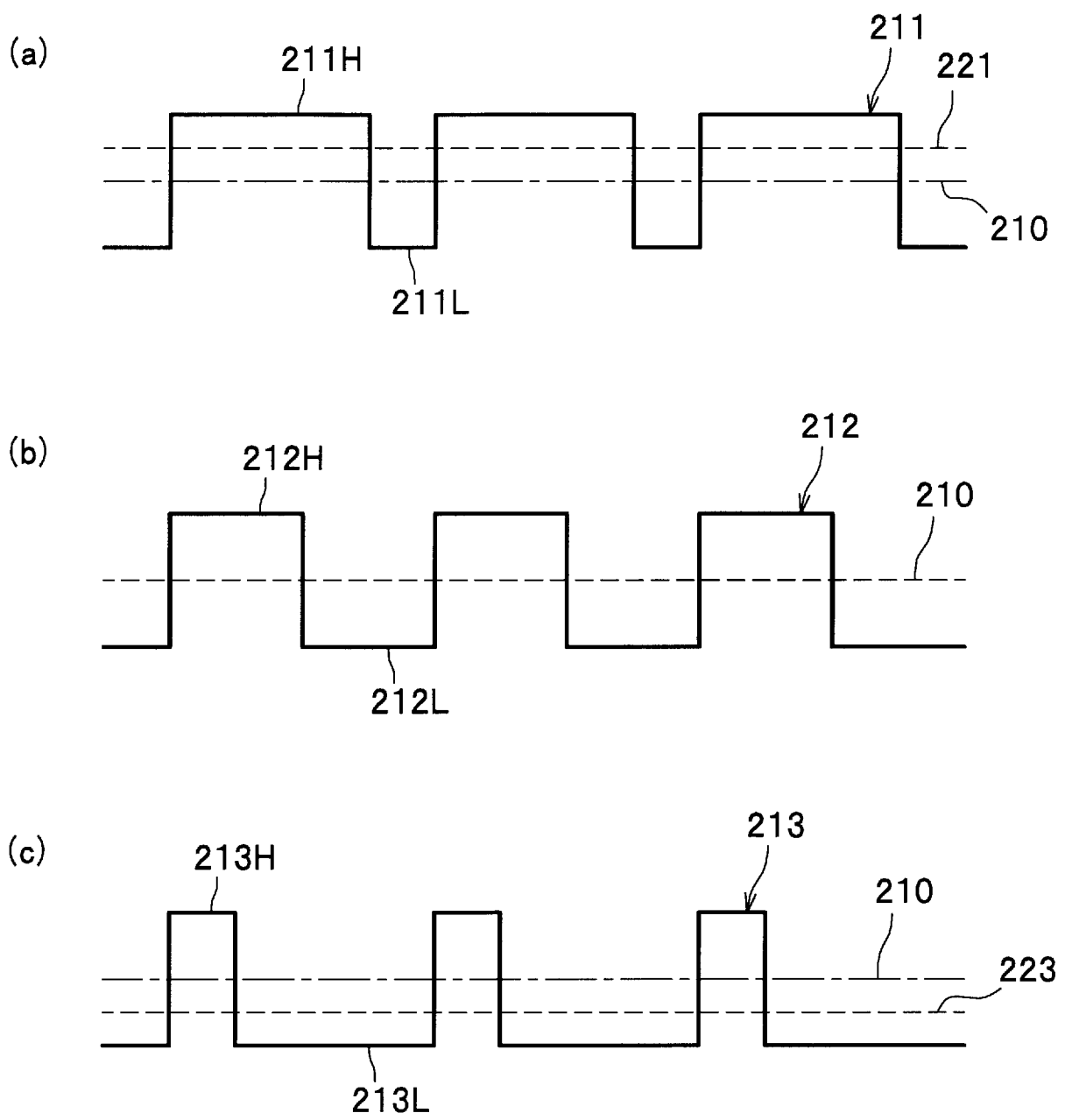
アノードが前記第 1 直流出力端子に接続され、カソードが前記 1 次
側直流端子に接続され、ゲートが前記第 2 抵抗と前記コンデンサの接
続点に接続されたサイリスタと、

を備えて構成されることを特徴とする請求の範囲第 10 項または第 1
1 項に記載の保護機能付きスイッチング電源回路。

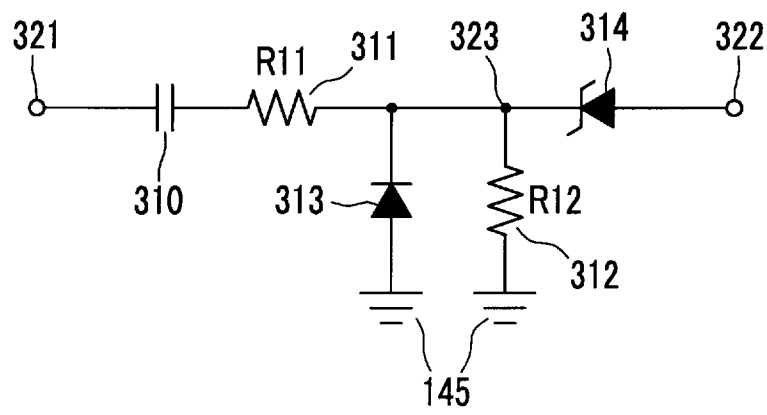
[図1]



[図2]



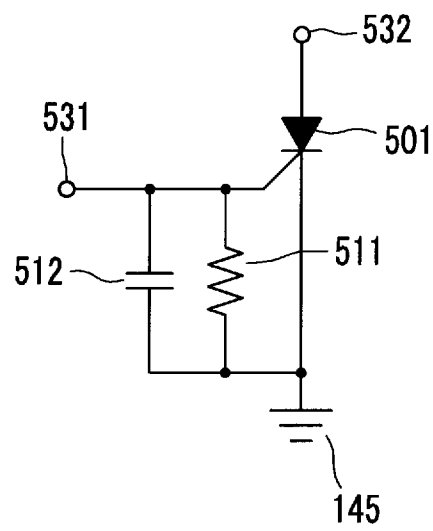
[図3]



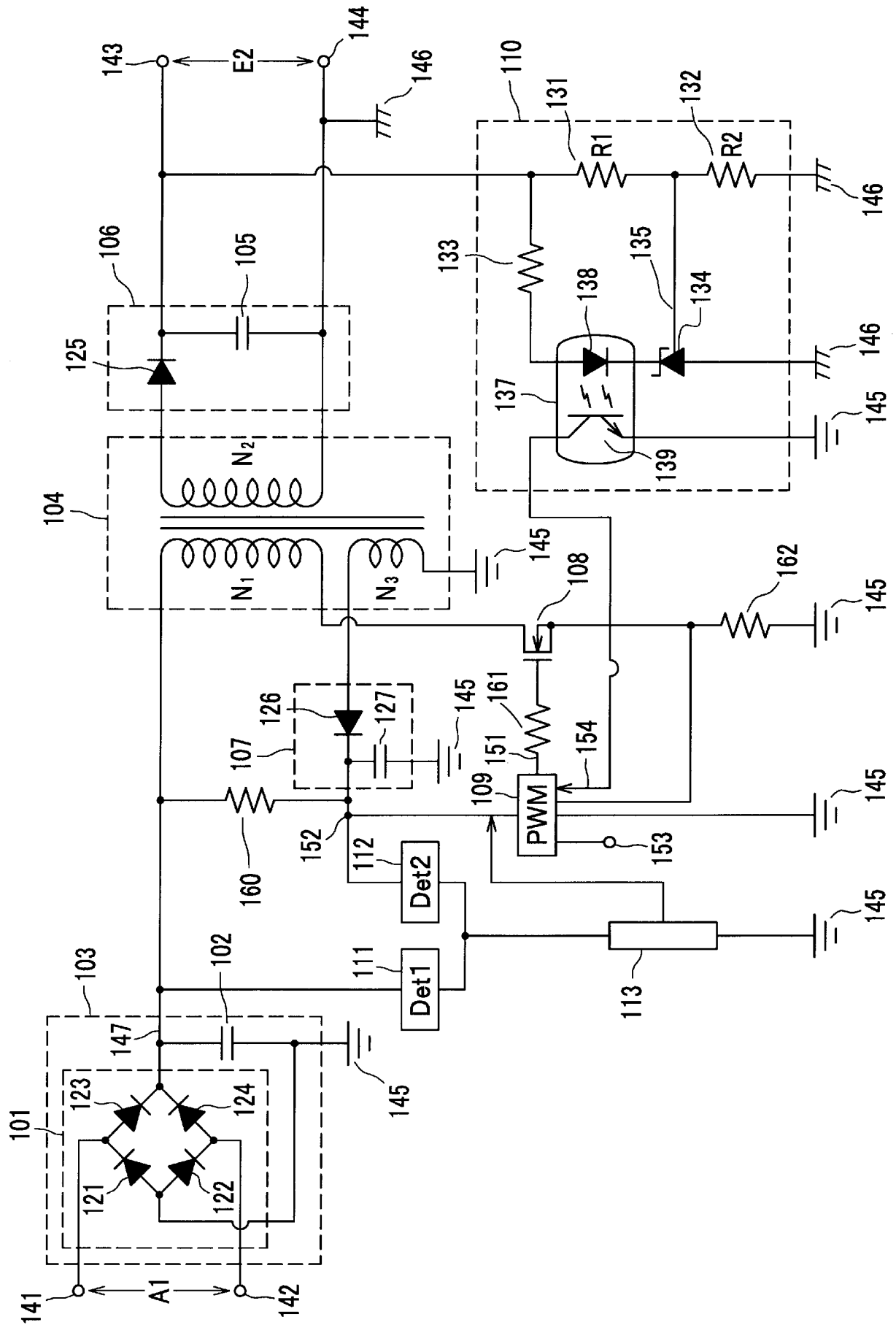
[図4]



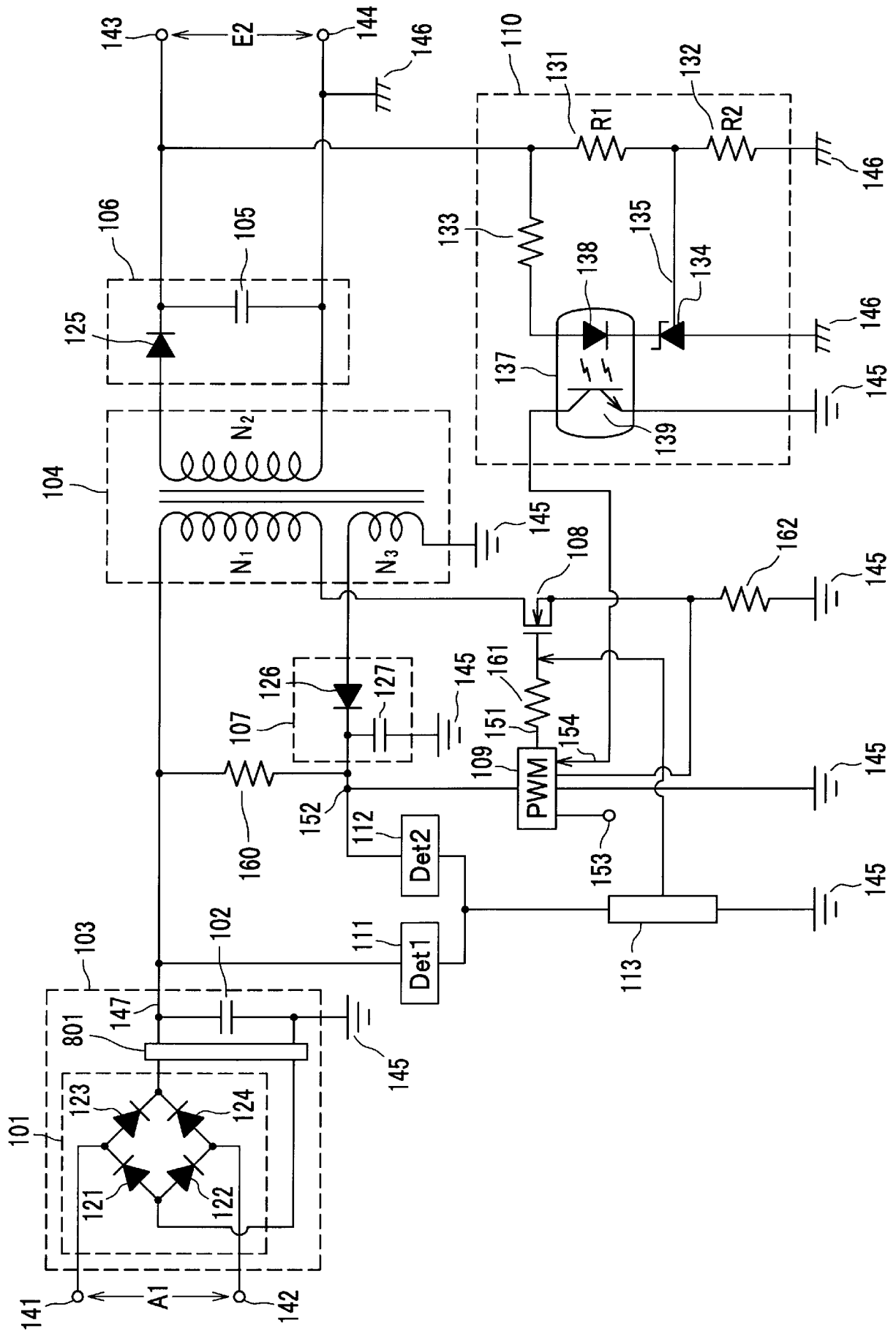
[図5]



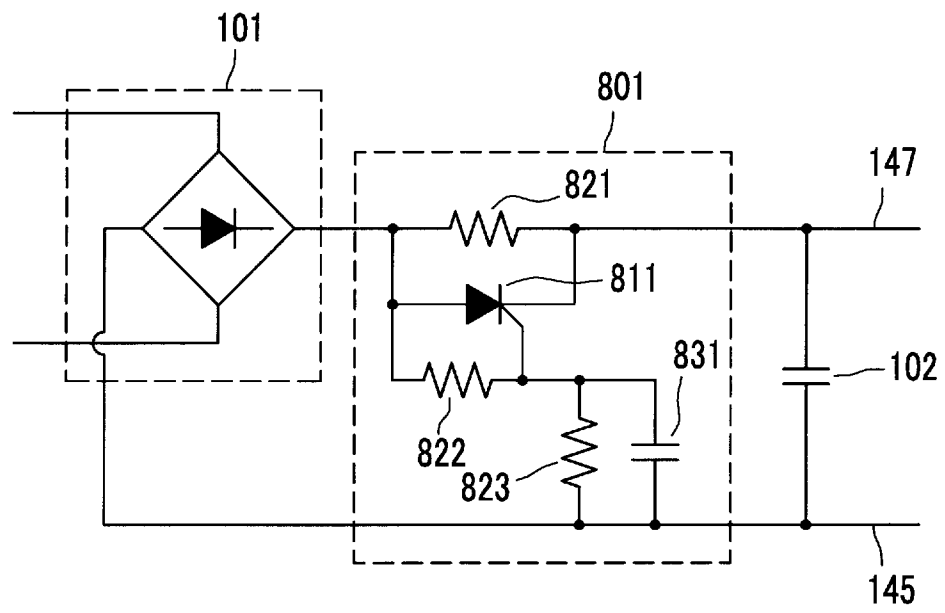
[図6]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/069982

A. CLASSIFICATION OF SUBJECT MATTER

H02M3/28(2006.01)i, H02J1/00(2006.01)i, H02M7/06(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M3/28, H02J1/00, H02M7/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 2005/088819 A1 (Matsushita Electric Industrial Co., Ltd.), 22 September 2005 (22.09.2005), fig. 2 (Family: none)	1, 4-6, 10, 12 2-3, 7-9, 11
Y A	JP 2000-32747 A (Canon Inc.), 28 January 2000 (28.01.2000), paragraphs [0028] to [0040] (Family: none)	1, 4-6, 10, 12 2-3, 7-9, 11
Y A	JP 2010-130792 A (Toshiba Corp.), 10 June 2010 (10.06.2010), paragraphs [0009] to [0030] (Family: none)	1, 4-6, 10, 12 2-3, 7-9, 11

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
19 October, 2011 (19.10.11)Date of mailing of the international search report
01 November, 2011 (01.11.11)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/069982

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 8-248086 A (Shindengen Electric Mfg. Co., Ltd.), 27 September 1996 (27.09.1996), fig. 4 (Family: none)	1, 4-6, 10, 12 2-3, 7-9, 11

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H02M3/28(2006.01)i, H02J1/00(2006.01)i, H02M7/06(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H02M3/28, H02J1/00, H02M7/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	WO 2005/088819 A1（松下電器産業株式会社）2005.09.22, 図2等（ファミリーなし）	1, 4-6, 10, 12 2-3, 7-9, 11
Y A	JP 2000-32747 A（キヤノン株式会社）2000.01.28, 段落【0028】－【0040】等（ファミリーなし）	1, 4-6, 10, 12 2-3, 7-9, 11
Y A	JP 2010-130792 A（株式会社東芝）2010.06.10, 段落【0009】－【0030】等（ファミリーなし）	1, 4-6, 10, 12 2-3, 7-9, 11

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 9 . 1 0 . 2 0 1 1

国際調査報告の発送日

0 1 . 1 1 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

今井 貞雄

3 V

4 1 2 9

電話番号 03-3581-1101 内線 3358

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 8-248086 A (新電元工業株式会社) 1996. 09. 27, 図 4 等 (ファミリーなし)	1, 4-6, 10, 12 2-3, 7-9, 11