

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4550484号
(P4550484)

(45) 発行日 平成22年9月22日(2010.9.22)

(24) 登録日 平成22年7月16日(2010.7.16)

(51) Int.Cl.

F I

GO2F 1/1343 (2006.01)
 GO2F 1/1337 (2006.01)
 GO2F 1/1368 (2006.01)
 GO9F 9/30 (2006.01)
 GO9F 9/35 (2006.01)

GO2F 1/1343
 GO2F 1/1337 505
 GO2F 1/1368
 GO9F 9/30 330Z
 GO9F 9/30 338

請求項の数 37 (全 21 頁) 最終頁に続く

(21) 出願番号 特願2004-141931 (P2004-141931)
 (22) 出願日 平成16年5月12日(2004.5.12)
 (65) 公開番号 特開2004-341526 (P2004-341526A)
 (43) 公開日 平成16年12月2日(2004.12.2)
 審査請求日 平成18年8月23日(2006.8.23)
 (31) 優先権主張番号 2003-030193
 (32) 優先日 平成15年5月13日(2003.5.13)
 (33) 優先権主張国 韓国(KR)
 (31) 優先権主張番号 2003-049027
 (32) 優先日 平成15年7月18日(2003.7.18)
 (33) 優先権主張国 韓国(KR)

(73) 特許権者 390019839
 三星電子株式会社
 SAMSUNG ELECTRONICS
 CO., LTD.
 大韓民国京畿道水原市靈通区梅灘洞416
 416, Maetan-dong, Yeongtong-gu, Suwon-si,
 Gyeonggi-do 442-742
 (KR)
 (74) 代理人 100094145
 弁理士 小野 由己男
 (74) 代理人 100106367
 弁理士 稲積 朋子

最終頁に続く

(54) 【発明の名称】 薄膜トランジスタ表示板及びこれを含む多重ドメイン液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

絶縁基板と、

前記絶縁基板上に形成されている第1信号線と、

前記絶縁基板上に形成され、前記第1信号線と交差する交差部分とこれに連結され、かつ
屈曲されている屈曲部分とを含む第2信号線と、

前記第1及び第2信号線と連結されている第1薄膜トランジスタと、

前記第1薄膜トランジスタに接続されている画素電極と、

を含み、

前記画素電極は第1及び第2画素電極を含んでおり、前記第1画素電極及び前記第2画
 素電極のそれぞれは前記第2信号線に対して平行に延在している端部を含み、前記第2画
 素電極の前記端部は、前記第1画素電極の前記端部と物理的に分離され、かつ隣接してい
 る、薄膜トランジスタ表示板。

【請求項2】

前記第2信号線の前記屈曲部分は、互いに接続された1対の直線部を含み、前記直線部
 は前記第1信号線に対して実質的に-45度及び45度をなす、請求項1に記載の薄膜ト
 ランジスタ表示板。

【請求項3】

前記画素電極の第2画素電極に接続される第2薄膜トランジスタをさらに含み、

前記第1薄膜トランジスタは、前記画素電極の第1画素電極に接続される、請求項1に

10

20

記載の薄膜トランジスタ表示板。

【請求項 4】

前記画素電極の第 1 及び第 2 画素電極は、前記第 2 信号線に対して互いに反対に配置され、前記第 1 及び第 2 薄膜トランジスタは、前記第 2 信号線に対して互いに反対に配置される、請求項 3 に記載の薄膜トランジスタ表示板。

【請求項 5】

前記画素電極の第 1 及び第 2 画素電極を接続する連結部をさらに含む、請求項 4 に記載の薄膜トランジスタ表示板。

【請求項 6】

前記第 2 信号線の屈曲部分は、互いに連結されている一对の斜線部を有し、前記連結部は、前記一对の斜線部がつながる部分と重畳している、請求項 5 に記載の薄膜トランジスタ表示板。

10

【請求項 7】

前記連結部は、前記画素電極と同一層からなる、請求項 6 に記載の薄膜トランジスタ表示板。

【請求項 8】

前記連結部は、前記ゲート線と同一層からなる、請求項 6 に記載の薄膜トランジスタ表示板。

【請求項 9】

前記連結部は、前記第 2 信号線の前記交差部分に配置され、前記画素電極と同一層からなる、請求項 5 に記載の薄膜トランジスタ表示板。

20

【請求項 10】

前記画素電極の少なくとも一つの縁辺は前記第 2 信号線に重畳している、請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 11】

前記画素電極の第 1 画素電極の前記端部と、前記画素電極の第 2 画素電極の前記端部とは、物理的に所定のギャップを有して分離されており、前記ギャップは前記第 2 信号線の対応部分と平行に延在する、請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 12】

前記ギャップは、前記第 2 信号線の対応部分と重畳する、請求項 11 に記載の薄膜トランジスタ表示板。

30

【請求項 13】

前記第 1 及び第 2 信号線と分離された第 3 信号線をさらに含み、前記第 3 信号線は、前記画素電極の少なくとも一部及び前記画素電極に接続される第 1 薄膜トランジスタの一部のうち、少なくとも一つと重畳する部分を有する、請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 14】

前記第 3 信号線は、前記画素電極の前記第 1 又は第 2 画素電極の少なくとも一つの縁辺に隣接して配置される分枝をさらに含む、請求項 13 に記載の薄膜トランジスタ表示板。

【請求項 15】

40

前記画素電極の前記第 1 又は第 2 画素電極の少なくとも一つの縁辺は、前記第 3 信号線の分枝と重畳している、請求項 14 に記載の薄膜トランジスタ表示板。

【請求項 16】

前記第 1 画素電極の前記端部と、前記第 2 画素電極の前記端部とは、ギャップによって物理的に分離されており、前記ギャップは前記第 2 信号線の対応部分と平行に延在している、請求項 14 に記載の薄膜トランジスタ表示板。

【請求項 17】

前記ギャップは、前記第 3 信号線の分枝と重畳する、請求項 16 に記載の薄膜トランジスタ表示板。

【請求項 18】

50

前記画素電極の第1画素電極及び第2画素電極を接続する連結部をさらに含み、前記分枝は前記連結部とは分離されている、請求項17に記載の薄膜トランジスタ表示板。

【請求項19】

前記画素電極及び前記第2信号線はギャップによって分離されており、前記ギャップは前記第2信号線と平行に延在する、請求項14に記載の薄膜トランジスタ表示板。

【請求項20】

前記第3信号線の分枝は、前記画素電極と前記第2信号線との間に配置され、前記画素電極の縁辺と重畳する、請求項19に記載の薄膜トランジスタ表示板。

【請求項21】

絶縁基板と、

前記絶縁基板上に形成され、ゲート電極を含むゲート線と、

前記ゲート線上に形成されるゲート絶縁膜と、

前記ゲート絶縁膜上に形成される半導体層と、

前記ゲート線と交差する交差部分と、前記交差部分に連結されている屈曲部分と、少なくとも一部分が前記半導体層上に形成されるソース電極と、を含むデータ線と、

少なくとも一部分が前記半導体層上に形成され、前記ソース電極と反対に配置される第1ドレイン電極と、

前記半導体層上に形成される保護層と、

前記第1ドレイン電極に接続される画素電極と、

を含み、

前記画素電極は第1及び第2画素電極を含んでおり、前記第1画素電極及び前記第2画素電極のそれぞれは前記データ線に対して平行に延在している端部を含み、前記第2画素電極の前記端部は、前記第1画素電極の前記端部と物理的に分離され、かつ隣接している、薄膜トランジスタ表示板。

【請求項22】

前記データ線の前記屈曲部分は、互いに接続された1対の直線部を含み、前記直線部は前記ゲート線に対して実質的に-45度及び45度をなす、請求項21に記載の薄膜トランジスタ表示板。

【請求項23】

前記ゲート線及び前記データ線と分離された維持電極線をさらに含み、前記維持電極線は、前記ゲート線に実質的に平行であり、前記第1ドレイン電極に重畳される拡張領域を有している維持電極を含む、請求項21に記載の薄膜トランジスタ表示板。

【請求項24】

前記画素電極の前記第2画素電極に接続された第2ドレイン電極をさらに含み、前記第1ドレイン電極は、前記画素電極の前記第1画素電極に接続される、請求項21に記載の薄膜トランジスタ表示板。

【請求項25】

前記第1及び第2画素電極は、前記データ線に対して互いに反対に配置され、前記第1及び第2ドレイン電極は、前記データ線に対して互いに反対に配置される、請求項24に記載の薄膜トランジスタ表示板。

【請求項26】

前記ゲート線及び前記データ線と分離された維持電極線をさらに含み、前記維持電極線は、前記ゲート線に実質的に平行であり、前記画素電極の少なくとも1の前記第1及び第2画素電極の縁辺に重畳される維持電極を含む、請求項25に記載の薄膜トランジスタ表示板。

【請求項27】

前記画素電極の第1及び第2画素電極を接続する連結部をさらに含む、請求項25に記載の薄膜トランジスタ表示板。

【請求項28】

前記連結部は、前記画素電極と同一層からなる、請求項27に記載の薄膜トランジスタ

10

20

30

40

50

表示板。

【請求項 2 9】

前記連結部は、前記ゲート線と同一層からなる、請求項 2 7 に記載の薄膜トランジスタ表示板。

【請求項 3 0】

前記データ線は前記画素電極の外側に、前記端部に隣接して配置される、請求項 2 1 に記載の薄膜トランジスタ表示板。

【請求項 3 1】

前記データ線の屈曲部分は、互いに連結されている一対の斜線部を含み、
前記保護層の下部に配置されたカラーフィルタ層をさらに含み、前記カラーフィルタ層は、前記一対の斜線部に平行にのびている部分を有する、請求項 2 1 に記載の薄膜トランジスタ表示板。

【請求項 3 2】

第 1 絶縁基板と、
前記第 1 絶縁基板上に形成されている第 1 信号線と、
前記絶縁基板上に形成され、前記第 1 信号線と交差する交差部分とこれに連結され、かつ屈曲されている屈曲部分とを含む第 2 信号線と、
前記第 1 及び第 2 信号線と連結されている薄膜トランジスタと、
前記薄膜トランジスタに接続されている画素電極と、
前記第 1 絶縁基板に対向する第 2 絶縁基板と、
前記第 2 絶縁基板上に形成される共通電極と、
前記第 1 及び第 2 絶縁基板の間の液晶層と、
各ドメインが前記第 2 信号線の対応部分に平行な 2 つの主端部を有するように、液晶層を複数のドメインに分割するドメイン定義部材と、
を含み、
前記画素電極は第 1 及び第 2 画素電極を含んでおり、前記第 1 画素電極及び前記第 2 画素電極のそれぞれは前記第 2 信号線に対して平行に延在している端部を含み、前記第 2 画素電極の前記端部は、前記第 1 画素電極の前記端部と物理的に分離され、かつ隣接している、薄膜トランジスタ表示板。

【請求項 3 3】

前記第 1 及び第 2 信号線と分離された第 3 信号線をさらに含み、前記第 3 信号線は画素電極と維持キャパシタを形成するように重畳し、前記第 2 信号線に平行に延在する分枝を含む、請求項 3 2 に記載の薄膜トランジスタ表示板。

【請求項 3 4】

前記液晶層の液晶分子は負の誘電率異方性を有しており、前記液晶分子の長軸は、実質的に前記第 1 及び第 2 絶縁基板の表面と垂直をなしている、請求項 3 2 に記載の薄膜トランジスタ表示板。

【請求項 3 5】

前記液晶層の液晶分子は正の誘電率異方性を有しており、前記液晶分子の長軸は、実質的に前記第 1 及び第 2 絶縁基板の表面と平行であり、前記第 1 絶縁基板から第 2 絶縁基板にかけてツイストしている、請求項 3 2 に記載の薄膜トランジスタ表示板。

【請求項 3 6】

前記ドメイン定義部材は、前記共通電極の突出部である、請求項 3 2 に記載の薄膜トランジスタ表示板。

【請求項 3 7】

前記ドメイン定義部材は、前記共通電極又は画素電極の切欠部である、請求項 3 2 に記載の薄膜トランジスタ表示板。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

10

20

30

40

50

本発明は液晶表示装置及びその薄膜トランジスタ表示板に関し、特に広視野角を得るために画素を複数のドメインに分割する薄膜トランジスタ表示板及びこれを含む多重ドメイン液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は一般に、共通電極と色フィルターなどが形成されている上部表示板と薄膜トランジスタと画素電極などが形成されている下部表示板との間に液晶物質が注入される。そして、画素電極と共通電極に互いに異なる電位を印加することにより電界を形成して、液晶分子の配列を変更させ、これにより光の透過率を調節して画像を表現する装置である。

10

【0003】

ところが液晶表示装置は、視野角が狭いのが大きな短所である。このような短所を克服して視野角を広くするために様々な方案が開発されているが、その中でも液晶分子を上下基板に対して垂直に配向して、画素電極とその対向電極である共通電極に一定の切開パターンを形成したり、突起を形成する方法が有力視されている。

【0004】

しかし、突起や切開パターンを形成する方法では、突起や切開パターン部分のため開口率が低下する。これを補うために、画素電極を最大に広く形成する超高開口率の構造が考案されている。しかし、このような超高開口率の構造は、隣接した画素電極間の距離が非常に近いため、画素電極間に形成される横方向の電界（側方向電界（lateral field））が強く形成される。したがって、画素電極の縁に位置する液晶が側方向電場の影響を受けて配向が乱れる。これにより、テクスチャーや光漏れが発生して表示特性を低下させる。

20

【0005】

また一般に、マスクの大きさより液晶表示装置用パネルのアクティブ領域が大きい場合に、このアクティブ領域にパターンを形成するためには、アクティブ領域を分割してステップアンドリピート（step and repeat）工程を行う分割露光が必要である。この場合、実際のショットでは、マスクの転移（shift）、回転（rotation）、ねじれ（distortion）などの歪曲が発生するため、ショットの間が正確に整列されず、ショットの間の各配線と画素電極間に寄生容量の差が生じたり、パターン位置の差が生じる。このような寄生容量の差とパターン位置の差は、各々領域の電気的な特性の差と開口率の差をもたらすため、結局ショット間の境界部分での画面明るさの差をもたらしてステッチ不良が発生する。

30

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明が目的とする技術的課題は、開口率を確保しながら安定した多重ドメインを形成する薄膜トランジスタ表示板及びこれを含む液晶表示装置を提供することにある。

【0007】

また、本発明が目的とする他の技術的課題は、ステッチ不良を最少化することができる薄膜トランジスタ表示板及びこれを含む液晶表示装置を提供することにある。

【課題を解決するための手段】

40

【0008】

このような課題を解決するために本発明では、次のような薄膜トランジスタ表示板と液晶表示装置を用意する。

【0009】

本願第1発明は、絶縁基板と、前記絶縁基板上に形成されている第1信号線と、前記絶縁基板上に形成され、前記第1信号線と交差する交差部分とこれに連結され、かつ屈曲されている屈曲部分とを含む第2信号線と、前記第1及び第2信号線と連結されている第1薄膜トランジスタと、前記第1薄膜トランジスタに接続されている画素電極と、を含み、前記画素電極は第1及び第2画素電極を含んでおり、前記第1画素電極及び前記第2画素電極のそれぞれは前記第2信号線に対して平行に延在している端部を含み、前記第2画素

50

電極の前記端部は、前記第 1 画素電極の前記端部と物理的に分離され、かつ隣接している、薄膜トランジスタ表示板を提供する。

本願第 2 発明は、第 1 発明において、前記第 2 信号線の前記屈曲部分は、互いに接続された 1 対の直線部を含み、前記直線部は前記第 1 信号線に対して実質的に -4 5 度及び 4 5 度をなす、薄膜トランジスタ表示板を提供する。

【0010】

本願第 3 発明は、第 1 発明において、前記画素電極の第 2 画素電極に接続される第 2 薄膜トランジスタをさらに含み、前記第 1 薄膜トランジスタは、前記画素電極の第 1 画素電極に接続される、薄膜トランジスタ表示板を提供する。

本願第 4 発明は、第 3 発明において、前記画素電極の第 1 及び第 2 画素電極は、前記第 2 信号線に対して互いに反対に配置され、前記第 1 及び第 2 薄膜トランジスタは、前記第 2 信号線に対して互いに反対に配置される、薄膜トランジスタ表示板を提供する。

本願第 5 発明は、第 4 発明において、前記画素電極の第 1 及び第 2 画素電極を接続する連結部をさらに含む、薄膜トランジスタ表示板を提供する。

【0011】

本願第 6 発明は、第 5 発明において、前記第 2 信号線の屈曲部分は、互いに連結されている一対の斜線部を有し、前記連結部は、前記一対の斜線部がつながる部分と重畳している、薄膜トランジスタ表示板を提供する。

本願第 7 発明は、第 6 発明において、前記連結部は、前記画素電極と同一層からなる、薄膜トランジスタ表示板を提供する。

本願第 8 発明は、第 6 発明において、前記連結部は、前記ゲート線と同一層からなる、薄膜トランジスタ表示板を提供する。

【0012】

本願第 9 発明は、第 5 発明において、前記連結部は、前記第 2 信号線の前記交差部分の近くに配置され、前記画素電極と同一層からなる、薄膜トランジスタ表示板を提供する。

本願第 10 発明は、第 1 発明において、前記画素電極の少なくとも一つの縁辺は前記第 2 信号線に重畳している、薄膜トランジスタ表示板を提供する。

【0013】

本願第 11 発明は、第 1 発明において、前記画素電極の第 1 画素電極の端部と、前記画素電極の第 2 画素電極の端部とは、物理的に所定のギャップを有して分離されており、前記ギャップは前記第 2 信号線の対応部分と平行に延在する、薄膜トランジスタ表示板を提供する。

本願第 12 発明は、第 11 発明において、前記ギャップは、前記第 2 信号線の対応部分と重畳する、薄膜トランジスタ表示板を提供する。

【0014】

本願第 13 発明は、第 1 発明において、前記第 1 及び第 2 信号線と分離された第 3 信号線をさらに含み、前記第 3 信号線は、前記画素電極の少なくとも一部及び前記画素電極に接続される第 1 薄膜トランジスタの一部のうち、少なくとも一つと重畳する部分を有する、薄膜トランジスタ表示板を提供する。

本願第 14 発明は、第 13 発明において、前記第 3 信号線は、前記画素電極の前記第 1 又は第 2 画素電極の少なくとも一つの縁辺に隣接して配置される分枝をさらに含む、薄膜トランジスタ表示板を提供する。

【0015】

本願第 15 発明は、第 14 発明において、前記画素電極の前記第 1 又は第 2 画素電極の少なくとも一つの縁辺は、前記第 3 信号線の分枝と重畳している、薄膜トランジスタ表示板を提供する。

本願第 16 発明は、第 14 発明において、前記第 1 画素電極の前記端部と、前記第 2 画素電極の前記端部とは、ギャップによって物理的に分離されており、前記ギャップは前記第 2 信号線の対応部分と平行に延在している、薄膜トランジスタ表示板を提供する。

【0016】

10

20

30

40

50

本願第 17 発明は、第 16 発明において、前記ギャップは、前記第 3 信号線の分枝と重畳する、薄膜トランジスタ表示板を提供する。

本願第 18 発明は、第 17 発明において、前記画素電極の第 1 画素電極及び第 2 画素電極を接続する連結部をさらに含み、前記分枝は前記連結部とは分離されている、薄膜トランジスタ表示板を提供する。

【0017】

本願第 19 発明は、第 14 発明において、前記画素電極及び前記第 2 信号線はギャップによって分離されており、前記ギャップは前記第 2 信号線と平行に延在する、薄膜トランジスタ表示板を提供する。

本願第 20 発明は、第 19 発明において、前記第 3 信号線の分枝は、前記画素電極と前記第 2 信号線との間に配置され、前記画素電極の縁辺と重畳する、薄膜トランジスタ表示板を提供する。

10

【0018】

本願第 21 発明は、絶縁基板と、前記絶縁基板上に形成され、ゲート電極を含むゲート線と、前記ゲート線上に形成されるゲート絶縁膜と、前記ゲート絶縁膜上に形成される半導体層と、前記ゲート線と交差する交差部分と、前記交差部分に連結されている屈曲部分と、少なくとも一部分が前記半導体層上に形成されるソース電極と、を含むデータ線と、

少なくとも一部分が前記半導体層上に形成され、前記ソース電極と反対に配置される第 1 ドレイン電極と、前記半導体層上に形成される保護層と、前記第 1 ドレイン電極に接続される画素電極と、を含み、前記画素電極は第 1 及び第 2 画素電極を含んでおり、前記第 1 画素電極及び前記第 2 画素電極のそれぞれは前記データ線に対して平行に延在している端部を含み、前記第 2 画素電極の端部は、前記第 1 画素電極の前記端部と物理的に分離され、かつ隣接している、薄膜トランジスタ表示板を提供する。

20

本願第 22 発明は、第 21 発明において、前記データ線の前記屈曲部分は、互いに接続された 1 対の直線部を含み、前記直線部は前記ゲート線に対して実質的に -45 度及び 45 度をなす、薄膜トランジスタ表示板を提供する。

【0019】

本願第 23 発明は、第 21 発明において、前記ゲート線及び前記データ線と分離された維持電極線をさらに含み、前記維持電極線は、前記ゲート線に実質的に平行であり、前記第 1 ドレイン電極に重畳される拡張領域を有している維持電極を含む、薄膜トランジスタ表示板を提供する。

30

本願第 24 発明は、第 21 発明において、前記画素電極の前記第 2 画素電極に接続された第 2 ドレイン電極をさらに含み、前記第 1 ドレイン電極は、前記画素電極の前記第 1 画素電極に接続される、薄膜トランジスタ表示板を提供する。

本願第 25 発明は、第 24 発明において、前記第 1 及び第 2 画素電極は、前記データ線に対して互いに反対に配置され、前記第 1 及び第 2 ドレイン電極は、前記データ線に対して互いに反対に配置される、薄膜トランジスタ表示板を提供する。

【0020】

本願第 26 発明は、第 25 発明において、前記ゲート線及び前記データ線と分離された維持電極線をさらに含み、前記維持電極線は、前記ゲート線に実質的に平行であり、前記画素電極の少なくとも 1 の前記第 1 及び第 2 画素電極の縁辺重畳される維持電極を含む、薄膜トランジスタ表示板を提供する。

40

本願第 27 発明は、第 25 発明において、前記画素電極の第 1 及び第 2 画素電極を接続する連結部をさらに含む、薄膜トランジスタ表示板を提供する。

本願第 28 発明は、第 27 発明において、前記連結部は、前記画素電極と同一層からなる、薄膜トランジスタ表示板を提供する。

【0021】

本願第 29 発明は、第 27 発明において、前記連結部は、前記ゲート線と同一層からなる、薄膜トランジスタ表示板を提供する。

本願第 30 発明は、第 21 発明において、前記データ線は前記画素電極の外側に、前記

50

端部に隣接して配置される、薄膜トランジスタ表示板を提供する。

【 0 0 2 2 】

本願第 3 1 発明は、第 2 1 発明において、前記データ線の屈曲部分は、互いに連結されている一対の斜線部を含み、前記保護層の下部に配置されたカラーフィルター層をさらに含み、前記カラーフィルター層は、前記一対の斜線部に平行にのびている部分を有する、薄膜トランジスタ表示板を提供する。

【 0 0 2 3 】

本願第 3 2 発明は、第 1 絶縁基板と、前記第 1 絶縁基板上に形成されている第 1 信号線と、前記絶縁基板上に形成され、前記第 1 信号線と交差する交差部分とこれに連結され、かつ屈曲されている屈曲部分とを含む第 2 信号線と、前記第 1 及び第 2 信号線と連結されている薄膜トランジスタと、前記薄膜トランジスタに接続されている画素電極と、前記第 1 絶縁基板に対向する第 2 絶縁基板と、前記第 2 絶縁基板上に形成される共通電極と、前記第 1 及び第 2 絶縁基板の間の液晶層と、各ドメインが前記第 2 信号線の対応部分に平行な 2 つの主端部を有するように、液晶層を複数のドメインに分割するドメイン定義部材と、を含み、前記画素電極は第 1 及び第 2 画素電極を含んでおり、前記第 1 画素電極及び前記第 2 画素電極のそれぞれは前記第 2 信号線に対して平行に延在している端部を含み、前記第 2 画素電極の前記端部は、前記第 1 画素電極の前記端部と物理的に分離され、かつ隣接している、薄膜トランジスタ表示板を提供する。

本願第 3 3 発明は、第 3 2 発明において、前記第 1 及び第 2 信号線と分離された第 3 信号線をさらに含み、前記第 3 信号線は画素電極と維持キャパシタを形成するように重畳し、前記第 2 信号線に平行に延在する分枝を含む、薄膜トランジスタ表示板を提供する。

【 0 0 2 4 】

本願第 3 4 発明は、第 3 2 発明において、前記液晶層の液晶分子は負の誘電率異方性を有しており、前記液晶分子の長軸は、実質的に前記第 1 及び第 2 絶縁基板の表面と垂直をなしている、薄膜トランジスタ表示板を提供する。

本願第 3 5 発明は、第 3 2 発明において、前記液晶層の液晶分子は正の誘電率異方性を有しており、前記液晶分子の長軸は、実質的に前記第 1 及び第 2 絶縁基板の表面と平行であり、前記第 1 絶縁基板から第 2 絶縁基板にかけてツイストしている、薄膜トランジスタ表示板を提供する。

【 0 0 2 5 】

本願第 3 6 発明は、第 3 2 発明において、前記ドメイン定義部材は、前記共通電極の突出部である、薄膜トランジスタ表示板を提供する。

本願第 3 7 発明は、第 3 2 発明において、前記ドメイン定義部材は、前記共通電極又は画素電極の切欠部である、薄膜トランジスタ表示板を提供する。

【発明の効果】

【 0 0 2 6 】

本発明のように、データ線を屈折させて画素を折れた帯状で形成すれば、隣接した画素間の側方向電界がドメインの形成を助ける方向に作用してドメインが安定して形成され、共通電圧が印加される維持電極線を画素電極の切開部に重なるように配置してフリンジフィールドを強化することにより、画素の開口率を極大化することができる。

【 0 0 2 7 】

また、画素を二つのサブ画素に分け、データ線を中心にして両側にサブ画素を配置して形成することにより、製造工程時のマスクの転移、回転、ねじれなどの歪曲が発生してもデータ線と画素電極との間の寄生容量の偏差を最少化することができるので、画面明るさの差が生じることを防止することができる。

【 0 0 2 8 】

また、維持電極をデータ線の両側に配置し、画素電極の縁を維持電極と重畳させることで、データ線と画素電極との間の寄生容量を最少化して、画面明るさの差が生じることを防止することができる。

【発明を実施するための最良の形態】

【 0 0 2 9 】

添付した図面を参照して本発明の実施例に対して本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は多様な形態で実現することができ、ここで説明する実施例に限定されない。

【 0 0 3 0 】

図面は、各種の層及び領域を明確に表現するために厚さを拡大して示している。明細書全体を通じて類似した部分については同一な図面符号を付けている。層、膜、領域、板などの部分が他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時は、中間に他の部分がないことを意味する。

10

【 0 0 3 1 】

以下、図面を参照して本発明の実施例による多重ドメイン薄膜トランジスタ表示板及びこれを含む液晶表示装置について説明する。

【 0 0 3 2 】

図 1 は本発明の第 1 実施例による薄膜トランジスタ表示板を含む液晶表示装置の配置図であり、図 2 は図 1 の液晶表示装置で II-II' 線による断面図である。

【 0 0 3 3 】

本発明の第 1 実施例による液晶表示装置は、薄膜トランジスタ表示板 1 0 0 とこれと対向している共通電極表示板 2 0 0 及びこれら二つの表示板の間に注入されて、それに含まれている液晶分子 3 1 0 の長軸がこれらの表示板 1 0 0、2 0 0 に対して垂直に配向されている液晶層 3 0 0 からなる。

20

【 0 0 3 4 】

まず、図 1 及び図 2 を参照して本発明の第 1 実施例による薄膜トランジスタ表示板について詳細に説明する。

【 0 0 3 5 】

絶縁基板 1 1 0 上に横方向にゲート線 1 2 1 が形成されており、ゲート線 1 2 1 に突起状の第 1 及び第 2 ゲート電極 1 2 3 a、1 2 3 b を含むゲート電極が連結されている。ゲート線 1 2 1 の一端部 1 2 9 は、外部回路との連結のために幅が拡張されている。

【 0 0 3 6 】

また、絶縁基板 1 1 0 上には維持電極線 1 3 1 と第 1 及び第 2 維持電極 1 3 3 a、1 3 3 b を含む維持電極配線が形成されている。維持電極線 1 3 1 は横方向に延在しており、第 1 及び第 2 維持電極 1 3 3 a、1 3 3 b は、図 2 に示すようにその断面形状が菱形または長方形で維持電極線 1 3 1 に連結されている。第 1 及び第 2 維持電極 1 3 3 a、1 3 3 b それぞれは第 1 及び第 2 ゲート電極 1 2 3 a、1 2 3 b に隣接するように配置されている。

30

【 0 0 3 7 】

ゲート線 1 2 1 及び維持電極配線 1 3 1、1 3 3 a、1 3 3 b は、物理化学的特性に優れた Cr または Mo 合金などからなる第 1 層と、低抵抗の Al または Ag、またはこれらの合金などからなる第 2 層の二重層からなることができ、必要に応じて単一膜または二重膜以上からなることもできる。

【 0 0 3 8 】

ゲート線 1 2 1 及び維持電極配線 1 3 1、1 3 3 a、1 3 3 b の上にはゲート絶縁膜 1 4 0 が形成されている。

40

【 0 0 3 9 】

第 1 及び第 2 ゲート電極 1 2 3 a、1 2 3 b のゲート絶縁膜 1 4 0 上には非晶質シリコンなどの半導体からなる半導体層 1 5 0 が形成されている。半導体層 1 5 0 は、薄膜トランジスタのチャンネルを形成するチャンネル部を含み、チャンネル部は第 1 ゲート電極 1 2 3 a 上部に位置する第 1 チャンネル部と第 2 ゲート電極 1 2 3 b 上部に位置する第 2 チャンネル部を含む。この時、半導体層 1 5 0 は後に形成されるデータ線 1 7 1 下に位置するデータ線部を含むことができる。これに関して第 2 実施例で説明する。

【 0 0 4 0 】

50

半導体層 150 の上には、シリサイドまたはn型不純物が高濃度にドーピングされているn+水素化非晶質シリコンなどの物質からなる抵抗性接触層が形成されている。抵抗性接触層は、第1及び第2ゲート電極 123a、123b上の中央に位置するソース部抵抗性部材 163と第1及び第2ゲート電極 123a、123bを中心にしてソース部抵抗性部材 163と各々対向する第1及び第2ドレイン部抵抗性部材 165a、165bからなる。

【0041】

抵抗性接触層 163、165a、165b及びゲート絶縁膜 140上にはデータ線 171と第1及び第2ドレイン電極 175a、175bが形成されている。データ線 171は延在しており、ゲート線 121と交差している。データ線 171に連結されて、ソース部抵抗性部材 163の上部まで延在しているソース電極 173を有する。第1及び第2ドレイン電極 175a、175bは、ソース電極 173と分離されており、第1及び第2ゲート電極 123a、123bに対してソース電極 173の反対側第1及び第2ドレイン部抵抗性部材 165a、165b上に各々位置する。データ線 171の一端部 179は外部回路と連結するために幅が拡張されている。

10

【0042】

ここで、データ線 171は、画素の長さを周期として反復的に屈折部と縦に延在した部分を有する。この時、データ線 171の屈折部は二つの直線部からなり、これらの二つの直線部のうち一つは、ゲート線 121に対して45度をなし、もう一つはゲート線 121に対して-45度をなす。データ線 171の縦に延在した部分にはソース電極 173が連結されており、この部分がゲート線 121と交差する。

20

【0043】

この時、データ線 171の屈折部と縦に延在した部分の長さの比は1:1乃至9:1の間(つまり、データ線 171のうちの屈折部が占める比率は50%から90%の間)である。

【0044】

したがって、ゲート線 121とデータ線 171が交差してなす画素は、折れた帯状であり、データ線 171を中心にして両側に配置されている二つのサブ画素(Pa、Pb)に分離されている。

【0045】

また、第1及び第2ドレイン電極 175a、175bは、第1及び第2画素電極 191a、192bと連結される部分が長方形に広く拡張されて、第1及び第2維持電極 133a、133bと重畳している。このように、第1及び第2ドレイン電極 175a、175bは、第1及び第2維持電極 133a、133bとゲート絶縁膜 140だけを介在して重畳することで、より効果的に保持容量を形成する。

30

【0046】

データ線 171及びドレイン電極 175上には有機絶縁膜からなる保護膜 180が形成されている。ここで保護膜 180は、感光性有機物質を露光及び現像して形成する。必要に応じて保護膜 180を感光性のない有機物質で塗布して写真エッチング工程によって形成することもできるが、感光性有機物質で保護膜 180を形成することに比べて形成工程が複雑になる。

40

【0047】

一方、保護膜 180の下部に、データ線 171及び第1及び第2ドレイン電極 175a、175bによって遮らない半導体 150を覆い、窒化ケイ素または酸化ケイ素からなる絶縁膜が追加できる。

【0048】

保護膜 180には第1及び第2ドレイン電極 175a、175bを露出する接触孔 185a、185bとデータ線 171の幅が拡張されている端部 179を露出する接触孔 189が形成されている。また、ゲート線 121の幅が拡張されている端部 125を露出する接触孔 182は、保護膜 180と共にゲート絶縁膜 140を貫通して形成されている。

【0049】

50

この時、これらの接触孔 185a、185b、189、182 の側壁は、基板 110 面に対して 30 度から 85 度の間の緩やかな傾斜を有したり、階段状プロファイルを有する。

【0050】

また、これらの接触孔 185a、185b、189、182 は、角のあるパターンや円形など様々なパターンに形成することができる。ここで、形状寸法は 2 mm × 60 μm を超えず、0.5 mm × 15 μm 以上であるのが好ましい。一方、保護膜 180 は、窒化ケイ素または酸化ケイ素などの無機絶縁物質から形成することもできる。

【0051】

保護膜 180 上には接触孔 185a、185b を通じて第 1 及び第 2 ドレイン電極 175a、175b と連結され、画素のパターンに沿って折れた帯状で第 1 及び第 2 画素電極 191a、191b が形成されている。この時、第 1 及び第 2 画素電極 191a、191b は、縁がデータ線 171 と重畳する程度に広く形成されていて最大の開口率を確保している。また、第 1 及び第 2 画素電極 191a、191b は連結部 192 を通じて互いに連結されている。

【0052】

また、保護膜 180 上には接触孔 182、189 を通じてゲート線の端部 125 とデータ線の端部 179 とそれぞれ連結されている接触補助部材 192、199 が形成されている。ここで、画素電極 191a、191b 及び接触補助部材 192、199 は、ITO (indium tin oxide) または IZO (indium zinc oxide) からなる。

【0053】

次に、図 1 及び図 2 を参照して共通電極表示板について説明する。

【0054】

ガラスなどの透明な絶縁物質からなる上部基板 210 の下面に光漏れを防止するためのブラックマトリックス 220 と赤、緑、青の色フィルター 230 が順に形成されており、色フィルター 230 上には有機物質からなるオーバーコート膜 250 が形成されている。オーバーコート膜 250 の上には ITO または IZO などの透明な導電物質からなっている共通電極 270 が形成されており、共通電極 270 の上には有機物質からなる突起 240 が形成されている。

【0055】

この時、突起 240 はドメイン規制手段として作用して、その幅は 5 μm から 10 μm の間であるのが好ましい。例えば、ドメイン規制手段として、フリンジフィールドを形成するために、共通電極 270 に突起 240 の代わりに切開部を形成する場合には、切開部の幅を 9 μm から 12 μm の間とするのが好ましい。

【0056】

ここで、ブラックマトリックス 220 は、データ線 171 の屈折した部分に対応する線形部分とデータ線 171 の縦に延在した部分及び薄膜トランジスタ部分に対応する部分を含む。

【0057】

赤、緑、青の色フィルター 230 は、ブラックマトリックス 220 によって区画される画素列に沿って縦に長く形成され、画素パターンに沿って周期的に曲がっている。

【0058】

突起 240 もまた曲がっており、屈折したサブ画素を左右に両分するパターンで形成されているが、突起 240 の端部は様々なパターンを有することができる。

【0059】

このような本発明の実施例による薄膜トランジスタ表示板 100 と共通電極表示板 200 には、互いに対向する面の上に配向膜 13、23 がそれぞれ形成されている。ここで、それぞれの配向膜 13、23 は、液晶分子を基板面に対して垂直に配向する垂直配向膜であることもでき、そうでないこともできる。

【0060】

以上のような構造の薄膜トランジスタ表示板 100 と共通電極表示板 200 を結合して

10

20

30

40

50

、その間に液晶を注入して液晶層 300 を形成すれば、本発明の第 1 実施例による液晶表示装置の基本パネルが形成される。

【0061】

液晶層 300 に含まれている液晶分子は、画素電極 191a、191b と共通電極 270 との間に電界が印加されていない状態でその方向子が下部基板 110 と上部基板 210 に対して垂直をなすように配向されており、負の誘電率異方性を有する。

【0062】

下部基板 110 と上部基板 210 は、第 1 及び第 2 画素電極 191a、191b が色フィルター 230 と対応して正確に重なるように整列される。このようにすれば、画素の液晶分子 310 は、突起 240 によって形成された突起 240 の傾斜面に対して垂直に配向されて、複数のドメインに分割配向される。この時、サブ画素は突起 240 によって左右に両分され、サブ画素の屈曲部分を中心にして上下の液晶の配向方向が互いに異なっていて、4 種類のドメインに分割される。

10

【0063】

このような液晶表示装置の構造では、色フィルター 230 が共通電極表示板 200 に配置されているが、薄膜トランジスタ表示板 100 に配置することもでき、この場合には、ゲート絶縁膜 140 または保護膜 180 の下部に形成できる。

【0064】

液晶表示装置は、このような基本パネルの両側に偏光板、バックライト、補償板などの要素を配置して構成される。偏光板は、基本パネルの両側にそれぞれ一つずつ配置され、その透過軸は、二つのうち一つはゲート線 121 に対して並んでおり、もう一つは垂直をなすように配置する。

20

【0065】

以上のような構造で液晶表示装置を形成すれば、液晶に電界が印加された時に、各ドメイン内の液晶がドメインの長辺に対して垂直をなす方向に傾く。ところがこの方向は、データ線 171 に対して垂直をなす方向である。よってこの方向と、データ線 171 を隔てて隣接する二つの画素電極 191a、191b の間で形成される側方向電界によって液晶が傾く方向とが一致して、側方向電界が各ドメインの液晶配向を助けることになる。

【0066】

液晶表示装置は、データ線 171 の両側に位置する画素電極に反対極性の電圧を印加する点反転駆動、列反転駆動、2 点反転駆動などの反転駆動法を一般に使用するため、側方向電界はほとんど常時発生し、その方向はドメインの液晶配向を助ける方向となる。

30

【0067】

また、偏光板の透過軸をゲート線 121 に対して垂直または平行な方向に配置するので、偏光板を安価に製造することができ、また全てのドメインで液晶の配向方向が偏光板の透過軸と 45 度をなすようになり、最高輝度を得ることができる。

【0068】

ただし、データ線 171 が曲がっているので配線の長さが増加するが、データ線 171 で曲がった部分が 50 % を占める場合に、配線の長さは約 20 % 増加する。データ線 171 の長さが増加すれば、配線の抵抗と負荷が増加し、信号歪曲が増加する問題がある。しかし、超高開口率の構造では、データ線 171 の幅を十分に広く形成することができ、厚い有機物の保護膜 180 を使用するので配線の負荷も十分小さく、データ線 171 長さの増加による信号歪曲の問題は無視できるようなものである。

40

【0069】

このような構造の液晶表示装置において、薄膜トランジスタ表示板を製造する方法について概略的に説明する。

【0070】

まず、Cr または Mo 合金などからなる金属層または低抵抗の Al または Ag 合金などからなる金属層をスパッタリングなどの方法で連続積層し、マスクを用いた第 1 の写真エッチング工程で乾式または湿式エッチングして、ゲート線 121 と維持電極配線 131、133a

50

、 1 3 3 bを形成する。

【 0 0 7 1 】

次に、ゲート絶縁膜 1 4 0、水素化非晶質シリコン層及びリン (P) などのn型不純物が高濃度にドーピングされている非晶質シリコン層を化学気相蒸着法を利用して各々 1, 5 0 0 乃至 5, 0 0 0、5 0 0 乃至 2, 0 0 0、3 0 0 乃至 6 0 0 の厚さで連続蒸着し、マスクを用いた写真エッチング工程でドーピングされた非晶質シリコン層と非晶質シリコン層を順にパターニングして、チャンネル部が連結されている抵抗性接触層と非晶質シリコン層 1 5 4 を形成する。

【 0 0 7 2 】

次に、CrまたはMo合金などからなる第 1 金属層または低抵抗のAlまたはAg合金などからなる第 2 金属層などの導電体層をスパッタリングなどの方法で 1, 5 0 0 乃至 3, 0 0 0 の厚さで蒸着した後に、マスクを用いた写真エッチング工程でパターニングして、データ線 1 7 1 と第 1 及び第 2 ドレイン電極 1 7 5 a、1 7 5 bを形成する。

【 0 0 7 3 】

次に、データ線 1 7 1 及び第 1 及び第 2 ドレイン電極 1 7 5 a、1 7 bで遮らない抵抗性接触層 1 5 4 をエッチングして、ソース電極 1 7 3 と第 1 及び第 2 ドレイン電極 1 7 5 a、1 7 5 bの間の半導体層 1 5 0 を露出し、両側に分離された抵抗性接触層 1 6 3、1 6 5 a、1 6 5 bを形成する。

【 0 0 7 4 】

次に、感光性有機絶縁物質を塗布して保護膜 1 8 0 を形成し、保護膜 1 8 0 をゲート絶縁膜 1 4 0 と共にパターニングして接触孔 1 8 5 a、1 8 5 b、1 8 1、1 8 2 を形成する。

【 0 0 7 5 】

次に、図 1 及び図 2 に示されるように、ITOまたはIZOを 4 0 0 乃至 5 0 0 の厚さで蒸着し写真エッチングして、第 1 及び第 2 画素電極 1 9 1 a、1 9 1 bと接触補助部材 1 9 2、1 9 9 を形成する。

【 0 0 7 6 】

このような本発明の実施例による薄膜トランジスタ表示板の構造では、データ線 1 7 1 を中心にしてサブ画素 (Pa、Pb) が配置されていて、マスクを用いた写真エッチング工程でマスクの転移 (shift)、回転 (rotation)、ねじれ (distortion) などの歪曲が生じても、データ線 1 7 1 を中心にして両側に第 1 及び第 2 画素電極 1 9 1 a、1 9 1 bが位置して互いに補償する構造となるので、各データ線 1 7 1 と第 1 及び第 2 画素電極 1 9 1 a、1 9 1 bとの間に寄生容量の偏差を最少化することができ、ショット (shot) 間の境界部分でも画面明るさの差が発生することを防止できて、ステッチ不良を除去することができる。

【 0 0 7 7 】

このような方法は、5 枚のマスクを用いる製造方法であるが、4 枚のマスクを利用して本発明による液晶表示装置用薄膜トランジスタ表示板を製造することもできる。その場合には、データ線 1 7 1 及びドレイン電極 1 7 5 a、1 7 5 bと半導体層を一つの感光膜パターンを利用した写真エッチング工程で形成し、このような感光膜パターンは、チャンネル部に対応する部分は他のデータ線及びドレイン電極に対応する部分より低い厚さを有する。

【 0 0 7 8 】

図 3 は本発明の第 2 実施例による液晶表示装置の配置図であり、図 4 は図 4 の液晶表示装置でIV-IV'線による断面図である。

【 0 0 7 9 】

第 2 実施例による液晶表示装置用薄膜トランジスタ表示板は、上述の通り 4 枚のマスク工程で製造したもので、5 枚のマスク工程で製造した薄膜トランジスタ表示板に比べて次のような特徴を有する。

【 0 0 8 0 】

データ線 171 及び第 1 及び第 2 ドレイン電極 175a、175b の下に、これと実質的に同一なパターンで接触層 161、163、165a、165b が形成されており、ソース電極 173 と第 1 及び第 2 ドレイン電極 175a、175b の間のチャンネル部が連結されていることを除いて、半導体層 152 もデータ線 171 及び第 1 及び第 2 ドレイン電極 175a、175b と実質的に同一なパターンを有する。

【0081】

一方、本発明の第 2 実施例による薄膜トランジスタ表示板において、第 1 及び第 2 画素電極 191a、191b は互いに分離されている。その他の構成は、第 1 実施例と同様であり同様の作用効果を奏する。このように、4 枚のマスク工程で製造することにより、製造工程を簡略化することができる。

10

【0082】

前記第 1 及び第 2 実施例では、色フィルタが共通電極表示板に形成されているが、これと異なって、薄膜トランジスタ基板に形成されることもできる。このような構造について第 3 実施例で説明する。

【0083】

図 5 は本発明の第 3 実施例による液晶表示装置の配置図であり、図 6 は図 5 の液晶表示装置で VI-VI' 線による断面図である。

【0084】

まず、薄膜トランジスタ表示板について詳細に説明する。

【0085】

20

第 1 及び第 2 実施例とは異なって、データ線 171 に対して一側にサブ画素 (Pa、Pb) が配置されており、サブ画素の第 1 及び第 2 画素電極 191a、191b は互いに連結されており、一つの接触孔 185 を通じて一つのドレイン電極 175 と連結されている。

【0086】

また、絶縁基板 110 上に形成されている維持電極配線は、ドレイン電極 175 と重畳する維持電極 133 だけでなく、ゲート線 121 とデータ線 171 とが交差してなす画素の折れた帯状に沿って延在しており、第 1 及び第 2 画素電極 191a、191b の間に位置する第 3 維持電極 134 を含む。

【0087】

データ線 171 及びドレイン電極 175 が形成されているゲート絶縁膜 140 の上部には赤、緑及び青の色フィルタ 230 が形成されている。色フィルタ 230 は、各々データ線 171 によって区画される画素列に沿って縦に長く形成され、画素パターンに沿って周期的に曲がっている。また、色フィルタ 230 は、隣接する色フィルタ 230 がデータ線 171 の上で互いに部分的に重なっていることができる。

30

【0088】

色フィルタ 230 上には感光性有機物質または窒化ケイ素または酸化ケイ素のような無機物質からなる保護膜 180 が形成されている。

【0089】

一方、色フィルタ 230 の下部には半導体層 150 を覆い、窒化ケイ素からなる絶縁膜が備わることができる。

40

【0090】

このような本発明の第 3 実施例による液晶表示装置用薄膜トランジスタ表示板は、垂直配向モードだけでなく、液晶分子が基板に平行に配列され、下部基板 110 から上部基板 210 に達するまで螺旋形で順に捩られた TN ネマチック方式にも適用することができる。この場合には、突起 240 と共に第 1 及び第 2 画素電極 191a、191b の間に形成されている切開部 (図 5 中、斜線部) もドメイン分割手段として利用される。

【0091】

以上のような構造で液晶表示装置の液晶に電界が印加された時に、各ドメイン内の液晶分子のうちの薄膜トランジスタ表示板に隣接し、サブ画素の縁に位置する液晶分子は、第 1 及び第 2 画素電極 191a、191b の縁で形成されるフリンジフィールドによって分割

50

配向される。この時、第1画素電極191aと第2画素電極191bとの間の下部には第3維持電極134が配置されており、第3維持電極134には共通電極270に印加される共通電圧が伝達されて第1及び第2画素電極191a、191bの縁で形成されるフリンジフィールドを強化させる役目をする。通常、液晶分子を分割配向する時にフリンジフィールドを利用して安定的に制御するために、切開部の幅である第1画素電極191aと第2画素電極191bとの間の間隔が10 μ m以上であるのが好ましいが、第1画素電極191aと第2画素電極191bとの間に第3維持電極134を配置してフリンジフィールドを強化することにより、第1画素電極191aと第2画素電極191bとの間の間隔を5 μ mの程度まで減らすことができる。したがって、画素の開口率を極大化することができる。

【0092】

10

一方、データ線と平行な維持電極をデータ線の両側に配置し、画素電極の縁を維持電極と重畳させることができる。これに関して図面を参照して具体的に説明する。

【0093】

図7は本発明の第4実施例による薄膜トランジスタ表示板を含む液晶表示装置の配置図であり、図8は図7の液晶表示装置でVIII-VIII'線による断面図である。

【0094】

図7及び図8のように、本発明の第4実施例による液晶表示装置の薄膜トランジスタ表示板100は図1及び図2とほとんど同様である。

【0095】

ところが、ゲート線121の一端部に外部回路との連結のための接触部を有しないが、本実施例では、絶縁基板110の上にゲート駆動回路が直接設計されていてゲート線121の端部はゲート駆動回路の出力端と連結される。

20

【0096】

また、絶縁基板110上には画素領域の上部及び下部に位置する二重の維持電極線131a、131bと、第1及び第2維持電極133a、133bと、第3維持電極134、135が形成されている。維持電極線131a、131bは横方向（ゲート線方向）に延在して、第3維持電極のうちの一部134は後に形成されるデータ線171の両側に配置されており、残りの一部135は互いに隣接する画素のサブ画素（Pa、Pb）の間に配置されている。

【0097】

30

この時、第1及び第2画素電極191a、191bは、縁が第3維持電極134、135と重畳し、第1及び第2画素電極191a、191bの境界線は縁が第3維持電極134、135上部に位置する。第1及び第2画素電極191a、191bは連結部192を通じて互いに連結されている。

【0098】

このような本発明の第4実施例による薄膜トランジスタ表示板では、それぞれのサブ画素電極190a、190bが第3維持電極134、135とは重なっているが、データ線171と重なっておらず、サブ画素電極190a、190bとデータ線171の間では寄生容量がほとんど発生しない。製造工程時に誤整列が発生しても、サブ画素電極190a、190bがデータ線171を中心にして両側に配置されているので寄生容量を補償する構造となっている。したがって、画素電極に伝達される画素電圧はほとんど歪曲が発生しないので、画像を表示する時に染みの発生を防止することができ、ショット間の境界部分で画面明るさの差がなくなり、ステッチ不良の発生を防止することができる。

40

【0099】

一方、本発明の第1及び第4実施例による薄膜トランジスタ表示板で第1及び第2画素電極191a、191bは、これらと同一な層からなる連結部192を通じて互いに連結されているが、これらは他の層の導電膜を通じて連結されることができる。これについて図面を参照して具体的に説明する。

【0100】

図9は本発明の第5実施例による薄膜トランジスタ表示板を含む液晶表示装置の構造を

50

示した配置図であり、図10は図9の液晶表示装置でX-X'線に沿って切断した断面図である。

【0101】

図9及び図10のように、大部分の構造は図7及び図8と同様である。

【0102】

ところが、図7及び図8と異なって、データ線171に隣接するように配置されている第3維持電極134は、画素領域が屈折した部分で分離されており、この部分にはデータ線171の屈折した部分と交差するサブ画素電極連結部128が形成されている。この時、サブ画素電極連結部128は、ゲート線121と同一な層をなし、保護膜180及びゲート絶縁膜140の接触孔188を通じて二つのサブ画素電極190a、190bと連結されて、データ線171を中心にして両側に配置されている二つのサブ画素電極190a、190bを電氣的に連結する。

10

【0103】

一方、本発明の第4実施例による薄膜トランジスタ表示板は、5枚のマスクを用いる写真エッチング工程で完成できるが、4枚のマスクを用いて薄膜トランジスタ表示板を完成することができる。そのように完成された薄膜トランジスタ表示板の構造について図面を参照して具体的に説明する。

【0104】

図11は本発明の第6実施例による薄膜トランジスタ表示板を含む液晶表示装置の構造を示した配置図であり、図12は図11の液晶表示装置でXII-XII'線による断面図である。

20

【0105】

図11及び図12のように、本実施例による液晶表示装置用薄膜トランジスタ表示板の層状構造は、ほとんど図7乃至図10に示した液晶表示装置用薄膜トランジスタ表示板の層状構造と同様である。つまり、基板110上に複数のゲート電極123a、123bを含む複数のゲート線121が形成されており、その上にゲート絶縁膜140、複数の半導体151、154、複数の抵抗性接触部材161、163、165a、165bが順に形成されている。抵抗性接触部材161、163、165a、165b及びゲート絶縁膜140上には、複数のソース電極173を含む複数のデータ線171、複数の第1及び第2ドレーン電極175a、175bが形成され、その上に保護膜180が形成されている。保護膜180及び/またはゲート絶縁膜140には複数の接触孔182、185a、185bが形成されており、保護膜180上には複数のサブ画素電極190a、190bと複数の接触補助部材82が形成されている。

30

【0106】

しかし、図7乃至図10に示した薄膜トランジスタ表示板と異なって、本実施例による薄膜トランジスタ表示板での半導体層151は、線形でデータ線171と共に延在しており、抵抗性接触部材161もまたデータ線171と共に縦方向に延在している。

【0107】

ここで、半導体層154は、薄膜トランジスタのチャンネル部を除いてデータ線171、第1及び第2ドレーン電極175a、175b及びその下部の抵抗性接触部材161、163、165a、165bと実質的に同一な平面パターンを有する。

40

【0108】

以上、本発明の好ましい実施例を参照して説明したが、該当技術分野の熟練した当業者であれば本発明特許請求の範囲に記載された本発明の思想及び領域から逸脱しない範囲内で本発明を多様に修正及び変更できることが理解できるであろう。

【図面の簡単な説明】

【0109】

【図1】本発明の第1実施例による薄膜トランジスタ表示板を含む液晶表示装置の配置図である。

【図2】図1の液晶表示装置でII-II'線による断面図である。

50

【図 3】本発明の第 2 実施例による薄膜トランジスタ表示板を含む液晶表示装置の配置図である。

【図 4】図 3 の液晶表示装置で IV-IV' 線による断面図である。

【図 5】本発明の第 3 実施例による薄膜トランジスタ表示板を含む液晶表示装置の配置図である。

【図 6】図 5 の液晶表示装置で VI-VI' 線による断面図である。

【図 7】本発明の第 4 実施例による薄膜トランジスタ表示板を含む液晶表示装置の配置図である。

【図 8】図 7 の液晶表示装置で VIII-VIII' 線による断面図である。

【図 9】本発明の第 5 実施例による薄膜トランジスタ表示板を含む液晶表示装置の配置図である。

10

【図 10】図 9 の液晶表示装置で X-X' 線による断面図である。

【図 11】本発明の第 6 実施例による薄膜トランジスタ表示板を含む液晶表示装置の配置図である。

【図 12】図 11 の液晶表示装置で XII-XII' 線による断面図である。

【符号の説明】

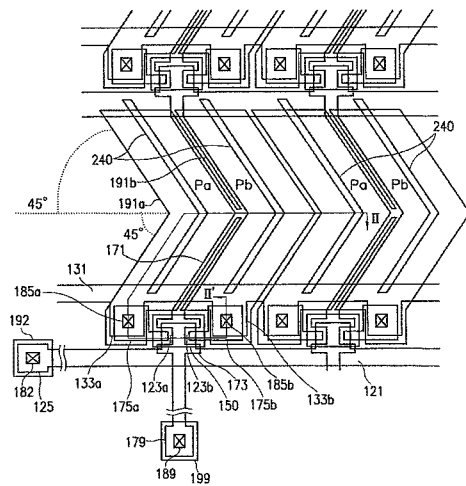
【0110】

- 100 薄膜トランジスタ表示板
- 110 絶縁基板
- 121 ゲート線
- 123a、123b 第 1 及び第 2 ゲート電極
- 131 維持電極線
- 133a、133b 第 1 及び第 2 維持電極
- 140 ゲート絶縁膜
- 171 データ線
- 175a、175b 第 1 及び第 2 ドレイン電極
- 180 保護膜
- 191a、191b 画素電極
- 200 共通電極表示板
- 220 ブラックマトリックス
- 230 色フィルター
- 240 突起
- 270 共通電極
- 300 液晶層

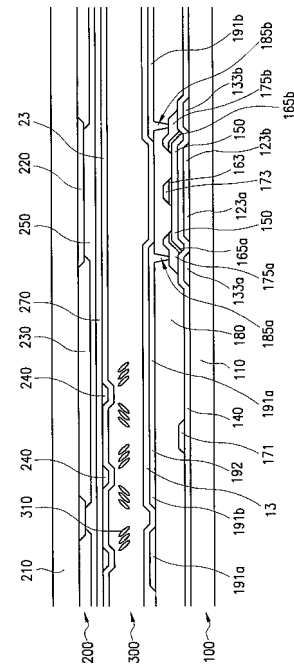
20

30

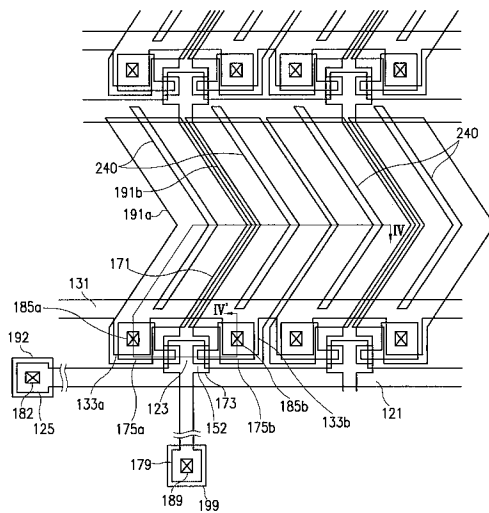
【 図 1 】



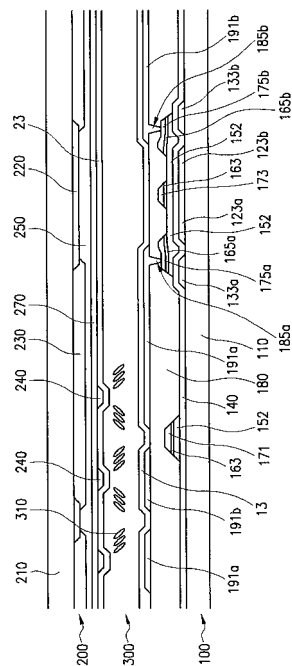
【 図 2 】



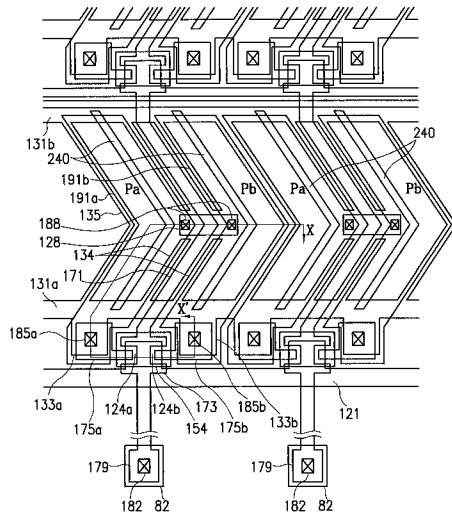
【圖 3】



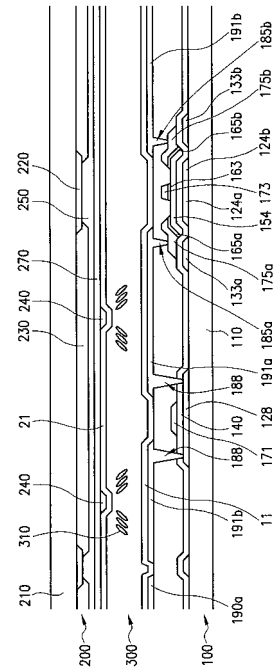
【 図 4 】



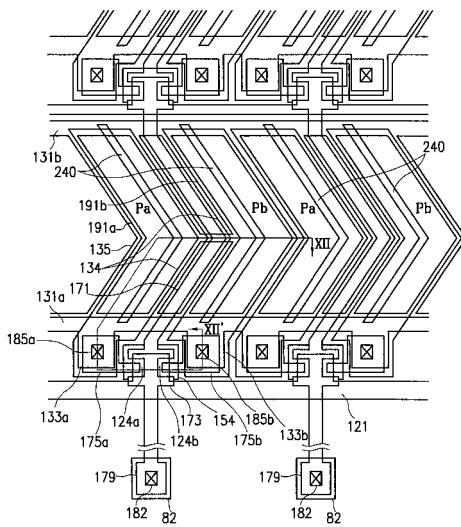
【図 9】



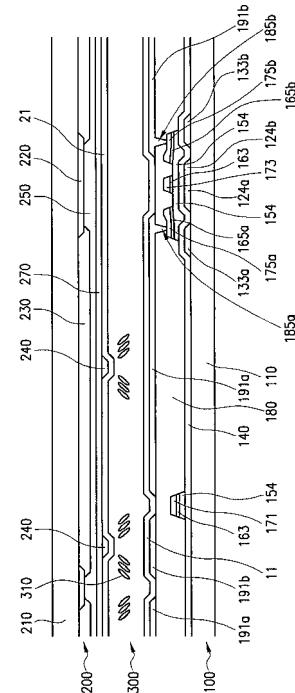
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/786 (2006.01) G 0 9 F 9/35
H 0 1 L 29/78 6 1 2 C

(72)発明者 金 東 奎
大韓民国京畿道龍仁市水枝邑豊徳川里 1 1 6 7 番地 5 2 3 棟 1 3 0 5 号

審査官 金高 敏康

(56)参考文献 特開平 1 1 - 2 5 8 6 0 6 (J P , A)
特開平 0 7 - 1 5 2 0 1 3 (J P , A)
特開平 1 1 - 3 3 7 9 1 8 (J P , A)
特開 2 0 0 3 - 1 3 1 6 3 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 2 F 1 / 1 3 4 3
G 0 2 F 1 / 1 3 3 7
G 0 2 F 1 / 1 3 6 8
G 0 9 F 9 / 3 0
G 0 9 F 9 / 3 5
H 0 1 L 2 9 / 7 8 6