

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-4193

(P2010-4193A)

(43) 公開日 平成22年1月7日(2010.1.7)

(51) Int.Cl.

H03F 3/34 (2006.01)
H03F 3/68 (2006.01)

F 1

H03F 3/34
H03F 3/68A
Z

テーマコード(参考)

5J500

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21) 出願番号

特願2008-159885 (P2008-159885)

(22) 出願日

平成20年6月19日 (2008.6.19)

(71) 出願人 000006220

ミツミ電機株式会社

東京都多摩市鶴牧2丁目11番地2

(74) 代理人 100070150

弁理士 伊東 忠彦

(72) 発明者 小川 裕

北海道千歳市泉沢1007番地39 ミツミ電機株式会社千歳事業所内

(72) 発明者 成田 光房

神奈川県厚木市酒井1601 ミツミ電機株式会社厚木事業所内

F ターム(参考) 5J500 AA03 AA11 AA47 AC13 AC93

AF10 AH25 AH26 AH29 AH38

AK01 AK05 AK11 AK47 AM08

AM21 AT02 AT07

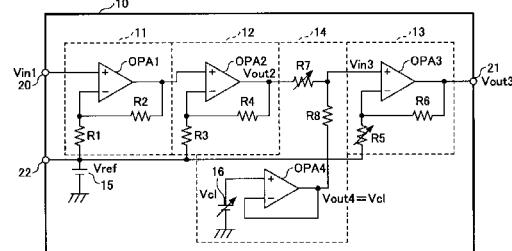
(54) 【発明の名称】半導体集積回路装置及びオフセットキャンセル設定システム

(57) 【要約】

【課題】本発明は、縦続接続された増幅回路の段間のカップリングコンデンサをなくしオフセットキャンセルを行う半導体集積回路装置及びオフセットキャンセル設定システムを提供することを目的とする。

【解決手段】縦続接続される複数の増幅回路を搭載した半導体集積回路装置において、発生したキャンセル電圧と最終段直前の増幅回路の出力信号を加算して最終段の増幅回路に供給するオフセットキャンセル回路を有する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

縦続接続される複数の増幅回路を搭載した半導体集積回路装置において、
発生したキャンセル電圧と最終段直前の増幅回路の出力信号を加算して最終段の増幅回路に供給するオフセットキャンセル回路を
有することを特徴とする半導体集積回路装置。

【請求項 2】

請求項 1 記載の半導体集積回路装置において、
前記オフセットキャンセル回路は、前記キャンセル電圧を発生する可変定電圧回路と、
前記最終段直前の増幅回路の出力信号を最終段の増幅回路に供給する第 1 の抵抗と、
前記第 1 の抵抗と一緒に接続されており、前記可変定電圧回路の出力する前記キャンセル電圧を最終段の増幅回路に供給する第 2 の抵抗とを有し、
前記第 1 の抵抗は、前記最終段直前の増幅回路の利得を設定する分圧抵抗と同一抵抗値
であり、
前記第 2 の抵抗は、前記最終段直前の増幅回路の利得を設定する帰還抵抗と同一抵抗値
であることを特徴とする半導体集積回路装置。

【請求項 3】

請求項 2 記載の半導体集積回路装置において、
前記第 1 の抵抗と前記最終段直前の増幅回路の利得を設定する分圧抵抗は、互いに連動
した可変抵抗であることを特徴とする半導体集積回路装置。

【請求項 4】

請求項 3 記載の半導体集積回路装置において、
前記縦続接続される複数の増幅回路の初段の増幅回路に信号を供給する入力端子と基準
電圧を供給する定電圧回路との間を接続又は遮断するスイッチを有し、
前記スイッチを接続させて前記可変定電圧回路の出力する前記キャンセル電圧の調整を行
うことの特徴とする半導体集積回路装置。

【請求項 5】

請求項 4 記載の半導体集積回路装置のキャンセル電圧を調整するオフセットキャンセル
設定システムにおいて、

前記スイッチを接続させる手段と、
前記最終段の増幅回路の出力電圧を計測する手段と、
計測した前記最終段の増幅回路の出力電圧と前記基準電圧との差電圧が閾値を超えると
前記キャンセル電圧を可変する手段と、
前記差電圧が前記閾値以下となると前記スイッチを遮断させる手段と
を有することを特徴とするオフセットキャンセル設定システム。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は半導体集積回路装置及びオフセットキャンセル設定システムに係り、縦続接続
される複数の増幅回路を搭載した半導体集積回路装置及びオフセットキャンセル設定シ
ステムに関する。

【背景技術】**【0002】**

従来から、微小電圧信号を増幅するため縦続接続した複数段の増幅回路を有する半導体
集積回路装置がある。

【0003】

図 5 は、従来の半導体集積回路装置の一例の回路構成図を示す。同図中、端子 1 から入
力される微小電圧信号は増幅回路 2 に供給されて増幅される。増幅回路 2 の出力信号はカ
ップリングコンデンサ C f 1 を介して増幅回路 3 に供給されて増幅される。

【0004】

10

20

30

40

50

増幅回路3の出力信号はカップリングコンデンサCf2を介して増幅回路4に供給されて増幅される。増幅回路4の出力信号はカップリングコンデンサCf3を介して端子5から出力される。

【0005】

定電圧回路6は基準電圧Vrefを増幅回路2, 3, 4それぞれの演算増幅器の反転入力端子に供給する。また、定電圧回路6は基準電圧Vrefを抵抗Rf1, Rf2, Rf3を介して増幅回路3, 4それぞれの演算増幅器の非反転入力端子及び端子5に供給してこれらの動作点を基準電圧Vrefに固定している。

【0006】

なお、フィルタを必要としないオフセット除去回路が知られている（例えば特許文献1参照）。この他にも様々な種類の多種のオフセット調整回路が知られている（例えば特許文献2, 3参照）。

10

【特許文献1】特開平5-235659号公報

【特許文献2】特開平9-138141号公報

【特許文献3】特開平11-194160号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

従来は、増幅回路2, 3, 4それぞれの出力をカップリングコンデンサCf1, Cf2, Cf3により次段に接続すると共に、抵抗Rf1, Rf2, Rf3を介して基準電圧Vrefを供給し動作点を固定している。

20

【0008】

カップリングコンデンサCf1と抵抗Rf1、カップリングコンデンサCf2と抵抗Rf2、カップリングコンデンサCf3と抵抗Rf3それぞれ高域フィルタを構成している。端子1に入力される微小電圧信号の帯域が例えば100Hz以上である場合には、上記高域フィルタのカットオフ周波数を100Hz未満としなければならず、時定数Cf1・Rf1, Cf2・Rf2, Cf3・Rf3それぞれは、かなり大きい値となる。

【0009】

例えばCf1 = 3300pF, Rf = 500kとなり、これらのカップリングコンデンサと抵抗を形成するための半導体チップ上の面積が大きくなり、面積の増大に伴いコストが高くなるという問題があった。また、これらのカップリングコンデンサと抵抗を半導体集積回路に外付けすると、部品点数が増大するという問題があった。

30

【0010】

本発明は、上記の点に鑑みてなされたもので、縦続接続された増幅回路の段間のカップリングコンデンサをなくしオフセットキャンセルを行う半導体集積回路装置及びオフセットキャンセル設定システムを提供することを目的とする。

【課題を解決するための手段】

【0011】

本発明の一実施態様による半導体集積回路装置は、縦続接続される複数の増幅回路(11, 12, 13)を搭載した半導体集積回路装置において、

40

発生したキャンセル電圧と最終段直前の増幅回路(12)の出力信号を加算して最終段の増幅回路に供給するオフセットキャンセル回路(14)を有する。

【0012】

好ましくは、前記オフセットキャンセル回路(14)は、前記キャンセル電圧を発生する可変定電圧回路(16)と、

前記最終段直前の増幅回路(12)の出力信号を最終段の増幅回路(13)に供給する第1の抵抗(R7)と、

前記第1の抵抗(R7)と一端を接続されており、前記可変定電圧回路(16)の出力する前記キャンセル電圧を最終段の増幅回路(13)に供給する第2の抵抗(R8)とを有し、

50

前記第1の抵抗(R7)は、前記最終段直前の増幅回路(13)の利得を設定する分圧抵抗(R5)と同一抵抗値であり、

前記第2の抵抗(R8)は、前記最終段直前の増幅回路(13)の利得を設定する帰還抵抗(R6)と同一抵抗値である。

【0013】

好ましくは、前記第1の抵抗(R7)と前記最終段直前の増幅回路の利得を設定する分圧抵抗(R5)は、互いに連動した可変抵抗である。

【0014】

好ましくは、前記縦続接続される複数の増幅回路の初段の増幅回路に信号を供給する入力端子(20)と基準電圧を供給する定電圧回路(15)との間を接続又は遮断するスイッチ(30)を有し、

前記スイッチ(30)を接続させて前記可変定電圧回路(16)の出力する前記キャンセル電圧の調整を行う。

【0015】

本発明の一実施態様によるオフセットキャンセル設定システムは、請求項4記載の半導体集積回路装置のキャンセル電圧を調整するオフセットキャンセル設定システムにおいて、

前記スイッチ(30)を接続させる手段(S1)と、

前記最終段の増幅回路の出力電圧を計測する手段(S4)と、

計測した前記最終段の増幅回路の出力電圧と前記基準電圧との差電圧が閾値を超えると前記キャンセル電圧を可変する手段(S8)と、

前記差電圧が前記閾値以下となると前記スイッチ(30)を遮断させる手段(S9)とを有する。

【0016】

なお、上記括弧内の参照符号は、理解を容易にするために付したものであり、一例にすぎず、図示の態様に限定されるものではない。

【発明の効果】

【0017】

本発明によれば、縦続接続された増幅回路の段間のカップリングコンデンサをなくしオフセットキャンセルを行うことができる。

【発明を実施するための最良の形態】

【0018】

<第1実施形態>

図1は、本発明の半導体集積回路装置の第1実施形態の回路構成図を示す。同図中、半導体集積回路装置10は、縦続接続された非反転増幅回路11, 12, 13と、オフセットキャンセル回路14を有している。

【0019】

増幅回路11, 12, 13それぞれは非反転入力端子に信号を入力され、反転入力端子に利得を設定する2つの抵抗R1～R6が接続された演算増幅器OPA1, OPA2, OPA3から構成されている。抵抗R1, R3, R5それぞれの一端には定電圧回路15の正極から基準電圧Vrefが供給されている。定電圧回路15の負極は接地されている。

【0020】

ここで、増幅回路13において、抵抗R6は演算増幅器OPA3の出力を演算増幅器OPA3の反転入力端子に帰還する帰還抵抗であり、抵抗R5は演算増幅器OPA3の出力を抵抗R6と共に分圧する分圧抵抗である。そして、増幅回路13の利得はR6/R5で表される。増幅回路11, 12の抵抗R1, R2, R3, R4についても同様である。

【0021】

なお、増幅回路11の利得は例えば数10倍程度であり、増幅回路12の利得は例えば数倍程度である。増幅回路13の2つの抵抗のうちの一方である抵抗R5は可変抵抗とされており、増幅回路13の利得を可変することができ、増幅回路13の利得は例えば数倍

10

20

30

40

50

から数10倍まで可変される。

【0022】

オフセットキャンセル回路14は、キャンセル電圧 V_{c1} を発生する可変定電圧回路16と、キャンセル電圧 V_{c1} を非反転入力端子に供給され、出力端子を反転入力端子に接続されたバッファアンプ構成の演算増幅器OPA4と、抵抗R7, R8から構成されている。

【0023】

抵抗R7は一端を増幅回路12の出力端子に接続され、他端を増幅回路13の入力端子及び抵抗R8の他端に接続されている。抵抗R8は一端を演算増幅器OPA4の出力端子に接続され、他端を増幅回路13の入力端子に接続されている。10

【0024】

オフセットキャンセル回路14の2つの抵抗のうちの一方である抵抗R7は可変抵抗とされている。抵抗R5, R7は互いに連動し同一抵抗値とされている。また、抵抗R6, R8は同一抵抗値とされている。

【0025】

半導体集積回路装置10の外部端子20から入力される信号電圧 V_{in1} は、増幅回路11, 12で増幅されたのち、オフセットキャンセル回路14が outputするキャンセル電圧 V_{c1} を加算され、初段の増幅回路11と第2段の増幅回路12で発生したオフセット電圧をキャンセルされたのち、最終段の増幅回路13で増幅されて外部端子21から出力される。なお、外部端子22は定電圧回路15の正極に接続されている。20

【0026】

ここで、増幅回路12の出力電圧 V_{out2} は増幅回路11, 12で発生したオフセット電圧 V_{of2} を含んでいる場合、増幅回路13の出力電圧 V_{out3} に含まれるオフセット電圧 V_{of3} は(1)式で表される。

【0027】

$$V_{of3} = (R6 / R5) \cdot V_{of2} \quad \dots (1)$$

また、増幅回路13の入力電圧を V_{in3} 、抵抗R7, R8を流れる電流を I_1, I_2 とすると、 $I_1 = I_2$ であるから、(2)式が得られる。

【0028】

$$(V_{out2} - V_{in3}) / R7 = (V_{in3} - V_{c1}) / R8 \quad \dots (30)$$

$$V_{out2} = R7 / R8 \cdot V_{in3} - R7 / R8 \cdot V_{c1} + V_{in3}$$

$$= \{ (R7 + R8) / R8 \} \cdot V_{in3} - \{ R7 / R8 \} \cdot V_{c1} \quad \dots (2)$$

)

また、増幅回路12の出力電圧 V_{out2} に含まれるオフセット電圧 V_{of2} は(3)式で表される。

【0029】

$$V_{out2} = V_{of2} + V_{ref} \quad \dots (3)$$

ここで、オフセット電圧 V_{of2} をキャンセルするには(2)式において、 $V_{in3} = V_{ref}$ とすれば良く、この条件で(2), (3)式から(4)式が得られる。

【0030】

$$V_{of2} = (R7 / R8) \cdot (V_{ref} - V_{c1}) \quad \dots (4)$$

また、(4)式を(1)式に代入して(5)式が得られる。

【0031】

$$V_{of3} = (R6 / R5) \cdot (R7 / R8) \cdot (V_{ref} - V_{c1}) \quad \dots (5)$$

ここで、 $R5 = R7, R6 = R8$ であるため、(6)式が得られる。

【0032】

$$V_{of3} = V_{ref} - V_{c1} \quad \dots (6)$$

すなわち、オフセットキャンセル回路14で用いた抵抗比 $R7 / R8$ を増幅回路13の利得を決定する抵抗比 $R6 / R5$ の逆数とすることにより、キャンセル電圧 V_{c1} のみをパラメータとして調整すれば、増幅回路13の利得の変化に拘わらず、増幅回路13の出4050

力電圧のオフセット電圧 V_{off} をキャンセルすることができる。

【0033】

図2に、抵抗R5, R7を互いに連動した可変抵抗として抵抗値を可変し、增幅回路13の利得 = 2, 30それぞれの場合のキャンセル電圧 V_{c1} とオフセット電圧 V_{off} の関係を実線、一点鎖線それぞれで示す。この図から利得が変化してもキャンセル電圧 V_{c1} とオフセット電圧 V_{off} の関係が変わらないことが分かる。

【0034】

また、図2に示すようなキャンセル電圧 V_{c1} / オフセット電圧 V_{off} 特性を得ておけば、オフセット電圧 V_{off} を計測して計測値が V_a の場合、キャンセル電圧 V_{c1} / オフセット電圧 V_{off} 特性からオフセット電圧 $V_{off} = V_a$ に対応するキャンセル電圧 $V_{c1} = V_b$ を求め、可変定電圧回路16の発生するキャンセル電圧 V_{c1} を V_b とする調整を行う。これにより、オフセット電圧 V_{off} を0にすることができる。

10

【0035】

なお、上記実施形態では、抵抗R5, R7を可変抵抗としているが、抵抗R5, R7を固定抵抗とし、抵抗R6, R8を可変抵抗（互いに連動し同一抵抗値）として良く、上記実施形態に限定されるものではない。

【0036】

また、上記実施形態では、3段の増幅回路11, 12, 13が縦続接続されているが、2段又は4段以上の増幅回路が縦続接続されても良く、この場合、オフセットキャンセル回路は最終段の増幅回路とその前段の増幅回路との間に設けられる。

20

【0037】

<第2実施形態>

ところで、半導体集積回路装置10の外部端子20, 22には、抵抗（数100k）及びカッピングコンデンサが接続され、カッピングコンデンサを介して信号源に接続される。信号源から外部端子20, 22までの配線や抵抗及びカッピングコンデンサのアンテナ効果で拾った外来ノイズが外部端子20に入来する。

20

【0038】

この外来ノイズは増幅回路11, 12, 13で増幅されるために、外部端子21の電圧は外来ノイズによる変動が顕著になり、信号源の出力を停止させた状態で外部端子21のオフセット電圧 V_{off} の計測が困難になる。これを解決するのが以下に説明する実施形態である。

30

【0039】

図3は、本発明の半導体集積回路装置の第2実施形態の回路構成図を示す。同図中、図1と同一部分には同一符号を付す。図3において、半導体集積回路装置10は、縦続接続された増幅回路11, 12, 13と、オフセットキャンセル回路14を有している。

【0040】

増幅回路11, 12, 13それぞれは非反転入力端子に信号を入力され、反転入力端子に利得を設定する2つの抵抗R1～R6が接続された演算増幅器OPA1, OPA2, OPA3から構成されている。抵抗R1, R3, R5それぞれの一端には定電圧回路15の正極から基準電圧 V_{ref} が供給されている。定電圧回路15の負極は接地されている。

40

【0041】

ここで、増幅回路13において、抵抗R6は演算増幅器OPA3の出力を演算増幅器OPA3の反転入力端子に帰還する帰還抵抗であり、抵抗R5は演算増幅器OPA3の出力を抵抗R6と共に分圧する分圧抵抗である。そして、増幅回路13の利得は R_6 / R_5 で表される。増幅回路11, 12の抵抗R1, R2, R3, R4についても同様である。

【0042】

なお、増幅回路11の利得は例えば数10倍程度であり、増幅回路12の利得は例えば数倍程度である。増幅回路13の2つの抵抗のうちの一方である抵抗R5は可変抵抗とされており、増幅回路13の利得を可変することができ、増幅回路13の利得は例えば数倍から数10倍まで可変される。

50

【0043】

オフセットキャンセル回路14は、キャンセル電圧 V_{c1} を発生する可変定電圧回路16と、キャンセル電圧 V_{c1} を非反転入力端子に供給され、出力端子を反転入力端子に接続されたバッファアンプ構成の演算増幅器OPA4と、抵抗R7, R8から構成されている。

【0044】

抵抗R7は一端を増幅回路12の出力端子に接続され、他端を増幅回路13の入力端子に接続されている。抵抗R8は一端を演算増幅器OPA4の出力端子に接続され、他端を増幅回路13の入力端子に接続されている。

【0045】

オフセットキャンセル回路14の2つの抵抗のうちの一方である抵抗R7は可変抵抗とされている。抵抗R5, R7は互いに連動し同一抵抗値とされている。また、抵抗R6, R8は同一抵抗値とされている。

【0046】

半導体集積回路装置10の外部端子22は定電圧回路15の正極に接続されている。半導体集積回路装置10の内部において、外部端子20, 22間には開閉スイッチ30が設けられており、また、外部端子21と定電圧回路15の正極との間には選択スイッチ31が設けられている。

【0047】

開閉スイッチ30は制御ロジック部40からの制御信号に応じて閉成(オン) / 開成(オフ)し、制御信号が供給されないときは常時オフする。選択スイッチ31は制御ロジック部40からの制御信号に応じ、制御ロジック部40のA/D変換入力端子41に定電圧回路15の正極又は外部端子21を接続する。

【0048】

半導体集積回路装置10の外部において、外部端子20にカップリングコンデンサC0の一端が接続され、カップリングコンデンサC0の他端に信号源23が接続されている。また、外部端子22は抵抗R0(数100k)を介してカップリングコンデンサC0の一端に接続されている。

【0049】

本実施形態では、オフセットキャンセル設定を行う際に開閉スイッチ30を閉成させて外部端子20, 22間を接続(短絡)する。これにより、入力インピーダンスが低下しノイズ成分を除去することができ、外部端子20が基準電圧 V_{ref} に固定され、外来ノイズによって外部端子20の電圧が変動しなくなる。

【0050】

オフセットキャンセル設定を終了した後は、開閉スイッチ30を開成させて外部端子20, 22間を遮断(開放)する。これにより、半導体集積回路装置10の外部端子20から入力される信号電圧 V_{in1} は、増幅回路11, 12で増幅されたのち、オフセットキャンセル回路14が出力するキャンセル電圧 V_{c1} を加算され、増幅回路11, 12で発生したオフセット電圧をキャンセルされたのち、増幅回路13で増幅されて外部端子21から出力される。

【0051】

図4は、制御ロジック部40が実行するオフセットキャンセル設定処理の一実施形態のフローチャートを示す。同図中、ステップS1で制御ロジック部40は端子44から開閉スイッチ30に制御信号を供給してオンさせ、端子42から選択スイッチ31に制御信号を供給して選択スイッチ31に定電圧回路15の正極を選択接続させる。その後、ステップS2でA/D変換入力端子41に供給される基準電圧 V_{ref} を測定する。

【0052】

次に、ステップS3で制御ロジック部40は端子43から抵抗R5, R7に制御信号を供給して増幅回路13の利得を任意の値に設定する。ステップS4では制御ロジック部40は端子42から選択スイッチ31に制御信号を供給して選択スイッチ31に外部端子2

10

20

30

40

50

1を選択接続させ、キャンセル電圧 $V_{c1} = V_{ref}$ とする制御信号を生成して端子 4 5 から可変定電圧回路 1 6 に供給する。

【0053】

ステップ S 5 では端子 4 1 に入力される外部端子 2 1 の出力電圧 V_{out3} を A/D 変換して測定する。次に、ステップ S 6 でオフセット量 = 出力電圧 V_{out3} - 基準電圧 V_{ref} を算出する。

【0054】

ステップ S 7 では算出したオフセット量が予め決められている閾値以下であるか否かを判別する。オフセット量 > 閾値の場合にはステップ S 8 で、オフセット量を小さくする方向にキャンセル電圧 V_{c1} を変更し、変更したキャンセル電圧 V_{c1} とする制御信号を生成して端子 4 5 から可変定電圧回路 1 6 に供給してステップ S 5 に進む。
10

【0055】

一方、オフセット量 閾値の場合にはステップ S 9 でキャンセル電圧 V_{c1} を確定させてオフセットキャンセル設定を完了し、端子 4 4 から開閉スイッチ 3 0 に制御信号を供給してオフさせて、この処理を終了する。

【0056】

このようにして、外来ノイズの影響を受けないで、オフセット電圧 V_{off3} をキャンセルするためのキャンセル電圧 V_{c1} を自動的に設定することができる。

【図面の簡単な説明】

【0057】

【図 1】本発明の半導体集積回路装置の第 1 実施形態の回路構成図である。

【図 2】キャンセル電圧 / オフセット電圧特性図である。

【図 3】本発明の半導体集積回路装置の第 2 実施形態の回路構成図である。

【図 4】オフセットキャンセル設定処理の一実施形態のフローチャートである。

【図 5】従来の半導体集積回路装置の一例の回路構成図である。

【符号の説明】

【0058】

1 0 半導体集積回路装置

1 1 , 1 2 , 1 3 増幅回路

1 4 オフセットキャンセル回路

30

1 5 定電圧回路

1 6 可変定電圧回路

2 0 ~ 2 2 外部端子

3 0 開閉スイッチ

3 1 選択スイッチ

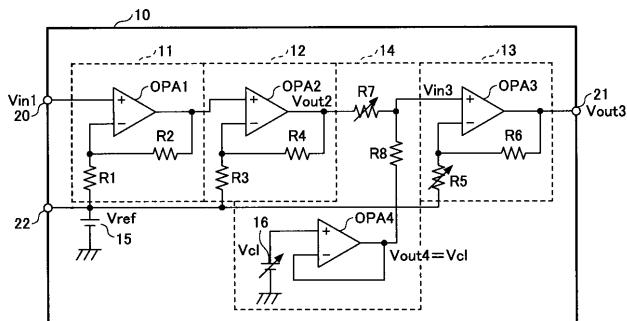
4 0 制御ロジック部

C 0 カップリングコンデンサ

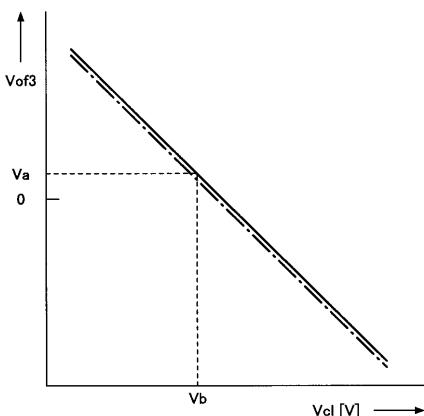
O P A 1 ~ O P A 4 演算増幅器

R 0 ~ R 8 抵抗

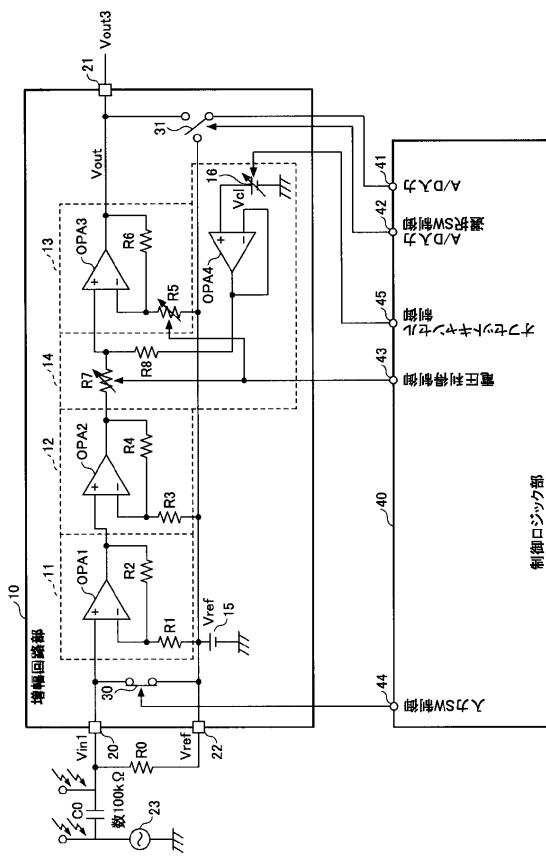
【図1】



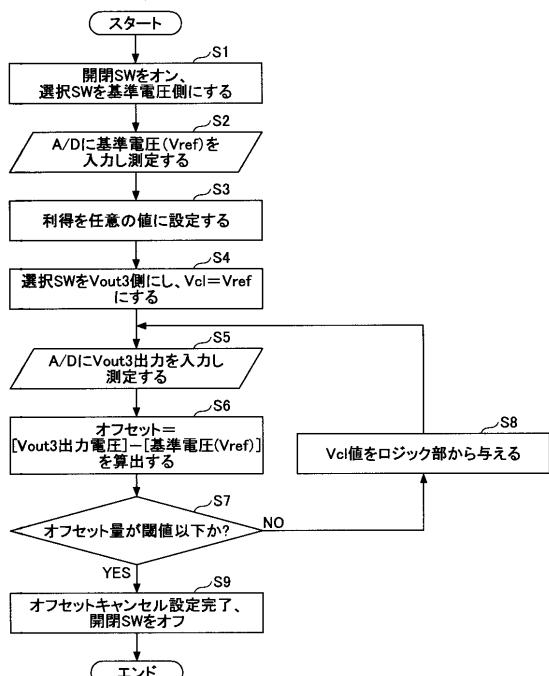
【図2】



【図3】



【図4】



【図 5】

