

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-4193

(P2010-4193A)

(43) 公開日 平成22年1月7日(2010.1.7)

(51) Int.Cl.	F I	テーマコード (参考)
<b>H03F 3/34 (2006.01)</b>	H03F 3/34 A	5J500
<b>H03F 3/68 (2006.01)</b>	H03F 3/68 Z	

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21) 出願番号	特願2008-159885 (P2008-159885)	(71) 出願人	000006220
(22) 出願日	平成20年6月19日 (2008.6.19)		
		(74) 代理人	100070150
			弁理士 伊東 忠彦
		(72) 発明者	小川 裕
			北海道千歳市泉沢1007番地39 ミツ
			ミ電機株式会社千歳事業所内
		(72) 発明者	成田 光房
			神奈川県厚木市酒井1601 ミツミ電機
			株式会社厚木事業所内
		Fターム (参考)	5J500 AA03 AA11 AA47 AC13 AC93
			AF10 AH25 AH26 AH29 AH38
			AK01 AK05 AK11 AK47 AM08
			AM21 AT02 AT07

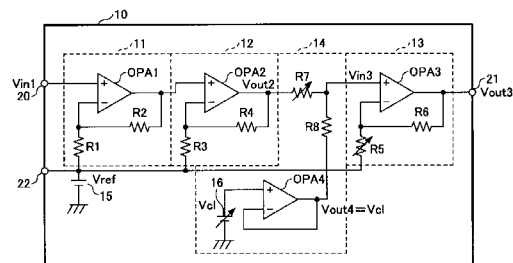
(54) 【発明の名称】 半導体集積回路装置及びオフセットキャンセル設定システム

## (57) 【要約】

【課題】本発明は、縦続接続された増幅回路の段間のカップリングコンデンサをなくしオフセットキャンセルを行う半導体集積回路装置及びオフセットキャンセル設定システムを提供することを目的とする。

【解決手段】縦続接続される複数の増幅回路を搭載した半導体集積回路装置において、発生したキャンセル電圧と最終段直前の増幅回路の出力信号を加算して最終段の増幅回路に供給するオフセットキャンセル回路を有する。

【選択図】 図 1



**【特許請求の範囲】****【請求項 1】**

縦続接続される複数の増幅回路を搭載した半導体集積回路装置において、  
発生したキャンセル電圧と最終段直前の増幅回路の出力信号を加算して最終段の増幅回路に供給するオフセットキャンセル回路を  
有することを特徴とする半導体集積回路装置。

**【請求項 2】**

請求項 1 記載の半導体集積回路装置において、  
前記オフセットキャンセル回路は、前記キャンセル電圧を発生する可変定電圧回路と、  
前記最終段直前の増幅回路の出力信号を最終段の増幅回路に供給する第 1 の抵抗と、  
前記第 1 の抵抗と一端を接続されており、前記可変定電圧回路の出力する前記キャンセル電圧を最終段の増幅回路に供給する第 2 の抵抗とを有し、  
前記第 1 の抵抗は、前記最終段直前の増幅回路の利得を設定する分圧抵抗と同一抵抗値であり、  
前記第 2 の抵抗は、前記最終段直前の増幅回路の利得を設定する帰還抵抗と同一抵抗値であることを特徴とする半導体集積回路装置。

10

**【請求項 3】**

請求項 2 記載の半導体集積回路装置において、  
前記第 1 の抵抗と前記最終段直前の増幅回路の利得を設定する分圧抵抗は、互いに連動した可変抵抗であることを特徴とする半導体集積回路装置。

20

**【請求項 4】**

請求項 3 記載の半導体集積回路装置において、  
前記縦続接続される複数の増幅回路の初段の増幅回路に信号を供給する入力端子と基準電圧を供給する定電圧回路との間を接続又は遮断するスイッチを有し、  
前記スイッチを接続させて前記可変定電圧回路の出力する前記キャンセル電圧の調整を行うことを特徴とする半導体集積回路装置。

**【請求項 5】**

請求項 4 記載の半導体集積回路装置のキャンセル電圧を調整するオフセットキャンセル設定システムにおいて、  
前記スイッチを接続させる手段と、  
前記最終段の増幅回路の出力電圧を計測する手段と、  
計測した前記最終段の増幅回路の出力電圧と前記基準電圧との差電圧が閾値を超えると前記キャンセル電圧を可変する手段と、  
前記差電圧が前記閾値以下となると前記スイッチを遮断させる手段と  
を有することを特徴とするオフセットキャンセル設定システム。

30

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は半導体集積回路装置及びオフセットキャンセル設定システムに係り、縦続接続される複数の増幅回路を搭載した半導体集積回路装置及びオフセットキャンセル設定システムに関する。

40

**【背景技術】****【0002】**

従来から、微小電圧信号を増幅するため縦続接続した複数段の増幅回路を有する半導体集積回路装置がある。

**【0003】**

図 5 は、従来の半導体集積回路装置の一例の回路構成図を示す。同図中、端子 1 から入力される微小電圧信号は増幅回路 2 に供給されて増幅される。増幅回路 2 の出力信号はカップリングコンデンサ  $C_f 1$  を介して増幅回路 3 に供給されて増幅される。

**【0004】**

50

増幅回路 3 の出力信号はカップリングコンデンサ  $C_{f2}$  を介して増幅回路 4 に供給されて増幅される。増幅回路 4 の出力信号はカップリングコンデンサ  $C_{f3}$  を介して端子 5 から出力される。

【0005】

定電圧回路 6 は基準電圧  $V_{ref}$  を増幅回路 2, 3, 4 それぞれの演算増幅器の反転入力端子に供給する。また、定電圧回路 6 は基準電圧  $V_{ref}$  を抵抗  $R_{f1}$ ,  $R_{f2}$ ,  $R_{f3}$  を介して増幅回路 3, 4 それぞれの演算増幅器の非反転入力端子及び端子 5 に供給してこれらの動作点を基準電圧  $V_{ref}$  に固定している。

【0006】

なお、フィルタを必要としないオフセット除去回路が知られている（例えば特許文献 1 参照）。この他にも様々な種類の多種のオフセット調整回路が知られている（例えば特許文献 2, 3 参照）。

【特許文献 1】特開平 5 - 235659 号公報

【特許文献 2】特開平 9 - 138141 号公報

【特許文献 3】特開平 11 - 194160 号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

従来は、増幅回路 2, 3, 4 それぞれの出力をカップリングコンデンサ  $C_{f1}$ ,  $C_{f2}$ ,  $C_{f3}$  により次段に接続すると共に、抵抗  $R_{f1}$ ,  $R_{f2}$ ,  $R_{f3}$  を介して基準電圧  $V_{ref}$  を供給し動作点を固定している。

【0008】

カップリングコンデンサ  $C_{f1}$  と抵抗  $R_{f1}$ 、カップリングコンデンサ  $C_{f2}$  と抵抗  $R_{f2}$ 、カップリングコンデンサ  $C_{f3}$  と抵抗  $R_{f3}$  それぞれは高域フィルタを構成している。端子 1 に入力される微小電圧信号の帯域が例えば 100 Hz 以上である場合には、上記高域フィルタのカットオフ周波数を 100 Hz 未満としなければならず、時定数  $C_{f1} \cdot R_{f1}$ ,  $C_{f2} \cdot R_{f2}$ ,  $C_{f3} \cdot R_{f3}$  それぞれは、かなり大きい値となる。

【0009】

例えば  $C_{f1} = 3300 \text{ pF}$ ,  $R_{f1} = 500 \text{ k}$  となり、これらのカップリングコンデンサと抵抗を形成するための半導体チップ上の面積が大きくなり、面積の増大に伴いコストが高くなるという問題があった。また、これらのカップリングコンデンサと抵抗を半導体集積回路に外付けすると、部品点数が増大するという問題があった。

【0010】

本発明は、上記の点に鑑みてなされたもので、縦続接続された増幅回路の段間のカップリングコンデンサをなくしオフセットキャンセルを行う半導体集積回路装置及びオフセットキャンセル設定システムを提供することを目的とする。

【課題を解決するための手段】

【0011】

本発明の一実施態様による半導体集積回路装置は、縦続接続される複数の増幅回路（11, 12, 13）を搭載した半導体集積回路装置において、

発生したキャンセル電圧と最終段直前の増幅回路（12）の出力信号を加算して最終段の増幅回路に供給するオフセットキャンセル回路（14）を有する。

【0012】

好ましくは、前記オフセットキャンセル回路（14）は、前記キャンセル電圧を発生する可変定電圧回路（16）と、

前記最終段直前の増幅回路（12）の出力信号を最終段の増幅回路（13）に供給する第 1 の抵抗（ $R_7$ ）と、

前記第 1 の抵抗（ $R_7$ ）と一端を接続されており、前記可変定電圧回路（16）の出力する前記キャンセル電圧を最終段の増幅回路（13）に供給する第 2 の抵抗（ $R_8$ ）とを有し、

10

20

30

40

50

前記第 1 の抵抗 ( R 7 ) は、前記最終段直前の増幅回路 ( 1 3 ) の利得を設定する分圧抵抗 ( R 5 ) と同一抵抗値であり、

前記第 2 の抵抗 ( R 8 ) は、前記最終段直前の増幅回路 ( 1 3 ) の利得を設定する帰還抵抗 ( R 6 ) と同一抵抗値である。

【 0 0 1 3 】

好ましくは、前記第 1 の抵抗 ( R 7 ) と前記最終段直前の増幅回路の利得を設定する分圧抵抗 ( R 5 ) は、互いに連動した可変抵抗である。

【 0 0 1 4 】

好ましくは、前記縦続接続される複数の増幅回路の初段の増幅回路に信号を供給する入力端子 ( 2 0 ) と基準電圧を供給する定電圧回路 ( 1 5 ) との間を接続又は遮断するスイッチ ( 3 0 ) を有し、

前記スイッチ ( 3 0 ) を接続させて前記可変定電圧回路 ( 1 6 ) の出力する前記キャンセル電圧の調整を行う。

【 0 0 1 5 】

本発明の一実施態様によるオフセットキャンセル設定システムは、請求項 4 記載の半導体集積回路装置のキャンセル電圧を調整するオフセットキャンセル設定システムにおいて、

前記スイッチ ( 3 0 ) を接続させる手段 ( S 1 ) と、

前記最終段の増幅回路の出力電圧を計測する手段 ( S 4 ) と、

計測した前記最終段の増幅回路の出力電圧と前記基準電圧との差電圧が閾値を超えると前記キャンセル電圧を可変する手段 ( S 8 ) と、

前記差電圧が前記閾値以下となると前記スイッチ ( 3 0 ) を遮断させる手段 ( S 9 ) とを有する。

【 0 0 1 6 】

なお、上記括弧内の参照符号は、理解を容易にするために付したものであり、一例にすぎず、図示の態様に限定されるものではない。

【発明の効果】

【 0 0 1 7 】

本発明によれば、縦続接続された増幅回路の段間のカップリングコンデンサをなくしオフセットキャンセルを行うことができる。

【発明を実施するための最良の形態】

【 0 0 1 8 】

< 第 1 実施形態 >

図 1 は、本発明の半導体集積回路装置の第 1 実施形態の回路構成図を示す。同図中、半導体集積回路装置 1 0 は、縦続接続された非反転増幅回路 1 1 , 1 2 , 1 3 と、オフセットキャンセル回路 1 4 を有している。

【 0 0 1 9 】

増幅回路 1 1 , 1 2 , 1 3 それぞれは非反転入力端子に信号を入力され、反転入力端子に利得を設定する 2 つの抵抗 R 1 ~ R 6 が接続された演算増幅器 O P A 1 , O P A 2 , O P A 3 から構成されている。抵抗 R 1 , R 3 , R 5 それぞれの一端には定電圧回路 1 5 の正極から基準電圧 V r e f が供給されている。定電圧回路 1 5 の負極は接地されている。

【 0 0 2 0 】

ここで、増幅回路 1 3 において、抵抗 R 6 は演算増幅器 O P A 3 の出力を演算増幅器 O P A 3 の反転入力端子に帰還する帰還抵抗であり、抵抗 R 5 は演算増幅器 O P A 3 の出力を抵抗 R 6 と共に分圧する分圧抵抗である。そして、増幅回路 1 3 の利得は R 6 / R 5 で表される。増幅回路 1 1 , 1 2 の抵抗 R 1 , R 2 , R 3 , R 4 についても同様である。

【 0 0 2 1 】

なお、増幅回路 1 1 の利得は例えば数 1 0 倍程度であり、増幅回路 1 2 の利得は例えば数倍程度である。増幅回路 1 3 の 2 つの抵抗のうち的一方である抵抗 R 5 は可変抵抗とされており、増幅回路 1 3 の利得を可変することができ、増幅回路 1 3 の利得は例えば数倍

10

20

30

40

50

から数 10 倍まで可変される。

【0022】

オフセットキャンセル回路 14 は、キャンセル電圧  $V_{c1}$  を発生する可変定電圧回路 16 と、キャンセル電圧  $V_{c1}$  を非反転入力端子に供給され、出力端子を反転入力端子に接続されたバッファアンプ構成の演算増幅器 OPA4 と、抵抗  $R7$  ,  $R8$  から構成されている。

【0023】

抵抗  $R7$  は一端を増幅回路 12 の出力端子に接続され、他端を増幅回路 13 の入力端子及び抵抗  $R8$  の他端に接続されている。抵抗  $R8$  は一端を演算増幅器 OPA4 の出力端子に接続され、他端を増幅回路 13 の入力端子に接続されている。

10

【0024】

オフセットキャンセル回路 14 の 2 つの抵抗のうち的一方である抵抗  $R7$  は可変抵抗とされている。抵抗  $R5$  ,  $R7$  は互いに連動し同一抵抗値とされている。また、抵抗  $R6$  ,  $R8$  は同一抵抗値とされている。

【0025】

半導体集積回路装置 10 の外部端子 20 から入力される信号電圧  $V_{in1}$  は、増幅回路 11 , 12 で増幅されたのち、オフセットキャンセル回路 14 が出力するキャンセル電圧  $V_{c1}$  を加算され、初段の増幅回路 11 と第 2 段の増幅回路 12 で発生したオフセット電圧をキャンセルされたのち、最終段の増幅回路 13 で増幅されて外部端子 21 から出力される。なお、外部端子 22 は定電圧回路 15 の正極に接続されている。

20

【0026】

ここで、増幅回路 12 の出力電圧  $V_{out2}$  は増幅回路 11 , 12 で発生したオフセット電圧  $V_{of2}$  を含んでいる場合、増幅回路 13 の出力電圧  $V_{out3}$  に含まれるオフセット電圧  $V_{of3}$  は (1) 式で表される。

【0027】

$$V_{of3} = (R6 / R5) \cdot V_{of2} \quad \dots (1)$$

また、増幅回路 13 の入力電圧を  $V_{in3}$ 、抵抗  $R7$  ,  $R8$  を流れる電流を  $I1$  ,  $I2$  とすると、 $I1 = I2$  であるから、(2) 式が得られる。

【0028】

$$\begin{aligned} (V_{out2} - V_{in3}) / R7 &= (V_{in3} - V_{c1}) / R8 \\ V_{out2} &= R7 / R8 \cdot V_{in3} - R7 / R8 \cdot V_{c1} + V_{in3} \\ &= \{ (R7 + R8) / R8 \} \cdot V_{in3} - \{ R7 / R8 \} \cdot V_{c1} \quad \dots (2) \end{aligned}$$

30

また、増幅回路 12 の出力電圧  $V_{out2}$  に含まれるオフセット電圧  $V_{of2}$  は (3) 式で表される。

【0029】

$$V_{out2} = V_{of2} + V_{ref} \quad \dots (3)$$

ここで、オフセット電圧  $V_{of2}$  をキャンセルするには (2) 式において、 $V_{in3} = V_{ref}$  とすれば良く、この条件で (2) , (3) 式から (4) 式が得られる。

【0030】

$$V_{of2} = (R7 / R8) \cdot (V_{ref} - V_{c1}) \quad \dots (4)$$

40

また、(4) 式を (1) 式に代入して (5) 式が得られる。

【0031】

$$V_{of3} = (R6 / R5) \cdot (R7 / R8) \cdot (V_{ref} - V_{c1}) \quad \dots (5)$$

ここで、 $R5 = R7$  ,  $R6 = R8$  であるため、(6) 式が得られる。

【0032】

$$V_{of3} = V_{ref} - V_{c1} \quad \dots (6)$$

すなわち、オフセットキャンセル回路 14 で用いた抵抗比  $R7 / R8$  を増幅回路 13 の利得を決定する抵抗比  $R6 / R5$  の逆数とすることにより、キャンセル電圧  $V_{c1}$  のみをパラメータとして調整すれば、増幅回路 13 の利得の変化に拘わらず、増幅回路 13 の出

50

力電圧のオフセット電圧  $V_{of3}$  をキャンセルすることができる。

【0033】

図2に、抵抗  $R_5$  ,  $R_7$  を互いに連動した可変抵抗として抵抗値を可変し、増幅回路13の利得 = 2 , 30 それぞれの場合のキャンセル電圧  $V_{c1}$  とオフセット電圧  $V_{of3}$  の関係を実線、一点鎖線それぞれで示す。この図から利得が変化してもキャンセル電圧  $V_{c1}$  とオフセット電圧  $V_{of3}$  の関係が変わらないことが分かる。

【0034】

また、図2に示すようなキャンセル電圧  $V_{c1}$  / オフセット電圧  $V_{of3}$  特性を得ておけば、オフセット電圧  $V_{of3}$  を計測して計測値が  $V_a$  の場合、キャンセル電圧  $V_{c1}$  / オフセット電圧  $V_{of3}$  特性からオフセット電圧  $V_{of3} = V_a$  に対応するキャンセル電圧  $V_{c1} = V_b$  を求め、可変定電圧回路16の発生するキャンセル電圧  $V_{c1}$  を  $V_b$  とする調整を行う。これにより、オフセット電圧  $V_{of3}$  を0にすることができる。

【0035】

なお、上記実施形態では、抵抗  $R_5$  ,  $R_7$  を可変抵抗としているが、抵抗  $R_5$  ,  $R_7$  を固定抵抗とし、抵抗  $R_6$  ,  $R_8$  を可変抵抗（互いに連動し同一抵抗値）として良く、上記実施形態に限定されるものではない。

【0036】

また、上記実施形態では、3段の増幅回路11 , 12 , 13 が縦続接続されているが、2段又は4段以上の増幅回路が縦続接続されても良く、この場合、オフセットキャンセル回路は最終段の増幅回路とその前段の増幅回路との間に設けられる。

【0037】

< 第2実施形態 >

ところで、半導体集積回路装置10の外部端子20 , 22 には、抵抗（数100k）及びカップリングコンデンサが接続され、カップリングコンデンサを介して信号源に接続される。信号源から外部端子20 , 22 までの配線や抵抗及びカップリングコンデンサのアンテナ効果で拾った外来ノイズが外部端子20に入来する。

【0038】

この外来ノイズは増幅回路11 , 12 , 13 で増幅されるために、外部端子21の電圧は外来ノイズによる変動が顕著になり、信号源の出力を停止させた状態で外部端子21のオフセット電圧  $V_{of3}$  の計測が困難になる。これを解決するのが以下に説明する実施形態である。

【0039】

図3は、本発明の半導体集積回路装置の第2実施形態の回路構成図を示す。同図中、図1と同一部分には同一符号を付す。図3において、半導体集積回路装置10は、縦続接続された増幅回路11 , 12 , 13 と、オフセットキャンセル回路14を有している。

【0040】

増幅回路11 , 12 , 13 それぞれは非反転入力端子に信号を入力され、反転入力端子に利得を設定する2つの抵抗  $R_1 \sim R_6$  が接続された演算増幅器  $OPA_1$  ,  $OPA_2$  ,  $OPA_3$  から構成されている。抵抗  $R_1$  ,  $R_3$  ,  $R_5$  それぞれの一端には定電圧回路15の正極から基準電圧  $V_{ref}$  が供給されている。定電圧回路15の負極は接地されている。

【0041】

ここで、増幅回路13において、抵抗  $R_6$  は演算増幅器  $OPA_3$  の出力を演算増幅器  $OPA_3$  の反転入力端子に帰還する帰還抵抗であり、抵抗  $R_5$  は演算増幅器  $OPA_3$  の出力を抵抗  $R_6$  と共に分圧する分圧抵抗である。そして、増幅回路13の利得は  $R_6 / R_5$  で表される。増幅回路11 , 12 の抵抗  $R_1$  ,  $R_2$  ,  $R_3$  ,  $R_4$  についても同様である。

【0042】

なお、増幅回路11の利得は例えば数10倍程度であり、増幅回路12の利得は例えば数倍程度である。増幅回路13の2つの抵抗のうち的一方である抵抗  $R_5$  は可変抵抗とされており、増幅回路13の利得を可変することができ、増幅回路13の利得は例えば数倍から数10倍まで可変される。

10

20

30

40

50

## 【 0 0 4 3 】

オフセットキャンセル回路 1 4 は、キャンセル電圧  $V_{c1}$  を発生する可変定電圧回路 1 6 と、キャンセル電圧  $V_{c1}$  を非反転入力端子に供給され、出力端子を反転入力端子に接続されたバッファアンプ構成の演算増幅器 O P A 4 と、抵抗  $R_7$  ,  $R_8$  から構成されている。

## 【 0 0 4 4 】

抵抗  $R_7$  は一端を増幅回路 1 2 の出力端子に接続され、他端を増幅回路 1 3 の入力端子に接続されている。抵抗  $R_8$  は一端を演算増幅器 O P A 4 の出力端子に接続され、他端を増幅回路 1 3 の入力端子に接続されている。

## 【 0 0 4 5 】

オフセットキャンセル回路 1 4 の 2 つの抵抗のうち的一方である抵抗  $R_7$  は可変抵抗とされている。抵抗  $R_5$  ,  $R_7$  は互いに連動し同一抵抗値とされている。また、抵抗  $R_6$  ,  $R_8$  は同一抵抗値とされている。

## 【 0 0 4 6 】

半導体集積回路装置 1 0 の外部端子 2 2 は定電圧回路 1 5 の正極に接続されている。半導体集積回路装置 1 0 の内部において、外部端子 2 0 , 2 2 間には開閉スイッチ 3 0 が設けられており、また、外部端子 2 1 と定電圧回路 1 5 の正極との間には選択スイッチ 3 1 が設けられている。

## 【 0 0 4 7 】

開閉スイッチ 3 0 は制御ロジック部 4 0 からの制御信号に応じて閉成（オン）／開成（オフ）し、制御信号が供給されないときは常時オフする。選択スイッチ 3 1 は制御ロジック部 4 0 からの制御信号に応じ、制御ロジック部 4 0 の A D 変換入力端子 4 1 に定電圧回路 1 5 の正極又は外部端子 2 1 を接続する。

## 【 0 0 4 8 】

半導体集積回路装置 1 0 の外部において、外部端子 2 0 にカップリングコンデンサ  $C_0$  の一端が接続され、カップリングコンデンサ  $C_0$  の他端に信号源 2 3 が接続されている。また、外部端子 2 2 は抵抗  $R_0$  （数 1 0 0 k ）を介してカップリングコンデンサ  $C_0$  の一端に接続されている。

## 【 0 0 4 9 】

本実施形態では、オフセットキャンセル設定を行う際に開閉スイッチ 3 0 を閉成させて外部端子 2 0 , 2 2 間を接続（短絡）する。これにより、入力インピーダンスが低下しノイズ成分を除去することができ、外部端子 2 0 が基準電圧  $V_{ref}$  に固定され、外来ノイズによって外部端子 2 0 の電圧が変動しなくなる。

## 【 0 0 5 0 】

オフセットキャンセル設定を終了した後は、開閉スイッチ 3 0 を開成させて外部端子 2 0 , 2 2 間を遮断（開放）する。これにより、半導体集積回路装置 1 0 の外部端子 2 0 から入力される信号電圧  $V_{in1}$  は、増幅回路 1 1 , 1 2 で増幅されたのち、オフセットキャンセル回路 1 4 が出力するキャンセル電圧  $V_{c1}$  を加算され、増幅回路 1 1 , 1 2 で発生したオフセット電圧をキャンセルされたのち、増幅回路 1 3 で増幅されて外部端子 2 1 から出力される。

## 【 0 0 5 1 】

図 4 は、制御ロジック部 4 0 が実行するオフセットキャンセル設定処理の一実施形態のフローチャートを示す。同図中、ステップ S 1 で制御ロジック部 4 0 は端子 4 4 から開閉スイッチ 3 0 に制御信号を供給してオンさせ、端子 4 2 から選択スイッチ 3 1 に制御信号を供給して選択スイッチ 3 1 に定電圧回路 1 5 の正極を選択接続させる。その後、ステップ S 2 で A D 変換入力端子 4 1 に供給される基準電圧  $V_{ref}$  を測定する。

## 【 0 0 5 2 】

次に、ステップ S 3 で制御ロジック部 4 0 は端子 4 3 から抵抗  $R_5$  ,  $R_7$  に制御信号を供給して増幅回路 1 3 の利得を任意の値に設定する。ステップ S 4 では制御ロジック部 4 0 は端子 4 2 から選択スイッチ 3 1 に制御信号を供給して選択スイッチ 3 1 に外部端子 2

10

20

30

40

50

1を選択接続させ、キャンセル電圧 $V_{cl} = V_{ref}$ とする制御信号を生成して端子45から可変定電圧回路16に供給する。

【0053】

ステップS5では端子41に入力される外部端子21の出力電圧 $V_{out3}$ をAD変換して測定する。次に、ステップS6でオフセット量＝出力電圧 $V_{out3}$ －基準電圧 $V_{ref}$ を算出する。

【0054】

ステップS7では算出したオフセット量が予め決められている閾値以下であるか否かを判別する。オフセット量＞閾値の場合にはステップS8で、オフセット量を小さくする方向にキャンセル電圧 $V_{cl}$ を変更し、変更したキャンセル電圧 $V_{cl}$ とする制御信号を生成して端子45から可変定電圧回路16に供給してステップS5に進む。

10

【0055】

一方、オフセット量 閾値の場合にはステップS9でキャンセル電圧 $V_{cl}$ を確定させてオフセットキャンセル設定を完了し、端子44から開閉スイッチ30に制御信号を供給してオフさせて、この処理を終了する。

【0056】

このようにして、外来ノイズの影響を受けないで、オフセット電圧 $V_{of3}$ をキャンセルするためのキャンセル電圧 $V_{cl}$ を自動的に設定することができる。

【図面の簡単な説明】

【0057】

20

【図1】本発明の半導体集積回路装置の第1実施形態の回路構成図である。

【図2】キャンセル電圧／オフセット電圧特性図である。

【図3】本発明の半導体集積回路装置の第2実施形態の回路構成図である。

【図4】オフセットキャンセル設定処理の一実施形態のフローチャートである。

【図5】従来の半導体集積回路装置の一例の回路構成図である。

【符号の説明】

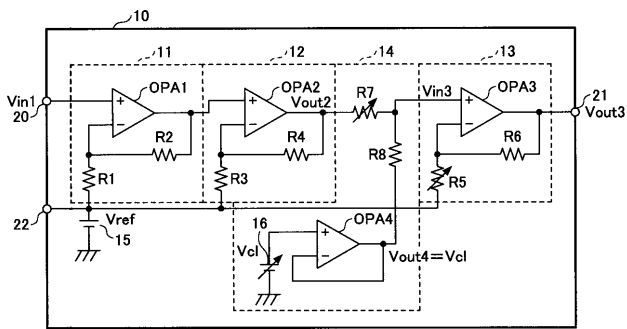
【0058】

- 10 半導体集積回路装置
- 11, 12, 13 増幅回路
- 14 オフセットキャンセル回路
- 15 定電圧回路
- 16 可変定電圧回路
- 20～22 外部端子
- 30 開閉スイッチ
- 31 選択スイッチ
- 40 制御ロジック部
- C0 カップリングコンデンサ
- OPA1～OPA4 演算増幅器
- R0～R8 抵抗

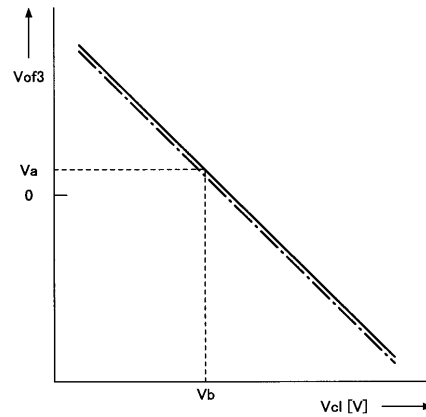
30



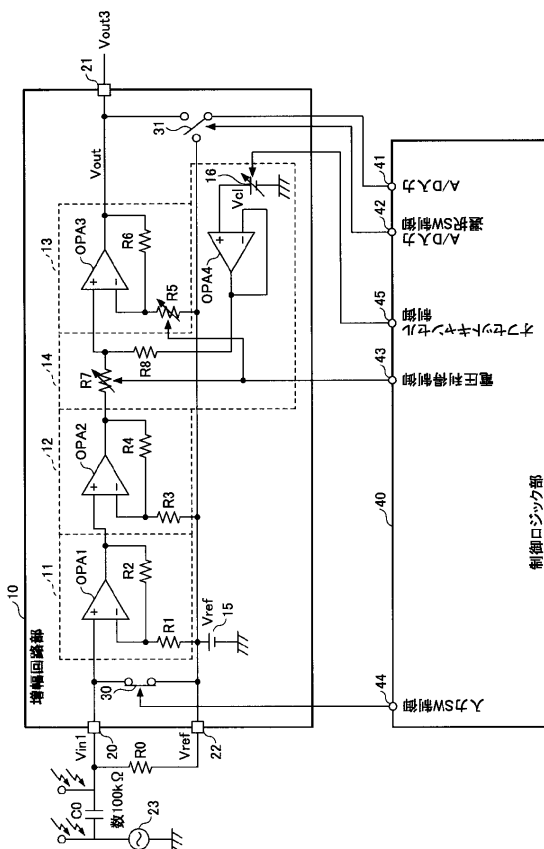
【図 1】



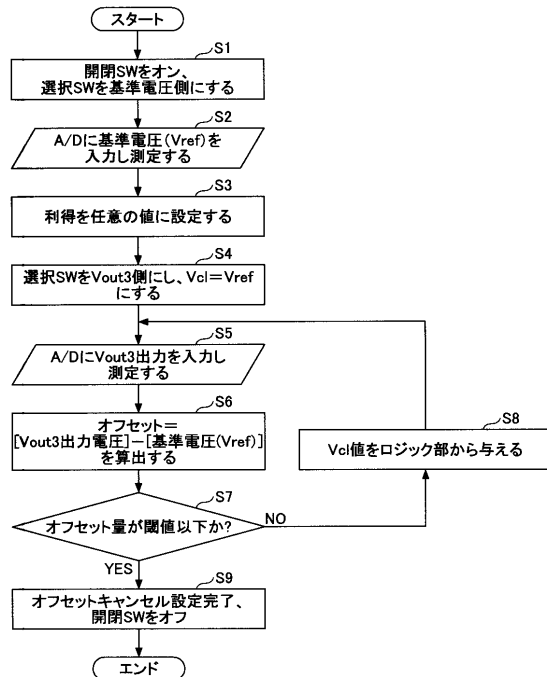
【図 2】



【図 3】



【図 4】



【図 5】

