

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年8月13日(13.08.2020)



(10) 国際公開番号

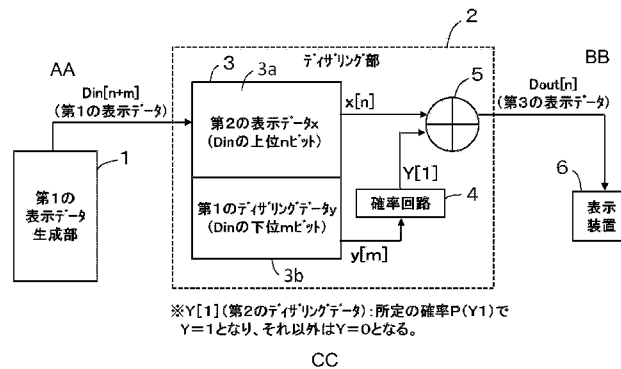
WO 2020/162017 A1

- (51) 国際特許分類:
G09G 3/20 (2006.01) *H04N 5/66* (2006.01)
G09G 3/36 (2006.01)
- (21) 国際出願番号: PCT/JP2019/047392
- (22) 国際出願日: 2019年12月4日(04.12.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2019-018079 2019年2月4日(04.02.2019) JP
- (71) 出願人: 京セラ株式会社 (KYOCERA CORPORATION) [JP/JP]; 〒6128501 京都府京都市伏見区竹田鳥羽殿町6番地 Kyoto (JP).
- (72) 発明者: 仲光 翔(NAKAMITSU, Sho); 〒6128501 京都府京都市伏見区竹田鳥羽殿町6番地 京セラ株式会社内 Kyoto (JP).
- (74) 代理人: 西教 圭一郎 (SAIKYO, Keiichiro); 〒5410052 大阪府大阪市中央区安土町1丁目8番15号 野村不動産大阪ビル9階 西教特許事務所 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: DISPLAY DATA GENERATION DEVICE AND DISPLAY DEVICE

(54) 発明の名称: 表示データ生成装置および表示装置

[図1A]



※Y[1](第2のディザリングデータ): 所定の確率P(Y1)でY=1となり、それ以外はY=0となる。

CC

- 1 First display data generation unit
2 Dithering unit
3a Second display data x (higher-order n bits of Din)
3b First dithering data y (lower-order m bits of Din)
4 Probability circuit
6 Display device
AA First display data
BB Third display data
CC Y[1] (second dithering data): Y=1 at a prescribed probability P(Y1), but otherwise Y=0.

(57) Abstract: This display data generation device is provided with: a first display data generation unit (1) which generates first display data Din[n+m] including binarized higher-order bit data (n-bit) and binarized lower-order bit data (m-bit); a data separation unit (3) which separates the binarized higher-order bit data and the binarized lower-order bit data as second display data x and first dithering data y (=y[m]), respectively; a probability circuit (4) whereby second dithering data Y[1] that is to be added to the second display data x (=x[n]) is determined to be "1" at a variable probability based on the bit

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

count m and the value of the first dithering data $y[m]$; and a second display data generation unit (5) which feeds, to a display device (6), third display data $Dout[n]$ generated by adding the second dithering data $Y[1]$ to the second display data $x[n]$.

(57) 要約：表示データ生成装置は、2値化上位ビットデータ（ n ビット）と2値化下位ビットデータ（ m ビット）とを有する第1の表示データ $Din[n+m]$ を生成する第1の表示データ生成部（1）と、2値化上位ビットデータを第2の表示データ x とし、2値化下位ビットデータを第1のディザリングデータ y （ $=y[m]$ ）として分離するデータ分離部（3）と、第2の表示データ x （ $=x[n]$ ）に加算する第2のディザリングデータ $Y[1]$ を、第1のディザリングデータ $y[m]$ のビット数 m および値に基づく可変の確率で「1」に決定する確率回路（4）と、第2の表示データ $x[n]$ に第2のディザリングデータ $Y[1]$ を加算して生成した第3の表示データ $Dout[n]$ を、表示装置（6）に供給する第2の表示データ生成部（5）と、を備える。

明 細 書

発明の名称：表示データ生成装置および表示装置

技術分野

[0001] 本開示は、アクティブマトリックス方式で駆動される表示装置の単位画素部のそれぞれにディザリングデータを含む表示データを生成し供給する表示データ生成装置および表示装置に関する。

背景技術

[0002] 従来のアクティブマトリクス型の液晶表示装置（Liquid Crystal Display : LCD）の基本構成の1例が、例えば特許文献1に記載されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2004-78059号公報

発明の概要

[0004] 本開示の表示データ生成装置は、複数の単位画素部を有しアクティブマトリックス方式で駆動される表示装置の前記単位画素部のそれぞれに、ディザリングデータを含む表示データを生成し供給する表示データ生成装置であって、複数ビットから成る2値化上位ビットデータと、1ビット以上から成る2値化下位ビットデータと、を有する第1の表示データを、生成する第1の表示データ生成部と、前記2値化上位ビットデータを第2の表示データとし、前記2値化下位ビットデータを第1のディザリングデータとして分離するデータ分離部と、前記第2の表示データに加算する第2のディザリングデータを、前記第1のディザリングデータのビット数および値に基づく確率で「1」に決定し、それ以外の場合は「0」に決定するとともに、前記確率を変変とする確率可変部を有する確率回路と、前記第2の表示データに前記第2のディザリングデータを加算して生成した第3の表示データを、前記表示装置に供給する第2の表示データ生成部と、を備える構成である。

[0005] 本開示の表示装置は、上記本開示の表示データ生成装置を備える表示装置

であって、前記表示データ生成装置で生成した前記第3の表示データを取り込むか否かを選択する選択部を備えている構成である。

図面の簡単な説明

[0006] 本開示の目的、特色、および利点は、下記の詳細な説明と図面とからより明確になるであろう。

[図1A]本開示の表示データ生成装置について実施の形態の1例を示すものであり、表示データ生成装置のブロック回路図である。

[図1B]本開示の表示データ生成装置について実施の形態の1例を示すものであり、確率回路において確率を決定する演算式である。

[図2]本開示の表示データ生成装置について実施の形態の他例を示すものであり、4フレームに1回の割合でディザリング処理を行うことを説明する表である。

[図3A]図1Aに示す確率回路のブロック回路図である。

[図3B]図1Aの確率回路に含まれる複数のルックアップテーブルによって確率が可変とされることを説明する表である。

[図4A]図3Aの確率回路に含まれる複数のルックアップテーブルのうちの1つの動作を説明する表である。

[図4B]図3Aの確率回路に含まれる複数のルックアップテーブルのうちの1つの動作を説明する表である。

[図4C]図3Aの確率回路に含まれる複数のルックアップテーブルのうちの1つの動作を説明する表である。

[図5A]第1のディザリングデータのビット数 m が2、10進法による値 y_m が0～3、10進法による最大値 $y_{\max}$ が3である場合に、図3Aの確率回路に含まれる4つのルックアップテーブルのうちの1つの動作を説明する表である。

[図5B]第1のディザリングデータのビット数 m が2、10進法による値 y_m が0～3、10進法による最大値 $y_{\max}$ が3である場合に、図3Aの確率回路に含まれる4つのルックアップテーブルのうちの1つの動作を説明する表であ

る。

[図5C]第1のディザリングデータのビット数 m が2、10進法による値 y_m が0～3、10進法による最大値 $y_{\max}$ が3である場合に、図3Aの確率回路に含まれる4つのルックアップテーブルのうちの1つの動作を説明する表である。

[図5D]第1のディザリングデータのビット数 m が2、10進法による値 y_m が0～3、10進法による最大値 $y_{\max}$ が3である場合に、図3Aの確率回路に含まれる4つのルックアップテーブルのうちの1つの動作を説明する表である。

[図6]本開示の液晶表示装置が基礎とする構成のLCDの基本構成のブロック回路図である。

発明を実施するための形態

[0007] 以下、本開示の表示データ生成装置および表示装置の実施の形態について、図面を参照しながら説明する。但し、以下で参照する各図は、本実施の形態の表示データ生成装置および表示装置の主要な構成部材等を示している。従って、本実施の形態の表示データ生成装置および表示装置は、図に示されていない回路基板、配線導体、制御IC、LSI等の周知の構成部材を備えていてもよい。

[0008] まず、図6を参照して、本開示の液晶表示装置が基礎とする構成の液晶表示装置について説明する。

[0009] 本開示の液晶表示装置が基礎とする構成のアクティブマトリクス型の液晶表示装置(Liquid Crystal Display: LCD)の基本構成の1例を図6に示す。例えばIPS(In-Plane Switching)方式のLCDの場合、TFT21を含む画素電極部P11, P12, P13～P_m_nが多数形成されたTFTアレイ側基板20は、その上の第1の方向(例えば、行方向)に形成された複数本のゲート信号線GL1, GL2, GL3～GL_mと、第1の方向と交差する第2の方向(例えば、列方向)にゲート信号線GL1, GL2, GL3～GL_mと交差させて形成された複数本の画像信号線(ソース信号線)SL1, SL2, SL3～SL_nと、ゲート信号線GL1, GL2, GL3～

GLmと画像信号線SL1, SL2, SL3～SLnの交差部に形成された、TFT21、画素電極PE11, PE12, PE13～PEmn及びその画素電極PE11, PE12, PE13～PEmnとの間で液晶に印加する横電界（水平電界）を形成するための共通電極を含む画素電極部と、共通電極に共通電圧（Vcom）を供給する共通電圧線22と、を有する構成である。なお、図6において、23はゲート信号線GL1, GL2, GL3～GLmに順次ゲート信号を入力するゲート信号線駆動回路、24は画像信号線SL1, SL2, SL3～SLnに順次画像信号を入力する画像信号線駆動回路である。このIPS方式のLCDは、垂直電界によってツイステッドネマチック（Twisted Nematic: TN）液晶を駆動するLCDと比較して、コントラスト、グレー反転、色ずれ等の視野角特性を高めることができる。その結果、広視野角を得ることができるので、大型のLCDに好適に用いられている。

[0010] また、このようなLCDは高解像度化、多諧調化が進んでおり、それらに対応して画質を向上させるために、疑似的に階調数を増やすディザリング法が用いられている。ディザリング法は、実際の色数（階調数）よりも見かけ上多くの色数で画像を表示できるようにする方法である。ディザリング法を用いると、例えば、単一の画素部が特定の色調で必要以上に目立つ場合、その画素部の周辺を中間色として平均化し、必要以上に目立つことを抑えることができる。また、複数の画素部から成る或る画像領域と、その周辺の画像領域との間の色調差が大きいために、画像領域間に境界線が見えるような不自然なグラデーション、色ムラが生じている場合、ディザリング法を用いると、画像領域間の境界線が解消される。その結果、画像領域間が自然なグラデーションに見え、色ムラも解消される。

[0011] 本実施の形態の表示データ生成装置は、図1Aに示すように、複数の単位画素部を有しアクティブマトリックス方式で駆動される表示装置の単位画素部のそれぞれに、ディザリングデータを含む表示データを生成し供給する表示データ生成装置であって、複数ビット（nビット／nは2以上の整数）から成る2値化上位ビットデータと、1ビット以上（mビット／mは自然数）から成る2値化下位ビットデータと、を有する第1の表示データDin[n

+m] を、生成する第1の表示データ生成部1と、2値化上位ビットデータを第2の表示データxとし、2値化下位ビットデータを第1のディザリングデータy (= y[m]) として分離するデータ分離部3と、第2の表示データx (= x[n]) に加算する第2のディザリングデータY[1] を、第1のディザリングデータy[m] のビット数mおよび値に基づく確率で「1」に決定し、それ以外の場合は「0」に決定するとともに、確率を可変とする確率可変部を有する確率回路4と、第2の表示データx[n] に第2のディザリングデータY[1] を加算して生成した第3の表示データDout[n] を、表示装置6に供給する第2の表示データ生成部5と、備える構成である。なお、図1Aの構成において、符号2はディザリング部を示し、符号3aはデータ分離部3における第2の表示データxの格納部を示し、符号3bは第1のディザリングデータy (= y[m]) の格納部を示す。また、第2の表示データ生成部5は加算器等から成る。

[0012] 上記の構成により、以下の効果を奏する。第2のディザリングデータY[n] を確率をもって「1」または「0」に決定する確率回路4が、確率可変部を有していることから、種々の画像のディザリングを実施するにあたって高画質化が容易になるとともにその自由度が向上する。すなわち、種々の画像の画質を向上させることが容易になる。また、表示装置の各単位画素部で画像表示に用いられる駆動用の表示データとしての第3の表示データを生成し表示装置に直接的に供給できるので、表示メモリ等の表示データを一旦記憶する大容量のメモリが不要となる。その結果、表示装置に転送する表示データの転送速度が速くなるとともに、消費電力が低減され、さらには低コストな表示装置となる、という効果も奏する。なお、確率可変部は、図3Aに示すセクタ10、ルックアップテーブル(LUT)(0)12、LUT(1)13～LUT(ymax)14から構成される部位に相当する。

[0013] なお、本実施の形態の表示データ生成装置は、基本的には或る単位画素部において実行されるディザリング処理に関するものである。従って、或る単位画素部の周辺の単位画素部の表示データを参照して行うディザリング処理

に関するものではない。しかしながら、第1の表示データ $D_{in}[n+m]$ を生成する第1の表示データ生成部1において、第1の表示データ $D_{in}[n+m]$ に、周辺の単位画素部の表示データを断続的、周期的に含ませることによって、周辺の単位画素部の表示データを参照してディザリング処理を実行させることも可能である。

[0014] 本実施の形態の表示データ生成装置は、ディザリング処理プログラムがROM (Read Only Memory), RAM (Random Access Memory) 等に格納されたIC, LSI等の駆動素子であってよく、またその駆動素子と周辺回路および電子素子を基板上に搭載した駆動回路装置であってもよい。また、駆動素子、駆動回路装置は、表示装置の内部に配置されていてもよいが、表示装置の外部に外付けの部品として配置されていてもよい。

[0015] n ビット (n は2以上の整数) から成る2値化上位ビットデータと、 m ビット (m は自然数) から成る2値化下位ビットデータと、を有する第1の表示データ $D_{in}[n+m]$ において、例えば2値化上位ビットデータは2ビット〜12ビット程度である。12ビットを超えると、表示装置6の駆動回路等の各種回路が複雑化し、回路規模が大きくなる傾向がある。2値化下位ビットデータは、例えば1ビット〜4ビット程度である。4ビットを超えると、ディザリング部2が複雑化するとともに確率回路4におけるLUT等の小容量のメモリサイズが大きくなっていく傾向がある。

[0016] 図1Bは確率回路4において確率を決定する演算式である。この演算式に基づき、本実施の形態の確率回路4は以下のように動作する。確率回路4は、第1のディザリングデータ $y[m]$ のビット数を m (m は自然数)、第1のディザリングデータ $y[m]$ の10進法による値を y_m 、第1のディザリングデータ $y[m]$ の10進法による最大値を y_{max} としたとき、 $\{y_m / (y_{max} + 1)\} \times 100$ (%) の確率で第2のディザリングデータ $Y[1]$ を「1」に決定する。

[0017] 図1Bの演算式によると、例えば第1のディザリングデータ $y[m]$ のビット数 m が2である場合、第1のディザリングデータ $y[m]$ が「00」の

場合に10進法で「0」、 $y[m]$ が「01」の場合に10進法で「1」、 $y[m]$ が「10」の場合に10進法で「2」、 $y[m]$ が「11」の場合に10進法で「3」であることから、第2のディザリングデータ $Y[1]$ が「1」となる確率 $P(Y1)$ は、0%、 $1/4$ (25%)、 $2/4$ (50%)、 $3/4$ (75%)のいずれかの確率となる。

[0018] 従って、第1のディザリングデータ $y[m]$ のビット数 m と10進法による値 y_m と10進法による最大値 $y_{\max}$ とを種々に設定することによって、確率を可変にすることができる。また、確率は最大でも $\{y_{\max}/(y_{\max}+1)\} \times 100$ (%)となり、100 (%)にはならないので、100 (%)に相当するルックアップテーブル(LUT)の小容量のメモリを省いたり、常時動作させないようにすることができる。その結果、確率回路4の中に用いるルックアップテーブル(LUT)等の小容量のメモリの数を抑えたり、消費電力を抑えることができる。

[0019] 図2は、本実施の形態の表示データ生成装置について実施の形態の他例を示すものであり、4フレームに1回の割合でディザリング処理を行うことを説明する表である。図2に示すように、本実施の形態の表示データ生成装置の確率回路4は、選択された $(y_{\max}+1)$ 個のフレームのうち y_m 個のフレームにおいて、第2のディザリングデータ $Y[1]$ を「1」に決定することがよい。この場合、選択されたフレームにおいてディザリング処理を実施することができるので、種々の画像の高画質化に関してその自由度が向上する。なお、 m が2で $y[m]$ が「00」の場合には、10進法による値 y_m は0であるから、選択された $(y_{\max}+1)=4$ 個のフレームのうち $y_m=0$ 個のフレームにおいて第2のディザリングデータ $Y[1]$ を「1」に決定する。 m が2で $y[m]$ が「01」の場合には、10進法による値 y_m は1であるから、選択された $(y_{\max}+1)=4$ 個のフレームのうち $y_m=1$ 個のフレームにおいて第2のディザリングデータ $Y[1]$ を「1」に決定する。 m が2で $y[m]$ が「10」の場合には、10進法による値 y_m は2であるから、選択された $(y_{\max}+1)=4$ 個のフレームのうち $y_m=2$ 個のフレームにおいて

第2のディザリングデータ $Y[1]$ を「1」に決定する。 m が2で $y[m]$ が「11」の場合には、10進法による値 y_m は3であるから、選択された $(y_{\max}+1)=4$ 個のフレームのうち $y_m=3$ 個のフレームにおいて第2のディザリングデータ $Y[1]$ を「1」に決定する。図2に示す構成は、 m が2で $y[m]$ が「01」の場合であり、10進法による値 y_m は1であるから、選択された $(y_{\max}+1)=4$ 個のフレームのうち $y_m=1$ 個のフレームにおいて第2のディザリングデータ $Y[1]$ を「1」に決定する場合に相当する。

[0020] 図2は、第1の表示データ $D_{in}[8+2]$ が、8ビットから成る2値化上位ビットデータと、2ビットから成る2値化下位ビットデータと、を有する場合を示す。なお、2値化上位ビットデータは、表示装置の駆動用の第3の表示データ $D_{out}[n]$ に相当するデータである。2値化下位ビットデータは、第2のディザリングデータ $Y[1]$ に相当し、第2の表示データ $x[n]$ に加算されることによって、最終的には削減されることとなる。

[0021] 図2の例においては、第1フレーム～第4フレームのうち、第3フレームにおいてディザリング処理が実行されている。また、第5フレーム～第8フレームのうち、第5フレームにおいて「1」を加算するディザリング処理が実行されている。

[0022] また本実施の形態の表示データ生成装置は、図2に示すように、 $(y_{\max}+1)$ 個のフレーム（例えば、4個のフレーム）は、連続した $(y_{\max}+1)$ 個のフレームであることがよい。この場合、すべてのフレームをディザリング処理の対象とすることができるので、より効果的に高画質化ができる。

[0023] また本実施の形態の表示データ生成装置は、図3Aに示すように、確率回路4は、乱数発生回路11を備えており、乱数発生回路11は、 $(y_{\max}+1)$ 個のフレームのうち、第2のディザリングデータ $Y[1]$ を「1」に決定するフレームを選択することがよい。この場合、表示画像において不自然なグラデーション、色ムラが発生することを効果的に抑えることができる。また乱数発生回路11は、 $(y_{\max}+1)$ 個のフレームのうち、第2のディザリ

ングデータ $Y[1]$ を「1」に決定するフレームを、確率を可変として選択することもできる。

[0024] 図3Aの確率回路4において、セクタ10は、第1のディザリングデータ $y[m]$ のビット数 m と値（2進法による値）によって、 $OUT1$ 、 $OUT2 \sim OUT_{y_{max}+1}$ のいずれかの出力信号を選択する。 m が2で $y[m]$ が「00」の場合、出力信号 $OUT1$ が選択される。 m が2で $y[m]$ が「01」の場合、出力信号 $OUT2$ が選択される。 m が2で $y[m]$ が「11」（= $y_{max} : 10$ 進法で3）の場合、出力信号 $OUT_{y_{max}+1}$ が選択される。

[0025] そして、出力信号 $OUT1$ 、 $OUT2 \sim OUT_{y_{max}+1}$ のいずれかは、 $LUT(0)$ 、 $LUT(1) \sim LUT(y_{max})$ のいずれかのイネーブル EN 端子に入力されて、 $LUT(0)$ 、 $LUT(1) \sim LUT(y_{max})$ のいずれか1つを活性化（起動）し動作させる。出力信号 $OUT1$ は $LUT(0)$ のイネーブル端子 EN に入力されて $LUT(0)$ を活性化する。出力信号 $OUT2$ は $LUT(1)$ のイネーブル端子 EN に入力されて $LUT(1)$ を活性化する。出力信号 $OUT_{y_{max}+1}$ は $LUT(y_{max})$ のイネーブル端子 EN に入力されて $LUT(y_{max})$ を活性化する。

[0026] セクタ10からの出力信号 $OUT1$ 、 $OUT2 \sim OUT_{y_{max}+1}$ のいずれかの出力とともに、乱数発生回路11から $LUT(0)$ 、 $LUT(1) \sim LUT(y_{max})$ の各入力端子 IN に、ランダム選択信号を入力する。ランダム選択信号は、図4A、図4Bおよび図4Cに示すように、 $LUT(0)$ 、 $LUT(1) \sim LUT(y_{max})$ のうちの活性化した1つにおいて、1個の OUT データを選択させる。

[0027] 例えば、 $LUT(0)$ が活性化している場合、図4Aに示すように、 $LUT(0)$ の OUT データは全て「0」であるので、 OUT データは必ず「0」になる。すなわち、 $LUT(0)$ は、図3Bの $LUT(0)$ の欄に示すように、 $\{0 / (y_{max} + 1)\} \times 100$ (%) の確率で、第2のディザリングデータ $Y[1]$ を「1」に決定する。

- [0028] LUT (1) が活性化している場合、図4Bに示すように、LUT (1) のOUTデータは1個だけ「1」で残りは全て「0」であるので、OUTデータは $\{1 / (y_{max} + 1)\} \times 100 (\%)$ の確率で「1」となる。すなわち、LUT (1) は、図3BのLUT (1) の欄に示すように、 $\{1 / (y_{max} + 1)\} \times 100 (\%)$ の確率で、第2のディザリングデータY [1] を「1」に決定する。
- [0029] LUT (y_{max}) が活性化している場合、図4Cに示すように、LUT (y_{max}) のOUTデータは1個だけ「0」で残りは全て「1」であるので、OUTデータは $\{y_{max} / (y_{max} + 1)\} \times 100 (\%)$ の確率で「1」となる。すなわち、LUT (y_{max}) は、図3BのLUT (y_{max}) の欄に示すように、 $\{y_{max} / (y_{max} + 1)\} \times 100 (\%)$ の確率で、第2のディザリングデータY [1] を「1」に決定する。
- [0030] このように、LUT (0) , LUT (1) ~ LUT (y_{max}) のうちの活性化したいいずれか1つが、その固有の確率でもって第2のディザリングデータY [1] を「1」に決定する。換言すれば、確率を変動させるためには、LUT (0) , LUT (1) ~ LUT (y_{max}) のうちいずれか1つを活性化させればよいこととなる。
- [0031] 図5A、図5B、図5Cおよび図5Dは、第1のディザリングデータy [m] のビット数mが2、10進法による値ymが0~3、10進法による最大値y_{max}が3である場合に、図3Aの確率回路に含まれる4つのLUT (0) ~ LUT (3) のそれぞれの動作を説明する表である。LUT (0) は、 $\{0 / (3 + 1)\} \times 100 (\%)$ の確率で、第2のディザリングデータY [1] を「1」に決定するように動作する。LUT (1) は、 $\{1 / (3 + 1)\} \times 100 (\%)$ の確率で、第2のディザリングデータY [1] を「1」に決定するように動作する。LUT (2) は、 $\{2 / (3 + 1)\} \times 100 (\%)$ の確率で、第2のディザリングデータY [1] を「1」に決定するように動作する。LUT (3) は、 $\{3 / (3 + 1)\} \times 100 (\%)$ の確率で、第2のディザリングデータY [1] を「1」に決定するように動作する。

。このように、LUT (0) ~ LUT (3) のいずれかを活性化させることにより、0 (%) , 25 (%) , 50 (%) , 75 (%) のいずれかの確率で、第2のディザリングデータY [1] を「1」に決定することができる。すなわち、第2のディザリングデータY [1] を「1」に決定する確率を、0 (%) , 25 (%) , 50 (%) , 75 (%) のいずれかに可変とすることができる。

[0032] 本実施の形態の表示装置は、上記本実施の形態の表示データ生成装置を備える表示装置であって、表示データ生成装置で生成した第3の表示データDout [n] を取り込むか否かを選択する選択部を備えている構成である。この構成により、ディザリング処理を実行するか否かの選択が可能となり、種々の画像に対する画像処理の自由度がさらに向上する。選択部は、図1Aの構成において、例えば第3の表示データ生成部5と表示装置6との間の伝送線に直列に挿入配置することができる。選択部をスイッチ回路とし、スイッチ回路を閉状態（オン状態）とすることによって第3の表示データDout [n] を取り込むようにすることができる。スイッチ回路を開状態（オフ状態）とすることによって第3の表示データDout [n] を取り込まないようにすることができる。また、第3の表示データDout [n] を取り込まない場合、ディザリング処理をしていない表示データを表示装置6に入力してもよい。また、スイッチ回路を常時閉状態（オン状態）とすることによって第3の表示データDout [n] を常時取り込むようにすることができる。

[0033] 本開示の表示装置は、複数の単位画素部を有しアクティブマトリックス方式で駆動される表示装置であればよく、例えばLCD、有機EL (Electro Luminescence) 装置、無機EL装置、プラズマディスプレイ、FED (Field Emitting Display) 、SED (Surface-conduction Electron-emitter Display) 、GLV (Grating Light Valve) 装置、PDP (Plasma Display) 装置、DMD (Digital micro Mirror Device) 、圧電セラミックディスプレイ、マイクロLEDディスプレイなどの表示装置であってもよい。

[0034] なお、本開示の表示データ生成装置および表示装置は、上記実施の形態に限定されるものではなく、適宜の設計的な変更、改良を含んでいてもよい。

[0035] 本開示は、次の実施の形態が可能である。

[0036] 本開示の表示データ生成装置は、複数の単位画素部を有しアクティブマトリックス方式で駆動される表示装置の前記単位画素部のそれぞれに、ディザリングデータを含む表示データを生成し供給する表示データ生成装置であって、複数ビットから成る2値化上位ビットデータと、1ビット以上から成る2値化下位ビットデータと、を有する第1の表示データを、生成する第1の表示データ生成部と、前記2値化上位ビットデータを第2の表示データとし、前記2値化下位ビットデータを第1のディザリングデータとして分離するデータ分離部と、前記第2の表示データに加算する第2のディザリングデータを、前記第1のディザリングデータのビット数および値に基づく確率で「1」に決定し、それ以外の場合は「0」に決定するとともに、前記確率を可変とする確率可変部を有する確率回路と、前記第2の表示データに前記第2のディザリングデータを加算して生成した第3の表示データを、前記表示装置に供給する第2の表示データ生成部と、を備える構成である。

[0037] 本発明の表示データ生成装置は、前記確率回路は、前記第1のディザリングデータのビット数を m (m は自然数)、前記第1のディザリングデータの10進法による値を y_m 、前記第1のディザリングデータの10進法による最大値を $y_{\max}$ としたとき、 $\{y_m / (y_{\max} + 1)\} \times 100$ (%)の確率で第2のディザリングデータを「1」に決定してもよい。

[0038] また本開示の表示データ生成装置は、前記確率回路は、選択された($y_{\max} + 1$)個のフレームのうち y_m 個のフレームにおいて、前記第2のディザリングデータを「1」に決定してもよい。

[0039] また本開示の表示データ生成装置は、前記確率回路は、乱数発生部を備えており、前記乱数発生部は、前記($y_{\max} + 1$)個のフレームのうち、前記第2のディザリングデータを「1」に決定するフレームを選択してもよい。

[0040] また本開示の表示データ生成装置は、前記($y_{\max} + 1$)個のフレームは、

連続した ($y_{\max} + 1$) 個のフレームであってもよい。

[0041] 本開示の表示装置は、上記本開示の表示データ生成装置を備える表示装置であって、前記表示データ生成装置で生成した前記第3の表示データを取り込むか否かを選択する選択部を備えている構成である。

[0042] 本開示の表示データ生成装置は、複数の単位画素部を有しアクティブマトリックス方式で駆動される表示装置の前記単位画素部のそれぞれに、ディザリングデータを含む表示データを生成し供給する表示データ生成装置であって、複数ビットから成る2値化上位ビットデータと、1ビット以上から成る2値化下位ビットデータと、を有する第1の表示データを、生成する第1の表示データ生成部と、前記2値化上位ビットデータを第2の表示データとし、前記2値化下位ビットデータを第1のディザリングデータとして分離するデータ分離部と、前記第2の表示データに加算する第2のディザリングデータを、前記第1のディザリングデータのビット数および値に基づく確率で「1」に決定し、それ以外の場合は「0」に決定するとともに、前記確率を可変とする確率可変部を有する確率回路と、前記第2の表示データに前記第2のディザリングデータを加算して生成した第3の表示データを、前記表示装置に供給する第2の表示データ生成部と、を備える構成であることから、以下の効果を奏する。第2のディザリングデータを確率をもって「1」または「0」に決定する確率回路が、確率可変部を有していることから、種々の画像のディザリングを実施するにあたって、高画質化が容易になるとともにその自由度が向上する。すなわち、種々の画像の画質を向上させることが容易になる。また、表示装置の各画素部で画像表示に用いられる駆動用の表示データとしての第3の表示データを生成し表示装置に直接的に供給できるので、表示メモリ等の表示データを一旦記憶する大容量のメモリが不要となる。その結果、表示装置に転送する表示データの転送速度が速くなるとともに、消費電力が低減され、さらには低コストな表示装置となる、という効果も奏する。

[0043] 本開示の表示データ生成装置は、前記確率回路は、前記第1のディザリン

グデータのビット数を m (m は自然数)、前記第1のディザリングデータの10進法による値を y_m 、前記第1のディザリングデータの10進法による最大値を $y_{\max}$ としたとき、 $\{y_m / (y_{\max} + 1)\} \times 100$ (%)の確率で第2のディザリングデータを「1」に決定する場合、第1のディザリングデータのビット数 m と10進法による値 y_m と10進法による最大値 $y_{\max}$ とを種々に設定することによって、確率を可変にすることができる。また、確率は最大でも $\{y_{\max} / (y_{\max} + 1)\} \times 100$ (%)となり、100 (%)にはならないので、確率回路の中に用いるルックアップテーブル(LUT)等の小容量のメモリの数を抑えることができる。

[0044] また本開示の表示データ生成装置は、前記確率回路は、選択された($y_{\max} + 1$)個のフレームのうち y_m 個のフレームにおいて、前記第2のディザリングデータを「1」に決定する場合、選択されたフレームにおいてディザリング処理を実施することができる。その結果、ディザリング処理による高画質化の自由度が向上する。

[0045] また本開示の表示データ生成装置は、前記確率回路は、乱数発生部を備えており、前記乱数発生部は、前記($y_{\max} + 1$)個のフレームのうち、前記第2のディザリングデータを「1」に決定するフレームを選択する場合、不自然なグラデーション、色ムラが発生することを効果的に抑えることができる。

[0046] また本開示の表示データ生成装置は、前記($y_{\max} + 1$)個のフレームは、連続した($y_{\max} + 1$)個のフレームである場合、すべてのフレームをディザリング処理の対象とすることができる。その結果、より効果的な高画質化ができる。

[0047] 本開示の表示装置は、上記本開示の表示データ生成装置を備える表示装置であって、前記表示データ生成装置で生成した前記第3の表示データを取り込むか否かを選択する選択部を備えている構成である。この構成により、ディザリング処理を実行するか否かの選択が可能となり、種々の画像に対する画像処理の自由度がさらに向上する。

産業上の利用可能性

[0048] 本開示の表示データ生成装置および表示装置は各種の電子機器に適用できる。その電子機器としては、自動車経路誘導システム（カーナビゲーションシステム）、船舶経路誘導システム、航空機経路誘導システム、スマートフォン端末、携帯電話、タブレット端末、パーソナルデジタルアシスタント（PDA）、ビデオカメラ、デジタルスチルカメラ、電子手帳、電子書籍、電子辞書、パーソナルコンピュータ、複写機、ゲーム機器の端末装置、テレビジョン、商品表示タグ、価格表示タグ、産業用のプログラマブル表示装置、カーオーディオ、デジタルオーディオプレイヤー、ファクシミリ、プリンター、現金自動預け入れ払い機（ATM）、自動販売機、ヘッドアップディスプレイ装置、プロジェクタ装置、デジタル表示式腕時計、スマートウォッチ、頭部装着型画像表示装置（Head Mounted Display device : HMD）などがある。

[0049] 本開示は、その精神または主要な特徴から逸脱することなく、他のいろいろな形態で実施できる。したがって、前述の実施形態はあらゆる点で単なる例示に過ぎず、本開示の範囲は特許請求の範囲に示すものであって、明細書本文には何ら拘束されない。さらに、特許請求の範囲に属する変形や変更は全て本開示の範囲内のものである。

符号の説明

- [0050] 1 第1の表示データ生成部
2 ディザリング部
3 データ分離部
4 確率回路
5 第2の表示データ生成部
6 表示装置

請求の範囲

- [請求項1] 複数の単位画素部を有しアクティブマトリックス方式で駆動される表示装置の前記単位画素部のそれぞれに、ディザリングデータを含む表示データを生成し供給する表示データ生成装置であって、
- 複数ビットから成る2値化上位ビットデータと、1ビット以上から成る2値化下位ビットデータと、を有する第1の表示データを、生成する第1の表示データ生成部と、
- 前記2値化上位ビットデータを第2の表示データとし、前記2値化下位ビットデータを第1のディザリングデータとして分離するデータ分離部と、
- 前記第2の表示データに加算する第2のディザリングデータを、前記第1のディザリングデータのビット数および値に基づく確率で「1」に決定し、それ以外の場合は「0」に決定するとともに、前記確率を可変とする確率可変部を有する確率回路と、
- 前記第2の表示データに前記第2のディザリングデータを加算して生成した第3の表示データを、前記表示装置に供給する第2の表示データ生成部と、を備える表示データ生成装置。
- [請求項2] 前記確率回路は、前記第1のディザリングデータのビット数を m (m は自然数)、前記第1のディザリングデータの10進法による値を y_m 、前記第1のディザリングデータの10進法による最大値を $y_{\max}$ としたとき、 $\{y_m / (y_{\max} + 1)\} \times 100$ (%)の確率で第2のディザリングデータを「1」に決定する請求項1に記載の表示データ生成装置。
- [請求項3] 前記確率回路は、選択された $(y_{\max} + 1)$ 個のフレームのうち y_m 個のフレームにおいて、前記第2のディザリングデータを「1」に決定する請求項2に記載の表示データ生成装置。
- [請求項4] 前記確率回路は、乱数発生部を備えており、
- 前記乱数発生部は、前記 $(y_{\max} + 1)$ 個のフレームのうち、前記

第2のディザリングデータを「1」に決定するフレームを選択する請求項3に記載の表示データ生成装置。

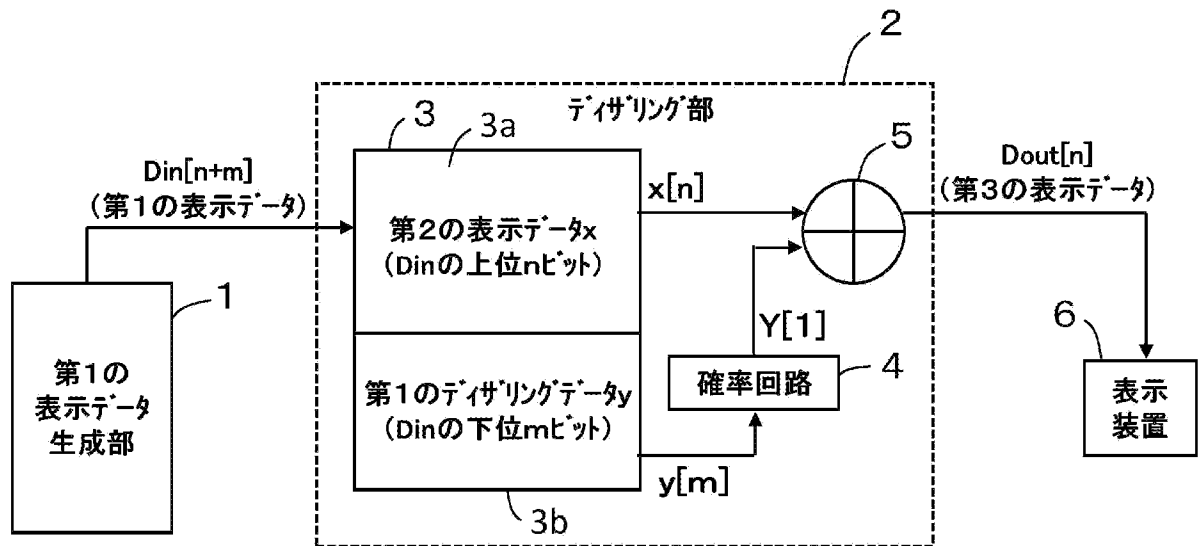
[請求項5] 前記 ($y_{\max} + 1$) 個のフレームは、連続した ($y_{\max} + 1$) 個のフレームである請求項3または4に記載の表示データ生成装置。

[請求項6] 請求項1～5のいずれか1項に記載の表示データ生成装置を備える表示装置であって、

前記表示データ生成装置で生成した前記第3の表示データを取り込むか否かを選択する選択部を備えている表示装置。

[図1A]

FIG. 1A



※Y[1] (第2のデサイリングデータ): 所定の確率P(Y1)でY=1となり、それ以外はY=0となる。

[図1B]

FIG. 1B

$$P(Y1) = \{y[m] / (y_{\max} + 1)\} \times 100(\%)$$

(P(Y1): Y=1となる確率
 y[m]: y=00のとき10進法で0
 y=01のとき10進法で1
 y=10のとき10進法で2
 y=11のとき10進法で3
 y_{max}(= 2^m - 1): 第1のデサイリングデータの最大値 (m=2の場合 y_{max}=3)

※確率回路において確率を決定する演算式

[図2]

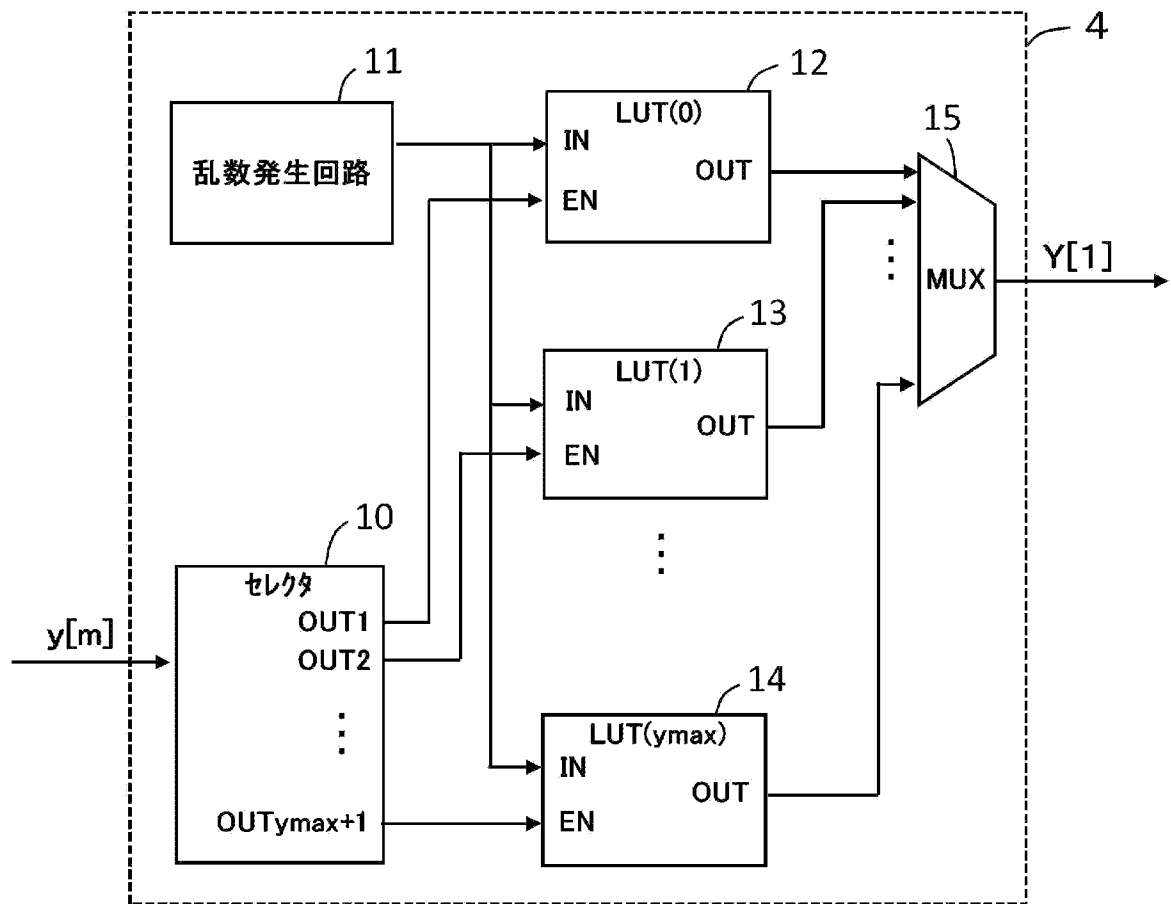
FIG. 2

Din[8+2] (n=8bit, m=2bit)	フレーム	Dout[8] (n=8bit)	ディザリング処理内容
0100000001	第1フレーム	01000000	4フレームに1回の確率 で実表示データx[8]に 1を加算する
	第2フレーム	01000000	
	第3フレーム	01000001	
	第4フレーム	01000000	
	第5フレーム	01000001	4フレームに1回の確率 で実表示データx[8]に 1を加算する
	第6フレーム	01000000	
	第7フレーム	01000000	
	第8フレーム	01000000	
	⋮	⋮	⋮

※第1のディザリングデータy[m]のビット数mが2、y[m]が01の場合、4フレームに1回の確率で表示データx[n]に1を加算する。

[図3A]

FIG. 3A



[図3B]

FIG. 3B

LUT	P(Y1)(%)
LUT(0)	$\{0 / (y_{max} + 1)\} \times 100$
LUT(1)	$\{1 / (y_{max} + 1)\} \times 100$
$\vdots$	$\vdots$
LUT(y_{max})	$\{(y_{max} / (y_{max} + 1))\} \times 100$

[図4A]

FIG. 4A

LUT(0)	
IN	OUT
0	0
1	0
2	0
⋮	0
⋮	0
⋮	0
y _{max}	0
乱数で1個のOUTデータを選択	

※OUT=1となる確率
 $\{0/(y_{\max}+1)\} \times 100$

[図4B]

FIG. 4B

LUT(1)	
IN	OUT
0	1
1	0
2	0
⋮	0
⋮	0
⋮	0
y _{max}	0
乱数で1個のOUTデータを選択	

※OUT=1となる確率
 $\{1/(y_{\max}+1)\} \times 100$

...

[図4C]

FIG. 4C

...

LUT(y _{max})	
IN	OUT
0	1
1	1
2	1
⋮	1
⋮	1
⋮	1
y _{max}	0
乱数で1個のOUT データを選択	

※OUT=1となる確率
 $\{y_{\max}/(y_{\max}+1)\} \times 100$

[図5A]

FIG. 5A

LUT(0)	
IN	OUT
0	0
1	0
2	0
3	0
乱数で1個のOUT データを選択	

※OUT=1となる確率
 $\{0/(3+1)\} \times 100$

[図5B]

FIG. 5B

LUT(1)	
IN	OUT
0	1
1	0
2	0
3	0
乱数で1個のOUT データを選択	

※OUT=1となる確率
 $\{1/(3+1)\} \times 100$

[図5C]

FIG. 5C

LUT(2)	
IN	OUT
0	1
1	1
2	0
3	0
乱数で1個のOUT データを選択	

※OUT=1となる確率
 $\{2/(3+1)\} \times 100$

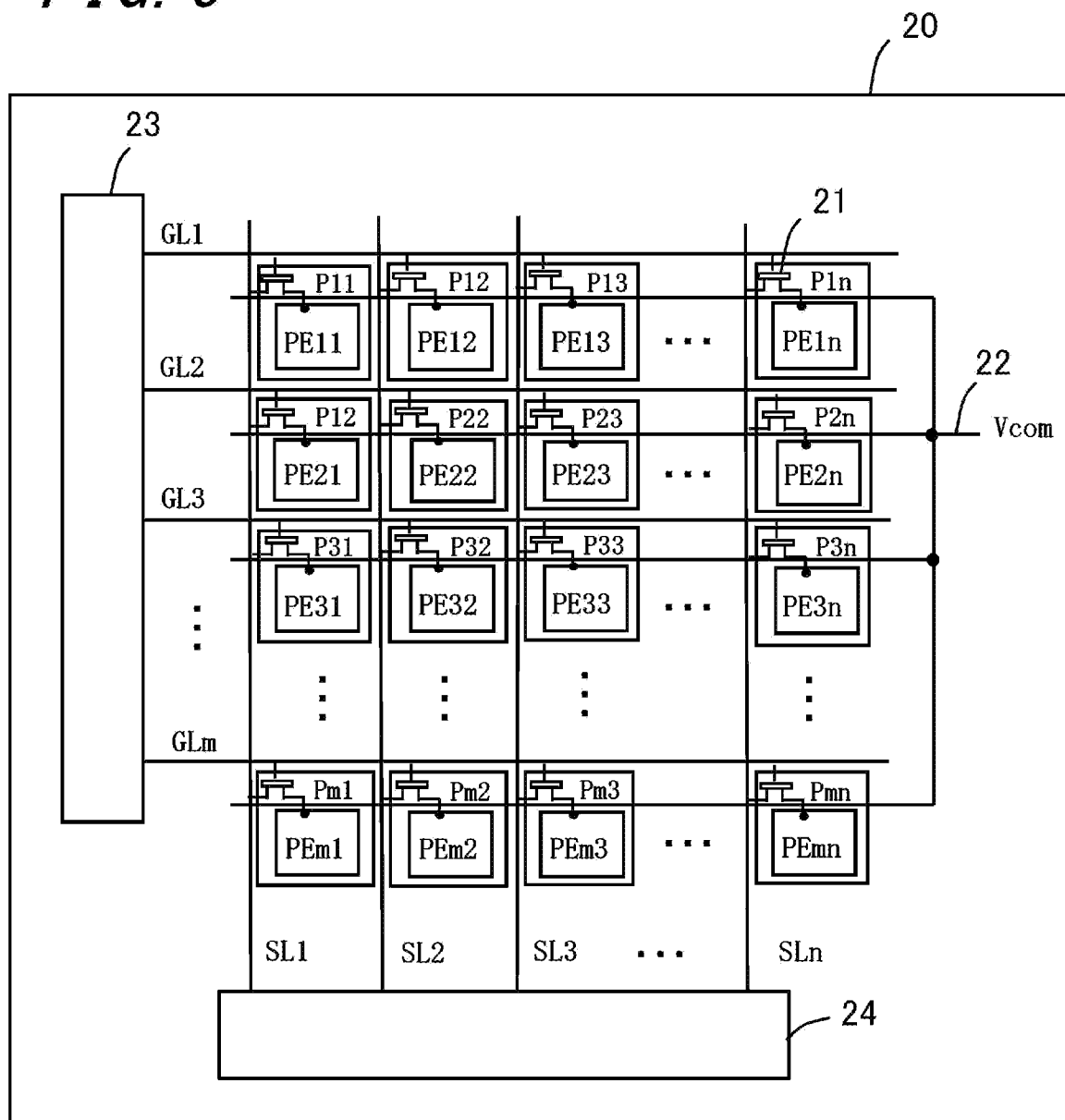
[図5D]

FIG. 5D

LUT(3)	
IN	OUT
0	1
1	1
2	1
3	0
乱数で1個のOUT データを選択	

※OUT=1となる確率
 $\{3/(3+1)\} \times 100$

FIG. 6



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/047392

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/20 (2006.01) i; G09G 3/36 (2006.01) i; H04N 5/66 (2006.01) i
FI: G09G3/20 641E; G09G3/20 612U; G09G3/36; H04N5/66 102B

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/20; G09G3/36; H04N5/66

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2018/104993 A1 (EIZO CORP.) 14.06.2018 (2018-06-14) paragraphs [0002], [0024]-[0064], fig. 1-9	1-6
A	US 2015/0279319 A1 (ATI TECHNOLOGIES ULC) 01.10.2015 (2015-10-01)	1-6

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
21 February 2020 (21.02.2020)

Date of mailing of the international search report
03 March 2020 (03.03.2020)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2019/047392

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
WO 2018/104993 A1	14 Jun. 2018	US 2019/0304410 A1 paragraphs [0002], [0046]-[0086], fig. 1-9C CN 110036634 A KR 10-2019-0078652 A (Family: none)	
US 2015/0279319 A1	01 Oct. 2015		

A. 発明の属する分野の分類（国際特許分類（IPC）） G09G 3/20(2006.01)i; G09G 3/36(2006.01)i; H04N 5/66(2006.01)i FI: G09G3/20 641E; G09G3/20 612U; G09G3/36; H04N5/66 102B														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） G09G3/20; G09G3/36; H04N5/66														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2020年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2020年	日本国実用新案登録公報	1996 - 2020年	日本国登録実用新案公報	1994 - 2020年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2020年													
日本国実用新案登録公報	1996 - 2020年													
日本国登録実用新案公報	1994 - 2020年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
X	WO 2018/104993 A1 (E I Z O株式会社) 14.06.2018 (2018 - 06 - 14) 段落0002, 0024-0064, 図1-9	1-6												
A	US 2015/0279319 A1 (ATI TECHNOLOGIES ULC) 01.10.2015 (2015 - 10 - 01)	1-6												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 21.02.2020	国際調査報告の発送日 03.03.2020													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 武田 悟 21 9307 電話番号 03-3581-1101 内線 3273													

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2019/047392

引用文献			公表日	パテントファミリー文献	公表日
WO	2018/104993	A1	14.06.2018	US 2019/0304410 A1 段落0002, 0046-0086, 図 1-9C CN 110036634 A KR 10-2019-0078652 A	
US	2015/0279319	A1	01.10.2015	(ファミリーなし)	