

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H03M 13/29



[12] 发明专利说明书

[21] ZL 专利号 00805803.2

[45] 授权公告日 2004 年 12 月 1 日

[11] 授权公告号 CN 1178399C

[22] 申请日 2000.3.30 [21] 申请号 00805803.2

[30] 优先权

[32] 1999.3.31 [33] US [31] 09/283,012

[86] 国际申请 PCT/US2000/040042 2000.3.30

[87] 国际公布 WO2000/059118 英 2000.10.5

[85] 进入国家阶段日期 2001.9.29

[71] 专利权人 高通股份有限公司

地址 美国加利福尼亚州

[72] 发明人 S·J·霍尔特

审查员 王艳坤

[74] 专利代理机构 上海专利商标事务所

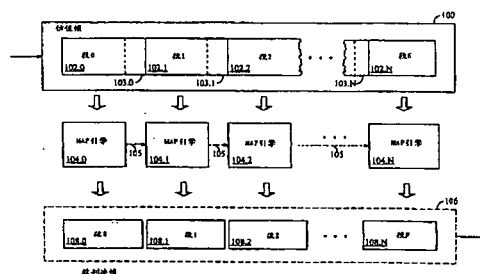
代理人 沈昭坤

权利要求书 2 页 说明书 9 页 附图 9 页

[54] 发明名称 高度并行最大后验概率(MAP)解码器

[57] 摘要

使用最大后验概率(MAP)解码技术对编码信号进行解码。多个 MAP 引擎(104) 每个都对码元估值帧(100)的不同相应部分(102)进行解码。把每个部分的尾部(103)解码为用于毗连 MAP 引擎(104)的初始值(105)。输出软(或硬)判决的结果段(108),形成决定帧(106)。



权 利 要 求 书

1、一种用于执行 MAP 解码的系统，其特征在于，包括：

射频 RF 单元，用于接收 RF 信号并将所述 RF 信号转换成数字信号；

映像器，用于接收所述数字信号，并用于依据该数字信号提供软判决数据；

涡轮解码器，用于接收所述软判决数据，并提供硬判决数据，其中所述涡轮解码器包括：

MAP 解码器，它包括：

一组 MAP 引擎，每个 MAP 引擎都用于对码元估值帧的相应不同部分进行解码，其中，所述每个部分是通过码元估值帧分隔形成，而每个部分与其他部分是实质上不相同的；

一组存储器元件，用于将码元估值帧分隔成不同的部分，每个所述存储器单元同时将所述不同部分中的至少一个部分提供给对应的 MAP 引擎；

其中，每个所述 MAP 引擎通过对来自所述存储器单元的经分隔码元估值帧中的最后部分进行解码来产生初始状态；并且将该初始状态提供给相邻的 MAP 引擎，而所述相邻的 MAP 引擎使用所接收到的初始状态进行初始化。

2、如权利要求 1 所示的系统，其特征在于，所述码元估值帧具有已知的开始状态和已知的结束状态。

3、如权利要求 1 所示的系统，其特征在于，所述 MAP 引擎组中的一些引擎从所述码元估值组中实质上不同的部分中产生初始值。

4、如权利要求 3 所示的系统，其特征在于，所述 MAP 引擎组中的一些引擎中每个都提供所述初始数据给另一 MAP 引擎。

5、如权利要求 1 所示的系统，其特征在于，所述 MAP 引擎组中的一些引擎从所述码元估值组部分中产生初始值，所述码元估值组部分不是所述码元估值的所述相应部分。

6、一种 MAP 解码器，其特征在于，包括：

用于存储码元估值帧的帧缓存器，包括有多个段缓存器，每个段缓存器存储有该码元估值帧各个不同的部分，其中，所述每个部分是通过码元估值帧分隔形成；

多个 MAP 缓存器，用于从所述段缓存器中接收所述码元估值帧的对应部

分，并输出所接收的部分；以及

多个 MAP 引擎，用于从所述 MAP 缓存器接收所述码元估值帧的对应部分，并解码所接收的部分；

其中，每个所述 MAP 引擎通过对所接收的部分中的最后部分进行解码来产生初始状态；并且将该初始状态提供给相邻的 MAP 引擎，而所述相邻的 MAP 引擎使用所接收到的初始状态进行初始化。

7、如权利要求 6 所述的 MAP 解码器，其特征在于，每个所述 MAP 引擎包括用于计算前向状态量度的前向状态量度计算器；以及用于计算反向状态量度的反向状态量度计算器。

8、如权利要求 7 所述的 MAP 解码器，其特征在于，每个所述 MAP 引擎包括对数似然比计算器，用于计算所述前向和反向状态量度的对数似然比。

9、如权利要求 6 所述的 MAP 解码器，其特征在于，每个所述 MAP 缓存器包括多个窗口缓存器，其中第一组窗口缓存器输出所接收到的部分，而第二组窗口缓存器从对应的段缓存器中读入新码元估值帧部分。

10、一种用于执行 MAP 解码的电路，其特征在于，包括：

用于存储码元估值帧的帧缓存器，包括有多个段缓存器，每个段缓存器存储有该码元估值帧各个不同的部分，其中，所述每个部分是通过码元估值帧分隔形成；

多个 MAP 引擎，用于从所述段缓存器接收所述码元估值帧的对应部分，并解码所接收的部分；

其中，每个所述 MAP 引擎通过对所接收的部分中的最后部分进行解码来产生初始状态；并且将该初始状态提供给相邻的 MAP 引擎，而所述相邻的 MAP 引擎使用所接收到的初始状态进行初始化。

11、如权利要求 10 所述的电路，其特征在于，每个所述 MAP 引擎包括用于计算前向状态量度的前向状态量度计算器；以及用于计算反向状态量度的反向状态量度计算器。

12、如权利要求 11 所述的电路，其特征在于，每个所述 MAP 引擎包括量度缓存器，用于存储所述前向状态量度。

13、如权利要求 12 所述的电路，其特征在于，每个所述 MAP 引擎包括对数似然比计算器，用于依据存储在所述量度缓存器中的前向状态量度和从反向状态度量计算器接收的反向状态度量来计算对数似然比。

说明书

高度并行最大后验概率 (MAP) 解码器

技术领域

本发明涉及译码。特别地，本发明涉及一种用于执行最大后验概率 (MAP) 解码的新颖和改进技术。

背景技术

“涡轮编码” (Turbo coding) 代表了在向前纠错 (FEC) 领域中所取得的重要进步。现在有很多种涡轮编码方法，大多数的方法使用的是通过结合迭代解码的交错步骤的多步独立编码步骤。这种组合提供了关于通信系统中噪声容限的先前不可获得的特性。那就是，涡轮编码允许以使用先前已有向前纠错技术不能接受的 E_b/N_0 电平进行通信。

很多系统都使用向前纠错技术，因此可以从涡轮解码中获得益处。例如，涡轮解码可以改善无线卫星链路的性能，在所述卫星链路中，卫星有限下行链路发射功率需要能以低 E_b/N_0 电平工作的接收机系统。在无线卫星链路中使用涡轮解码可以减少用于数字视频广播 (DVB) 系统的抛物面天线的尺寸，或换句话说，允许发送更多的数据。

数字无线电信系统例如数字蜂窝网和 PCS 电话系统也使用向前纠错。例如，IS-95 无线接口标准和它的派生标准 (如 IS-95) 规定使用卷积解码来提供编码增益增加系统容量的一种数字无线通信系统。一种实质上是根据使用 IS-95 标准的用于处理 RF 信号的系统和方法在美国专利号 5,103,459 中有描述。该专利标题为“一种用于在 CDMA 蜂窝电话系统中产生信号波形的系统和方法” (System and Method for Generating Signal Waveforms in a CDMA Cellular Telephone System)，这项专利已经转让给受让人，按参考资料 ('459 专利) 在此全部引用。

很多类型的涡轮解码需要比先前可获得的 FEC 编码技术更加复杂的电路。例如，许多涡轮编码使用最大值后验概率 (MAP) 解码器，这种解码器比传统的维特比结构解码器更加复杂。对于高数据速率设备来说，较复杂的 MAP 解码器可以减少数据传输能够运行的数据速率。因此，人们对具有高数据速率的 MAP 解码器的期望很高。

发明内容

本发明是一种用于执行最大后验概率(MAP)解码的新颖和改进技术, 并把其具体应用于涡轮或迭代编码技术。根据本发明的一个具体实施例, 把一组 MAP 解码器并应用于要解码的帧码元估值的不同部分。每个 MAP 解码器产生对接收码元估值部分的判决。在一个实施例中, 生成了初始值。MAP 解码器使用初始值来开始对帧中间开始的每一部分解码。

附图说明

本发明的特性、目的和优势通过以下结合附图的详细说明将变得更加明显。

附图各处参考字符表示等同部分, 其中

图 1A 和 1B 是根据本发明一个实施例配置的涡轮编码器的框图;

图 2 是根据本发明一个实施例配置的交织器的框图;

图 3A 和 3B 是根据本发明一个实施例配置的 PN 编码生成器框图;

图 5A 和 5B 是根据本发明一个实施例配置的解码器的框图;

图 6 是说明本发明一个实施例运行的图表;

图 7 是说明本发明另一实施例运行的图表。

图 8 是说明根据本发明一个实施例运行过程的时序图。

具体实施方式

本发明是一种用于执行涡轮解码的新颖、改进的技术。本发明的较佳实施例是在数字蜂窝电话系统环境中进行讨论的。虽然在这样的环境中使用是具有优势的, 本发明的不同实施例也可以在不同的环境、配置或数字数据传输系统中结合使用, 这些系统包括卫星通信系统和金属线通信系统, 例数字电缆和电话系统。

通常, 这里所讨论的不同系统可能使用软件控制处理器、集成电路或分立逻辑电路构成, 但在集成电路中实施较佳。本申请中引用的数据、指令、命令、信息、信号、码元和码片可以由电压、电流、电磁波、磁场或粒子、光场或粒子, 或其组合有利代替。另外, 每个框图中的模块可以用硬件或方法步骤代替。

图 1A 是根据本发明配置的蜂窝电话系统的简图。为了处理电话呼叫或其

他通信，用户单元 10 通过 RF 信号和基站 12 接合。基站 12 通过基站控制器 (BSC) 14 和公用交换电话网络接合。

图 1B 是根据本发明的另一实施例配置的卫星通信系统的简图。上行链路站 40 发射包含信息，例如电视节目的 RF 信号给卫星 42。卫星 42 对 RF 信号进行中继，使其返回地球，由接收机 44 将 RF 信号转换成数字信号。

图 2 是根据使用本发明的一个实施例配置的较佳发送系统框图。发送系统可以用于用户单元 10、基站 12 或上行链路站 40 等其他生成发送用数字信号的系统中。所示的发送处理仅代表本发明的一种可能实施例，其他很多发送处理方案可以通过使用不同的本发明的实施例来实现。数据 70 提供给用于产生给定的各预定数量接收数据的 CRC 校验和数据的 CRC 生成器 72。

所得数据块被提供给用于产生提供给信道交织器 78 的编码码元的涡轮编码器 76。编码码元通常包括原始数据的重发(系统码元)，以及一个或多个奇偶码元。每个系统码元发送的奇偶码元的个数取决于编码率。编码率为 $1/2$ 时，每个系统码元发送一个奇偶码元，接收到的每个数据位(包括 CRC)产生共两个系统码元。对于编码率为 $1/3$ 的涡轮编码器，每个系统码元产生两个奇偶码元，接收到的每个数据位产生共 3 个系统码元。

从涡轮编码器 76 来的码元提供给了信道交织器 78。信道交织器 78 用于执行将接收到的码元块交错，输出由映像器 80 接收的交错信号。通常，信道交织器 78 执行块交错或位反转交错，实际上其他类型的交织器可以用作信道交织器。

映像器 80 取入交错码，并依据预定映射方案产生某种位宽度的码元字。码元字随后应用于根据接收的信号字产生调制波形的调制器 82。典型的调制技术包括 QPSK、8-PSK 和 16 QAM，其他不同的调制方案也可以使用。调制后的波形随后被上变频用于以 RF 频率发送。

图 3A 是根据本发明第一实施例配置的涡轮编码器的框图。在本发明的第一实施例中，涡轮编码器配置为并联的涡轮编码器。在涡轮编码器 76 方案中，成分编码器 90 和码交织器 92 接收来自上述对输入数据和 CRC 校验和位进行输出的 CRC 生成器 72 的数据。众所周知，码交织器 92 应该是一种高随机化具有高性能的交织器。一种能够用最小的复杂度来提供优异性能的交织器，例如码交织器，在 1998.9.22 申请的美国专利申请号 09/158,459，名为“具有基于交织器的状态机的编码系统”(Coding System Having State Machine

Based Interleaver), 以及在 1998.10.13 申请的分案号 09/172,069, 名为“具有基于交织器的状态机的编码系统”(Coding System Having State Machine Based Interleaver), 还有 1998.12.4 申请的美国专利申请号 09/205,511, 名为“使用线性同余序列的涡轮码交织器”(Turbo Code Interleaver Using Linear Congruential Sequence) 都有描述。成分编码器 90 输出系统码元 94 (通常是原输入位的拷贝) 和奇偶码元 96。成分编码器 98 接收码交织器 92 的交织输出, 并输出第二组奇偶码元 99。已公知其他交织器, 诸如 Cdma 2000 公共空中接口标准中所述的交织器。

组合编码器 90 和组合编码器 98 的输出复接为输出数据流, 其总编码率 R 为 $1/3$ 。可增添附加组合编码器和码交织器对来减少用于增加前向纠错的编码率。换句话说, 可抽删(不发送)一些奇偶码元 96 和 99 来增加编码率。例如, 可以通过每隔一个奇偶码元 96 和 99 的码元进行抽删且完全不发送奇偶码元 96, 把编码率增加到___。

组合编码器 90 和 98 可能是不同类型的编码器, 包括块编码器或卷积编码器。例如卷积编码器, 组合编码器 90 和 98 通常有较小的约束长度。(例如 4), 以减小复杂度, 并且是递归系统卷积(RSC)编码器。较小的约束长度减小了接收系统中相应的解码器的复杂度。通常, 这两个编码器对构成编码率 $R=$ ___, 接收的每个位输出一个系统码元和的一个奇偶码元。然而, 图 1A 所示的涡轮编码器的总编码率为 $R=1/3$, 因为从组合编码器 98 产生的系统位没有被使用。如上所述, 也能并行增添附加交织器和编码器对来减小编码率, 并且因而提供了较高的前向纠错, 或者可进行抽删来增加编码率。

图 3B 描述了根据本发明替代实施例作为串联涡轮编码器的涡轮编码器 78。在图 3B 涡轮编码器中, 组合编码器 110 接收从尾位生成器 74 产生的数据, 并且把所得编码码元加至码交织器 112。所得交错奇偶码元提供给执行附加编码来产生奇偶码元 115 的编码器 114。通常组合编码器 110(外编码)可为各种编码器, 包括块编码器和卷积编码器, 但组合编码器 114(内编码器)为递归编码器较佳, 并且通常是递归系统编码器。

作为递归系统卷积(RSC)编码器, 组合编码器 110 和 114 以编码率 $R<1$ 的速度产生码元。就是说对于给定数目的输入位 N , M 输出码元只有在当 $M>N$ 的情况下才产生。图 1B 的串联涡轮编码器的总编码率是组合编码器 110 的编码率和组合编码器 114 的编码率的乘积。也可串行增添附加交织器和编码器对,

15

以减小编码率，并且因而提供附加防错。

图 4 是根据本发明一个实施例配置的接收系统框图。天线 150 将接收的 RF 信号提供给 RF 单元 152。RF 单元执行下变频、滤波并将 RF 信号数字化。映像器 154 接收数字化的数据，并提供软判决数据给信道去交织器 156。涡轮解码器 158 将从去交织器 156 来的软判决数据解码，并且将所得硬判决数据提供给接收系统中可以使用 CRC 校验和数据来检测数据正确性的处理器或控制单元。

图 5 是根据本发明一个实施例的接收估值帧处理框图。估值帧 100 分成 N 个段(部分)102.0-102.N。每个段都具有 MAP 解码器引擎 104.0-104.N。每个 MAP 引擎在接收的接收估值段执行 MAP 解码。把软(硬)判决结果段 108 输出到判决帧 106。

根据本发明的一个实施例，MAP 引擎 104.0-104.N-1 对它们所接收的段的尾部分 103 进行处理，产生用于 MAP 引擎 104 处理帧中下一段的初始值 105。较佳的处理包括在最后窗口 103 产生一组前向状态量度。可把状态量度中的该处理结果用作接收状态量度值的 MAP 引擎 104 的前向状态量度的初始状态。

最后窗口 103 最好足够长，以便可在可靠的状态下接收状态量度，该长度至少是在解码器中使用的 RSC 编码器存储长度的 3 倍，并且最好是存储长度的 8 倍。在本发明的替代实施例中，尾部 103 可能直接提供给对应的 MAP 引擎的下一个 MAP 引擎 104。就是说，段 102.X 的尾部 103 可能提供给对应的 MAP 引擎 104.X 的下一个 MAP 引擎 104.X+1。每个 MAP 引擎 104 可以随后计算它自身的初始值。

在所描述的实施例中，MAP 引擎通过首先计算前向状态量度，并随后计算反向状态量度来运作。本领域的技术人员知道反向状态量度可以先计算，并随后计算前向状态量度。通常，在本申请中，反向状态量度计算器和前向状态量度计算器的交换也与本发明所使用的一致。图 4 的方案中，如果反向状态量度计算首先执行，尾部 103 对于每个段来说就是第一码元估值组，而不是最后，并且每个 MAP 引擎 104.X 将给 MAP 引擎 104.X-1 提供一个初始值。本领域技术人员能明白这点。通过将帧分为几个段，并且使用 MAP 引擎处理每个段，帧可以处理的速率提高了。因此，高速数据率通信能得利于涡轮编码 E_b/N_0 性能提高。

图 6 是根据本发明一个实施例配置的 MAP 解码器框图。帧缓存器 300 存储码

元估值帧。在帧缓存器 300 中, 段缓存器 302.0-302.N 存储了帧的不同段。段之间最好是相互完全不相同从而获得最大效率, 然而, 一些存储的码元估值重叠也可以使用。每个区缓存器可直接以同步方式读取。

MAP 缓存器 304.1-304.N 从相应的段缓存器 304 接收码元估值。在 MAP 缓存器 304 (如 MAP 缓存器 304.1 中详细示出) 中, 窗口缓存器 306.0-306.3 从段缓存器 302 接收一个码元估值窗口。一个窗口有许多的码元估值, 而这些估值的数量实质上是少于存储在段缓存器 302 中的估值数。一个窗口最好至少是用来执行解码的 RSC 解码方案的存储长度(K)的 4 倍, 并且通常是存储长度的 8 倍。

在操作中, 四个窗口缓存器 306 中的三个读出码元估值, 通过多路复用器 308 传给 MAP 引擎 310。第四窗口缓存器 306 有从段缓存器 302 写入码元估值。在 MAP 引擎 310 中, 前向状态量度计算器(FSMC)312 在存储在量度缓存器 316 中的码元估值窗口上产生前向状态量度。另外, 反向状态量度计算器(RSMC)产生用于其他码元估值窗口的反向状态量度。

最好 FSMC412 和 RSMC414 在码元估值窗口上运作, 以便量度缓存器 416 仅需要存储一个窗口的前向状态量度。这和其他的在开始处理下一个方向(一般是反向)中的整个帧之前处理一个方向(一般是前向)中的码元估值整个帧的 MAP 解码系统有很大区别。以这样的方式处理全部段需要巨大的存储区来存储所有的段的状态量度, 因而不是最佳方案。然而, 在处理下一个方向上的段之前处理一个方向上的全部段的 MAP 引擎的使用与本发明的替代实施例相一致。

多路复用器 318 将一组反向状态量度组加至计算前向和反向状态量度的对数似然比的对数似然比计算器(LLR)320, 来产生非固有信息。非固有信息可以用于执行另一种根据涡轮编码迭代解码技术的解码迭代。别的反向状态量度计算器产生在码元估值下一窗口解码期间, 要使用的初始状态。

另外, 根据本发明的一个实施例, FSMC 312 处理其处理段的末端部分(最后窗口)(即存储在相应段缓存器 302 中的码元组)。这个最后窗口处理产生初始状态 330, 传送到下一 MAP 引擎处理帧中下一个码元估值段, 例如, MAP 引擎 310.0 将把初始状态 330 传送给 MAP 引擎 310.1。通常, 第一 MAP 引擎 310.0 并不需要初始状态, 因为帧始端编码状态是已知的。帧末端编码器状态, 最好通过使用在发送处理期间加入帧的尾位成为已知。这样加尾位是本领域技术人员众所周知的。在本发明的替代实施例中, MAP 引擎 310 通过处理帧中先前区的最后窗口来对自身初始化。值得注意的是用于初始化(最后窗口)窗口和用于在段处理期间的窗

口并不必须有一样的长度。

一种类似的用于接合 MAP 引擎 310 操作 MAP 缓存器 304 的系统和方法在 1999.3.31 申请的美国专利申请号 09/283,013 中有描述。该专利名为“用于 MAP 解码器的存储结构”(MEMORY ARCHITECTURE FOR MAP DECODER),已经转让给受让人,按参考资料在此全部引用。另外,一种用于实现滑动窗口 MAP 引擎的系统和方法在 1999.8.3 公布的美国专利号 5,933,462 中有描述。该专利名为“用于对卷积编码码字进行解码的软判决输出解码器”(Soft Decision Output Decoder for Decoding Convolutionally Encoded Codewords),已经转让给受让人,按参考资料在此全部引用。

图 7 是根据本发明第二实施例配置的高度简化 MAP 解码器。图 7 的实施例所提供的性能和图 6 中提供的不相同,但仍然具有对数据率处理能力的显著改进。帧缓存器 400 保持码元一帧信号估值。帧缓存器 40 包括一组段缓存器 402,该缓存器又包含存储组 404.A 到 404.B。MAP 引擎 410 通过多路复用器 408 从对应的段缓存器 402 接收码元估值。MAP 引擎 410.0 已详细示出。

在 MAP 引擎 410.0 中,前向状态量度计算器(FSMC)412 响应于从段缓存器 402 接收的码元估值,产生状态量度。前向状态量度存储在量度缓存器 416 中。反向状态量度计算器(RSMC)413 产生用于对数似然比计算器(LLR)418 的反向状态量度。LLR418 执行前向和反向状态量度的对数似然比计算,并输出可以用于实施其他解码迭代或用于产生硬判决的软判决数据(通常是非固有数据)。别的 MAP 引擎 410 和段缓存器 402 以相同的方式运作,实质上也是在相同的时间,除了一个显著的例外:最后的 MAP 引擎 410.N 并不会产生用于下一个引擎的初始值。

最好,FSMC 412 和 RSMC 414 在码元估值窗口上运行,因此量度缓存器 416 仅需要存储一个窗口的前向状态量度(或两个用于双缓冲存储区的窗口)。另外,较佳的方法是将 FSMC 412 和 RSMC 414 在当可能进一步减少处理时间的时候同时运行。在示范实施例中,FSMC 412 在 RSMC 414 处理下一个(后续)码元估值(2L)的窗口的同时,处理码元估值的第一窗口。一旦 FSMC 412 完成处理窗口 L,RSMC 414 就开始使用在处理窗口 2L 期间产生的开始状态来与上述提供给 LLR 418 的结果一起处理窗口 L。这个处理过程在组成帧的窗口组 $1 \cdots M$ 中与 FSMC 412 处理窗口 $j \cdot L$ 以及 RSMC 414 处理窗口 $(j+1)L$ 和 $j \cdot L$ 一起继续执行。另外,在本发明的一个实施例中,FSMC 412 先处理码元估值段末端的一组估值(例如码元估值的最后窗口 $M \cdot L$),从而产生初始状态 422。初始状态 422 被提供给下一个 MAP 引擎 410.1。MAP

引擎 410.1 也产生初始状态 422, 并随后使用从 MAP 引擎 410.0 接收的初始状态来开始 FSMC 处理。

如图 7 所示的本发明实施例中, 段缓存器 402 分为两个可同时写入和读出的存储组 404。这允许通过 FSMC 412 和 RSMC 414 来同步处理增加效率。一种用于通过使用分级帧缓存器来执行 MAP 解码的系统和方法在 1999.2.26 申请的美国专利申请号 09/259,665 中有描述。该专利名为“用于 MAP 解码器的分级交织器用存储器”(PARTITIONED INTERLEAVER MEMORY FOR MAP DECODER), 已经转让给受让人, 按参考资料在此全部引用。在这个专利中论述的系统将存储区分成三个存储组, 但可以使用同样的操作原理。在如图 7 所示的本发明的一个实施例中, 每个偶数($2L$ 、 $4L$ 、 $2*jL$)码元估值窗口存储在一个存储组 404 中, 并且每个奇数($1L$ 、 $3L$ 、 $2(j+1)L$)码元估值窗口存储在别的存储组 404。这种方法的存储允许 FSMC 412 和 RSMC 414 同时访问帧段的不同部分。显然还有在两个存储组 404 中允许 FSMC 412 和 RSMC 414 同时访问的其他码元估值分配, 并与本发明中所使用的一致。

在本发明的替代实施例中, 类似于图 6 所示的 MAP 缓存器可以在图 7 中的系统使用。在这样的配置下, 段缓存器由单个存储组组成, 而不是分级。在 MAP 缓存器中的窗口 RAM 数量也是 3 个, 而不是如图 6 所示的 4 个, 因为少使用了一个状态量度。

反之, 图 7 所示分割段缓存器的分级存储区也可在图 6 中实施例使用。例如, MAP 缓存器 304 可以去除, 并且段缓存器 302(图 6)分为 3 个由 FSMC 412 和 RSMC 414 同步访问的存储组。在这个实施例中, 段缓存器 402 的运作与美国专利申请号 09/259,665, 名为“用于 MAP 解码器的分级交织器用存储器”(PARTITIONED INTERLEAVER MEMORY FOR MAP DECODER), 所描述的帧缓存器相似。在本发明的一个更加简单的实施例中, 可以在每个 MAP 引擎中使用一种具有同时产生前向和反向状态量度能力的单状态量度计算器。这将再次降低相对于其他实施例数据处理的速率, 但在结合使用工作在不同帧段的多个 MAP 引擎的情况下, 仍然提供了高度并行的操作。

推荐使用在不同的实施例中所述的滑动窗口 MAP 引擎, 因为它减少了任何量度缓存器的大小, 例如量度缓存器 416 或 316, 但它们不是必须的。例如, 在开始对别的方向上的段解码之前先对一个方向上的全部段进行解码的一组 MAP 引擎与本发明的某些方面所使用的相一致。

在典型的发送系统中, 把帧缓存器 200 和 400 作为信道去交织存储区使用,

通过使用交错地址序列进行数据写入或读出来实现去交织。另外，在其他的实施例中，每个段可能包含帧的重叠部分(段)。这些重叠部分允许每个 MAP 引擎对自身初始化，因而不需要对 MAP 引擎之间传送初始状态。

在其他的实施例中，每个 MAP 引擎可能不用初始状态就能对每个段进行处理。这种实施例可以减少复杂度，但也严重降低了编码的正确性。

图 8 是说明根据本发明的一个实施例在一个帧的某个段解码期间，MAP 引擎执行的处理过程的时序图。为了方便，时序图是参照图 6 中的结构进行描述，但其他不同的实现也可以使用所提供的示范时序。

在第一个时隙(1)期间，MAP 引擎 310 使用 FSMC 312 来处理第 M 个(最后的)码元估值窗口。FSMC 的状态 312 随后提供给下一个 MAP 引擎 310 作为初始状态 330。

在下一个时隙(2)中，FSMC 312 对第一码元估值窗口(1L)处理，并且 RSMC 314.0 对第二码元估值窗口(2L)处理。在第三时隙(3)期间，RSMC314.1 对第三码元估值窗口(3L)处理，并且 RSMC 314.0 对用标注为(I)的初始值在第二时隙期间通过处理第二码元估值窗口而正确初始化的第一码元估值窗口(1L)进行处理。这种处理一直持续到用于帧段中的每个窗口的前向状态量度和反向状态量度都产生。在上述中注意的是，每个 MAP 引擎在每个段上都执行这样的处理，允许以极迅速的高度并行方式对整个帧进行处理。

这样，我们对一种用于执行高度并行 MAP 解码的新颖、改进的技术已经做了描述。前面所描述的较佳实施例对于本领域的熟练技术人员来说，就可以制造或使用本发明。对这些实施例进行不同的修改对于本领域的技术人员来说是很容易实现的，而且不用发明才能，这里定义的普通原理也可以应用到其他实施例中。因此，本发明并不局限于这里所示的实施例，但要符合与这里所揭示的原理和新颖特性是一致的最大范畴。

说明书附图

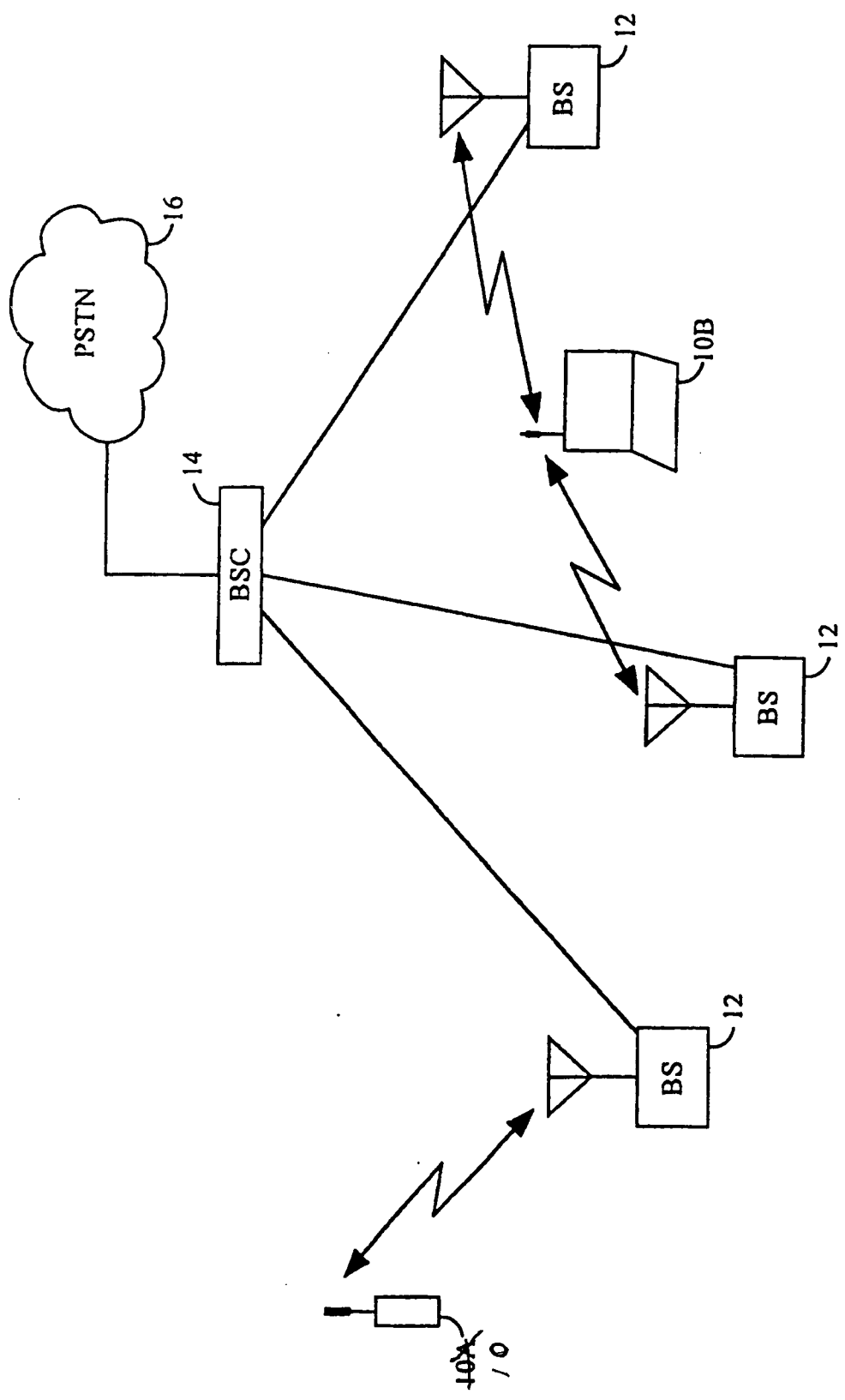


图 1A

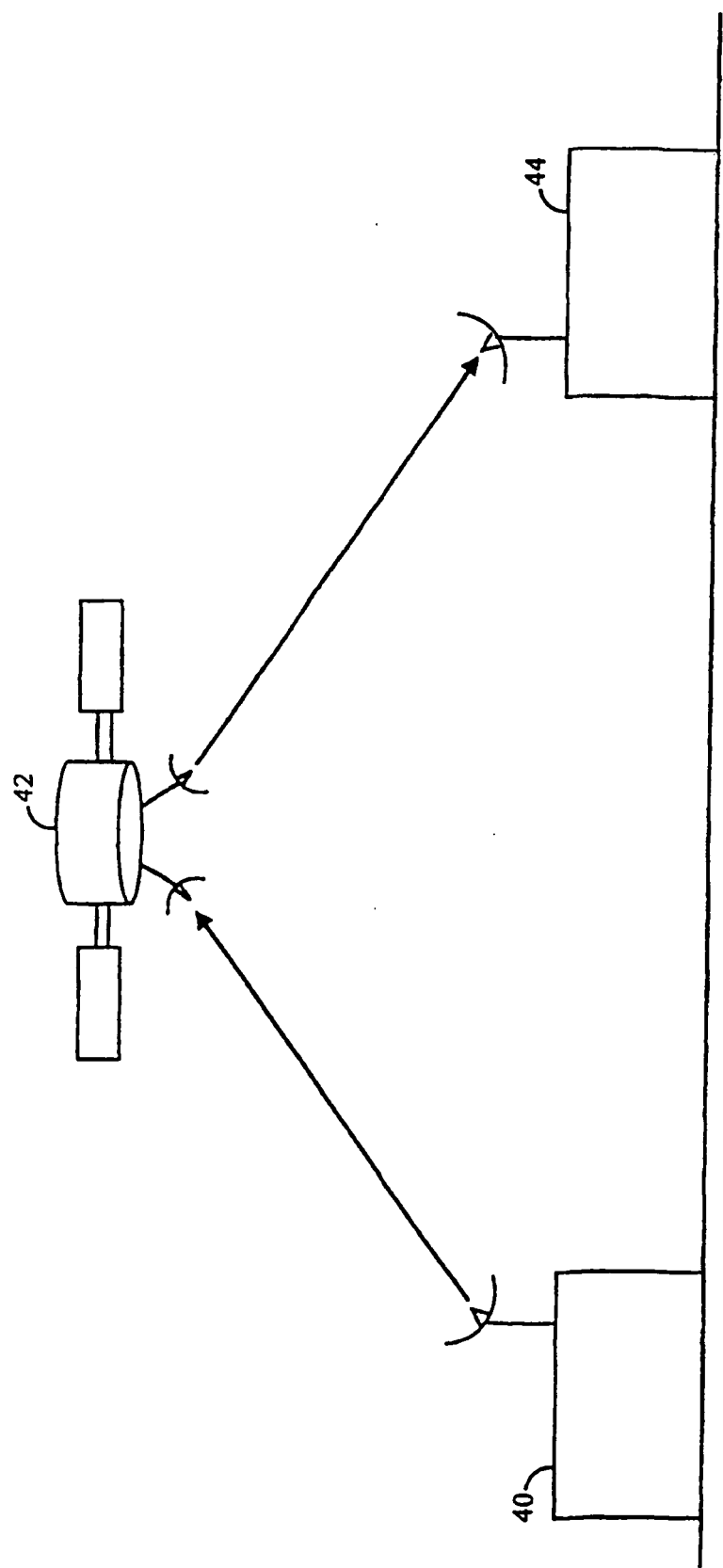


图 1B

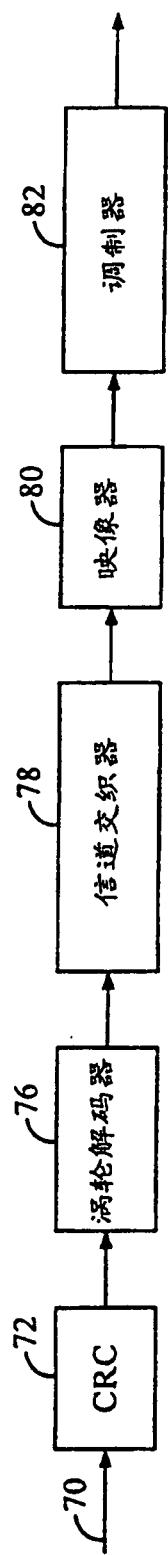
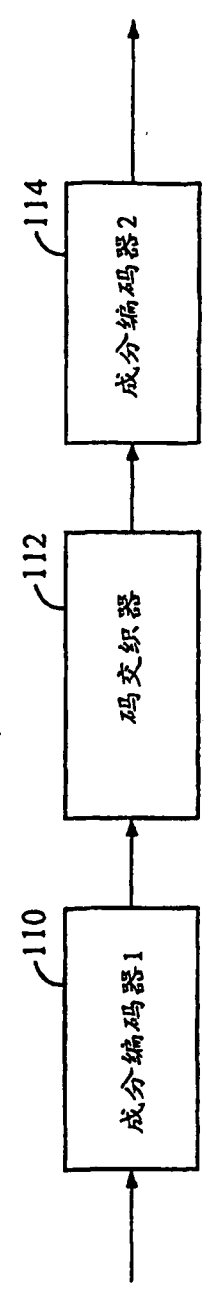
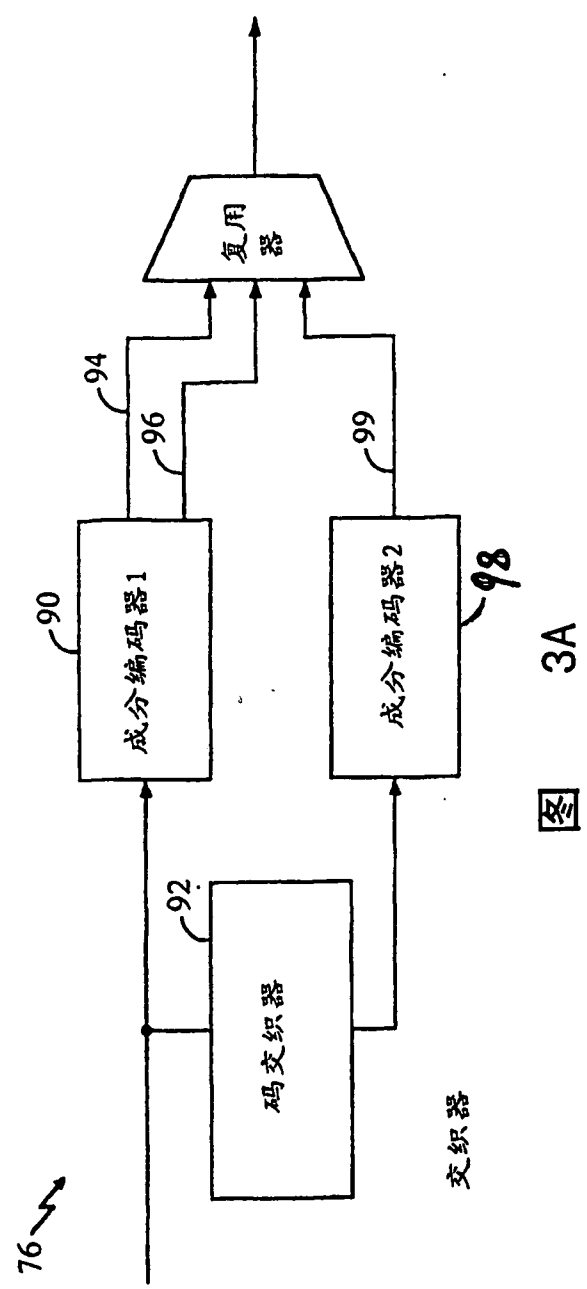


图 2



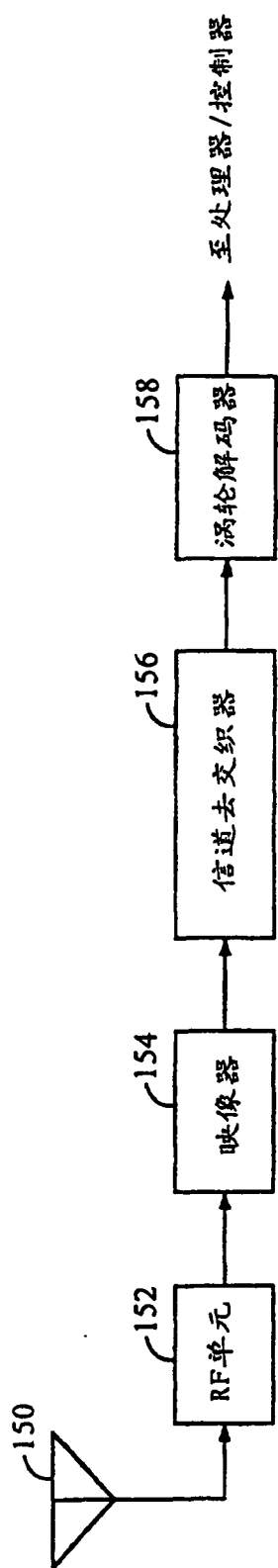


图 4

24.

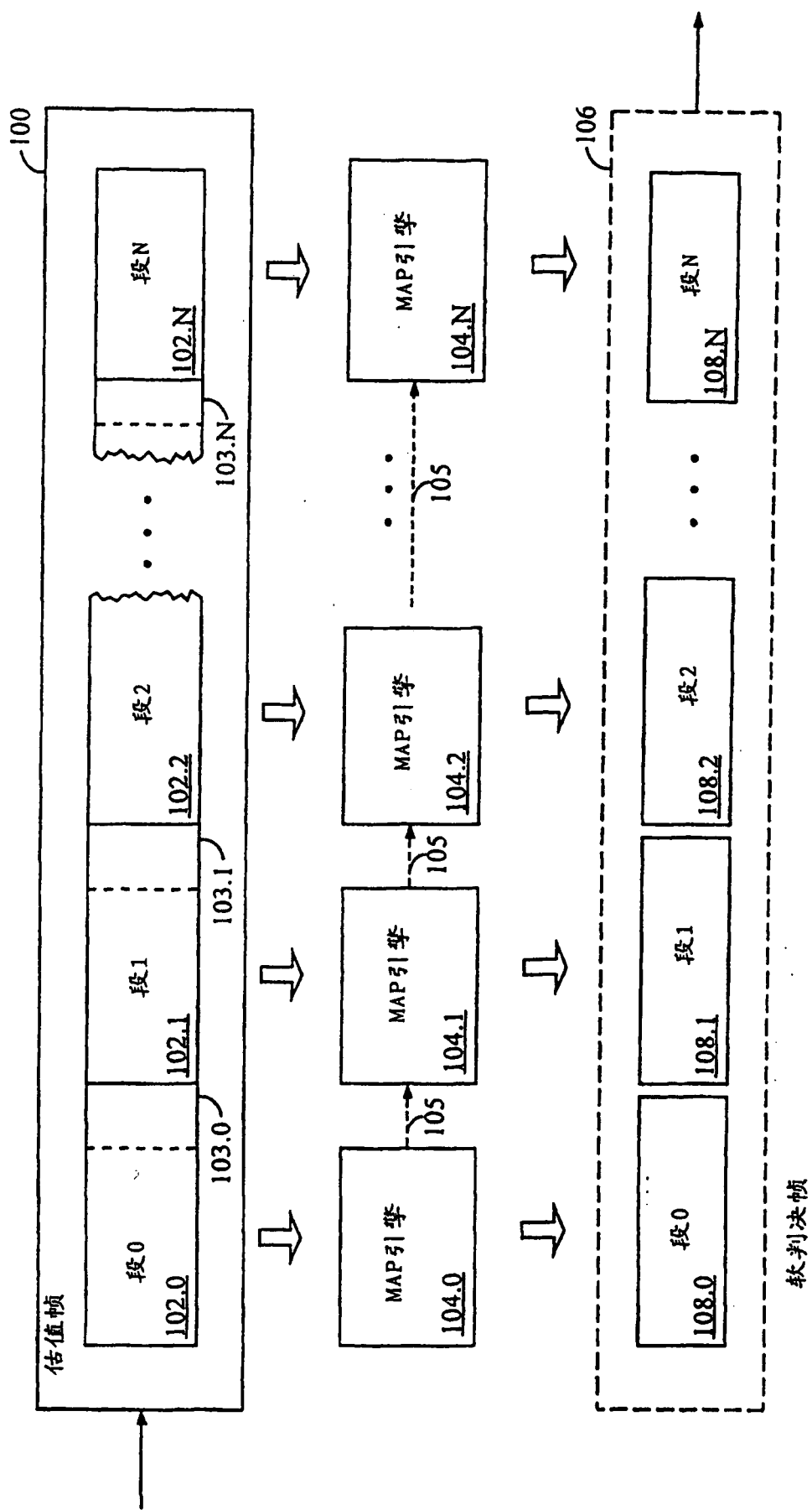


图 5

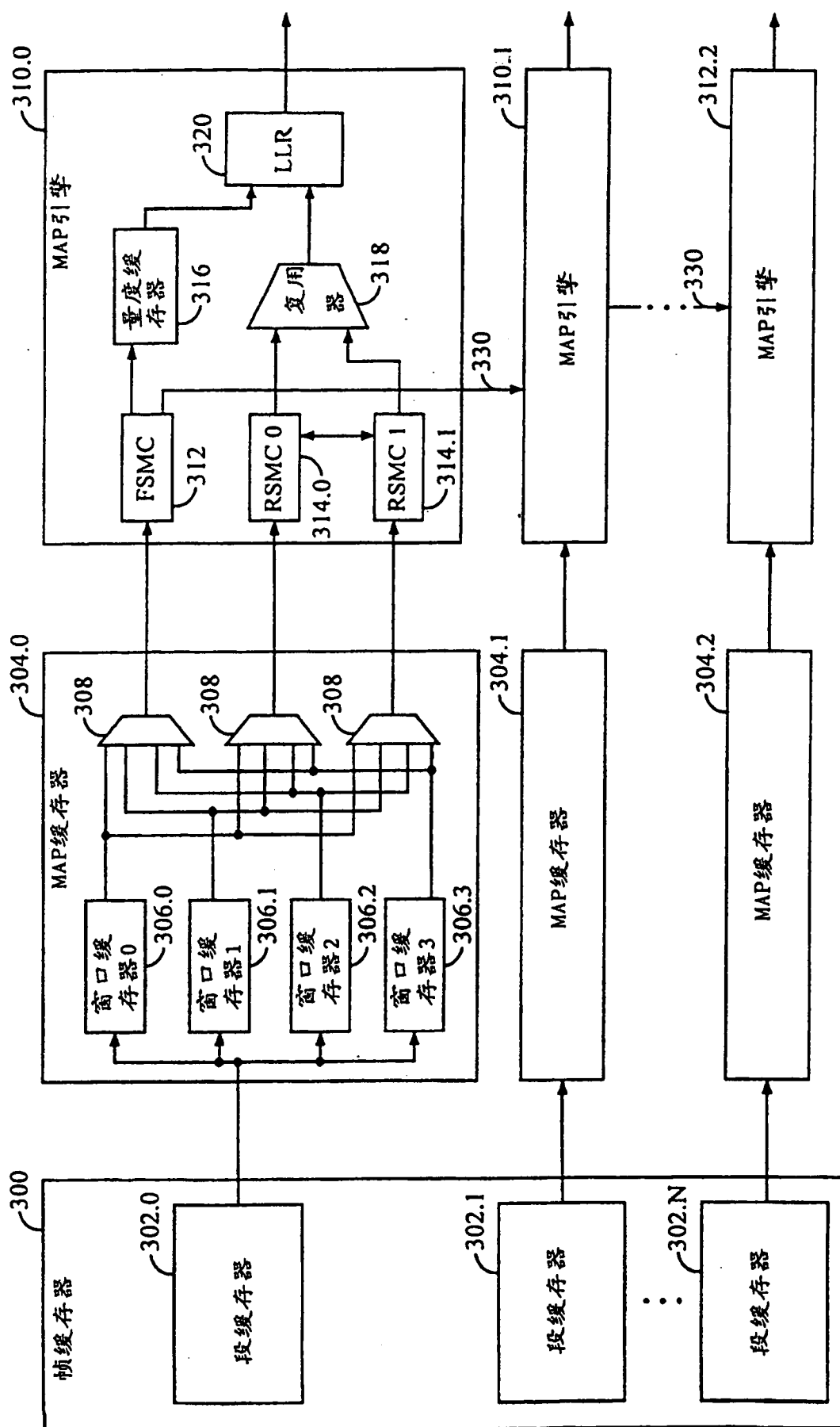
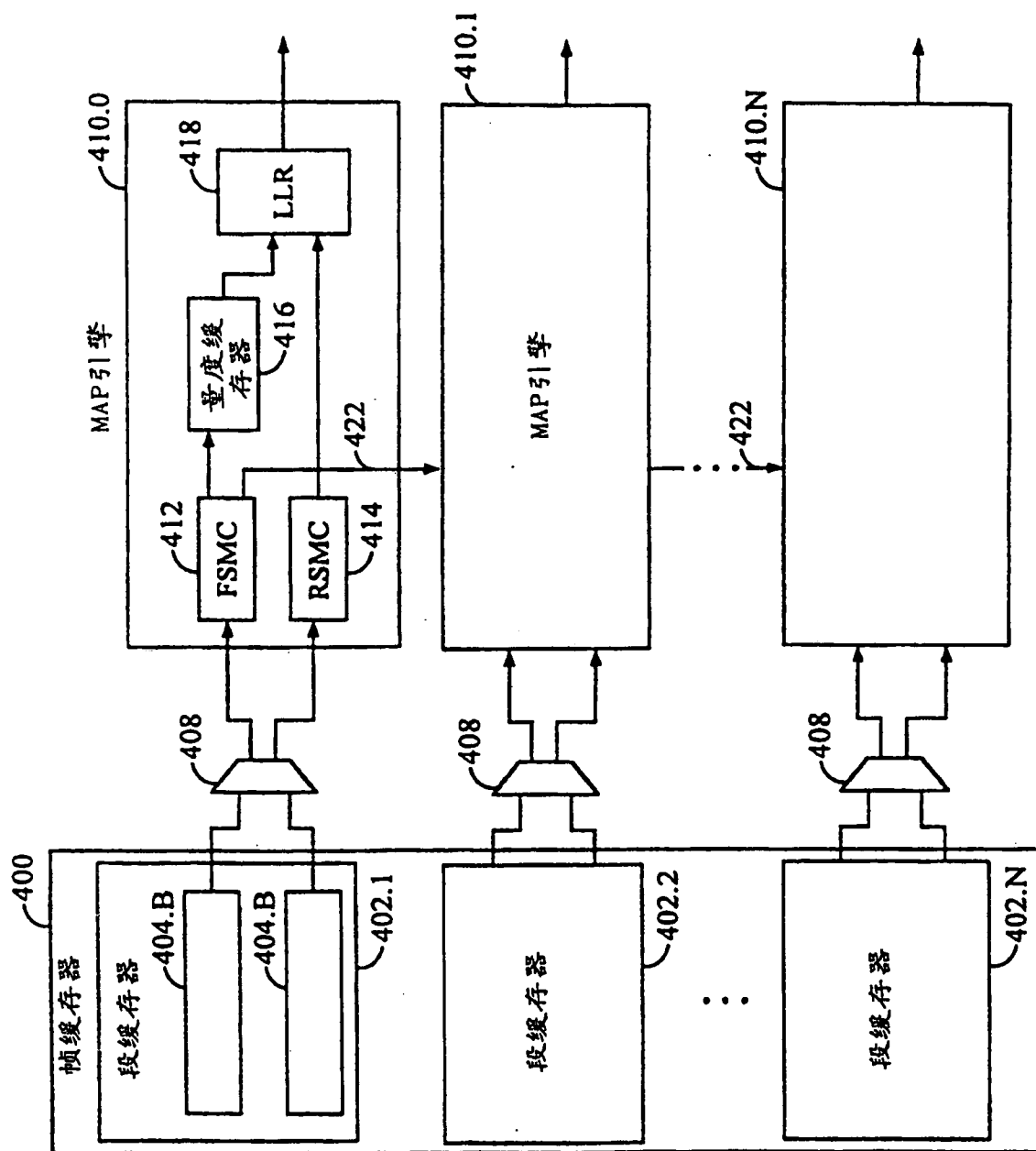


图 6



7

图

时间	1	2	3	4	5		X-1	X
FSMC	L	1L	2L	3L	4L		mL	
RSMC 0		2L(I)	1L	4L(I)	3L			L
RSMC 1			3L(I)	2L	5L(I)			

图 8