

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第5441765号  
(P5441765)

(45) 発行日 平成26年3月12日(2014.3.12)

(24) 登録日 平成25年12月27日(2013.12.27)

(51) Int.Cl.

HO3F 3/343 (2006.01)

F 1

HO3F 3/343

Z

請求項の数 3 (全 8 頁)

(21) 出願番号 特願2010-49873 (P2010-49873)  
 (22) 出願日 平成22年3月5日 (2010.3.5)  
 (65) 公開番号 特開2011-188143 (P2011-188143A)  
 (43) 公開日 平成23年9月22日 (2011.9.22)  
 審査請求日 平成25年1月16日 (2013.1.16)

(73) 特許権者 000002325  
 セイコーインスツル株式会社  
 千葉県千葉市美浜区中瀬1丁目8番地  
 (74) 代理人 100154863  
 弁理士 久原 健太郎  
 (74) 代理人 100142837  
 弁理士 内野 則彰  
 (74) 代理人 100123685  
 弁理士 木村 信行  
 (72) 発明者 内田 俊之  
 千葉県千葉市美浜区中瀬1丁目8番地 セイコーインスツル株式会社内

審査官 ▲徳▼田 賢二

最終頁に続く

(54) 【発明の名称】スイッチトキャパシタアンプ

## (57) 【特許請求の範囲】

## 【請求項 1】

スイッチトキャパシタアンプにおいて、  
 入力容量と、  
 スイッチトキャパシタアンプの入力端子と前記入力容量との間に設けられる入力スイッチと、  
 前記入力容量と前記入力スイッチの接続点とスイッチトキャパシタアンプの基準電圧入力端子との間に設けられる第一の基準電圧スイッチと、

前記入力容量の容量値よりも小さい容量値の出力容量と、  
 前記出力容量とスイッチトキャパシタアンプの出力端子との間に設けられる出力スイッチと、

入力電圧を前記入力容量と前記出力容量との容量比によって増幅し、出力電圧を出力する内部アンプと、  
 前記出力電圧に基づいた電荷を充電される保持容量と、

前記第一の基準電圧スイッチを制御する第一のクロック信号と、前記入力スイッチを制御する第二のクロック信号と、前記出力スイッチを制御する第三のクロック信号とを出力し、サンプル時に、前記第一の基準電圧スイッチをオフ、前記入力スイッチがオンしてから、所定時間が経過すると、前記出力スイッチをオンするように制御する制御回路と、  
 を備えることを特徴とするスイッチトキャパシタアンプ。

## 【請求項 2】

10

20

第二の基準電圧スイッチと、第三の基準電圧スイッチと、第四の基準電圧スイッチとをさらに備え、

前記入力スイッチ及び前記入力容量は、前記スイッチトキャパシタアンプの入力端子と前記内部アンプの反転入力端子と間に、順番に設けられ、

前記第一の基準電圧スイッチは、前記入力スイッチと前記入力容量との接続点と、前記基準電圧入力端子との間に、設けられ、

前記第三の基準電圧スイッチ及び前記保持容量は、前記内部アンプの反転入力端子と前記内部アンプの出力端子と間に、順番に設けられ、

前記第四の基準電圧スイッチは、前記第三の基準電圧スイッチと前記保持容量との接続点と、前記基準電圧入力端子との間に、設けられ、

前記出力容量及び前記出力スイッチは、前記内部アンプの反転入力端子と前記内部アンプの出力端子と間に、順番に設けられ、

前記第二の基準電圧スイッチは、前記出力容量と前記出力スイッチとの接続点と、前記基準電圧入力端子との間に、設けられ、

前記内部アンプの非反転入力端子は、前記基準電圧入力端子に接続され、出力端子は、前記スイッチトキャパシタアンプの出力端子に接続される、

ことを特徴とする請求項 1 記載のスイッチトキャパシタアンプ。

### 【請求項 3】

前記入力容量と前記出力容量の充放電時間が略等しい、

ことを特徴とする請求項 1 または 2 記載のスイッチトキャパシタアンプ。

### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は、スイッチトキャパシタアンプに関する。

#### 【背景技術】

#### 【0002】

従来のスイッチトキャパシタアンプについて説明する。図 3 は、従来のスイッチトキャパシタアンプを示す回路図である。図 4 は、従来のスイッチトキャパシタアンプの動作を示すタイムチャートである。

#### 【0003】

ここで、サンプル時、制御回路 60 はクロック信号 1 をローレベルに制御する。よって、スイッチ 43 及びスイッチ 45 ~ 46 はオフする。制御回路 60 はクロック信号 2 をハイレベルに制御する。よって、スイッチ 42 とスイッチ 44 とスイッチ 47 とはオンする。すると、入力電圧 VIN が入力され、入力電圧 VIN は容量 48 にサンプルされる。ここでサンプルされた入力電圧 VIN は、容量 49 と容量 48 の容量値よりも小さい容量値の容量 49 との容量比によって増幅され、内部アンプ 41 は出力電圧 VOUT を出力する。この出力電圧 VOUT に基づいた電荷は、容量 50 に充電される。

#### 【0004】

また、ホールド時、制御回路 60 はクロック信号 1 をハイレベルに制御する。よって、スイッチ 43 及びスイッチ 45 ~ 46 はオンする。制御回路 60 はクロック信号 2 をローレベルに制御する。よって、スイッチ 42 とスイッチ 44 とスイッチ 47 とはオフする。すると、容量 49 を介した内部アンプ 41 の負帰還経路は存在せず、容量 50 を介した内部アンプ 41 の負帰還経路が形成される。よって、サンプル時に容量 50 に充電された電荷に基づき、サンプル時の出力電圧 VOUT に基づいた電圧が保持される。

#### 【0005】

スイッチトキャパシタアンプはサンプル状態とホールド状態とを交互に繰り返して動作していて、サンプル状態とホールド状態とで内部アンプ 41 のオフセット電圧に基づいた電荷の移動は無いので、内部アンプ 41 のオフセット電圧が出力電圧 VOUT に影響しにくい（例えば、特許文献 1 参照）。

### 【先行技術文献】

**【特許文献】****【0006】**

【特許文献1】米国特許第4543534号明細書

**【発明の概要】****【発明が解決しようとする課題】****【0007】**

ホールド状態からサンプル状態への移行時において、入力電圧VINは基準電圧VREFよりも低く、出力電圧VOUTは基準電圧VREFよりも高いとする。上記のサンプル時のようにクロック信号2がハイレベルになり、スイッチ42がオンすると、電圧V1は基準電圧VREFから入力電圧VINに低くなるので、容量48は放電する。また、クロック信号2がハイレベルになり、スイッチ44がオンすると、電圧V2は基準電圧VREFから出力電圧VOUTに急激に高くなるので、容量49は急激に充電される。10

**【0008】**

この時、容量48の容量値は容量49の容量値よりも大きいにも関わらず、内部アンプ41へのノイズの影響を少なくするため、容量48の容量値の大きさに対応するように入力スイッチ42のサイズが大きくなるよう回路設計されることができないので、容量48の放電スピードの方が容量49の充電スピードよりも遅くなり、容量48と容量49との充放電時間差がある。よって、ホールド状態からサンプル状態への移行時、電圧V2が出力電圧VOUTに急激に高くなると、容量49の容量カップリングにより、電圧Vsも急激に高くなる。すると、内部アンプ41の反転入力端子の電圧Vsが急激に高くなるので、図4に示すように、出力電圧VOUTが急激に低くなる。よって、出力電圧VOUTが安定しない。20

**【0009】**

なお、入力電圧VINが基準電圧VREFよりも高く、出力電圧VOUTが基準電圧VREFよりも低い場合も同様に、出力電圧VOUTは安定しない。

**【0010】**

本発明は、上記課題に鑑みてなされ、安定した出力電圧を出力できるスイッチトキャパシタアンプを提供する。

**【課題を解決するための手段】****【0011】**

本発明は、上記課題を解決するため、スイッチトキャパシタアンプにおいて、入力容量と、スイッチトキャパシタアンプの入力端子と前記入力容量との間に設けられる入力スイッチと、前記入力容量の容量値よりも小さい容量値の出力容量と、前記出力容量とスイッチトキャパシタアンプの出力端子との間に設けられる出力スイッチと、入力電圧を前記入力容量と前記出力容量との容量比によって增幅し、出力電圧を出力する内部アンプと、前記出力電圧に基づいた電荷を充電される保持容量と、サンプル時に前記入力スイッチがオンしてから、所定時間が経過すると、前記出力スイッチがオンするように、前記入力スイッチ及び前記出力スイッチを制御する制御回路と、を備えることを特徴とするスイッチトキャパシタアンプを提供する。30

**【発明の効果】****【0012】**

本発明では、スイッチトキャパシタアンプは入力容量と出力容量との充放電時間差が無くなるよう動作できるので、ホールド状態からサンプル状態への移行時、例えば、出力容量の一端の電圧がスイッチトキャパシタアンプの出力電圧に急激に高くなても、出力容量の他端の電圧は急激に高くならない。つまり、内部アンプへの入力電圧は急激に高くならない。よって、内部アンプの出力電圧が安定するので、スイッチトキャパシタアンプの出力電圧も安定する。40

**【図面の簡単な説明】****【0013】**

【図1】本発明のスイッチトキャパシタアンプを示す回路図である。50

【図2】本発明のスイッチトキャパシタアンプの動作を示すタイミングチャートである。

【図3】従来のスイッチトキャパシタアンプを示す回路図である。

【図4】従来のスイッチトキャパシタアンプの動作を示すタイミングチャートである。

**【発明を実施するための形態】**

**【0014】**

以下、本発明の実施形態を、図面を参照して説明する。

まず、スイッチトキャパシタアンプの構成について説明する。図1は、スイッチトキャパシタアンプを示す回路図である。

**【0015】**

スイッチトキャパシタアンプは、内部アンプ11、入力スイッチ12、スイッチ13、出力スイッチ14、スイッチ15～17、入力容量18、出力容量19、保持容量20、及び、制御回路30を備える。10

**【0016】**

入力スイッチ12及び入力容量18は、スイッチトキャパシタアンプの入力端子と内部アンプ11の反転入力端子と間に、順番に設けられる。スイッチ13は、入力スイッチ12と入力容量18との接続点と、スイッチトキャパシタアンプの基準電圧入力端子との間に、設けられる。スイッチ16及び保持容量20は、内部アンプ11の反転入力端子と内部アンプ11の出力端子と間に、順番に設けられる。スイッチ17は、スイッチ16と保持容量20との接続点と、スイッチトキャパシタアンプの基準電圧入力端子との間に、設けられる。出力容量19及び出力スイッチ14は、内部アンプ11の反転入力端子と内部アンプ11の出力端子と間に、順番に設けられる。スイッチ15は、出力容量19と出力スイッチ14との接続点と、スイッチトキャパシタアンプの基準電圧入力端子との間に、設けられる。内部アンプ11の非反転入力端子は、スイッチトキャパシタアンプの基準電圧入力端子に接続され、出力端子は、スイッチトキャパシタアンプの出力端子に接続される。20

**【0017】**

また、制御回路30の第一出力端子のクロック信号1は、スイッチ13及びスイッチ15～16を制御し、第二出力端子のクロック信号2は、入力スイッチ12を制御し、第三出力端子のクロック信号3は、出力スイッチ14及びスイッチ17を制御する。

**【0018】**

次に、スイッチトキャパシタアンプの動作について説明する。図2は、各クロック信号及び出力電圧を示すタイムチャートである。30

**【0019】**

ここで、スイッチトキャパシタアンプの入力端子の電圧をVINとし、入力スイッチ12と入力容量18との接続点の電圧をV1とし、内部アンプ11の反転入力端子の電圧をVsとし、出力容量19と出力スイッチ14との接続点をV2とし、スイッチ16と保持容量20との接続点をV3とし、スイッチトキャパシタアンプの出力端子の電圧をVOUTとし、スイッチトキャパシタアンプの基準電圧入力端子の電圧をVREFとする。また、入力容量18の容量値をC18とし、出力容量19の容量値をC19とし、保持容量20の容量値をC20とする。40

**【0020】**

第一期間(サンプル時)において、制御回路30はクロック信号1をローレベルに制御している。よって、スイッチ13及びスイッチ15～16はオフしている。制御回路30はクロック信号2をハイレベルに制御している。よって、入力スイッチ12はオンしている。制御回路30はクロック信号3をハイレベルに制御している。よって、出力スイッチ14及びスイッチ17はオンしている。すると、入力電圧VINが入力され、入力電圧VINは入力容量18にサンプルされる。ここでサンプルされた入力電圧VINは、入力容量18と入力容量18の容量値よりも小さい容量値の出力容量19との容量比によって増幅され、内部アンプ11は出力電圧VOUTを出力する。この出力電圧VOUTに基づいた電荷は、保持容量20に充電される。50

**【0021】**

第二期間（ホールド時）において、制御回路30はクロック信号1をハイレベルに制御する。よって、スイッチ13及びスイッチ15～16はオンする。制御回路30はクロック信号2をローレベルに制御する。よって、入力スイッチ12はオフする。制御回路30はクロック信号3をローレベルに制御する。よって、出力スイッチ14とスイッチ17とはオフする。すると、出力容量19を介した内部アンプ11の負帰還経路は存在せず、保持容量20を介した内部アンプ11の負帰還経路が形成される。よって、サンプル時に保持容量20に充電された電荷に基づき、サンプル時の出力電圧VOUTに基づいた電圧が保持される。

**【0022】**

第三期間（サンプル時）において、ホールド状態からサンプル状態への移行時において、入力電圧VINは基準電圧VREFより低く、出力電圧VOUTは基準電圧VREFより高いとする。制御回路30はクロック信号1をローレベルに制御する。よって、スイッチ13及びスイッチ15～16はオフする。制御回路30はクロック信号2をハイレベルに制御する。よって、入力スイッチ12はオンする。すると、電圧V1は基準電圧VREFから入力電圧VINに低くなるので、入力容量18は放電する。サンプル時に入力スイッチ12がオンしてから所定時間が経過すると、制御回路30はクロック信号3をハイレベルに制御する。よって、出力スイッチ14及びスイッチ17はオンする。すると、電圧V2は基準電圧VREFから出力電圧VOUTに急激に高くなるので、出力容量19は急激に充電される。この時、容量18の容量値は容量19の容量値よりも大きいにも関わらず、内部アンプ11へのノイズの影響を少なくするため、容量18の容量値の大きさに対応するように入力スイッチ12のサイズが大きくなるよう回路設計することができないので、入力容量18の放電スピードの方が出力容量19の充電スピードよりも遅い。しかし、入力スイッチ12がオンしてから所定時間が経過するとスイッチ14はオンし、入力容量18の放電開始時の方が出力容量19の充電開始時よりも所定時間速いことにより、スイッチトキャパシタアンプは入力容量18と出力容量19との充放電時間差が無くなるよう動作できる。

**【0023】**

なお、入力電圧VINが基準電圧VREFよりも高く、出力電圧VOUTが基準電圧VREFよりも低い場合も同様に、スイッチトキャパシタアンプは入力容量18と出力容量19との充放電時間差が無くなるよう動作できる。

**【0024】**

このようにすると、スイッチトキャパシタアンプは入力容量18と出力容量19との充放電時間差が無くなるよう動作できるので、ホールド状態からサンプル状態への移行時、例えば、出力容量19の一端の電圧V2が出力電圧VOUTに急激に高くなってしまって、出力容量19の他端の電圧Vsは急激に高くならない。つまり、内部アンプ11への入力電圧は急激に高くならない。よって、内部アンプ11の出力電圧が安定するので、出力電圧VOUTも安定する。

**【0025】**

また、容量18の容量値は容量19の容量値よりも大きいにも関わらず、容量18の容量値の大きさに対応するように入力スイッチ12のサイズが大きく無くなくても良いので、入力スイッチ12による内部アンプ11へのノイズの影響は少ない。

**【符号の説明】****【0026】**

11 内部アンプ

12 入力スイッチ

13、15～17 スイッチ

14 出力スイッチ

18 入力容量

19 出力容量

10

20

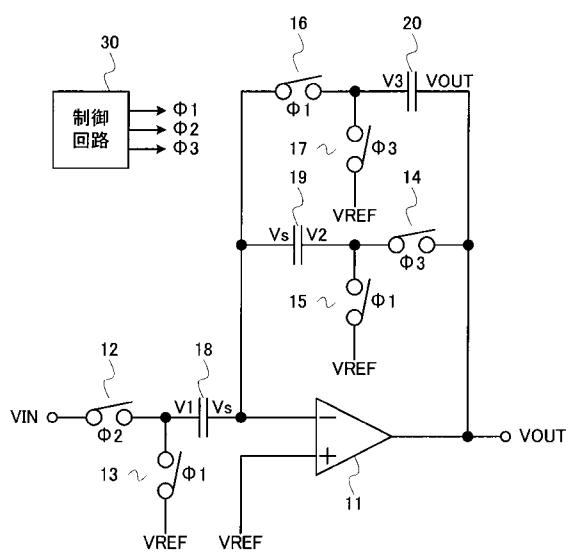
30

40

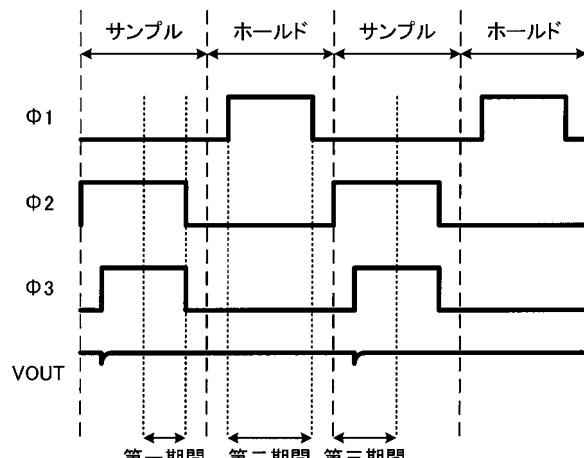
50

- 2 0 保持容量  
3 0 制御回路

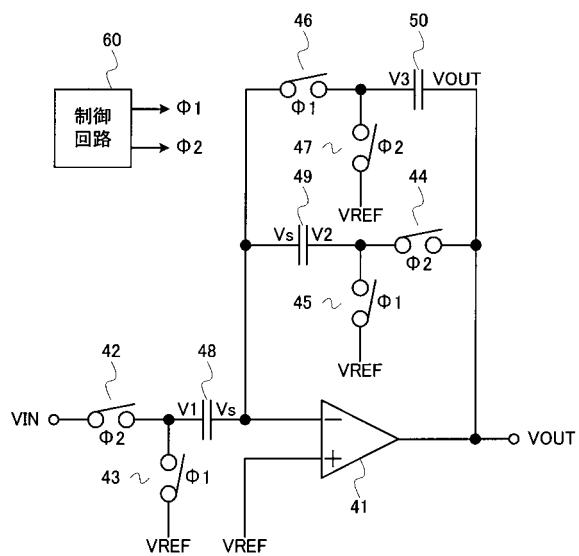
【図1】



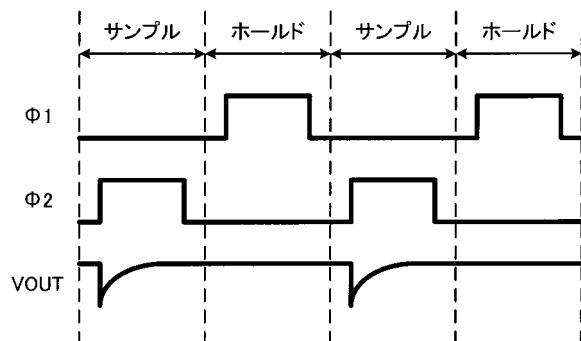
【図2】



【図3】



【図4】



---

フロントページの続き

(56)参考文献 特開昭62-277821(JP,A)  
特開平11-127047(JP,A)  
特開2009-027281(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 03 F        3 / 343