

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7612472号
(P7612472)

(45)発行日 令和7年1月14日(2025.1.14)

(24)登録日 令和6年12月27日(2024.12.27)

(51)国際特許分類	F I			
H 1 0 D 30/67 (2025.01)	H 0 1 L	29/78	6 1 6 V	
H 1 0 D 86/40 (2025.01)	H 0 1 L	29/78	6 1 6 U	
H 1 0 B 12/00 (2023.01)	H 0 1 L	29/78	6 1 3 B	
H 1 0 D 64/60 (2025.01)	H 1 0 B	12/00	6 7 1 A	
	H 1 0 B	12/00	6 2 1 C	
請求項の数 19 (全28頁) 最終頁に続く				

(21)出願番号	特願2021-47614(P2021-47614)	(73)特許権者	318010018
(22)出願日	令和3年3月22日(2021.3.22)		キオクシア株式会社
(65)公開番号	特開2022-146576(P2022-146576 A)		東京都港区芝浦三丁目 1 番 2 1 号
(43)公開日	令和4年10月5日(2022.10.5)	(74)代理人	100119035
審査請求日	令和5年9月7日(2023.9.7)		弁理士 池上 徹真
		(74)代理人	100141036
			弁理士 須藤 章
		(74)代理人	100178984
			弁理士 高下 雅弘
		(72)発明者	佐藤 祐太
			東京都港区芝浦三丁目 1 番 2 1 号 キオ
			クシア株式会社内
		(72)発明者	上田 知正
			東京都港区芝浦三丁目 1 番 2 1 号 キオ
			クシア株式会社内
最終頁に続く			

(54)【発明の名称】 半導体装置及び半導体記憶装置

(57)【特許請求の範囲】

【請求項 1】

第 1 の領域と、第 2 の領域と、前記第 1 の領域と前記第 2 の領域との間の第 3 の領域と、を含む酸化物半導体層と、ゲート電極と、前記第 3 の領域と前記ゲート電極との間に設けられたゲート絶縁層と、前記第 1 の領域に電氣的に接続された第 1 の電極と、前記第 2 の領域に電氣的に接続された第 2 の電極と、前記第 1 の領域と前記第 1 の電極との間、及び、前記第 2 の領域と前記第 2 の電極との間の少なくとも一方の位置に設けられ、酸素（O）と、窒素（N）と、第 1 の金属元素と、を含む第 1 の導電層と、前記酸化物半導体層と前記第 1 の導電層との間に設けられ、インジウム（In）、亜鉛（Zn）、スズ（Sn）、及びカドミウム（Cd）から成る群から選ばれる少なくとも一つの元素と、酸素（O）と、を含み、厚さが前記第 1 の導電層の厚さよりも厚い第 2 の導電層と、を備え、前記第 1 の金属元素はチタン（Ti）である半導体装置。

【請求項 2】

前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 1 の電極の厚さ、又は、前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 2 の電極の厚さは

、前記第 2 の導電層よりも厚い請求項 1 記載の半導体装置。

【請求項 3】

前記第 1 の導電層の厚さは、1 nm 以上 10 nm 以下である請求項 1 又は請求項 2 記載の半導体装置。

【請求項 4】

前記第 1 の導電層の中に含まれる酸素（O）及び窒素（N）以外の元素の原子濃度の中で、前記第 1 の金属元素の原子濃度が最も高い請求項 1 ないし請求項 3 いずれか一項記載の半導体装置。

【請求項 5】

前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 1 の電極、又は、前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 2 の電極、の少なくともいずれか一方の電極は、第 2 の金属元素を含み、

10

前記少なくともいずれか一方の電極に含まれる金属元素の原子濃度の中で、前記第 2 の金属元素の原子濃度が最も高く、

前記第 2 の金属元素は前記第 1 の金属元素と同一である請求項 1 ないし請求項 4 いずれか一項記載の半導体装置。

【請求項 6】

前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 1 の電極、又は、前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 2 の電極、の少なくともいずれか一方の電極は、第 2 の金属元素を含み、

20

前記少なくともいずれか一方の電極に含まれる金属元素の原子濃度の中で、前記第 2 の金属元素の原子濃度が最も高く、

前記第 2 の金属元素は前記第 1 の金属元素と異なる請求項 1 ないし請求項 4 いずれか一項記載の半導体装置。

【請求項 7】

第 1 の領域と、第 2 の領域と、前記第 1 の領域と前記第 2 の領域との間の第 3 の領域と、を含む酸化物半導体層と、

ゲート電極と、

前記第 3 の領域と前記ゲート電極との間に設けられたゲート絶縁層と、

前記第 1 の領域に電氣的に接続された第 1 の電極と、

30

前記第 2 の領域に電氣的に接続された第 2 の電極と、

前記第 1 の領域と前記第 1 の電極との間、及び、前記第 2 の領域と前記第 2 の電極との間の少なくとも一方の位置に設けられた第 1 の導電層であって、チタン（Ti）、タングステン（W）、銅（Cu）、アルミニウム（Al）、タンタル（Ta）、及びモリブデン（Mo）から成る群から選ばれる少なくとも一つの第 1 の金属元素と、酸素（O）と、窒素（N）と、を含み、前記第 1 の導電層の中に含まれる酸素（O）及び窒素（N）以外の元素の原子濃度の中で、前記第 1 の金属元素の原子濃度が最も高い第 1 の導電層と、

前記酸化物半導体層と前記第 1 の導電層との間に設けられ、インジウム（In）、亜鉛（Zn）、スズ（Sn）、及びカドミウム（Cd）から成る群から選ばれる少なくとも一つの元素と、酸素（O）と、を含む第 2 の導電層と、

40

前記第 1 の金属元素はチタン（Ti）である半導体装置。

【請求項 8】

第 1 の領域と、第 2 の領域と、前記第 1 の領域と前記第 2 の領域との間の第 3 の領域と、を含む酸化物半導体層と、

ゲート電極と、

前記第 3 の領域と前記ゲート電極との間に設けられたゲート絶縁層と、

前記第 1 の領域に電氣的に接続された第 1 の電極と、

前記第 2 の領域に電氣的に接続された第 2 の電極と、

前記第 1 の領域と前記第 1 の電極との間、及び、前記第 2 の領域と前記第 2 の電極との

50

間の少なくとも一方の位置に設けられ、酸素（O）と、窒素（N）と、第1の金属元素と、を含む第1の導電層と、

前記酸化物半導体層と前記第1の導電層との間に設けられ、インジウム（In）、亜鉛（Zn）、スズ（Sn）、及びカドミウム（Cd）から成る群から選ばれる少なくとも一つの元素と、酸素（O）と、を含む第2の導電層と、を備え、

前記酸化物半導体層との間に前記第1の導電層が設けられた前記第1の電極、又は、前記酸化物半導体層との間に前記第1の導電層が設けられた前記第2の電極、の少なくともいずれか一方の電極は、第2の金属元素を含み、

前記少なくともいずれか一方の電極に含まれる金属元素の原子濃度の中で、前記第2の金属元素の原子濃度が最も高く、

前記第2の金属元素は前記第1の金属元素と同一であり、
前記第1の金属元素はチタン（Ti）である半導体装置。

【請求項9】

前記酸化物半導体層は、ガリウム（Ga）及びアルミニウム（Al）の少なくともいずれか一方の元素と、インジウム（In）と、亜鉛（Zn）とを含む請求項1ないし請求項8いずれか一項記載の半導体装置。

【請求項10】

前記ゲート電極は、前記酸化物半導体層を囲む請求項1ないし請求項9いずれか一項記載の半導体装置。

【請求項11】

第1の方向に延びる第1の配線と、
前記第1の方向と交差する第2の方向に延びる第2の配線と、
メモリセルと、を備え、
前記メモリセルは、
第1の領域と、第2の領域と、前記第1の領域と前記第2の領域との間の第3の領域と、
を含み、前記第1の領域が前記第1の配線に電気的に接続され、前記第3の領域が前記第2の配線の一部に囲まれた酸化物半導体層と、

前記第3の領域と前記第2の配線の一部との間に設けられたゲート絶縁層と、
前記第2の領域に電気的に接続された第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間の絶縁層と、を含むキャパシタと、

前記第1の領域と前記第1の配線との間、及び、前記第2の領域と前記第1の電極との間の少なくとも一方の位置に設けられ、酸素（O）と、窒素（N）と、第1の金属元素と、を含む第1の導電層と、

前記酸化物半導体層と前記第1の導電層との間に設けられ、インジウム（In）、亜鉛（Zn）、スズ（Sn）、及びカドミウム（Cd）から成る群から選ばれる少なくとも一つの元素と、酸素（O）と、を含み、厚さが前記第1の導電層の厚さよりも厚い第2の導電層と、を備え、

前記第1の金属元素はチタン（Ti）である半導体記憶装置。

【請求項12】

前記酸化物半導体層との間に前記第1の導電層が設けられた前記第1の配線の厚さ、又は、前記酸化物半導体層との間に前記第1の導電層が設けられた前記第1の電極の厚さは、前記第2の導電層よりも厚い請求項11記載の半導体記憶装置。

【請求項13】

前記第1の導電層の厚さは、1nm以上10nm以下である請求項11又は請求項12記載の半導体記憶装置。

【請求項14】

前記第1の導電層の中に含まれる酸素（O）及び窒素（N）以外の元素の原子濃度の中で、前記第1の金属元素の原子濃度が最も高い請求項11ないし請求項13いずれか一項記載の半導体記憶装置。

10

20

30

40

50

【請求項 1 5】

前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 1 の配線、又は、前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 1 の電極、の少なくともいずれか一方は、第 2 の金属元素を含み、

前記少なくともいずれか一方に含まれる金属元素の原子濃度の中で、前記第 2 の金属元素の原子濃度が最も高く、

前記第 2 の金属元素は前記第 1 の金属元素と同一である請求項 1 1 ないし請求項 1 4 いずれか一項記載の半導体記憶装置。

【請求項 1 6】

前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 1 の配線、又は、前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 1 の電極、の少なくともいずれか一方は、第 2 の金属元素を含み、

前記少なくともいずれか一方に含まれる金属元素の原子濃度の中で、前記第 2 の金属元素の原子濃度が最も高く、

前記第 2 の金属元素は前記第 1 の金属元素と異なる請求項 1 1 ないし請求項 1 4 いずれか一項記載の半導体記憶装置。

【請求項 1 7】

第 1 の方向に延びる第 1 の配線と、

前記第 1 の方向と交差する第 2 の方向に延びる第 2 の配線と、

メモリセルと、を備え、

前記メモリセルは、

第 1 の領域と、第 2 の領域と、前記第 1 の領域と前記第 2 の領域との間の第 3 の領域と、を含み、前記第 1 の領域が前記第 1 の配線に電氣的に接続され、前記第 3 の領域が前記第 2 の配線の一部に囲まれた酸化物半導体層と、

前記第 3 の領域と前記第 2 の配線の一部との間に設けられたゲート絶縁層と、

前記第 2 の領域に電氣的に接続されたキャパシタと、

前記第 1 の領域と前記第 1 の配線との間、及び、前記第 2 の領域と前記キャパシタとの間の少なくとも一方の位置に設けられた第 1 の導電層であって、チタン (Ti)、タングステン (W)、銅 (Cu)、アルミニウム (Al)、タンタル (Ta)、及びモリブデン (Mo) から成る群から選ばれる少なくとも一つの第 1 の金属元素と、酸素 (O) と、窒素 (N) と、を含み、前記第 1 の導電層の中に含まれる酸素 (O) 及び窒素 (N) 以外の元素の原子濃度の中で、前記第 1 の金属元素の原子濃度が最も高い第 1 の導電層と、

前記酸化物半導体層と前記第 1 の導電層との間に設けられ、インジウム (In)、亜鉛 (Zn)、スズ (Sn)、及びカドミウム (Cd) から成る群から選ばれる少なくとも一つの元素と、酸素 (O) と、を含む第 2 の導電層と、を備え、

前記第 1 の金属元素はチタン (Ti) である半導体記憶装置。

【請求項 1 8】

第 1 の方向に延びる第 1 の配線と、

前記第 1 の方向と交差する第 2 の方向に延びる第 2 の配線と、

メモリセルと、を備え、

前記メモリセルは、

第 1 の領域と、第 2 の領域と、前記第 1 の領域と前記第 2 の領域との間の第 3 の領域と、を含み、前記第 1 の領域が前記第 1 の配線に電氣的に接続され、前記第 3 の領域が前記第 2 の配線の一部に囲まれた酸化物半導体層と、

前記第 3 の領域と前記第 2 の配線の一部との間に設けられたゲート絶縁層と、

前記第 2 の領域に電氣的に接続された第 1 の電極と、第 2 の電極と、前記第 1 の電極と前記第 2 の電極との間の絶縁層と、を含むキャパシタと、

前記第 1 の領域と前記第 1 の配線との間、及び、前記第 2 の領域と前記第 1 の電極との間の少なくとも一方の位置に設けられた第 1 の導電層であって、酸素 (O) と、窒素 (N)

10

20

30

40

50

と、第 1 の金属元素と、を含む第 1 の導電層と、

前記酸化物半導体層と前記第 1 の導電層との間に設けられ、インジウム (In)、亜鉛 (Zn)、スズ (Sn)、及びカドミウム (Cd) から成る群から選ばれる少なくとも一つの元素と、酸素 (O) と、を含む第 2 の導電層と、を備え、

前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 1 の配線、又は、前記酸化物半導体層との間に前記第 1 の導電層が設けられた前記第 1 の電極、の少なくともいずれか一方は、第 2 の金属元素を含み、

前記少なくともいずれか一方に含まれる金属元素の原子濃度の中で、前記第 2 の金属元素の原子濃度が最も高く、

前記第 2 の金属元素は前記第 1 の金属元素と同一であり、

前記第 1 の金属元素はチタン (Ti) である半導体記憶装置。

10

【請求項 19】

前記酸化物半導体層は、ガリウム (Ga) 及びアルミニウム (Al) の少なくともいずれか一方の元素と、インジウム (In) と、亜鉛 (Zn) とを含む請求項 11 ないし請求項 18 いずれか一項記載の半導体記憶装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、半導体装置及び半導体記憶装置に関する。

【背景技術】

20

【0002】

酸化物半導体層にチャンネルを形成する酸化物半導体トランジスタは、オフ動作時のチャネルリーク電流が極めて小さいという優れた特性を備える。このため、例えば、酸化物半導体トランジスタを、Dynamic Random Access Memory (DRAM) のメモリセルのスイッチングトランジスタに適用することが検討されている。

【0003】

例えば、酸化物半導体トランジスタをメモリセルのスイッチングトランジスタに適用する場合、酸化物半導体トランジスタは、メモリセルや配線の形成に伴う熱処理を経ることになる。したがって、熱処理を経ても特性の変動が少ない、耐熱性の高い酸化物半導体トランジスタの実現が期待されている。

30

【先行技術文献】

【特許文献】

【0004】

【文献】特開 2014 - 239216 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明が解決しようとする課題は、耐熱性の高い半導体装置を提供することにある。

【課題を解決するための手段】

【0006】

40

実施形態の半導体装置は、第 1 の領域と、第 2 の領域と、前記第 1 の領域と前記第 2 の領域との間の第 3 の領域と、を含む酸化物半導体層と、ゲート電極と、前記第 3 の領域と前記ゲート電極との間に設けられたゲート絶縁層と、前記第 1 の領域に電気的に接続された第 1 の電極と、前記第 2 の領域に電気的に接続された第 2 の電極と、前記第 1 の領域と前記第 1 の電極との間、及び、前記第 2 の領域と前記第 2 の電極との間の少なくとも一方の位置に設けられ、酸素 (O) と、窒素 (N) と、第 1 の金属元素と、を含む第 1 の導電層と、前記酸化物半導体層と前記第 1 の導電層との間に設けられ、インジウム (In)、亜鉛 (Zn)、スズ (Sn)、及びカドミウム (Cd) から成る群から選ばれる少なくとも一つの元素と、酸素 (O) と、を含み、厚さが前記第 1 の導電層の厚さよりも厚い第 2 の導電層と、を備え、前記第 1 の金属元素はチタン (Ti) である。

50

【図面の簡単な説明】

【 0 0 0 7 】

【図 1】第 1 の実施形態の半導体装置の模式断面図。

【図 2】第 2 の実施形態の半導体装置の模式断面図。

【図 3】第 2 の実施形態の半導体装置の模式断面図。

【図 4】第 3 の実施形態の半導体記憶装置のブロック図。

【図 5】第 3 の実施形態の半導体記憶装置のメモリセルアレイの模式断面図。

【図 6】第 3 の実施形態の半導体記憶装置のメモリセルアレイの模式断面図。

【図 7】第 3 の実施形態の半導体記憶装置の第 1 のメモリセルの模式断面図。

【図 8】第 3 の実施形態の半導体記憶装置の第 2 のメモリセルの模式断面図。

10

【図 9】第 4 の実施形態の半導体装置の模式断面図。

【発明を実施するための形態】

【 0 0 0 8 】

以下、図面を参照しつつ本発明の実施形態を説明する。なお、以下の説明では、同一又は類似の部材などには同一の符号を付し、一度説明した部材などについては適宜その説明を省略する。

【 0 0 0 9 】

また、本明細書中、便宜上「上」、又は、「下」という用語を用いる場合がある。「上」、又は、「下」とはあくまで図面内での相対的位置関係を示す用語であり、重力に対する位置関係を規定する用語ではない。

20

【 0 0 1 0 】

本明細書中の半導体装置及び半導体記憶装置を構成する部材の化学組成の定性分析及び定量分析は、例えば、二次イオン質量分析法 (Secondary Ion Mass Spectrometry: SIMS)、エネルギー分散型 X 線分光法 (Energy Dispersive X-ray Spectroscopy: EDX)、ラザフォード後方散乱分析法 (Rutherford Back-Scattering Spectroscopy: RBS) により行うことが可能である。また、半導体装置を構成する部材の厚さ、部材間の距離、結晶粒径等の測定には、例えば、透過型電子顕微鏡 (Transmission Electron Microscope: TEM) を用いることが可能である。

30

【 0 0 1 1 】

(第 1 の実施形態)

第 1 の実施形態の半導体装置は、第 1 の領域と、第 2 の領域と、第 1 の領域と第 2 の領域との間の第 3 の領域と、を含む酸化物半導体層と、ゲート電極と、第 3 の領域とゲート電極との間に設けられたゲート絶縁層と、第 1 の領域に電氣的に接続された第 1 の電極と、第 2 の領域に電氣的に接続された第 2 の電極と、第 1 の領域と第 1 の電極との間、及び、第 2 の領域と第 2 の電極との間の少なくとも一方の位置に設けられ、酸素 (O) 及び窒素 (N) の少なくともいずれか一方の元素と、第 1 の金属元素と、を含む第 1 の導電層と、酸化物半導体層と第 1 の導電層との間に設けられ、インジウム (In)、亜鉛 (Zn)、スズ (Sn)、及びカドミウム (Cd) から成る群から選ばれる少なくとも一つの元素と、を含み、厚さが第 1 の導電層の厚さよりも厚い第 2 の導電層と、酸素 (O) と、を備える。

40

【 0 0 1 2 】

図 1 は、第 1 の実施形態の半導体装置の模式断面図である。

【 0 0 1 3 】

第 1 の実施形態の半導体装置は、トランジスタ 100 である。トランジスタ 100 は、酸化物半導体層にチャネルが形成される酸化物半導体トランジスタである。トランジスタ 100 は、チャネルが形成される酸化物半導体層の下側にゲート電極、上側にソース電極及びドレイン電極が設けられた、いわゆるボトムゲート型のトランジスタである。トランジスタ 100 は、電子をキャリアとする n チャネル型トランジスタである。

50

【 0 0 1 4 】

トランジスタ 1 0 0 は、酸化物半導体層 1 0、ゲート電極 1 2、ゲート絶縁層 1 4、ソース電極 1 6、ドレイン電極 1 8、バリア層 2 0、コンタクト層 2 2、第 1 の絶縁層 2 4、及び第 2 の絶縁層 2 6 を備える。

【 0 0 1 5 】

ソース電極 1 6 は第 1 の電極の一例である。ドレイン電極 1 8 は第 2 の電極の一例である。バリア層 2 0 は第 1 の導電層の一例である。コンタクト層 2 2 は第 2 の導電層の一例である。

【 0 0 1 6 】

酸化物半導体層 1 0 には、トランジスタ 1 0 0 のオン動作時に、電流経路となるチャンネルが形成される。チャンネルの中で電子が流れる方向を、チャンネル長方向と称する。図 1 中にチャンネル長方向を両矢印で示す。

10

【 0 0 1 7 】

酸化物半導体層 1 0 は、酸化物半導体である。酸化物半導体層 1 0 は、金属酸化物である。酸化物半導体層 1 0 は、例えば、アモルファスである。

【 0 0 1 8 】

酸化物半導体層 1 0 は、例えば、ガリウム (G a) 及びアルミニウム (A l) の少なくともいずれか一方の元素と、インジウム (I n) と、亜鉛 (Z n) とを含む。酸化物半導体層 1 0 の中に含まれる金属元素の原子濃度の総和に対する、インジウム、ガリウム、アルミニウム、及び亜鉛の原子濃度の総和の比は、例えば、90 % 以上である。また、酸化物半導体層 1 0 の中に含まれる酸素以外の元素の原子濃度の総和に対する、インジウム、ガリウム、アルミニウム、及び亜鉛の原子濃度の総和の比は、例えば、90 % 以上である。例えば、酸化物半導体層 1 0 の中には、酸素以外の元素で、インジウム、ガリウム、アルミニウム、及び亜鉛のいずれか一つよりも大きな原子濃度を有する元素は存在しない。

20

【 0 0 1 9 】

酸化物半導体層 1 0 に含まれる亜鉛 (Z n) の原子濃度は、例えば、5 原子 % 以上 20 原子 % 以下である。

【 0 0 2 0 】

酸化物半導体層 1 0 は、第 1 の領域 1 0 a、第 2 の領域 1 0 b、及び第 3 の領域 1 0 c を有する。第 3 の領域 1 0 c は、第 1 の領域 1 0 a と第 2 の領域 1 0 b との間の領域である。

30

【 0 0 2 1 】

酸化物半導体層 1 0 は、例えば、酸素欠損を含む。酸化物半導体層 1 0 中の酸素欠損は、ドナーとして機能する。

【 0 0 2 2 】

酸化物半導体層 1 0 の厚さは、例えば、10 nm 以上 100 nm 以下である。

【 0 0 2 3 】

酸化物半導体層 1 0 は、例えば、原子層堆積法 (A t o m i c L a y e r D e p o s i t i o n 法 : A L D 法) により形成される。

【 0 0 2 4 】

ゲート電極 1 2 は、酸化物半導体層 1 0 の下側に設けられる。ゲート電極 1 2 は、例えば、金属、金属化合物、又は半導体である。ゲート電極 1 2 は、例えば、窒化チタン (T i N) 又はタングステン (W) である。ゲート電極 1 2 のゲート長は、例えば、20 nm 以上 100 nm 以下である。ゲート電極 1 2 のゲート長は、ゲート電極 1 2 のチャンネル長方向の長さである。

40

【 0 0 2 5 】

ゲート絶縁層 1 4 は、酸化物半導体層 1 0 とゲート電極 1 2 との間に設けられる。ゲート絶縁層 1 4 は、第 3 の領域 1 0 c とゲート電極 1 2 との間に設けられる。

【 0 0 2 6 】

ゲート絶縁層 1 4 は、例えば、酸化物又は酸窒化物である。ゲート絶縁層 1 4 は、例え

50

ば、酸化シリコン又は酸化アルミニウムである。ゲート絶縁層 14 の厚さは、例えば、2 nm 以上 10 nm 以下である。

【0027】

なお、酸化物半導体層 10 とゲート絶縁層 14 との間に、ゲート絶縁層 14 と異なる材料の図示しない酸化物層を設けることも可能である。

【0028】

ソース電極 16 は、酸化物半導体層 10 の上側に設けられる。酸化物半導体層 10 は、ゲート電極 12 とソース電極 16 との間に挟まれる。

【0029】

ソース電極 16 は、第 1 の領域 10 a の上側に設けられる。ソース電極 16 は、第 1 の領域 10 a に電氣的に接続される。

10

【0030】

ソース電極 16 は、例えば、金属又は金属化合物である。ソース電極 16 は、例えば、バリア層 20 と異なる化学組成を有する金属である。

【0031】

ソース電極 16 は、例えば、第 2 の金属元素を含む。例えば、ソース電極 16 に含まれる金属元素の原子濃度の中で、第 2 の金属元素の原子濃度が最も高い。

【0032】

第 2 の金属元素は、例えば、チタン (Ti)、タングステン (W)、銅 (Cu)、アルミニウム (Al)、タンタル (Ta)、及びモリブデン (Mo) から成る群から選ばれる少なくとも一つの元素である。

20

【0033】

ソース電極 16 は、例えば、チタン、窒化チタン、タングステン、窒化タングステン、銅、アルミニウム、タンタル、窒化タンタル、モリブデン、又は窒化モリブデンである。

【0034】

ソース電極 16 に含まれる第 2 の金属元素は、例えば、バリア層 20 に含まれる第 1 の金属元素と同一である。また、ソース電極 16 に含まれる第 2 の金属元素は、例えば、バリア層 20 に含まれる第 1 の金属元素と異なる。

【0035】

ソース電極 16 の厚さは、例えば、コンタクト層 22 の厚さよりも厚い。ソース電極 16 の厚さ及びコンタクト層 22 の厚さは、酸化物半導体層 10 からソース電極 16 へ向かう方向の厚さである。

30

【0036】

ドレイン電極 18 は、酸化物半導体層 10 の上側に設けられる。酸化物半導体層 10 は、ゲート電極 12 とドレイン電極 18 との間に挟まれる。

【0037】

ドレイン電極 18 は、第 2 の領域 10 b の上側に設けられる。ドレイン電極 18 は、第 2 の領域 10 b に電氣的に接続される。

【0038】

ドレイン電極 18 は、例えば、第 2 の金属元素を含む。例えば、ドレイン電極 18 に含まれる金属元素の原子濃度の中で、第 2 の金属元素の原子濃度が最も高い。

40

【0039】

第 2 の金属元素は、例えば、チタン (Ti)、タングステン (W)、銅 (Cu)、アルミニウム (Al)、タンタル (Ta)、及びモリブデン (Mo) から成る群から選ばれる少なくとも一つの金属元素である。

【0040】

ドレイン電極 18 は、例えば、チタン、窒化チタン、タングステン、窒化タングステン、銅、アルミニウム、タンタル、窒化タンタル、モリブデン、又は窒化モリブデンである。

【0041】

ドレイン電極 18 に含まれる第 2 の金属元素は、例えば、バリア層 20 に含まれる第 1

50

の金属元素と同一である。また、ドレイン電極 18 に含まれる第 2 の金属元素は、例えば、バリア層 20 に含まれる第 1 の金属元素と異なる。

【0042】

ドレイン電極 18 の厚さは、例えば、コンタクト層 22 の厚さよりも厚い。ドレイン電極 18 の厚さ及びコンタクト層 22 の厚さは、酸化物半導体層 10 からドレイン電極 18 へ向かう方向の厚さである。

【0043】

バリア層 20 は、酸化物半導体層 10 とソース電極 16 との間に設けられる。バリア層 20 は、第 1 の領域 10a とソース電極 16 との間に設けられる。バリア層 20 は、例えば、ソース電極 16 に接する。バリア層 20 は、酸化物半導体層 10 からソース電極 16 側へ拡散する酸素の拡散バリアとして機能する。

10

【0044】

バリア層 20 は、酸化物半導体層 10 とドレイン電極 18 との間に設けられる。バリア層 20 は、第 2 の領域 10b とドレイン電極 18 との間に設けられる。バリア層 20 は、例えば、ドレイン電極 18 に接する。バリア層 20 は、酸化物半導体層 10 からドレイン電極 18 側へ拡散する酸素の拡散バリアとして機能する。

【0045】

バリア層 20 は、第 1 の金属元素と、酸素 (O) 及び窒素 (N) の少なくともいずれか一方の元素とを含む。例えば、バリア層 20 に含まれる、酸素 (O) 及び窒素 (N) 以外の元素の原子濃度の中で、第 1 の金属元素の原子濃度が最も高い。

20

【0046】

第 1 の金属元素は、例えば、チタン (Ti)、タングステン (W)、銅 (Cu)、アルミニウム (Al)、タンタル (Ta)、及びモリブデン (Mo) から成る群から選ばれる少なくとも一つの元素である

【0047】

バリア層 20 は、例えば、酸化物、窒化物、又は酸窒化物である。

【0048】

バリア層 20 は、例えば、第 1 の金属元素としてチタン (Ti) を含む。バリア層 20 は、例えば、酸素 (O) 及び窒素 (N) を含む。バリア層 20 は、例えば、酸化チタン又は酸窒化チタンである。

30

【0049】

バリア層 20 の厚さは、例えば、コンタクト層 22 の厚さよりも薄い。バリア層 20 の厚さ及びコンタクト層 22 の厚さは、酸化物半導体層 10 からソース電極 16 へ向かう方向の厚さである。

【0050】

バリア層 20 の厚さは、例えば、コンタクト層 22 の厚さの 2 分の 1 以下である。バリア層 20 の厚さは、例えば、1 nm 以上 10 nm 以下である。

【0051】

バリア層 20 は、例えば、結晶質である。バリア層 20 の結晶粒径は、例えば、コンタクト層 22 の結晶粒径よりも小さい。バリア層 20 及びコンタクト層 22 の結晶粒径は、例えば、結晶粒の長径の中央値で代表させる。

40

【0052】

バリア層 20 は、例えば、アモルファスである。

【0053】

バリア層 20 は、例えば、スパッタ法又は ALD 法により形成される。バリア層 20 は、例えば、ソース電極 16 又はドレイン電極 18 の一部を、酸化、窒化、又は酸窒化することにより形成される。

【0054】

コンタクト層 22 は、酸化物半導体層 10 とバリア層 20 との間に設けられる。コンタクト層 22 は、第 1 の領域 10a とソース電極 16 との間に設けられる。また、コンタク

50

ト層 22 は、第 2 の領域 10 b とドレイン電極 18 との間に設けられる。

【0055】

コンタクト層 22 は、例えば、バリア層 20 に接する。コンタクト層 22 は、例えば、酸化物半導体層 10 に接する。コンタクト層 22 は、例えば、第 1 の領域 10 a に接する。コンタクト層 22 は、例えば、第 2 の領域 10 b に接する。

【0056】

コンタクト層 22 は、第 1 の領域 10 a とソース電極 16 との間の電気抵抗を低減する機能を備える。コンタクト層 22 は、第 2 の領域 10 b とドレイン電極 18 との間の電気抵抗を低減する機能を備える。

【0057】

コンタクト層 22 は、インジウム (In)、亜鉛 (Zn)、スズ (Sn)、及びカドミウム (Cd) から成る群から選ばれる少なくとも一つの元素と、酸素 (O) とを含む。コンタクト層 22 は、酸化物である。

【0058】

コンタクト層 22 は、例えば、インジウム (In) 及びスズ (Sn) を含む。コンタクト層 22 は、例えば、インジウム (In) 及びスズ (Sn) を含む酸化物である。

【0059】

コンタクト層 22 の厚さは、例えば、バリア層 20 の厚さよりも厚い。コンタクト層 22 の厚さ及びバリア層 20 の厚さは、酸化物半導体層 10 からソース電極 16 へ向かう方向の厚さである。

【0060】

コンタクト層 22 の厚さは、例えば、バリア層 20 の厚さの 2 倍以上である。コンタクト層 22 の厚さは、例えば、5 nm 以上 30 nm 以下である。

【0061】

コンタクト層 22 は、例えば、結晶質である。

【0062】

コンタクト層 22 は、例えば、スパッタ法又は ALD 法により形成される。

【0063】

第 1 の絶縁層 24 は、酸化物半導体層 10 の下側に設けられる。第 1 の絶縁層 24 は、例えば、酸化物、窒化物、又は酸窒化物である。第 1 の絶縁層 24 は、例えば、酸化シリコン、窒化シリコン、又は酸窒化シリコンである。

【0064】

第 2 の絶縁層 26 は、酸化物半導体層 10 の上側に設けられる。第 2 の絶縁層 26 は、ソース電極 16 とドレイン電極 18 の間に設けられる。

【0065】

第 2 の絶縁層 26 は、ソース電極 16 とドレイン電極 18 とを電気的に分離する。第 2 の絶縁層 26 は、例えば、酸化物、窒化物、又は酸窒化物である。第 2 の絶縁層 26 は、例えば、酸化シリコン、窒化シリコン、又は酸窒化シリコンである。

【0066】

以下、第 1 の実施形態の半導体装置の作用及び効果について説明する。

【0067】

例えば、酸化物半導体トランジスタをメモリセルのスイッチングトランジスタに適用する場合、酸化物半導体トランジスタは、メモリセルや配線の形成に伴う熱処理を経ることになる。熱処理を経ることにより酸化物半導体トランジスタの閾値電圧の変動が生じる場合がある。

【0068】

酸化物半導体トランジスタの閾値電圧の変動は、チャネルが形成される酸化物半導体層の中の酸素が、ソース電極やドレイン電極の側に抜けることにより生ずる。酸化物半導体層の中の酸素が抜けることで、酸化物半導体層の中に酸素欠損が生じる。

【0069】

10

20

30

40

50

酸素欠損は、酸化物半導体層の中でドナーとして機能する。したがって、例えば、酸化物半導体トランジスタがnチャネル型トランジスタの場合、酸素欠損が生じると、酸化物半導体トランジスタの閾値電圧が低下する。

【0070】

第1の実施形態のトランジスタ100は、酸化物半導体層10とソース電極16との間、及び、酸化物半導体層10とドレイン電極18との間に、酸素の拡散を抑制するバリア層20を備える。バリア層20を備えることで、酸化物半導体層10の中の酸素が、ソース電極16やドレイン電極18の側に抜けることが抑制される。したがって、トランジスタ100の閾値電圧の変動が抑制される。

【0071】

酸素の拡散を抑制し、バリア層20の電気抵抗率を低減する観点から、バリア層20は、チタン(Ti)、タングステン(W)、銅(Cu)、アルミニウム(Al)、タンタル(Ta)、及びモリブデン(Mo)から成る群から選ばれる少なくとも一つの第1の金属元素と、酸素(O)及び窒素(N)の少なくともいずれか一方の元素と、を含むことが好ましい。バリア層20に含まれる、酸素(O)及び窒素(N)以外の元素の原子濃度の中で、第1の金属元素の原子濃度が最も高い。

【0072】

酸素の拡散を抑制し、バリア層20の電気抵抗率を低減する観点から、バリア層20は酸窒化チタンであることが好ましい。バリア層20は、チタン(Ti)、酸素(O)、及び窒素(N)を含むことが好ましい。第1の金属元素は、チタン(Ti)であることが好ましい。

【0073】

酸素の拡散を抑制する観点から、バリア層20の結晶粒径は小さいことが好ましい。酸素の拡散を抑制する観点から、バリア層20の結晶粒径は、コンタクト層22の結晶粒径よりも小さいことが好ましい。また、酸素の拡散を抑制する観点から、バリア層20はアモルファスであることが好ましい。

【0074】

バリア層20の厚さは、1nm以上10nm以下であることが好ましく、2nm以上8nm以下であることがより好ましい。上記下限値を上回ることにより、酸素の拡散抑制効果が向上する。上記上限値を下回ることにより、バリア層20の抵抗が低減し、ソース電極16と酸化物半導体層10との間の電気抵抗が低減できる。また、ドレイン電極18と酸化物半導体層10との間の電気抵抗が低減できる。

【0075】

第1の実施形態のトランジスタ100は、酸化物半導体層10とバリア層20との間に、コンタクト層22を備える。コンタクト層22を備えることにより、例えば、コンタクト層22を設けずバリア層20が直接に酸化物半導体層10に接する場合と比較して、コンタクト抵抗が低減する。

【0076】

トランジスタ100のコンタクト層22は、インジウム(In)、亜鉛(Zn)、スズ(Sn)、及びカドミウム(Cd)から成る群から選ばれる少なくとも一つの元素と、酸素(O)とを含む酸化物である。コンタクト層22が、インジウム(In)、亜鉛(Zn)、スズ(Sn)、及びカドミウム(Cd)から成る群から選ばれる少なくとも一つの元素と、酸素(O)とを含む酸化物であることにより、酸化物半導体層10とコンタクト層22との間に、熱処理により高抵抗の反応生成物が形成されることが抑制できる。よって、酸化物半導体層10とコンタクト層22との間のコンタクト抵抗が低減できる。

【0077】

酸化物半導体層10とコンタクト層22との間のコンタクト抵抗を低減する観点から、コンタクト層22は、インジウム(In)及びスズ(Sn)を含む酸化物であることが好ましい。

【0078】

10

20

30

40

50

バリア層 20 の厚さは、コンタクト層 22 の厚さよりも薄いことが好ましい。バリア層 20 の厚さは、コンタクト層 22 の厚さの 2 分の 1 以下であることが好ましく、3 分の 1 以下であることがより好ましい。

【0079】

コンタクト層 22 の厚さは、バリア層 20 の厚さよりも厚いことが好ましい。コンタクト層 22 の厚さは、バリア層 20 の厚さの 2 倍以上であることが好ましく、3 倍以上であることがより好ましい。

【0080】

バリア層 20 の電気抵抗率は、コンタクト層 22 の電気抵抗率よりも高い。バリア層 20 の厚さを、コンタクト層 22 の厚さよりも薄くすること、言い換えれば、コンタクト層 22 の厚さをバリア層 20 の厚さよりも厚くすることにより、例えば、ソース電極 16 と酸化物半導体層 10 との間の電気抵抗が低減できる。また、ドレイン電極 18 と酸化物半導体層 10 との間の電気抵抗が低減できる。

【0081】

ソース電極 16 の厚さは、コンタクト層 22 の厚さよりも厚いことが好ましい。また、ドレイン電極 18 の厚さは、コンタクト層 22 の厚さよりも厚いことが好ましい。ソース電極 16 及びドレイン電極 18 の電気抵抗率は、コンタクト層 22 の電気抵抗率よりも低い。

【0082】

ソース電極 16 の厚さを、コンタクト層 22 の厚さよりも厚くすることにより、ソース電極 16 を配線として用いる場合の配線抵抗が低減できる。ドレイン電極 18 の厚さを、コンタクト層 22 の厚さよりも厚くすることにより、ドレイン電極 18 を配線として用いる場合の配線抵抗が低減できる。

【0083】

ソース電極 16 又はドレイン電極 18 は、耐熱性、抵抗、及び製造上の観点から、チタン (Ti)、タングステン (W)、銅 (Cu)、アルミニウム (Al)、タンタル (Ta)、及びモリブデン (Mo) から成る群から選ばれる少なくとも一つの第 2 の金属元素を含むことが好ましい。ソース電極 16 又はドレイン電極 18 に含まれる金属元素の原子濃度の中で、第 2 の金属元素の原子濃度が最も高い。

【0084】

ソース電極 16 又はドレイン電極 18 は、耐熱性、抵抗、及び製造上の観点から、チタン (Ti) 又はタングステン (W) を含むことがより好ましい。第 2 の金属元素は、チタン (Ti) 又はタングステン (W) であることがより好ましい。ソース電極 16 又はドレイン電極 18 は、窒化チタン又はタングステンであることがより好ましい。

【0085】

ソース電極 16 又はドレイン電極 18 に含まれる第 2 の金属元素は、バリア層 20 に含まれる第 1 の金属元素と同一であることが好ましい。ソース電極 16 又はドレイン電極 18 に含まれる第 2 の金属元素を、バリア層 20 に含まれる第 1 の金属元素と同一とすることで、ソース電極 16 又はドレイン電極 18 を、酸化、窒化、又は酸窒化することによりバリア層 20 を形成することが可能である。

【0086】

ソース電極 16 又はドレイン電極 18 が窒化チタンであり、バリア層 20 が酸窒化チタンであることが好ましい。この場合、第 1 の金属元素及び第 2 の金属元素はチタン (Ti) である。この場合、ソース電極 16 又はドレイン電極 18 を酸化することにより、バリア層 20 を形成することが可能である。

【0087】

ソース電極 16 又はドレイン電極 18 に含まれる第 2 の金属元素は、バリア層 20 に含まれる第 1 の金属元素と異なることが好ましい。ソース電極 16 又はドレイン電極 18 に含まれる第 2 の金属元素を、バリア層 20 に含まれる第 1 の金属元素と異なる金属元素とすることで、ソース電極 16 又はドレイン電極 18 とバリア層 20 を独立に形成すること

10

20

30

40

50

が可能である。

【 0 0 8 8 】

ソース電極 1 6 又はドレイン電極 1 8 がタングステンであり、バリア層 2 0 が酸窒化チタンであることが好ましい。この場合、第 1 の金属元素はチタン (T i)、第 2 の金属元素はタングステン (W) である。

【 0 0 8 9 】

以上、第 1 の実施形態によれば、熱処理後の閾値電圧の変動が抑制され、高い耐熱性を備えた酸化物半導体トランジスタが実現される。

【 0 0 9 0 】

(第 2 の実施形態)

第 2 の実施形態の半導体装置は、ゲート電極が、酸化物半導体層を囲む点で、第 1 の実施形態の半導体装置と異なっている。以下、第 1 の実施形態と重複する内容については、一部記述を省略する場合がある。

【 0 0 9 1 】

図 2、図 3 は、第 2 の実施形態の半導体装置の模式断面図である。図 3 は、図 2 の A A ' 断面図である。図 2 において、水平方向を第 1 の方向、奥行方向を第 2 の方向、上下方向を第 3 の方向と称する。

【 0 0 9 2 】

第 2 の実施形態の半導体装置は、トランジスタ 2 0 0 である。トランジスタ 2 0 0 は、酸化物半導体にチャネルが形成される酸化物半導体トランジスタである。トランジスタ 2 0 0 は、ゲート電極が、チャネルが形成される酸化物半導体層を囲んで設けられる、いわゆる Surrounding Gate Transistor (S G T) である。トランジスタ 2 0 0 は、いわゆる縦型トランジスタである。

【 0 0 9 3 】

トランジスタ 2 0 0 は、酸化物半導体層 1 0、ゲート電極 1 2、ゲート絶縁層 1 4、ソース電極 1 6、ドレイン電極 1 8、バリア層 2 0、コンタクト層 2 2、層間絶縁層 3 2 を備える。ソース電極 1 6 は第 1 の電極の一例である。ドレイン電極 1 8 は第 2 の電極の一例である。バリア層 2 0 は第 1 の導電層の一例である。コンタクト層 2 2 は、第 2 の導電層の一例である。

【 0 0 9 4 】

酸化物半導体層 1 0 は、ソース電極 1 6 とドレイン電極 1 8 との間に設けられる。酸化物半導体層 1 0 には、トランジスタ 2 0 0 のオン動作時に、電流経路となるチャネルが形成される。酸化物半導体層 1 0 は、第 3 の方向に延びる。酸化物半導体層 1 0 は、第 3 の方向に延びる柱状である。酸化物半導体層 1 0 は、例えば、円柱状である。

【 0 0 9 5 】

チャネルの中で電子が流れる方向を、チャネル長方向と称する。第 3 の方向が、トランジスタ 2 0 0 のチャネル長方向である。

【 0 0 9 6 】

酸化物半導体層 1 0 は、酸化物半導体である。酸化物半導体層 1 0 は、金属酸化物である。酸化物半導体層 1 0 は、例えば、アモルファスである。

【 0 0 9 7 】

酸化物半導体層 1 0 は、例えば、ガリウム (G a) 及びアルミニウム (A l) の少なくともいずれか一方の元素と、インジウム (I n) と、亜鉛 (Z n) とを含む。酸化物半導体層 1 0 の中に含まれる金属元素の原子濃度の総和に対する、インジウム、ガリウム、アルミニウム、及び亜鉛の原子濃度の総和の比は、例えば、90%以上である。また、酸化物半導体層 1 0 の中に含まれる酸素以外の元素の原子濃度の総和に対する、インジウム、ガリウム、アルミニウム、及び亜鉛の原子濃度の総和の比は、例えば、90%以上である。例えば、酸化物半導体層 1 0 の中には、酸素以外の元素で、インジウム、ガリウム、アルミニウム、及び亜鉛のいずれか一つよりも大きな原子濃度を有する元素は存在しない。

【 0 0 9 8 】

酸化物半導体層 10 に含まれる亜鉛 (Zn) の原子濃度は、例えば、5 原子% 以上 20 原子% 以下である。

【0099】

酸化物半導体層 10 は、第 1 の領域 10 a、第 2 の領域 10 b、及び第 3 の領域 10 c を有する。第 3 の領域 10 c は、第 1 の領域 10 a と第 2 の領域 10 b との間の領域である。

【0100】

酸化物半導体層 10 は、例えば、酸素欠損を含む。酸化物半導体層 10 中の酸素欠損は、ドナーとして機能する。

【0101】

酸化物半導体層 10 の第 1 の方向の幅は、例えば、20 nm 以上 100 nm 以下である。酸化物半導体層 10 の第 3 の方向の長さは、例えば、80 nm 以上 200 nm 以下である。

【0102】

酸化物半導体層 10 は、例えば、ALD 法により形成される。

【0103】

ゲート電極 12 は、酸化物半導体層 10 を囲んで設けられる。ゲート電極 12 は、酸化物半導体層 10 の周囲に設けられる。

【0104】

ゲート電極 12 は、例えば、金属、金属化合物、又は半導体である。ゲート電極 12 は、例えば、窒化チタン (TiN) 又はタングステン (W) である。ゲート電極 12 のゲート長は、例えば、20 nm 以上 100 nm 以下である。ゲート電極 12 のゲート長は、ゲート電極 12 の第 3 の方向の長さである。

【0105】

ゲート絶縁層 14 は、酸化物半導体層 10 とゲート電極 12 との間に設けられる。ゲート絶縁層 14 は、酸化物半導体層 10 を囲んで設けられる。ゲート絶縁層 14 は、第 3 の領域 10 c とゲート電極 12 との間に設けられる。

【0106】

ゲート絶縁層 14 は、例えば、酸化物又は酸窒化物である。ゲート絶縁層 14 は、例えば、酸化シリコン又は酸化アルミニウムである。ゲート絶縁層 14 の厚さは、例えば、2 nm 以上 10 nm 以下である。

【0107】

なお、酸化物半導体層 10 とゲート絶縁層 14 との間に、ゲート絶縁層 14 と異なる材料の図示しない酸化物層を設けることも可能である。

【0108】

ソース電極 16 は、酸化物半導体層 10 の下側に設けられる。ソース電極 16 は、第 1 の領域 10 a の下側に設けられる。ソース電極 16 は、第 1 の領域 10 a に電氣的に接続される。

【0109】

ソース電極 16 は、例えば、金属又は金属化合物である。ソース電極 16 は、例えば、バリア層 20 と異なる化学組成を有する金属である。

【0110】

ソース電極 16 は、例えば、第 2 の金属元素を含む。例えば、ソース電極 16 に含まれる金属元素の原子濃度の中で、第 2 の金属元素の原子濃度が最も高い。

【0111】

第 2 の金属元素は、例えば、チタン (Ti)、タングステン (W)、銅 (Cu)、アルミニウム (Al)、タンタル (Ta)、及びモリブデン (Mo) から成る群から選ばれる少なくとも一つの元素である。

【0112】

ソース電極 16 は、例えば、チタン、窒化チタン、タングステン、窒化タングステン、

10

20

30

40

50

銅、アルミニウム、タンタル、窒化タンタル、モリブデン、又は窒化モリブデンである。

【 0 1 1 3 】

ソース電極 1 6 に含まれる第 2 の金属元素は、例えば、バリア層 2 0 に含まれる第 1 の金属元素と同一である。また、ソース電極 1 6 に含まれる第 2 の金属元素は、例えば、バリア層 2 0 に含まれる第 1 の金属元素と異なる。

【 0 1 1 4 】

ソース電極 1 6 の厚さは、例えば、コンタクト層 2 2 の厚さよりも厚い。ソース電極 1 6 の厚さ及びコンタクト層 2 2 の厚さは、酸化物半導体層 1 0 からソース電極 1 6 へ向かう方向の厚さである。

【 0 1 1 5 】

ドレイン電極 1 8 は、酸化物半導体層 1 0 の上側に設けられる。ドレイン電極 1 8 は、第 2 の領域 1 0 b の上側に設けられる。ドレイン電極 1 8 は、第 2 の領域 1 0 b に電氣的に接続される。

【 0 1 1 6 】

ドレイン電極 1 8 は、例えば、第 2 の金属元素を含む。例えば、ドレイン電極 1 8 に含まれる金属元素の原子濃度の中で、第 2 の金属元素の原子濃度が最も高い。

【 0 1 1 7 】

第 2 の金属元素は、例えば、チタン (T i) 、タングステン (W) 、銅 (C u) 、アルミニウム (A l) 、タンタル (T a) 、及びモリブデン (M o) から成る群から選ばれる少なくとも一つの金属元素である。

【 0 1 1 8 】

ドレイン電極 1 8 は、例えば、チタン、窒化チタン、タングステン、窒化タングステン、銅、アルミニウム、タンタル、窒化タンタル、モリブデン、又は窒化モリブデンである。

【 0 1 1 9 】

ドレイン電極 1 8 に含まれる第 2 の金属元素は、例えば、バリア層 2 0 に含まれる第 1 の金属元素と同一である。また、ドレイン電極 1 8 に含まれる第 2 の金属元素は、例えば、バリア層 2 0 に含まれる第 1 の金属元素と異なる。

【 0 1 2 0 】

ドレイン電極 1 8 の厚さは、例えば、コンタクト層 2 2 の厚さよりも厚い。ドレイン電極 1 8 の厚さ及びコンタクト層 2 2 の厚さは、酸化物半導体層 1 0 からドレイン電極 1 8 へ向かう方向の厚さである。

【 0 1 2 1 】

バリア層 2 0 は、酸化物半導体層 1 0 とソース電極 1 6 との間に設けられる。バリア層 2 0 は、第 1 の領域 1 0 a とソース電極 1 6 との間に設けられる。バリア層 2 0 は、例えば、ソース電極 1 6 に接する。バリア層 2 0 は、酸化物半導体層 1 0 からソース電極 1 6 側へ拡散する酸素の拡散バリアとして機能する。

【 0 1 2 2 】

バリア層 2 0 は、酸化物半導体層 1 0 とドレイン電極 1 8 との間に設けられる。バリア層 2 0 は、第 2 の領域 1 0 b とドレイン電極 1 8 との間に設けられる。バリア層 2 0 は、例えば、ドレイン電極 1 8 に接する。バリア層 2 0 は、酸化物半導体層 1 0 からドレイン電極 1 8 側へ拡散する酸素の拡散バリアとして機能する。

【 0 1 2 3 】

バリア層 2 0 は、第 1 の金属元素と、酸素 (O) 及び窒素 (N) の少なくともいずれか一方の元素とを含む。例えば、バリア層 2 0 に含まれる、酸素 (O) 及び窒素 (N) 以外の元素の原子濃度の中で、第 1 の金属元素の原子濃度が最も高い。

【 0 1 2 4 】

第 1 の金属元素は、例えば、チタン (T i) 、タングステン (W) 、銅 (C u) 、アルミニウム (A l) 、タンタル (T a) 、及びモリブデン (M o) から成る群から選ばれる少なくとも一つの元素である

【 0 1 2 5 】

10

20

30

40

50

バリア層 20 は、例えば、酸化物、窒化物、又は酸窒化物である。

【0126】

バリア層 20 は、例えば、第 1 の金属元素としてチタン (Ti) を含む。バリア層 20 は、例えば、酸素 (O) 及び窒素 (N) を含む。バリア層 20 は、例えば、酸化チタン又は酸窒化チタンである。

【0127】

バリア層 20 の厚さは、例えば、コンタクト層 22 の厚さよりも薄い。バリア層 20 の厚さ及びコンタクト層 22 の厚さは、酸化物半導体層 10 からソース電極 16 へ向かう方向の厚さである。

【0128】

バリア層 20 の厚さは、例えば、コンタクト層 22 の厚さの 2 分の 1 以下である。バリア層 20 の厚さは、例えば、1 nm 以上 10 nm 以下である。

【0129】

バリア層 20 は、例えば、結晶質である。バリア層 20 の結晶粒径は、例えば、コンタクト層 22 の結晶粒径よりも小さい。バリア層 20 及びコンタクト層 22 の結晶粒径は、例えば、結晶粒の長径の中央値で代表させる。

【0130】

バリア層 20 は、例えば、アモルファスである。

【0131】

コンタクト層 22 は、酸化物半導体層 10 とバリア層 20 との間に設けられる。コンタクト層 22 は、第 1 の領域 10a とソース電極 16 との間に設けられる。また、コンタクト層 22 は、第 2 の領域 10b とドレイン電極 18 との間に設けられる。

【0132】

コンタクト層 22 は、例えば、バリア層 20 に接する。コンタクト層 22 は、例えば、酸化物半導体層 10 に接する。コンタクト層 22 は、例えば、第 1 の領域 10a に接する。コンタクト層 22 は、例えば、第 2 の領域 10b に接する。

【0133】

コンタクト層 22 は、第 1 の領域 10a とソース電極 16 との間の抵抗を低減する機能を備える。コンタクト層 22 は、第 2 の領域 10b とドレイン電極 18 との間の抵抗を低減する機能を備える。

【0134】

コンタクト層 22 は、インジウム (In)、亜鉛 (Zn)、スズ (Sn)、及びカドミウム (Cd) から成る群から選ばれる少なくとも一つの元素と、酸素 (O) とを含む。コンタクト層 22 は、酸化物である。

【0135】

コンタクト層 22 は、例えば、インジウム (In) 及びスズ (Sn) を含む。コンタクト層 22 は、例えば、インジウム (In) 及びスズ (Sn) を含む酸化物である。

【0136】

コンタクト層 22 の厚さは、例えば、バリア層 20 の厚さよりも厚い。コンタクト層 22 の厚さ及びバリア層 20 の厚さは、酸化物半導体層 10 からソース電極 16 へ向かう方向の厚さである。

【0137】

コンタクト層 22 の厚さは、例えば、バリア層 20 の厚さの 2 倍以上である。コンタクト層 22 の厚さは、例えば、5 nm 以上 30 nm 以下である。

【0138】

コンタクト層 22 は、例えば、結晶質である。

【0139】

コンタクト層 22 は、例えば、スパッタ法又は ALD 法により形成される。

【0140】

層間絶縁層 32 は、ゲート電極 12、ソース電極 16、及びドレイン電極 18 の周囲に

10

20

30

40

50

設けられる。層間絶縁層 32 は、例えば、酸化物、窒化物、又は酸窒化物である。層間絶縁層 32 は、例えば、酸化シリコン、窒化シリコン、又は酸窒化シリコンである。

【0141】

以上、第 2 の実施形態によれば、第 1 の実施形態と同様、熱処理後の閾値電圧の変動が抑制され、高い耐熱性を備えた酸化物半導体トランジスタが実現される。また、第 2 の実施形態によれば、SGT であることにより、単位面積あたりに高い密度でトランジスタを配置することが可能となる。

【0142】

(第 3 の実施形態)

第 1 の方向に延びる第 1 の配線と、第 1 の方向と交差する第 2 の方向に延びる第 2 の配線と、メモリセルと、を備え、メモリセルは、第 1 の領域と、第 2 の領域と、第 1 の領域と第 2 の領域との間の第 3 の領域と、を含み、第 1 の領域が第 1 の配線に電氣的に接続され、第 3 の領域が第 2 の配線の一部に囲まれた酸化物半導体層と、第 3 の領域と第 2 の配線の一部との間に設けられたゲート絶縁層と、第 2 の領域に電氣的に接続された第 1 の電極と、第 2 の電極と、第 1 の電極と第 2 の電極との間の絶縁層と、を含むキャパシタと、第 1 の領域と第 1 の配線との間、及び、第 2 の領域と第 1 の電極との間の少なくとも一方の位置に設けられ、酸素(O)及び窒素(N)の少なくともいずれか一方の元素と、第 1 の金属元素と、を含む第 1 の導電層と、酸化物半導体層と第 1 の導電層との間に設けられ、インジウム(In)、亜鉛(Zn)、スズ(Sn)、及びカドミウム(Cd)から成る群から選ばれる少なくとも一つの元素と、酸素(O)と、を含む第 2 の導電層と、を備える。以下、第 1 又は第 2 の実施形態と重複する内容については、一部記述を省略する場合がある。

【0143】

第 3 の実施形態の半導体記憶装置は、半導体メモリ 300 である。第 3 の実施形態の半導体記憶装置は、Dynamic Random Access Memory (DRAM) である。半導体メモリ 300 は、第 2 の実施形態のトランジスタ 200 を、DRAM のメモリセルのスイッチングトランジスタとして使用する。

【0144】

図 4 は、第 3 の実施形態の半導体記憶装置のブロック図である。

【0145】

図 4 に示すように、半導体メモリ 300 は、メモリセルアレイ 210、ワード線ドライバ回路 212、ローデコーダ回路 214、センスアンプ回路 215、カラムデコーダ回路 217、及び制御回路 221 を備える。

【0146】

図 5、図 6 は、第 3 の実施形態の半導体記憶装置のメモリセルアレイの模式断面図である。図 5 は、第 1 の方向と第 3 の方向を含む面の断面図、図 6 は、第 2 の方向と第 3 の方向を含む面の断面図である。第 1 の方向と第 2 の方向は交差する。第 1 の方向と第 2 の方向は、例えば垂直である。第 3 の方向は、第 1 の方向及び第 2 の方向に対して垂直な方向である。第 3 の方向は、例えば基板に対して垂直な方向である。

【0147】

第 3 の実施形態のメモリセルアレイ 210 は、メモリセルが立体的に配置された三次元構造を備える。図 5、図 6 において破線で囲まれた領域がそれぞれ 1 個のメモリセルを表している。

【0148】

メモリセルアレイ 210 は、シリコン基板 250 を備える。

【0149】

メモリセルアレイ 210 は、シリコン基板 250 の上に、例えば、複数のビット線 BL と複数のワード線 WL を備える。ビット線 BL は第 1 の方向に伸長する。ワード線 WL は第 2 の方向に伸長する。

【0150】

ビット線 B L とワード線 W L とは、例えば、垂直に交差する。ビット線 B L とワード線 W L との交差する領域に、メモリセルが配置される。メモリセルには、第 1 のメモリセル M C 1 及び第 2 のメモリセル M C 2 が含まれる。第 1 のメモリセル M C 1 及び第 2 のメモリセル M C 2 は、メモリセルの一例である。

【 0 1 5 1 】

第 1 のメモリセル M C 1 及び第 2 のメモリセル M C 2 に接続されるビット線 B L がビット線 B L x である。ビット線 B L x は、第 1 の配線の一例である。第 1 のメモリセル M C 1 に接続されるワード線 W L がワード線 W L x である。ワード線 W L x は、第 2 の配線の一例である。

【 0 1 5 2 】

第 2 のメモリセル M C 2 に接続されるワード線 W L がワード線 W L y である。ワード線 W L x は、ビット線 B L x の一方の側に設けられる。ワード線 W L y は、ビット線 B L x の他方の側に設けられる。

【 0 1 5 3 】

メモリセルアレイ 2 1 0 は、複数のプレート電極線 P L を有する。プレート電極線 P L は各メモリセルのプレート電極 7 2 に接続される。

【 0 1 5 4 】

メモリセルアレイ 2 1 0 は、各配線及び各電極の電氣的分離のために層間絶縁層 2 6 0 を備える。

【 0 1 5 5 】

複数のワード線 W L は、ローデコーダ回路 2 1 4 に電氣的に接続される。複数のビット線 B L は、センスアンプ回路 2 1 5 に電氣的に接続される。

【 0 1 5 6 】

ローデコーダ回路 2 1 4 は、入力されたロードレス信号に従ってワード線 W L を選択する機能を備える。ワード線ドライバ回路 2 1 2 は、ローデコーダ回路 2 1 4 によって選択されたワード線 W L に所定の電圧を印加する機能を備える。

【 0 1 5 7 】

カラムデコーダ回路 2 1 7 は、入力されたカラムアドレス信号に従ってビット線 B L を選択する機能を備える。センスアンプ回路 2 1 5 は、カラムデコーダ回路 2 1 7 によって選択されたビット線 B L に所定の電圧を印加する機能を備える。また、ビット線 B L の電位を検知して増幅する機能を備える。

【 0 1 5 8 】

制御回路 2 2 1 は、ワード線ドライバ回路 2 1 2、ローデコーダ回路 2 1 4、センスアンプ回路 2 1 5、カラムデコーダ回路 2 1 7、及び、図示しないその他の回路を制御する機能を備える。

【 0 1 5 9 】

ワード線ドライバ回路 2 1 2、ローデコーダ回路 2 1 4、センスアンプ回路 2 1 5、カラムデコーダ回路 2 1 7、及び制御回路 2 2 1 などの回路は、例えば、図示しないトランジスタや配線層によって構成される。トランジスタは、例えば、シリコン基板 2 5 0 を用いて形成される。

【 0 1 6 0 】

ビット線 B L 及びワード線 W L は、例えば金属である。ビット線 B L 及びワード線 W L は、例えば、窒化チタン、タングステン、又は窒化チタンとタングステンの積層構造である。

【 0 1 6 1 】

図 7 は、第 3 の実施形態の半導体記憶装置の第 1 のメモリセルの模式断面図である。図 8 は、第 3 の実施形態の半導体記憶装置の第 2 のメモリセルの模式断面図である。

【 0 1 6 2 】

第 1 のメモリセル M C 1 は、シリコン基板 2 5 0 とビット線 B L x との間に設けられる。シリコン基板 2 5 0 と第 2 のメモリセル M C 2 との間に、ビット線 B L x が設けられる。

10

20

30

40

50

【 0 1 6 3 】

第 1 のメモリセル M C 1 は、ビット線 B L x の下側に設けられる。第 2 のメモリセル M C 2 は、ビット線 B L x の上側に設けられる。

【 0 1 6 4 】

第 1 のメモリセル M C 1 は、ビット線 B L x の一方の側に設けられる。第 2 のメモリセル M C 2 は、ビット線 B L x の他方の側に設けられる。

【 0 1 6 5 】

第 2 のメモリセル M C 2 は、第 1 のメモリセル M C 1 を上下反転させた構造を有する。第 1 のメモリセル M C 1 及び第 2 のメモリセル M C 2 は、それぞれトランジスタ 2 0 0 及びキャパシタ 2 0 1 を備える。

10

【 0 1 6 6 】

トランジスタ 2 0 0 は、酸化物半導体層 1 0、ゲート電極 1 2、ゲート絶縁層 1 4、ソース電極 1 6、ドレイン電極 1 8、バリア層 2 0、及びコンタクト層 2 2 を備える。バリア層 2 0 は第 1 の導電層の一例である。コンタクト層 2 2 は第 2 の導電層の一例である。トランジスタ 2 0 0 は、第 2 の実施形態のトランジスタ 2 0 0 と同様の構成を備える。

【 0 1 6 7 】

酸化物半導体層 1 0 は、第 1 の領域 1 0 a、第 2 の領域 1 0 b、及び第 3 の領域 1 0 c を有する。第 3 の領域 1 0 c は、第 1 の領域 1 0 a と第 2 の領域 1 0 b との間の領域である。

【 0 1 6 8 】

20

キャパシタ 2 0 1 は、セル電極 7 1、プレート電極 7 2、キャパシタ絶縁膜 7 3 を備える。セル電極 7 1 及びプレート電極 7 2 は、例えば、窒化チタンである。また、キャパシタ絶縁膜 7 3 は、例えば、酸化ジルコニウム、酸化アルミニウム、酸化ジルコニウムの積層構造を有する。

【 0 1 6 9 】

セル電極 7 1 は、第 1 の電極の一例である。プレート電極 7 2 は、第 2 の電極の一例である。キャパシタ絶縁膜 7 3 は、絶縁層の一例である。

【 0 1 7 0 】

キャパシタ 2 0 1 は、第 1 のメモリセル M C 1 及び第 2 のメモリセル M C 2 の酸化物半導体層 1 0 の一端に電氣的に接続される。キャパシタ 2 0 1 のセル電極 7 1 は、ドレイン電極 1 8 に接続される。プレート電極 7 2 はプレート電極線 P L に接続される。ドレイン電極 1 8 は、セル電極 7 1 の一部とみなすことができる。

30

【 0 1 7 1 】

ソース電極 1 6 はビット線 B L に接続される。ゲート電極 1 2 はワード線 W L に接続される。ソース電極 1 6 はビット線 B L の一部とみなすことができる。

【 0 1 7 2 】

なお、図 5、図 6、図 7、図 8 では、ビット線 B L とソース電極 1 6、及び、ワード線 W L とゲート電極 1 2 は、同一の材料で同時形成される場合を例に示している。ビット線 B L とソース電極 1 6、及び、ワード線 W L とゲート電極 1 2 は、それぞれ異なる材料で別々に形成されるものであっても構わない。

40

【 0 1 7 3 】

ビット線 B L x は、例えば、第 2 の金属元素を含む。例えば、ビット線 B L x に含まれる金属元素の原子濃度の中で、第 2 の金属元素の原子濃度が最も高い。

【 0 1 7 4 】

第 2 の金属元素は、例えば、チタン (T i)、タングステン (W)、銅 (C u)、アルミニウム (A l)、タンタル (T a)、及びモリブデン (M o) から成る群から選ばれる少なくとも一つの元素である。

【 0 1 7 5 】

ビット線 B L x は、例えば、チタン、窒化チタン、タングステン、窒化タングステン、銅、アルミニウム、タンタル、窒化タンタル、モリブデン、又は窒化モリブデンである。

50

【 0 1 7 6 】

ビット線 B L x に含まれる第 2 の金属元素は、例えば、バリア層 2 0 に含まれる第 1 の金属元素と同一である。また、ビット線 B L x に含まれる第 2 の金属元素は、例えば、バリア層 2 0 に含まれる第 1 の金属元素と異なる。

【 0 1 7 7 】

セル電極 7 1 は、例えば、第 2 の金属元素を含む。例えば、セル電極 7 1 に含まれる金属元素の原子濃度の中で、第 2 の金属元素の原子濃度が最も高い。

【 0 1 7 8 】

第 2 の金属元素は、例えば、チタン (T i)、タングステン (W)、銅 (C u)、アルミニウム (A l)、タンタル (T a)、及びモリブデン (M o) から成る群から選ばれる少なくとも一つの金属元素である。

10

【 0 1 7 9 】

セル電極 7 1 は、例えば、チタン、窒化チタン、タングステン、窒化タングステン、銅、アルミニウム、タンタル、窒化タンタル、モリブデン、又は窒化モリブデンである。

【 0 1 8 0 】

セル電極 7 1 に含まれる第 2 の金属元素は、例えば、バリア層 2 0 に含まれる第 1 の金属元素と同一である。また、ドレイン電極 1 8 に含まれる第 2 の金属元素は、例えば、バリア層 2 0 に含まれる第 1 の金属元素と異なる。

【 0 1 8 1 】

第 1 のメモリセル M C 1 の酸化物半導体層 1 0 のキャパシタ 2 0 1 が接続される端部と反対側の端部 (他端) に、ビット線 B L x が電氣的に接続される。第 2 のメモリセル M C 2 の酸化物半導体層 1 0 のキャパシタ 2 0 1 が接続される端部と反対側の端部 (他端) にビット線 B L x が電氣的に接続される。

20

【 0 1 8 2 】

第 1 のメモリセル M C 1 のゲート電極 1 2 にワード線 W L x が電氣的に接続される。また、第 2 のメモリセル M C 2 のゲート電極 1 2 にワード線 W L y が電氣的に接続される。

【 0 1 8 3 】

トランジスタ 2 0 0 は、酸化物半導体層 1 0 とソース電極 1 6 及びドレイン電極 1 8 との間にバリア層 2 0 を備える。また、酸化物半導体層 1 0 とバリア層 2 0 との間に、コンタクト層 2 2 を備える。

30

【 0 1 8 4 】

酸化物半導体トランジスタを D R A M のメモリセルのスイッチングトランジスタとして使用する場合、トランジスタ形成後に高温かつ長時間の熱処理が加えられる。熱処理は、例えば、キャパシタ形成のための熱処理である。高温かつ長時間の熱処理により、酸化物半導体トランジスタの閾値電圧の変動が生じやすい。

【 0 1 8 5 】

トランジスタ 2 0 0 は、酸化物半導体層 1 0 とソース電極 1 6 及びドレイン電極 1 8 との間にバリア層 2 0 を備える。したがって、トランジスタ形成後に高温かつ長時間の熱処理が加えられても、閾値電圧の変動が抑制される。

【 0 1 8 6 】

また、トランジスタ 2 0 0 は、酸化物半導体層 1 0 とバリア層 2 0 との間に、コンタクト層 2 2 を備える。したがって、コンタクト抵抗が低減する。よって、トランジスタ 2 0 0 のオン電流が増加する。

40

【 0 1 8 7 】

ビット線 B L x の厚さは、コンタクト層 2 2 の厚さよりも厚いことが好ましい。ビット線 B L x の厚さ及びコンタクト層 2 2 の厚さは、第 3 の方向の厚さである。

【 0 1 8 8 】

ビット線 B L x の電気抵抗率は、コンタクト層 2 2 の電気抵抗率よりも低い。ビット線 B L x の厚さを、コンタクト層 2 2 の厚さよりも厚くすることにより、ビット線 B L x の配線抵抗を低減できる。

50

【 0 1 8 9 】

セル電極 7 1 の厚さは、コンタクト層 2 2 の厚さよりも厚いことが好ましい。セル電極 7 1 の厚さ及びコンタクト層 2 2 の厚さは、第 3 の方向の厚さである。

【 0 1 9 0 】

第 3 の実施形態によれば、第 2 の実施形態のトランジスタ 2 0 0 を D R A M のスイッチングトランジスタとして用いることにより、熱処理後の閾値電圧の変動が抑制され、高い耐熱性を備えた半導体メモリが実現される。

【 0 1 9 1 】

(第 4 の実施形態)

第 4 の実施形態の半導体装置は、酸化物半導体層と、電極と、酸化物半導体層と電極との間に設けられ、第 1 の金属元素と、を含む第 1 の導電層と、酸素 (O) 及び窒素 (N) の少なくともいずれか一方の元素と、酸化物半導体層と第 1 の導電層との間に設けられ、インジウム (I n) 、亜鉛 (Z n) 、スズ (S n) 、及びカドミウム (C d) から成る群から選ばれる少なくとも一つの元素と、酸素 (O) と、を含む第 2 の導電層と、を備える。以下、第 1 の実施形態と重複する内容については、一部記述を省略する場合がある。

10

【 0 1 9 2 】

図 9 は、第 4 の実施形態の半導体装置の模式断面図である。

【 0 1 9 3 】

第 4 の実施形態の半導体装置は、コンタクト構造 4 0 0 を含む。コンタクト構造 4 0 0 は、酸化物半導体層 1 0 、バリア層 2 0 、コンタクト層 2 2 、配線層 4 0 、コンタクトプラグ 4 2 、層間絶縁層 4 4 を備える。バリア層 2 0 は第 1 の導電層の一例である。コンタクト層 2 2 は、第 2 の導電層の一例である。コンタクトプラグ 4 2 は電極の一例である。

20

【 0 1 9 4 】

酸化物半導体層 1 0 は、酸化物半導体である。酸化物半導体層 1 0 は、金属酸化物である。酸化物半導体層 1 0 は、例えば、アモルファスである。

【 0 1 9 5 】

酸化物半導体層 1 0 は、例えば、ガリウム (G a) 及びアルミニウム (A l) の少なくともいずれか一方の元素と、インジウム (I n) と、亜鉛 (Z n) とを含む。酸化物半導体層 1 0 の中に含まれる金属元素の原子濃度の総和に対する、インジウム、ガリウム、アルミニウム、及び亜鉛の原子濃度の総和の比は、例えば、9 0 % 以上である。また、酸化物半導体層 1 0 の中に含まれる酸素以外の元素の原子濃度の総和に対する、インジウム、ガリウム、アルミニウム、及び亜鉛の原子濃度の総和の比は、例えば、9 0 % 以上である。例えば、酸化物半導体層 1 0 の中には、酸素以外の元素で、インジウム、ガリウム、アルミニウム、及び亜鉛のいずれか一つよりも大きな原子濃度を有する元素は存在しない。

30

【 0 1 9 6 】

配線層 4 0 は、例えば、金属又は金属化合物である。

【 0 1 9 7 】

コンタクトプラグ 4 2 は、酸化物半導体層 1 0 と配線層 4 0 との間に設けられる。

【 0 1 9 8 】

コンタクトプラグ 4 2 は、例えば、金属又は金属化合物である。コンタクトプラグ 4 2 は、例えば、バリア層 2 0 と異なる化学組成を有する金属である。

40

【 0 1 9 9 】

コンタクトプラグ 4 2 は、例えば、第 2 の金属元素を含む。例えば、コンタクトプラグ 4 2 に含まれる金属元素の原子濃度の中で、第 2 の金属元素の原子濃度が最も高い。

【 0 2 0 0 】

第 2 の金属元素は、例えば、チタン (T i) 、タングステン (W) 、銅 (C u) 、アルミニウム (A l) 、タンタル (T a) 、及びモリブデン (M o) から成る群から選ばれる少なくとも一つの元素である。

【 0 2 0 1 】

コンタクトプラグ 4 2 は、例えば、チタン、窒化チタン、タングステン、窒化タングス

50

テン、銅、アルミニウム、タンタル、窒化タンタル、モリブデン、又は窒化モリブデンである。

【0202】

コンタクトプラグ42に含まれる第2の金属元素は、例えば、バリア層20に含まれる第1の金属元素と同一である。また、コンタクトプラグ42に含まれる第2の金属元素は、例えば、バリア層20に含まれる第1の金属元素と異なる。

【0203】

コンタクトプラグ42の厚さは、例えば、コンタクトプラグ42の厚さよりも厚い。コンタクトプラグ42の厚さ及びコンタクト層22の厚さは、酸化物半導体層10からコンタクトプラグ42へ向かう方向の厚さである。

10

【0204】

バリア層20は、酸化物半導体層10とコンタクトプラグ42との間に設けられる。バリア層20は、例えば、コンタクトプラグ42に接する。バリア層20は、酸化物半導体層10からコンタクトプラグ42側へ拡散する酸素の拡散バリアとして機能する。

【0205】

バリア層20は、第1の金属元素と、酸素(O)及び窒素(N)の少なくともいずれか一方の元素とを含む。例えば、バリア層20に含まれる、酸素(O)及び窒素(N)以外の元素の原子濃度の中で、第1の金属元素の原子濃度が最も高い。

【0206】

第1の金属元素は、例えば、チタン(Ti)、タングステン(W)、銅(Cu)、アルミニウム(Al)、タンタル(Ta)、及びモリブデン(Mo)から成る群から選ばれる少なくとも一つの金属元素である

20

【0207】

バリア層20は、例えば、酸化物、窒化物、又は酸窒化物である。

【0208】

バリア層20は、例えば、第1の金属元素としてチタン(Ti)を含む。バリア層20は、例えば、酸素(O)及び窒素(N)を含む。バリア層20は、酸化チタン又は酸窒化チタンである。

【0209】

バリア層20の厚さは、例えば、コンタクト層22の厚さよりも薄い。バリア層20の厚さ及びコンタクト層22の厚さは、酸化物半導体層10からコンタクトプラグ42へ向かう方向の厚さである。

30

【0210】

バリア層20の厚さは、例えば、コンタクト層22の厚さの2分の1以下である。バリア層20の厚さは、例えば、1nm以上10nm以下である。

【0211】

バリア層20は、例えば、結晶質である。バリア層20の結晶粒径は、例えば、コンタクト層22の結晶粒径よりも小さい。バリア層20及びコンタクト層22の結晶粒径は、例えば、結晶粒の長径の中央値で代表させる。

【0212】

バリア層20は、例えば、アモルファスである。

40

【0213】

バリア層20は、例えば、スパッタ法又はALD法により形成される。バリア層20は、例えば、コンタクトプラグ42の一部を、酸化、窒化、又は酸窒化することにより形成される。

【0214】

コンタクト層22は、酸化物半導体層10とバリア層20との間に設けられる。コンタクト層22は、例えば、バリア層20に接する。コンタクト層22は、例えば、酸化物半導体層10に接する。

【0215】

50

コンタクト層 2 2 は、酸化物半導体層 1 0 とコンタクトプラグ 4 2 との間の電気抵抗を低減する機能を備える。

【 0 2 1 6 】

コンタクト層 2 2 は、インジウム (I n)、亜鉛 (Z n)、スズ (S n)、及びカドミウム (C d) から成る群から選ばれる少なくとも一つの元素と、酸素 (O) とを含む。コンタクト層 2 2 は、酸化物である。

【 0 2 1 7 】

コンタクト層 2 2 は、例えば、インジウム (I n) 及びスズ (S n) を含む。コンタクト層 2 2 は、例えば、インジウム (I n) 及びスズ (S n) を含む酸化物である。

【 0 2 1 8 】

コンタクト層 2 2 の厚さは、例えば、バリア層 2 0 の厚さよりも厚い。コンタクト層 2 2 の厚さ及びバリア層 2 0 の厚さは、酸化物半導体層 1 0 からコンタクトプラグ 4 2 へ向かう方向の厚さである。

【 0 2 1 9 】

コンタクト層 2 2 の厚さは、例えば、バリア層 2 0 の厚さの 2 倍以上である。コンタクト層 2 2 の厚さは、例えば、5 n m 以上 3 0 n m 以下である。

【 0 2 2 0 】

コンタクト層 2 2 は、例えば、結晶質である。

【 0 2 2 1 】

コンタクト層 2 2 は、例えば、スパッタ法又は A L D 法により形成される。

【 0 2 2 2 】

層間絶縁層 4 4 は、酸化物半導体層 1 0 と配線層 4 0 との間に設けられる。層間絶縁層 4 4 は、例えば、酸化シリコン、窒化シリコン、又は酸窒化シリコンである。

【 0 2 2 3 】

コンタクト構造 4 0 0 が、バリア層 2 0 を備えない場合、コンタクト構造 4 0 0 を形成した後に加わる熱処理により酸化物半導体層の中の酸素が、コンタクトプラグ 4 2 の側に抜ける。酸化物半導体層の中の酸素が抜けることで、酸化物半導体層の中に酸素欠損が生じる。酸素欠損は、酸化物半導体層の中でドナーとして機能する。

【 0 2 2 4 】

コンタクトプラグ 4 2 の下の酸化物半導体層 1 0 の中のドナーの濃度が変化すると、酸化物半導体層 1 0 とコンタクトプラグ 4 2 との間のコンタクト抵抗が変動する。酸化物半導体層 1 0 とコンタクトプラグ 4 2 との間のコンタクト抵抗が不安定になる。

【 0 2 2 5 】

コンタクト構造 4 0 0 は、酸化物半導体層 1 0 とコンタクトプラグ 4 2 との間にバリア層 2 0 を備える。バリア層 2 0 を備えることにより、酸化物半導体層 1 0 の中のドナーの濃度の変化が抑制される。したがって、酸化物半導体層 1 0 とコンタクトプラグ 4 2 との間のコンタクト抵抗が安定する。

【 0 2 2 6 】

また、コンタクト構造 4 0 0 は、酸化物半導体層 1 0 とバリア層 2 0 との間に、コンタクト層 2 2 を備える。したがって、酸化物半導体層 1 0 とコンタクトプラグ 4 2 との間のコンタクト抵抗が低減する。

【 0 2 2 7 】

以上、第 4 の実施形態によれば、熱処理後のコンタクト抵抗の変動が抑制され、高い耐熱性を備えた半導体装置が実現される。

【 0 2 2 8 】

第 1 ないし第 4 の実施形態では、第 1 の領域 1 0 a とソース電極 1 6 との間、及び、第 2 の領域 1 0 b とドレイン電極 1 8 との間の両方の位置に、バリア層 2 0 及びコンタクト層 2 2 が設けられるトランジスタを例に説明した。しかし、バリア層 2 0 及びコンタクト層 2 2 が、第 1 の領域 1 0 a とソース電極 1 6 との間、及び、第 2 の領域 1 0 b とドレイン電極 1 8 との間の、いずれか一方の位置のみに設けられるトランジスタとすることも可

10

20

30

40

50

能である。

【 0 2 2 9 】

第 1 ないし第 4 の実施形態では、酸化物半導体層 1 0 が、ガリウム (G a) 及びアルミニウム (A l) の少なくともいずれか一方の元素と、インジウム (I n) と、亜鉛 (Z n) とを含む金属酸化物である場合を例に説明したが、酸化物半導体層 1 0 にその他の金属酸化物を適用することも可能である。

【 0 2 3 0 】

以上、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。例えば、一実施形態の構成要素を他の実施形態の構成要素と置き換え又は変更してもよい。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

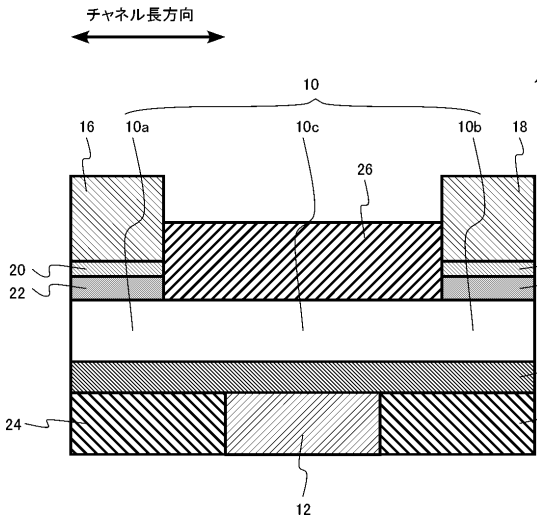
【 符号の説明 】

【 0 2 3 1 】

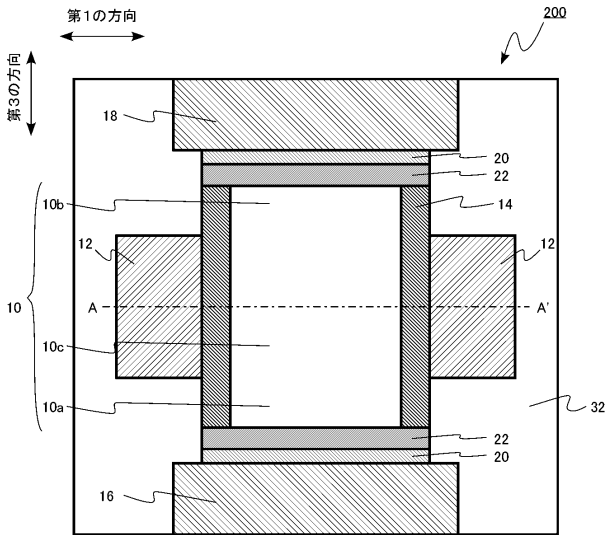
1 0	酸化物半導体層	
1 0 a	第 1 の領域	
1 0 b	第 2 の領域	
1 0 c	第 3 の領域	20
1 2	ゲート電極	
1 4	ゲート絶縁層	
1 6	ソース電極 (第 1 の電極)	
1 8	ドレイン電極 (第 2 の電極)	
2 0	バリア層 (第 1 の導電層)	
2 2	コンタクト層 (第 2 の導電層)	
7 1	セル電極 (第 1 の電極)	
7 2	プレート電極 (第 2 の電極)	
7 3	キャパシタ絶縁膜 (絶縁層)	
1 0 0	トランジスタ (半導体装置)	30
2 0 0	トランジスタ (半導体装置)	
2 0 1	キャパシタ	
3 0 0	半導体メモリ (半導体記憶装置)	
B L x	ビット線 (第 1 の配線)	
M C 1	第 1 のメモリセル (メモリセル)	
W L x	ワード線 (第 2 の配線)	

【図面】

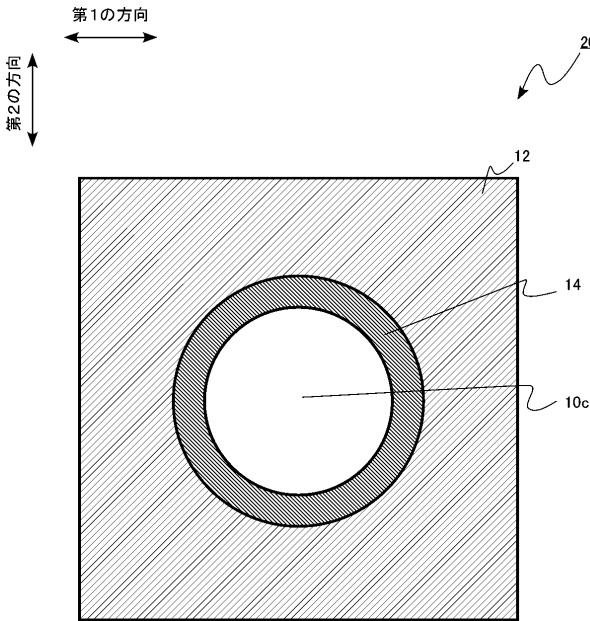
【図 1】



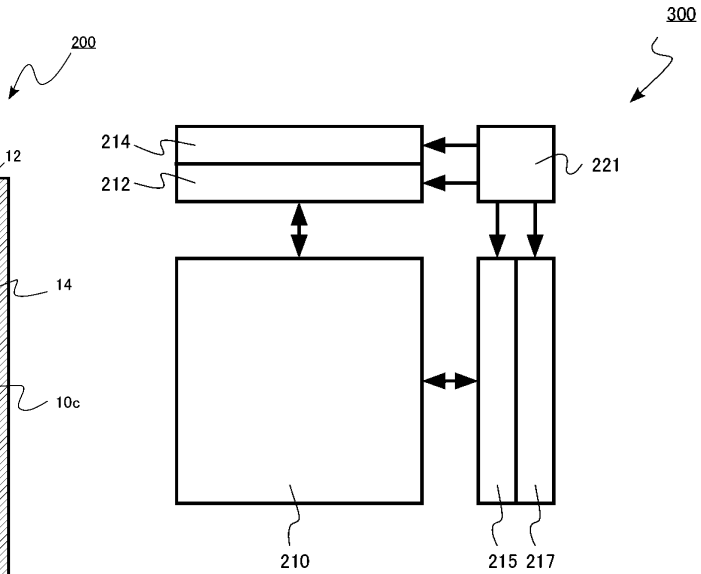
【図 2】



【図 3】



【図 4】



10

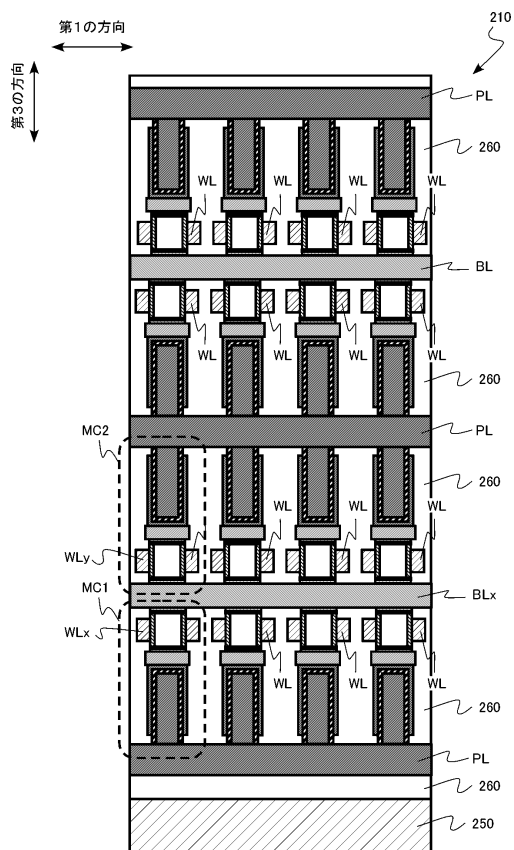
20

30

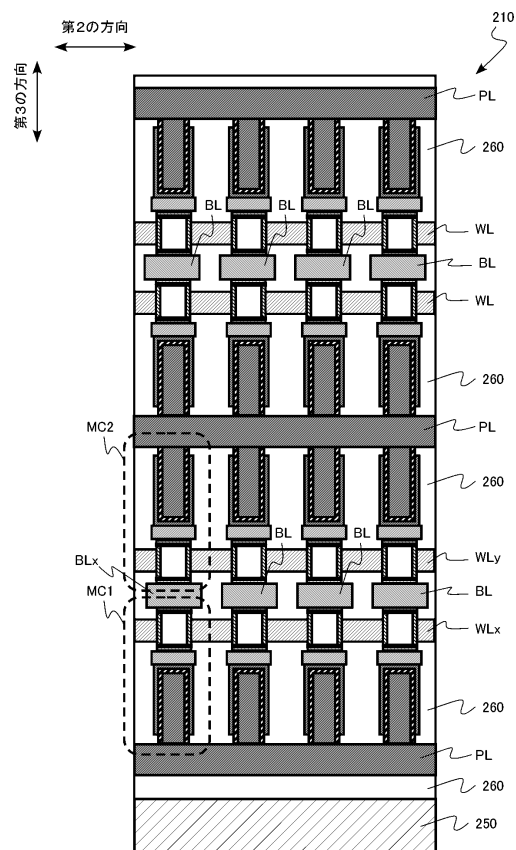
40

50

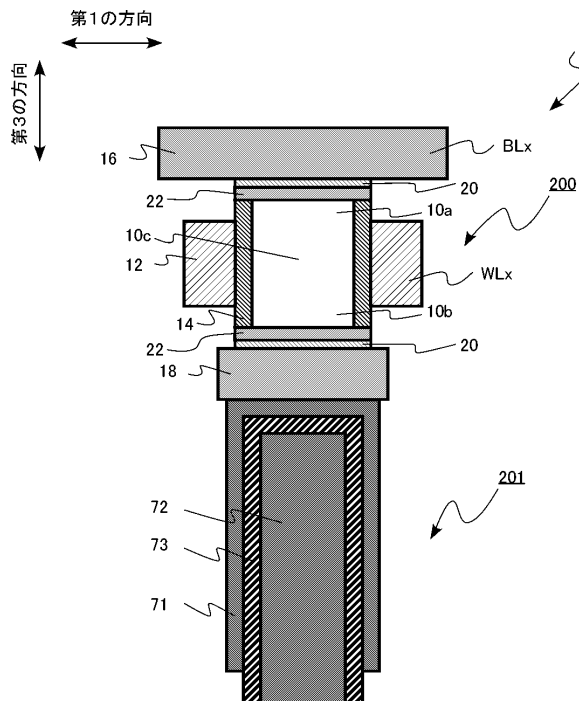
【圖 5】



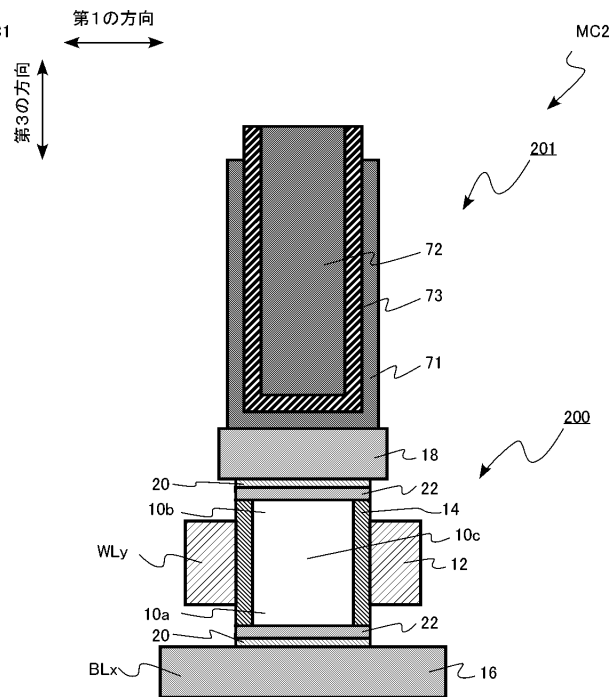
【 図 6 】



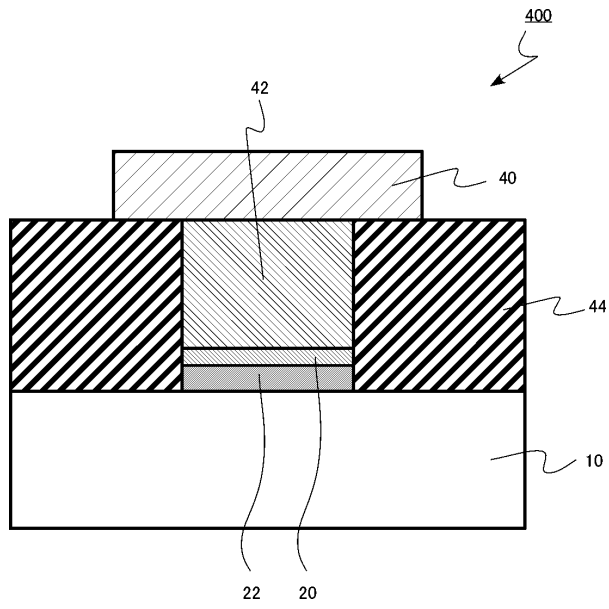
【 図 7 】



【圖 8】



【 図 9 】



10

20

30

40

50

フロントページの続き

(51)国際特許分類	F I		
	H 1 0 B	12/00	6 0 1
	H 0 1 L	21/28	3 0 1 B
	H 0 1 L	21/28	3 0 1 R

(72)発明者 齊藤 信美
東京都港区芝浦三丁目 1 番 2 1 号 キオクシア株式会社内

(72)発明者 池田 主司
東京都港区芝浦三丁目 1 番 2 1 号 キオクシア株式会社内

審査官 志津木 康

(56)参考文献 国際公開第 2 0 1 2 / 0 0 2 5 7 3 (W O , A 1)
特開 2 0 1 0 - 0 5 6 5 3 9 (J P , A)
特開 2 0 2 0 - 1 9 8 3 4 3 (J P , A)
国際公開第 2 0 1 2 / 0 0 2 5 7 4 (W O , A 1)
特開 2 0 2 0 - 0 0 3 7 9 8 (J P , A)
特開 2 0 0 7 - 1 7 3 7 9 6 (J P , A)

(58)調査した分野 (Int.Cl. , D B 名)
H 0 1 L 2 9 / 7 8 6
H 1 0 B 1 2 / 0 0
H 0 1 L 2 1 / 2 8
H 0 1 L 2 9 / 7 8 6
H 0 1 L 2 1 / 3 3 6