(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 12 月 10 日(10.12.2015)

WIPO | PCT

(10) 国際公開番号
WO 2015/186428 A1

(51) 国際特許分類:
H01L 27/04 (2006.01)　*H01L 29/739* (2006.01)
H01L 21/329 (2006.01)　*H01L 29/78* (2006.01)
H01L 21/336 (2006.01)　*H01L 29/861* (2006.01)
H01L 21/8234 (2006.01)　*H01L 29/868* (2006.01)
H01L 27/06 (2006.01)

(21) 国際出願番号: PCT/JP2015/061002

(22) 国際出願日: 2015 年 4 月 8 日(08.04.2015)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2014-118160 2014 年 6 月 6 日(06.06.2014) JP

(71) 出願人: トヨタ自動車株式会社 (TOYOTA JIDOSHA KABUSHIKI KAISHA) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町１番地 Aichi (JP).

(72) 発明者: 亀山　悟(KAMEYAMA Satoru); 〒4718571 愛知県豊田市トヨタ町１番地　トヨタ自動車株式会社内 Aichi (JP).

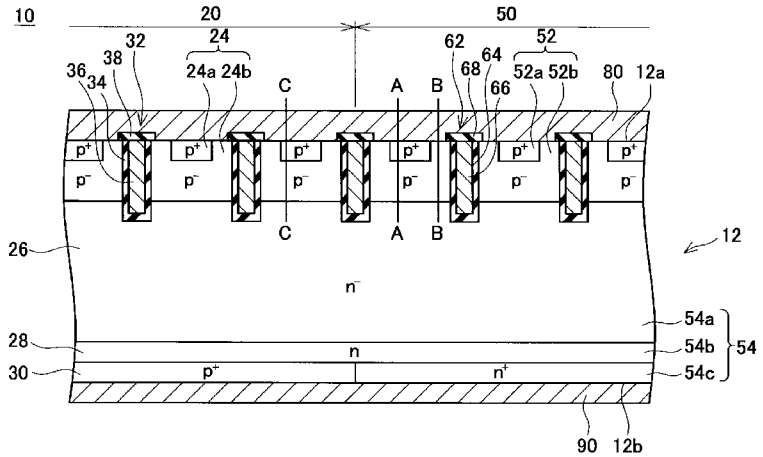
(74) 代理人: 特許業務法人　快友国際特許事務所 (KAI-U PATENT LAW FIRM); 〒4516009 愛知県名古屋市西区牛島町６番１号　名古屋ルーセントタワー９階 Aichi (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(54) **Title**: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称 : 半導体装置、及び、半導体装置の製造方法



(57) **Abstract**: Provided is a semiconductor device which comprises a switching element and a diode that has good reverse recovery characteristics. This semiconductor device comprises a switching element and a diode. The diode comprises: a second surface electrode; a p-type anode region which is in contact with the second surface electrode and has a first surface that has a p-type impurity concentration of 1×10^{16} atoms/cm^3 or more at a position in contact with the second surface electrode and a second surface that has a p-type impurity concentration of less than 1×10^{16} atoms/cm^3 at a position in contact with the second surface electrode; and an n-type cathode region which is in contact with the anode region. The p-type impurity concentration distribution of the anode region as measured along the depth direction from the second surface has a peak of the p-type impurity concentration at a position deeper than the second surface.

(57) 要約: スイッチング素子とダイオードを有し、ダイオードの逆回復特性が良好な半導体装置を提供する。半導体装置は、スイッチング素子とダイオードを有する。ダイオードが、第２表面電極と、第２表面電極に接し、２表面電極に接する位置におけるｐ型不純物濃度が１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}以上である第１表面と、第２表面電極に接する位置におけるｐ型不純物濃度が１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}未満である第２表面とを有するｐ型のアノード領域と、アノード領域に接するｎ型のカソード領域を有する。第２表面から深さ方向に沿って測定した前記アノード領域のｐ型不純物濃度分布において、第２表面よりも深い位置にｐ型不純物濃度のピークが存在する。

WO 2015/186428 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 半導体装置、及び、半導体装置の製造方法

技術分野

[0001] （関連出願の相互参照）

本出願は、２０１４年６月６日に出願された日本特許出願特願２０１４－１１８１６０の関連出願であり、この日本特許出願に基づく優先権を主張するものであり、この日本特許出願に記載された全ての内容を、本明細書を構成するものとして援用する。

[0002] 本明細書が開示する技術は、スイッチング素子とダイオードを有する半導体装置に関する。

背景技術

[0003] 国際公開ＷＯ２０１３／０３０９４３号公報（以下、特許文献１という）には、単一の半導体基板にＩＧＢＴとダイオードが形成された半導体装置が開示されている。ＩＧＢＴは、上面電極に接するエミッタ層及びボディコンタクト層と、エミッタ領域及びボディコンタクト領域の下側に形成されたＩＧＢＴボディ層を有している。ＩＧＢＴボディ層のｐ型不純物濃度は、ボディコンタクト層よりも低い。ダイオードは、上面電極に接するアノード層と、アノード層の側方及び下側に形成され、上面電極に接するダイオードボディ層を有している。ダイオードボディ層のｐ型不純物濃度は、アノード層よりも低い。

発明の概要

発明が解決しようとする課題

[0004] 特許文献１のような半導体装置の製造工程においては、ＩＧＢＴボディ層に対するイオン注入とダイオードボディ層に対するイオン注入は同時に実施される。したがって、ＩＧＢＴボディ層とダイオードボディ層は、略同じｐ型不純物濃度を有する。ＩＧＢＴボディ層のｐ型不純物濃度はＩＧＢＴのゲート閾値に大きく影響するため、ＩＧＢＴボディ層のｐ型不純物濃度は所望

のゲート閾値が得られるように比較的高い濃度に調整される。このため、ダイオードボディ層のｐ型不純物濃度もＩＧＢＴボディ層と同様に比較的高くなる。その結果、ダイオードボディ層と上部電極とが比較的低抵抗で導通することとなり、上部電極からダイオードボディ層にホールが流入しやすくなる。その結果、ダイオードの動作時に、ダイオード内でホールの量が多くなり、ダイオードの逆回復特性が悪化する。

課題を解決するための手段

[0005] 本発明は、スイッチング素子とダイオードを有する半導体装置を提供する。前記スイッチング素子は、半導体基板の表面に形成された第１表面電極と、前記第１表面電極に接するｎ型の第１領域と、前記第１表面電極に接し、前記第１領域に接するｐ型の第２領域と、前記第２領域によって前記第１領域から分離されているｎ型の第３領域と、前記第２領域に対して絶縁膜を介して対向するゲート電極を有する。前記ダイオードは、前記表面に形成された第２表面電極と、前記第２表面電極に接し、前記第２表面電極に接する位置におけるｐ型不純物濃度が１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}以上である第１表面と、前記第２表面電極に接する位置におけるｐ型不純物濃度が１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}未満である第２表面とを有するｐ型のアノード領域と、前記アノード領域に接するｎ型のカソード領域を有する。前記第２表面から深さ方向に沿って測定した前記アノード領域のｐ型不純物濃度分布において、前記第２表面よりも深い位置にｐ型不純物濃度のピークが存在する。

[0006] なお、上記「深い」との用語は、前記半導体基板の前記表面から遠い側を意味する。また、上記「第１表面電極」と上記「第２表面電極」は、互いに分離されていてもよいし、互いに繋がっていてもよい。すなわち、第１表面電極と第２表面電極が、第１領域、第２領域及びアノード領域に接する１つの電極によって構成されていてもよい。

[0007] 上記の半導体装置によれば、ダイオードへのホールの供給量を抑制することができ、ダイオードの逆回復特性を向上させることができる。

図面の簡単な説明

[0008] [図1]半導体装置１０の縦断面図（図３のＩ－Ｉ線における縦断面を示す図）。

[図2]半導体装置１０の縦断面図（図３のＩＩ－ＩＩ線における縦断面を示す図）。

[図3]半導体装置１０の平面図（上部電極８０と層間絶縁膜３８、６８の図示を省略した図）。

[図4]図１のＡ－Ａ線及びＣ－Ｃ線の位置におけるｐ型不純物濃度分布を示す図。

[図5]図１のＢ－Ｂ線及び図２のＤ－Ｄ線の位置におけるｐ型不純物濃度分布を示す図。

[図6]半導体装置１０の製造工程を示す縦断面図。

[図7]半導体装置１０の製造工程を示す縦断面図。

[図8]半導体装置１０の製造工程を示す縦断面図。

[図9]半導体装置１０の製造工程を示す縦断面図。

[図10]半導体装置１０の製造工程を示す縦断面図。

[図11]比較例の半導体装置の図４に対応する位置におけるｐ型不純物濃度分布を示す図。

[図12]比較例の半導体装置の図５に対応する位置におけるｐ型不純物濃度分布を示す図。

[図13]他の実施形態の図１のＡ－Ａ線の位置におけるｐ型不純物濃度分布を示す図。

[図14]他の実施形態の図１のＢ－Ｂ線の位置におけるｐ型不純物濃度分布を示す図。

発明を実施するための形態

[0009] 図１～３に示す半導体装置１０は、ＩＧＢＴとダイオードを有する半導体装置（いわゆる、ＲＣ－ＩＧＢＴ）である。半導体装置１０は、半導体基板１２と、半導体基板１２の上面１２ａに形成された上部電極８０と、半導体基板１２の下面１２ｂに形成された下部電極９０を有している。半導体基板

１２は、ＩＧＢＴが形成されているＩＧＢＴ領域２０と、ダイオードが形成されているダイオード領域５０を有している。上部電極８０は、ＩＧＢＴ領域２０からダイオード領域５０に跨って形成されている。下部電極９０は、半導体基板１２の下面１２ｂの略全域に形成されている。

[0010] ＩＧＢＴ領域２０内には、エミッタ領域２２（第１領域の一例）、ボディ領域２４（第２領域の一例）、ドリフト領域２６（第３領域の一例）、バッファ領域２８及びコレクタ領域３０が形成されている。

[0011] エミッタ領域２２は、ｎ型領域である。エミッタ領域２２は、半導体基板１２の上面１２ａに露出するように形成されている。図３に示すように、エミッタ領域２２は、半導体基板１２の上面１２ａにおいて、後述するトレンチ３２と直交する方向に長く伸びている。エミッタ領域２２は、上部電極８０と接している。エミッタ領域２２は、上部電極８０に対してオーミック接続されている。

[0012] ボディ領域２４は、ｐ型領域である。ボディ領域２４は、ボディコンタクト領域２４ａと、低濃度ボディ領域２４ｂを有している。ボディコンタクト領域２４ａのｐ型不純物濃度は、低濃度ボディ領域２４ｂのｐ型不純物濃度よりも高い。より詳細には、ボディコンタクト領域２４ａのｐ型不純物濃度は1×10^{16}ａｔｏｍｓ／ｃｍ^{3}以上であり、低濃度ボディ領域２４ｂのｐ型不純物濃度は1×10^{16}ａｔｏｍｓ／ｃｍ^{3}未満である。図３に示すように、ボディコンタクト領域２４ａは、２つのエミッタ領域２２に挟まれた位置において、半導体基板１２の上面１２ａに露出するように形成されている。ボディコンタクト領域２４ａは、上部電極８０と接している。ボディコンタクト領域２４ａは、上部電極８０に対してオーミック接続されている。低濃度ボディ領域２４ｂは、ボディコンタクト領域２４ａ及びエミッタ領域２２の下側に形成されており、ボディコンタクト領域２４ａ及びエミッタ領域２２に接している。また、低濃度ボディ領域２４ｂの一部は、ボディコンタクト領域２４ａの側方に形成されている。

[0013] ドリフト領域２６は、ｎ型領域である。ドリフト領域２６のｎ型不純物濃

度は、エミッタ領域２２のｎ型不純物濃度よりも低い。ドリフト領域２６は、低濃度ボディ領域２４ｂの下側に形成されており、低濃度ボディ領域２４ｂに接している。図２に示すように、ドリフト領域２６は、低濃度ボディ領域２４ｂによってエミッタ領域２２から分離されている。

[0014] バッファ領域２８は、ｎ型領域である。バッファ領域２８のｎ型不純物濃度は、ドリフト領域２６のｎ型不純物濃度よりも高い。バッファ領域２８は、ドリフト領域２６の下側に形成されており、ドリフト領域２６に接している。

[0015] コレクタ領域３０は、ｐ型領域である。コレクタ領域３０は、バッファ領域２８の下側に形成されており、バッファ領域２８に接している。コレクタ領域３０は、バッファ領域２８及びドリフト領域２６によってボディ領域２４から分離されている。コレクタ領域３０は、半導体基板１２の下面１２ｂに露出するように形成されている。コレクタ領域３０は、下部電極９０と接している。コレクタ領域３０は、下部電極９０に対して接続されている。

[0016] ＩＧＢＴ領域２０内の半導体基板１２の上面１２ａには、複数のトレンチ３２が形成されている。図３に示すように、各トレンチ３２は、半導体基板１２の上面１２ａにおいて互いに平行に伸びている。図１、２に示すように、トレンチ３２は、上面１２ａからエミッタ領域２２とボディ領域２４を貫通しており、ドリフト領域２６に達している。トレンチ３２の内面は、ゲート絶縁膜３４によって覆われている。トレンチ３２内には、ゲート電極３６が形成されている。ゲート電極３６は、エミッタ領域２２の深さからドリフト領域２６の深さまで伸びている。このため、ゲート電極３６は、エミッタ領域２２、ドリフト領域２６、及び、エミッタ領域２２とドリフト領域２６の間に位置する低濃度ボディ領域２４ｂに対して、ゲート絶縁膜３４を介して対向している。ゲート電極３６上には、層間絶縁膜３８が形成されている。層間絶縁膜３８によって、ゲート電極３６が上部電極８０から絶縁されている。

[0017] ダイオード領域５０内には、アノード領域５２及びカソード領域５４が形

成されている。

[0018] アノード領域５２は、ｐ型領域である。アノード領域５２は、アノードコンタクト領域５２ａと低濃度アノード領域５２ｂを有している。アノードコンタクト領域５２ａのｐ型不純物濃度は、低濃度アノード領域５２ｂのｐ型不純物濃度よりも高い。より詳細には、アノードコンタクト領域５２ａのｐ型不純物濃度は１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}以上であり、低濃度アノード領域５２ｂのｐ型不純物濃度は１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}未満である。アノードコンタクト領域５２ａは、半導体基板１２の上面１２ａに露出するように形成されている。アノードコンタクト領域５２ａは、上部電極８０と接している。アノードコンタクト領域５２ａは、上部電極８０に対してオーミック接続されている。低濃度アノード領域５２ｂは、アノードコンタクト領域５２ａの側方及び下側に形成されており、アノードコンタクト領域５２ａに接している。低濃度アノード領域５２ｂは、アノードコンタクト領域５２ａに隣接する位置で半導体基板１２の上面１２ａに露出している。この露出位置において、低濃度アノード領域５２ｂは、上部電極８０と接している。

[0019] カソード領域５４は、ｎ型領域である。カソード領域５４は、ドリフト領域５４ａと、バッファ領域５４ｂと、カソードコンタクト領域５４ｃを有している。

[0020] ドリフト領域５４ａは、低濃度アノード領域５２ｂの下側に形成されており、低濃度アノード領域５２ｂに接している。ドリフト領域５４ａは、低濃度アノード領域５２ｂによってアノード領域５２ａから分離されている。ドリフト領域５４ａは、ＩＧＢＴ領域２０内のドリフト領域２６と連続する領域である。

[0021] バッファ領域５４ｂのｎ型不純物濃度は、ドリフト領域５４ａのｎ型不純物濃度よりも高い。バッファ領域５４ｂは、ドリフト領域５４ａの下側に形成されており、ドリフト領域５４ａに接している。バッファ領域５４ｂは、ＩＧＢＴ領域２０内のバッファ領域２８と連続する領域である。

[0022] カソードコンタクト領域５４ｃのｎ型不純物濃度は、バッファ領域５４ｂ

のｎ型不純物濃度よりも高い。カソードコンタクト領域５４ｃは、バッファ領域５４ｂの下側に形成されており、バッファ領域５４ｂに接している。カソードコンタクト領域５４ｃは、半導体基板１２の下面１２ｂに露出するように形成されている。カソードコンタクト領域５４ｃは、下部電極９０と接している。カソードコンタクト領域５４ｃは、下部電極９０に対して接続されている。

[0023] ＩＧＢＴ領域２０内の半導体基板１２の上面１２ａには、複数のトレンチ６２が形成されている。図３に示すように、各トレンチ６２は、半導体基板１２の上面１２ａにおいてトレンチ３２と平行に伸びている。トレンチ６２は、上面１２ａからアノード領域５２を貫通しており、ドリフト領域５４ａに達している。トレンチ６２の内面は、絶縁膜６４によって覆われている。トレンチ６２内には、制御電極６６が形成されている。制御電極６６上には、層間絶縁膜６８が形成されている。層間絶縁膜６８によって、制御電極６６が上部電極８０から絶縁されている。

[0024] 図４は、図１のＡ－Ａ線に示す位置（アノードコンタクト領域５２ａが形成されている位置）におけるアノード領域５２内のｐ型不純物の濃度分布を示している。すなわち、図４は、ｐ型不純物濃度が1×10^{16}ａｔｏｍｓ／ｃｍ^{3}以上である上面１２ａ（第１表面の一例）から深さ方向に沿って測定したアノード領域５２内のｐ型不純物濃度分布を示している。図４に示すように、Ａ－Ａ線に示す位置では上面１２ａにおけるｐ型不純物濃度Ｎ１が1×10^{16}ａｔｏｍｓ／ｃｍ^{3}以上であるため、アノードコンタクト領域５２ａは上部電極８０に対してオーミック接続されている。また、Ａ－Ａ線に示す位置では、上面１２ａにおいてｐ型不純物濃度が最も高い。Ａ－Ａ線に示す位置では、上面１２ａから下側に向かうにしたがってｐ型不純物濃度が低下し、低濃度アノード領域５２ｂ内でｐ型不純物濃度は極小値Ｎ２となる。極小値Ｎ２の深さの下側では、極小値Ｎ２の深さから下側に向かうにしたがってｐ型不純物濃度が上昇し、低濃度アノード領域５２ｂ内でｐ型不純物濃度が極大値Ｎ３となる。極大値Ｎ３の深さの下側では、極大値Ｎ３の深さから下

側に向かうにしたがってｐ型不純物濃度が低下する。

[0025] 図５は、図１のＢ－Ｂ線に示す位置（アノードコンタクト領域５２ａが形成されていない位置）におけるアノード領域５２内のｐ型不純物の濃度分布を示している。すなわち、図５は、ｐ型不純物濃度が１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}未満である上面１２ａ（第２表面の一例）から深さ方向に沿って測定したアノード領域５２内のｐ型不純物濃度分布を示している。図５に示すように、Ｂ－Ｂ線に示す位置では上面１２ａにおけるｐ型不純物濃度Ｎ４が１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}未満であるため、低濃度アノード領域５２ｂと上部電極８０との間に高い障壁が形成されている。すなわち、低濃度アノード領域５２ｂと上部電極８０の接触抵抗は高い。Ｂ－Ｂ線に示す位置では、上面１２ａから下側に向かうにしたがってｐ型不純物濃度が上昇し、低濃度アノード領域５２ｂ内でｐ型不純物濃度が極大値Ｎ５となる。極大値Ｎ５の大きさは、図４に示す極大値Ｎ３の大きさと略等しい。極大値Ｎ５の深さは、図４に示す極大値Ｎ３の深さと略等しい。極大値Ｎ５の深さの下側では、極大値Ｎ５の深さから下側に向かうにしたがってｐ型不純物濃度が低下する。

[0026] また、図１のＣ－Ｃ線に示す位置に置けるボディ領域２４内のｐ型不純物の濃度分布は、図４に示す分布と略等しい。また、図２のＤ－Ｄ線に示す位置におけるボディ領域２４内のｐ型不純物の濃度分布は、図５に示す分布と略等しい。

[0027] 次に、半導体装置１０の動作について説明する。上部電極８０と下部電極９０の間に下部電極９０が高電位となる電圧が印加され、ゲート電極３６に閾値以上の電圧が印加されると、ＩＧＢＴ領域２０内のＩＧＢＴがオンする。すなわち、エミッタ領域２２とドリフト領域２６の間に位置する低濃度ボディ領域２４ｂのうちのゲート絶縁膜３４近傍の領域にチャネルが形成され、チャネルを通って下部電極９０から上部電極８０に電流が流れる。チャネルを形成するために必要な最小限のゲート電圧（すなわち、上記閾値）は、チャネルが形成される領域（すなわち、エミッタ領域２２の下側の低濃度ボディ領域２４ｂ）内のｐ型不純物濃度の最大値の影響によって大きく変動す

る。本実施形態では、エミッタ領域２２の下側の低濃度ボディ領域２４ｂ内のｐ型不純物濃度は、図５に示すように分布している。図５に示す極大値Ｎ５は、上記閾値が適切な値となるように調整されているため、ＩＧＢＴは適切なゲート電圧で動作することができる。

[0028] また、上部電極８０と下部電極９０の間に上部電極８０が高電位となる電圧が印加されると、ダイオード領域５０内のダイオードがオンする。すなわち、上部電極８０から、アノードコンタクト領域５２ａにホールが流入する。アノードコンタクト領域５２ａに流入したホールは、低濃度アノード領域５２ｂとカソード領域５４を通過して下部電極９０に流れる。また、電子が、下部電極９０から、カソード領域５４とアノード領域５２を介して、上部電極８０に流れる。なお、低濃度アノード領域５２ｂは上部電極８０に接しているが、これらの間の接触抵抗は高い。このため、低濃度アノード領域５２ｂと上部電極８０の間の界面を介して上部電極８０から低濃度アノード領域５２ｂにホールが流入することが抑制される。このように、半導体装置１０では、低濃度アノード領域５２ｂの上面１２ａにおけるｐ型不純物濃度が低くなっていることで、ダイオードがオンしているときにカソード領域５４に流入するホールの量が制限される。上部電極８０と下部電極９０の間の印加電圧が逆電圧（すなわち、下部電極９０が高電位となる電圧）に切り換わると、ダイオードが逆回復動作を実行する。すなわち、カソード領域５４内に存在するホールが、アノード領域５２を介して上部電極８０に流れる。これによって、ダイオードに瞬間的に逆電流が流れる。しかしながら、半導体装置１０では、上記の通り、ダイオードがオンしているときにカソード領域５４に流入するホールの量が制限されるため、逆回復動作時にカソード領域５４ａから上部電極８０に向かって流れるホールの量が少ない。このため、半導体装置１０では、逆回復動作時にダイオードに流れる逆電流が小さい。これによって、ダイオードの逆回復動作時に生じる損失が低減される。

[0029] 次に、半導体装置１０の製造方法について説明する。まず、ドリフト領域２６、５４ａと略同じｎ型不純物濃度を有するシリコン製の半導体ウエハ１

００に対して加工を行うことで、図６に示すように、半導体ウエハ１００の上面１００ａ側に、トレンチ３２、ゲート絶縁膜３４、ゲート電極３６、トレンチ６２、絶縁膜６４及び制御電極６６を形成する。なお、半導体ウエハ１００は、ダイシング後に半導体基板１２となるウエハである。

[0030] 次に、ＩＧＢＴ領域２０内及びダイオード領域５０内の半導体ウエハ１００の上面１００ａの全域に、ｐ型不純物を注入する（低濃度ｐ注入工程）。ここでは、注入されたｐ型不純物の濃度のピーク（深さ方向に沿って測定した濃度分布におけるピーク）が上面１００ａよりも深い深さに位置するように、ｐ型不純物を注入する。より詳細には、注入したｐ型不純物の濃度のピークの深さが、図４、５の極大値Ｎ３、Ｎ５の深さと一致するように、ｐ型不純物を注入する。次に、半導体ウエハ１００をアニールすることで、半導体ウエハ１００に注入されたｐ型不純物を拡散させるとともに活性化させる。これによって、図７に示すように、半導体ウエハ１００内に、低濃度ボディ領域２４ｂ及び低濃度アノード領域５２ｂを形成する。このように低濃度ボディ領域２４ｂと低濃度アノード領域５２ｂを形成すると、低濃度ボディ領域２４ｂ内及び低濃度アノード領域５２ｂ内で、図５に示すようにｐ型不純物を分布させることができる。

[0031] 次に、図８に示すように、半導体ウエハ１００の上面１００ａに、層間絶縁膜３８、６８を形成する。

[0032] 次に、半導体ウエハ１００の上面１００ａにマスクを形成する。このマスクは、半導体ウエハ１００の上面１００ａのうち、ボディコンタクト領域２４ａ及びアノードコンタクト領域５２ａを形成すべき範囲において開口しており、その他の範囲を覆うように形成される。次に、そのマスク越しに、半導体ウエハ１００の上面１００ａにｐ型不純物を注入する（コンタクトｐ注入工程）。これによって、開口内の半導体ウエハ１００の上面１００ａ（すなわち、ボディ領域２４を形成すべき領域の表面の一部と、アノードコンタクト領域５２ａを形成すべき領域の表面）にｐ型不純物を注入する。ここでは、マスクの開口内の半導体領域に、低濃度ｐ注入工程よりも高濃度にｐ型

不純物を注入する。また、ここでは、コンタクトｐ注入工程で半導体ウエハ１００に注入されたｐ型不純物の濃度のピーク（深さ方向に沿って測定した濃度分布におけるピーク）が、極大値Ｎ３、Ｎ５の深さよりも浅い深さ（すなわち、極大値Ｎ３、Ｎ５の深さよりも上面１００ａ側）に位置するように、ｐ型不純物を注入する。より詳細には、コンタクトｐ注入工程で注入されたｐ型不純物の濃度のピークが、半導体ウエハ１００の上面１００ａに位置するようにｐ型不純物を注入する。ｐ型不純物を注入した後に、上記マスクを除去する。

[0033] 次に、半導体ウエハ１００の上面１００ａに別のマスクを形成する。このマスクは、半導体ウエハ１００の上面１００ａのうち、エミッタ領域２２を形成すべき範囲において開口しており、その他の範囲を覆うように形成される。次に、そのマスク越しに、半導体ウエハ１００の上面１００ａにｎ型不純物を注入する（エミッタｎ注入工程）。ここでは、マスクの開口内の半導体領域に、低濃度ｐ注入工程よりも高濃度にｎ型不純物を注入する。また、ここでは、低濃度ボディ領域２４ｂの下端よりも浅い範囲にｎ型不純物を注入する。ｎ型不純物を注入した後に、上記マスクを除去する。

[0034] 次に、半導体ウエハ１００をアニールする。これによって、コンタクトｐ注入工程で半導体ウエハ１００に注入されたｐ型不純物と、エミッタｎ注入工程で半導体ウエハ１００に注入されたｎ型不純物を拡散させるとともに活性化させる。これによって、図９、１０に示すように、エミッタ領域２２、ボディコンタクト領域２４ａ及びアノードコンタクト領域５２ａを形成する。このようにボディコンタクト領域２４ａ及びアノードコンタクト領域５２ａを形成することで、図１のＡ－Ａ線及びＣ－Ｃ線に相当する位置において、図４に示すようにｐ型不純物が分布するようになる。すなわち、ボディコンタクト領域２４ａ及びアノードコンタクト領域５２ａは、上面１００ａにおいて1×10^{16}ａｔｏｍｓ／ｃｍ^{2}以上のｐ型不純物濃度を有するように形成される。また、ボディコンタクト領域２４ａ及びアノードコンタクト領域５２ａの下側の低濃度領域２４ｂ及び５２ｂでは、コンタクトｐ注入工程の

実施前と同様にｐ型不純物が分布する。また、ボディコンタクト領域２４ａ及びアノードコンタクト領域５２ａの形成後においても、図１のＢ－Ｂ線及び図２のＤ－Ｄ線に相当する位置では、コンタクトｐ注入工程の実施前と同様に、図５に示すようにｐ型不純物が分布する。

[0035] 次に、上部電極８０を形成する。次に、下面１００ｂ側の構造（すなわち、バッファ領域２８、５４ｂ、コレクタ領域３０、カソードコンタクト領域５４ｃ及び下部電極９０）を形成する。その後、ダイシングにより半導体ウエハ１００を分割することで、半導体装置１０が得られる。

[0036] 以上に説明したように、この製造方法によれば、半導体装置１０を製造することができる。低濃度ｐ注入工程とその後のアニール工程の条件を調節することで、低濃度ボディ領域２４ｂの極大値Ｎ３（図４参照）を適切な値に制御することができる。したがって、この方法によれば、ＩＧＢＴの閾値を適切な値に制御することができる。また、低濃度ｐ注入工程で深い位置に極大値Ｎ３、Ｎ５を形成するため、低濃度アノード領域５２ｂの上面１２ａにおけるｐ型不純物濃度Ｎ４（図５参照）を低い値に制御することができる。したがって、ダイオードがオンする際に、低濃度アノード領域５２ｂと上部電極８０の界面を介して上部電極８０から低濃度アノード領域５２ｂにホールが流入することを抑制することができる。このため、ダイオードの逆回復動作時の損失低減を図ることができる。

[0037] 次に、比較例の半導体装置と、その製造方法について説明する。比較例の半導体装置の構造は、図１～３に示す半導体装置１０の構造と等しい。但し、比較例の半導体装置は、図４、５に示すｐ型不純物濃度分布とは異なるｐ型不純物濃度分布を有している。図１１、１２は、比較例の半導体装置におけるｐ型不純物濃度分布を示している。比較例の半導体装置のＡ－Ａ線及びＣ－Ｃ線の位置のｐ型不純物濃度は、実施形態の半導体装置１０とは異なり、図１１に示すように極小値Ｎ２及び極大値Ｎ３を有していない。また、比較例の半導体装置のＢ－Ｂ線及びＤ－Ｄ線の位置のｐ型不純物濃度は、図１２に示すように、上面１２ａで最大となっており、上面１２ａから下側に向

かうに従って低下している。Ｂ－Ｂ線及びＤ－Ｄ線の位置の上面１２ａおけるｐ型不純物濃度は、１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}以上となっている。したがって、低濃度アノード領域５２ｂが上部電極８０に対してオーミック接続されている。

[0038] 比較例の半導体装置において上記のようにｐ型不純物が分布するのは、その製造工程が実施形態の半導体装置１０と異なるためである。比較例の半導体装置の製造工程では、低濃度ｐ注入工程において、半導体ウエハ１００の上面１００ａ近傍に高濃度にｐ型不純物を注入し、その後、注入されたｐ型不純物をアニール工程で拡散させる。このため、図１２に示すようにｐ型不純物が分布する。この方法では、エミッタ領域２２の下側の低濃度ボディ領域２４ｂのｐ型不純物濃度を適切な値にすると、上面１２ａではｐ型不純物濃度が高濃度となる。このため、低濃度アノード領域５２ｂが上部電極８０とオーミック接続され、ダイオードの逆回復時の損失が高くなる。

[0039] これに対し、本実施形態の半導体装置１０及びその製造方法では、低濃度アノード領域５２ｂが上部電極８０とオーミック接続されることを防止できるため、ダイオードの逆回復時の損失を低減することができる。また、本実施形態の製造方法では、低濃度ｐ注入工程におけるｐ型不純物の注入深さを深くするだけで、ダイオードの特性を改善できる。すなわち、実施形態の製造方法では、比較例の製造方法に比べて、工程の数を増加させることなくダイオードの特性を改善できる。

[0040] なお、上記の実施形態では、極大値Ｎ３及びＮ５が１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}未満であったが、極大値Ｎ３及びＮ５は１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}以上であってもよい。このような構成でも、低濃度アノード領域５２ｂの上面１２ａにおけるｐ型不純物濃度が１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}未満であれば、ダイオードへのホールの流入を抑制することができる。

[0041] また、上述した実施形態では、低濃度ｐ注入工程、コンタクトｐ注入工程、エミッタｎ注入工程の順に注入工程を行ったが、注入工程を実施する順序はどのような順序であってもよい。

[0042] また、上述した実施形態では、低濃度ボディ領域２４ｂ及び低濃度アノード領域５２ｂに対する活性化アニールと、エミッタ領域２２、ボディコンタクト領域２４ａ及びアノードコンタクト領域５２ａに対する活性化アニールを別工程で行った。しかしながら、これらの領域に対する活性化アニールを同時に行ってもよい。

[0043] また、上述した実施形態では、単一の上部電極８０がエミッタ領域２２及びボディ領域２４に接する電極（第１電極の一例）とアノード領域５２に接する電極（第２電極の一例）を兼ねていた。しかしながら、第１電極が第２電極から離されていてもよい。

[0044] また、上述した実施形態の半導体装置１０は、スイッチング素子としてＩＧＢＴを有していたが、ＩＧＢＴに代えてＭＯＳＦＥＴを有していてｉもよい。

[0045] また、上述した実施形態の半導体装置１０は、図４、５に示すように、Ａ－Ａ線の位置でも、Ｂ－Ｂ線の位置でも、低濃度アノード領域５２ｂにｐ型不純物濃度の極大値Ｎ３、Ｎ５が形成されていた。しかしながら、図１３、１４に示すように、Ａ－Ａ線の位置では低濃度アノード領域５２ｂにｐ型不純物濃度の極大値が形成されておらず、Ｂ－Ｂ線の位置で低濃度アノード領域５２ｂにｐ型不純物濃度の極大値Ｎ５が形成されていてもよい。このような濃度分布を有する半導体装置は、上述した実施形態の製造方法を以下のように変更することで製造することができる。まず、低濃度ｐ注入工程とその後のアニール工程を、これらの工程を実施した後に図１４の分布が得られるように実施する。また、コンタクトｐ注入工程とその後のアニール工程を、図１４の極大値Ｎ５の深さまで分布するように（すなわち、上述した実施形態よりも深い深さまで分布するように）実施する。このようにコンタクトｐ注入工程で注入されたｐ型不純物が分布すると、図１３に示すように、コンタクトｐ注入工程の注入範囲で極大値Ｎ５が消滅する。したがって、この製造方法によれば、図１３、１４に示すようにｐ型不純物が分布する半導体装置を提供することができる。図１３、１４に示す構成でも、Ｂ－Ｂ線の位置

における低濃度アノード領域５２ｂの表面１２ａにおけるｐ型不純物濃度Ｎ４を低濃度とすることができる。したがって、上述した実施形態と同様に、ダイオードの逆回復時の損失を低減することができる。

[0046] 以上、本発明の具体例を詳細に説明したが、これらは例示にすぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例をさまざまに変形、変更したものが含まれる。

本明細書または図面に説明した技術要素は、単独であるいは各種の組み合わせによって技術的有用性を発揮するものであり、出願時請求項記載の組み合わせに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成するものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

請求の範囲

[請求項1] スイッチング素子とダイオードを有する半導体装置であって、

前記スイッチング素子が、

半導体基板の表面に形成された第１表面電極と、

前記第１表面電極に接するｎ型の第１領域と、

前記第１表面電極に接し、前記第１領域に接するｐ型の第２領域と、

前記第２領域によって前記第１領域から分離されているｎ型の第３領域と、

前記第２領域に対して絶縁膜を介して対向するゲート電極、

を有し、

前記ダイオードが、

前記表面に形成された第２表面電極と、

前記第２表面電極に接し、前記第２表面電極に接する位置におけるｐ型不純物濃度が１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}以上である第１表面と、前記第２表面電極に接する位置におけるｐ型不純物濃度が１×１０^{16}ａｔｏｍｓ／ｃｍ^{3}未満である第２表面とを有するｐ型のアノード領域と、

前記アノード領域に接するｎ型のカソード領域、

を有し、

前記第２表面から深さ方向に沿って測定した前記アノード領域のｐ型不純物濃度分布において、前記第２表面よりも深い位置にｐ型不純物濃度のピークが存在する半導体装置。

[請求項2] 前記第１表面から深さ方向に沿って測定した前記アノード領域のｐ型不純物濃度分布において、前記第１表面よりも深い位置にｐ型不純物濃度の極小値が存在し、前記極小値の位置よりも深い位置にｐ型不純物濃度の極大値が存在する請求項１の半導体装置。

[請求項3] 請求項１または２の半導体装置を製造する方法であって、

半導体ウエハの表面にｐ型不純物を注入することによって、前記半導体ウエハ内に前記第２領域と前記アノード領域を形成する工程を有し、

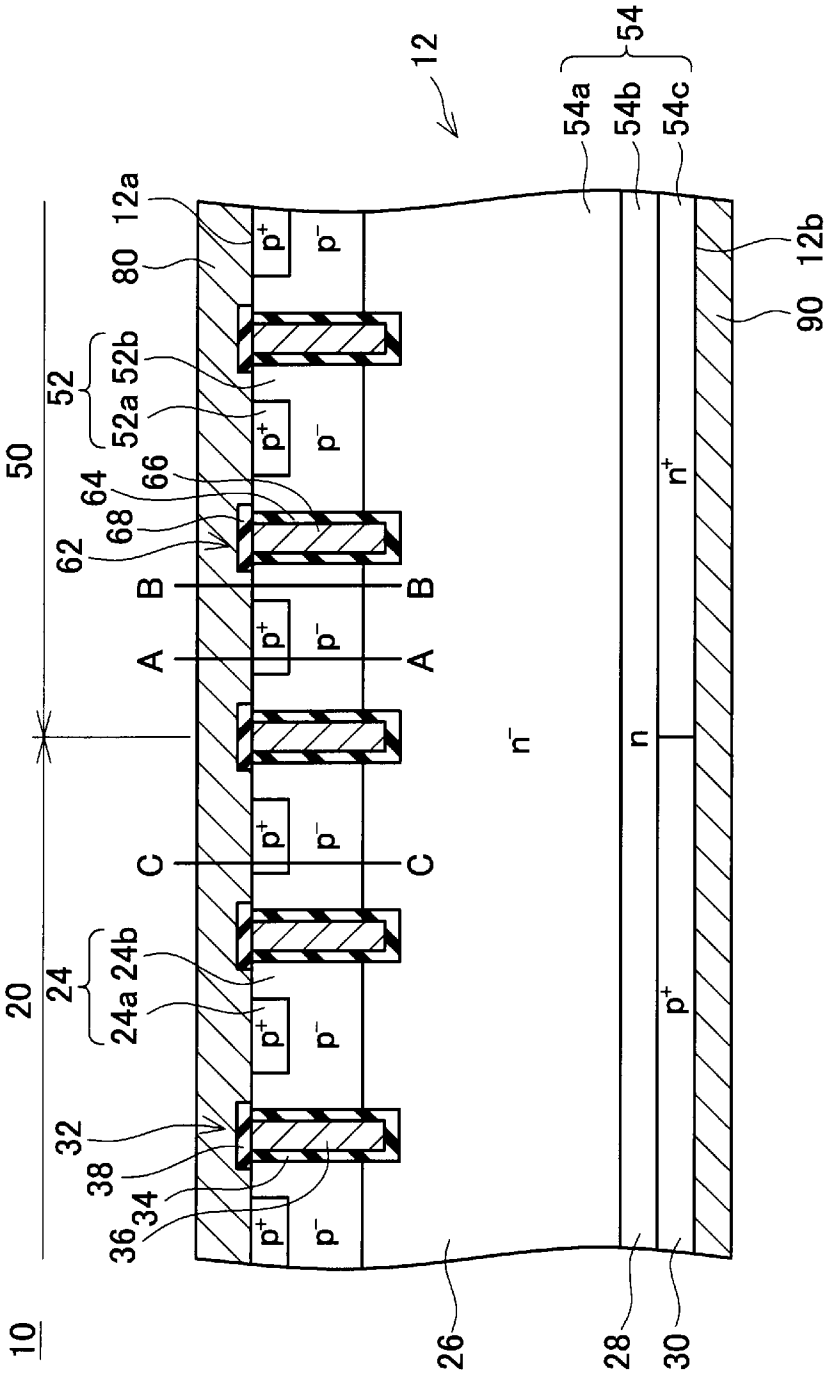
前記工程が、

注入されたｐ型不純物の濃度のピークが前記半導体ウエハの前記表面よりも深い位置に形成されるようにｐ型不純物を注入する第１工程と、

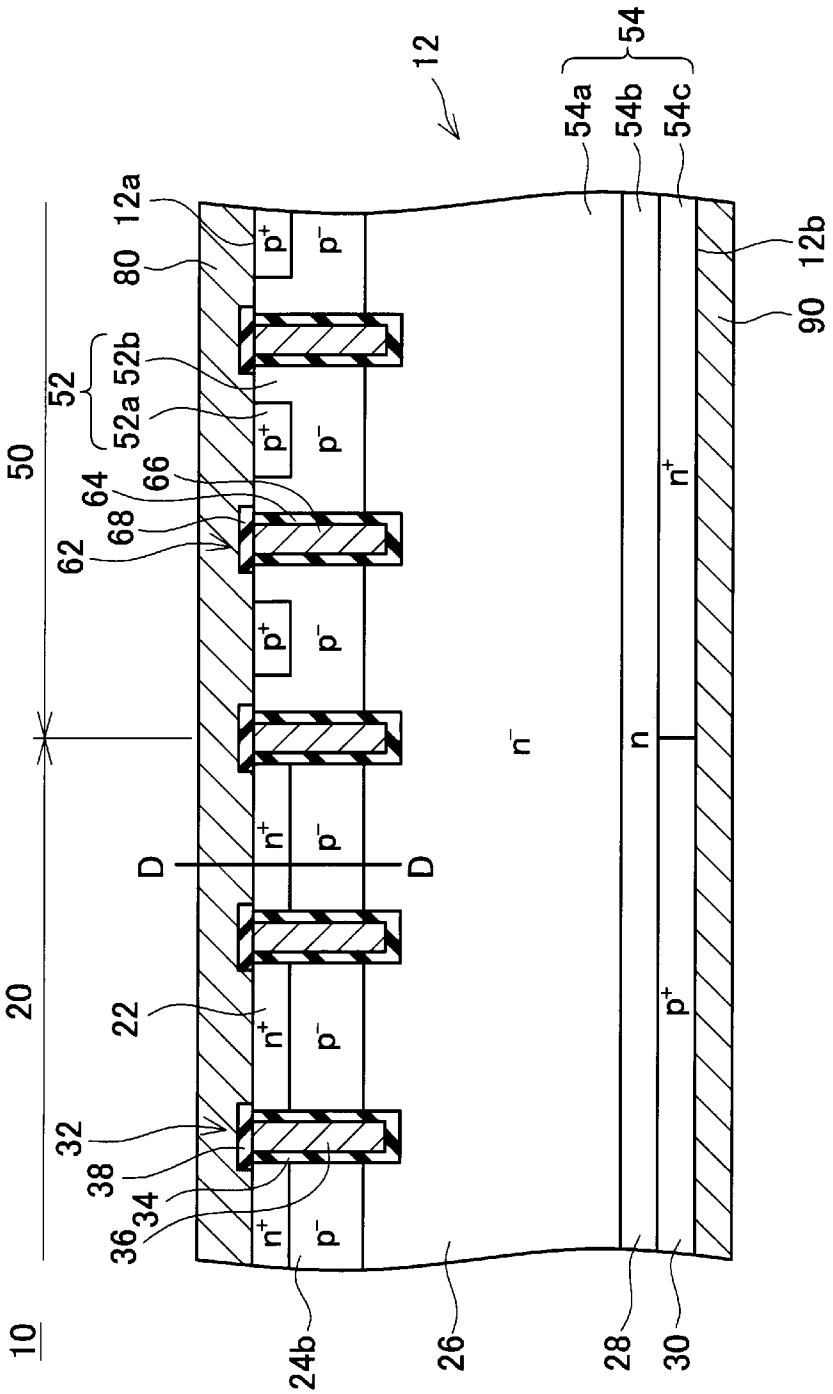
注入されたｐ型不純物の濃度のピークが前記第１工程で形成されるｐ型不純物の濃度のピークよりも浅い位置に形成されるように、前記第２領域に対応する領域の表面の少なくとも一部と前記アノード領域の前記第１表面に対応する表面にｐ型不純物を注入する第２工程、

を有する方法。

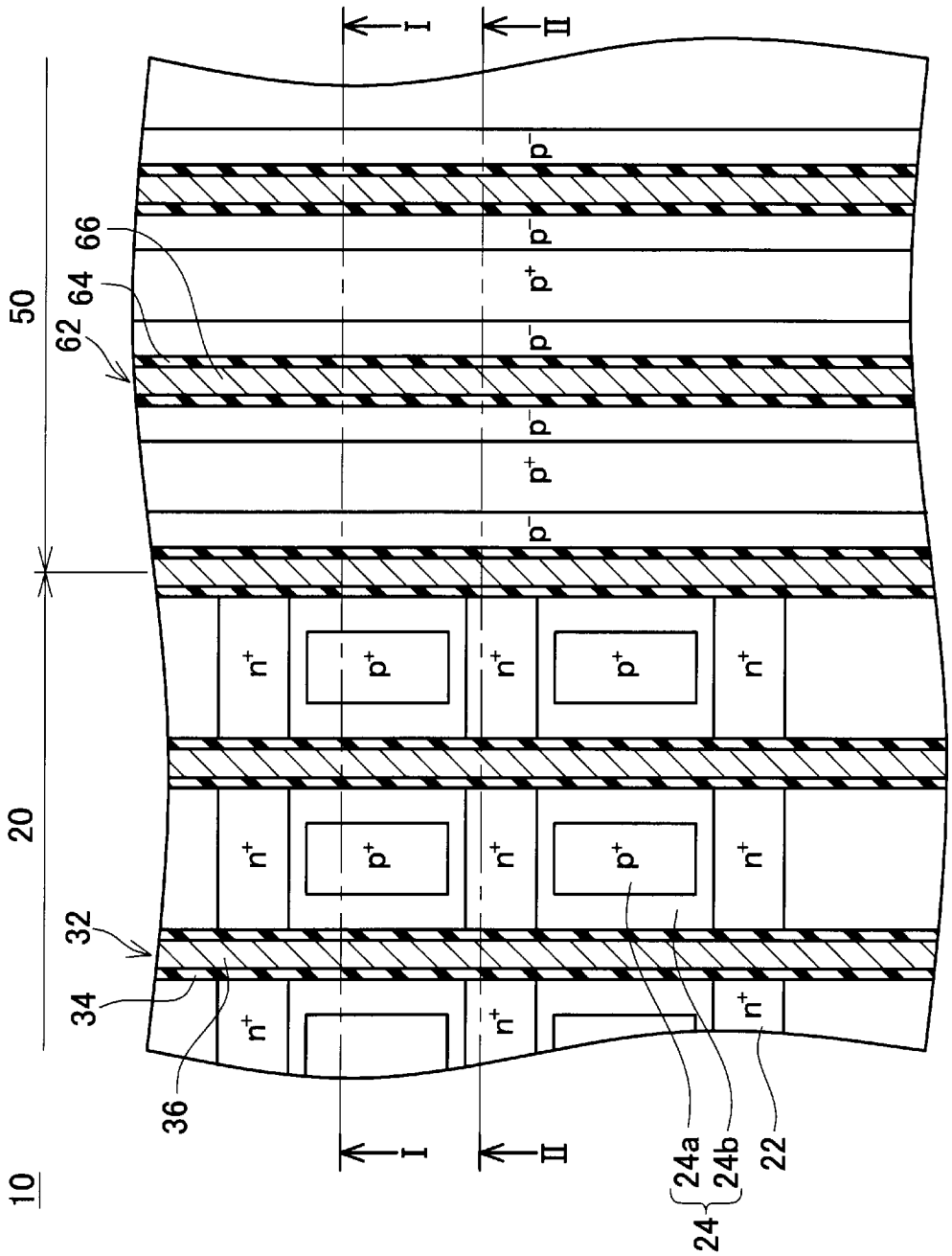
[図1]


12
54
54a
54b
54c
12a
12b
80
90
52
52b
52a
50
64
66
68
62
B
A
20
24
24b
24a
32
38
34
36
10
26
28
30
p+
p−
n−
n
n+

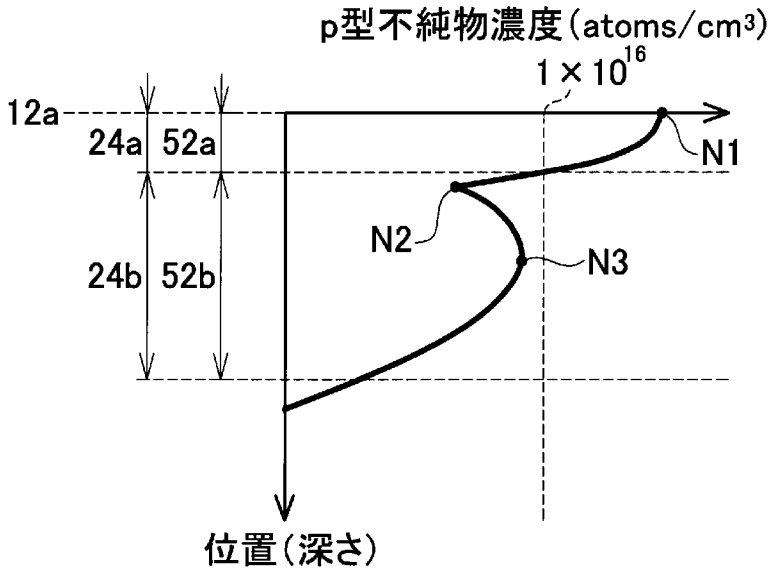
[図2]


12
54
54a
54b
54c
12a
12b
80
90
52
52b
52a
50
64
66
68
62
D
D
20
22
32
38
34
36
10
24b
26
28
30
p+
p−
n+
n−
n

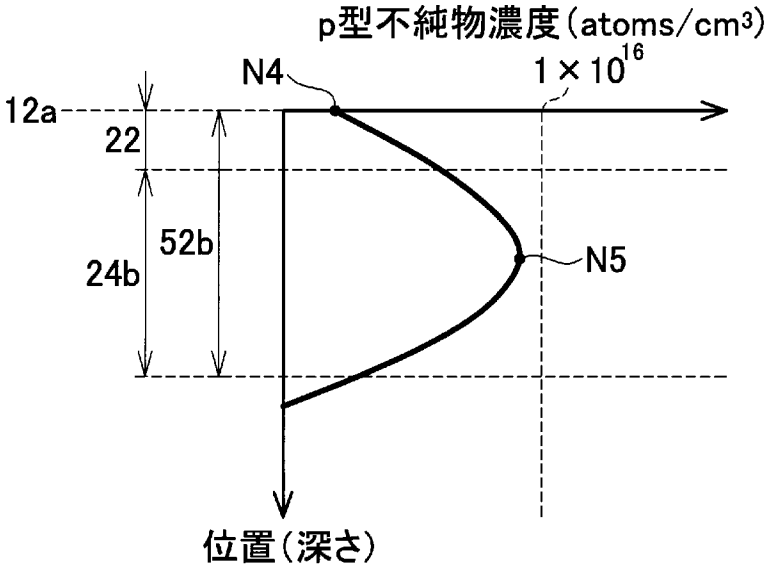
[図3]



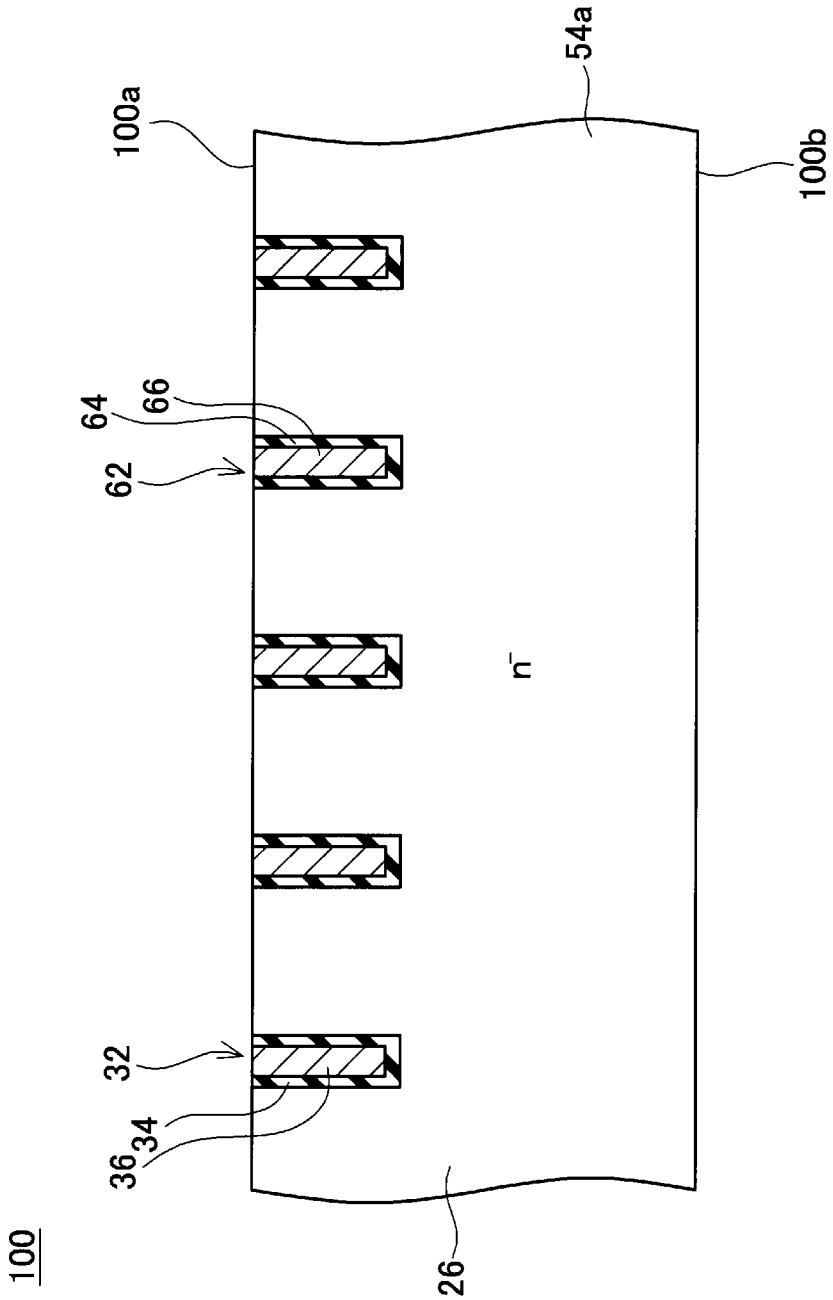
[図4]


p型不純物濃度(atoms/cm3)
1×10^16
12a
24a
52a
24b
52b
N1
N2
N3
位置(深さ)

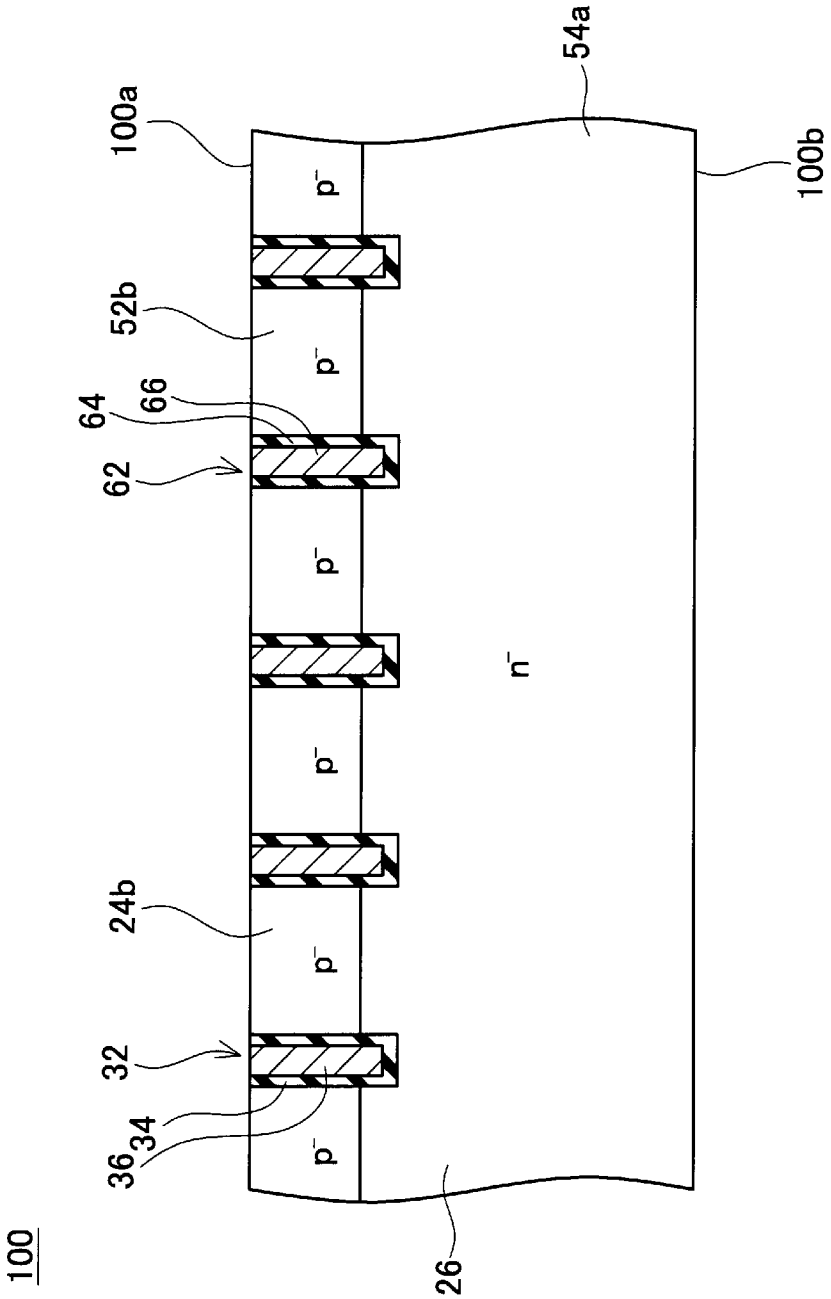
[図5]


p型不純物濃度(atoms/cm3)
N4
1×10^16
12a
22
24b
52b
N5
位置(深さ)

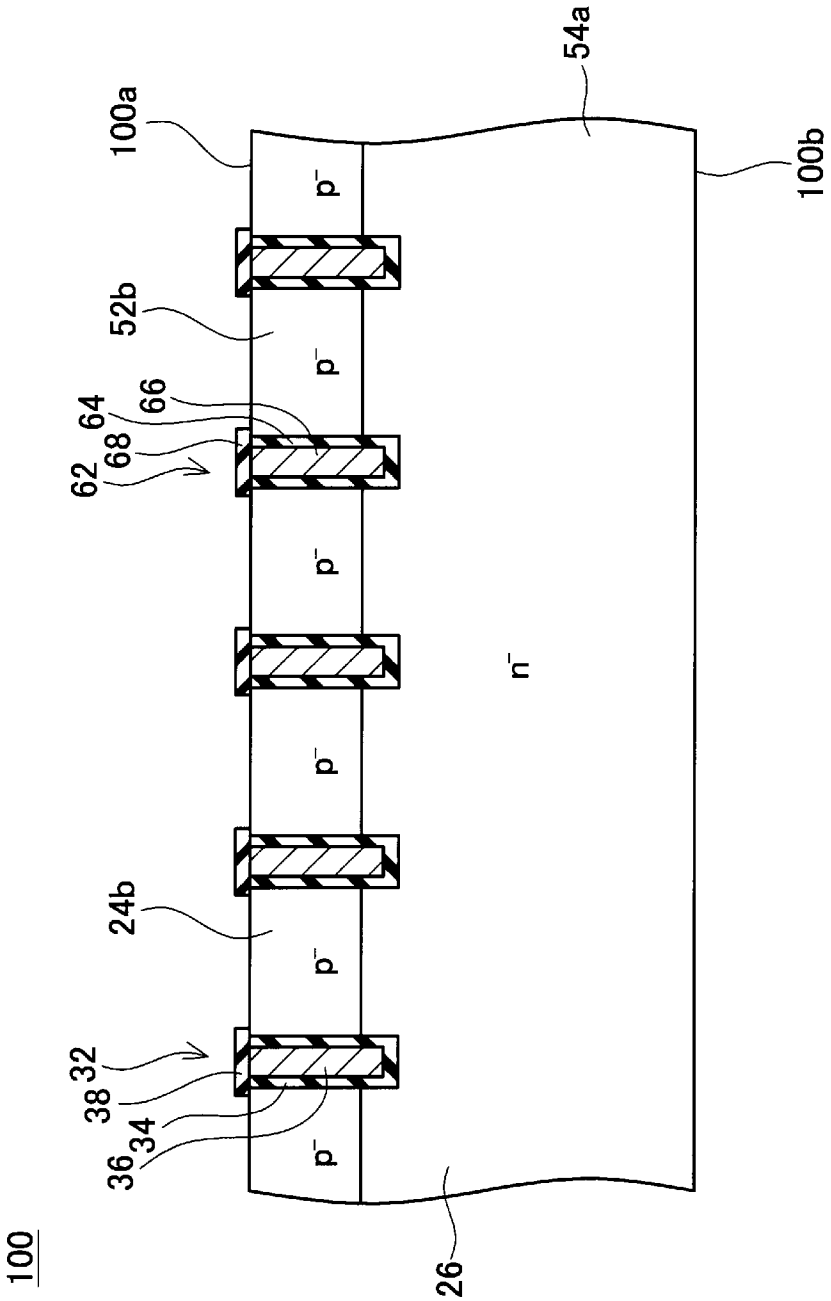
[図6]



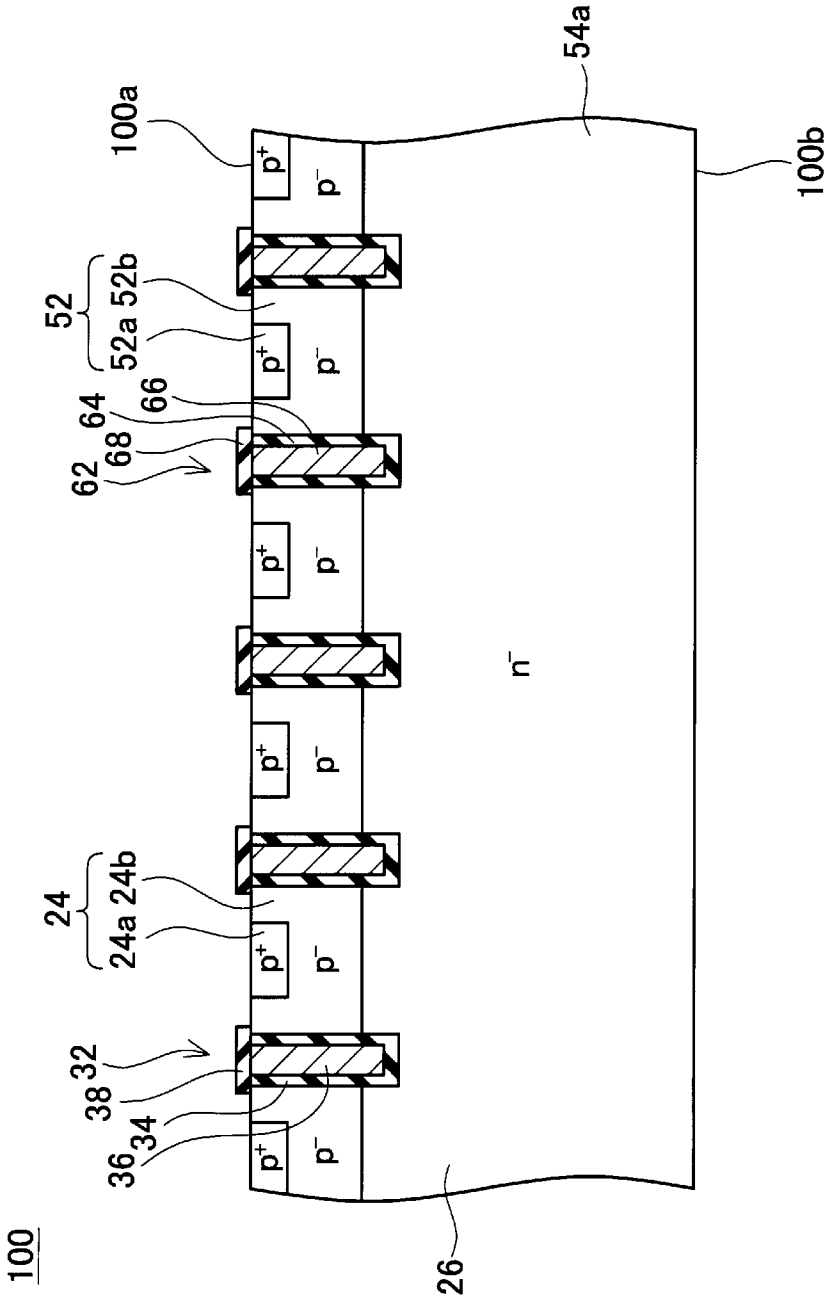
[図7]



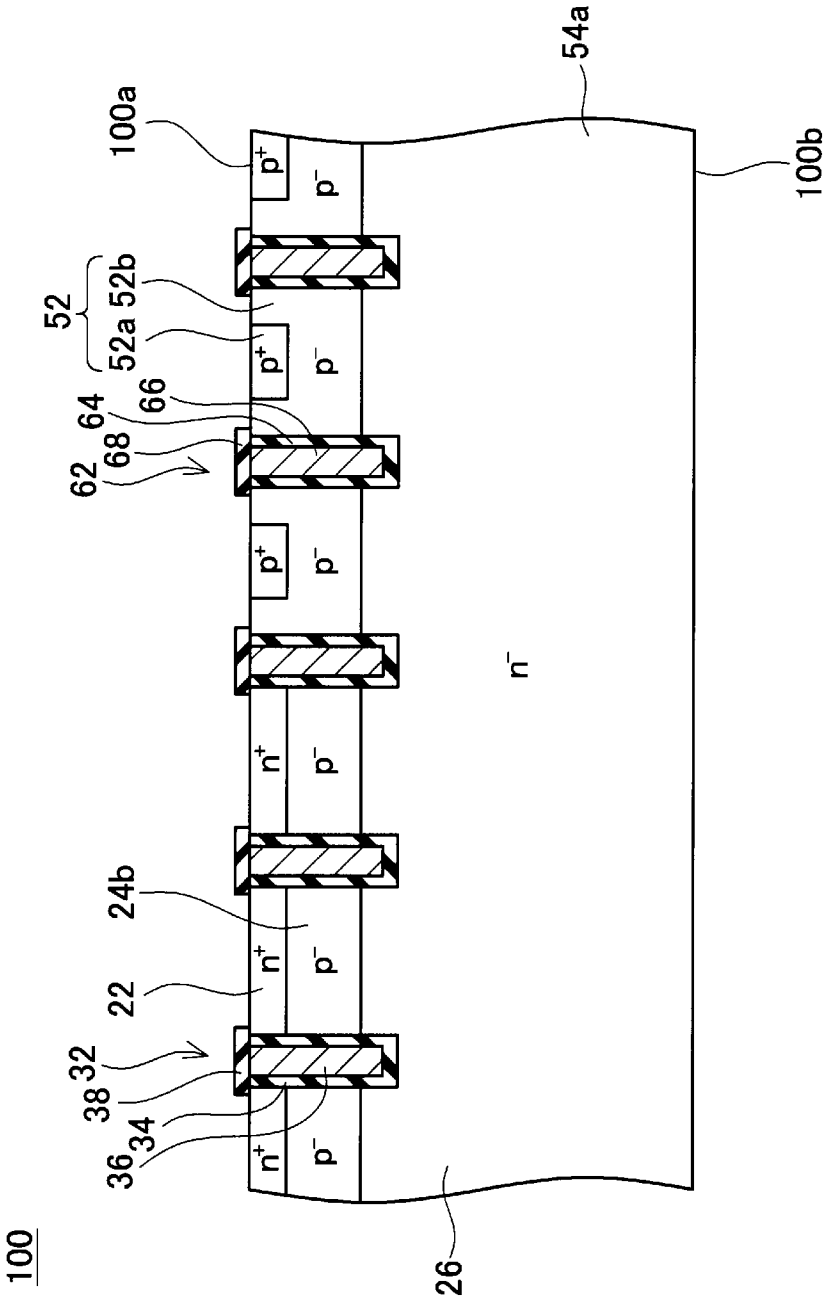
[図8]



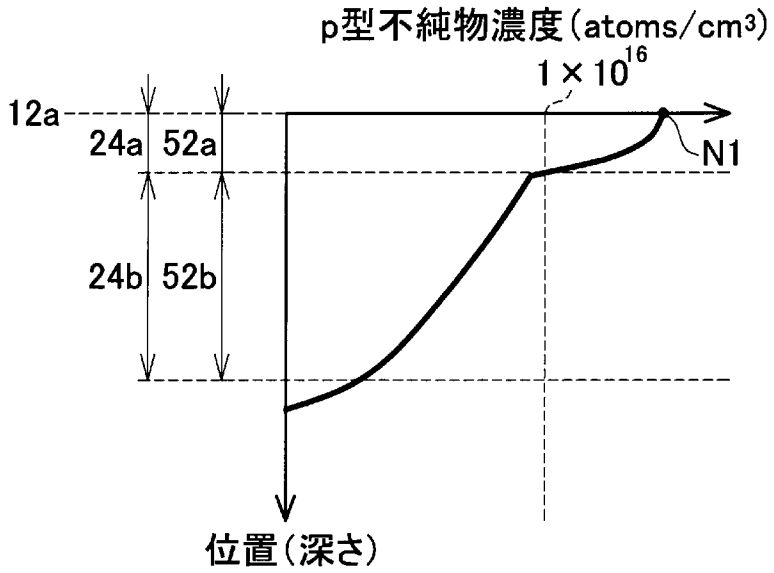
[図9]


100
100a
100b
54a
26
52
52a
52b
24
24a
24b
62
64
66
68
32
34
36
38
p+
p-
n-

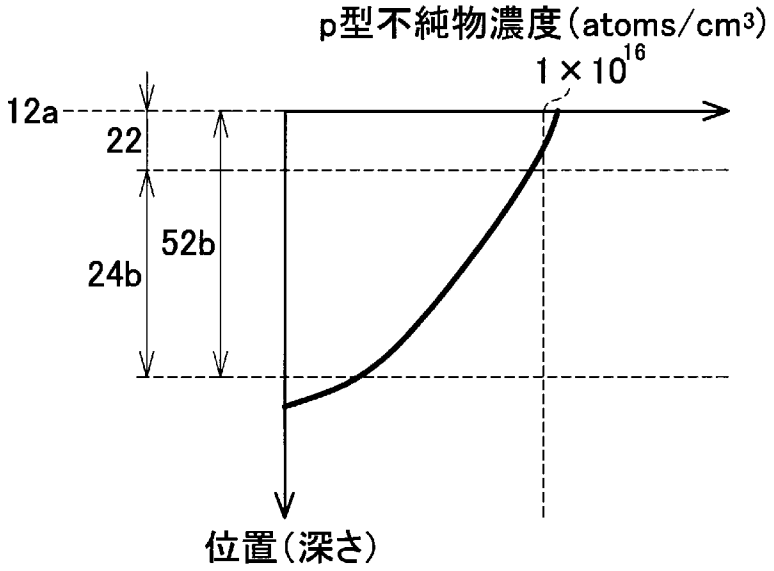
[図10]



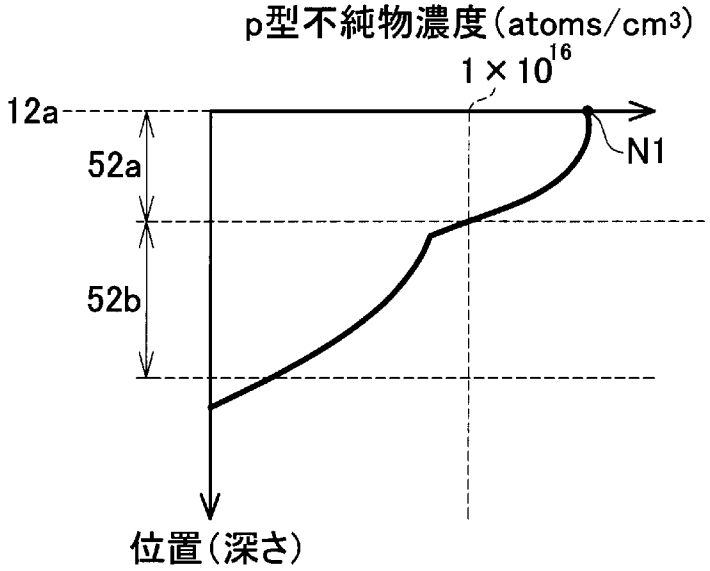
[図11]


p型不純物濃度(atoms/cm3)
1×10^16
12a
24a
52a
N1
24b
52b
位置(深さ)

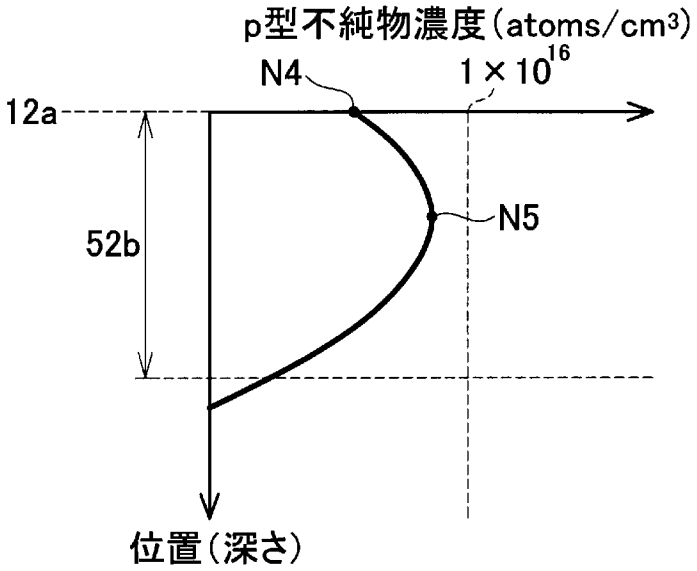
[図12]


p型不純物濃度(atoms/cm3)
1×10^16
12a
22
52b
24b
位置(深さ)

[図13]


p型不純物濃度(atoms/cm3)
1×10^16
12a
52a
52b
N1
位置(深さ)

[図14]


p型不純物濃度(atoms/cm3)
N4
1×10^16
12a
52b
N5
位置(深さ)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/061002

A. CLASSIFICATION OF SUBJECT MATTER
H01L27/04(2006.01)i, *H01L21/329*(2006.01)i, *H01L21/336*(2006.01)i, *H01L21/8234*(2006.01)i, *H01L27/06*(2006.01)i, *H01L29/739*(2006.01)i, *H01L29/78*(2006.01)i, *H01L29/861*(2006.01)i, *H01L29/868*(2006.01)i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L27/04, H01L21/329, H01L21/336, H01L21/8234, H01L27/06, H01L29/739, H01L29/78, H01L29/861, H01L29/868

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2014-56942 A (Toshiba Corp.), 27 March 2014 (27.03.2014), paragraphs [0009] to [0066]; fig. 1 to 6 & US 2014/0070266 A1 & CN 103681882 A	1-3
Y	US 2014/0124832 A1 (KABUSHIKI KAISHA TOSHIBA), 08 May 2014 (08.05.2014), paragraphs [0030] to [0092], [0208] to [0215]; fig. 1 to 7, 21 & JP 2014-112637 A paragraphs [0010] to [0066], [0168] to [0175]; fig. 1 to 7, 21 & CN 103811561 A	1-3

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
02 July 2015 (02.07.15)	14 July 2015 (14.07.15)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/061002

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2005/0258455 A1 (INFINEON TECHNOLOGIES AG), 24 November 2005 (24.11.2005), paragraphs [0022] to [0047]; fig. 1 to 6 & DE 10 2004 005 084 A1	1-3

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１５／０６１００２

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L27/04(2006.01)i, H01L21/329(2006.01)i, H01L21/336(2006.01)i, H01L21/8234(2006.01)i, H01L27/06(2006.01)i, H01L29/739(2006.01)i, H01L29/78(2006.01)i, H01L29/861(2006.01)i, H01L29/868(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L27/04, H01L21/329, H01L21/336, H01L21/8234, H01L27/06, H01L29/739, H01L29/78, H01L29/861, H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１５年
日本国実用新案登録公報	１９９６－２０１５年
日本国登録実用新案公報	１９９４－２０１５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2014-56942 A (株式会社東芝) 2014.03.27, 段落[0009]-[0066], 図 1-6 & US 2014/0070266 A1 & CN 103681882 A	1-3
Y	US 2014/0124832 A1 (KABUSHIKI KAISHA TOSHIBA) 2014.05.08, 段落[0030]-[0092], [0208]-[0215], 図 1-7, 21 & JP 2014-112637 A, 段落[0010]-[0066], [0168]-[0175], 図 1-7, 21 & CN 103811561 A	1-3

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０２．０７．２０１５	１４．０７．２０１５

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｆ　９７３３
早川　朋一
電話番号　０３－３５８１－１１０１　内線　３５１６

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	US 2005/0258455 A1 (INFINEON TECHNOLOGIES AG) 2005.11.24, 段落[0022]-[0047], 図 1-6 & DE 10 2004 005 084 A1	1-3