

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-38330
(P2013-38330A)

(43) 公開日 平成25年2月21日(2013.2.21)

(51) Int.Cl. F I テーマコード(参考)
 H O 1 L 21/52 (2006.01) H O 1 L 21/52 B 5 F O 4 7
 C 2 2 C 9/02 (2006.01) C 2 2 C 9/02

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号	特願2011-175075 (P2011-175075)	(71) 出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22) 出願日	平成23年8月10日 (2011.8.10)	(74) 代理人	110000235 特許業務法人 天城国際特許事務所
		(72) 発明者	佐々木 遥 東京都港区芝浦一丁目1番1号 株式会社東芝内
		(72) 発明者	山本 敦史 東京都港区芝浦一丁目1番1号 株式会社東芝内
		(72) 発明者	小谷 和也 東京都港区芝浦一丁目1番1号 株式会社東芝内

最終頁に続く

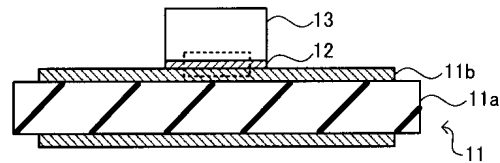
(54) 【発明の名称】 半導体装置の製造方法及び半導体装置

(57) 【要約】

【課題】汎用性が高く、良好な高温環境下での信頼性が得られる方法で半導体チップの実装を行い、半導体装置の高温動作を可能とする。

【解決手段】実装基板と半導体チップとの間に、Cu、Al、Ag、Ni、Cr、Zr、Tiより選択されるいずれかの金属又はその合金を含む接合支持層と、接合支持層を挟んで積層され、Sn、Zn、Inより選択されるいずれかの金属又はこれらの金属から選択される2以上の金属からなる合金を含む溶融層と、を有し、少なくとも最外層に溶融層が形成された接合層を介在させ、溶融層の融点以上の温度で保持し、液相拡散により溶融層より融点が高い合金層を形成して、実装基板と半導体チップを接合させる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

実装基板と半導体チップとの間に、Cu、Al、Ag、Ni、Cr、Zr、Tiより選択されるいずれかの金属又はその合金を含む接合支持層と、前記接合支持層を挟んで積層され、Sn、Zn、Inより選択されるいずれかの金属又はこれらの金属から選択される2以上の金属からなる合金を含む溶融層と、を有し、少なくとも最外層に前記溶融層が形成された接合層を介在させる工程と、

前記溶融層の融点以上の温度で保持し、液相拡散により前記溶融層より融点が高い合金層を形成して、前記実装基板と前記半導体チップとを接合させる工程と、を備えることを特徴とする半導体装置の製造方法

10

【請求項 2】

前記合金層を形成する際、前記接合支持層を残存させることを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 3】

前記接合層において、前記接合支持層は、前記溶融層を介して複数層設けられることを特徴とする請求項 1 又は請求項 2 に記載の半導体装置の製造方法。

【請求項 4】

実装基板と、

前記実装基板上に接合される半導体チップと、

前記実装基板と前記半導体チップとの間に設けられ、Cu、Al、Ag、Ni、Cr、Zr、Tiより選択されるいずれかの金属又はその合金を含む接合支持層と、前記接合支持層を挟むように設けられ、Sn、Zn、Inより選択される少なくともいずれかの金属と、前記接合支持層に含まれる前記金属とを含む合金層と、を有する接合部と、を備えることを特徴とする半導体装置。

20

【請求項 5】

前記接合支持層は、前記合金層を介して複数層設けられることを特徴とする請求項 4 に記載の半導体装置。

【発明の詳細な説明】**【技術分野】****【0001】**

30

本発明の実施形態は、半導体装置の製造方法及び半導体装置に関する。

【背景技術】**【0002】**

一般に、半導体装置において、実装基板上への半導体チップの実装方法として、はんだ材料を用いたはんだ接合が用いられている。このようなはんだ材料としては、古くからPb系やPb-Sn系が用いられており、近年ではPbフリー化に伴い、Sn-Ag系やSn-Ag-Cu系が用いられている。また、Siのディスクリート型半導体装置においては、SiとAuめっきとの反応による共晶接合が用いられている。

【0003】

近年、電子機器の小型化に伴い、搭載される半導体装置の発熱密度が上昇する傾向にある。また、Si半導体装置の一般的な動作温度は125 で、300 以下で使用されるのに対し、SiC、GaNなどの化合物半導体装置は、300 以上での動作が可能であり、高温動作で損失を低減させることができる。

40

【0004】

そこで、300 以上の高温での良好な耐熱性及び耐熱サイクル性が得られる実装方法が要求されている。このような実装方法としては、Au-Sn共晶はんだを用いた接合や、Agナノ粒子による低温焼結などが実用化されている。しかしながら、これらの実装方法では、Au、Agといった貴金属が用いられるため、適用が限定される。

【先行技術文献】**【特許文献】**

50

【 0 0 0 5 】

【特許文献 1】特開 2 0 0 5 - 3 2 8 3 4 号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 6 】

汎用性が高く、良好な高温環境下での信頼性が得られる方法で半導体チップの実装を行い、半導体装置の高温動作を可能とする。

【課題を解決するための手段】

【 0 0 0 7 】

実施形態の半導体装置の製造方法は、実装基板と半導体チップとの間に、Cu、Al、Ag、Ni、Cr、Zr、Tiより選択されるいずれかの金属又はその合金を含む接合支持層と、接合支持層を挟んで積層され、Sn、Zn、Inより選択されるいずれかの金属又はこれらの金属から選択される2以上の金属からなる合金を含む溶融層と、を有し、少なくとも最外層に溶融層が形成された接合層を介在させ、溶融層の融点以上の温度で保持し、液相拡散により溶融層より融点が高い合金層を形成して、実装基板と半導体チップとを接合させるものである。

10

【 0 0 0 8 】

また、実施形態の半導体装置は、実装基板と、実装基板上に接合される半導体チップと、実装基板と半導体チップとの間に設けられ、Cu、Al、Ag、Ni、Cr、Zr、Tiより選択されるいずれかの金属又はその合金を含む接合支持層と、接合支持層を挟むように設けられ、Sn、Zn、Inより選択される少なくともいずれかの金属と、接合支持層に含まれる金属とを含む合金層と、を有する接合部と、を備えるものである。

20

【図面の簡単な説明】

【 0 0 0 9 】

【図 1】第 1 の実施形態に係る半導体装置における実装基板と半導体チップとの接合工程を示す断面図である。

【図 2】第 1 の実施形態に係る半導体装置における実装基板と半導体チップとの接合工程を示す接合層部分の拡大断面図である。

【図 3】第 1 の実施形態における一態様を示す断面図である。

【図 4】第 1 の実施形態における一態様を示す断面図である。

30

【図 5】第 2 の実施形態に係る半導体装置における実装基板と半導体チップとの接合工程を示す接合層部分の拡大断面図である。

【図 6】第 3 の実施形態に係る半導体装置における実装基板と半導体チップとの接合工程を示す接合層部分の拡大断面図である。

【図 7】第 3 の実施形態における一態様を示す断面図である。

【発明を実施するための形態】

【 0 0 1 0 】

以下、本発明の実施の形態について、図面を参照して説明する。

【 0 0 1 1 】

第 1 の実施形態

40

本実施形態において、以下のように実装基板と半導体チップが接合されて半導体装置が形成される。まず、図 1 に示すように、例えば SiN からなる絶縁基板 1 1 a の表面及び裏面に、例えば Cu からなる配線層 1 1 b が形成された実装基板 1 1 の配線層 1 1 b 上の所定位置に、接合層 1 2 を形成した後、例えば SiC 半導体チップなどの半導体チップ 1 3 を載置する。

【 0 0 1 2 】

図 2 (a) に図 1 の破線部分である接合層部分の拡大断面図を示す。接合層 1 2 において、例えば 1 0 μ m の高融点金属である Cu からなる接合支持層 1 2 a を挟んで、例えば 1 0 μ m の低融点金属である Sn からなる 2 層の溶融層 1 2 b が積層されている。接合層 1 2 は、例えばめっき法などにより、配線層 1 1 b 上に、溶融層 1 2 b、接合支持層 1 2

50

a、溶融層12bが順次積層されることにより形成される。そして、上層の溶融層12b上に、半導体チップ13が載置される。

【0013】

次いで、図2(b)に示すように、実装基板11及び半導体チップ13に、必要に応じて、例えば不活性雰囲気中で、所定の圧力を印加しながら、溶融層12bの融点(S_n の融点:232)以上の温度で保持する。これにより、溶融層(S_n 層)12bを液相状態として(溶融層12b')、実装基板11(配線層11b)及び半導体チップ13の接合面を濡らす。

【0014】

そして、図2(c)に示すように、所定時間保持することにより、配線層11bと、接合支持相12aの成分(Cu)が溶融層12b'(Sn)に溶け込むように、相互拡散を生じさせ、溶融層12b'の液相を消滅させる。

【0015】

このようにして、図2(d)に示すように、実装基板11と半導体チップ13間に、凝固したCu、Snを含む合金(金属間化合物)層により接合部12'が形成され、実装基板11と半導体チップ13が接合される。

【0016】

形成された接合部12'は、高融点(Cu_3Sn の融点:約700)となり、半導体装置を300以上の高温においても安定して動作させることができる。また、接合に貴金属を用いないため、汎用性が高く、低コストで半導体チップの実装を行うことができる。さらに、接合支持層12aを溶融層12bで挟むことにより、実装基板11(配線層11b)及び半導体チップ13の接合面のみならず、接合支持層12aの両面においても相互拡散が進行するため、より短時間で相互拡散を行うことが可能となる。

【0017】

本実施形態において、接合支持層12aとしてCuを挙げたが、これに限定されるものではない。接合支持層12aとしては、溶融層12bより高融点の金属で、溶融層12bの構成材料と300以上の融点の合金を形成することができればよく、Cuの他、Al、Ag、Ni、Cr、Zr、Tiより選択されるいずれかの金属又はその合金を用いることができる。合金としては、例えばCuとSnからなる金属間化合物である Cu_3Sn などを用いることができる。

【0018】

また、溶融層12bとしてSnを挙げたが、溶融層12bとしては、Snの他、Zn、Inや、これらの金属の二元系、三元系合金を用いることができる。例えば、In-Sn-Zn共晶合金(共晶温度:108)を用いることにより、接合温度を108まで下げることが可能となり、より低温での接合が可能となる。

【0019】

また、接合支持層12a、溶融層12bをそれぞれ10 μm としたが、これらの膜厚は、0.1~100 μm で適宜設定することができる。より好ましくは1~10 μm である。

【0020】

また、本実施形態において、実装基板11の絶縁基板11aとして、SiNを挙げたが、その他AlNなどを用いることができる。また、実装基板11は、このような絶縁基板に限定されるものではなく、ディスクリット型の半導体装置に広く用いられる導電基板を用いることもできる。例えば、図3に示すように、実装基板として銅基板14を用い、同様に接合層12を介して半導体チップ13を接合させてもよい。この場合、銅基板としては、純銅基板のみならず銅合金基板や、アルミナ、AlN、SiNやガラスなどの絶縁基板の表面に銅板、銅合金板を貼り付けた銅貼り基板を用いることができる。

【0021】

さらに、図4(a)、(b)に示すように、実装基板11の配線層11b上、又は銅基板14上に、Ag或いはAuからなるめっき層15を設けてもよい。このようなめっき層

10

20

30

40

50

15を設けることにより、拡散障壁となる酸化皮膜等の形成を抑制し、接合後のボイド形成を抑えることができるため、接合信頼性を向上させることが可能となる。

【0022】

また、半導体チップ13として、SiC半導体を挙げたが、その他、Si半導体のみならず、GaN、GaAs半導体などの化合物半導体チップを用いることができる。また、半導体チップは、ディスクリット型、モジュール型など、特に限定されるものではない。

【0023】

また、本実施形態において、めっき法を用いて接合層12を形成したが、接合層12の形成方法は限定されるものではなく、その他スパッタ法、真空蒸着法、塗布法などの薄膜形成技術を用いて形成することができる。また、金属箔を積層して形成することもできる。さらに、溶融層12b/接合支持層12a/溶融層12bで構成される積層金属箔からなる接合層12を別途形成した後、実装基板11と半導体チップ13の間に挟み、同様に接合を行ってもよい。

10

【0024】

また、本実施形態において、実装基板11及び半導体チップ13に、不活性雰囲気中で所定の圧力を印加して加熱したが、接合層などの酸化を抑制する雰囲気であることが好ましく、還元雰囲気中でもよい。さらにその印加圧力は、半導体チップが破損しない範囲であれば、特に限定されず、無加圧での接合も可能である。

【0025】

第2の実施形態

本実施形態においては、第1の実施形態と同様の構成材料及び接合工程であるが、接合層において、合金層を形成する際に、接合支持層を残存させる点で異なっている。

20

【0026】

本実施形態において、以下のように実装基板と半導体チップが接合されて半導体装置が形成される。第1の実施形態と同様に、実装基板の配線層21b上の所定位置に、接合層22を形成した後、例えばSiC半導体チップなどの半導体チップ23を載置する。

【0027】

図5(a)に接合層部分の拡大断面図を示す。実装基板上の配線層21bと半導体チップ23間に形成される接合層22において、例えば10 μ mのCuからなる接合支持層22aを挟んで、例えば5 μ mのSnからなる2層の溶融層22bが積層されている。

30

【0028】

次いで、第1の実施形態と同様に、溶融層22bの融点(Snの融点:232)以上の温度で保持して、溶融層22bの液相化及び相互拡散を生じさせ、保持時間を適宜制御する。このようにして、図5(b)に示すように、合金層22b'が凝固し、一部が残存した接合支持層22a'とともに接合部22'が形成される。

【0029】

形成された接合部22'は、第1の実施形態と同様に、高融点となり、半導体装置を300以上の高温においても安定して動作させることができる。また、第1の実施形態と同様に、接合に貴金属を用いないため、汎用性が高く、低コストで半導体チップの実装を行うことができる。さらに、第1の実施形態と同様に、接合支持層22aを溶融層22bで挟むことにより、接合支持層22aの両面においても相互拡散が進行するため、より短時間で相互拡散を行うことが可能となる。

40

【0030】

さらに、接合部22'中に、接合支持層22a'を残存させているが、硬く脆いCu₃Snなどの金属間化合物から構成される合金層22b'の間に、塑性変形能の高いCuからなる接合支持層22a'が配置されることにより、実装基板21と半導体チップ23との線膨張率の差に起因する熱応力を緩和させることが可能となる。従って、接合部22'及び半導体チップ23の熱応力による破壊の発生を抑え、信頼性の低下を抑えることが可能となる。

【0031】

50

なお、本実施形態において、第1の実施形態と同様の構成材料、及び接合工程が適用されるが、接合支持層22aについては、実装基板21と半導体チップ23との線膨張率の差に起因する熱応力を緩和させるために、Cuの他、Al、Ag、Cu-Zn合金などが好適に用いられる。また、接合支持層22a' / 合金層22b'の積層構造とするため、接合支持層22aには、配線層と溶融層の構成成分を共に含む合金以外の材料が用いられる。

【0032】

第3の実施形態

本実施形態においては、第1の実施形態と同様の構成材料及び接合工程であるが、接合層において、接合支持層を複数層設けている点で異なっている。

10

【0033】

本実施形態において、以下のように実装基板と半導体チップが接合されて半導体装置が形成される。第1の実施形態と同様に、実装基板の配線層31b上の所定位置に、接合層32を形成した後、例えばSiC半導体チップなどの半導体チップ33を載置する。

【0034】

図6(a)に接合層部分の拡大断面図を示す。接合層32において、交互に接合支持層32aが2層、溶融層32bが3層積層され、最外層に溶融層32bが形成されている。

【0035】

次いで、第1の実施形態と同様に、溶融層32bの融点(Snの融点：232)以上の温度で保持して、溶融層32bの液相化及び相互拡散を生じさせる。このようにして、図6(b)に示すように、凝固した合金層により、接合部32'が形成される。

20

【0036】

形成された接合部32'は、第1の実施形態と同様に、高融点となり、半導体装置を300以上の高温においても安定して動作させることができる。また、第1の実施形態と同様に、接合に貴金属を用いないため、汎用性が高く、低コストで半導体チップの実装を行うことができる。

【0037】

さらに、接合支持層32aと溶融層32bをそれぞれ複数積層させることにより、各接合支持層22aの両面において相互拡散が進行するため、第1の実施形態と比較して、同じ体積の接合部を形成する場合、さらに短時間で相互拡散を行うことが可能となる。

30

【0038】

なお、第2の実施形態と同様に、図7に示すように、配線層41bと半導体チップ43間に設けられる接合部42'中に、合金層42b'に挟まれた複数の接合支持層42a'を残存させてもよい。これにより、第2の実施形態と同様に、熱応力を緩和させることにより、信頼性の低下を抑えることが可能となる。

【0039】

なお、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれると同様に、特許請求の範囲に記載された発明とその均等の範囲に含まれるものである。

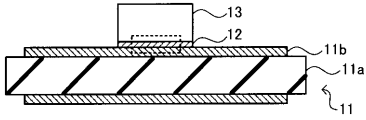
40

【符号の説明】

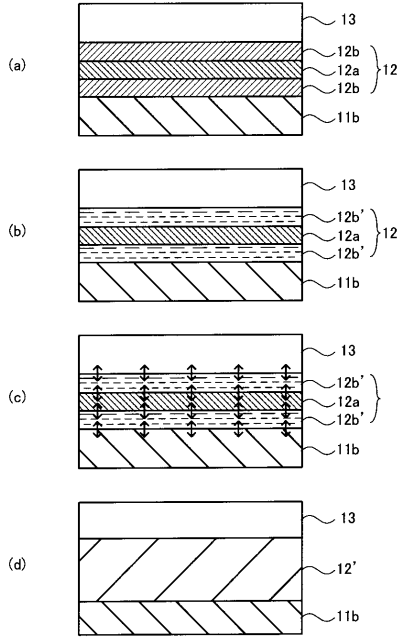
【0040】

11...実装基板、11a...絶縁基板、11b、21b、31b、41b...配線層、12、22、32...接合層、12'、22'、32'、42'...接合部、12a、22a、22a'、32a、42a'...接合支持層、12b、12b'、22b、32b...溶融層、13、23、33、43...半導体チップ、14...銅基板、15...めっき層、22b'、42b'...合金層。

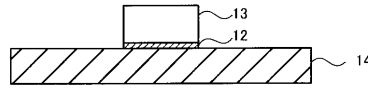
【 図 1 】



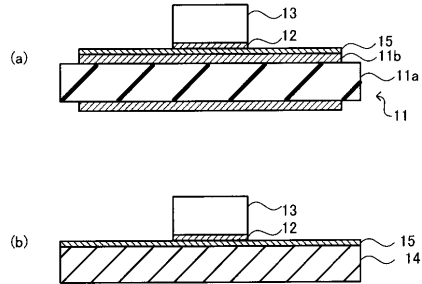
【 図 2 】



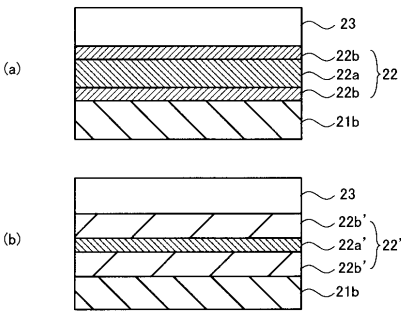
【 図 3 】



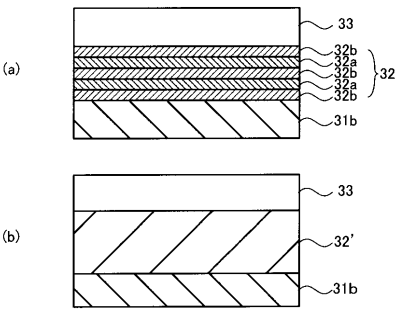
【 図 4 】



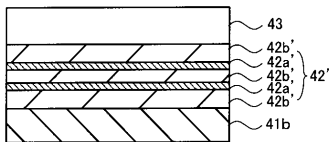
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(72)発明者 久里 裕二

東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 梅崎 隆

東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 北澤 秀明

東京都港区芝浦一丁目1番1号 株式会社東芝内

Fターム(参考) 5F047 AA01 AA11 AA17 BA05 BA14 BA15 BA16 BA17 BA19 BB07
BB16 BB18 CA01