

公告本**發明專利說明書**

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93129429

※申請日期：93-09-29

※IPC 分類：H01L²⁹/786 (2006.01)

一、發明名稱：(中文/英文)

G02F1/33 (2006.01)

薄膜電晶體陣列面板及其製造方法

THIN FILM TRANSISTOR ARRAY PANEL AND MANUFACTURING METHOD
THEREOF

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

三星電子股份有限公司 / SAMSUNG ELECTRONICS CO., LTD.

代表人：(中文/英文)

安昇皓 / AHN, SEUNG-HO

住居所或營業所地址：(中文/英文)

大韓民國京畿道水原市靈通區梅灘洞416

416 Maetan-dong, Yeongtong-gu, Suwon-si, Gyeonggi-do, Republic of Korea

國籍：(中文/英文)

韓國 / Korea

三、發明人：(共 4 人)

姓名：(中文/英文)

1. 田尚益 / JUN, SAHNG-IK

2. 全宰弘 / JEON, JAE-HONG

3. 崔權永 / CHOI, KWON-YOUNG

4. 李正榮 / LEE, JEONG-YOUNG

國籍：(中文/英文)

韓國 / Korea

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 韓國；2003,10,13；10-2003-0071092
- 2.

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

發明領域

本發明係與一薄膜電晶體陣列面板及其製造方法有關，且特別係與一用於顯示器裝置之薄膜電晶體陣列面板及其製造方法有關。

【先前技術】

相關技術描述

一般而言，一液晶顯示器(LCD)係含有一薄膜電晶體(TFT)陣列面板，其包括訊號線、像素電極及TFTs；一共同電極面板，其包括一面對像素電極之共同電極；及一液晶層，其係配置於面板之間。

像素電極係由來自訊號線之訊號所驅動，訊號線包括彼此相交的閘極線路及資料線以界定像素區域。訊號線經由諸如薄膜電晶體(TFTs)等切換元件而連接至像素電極。

各TFTs具有一閘電極、一連接至一資料線之源電極、及一連接至一像素電極之汲電極。TFT係回應於經由閘電極從閘極線路供應的一閘通電壓(gate-on voltage)而接通並接收經由源電極來自資料線之資料電壓。TFT隨後經由汲電極將資料電壓傳輸至像素電極以將像素電極充電。

當TFT藉由從閘極線路供應之一閘閉電壓(gate-off voltage)而關閉時，像素電極的電壓係由於一反衝電壓(kickback voltage)而突然下降。反衝電壓係具有依據TFT的閘電極與汲電極之間的寄生電容而定之一量值。反衝電壓

在LCD顯示的影像上產生閃爍，而可藉由調整一施加至共同電極之電壓來降低閃爍。

在此同時，訊號線、像素電極、TFTs等通常係由包括曝光過程之光微影術形成。

- 5 當TFT面板之一背板上的一主動區域太大而無法使用一圖案罩幕時，會藉由重覆一稱為步進及重覆程序之分區曝光作用來達成整體曝光。一分區曝光單元或區域係稱為一照射區(shot)。由於在曝光期間產生轉換、旋轉、扭曲等作用，照射區並未精確地對準。為此，閘電極與汲電極之間的寄生電容係依據照射區而不同，且這造成照射區之間之反衝電壓的差異。反衝電壓的差異係造成照射區之間亮度的差異並使閃爍惡化。
- 10

【發明內容】

發明概要

- 15 本發明之一動機係在於解決習知技術之問題。

- 本發明提供一薄膜電晶體陣列面板，其包括：一基材；一第一訊號線，其形成於基材上；一第二訊號線，其形成於基材上且與第一訊號線相交；一薄膜電晶體，其包括一連接至第一訊號線且具有一大致與第一訊號線呈平行的邊緣之閘電極、一連接至第二訊號線之源電極、及一重疊於閘電極邊緣之汲電極；及一像素電極，其連接至汲電極。
- 20

 該閘電極的邊緣較佳大致垂直於第二訊號線。

 該源電極係可部份地包圍汲電極的一部分並具有一面對汲電極且呈一鉤或馬蹄形狀之邊緣。

源電極及汲電極可具有彼此面對且呈直線狀之邊緣。

像素電極可具有一可與第一訊號線形成約45度角之切口。像素電極可具有一與切口呈平行之去角狀邊緣。

5 像素電極可具有相對於一條將像素電極對分的橫向線呈對稱排列之複數個切口。

薄膜電晶體陣列面板可進一步包括一第三訊號線，其與第一及第二訊號線分離且重疊於像素電極；及一儲存電極，其連接至第三訊號線且重疊於切口。

10 本發明提供一用於製造一薄膜電晶體陣列面板之方法，其包括：在一基材上形成一閘極線路，閘極線路包括一具有一邊緣之閘電極；沉積一閘絕緣層；在閘絕緣層上形成一半導體層；形成一重疊於閘電極的邊緣之汲電極以及一包括一至少配置於半導體層上的源電極之資料線；形成一被動層；及形成一連接至汲電極之像素電極，其中汲
15 電極及資料線的形成係包括具有對於閘電極邊緣呈垂直地掃描的分部曝光之光微影術。

形成半導體層以及形成汲電極與資料線之步驟可以包括單一的光微影術。

像素電極可包括有ITO或IZO。

20 圖式簡單說明

本發明可在參照圖式而詳細地描述本發明的實施例下，而被更清楚地理解，其中：

第1圖為根據本發明的一實施例之一LCD的一TFT陣列面板之佈局圖；

第2圖為根據本發明的一實施例之一LCD的一共同電極面板之佈局圖；

第3圖為一包括第1圖所示的TFT陣列面板及第2圖所示的共同電極面板之LCD的佈局圖；

5 第4圖為第3圖所示的LCD沿著線IV-IV'所取之剖視圖；

第5圖顯示根據本發明的一實施例之TFT陣列面板的一製造方法中之一曝光步驟；

第6、8、10及12圖為根據本發明的一實施例之第1、3
10 及4圖所示的TFT陣列面板處於其一製造方法的中間步驟之佈局圖；

第7、9、11及13圖為第6、8、10及12圖所示的TFT陣列面板分別沿著線VII-VII', IX-IX', XI-XI'及XIII-XIII'所取之剖視圖；

15 第14圖為根據本發明的另一實施例之供一LCD所用之一TFT陣列面板的佈局圖；

第15圖為第14圖所示的TFT陣列面板沿著線XV-XV'所取之剖視圖；

第16圖為根據本發明的另一實施例之供一LCD所用之
20 一TFT陣列面板的佈局圖；

第17圖為第16圖所示的TFT陣列面板沿著線XVII-XVII'所取之剖視圖。

【實施方式】

實施例的詳細描述

現在將於下文中參照用以顯示本發明較佳實施例之圖式而更完整地描述本發明。然而，本發明可以許多不同形式實施而不應視為侷限於此處所提供的實施例。

在該等圖式中，為了清楚起見將層、膜及區的厚度予以誇大。類似的號碼代表各圖中類似的元件。應瞭解的是，當一諸如一層、膜、區或基材等元件被稱為“位於”另一元件“上”的時候，其可以是直接地位於其他元件上或者亦可存在有中間元件。反之，當一元件稱為“直接位於”另一元件“上(directly on)”時，則並沒有中間元件。

現在參照圖式描述根據本發明的實施例之包括TFT陣列面板及共同電極面板之LCD及其製造方法。

將參照第1至4圖詳細地描述根據本發明的一實施例之一LCD。

第1圖為根據本發明的一實施例之一LCD的一TFT陣列面板之佈局圖，第2圖為根據本發明的一實施例之一LCD的一共同電極面板之佈局圖，第3圖為一包括第1圖所示的TFT陣列面板及第2圖所示的共同電極面板之LCD的佈局圖，而第4圖為第3圖所示的LCD沿著線IV-IV'所取之剖視圖。

根據本發明的一實施例之一LCD係包括有一TFT陣列面板100、一共同電極面板200及一LC層3，LC層3介於面板100與200之間且包含大致垂直對準於面板100及200表面之複數個LC分子310。

現在參照第1,3及4圖詳細地描述TFT陣列面板100。

複數個閘極線路121及複數個儲存電極線路131係形成

於一諸如透明玻璃等之絕緣基材110上。

閘極線路121係大致在一橫方向中延伸且彼此分離並傳輸閘訊號。各閘極線路121包括複數個突起部而其形成複數個閘電極124。各閘電極124具有一大致平行於閘極線路
5 121延伸方向之上邊緣G。各閘極線路121可包括一端部且其具有用以連接一外部驅動電路之一大面積。

各儲存電極線路131大致在橫向方向中延伸且配置於兩相鄰的閘極線路121之間並接近兩閘極線路121其中位居上方的一者。各儲存電極線路131包括複數組分支
10 133a-133d及用以連接分支133a-133d之複數個連接部133e。

一組分支133a-133d係包括兩縱向分支，其形成第一及第二儲存電極133a及133b且係彼此分隔；及兩歪斜分支，其形成第三及第四儲存電極133c及133d且連接於第一及第二儲存電極133a及133b之間。詳言之，第一儲存電極133a
15 係具有一自由端部以及一連接至儲存電極線路131且包含一突起部之固定式端部。第三及第四儲存電極133c及133d約略分別從第一儲存電極133a的一中心及第二儲存電極133b的上及下端點延伸。

各連接部133e係連接於一組儲存電極133a-133d的一
20 第一儲存電極133a與相鄰之另一組儲存電極133a-133d的第二儲存電極133b之間。

對於儲存電極線路133供應一諸如共同電壓等等之預定電壓，該共同電壓係施加至LCD的共同電極面板200上之一共同電極270。各儲存電極線路131可包括在橫方向延伸

之一對桿部。

閘極線路121及儲存電極線路131較佳係由諸如Al及Al合金等包含Al的金屬、Ag及Ag合金等包含Ag的金屬、Cu及Cu合金等包含Cu的金屬、Mo及Mo合金等包含Mo的金屬、Cr、Ti或Ta所製成。閘極線路121及儲存電極線路131可具有一多層式結構，其中包括兩個具有不同物理特徵的薄膜。兩個薄膜的其中一者較佳係由低電阻係數的金屬製成，其中包括含Al的金屬以降低閘極線路121及儲存電極線路131中之訊號延遲或電壓降。另一薄膜較佳係由對於諸如氧化銦錫(ITO)或氧化銦鋅(IZO)等其他材料具有良好物理、化學及電氣接觸特徵之諸如Cr、Mo及Mo合金、Ta或Ti等材料所製成。兩膜的組合之良好範例係為一下Cr膜與一上Al-Nd合金膜以及一下Al膜與一上Mo膜。閘極線路121及儲存電極線路131可具有一三層式結構，其中包括一下Mo膜、一中間Al膜及一上Mo膜。

此外，閘極線路121及儲存電極線路131的側向側邊邊係相對於基材的一表面呈現傾斜，而其傾斜角位於約20至80度的範圍。

一較佳由氮化矽(SiN_x)製成之閘絕緣層140係形成於閘極線路121及儲存電極線路131上。

較佳由氫化非晶矽(簡稱為“a-Si”)或多晶矽製成的複數個半導體條紋151係形成於閘絕緣層140上。各半導體條紋151大致在縱向方向延伸且具有朝向閘電極124分叉出來之複數個突起部154。

較佳由重度摻雜有諸如磷等n型雜質的n+氮化a-Si或矽化物製成之複數個歐姆接觸條紋及島部161及165係形成於半導體條紋151上。各歐姆接觸條紋161具有複數個突起部163，而突起部163及歐姆接觸島部165係以成對方式定位在
5 半導體條紋151的突起部154上。

歐姆接觸部161及165以及半導體條紋151的側向側邊係相對於基材的一表面呈現傾斜，且其傾斜角較佳位於約30至80度之間的範圍中。

複數個資料線171、複數個與資料線171分離的汲電極
10 175、及複數個經隔離的金屬件172係形成於歐姆接觸部161及165以及閘絕緣層140上。

用於傳輸資料電壓之資料線171係大致在縱向方向延伸且以直角與閘極線路121交會。資料線171亦與儲存電極線路131及連接部133e相交以使各資料線171配置於儲存電
15 極線路131的鄰組分支133a-133c中之第一及第二儲存電極133a及133b之間。各資料線171包括一端部179且其具有用於接觸另一層或一外部裝置之一大面積。朝向汲電極175突起之各資料線171的複數個分支係形成複數個曲線狀(譬如一鉤、馬蹄、字元“J”、或字元“U”)源電極173。

20 汲電極175重疊於閘電極124，且明確地說，其係與閘電極124的上邊緣G重疊，該閘電極124的上邊緣G係大致與閘極線路121延伸方向呈平行延伸且大致與資料線171延伸方向呈垂直延伸。隨後，一汲電極175與一閘電極124之間的重疊區域保持固定，但汲電極175沿著閘電極124的上邊

緣G移動，亦即在閘極線路121的延伸方向中移動。

各汲電極175包括一端部，其具有一大面積以接觸另一層；及另一端部，其配置於一閘電極124上且被一曲線狀源電極173部份地包圍。一閘電極124、一源電極173、及一汲電極175以及一半導體條紋151的一突起部154係一起形成一TFT，此TFT具有一形成在源電極173與汲電極175之間所配置的突起部154中之通路。曲線狀源電極173係增加TFT的通路長度。然而，源電極173及汲電極175可具有面對彼此之直線狀邊緣。

金屬件172係配置於接近儲存電極133a端部之閘極線路121上。

資料線171、汲電極175及金屬件172較佳由諸如Cr、Mo、Ti、Ta或其合金等耐火金屬製成且其亦可具有一多層式結構，其中包括較佳由Mo、Mo合金或Cr製成之一薄膜(未圖示)及較佳由含Al金屬製成之另一膜(未圖示)。或者，資料線171等係包括有三層且有一中間層的Al或Al合金介於其間。

如同閘極線路121及儲存電極線路131，資料線171及汲電極175具有推拔狀側向側邊，而其傾斜角位於約30至80度的範圍。

歐姆接觸部161及165只介於下方的半導體條紋151與上方的資料線171及其上方的汲電極175之間並降低其間的接觸電阻。半導體條紋151係包括未覆有資料線171及汲電極175之複數個暴露部，諸如定位於源電極173與汲電極175

之間的部分。

被動層180具有複數個接觸孔182及185，且其分別暴露出資料線171及汲電極175的端部179。此外，被動層180及閘絕緣層140具有複數個接觸孔181，且其暴露出閘極線路121的端部129。接觸孔181,182及185係較佳地並未暴露出包含Al的金屬，且如果其暴露出包含Al的金屬，較佳藉由毯覆蝕刻來移除經暴露之包含Al的金屬。接觸孔181,182及185可暴露出端部129及179及汲電極175的邊緣。一被動層180形成於資料線171、汲電極175、金屬件172、及半導體條紋151的暴露部上。被動層180較佳係由具有良好平坦性特徵之感光有機材料、具有低於4.0的介電常數之低介電絕緣材料(諸如電漿強化化學氣相沉積(PECVD)形成的a-Si:C:O及a-Si:O:F)、或諸如氮化矽等無機材料製成。被動層180可具有一雙層式結構，其中包括一下無機膜及一上有機膜。

被動層180具有複數個接觸孔182及185且其等分別暴露出資料線171的端部179及汲電極175的端部。被動層180及閘絕緣層140具有複數個接觸孔183，其暴露出接近第一儲存電極133a的固定式端部之儲存電極線路131部分；及複數個接觸孔185，其分別暴露出第一儲存電極133a之自由端部的突起部。

複數個像素電極190、複數個接觸輔助件82、及較佳由ITO或IZO製成之複數個儲存橋部194係形成於被動層180上。

像素電極190經由接觸孔185而物理性及電氣性地連接至汲電極175，使得像素電極190可從汲電極175接收資料電壓。

接受所供應的該資料電壓之像素電極190係與共同電極270相互作用以產生電場，而決定了液晶層3中之液晶分子310的位向。

一像素電極190及共同電極270會形成一液晶電容器，其在TFT關斷之後儲存所施加的電壓。提供一稱為“儲存電容器”之額外的電容器(其並聯式連接至液晶電容器)以增強電壓儲存能量。儲存電容器係藉由將像素電極190重疊於儲存電極線路131且包括儲存電極133a-133c而施行。

各像素電極190在其四角落加以去角，且像素電極190的去角狀邊緣係與閘極線路121構成約45度角。

各像素電極190具有一下切口191、一中心切口192及一上切口193，其將像素電極190隔成複數個隔間。切口191,192及193相對於將像素電極190對分之一條想像性橫向線大致具有倒反對稱性。

下及上切口191及193係在接近近似身為像素電極190的一左邊緣中心之一右上角處從像素電極190的一右邊緣呈歪斜地延伸，並重疊於第三及第四儲存電極133c及133d。下及上切口191及193係分別配置於可由想像的橫向線分割之像素電極190的下及上半部。下及上切口191及193對於閘極線路121構成一約45度角，且其大致彼此垂直延伸。

中心切口192沿著想像的橫向線延伸且具有來自像素電極190右邊緣之一入口，此入口具有分別大致平行於下切口191及上切口193之一對傾斜狀邊緣。

5 因此，像素電極190的下半部係由下切口191隔成兩個下隔間，而像素電極190的上半部亦由上切口193隔成兩個上隔間。隔間數或切口數依據諸如像素大小、像素電極的橫向邊緣及縱向邊緣之比率、液晶層3的類型及特徵等等的設計因素而變。

接觸輔助件82分別經由接觸孔182連接至資料線171的端部179。接觸輔助件82會保護端部179並補助與端部129及179及外部裝置之黏著性。

儲存橋部194係越過閘極線路121並分別經由相對於閘極線路121而彼此相對配置之接觸孔184及183，連接至第一儲存電極133a之固定式端部的暴露突起部及儲存電極線路131的暴露部。儲存橋部194係重疊於金屬件172且係可電氣地連接至金屬件172。包括有儲存電極133a-133c之儲存電極線路131以及儲存橋部194及金屬件172，係被用來修復閘極線路121、資料線171或TFTs中之缺陷。利用一雷射束來照射閘極線路121及儲存橋部194的交點以將閘極線路121電氣地連接至儲存橋部194，藉以獲得用於修理閘極線路121之閘極線路121及儲存電極線路131之間的電連接部。在此具體例中，金屬件172會增強閘極線路121及儲存橋部194之間的電連接部。

下文參照第2至4圖描述共同電極面板200。

一稱為黑色基材之用於防止光洩漏的光阻擋構件
220，係被形成於一諸如透明玻璃等絕緣基材210上。光阻
擋構件220可包括面對像素電極190之複數個開口並可具有
大致與像素電極190相同的形狀。或者，光阻擋構件220可
5 包括對應於資料線171之線性部及對應於TFTs之其他部分。

複數個彩色濾片230係形成於基材210上並大致配置於
被光阻擋構件220包圍之區域中。彩色濾片230可大致沿著
像素電極190的縱向方向延伸。彩色濾片230可代表諸如
紅、綠及藍色等原色的其中一者。

10 一用於防止暴露出彩色濾片230及提供一平坦表面之
覆塗物250，係被形成於彩色濾片230及光阻擋構件220上。

一較佳由諸如ITO及IZO等透明傳導材料所製成的共
同電極270係形成於覆塗物250上。

共同電極270具有複數組切口271-273。

15 一組切口271-273係面對一像素電極190且包括一下切
口271、一中心切口272、及一上切口273。各切口271-273
係設置於像素電極190的相鄰切口191-193之間或一切口
191或193與像素電極190的一去角狀邊緣之間。此外，各切
口271-273均具有與像素電極190的下切口191或上切口193
20 呈平行延伸之至少一歪斜部，而在彼此平行之相鄰兩切口
271-273及191-193、及其等之歪斜部、其等之歪斜邊緣及像
素電極190的去角狀邊緣之間的距離係大致相同。切口
271-273係實質上相對於一第三儲存電極133c具有倒反之
對稱性。

各下及上切口271及273係包括一歪斜部，其約略從像素電極190的一左邊緣約略延伸至像素電極190的一下或上邊緣；及橫向及縱向部，其從歪斜部的各別端點沿著像素電極190邊緣延伸、重疊於像素電極190邊緣、而與歪斜部
5 構成鈍角。

中心切口272係包括一中央橫向部，其約略沿著第三儲存電極133c從像素電極190左邊緣延伸；一對歪斜部，其從中央橫向部的一端約略延伸至像素電極的一右邊緣而與中央橫向部構成鈍角；且一對終端縱向部，其等係從各別歪
10 斜部的端點沿著像素電極190右邊緣延伸、重疊於像素電極190右邊緣、而與各別歪斜部構成鈍角。

切口271-273的數量可依據設計因素而變，而光阻擋構件220亦可重疊於切口271-273以阻擋住經由切口271-273的洩漏光線。

15 可為垂直配向性之對準層11及21係塗覆在面板100及200的內表面上，而偏光板12及22設置於面板100及200的外表面上，使其偏振軸線可交叉且一透射軸線可平行於閘極線路12。當此LCD為反射型LCD時，可省略一個偏光板。

LCD可進一步包括用以補償LC層的阻滯作用之至少一
20 阻滯膜。

LC層3較佳具有負的介電異向性且其受到使LC層3中的LC分子310對準之一垂直配向，使其縱軸線在缺乏電場時大致垂直於面板100及200的表面。

如第3圖所示，一組切口191-193及271-273係將一像素

電極190分成複數個次區域而各個次區域均具有兩個主要邊緣。

切口191-193及271-273係控制LC層3中之LC分子的傾斜方向。這將詳細描述於下文中。

- 5 在將共同電壓施加至共同電極270且將一資料電壓施加至像素電極190時，會產生了一大致垂直於面板100及200表面之電場。LC分子310將傾向於回應電場而改變其定向，使其縱軸線垂直於電場。

10 電極190及270的切口191-193及271-273以及像素電極190的邊緣會扭曲該電場而使其具有一大致垂直於切口191-193及271-273邊緣及像素電極190邊緣之水平分量。因此，各次區域上之LC分子係藉由該水平分量而在一方向中傾斜，且傾斜方向的方位分佈係局部化成為四個方向，藉以增大LCD的觀視角度。

- 15 切口191-193及271-273的寬度較佳位於約9微米到約12微米之間的範圍中。

20 切口191-193及271-273的至少一者可由突起(未圖示)或凹陷(未圖示)加以代替。突起較佳係由有機或無機材料製成且配置於場產生電極190或270上或底下並具有約5微米到約10微米的寬度。

切口191-193及271-273的形狀及排列可以被修改。

現在，參照第5至13圖詳細地描述第1、3及4圖所示之TFT陣列面板的一製造方法。

根據此實施例之TFT陣列面板的一製造方法係包括用

於形成閘極線路121、資料線171、像素電極190等之數項光微影術步驟。光微影術之步驟包括有塗覆光阻膜及利用一圖案罩幕來曝光光阻膜。在此時，當一包括薄膜圖案的主動區域大於圖案光罩時，可藉由分割主動區域及重覆進行一稱為步進及重覆程序之分部曝光來達成整體之曝光作用。亦即，在藉由沉積及光蝕刻一傳導層或一絕緣層來形成一圖案時，在主動區域上之光阻在被分成複數個照射區之後，需要如下文所詳細描述的被照射數次。

第5圖顯示根據本發明的一實施例之TFT陣列面板的一製造方法中之一曝光步驟。

參照第5圖，根據本發明的一實施例之一曝光設備係包括一光源500；一曝光光罩600，其包括一狹縫610藉以界定一用於限制性透射來自光源500的光之透射區域；一圖案光罩700，其包括用以對應於薄膜圖案來選擇性阻絕及透射光之阻擋區域及透射區域；及一板800，其用於固定及支撐一設有薄膜之母基材1。

此時，該母基材1係被用來製造一或多個TFT陣列面板。

一覆蓋有一光阻之主動區域10，係被分成藉由所謂照射而加以分別曝光之數個曝光區域。第5圖顯示第一至第九照射區而曝光區域亦稱為照射區。

藉由固定住光源500及曝光光罩600並首先在Y方向中將圖案光罩700及板800移動一間距(或在照射區之間的一距離)來進行一分部曝光。沿著Y方向掃描之後，圖案光罩

700及板800在X方向中移動一間距並再度進行沿著Y方向的掃描。在各個照射區中，穿過曝光光罩600的狹縫610之光係由形成於圖案光罩700上的圖案，而加以選擇性透射並抵達基材1上的光阻。由於主動區域10具有九個照射區，移動圖案光罩700及板800來重覆進行九次照射射。除了移動圖案光罩700及板800之外，亦可移動光源500及曝光光罩600。

曝光光罩600的狹縫610係界定一可透射光源50之透射區域，而穿過狹縫610之光強度具有約 $\pm 10\%$ 的誤差。在此時，來自光源500的光係為徑向輻射照射，而狹縫610具有弧形。

第6、8、10及12圖為根據本發明的一實施例之第1、3及4圖所示的TFT陣列面板處於其一製造方法的中間步驟之佈局圖，而第7、9、11及13圖係為第6、8、10及12圖所示的TFT陣列面板分別沿著線VII-VII', IX-IX', XI-XI'及XIII-XIII'所取之剖視圖。

一傳導膜係濺鍍在一諸如透明玻璃等絕緣基材110上。傳導膜較佳係由對於ITO或IZO具有良好接觸特徵之一諸如Cr、Mo及Mo合金、或含Al的金屬等金屬所製成。

參照第6及7圖，傳導膜係由光微影術加以圖案化並以一閘極圖案光罩(未圖示)蝕刻以形成包括複數個閘電極124之複數個閘極線路121以及包括儲存電極133a-133d及連接部133e之複數個儲存電極線路131。運用閘極圖案光罩的光微影術係包括有將一光阻膜塗覆在傳導膜上、利用閘極圖

案光罩之上述分部曝光作用、及光阻膜之顯影作用。將閘極圖案光罩設計成可使閘電極124的上邊緣G垂直於一掃描方向(亦即Y方向)。可利用一包括8-15%CH₃COOH、5-8%HNO₃、50-60%H₃PO₄而其餘為H₂O之Al蝕刻劑來蝕刻一Al膜，藉以提供傾斜狀邊緣的輪廓。

參照第8及9圖，在依序性沈積一閘絕緣層140、一內生性內生性a-Si層及一外生性a-Si層之後，藉由一半導體圖案光罩(未圖示)來光蝕刻外生性a-Si層及內生性內生性a-Si層以在閘絕緣層140上形成複數個外生性半導體條紋164及包括複數個突起部154之複數個內生性半導體條紋151。閘絕緣層140較佳係由氮化矽製成約2,000Å到約5,000Å的厚度，且沈積溫度係較佳介於約250到500°C的範圍中。

參照第9及10圖，一較佳包括一Mo、Mo合金或Cr膜及一Al或Al合金膜之傳導層，係被濺鍍並以光微影術處理，並利用一資料圖案光罩(未圖示)來蝕刻以形成複數個資料線171，其係包括複數個源電極173、複數個汲電極175、複數個金屬件。

光微影術亦包括將另一光阻膜塗覆在傳導層上、利用資料圖案光罩之上述分部曝光作用、以及光阻膜之顯影作用。將資料圖案光罩設計成可使汲電極175重疊於閘電極124的上邊緣G。因此，一汲電極175及一閘電極124之間的重疊區域，會對於所有照射區保持固定。因此，汲電極175及閘電極124之間的寄生電容對於所有照射區均以及縫合缺陷(stitch defect)來說係大致相同的(亦即接近照射區邊界

處所辨識出之亮度差異以及顫動的現象可以減低)，藉以改良顯示器裝置之顯示性質。

光阻移除前或移除後，未覆有資料線171、汲電極175及金屬件172之外生性半導體條紋164部分係藉由蝕刻加以
5 移除以完成包括複數個突起部163及複數個歐姆接觸島部165之複數個歐姆接觸條紋161並暴露出內生性半導體條紋151部分。在光阻膜移除之後利用資料線171、汲電極175及金屬件172作為一蝕刻光罩來移除外生性半導體條紋164的暴露部之案例中，較佳利用 CF_4+HCl 來乾蝕刻外生性半導體
10 條紋164，藉以防止在資料線171的含Mo膜等物上造成損害。

隨後可進行氧電漿處理藉以穩定化半導體條紋151的暴露表面。

參照第12及13圖，一由感光有機材料製成的被動層180
15 係以一被動圖案光罩(未圖示)加以塗覆並受到曝光及顯影以形成複數個接觸孔182-185而暴露出資料線171的端部179、儲存電極線路131、儲存電極133a及汲電極175。

參照第1、3及4圖，一由ITO或IZO製成的透明傳導層係以一像素圖案光罩(未圖示)加以濺鍍及光蝕刻以於被動
20 層180上形成複數個像素電極190，複數個儲存橋部194及複數個接觸輔助件82。ITO或IZO的濺鍍溫度較佳係低於 250°C 以降低接觸電阻。

將參照第14及15圖詳細地描述根據本發明另一實施例之供一LCD所用之一TFT陣列面板。

第14圖為根據本發明另一實施例之供一LCD所用之一TFT陣列面板的佈局圖，而第15圖為第14圖所示的TFT陣列面板沿著線XV-XV'所取之剖視圖。

參照第14及15圖，根據此實施例之TFT陣列面板的一層式結構幾乎係與第1、3及4圖所示者相同。

亦即，包括複數個閘電極124之複數個閘極線路121及包括複數個儲存電極133a-133d和連接部133e之複數個儲存電極線路131係被形成於一基材110上，並於其上依序性形成有一閘絕緣層140、包括複數個突起部154之複數個半導體條紋151、以及包括複數個突起部163及複數個歐姆接觸島部165之複數個歐姆接觸條紋161。包括複數個源電極173、171、複數個汲電極175、及複數個金屬件172之複數個資料線係被形成於歐姆接觸部161及165上，並於其上形成一被動層180。複數個接觸孔182及185係被設置於被動層180上，而複數個像素電極190及複數個接觸輔助件82係被形成於被動層180上。

與第1、3及4圖所示之TFT陣列面板不同的是，根據此實施例之TFT陣列面板的半導體條紋151係具有幾乎與資料線171及汲電極175以及下方的歐姆接觸部161及165相同之平面性形狀。然而，半導體條紋151的突起部154係包括未覆有資料線171及汲電極175之部分暴露部，諸如位於源電極173及汲電極175之間的部分。

再者，TFT陣列面板進一步包括其上配置之複數個半導體島部(未圖示)及複數個歐姆接觸島部(未圖示)，複數個

歐姆接觸島部係被設置於金屬件172上。

此外，閘極線路121具有擴張的端部129。因此，暴露出閘極線路121的端部129之複數個接觸孔181係設置於閘絕緣層140及被動層180上，且額外提供經由接觸孔181連接至端部129之複數個接觸輔助件81。

根據一實施例之TFT陣列面板的一製造方法係利用一光微影術程序同時地形成資料線171、汲電極175、金屬件172、半導體151及歐姆接觸部161及165。

用於光微影術程序之一光阻圖案係具有依位置而定之厚度，且明確地說，其具有較少厚度之第一及第二部分。第一部份係位在將由資料線171、汲電極175及金屬件172所佔用之導線區域上，而第二部分係定位在TFTs的通路區域上。

利用數種技術所獲得之依據光阻的位置而改變的厚度，譬如藉由將半透明區域且亦將透明區域和光阻擋性不透明區域設置於曝光光罩上。半透明區域可具有一狹縫圖案、一格構圖案、一或多個具有中間透射率或中間厚度之薄膜。使用一狹縫圖案時，狹縫的寬度或狹縫之間的距離較佳係小於一用於光微影術之曝光器的解析度。另一範例係使用可迴流式光阻。詳言之，一旦利用一只具有透明區域與不透明區域的正常曝光光罩來形成由一可迴流材料製成的光阻圖案，則其受到迴流程序以在無光阻的區域上流動，藉以形成較薄部分。

結果，藉由省略一光微影術步驟來簡化製造程序。

供第1、3及4圖所示之一LCD所用之TFT陣列面板的許多上述特性係可適合於第14及15圖所示之TFT陣列面板。

將參照第16及17圖詳細地描述根據本發明另一實施例之供一LCD所用之一TFT陣列面板。

5 第16圖為根據本發明另一實施例之供一LCD所用之一TFT陣列面板的佈局圖，而第17圖為第16圖所示的TFT陣列面板沿著線XVII-XVII'所取之剖視圖。

參照第16及17圖，根據此實施例之TFT陣列面板的一層式結構幾乎係與第1、3及4圖所示者相同。

10 亦即，包括複數個閘電極124之複數個閘極線路121及包括複數個儲存電極133a-133d及連接部133e之複數個儲存電極線路131係被形成於一基材110上，並於其上依序形成一閘絕緣層140、複數個半導體島部154及複數個歐姆接觸部163及165。包括複數個源電極173、複數個金屬件172、
15 及複數個汲電極175之複數個資料線171係被形成於歐姆接觸部161及165上，且其上形成有閘絕緣層140及一被動層180。複數個接觸孔182及185係被設置於被動層180上，而複數個像素電極190及複數個接觸輔助物82係形成於被動層180上。

20 與第1、3及4圖所示的TFT陣列面板不同的是，根據此實施例之TFT陣列面板係使複數個紅、綠及藍色濾片230形成於被動層180底下。

彩色濾片230係依據像素電極190的形狀以及位於相鄰兩資料線171中之彩色濾片230，而以縱向方向排列之係可

彼此連接以形成一條紋。相鄰之兩該等彩色濾片230的邊緣係在資料線171上彼此精確地匹配，但彩色濾片230可彼此重疊以阻擋住像素電極190之間所洩漏的光、或者其等可彼此分開。當彩色濾片230彼此重疊時，可省略一配置於一共同電極上之光阻擋構件。彩色濾片230具有複數個開口C1藉以暴露出接觸孔185，而接觸孔185較佳小於開口C1，如第17圖所示。

此外，閘極線路121具有擴張的端部129。因此，用於暴露出閘極線路121的端部129之複數個接觸孔181係被設置於閘絕緣層140及被動層180上，並額外提供經由接觸孔181連接至端部129之複數個接觸輔助件81。彩色濾片230並未設置在一設有閘極線路121及資料線179的擴張部129及179之周邊區域上。

第1、3及4圖所示之一LCD所顯示之TFT陣列面板的許多上述特性，係可適合於第16及17圖所示之TFT陣列面板上。

雖然本發明已經參考較佳實施例來詳細地描述本發明，熟習該技術者將可瞭解其可作出各種不同的修改與替代而不脫離由申請專利範圍所界定之本發明的精神與範圍。

【圖式簡單說明】

第1圖為根據本發明的一實施例之一LCD的一TFT陣列面板之佈局圖；

第2圖為根據本發明的一實施例之一LCD的一共同電

極面板之佈局圖；

第3圖為一包括第1圖所示的TFT陣列面板及第2圖所示的共同電極面板之LCD的佈局圖；

5 第4圖為第3圖所示的LCD沿著線IV-IV'所取之剖視圖；

第5圖顯示根據本發明的一實施例之TFT陣列面板的一製造方法中之一曝光步驟；

第6、8、10及12圖為根據本發明的一實施例之第1、3及4圖所示的TFT陣列面板處於其一製造方法的中間步驟之佈局圖；

第7、9、11及13圖為第6、8、10及12圖所示的TFT陣列面板分別沿著線VII-VII', IX-IX', XI-XI'及XIII-XIII'所取之剖視圖；

15 第14圖為根據本發明的另一實施例之供一LCD所用之一TFT陣列面板的佈局圖；

第15圖為第14圖所示的TFT陣列面板沿著線XV-XV'所取之剖視圖；

第16圖為根據本發明的另一實施例之供一LCD所用之一TFT陣列面板的佈局圖；

20 第17圖為第16圖所示的TFT陣列面板沿著線XVII-XVII'所取之剖視圖。

【主要元件符號說明】

1…母基材	173…源電極
3…液晶層	175…汲電極
10…主動區	177…儲存電容器導體
11、21…對準層	180…被動層
12、22…偏光板	181-185…接觸孔
81、82…接觸輔助件	190…像素電極
100…TFT陣列面板	191-193…切口
110…絕緣基材	194…儲存橋部
121、127、129…閘極線路	200…共同電極面板
124…閘電極	210…絕緣基材
131…儲存電極線路	220…光阻擋構件
133a-133d…儲存電極	230…彩色濾片
133e…連接部	250…覆塗物
140…閘絕緣層	270…共同電極
150…內生性非晶矽層	271-273…切口
151、154…半導體	310…液晶分子
160…外生性非晶矽層	500…光源
164…外生性a-Si條紋	600…曝光光罩
161、163、165…歐姆接觸部	700…圖案光罩
171、179…資料線	800…板
172…金屬件	G…閘電極124的上邊緣

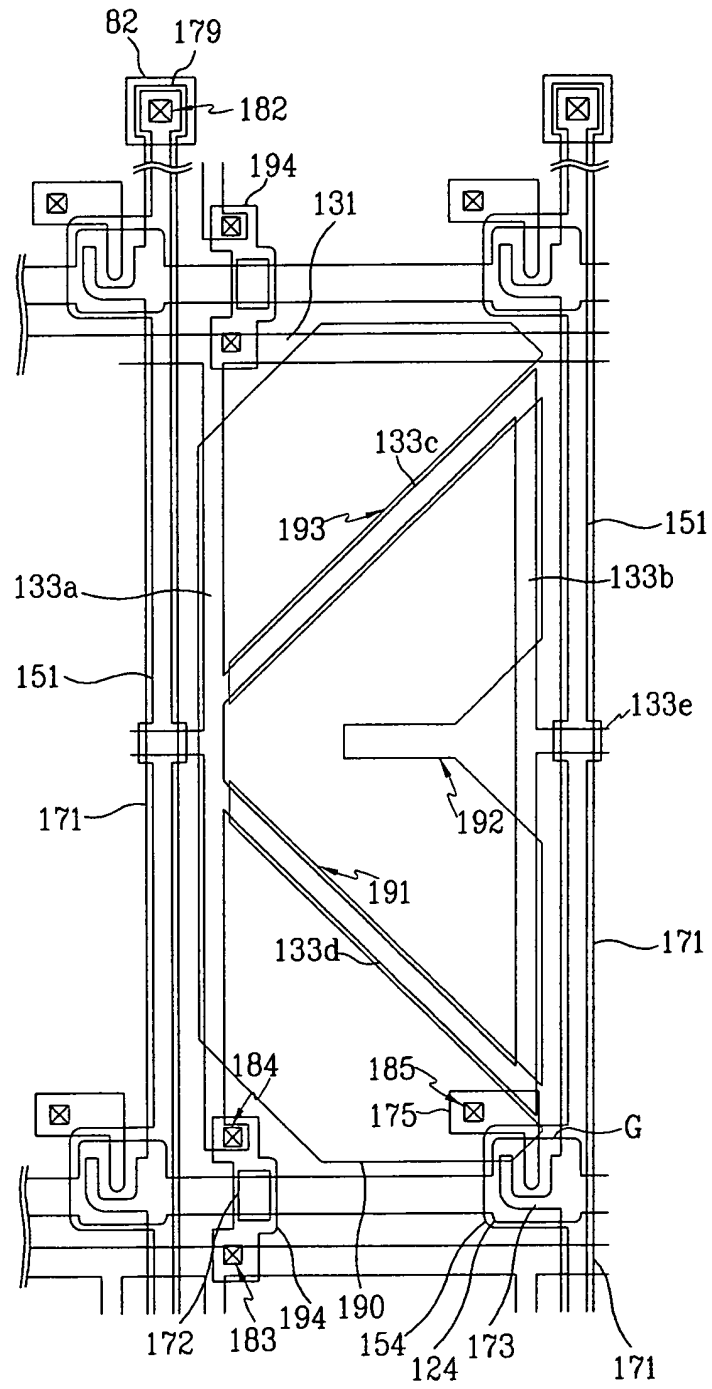
五、中文發明摘要：

本發明提供一薄膜電晶體陣列面板，其包括：一基材；一第一訊號線，其形成於基材上；一第二訊號線，其形成於基材上且與第一訊號線相交；一薄膜電晶體，其包括一連接至第一訊號線且具有一大致與第一訊號線呈平行的邊緣之閘電極、一連接至第二訊號線之源電極、及一重疊於閘電極邊緣之汲電極；及一像素電極，其係連接至汲電極。

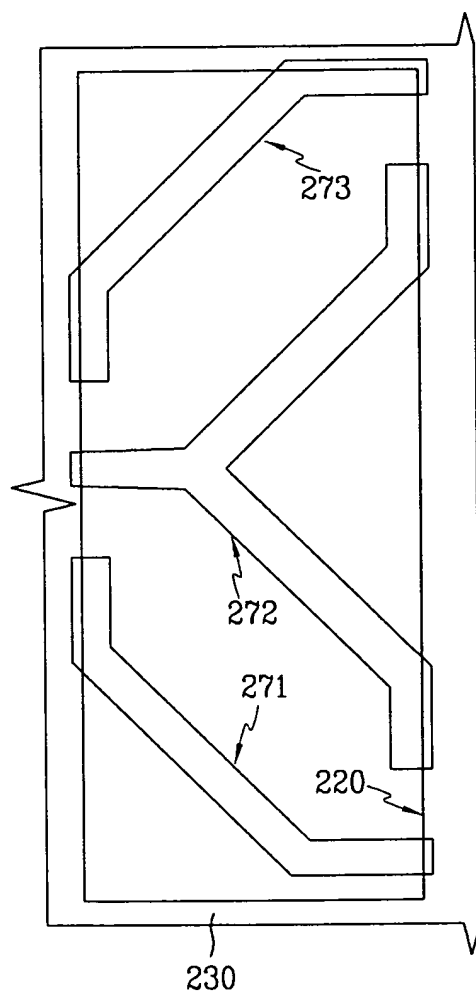
六、英文發明摘要：

A thin film transistor array panel is provided, which includes: a substrate; a first signal line formed on the substrate; a second signal line formed on the substrate and intersecting the first signal line; a thin film transistor including a gate electrode connected to the first signal line and having an edge substantially parallel to the first signal line, a source electrode connected to the second signal line, and a drain electrode overlapping the edge of the gate electrode; and a pixel electrode connected to the drain electrode.

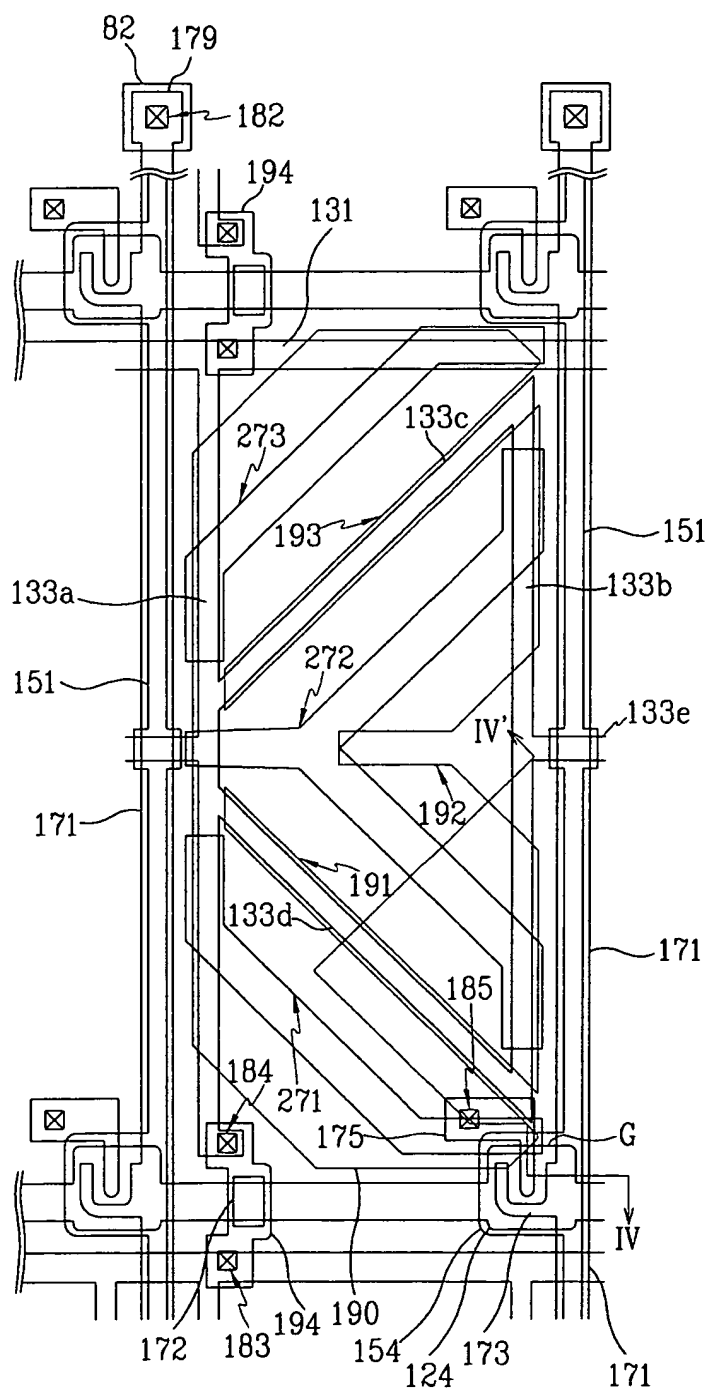
第 1 圖



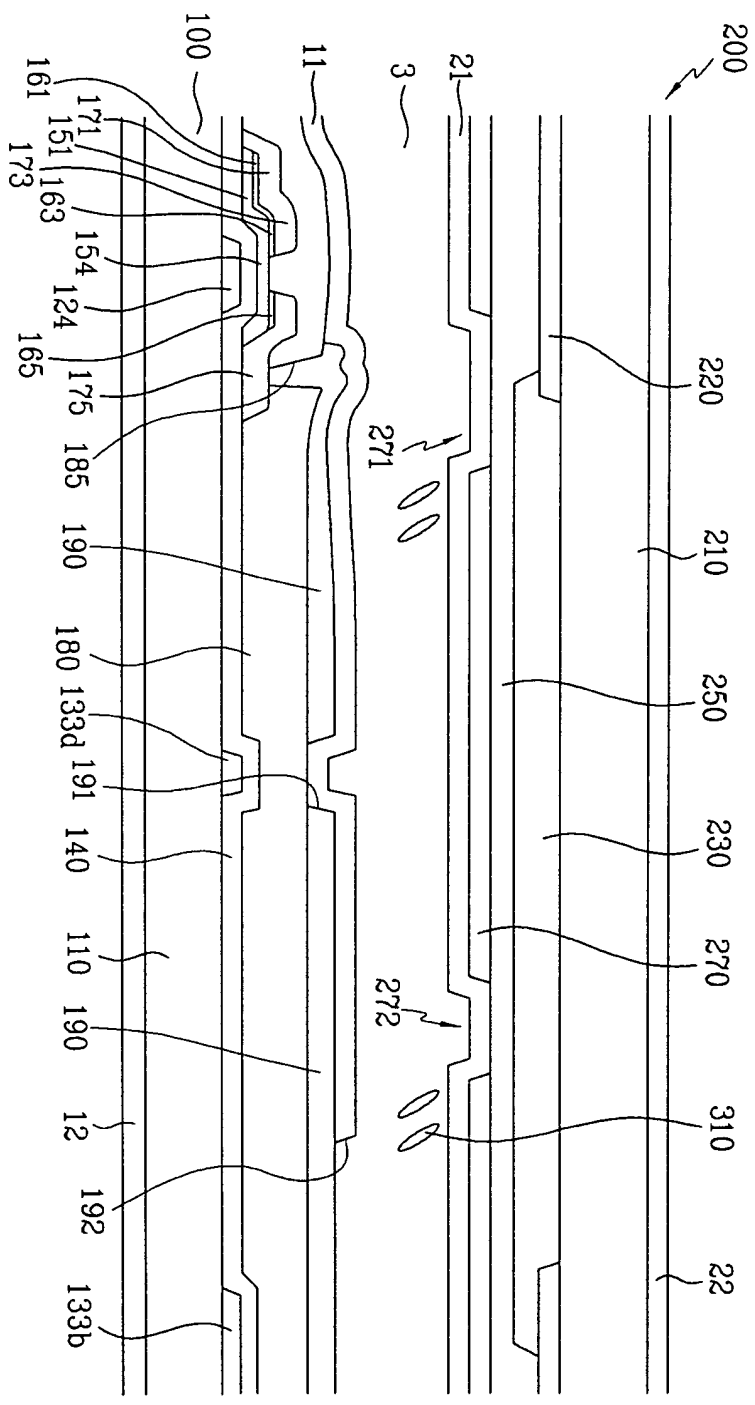
第 2 圖

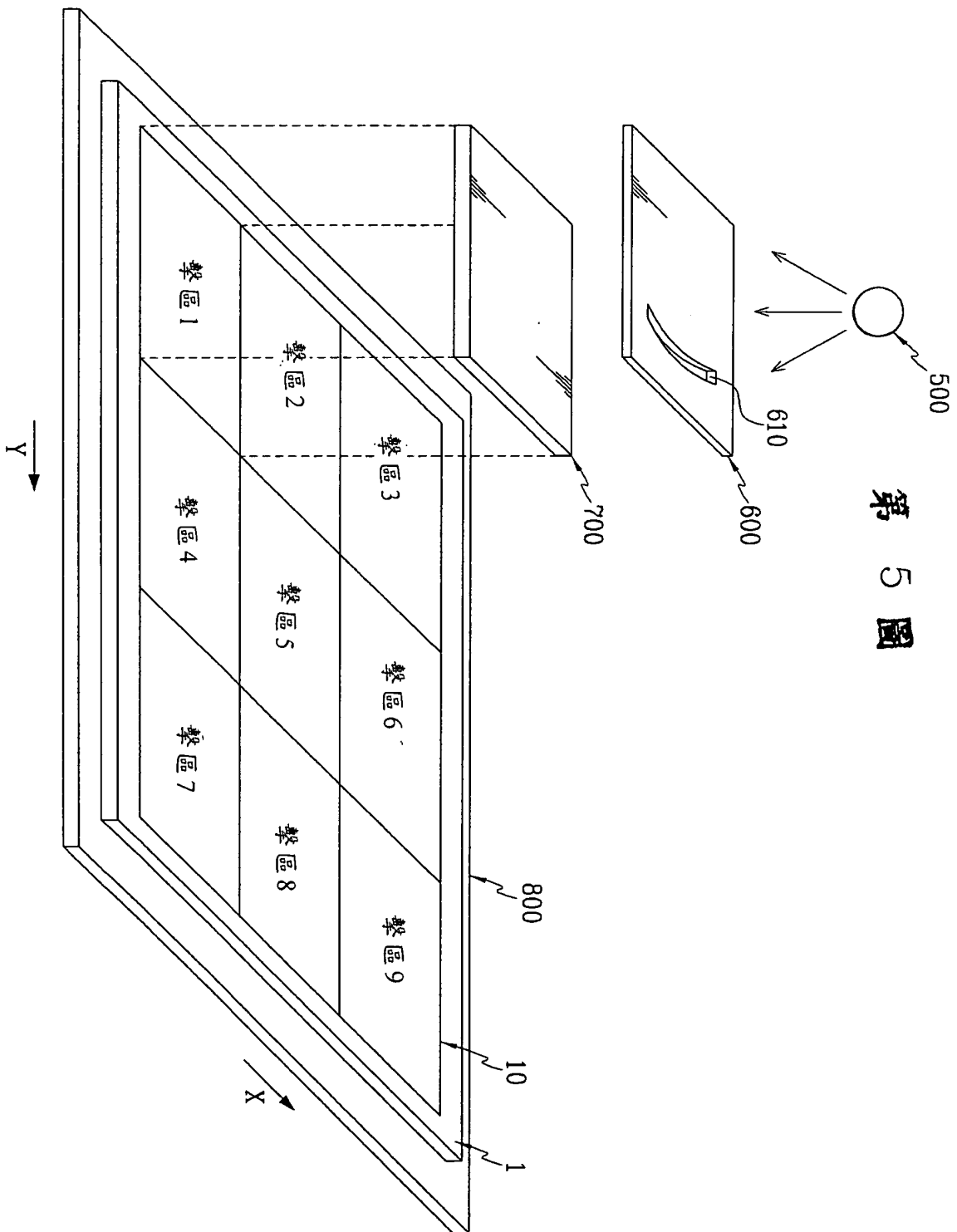


第 3 圖

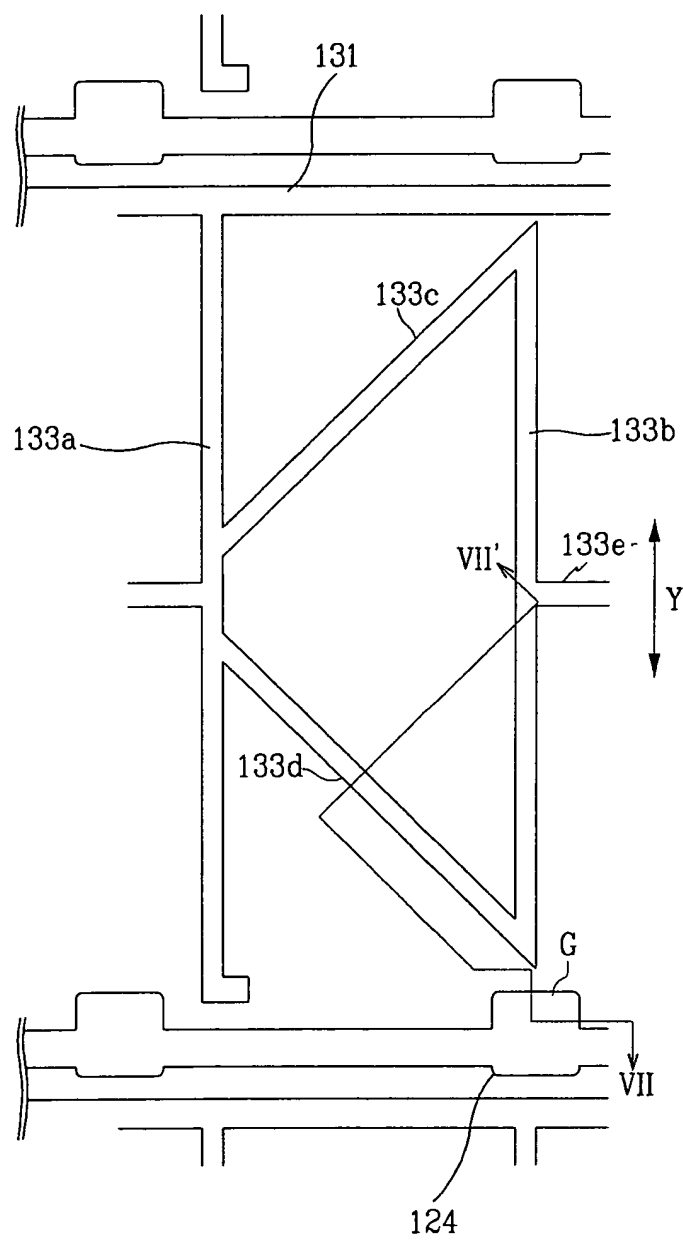


第 4 圖

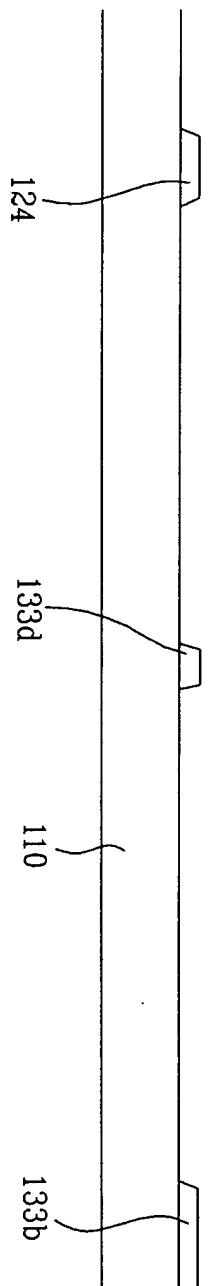




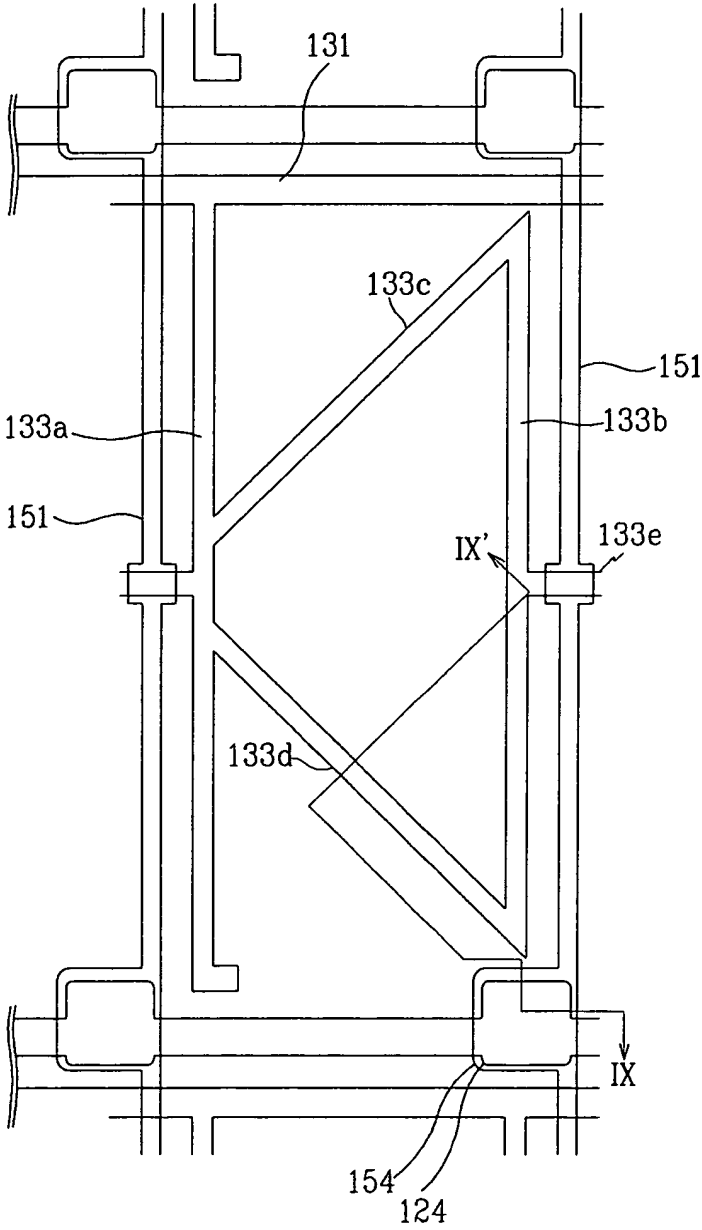
第 6 圖



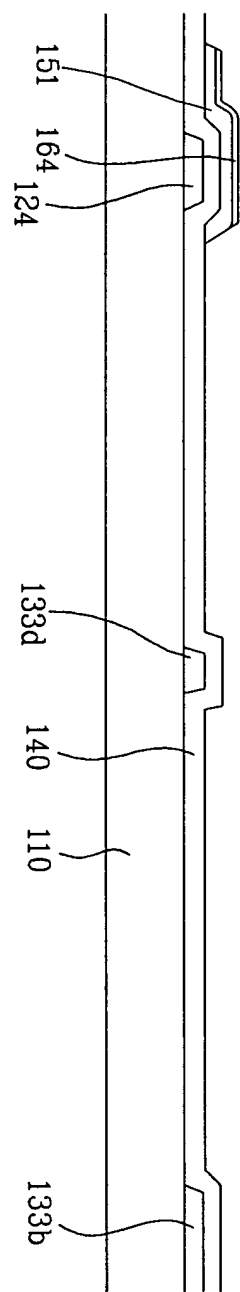
第 7 圖



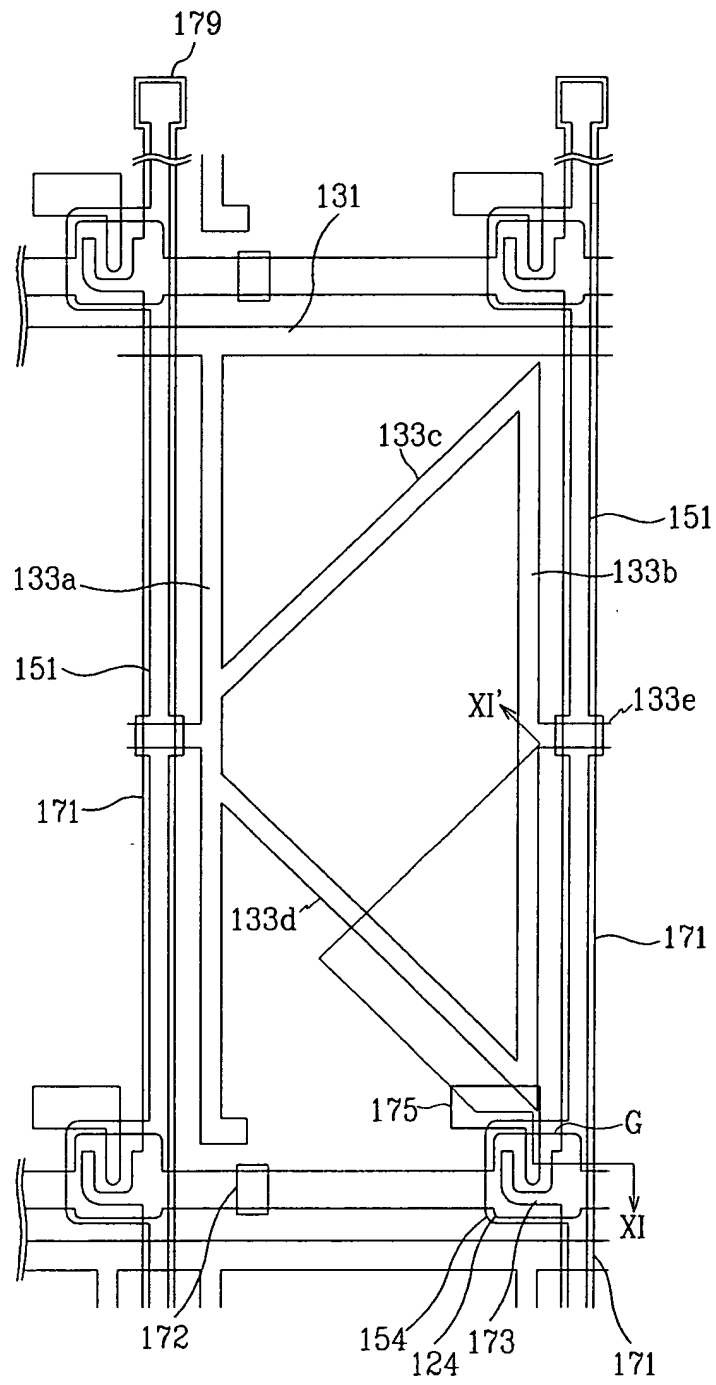
第 8 圖



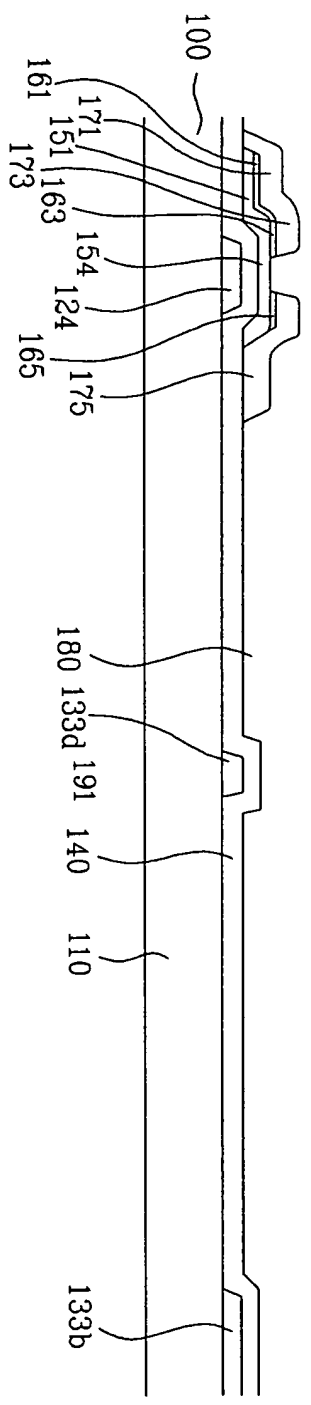
第 9 圖



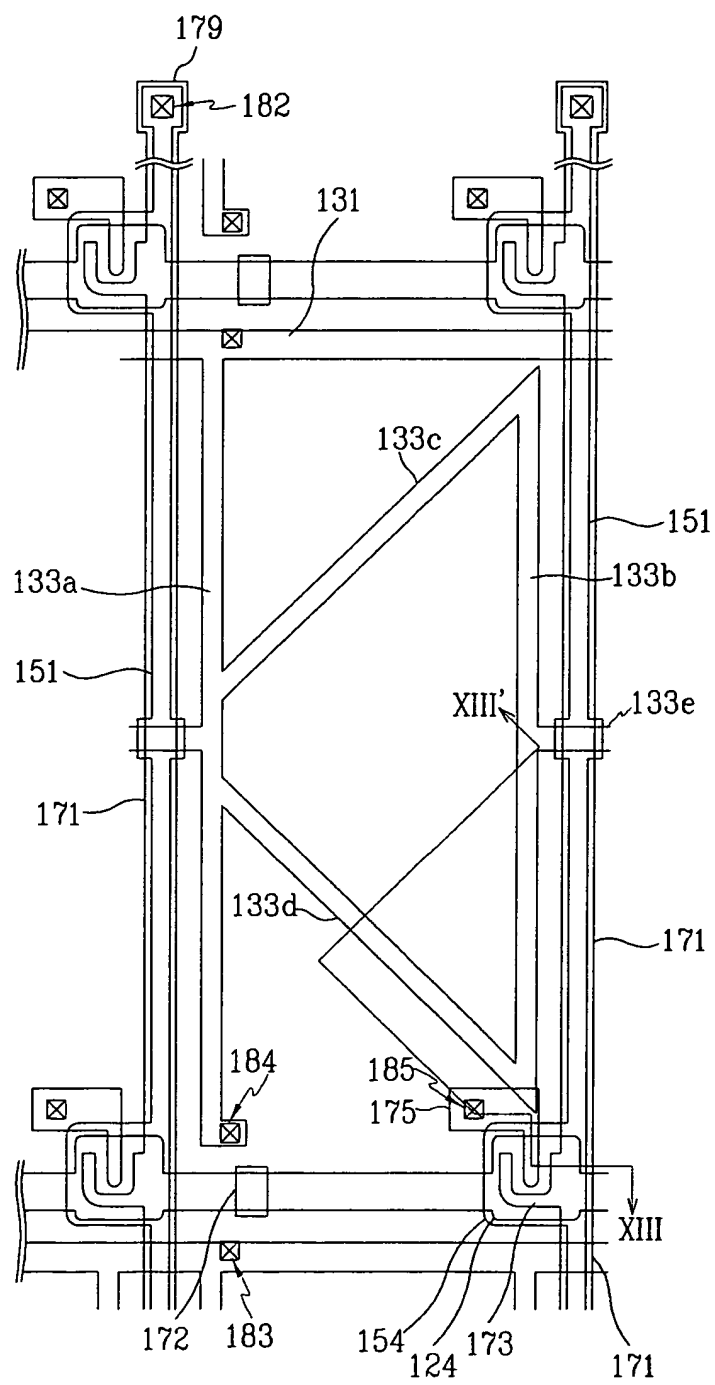
第 10 圖

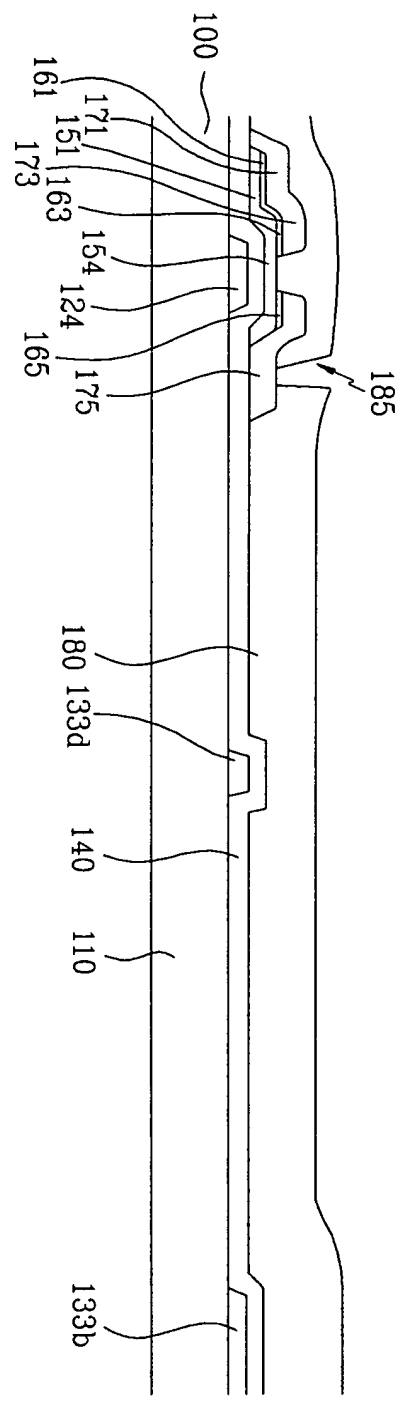


第 11 圖



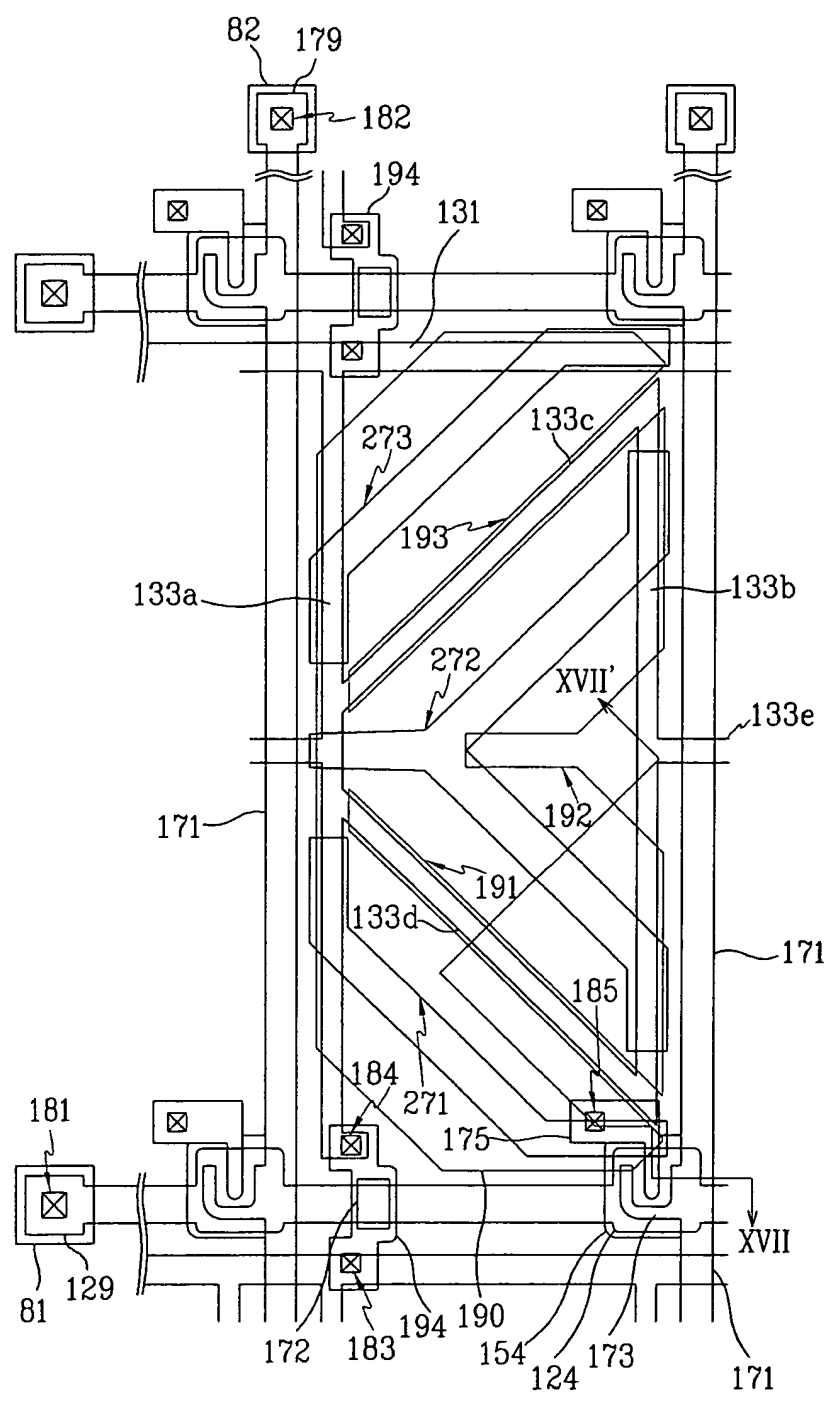
第 12 圖



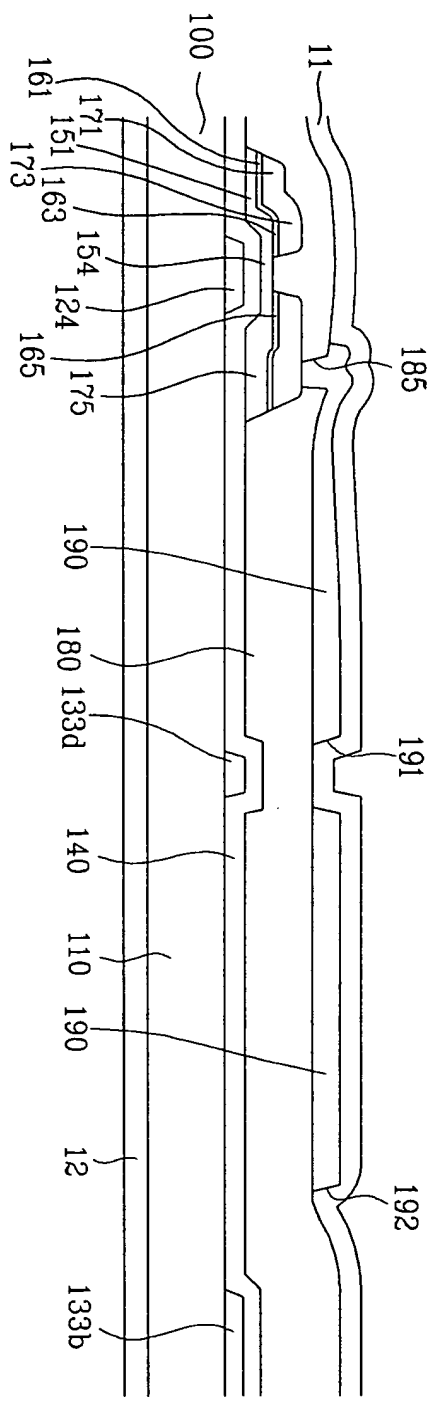


第 13 圖

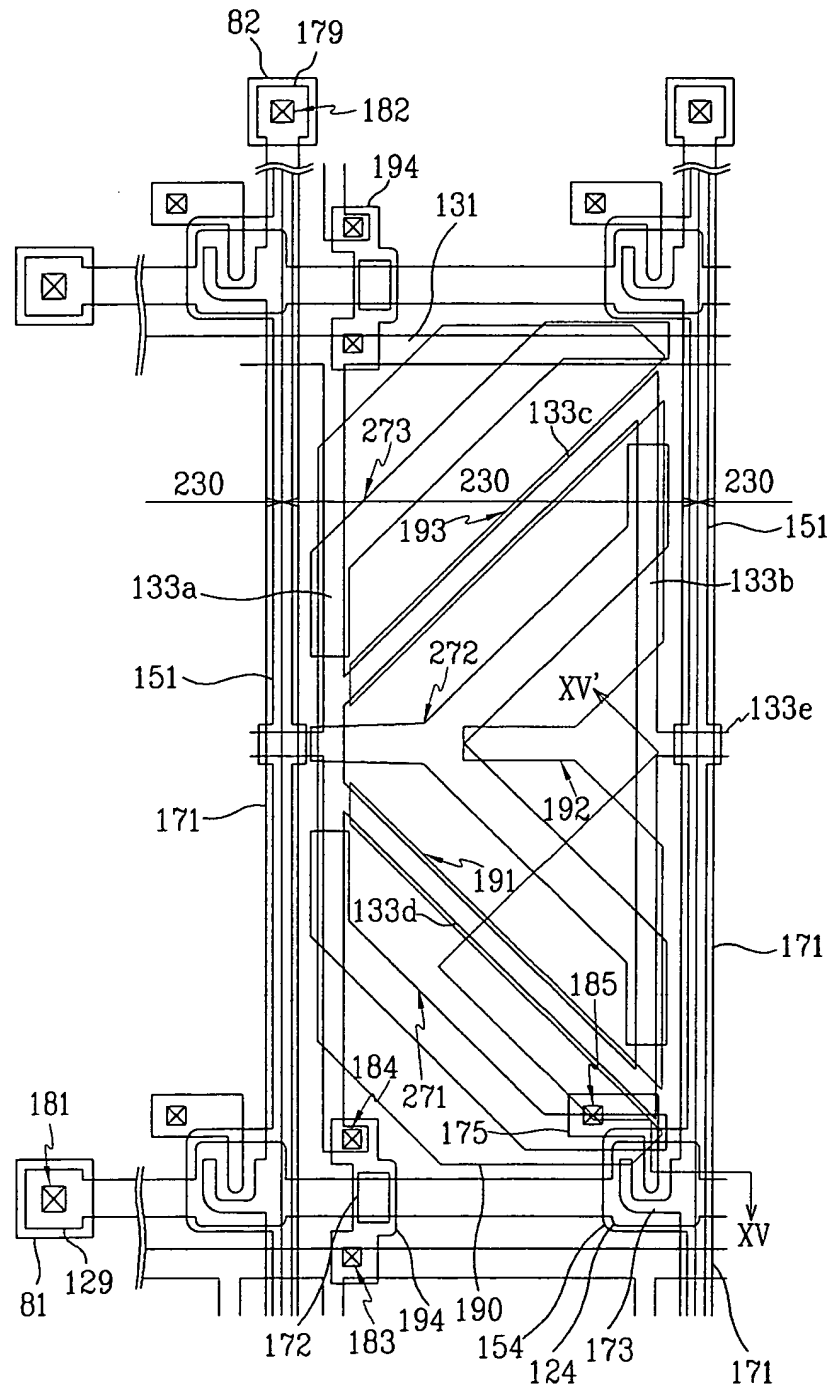
第 14 圖



第 15 圖



第 16 圖



七、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

82…接觸輔助件	173…源電極
124…閘電極	175…汲電極
131…儲存電極線路	181-185…接觸孔
133a-133d…儲存電極	190…像素電極
133e…連接部	191-193…切口
151、154…半導體	194…儲存橋部
171、179…資料線	G…閘電極124的上邊緣
172…金屬件	

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

十、申請專利範圍：

1. 一種薄膜電晶體陣列面板，包含：

一基材；

一第一訊號線，其係形成於該基材上；

5 一第二訊號線，其係形成於該基材上且與該第一訊號線相交；

一薄膜電晶體，其包括一連接至該第一訊號線且具有一大致平行於該第一訊號線的邊緣之閘極電極、一連接至該第二訊號線之源極電極、一重疊於該閘極電極的該邊緣之汲極電極及具有一與該閘極電極、該汲極電極和該源極電極重疊之突起的一半導體；及

10

一像素電極，其係連接至該汲極電極；

其中該像素電極與該汲極電極係設置於該基材之不同層中，且除該突起之外，該半導體具有與該第二訊號線相同之平坦形狀。

15

2. 如申請專利範圍第1項之薄膜電晶體陣列面板，其中該閘極電極的該邊緣係大致垂直於該第二訊號線。

3. 如申請專利範圍第1項之薄膜電晶體陣列面板，其中該源極電極係部份地包圍該汲極電極的一部分。

20 4. 如申請專利範圍第3項之薄膜電晶體陣列面板，其中該源極電極具有一面對該汲極電極且呈一鉤或馬蹄形之邊緣。

5. 如申請專利範圍第1項之薄膜電晶體陣列面板，其中該源極電極及該汲極電極具有面對彼此且呈直線狀之邊

緣。

6. 如申請專利範圍第1項之薄膜電晶體陣列面板，其中該像素電極具有一切口。
7. 如申請專利範圍第6項之薄膜電晶體陣列面板，其中該
5 切口與該第一訊號線構成一約為45度之角。
8. 如申請專利範圍第7項之薄膜電晶體陣列面板，其中該像素電極具有一平行於該切口之去角狀邊緣。
9. 如申請專利範圍第1項之薄膜電晶體陣列面板，其中該像素電極具有相對於一條對分該像素電極的橫向線呈
10 對稱狀排列之複數個切口。
10. 如申請專利範圍第9項之薄膜電晶體陣列面板，其進一步包含一與該等第一及第二訊號線分離且重疊於該像素電極之第三訊號線。
11. 如申請專利範圍第10項之薄膜電晶體陣列面板，其進一步包含一連接至該第三訊號線且重疊於該等切口之儲存電極。
15
12. 一種薄膜電晶體陣列面板，包含：
 - 一基材；
 - 一第一訊號線，其係形成於該基材上；
 - 20 一第二訊號線，其係形成於該基材上且與該第一訊號線相交；
 - 一薄膜電晶體，其包括一連接至該第一訊號線且具有一大致平行於該第一訊號線之邊緣的閘極電極、一連接至該第二訊號線之源極電極、一汲極電極，該汲極電

極包含一大致平行於該第二訊號線且重疊於該閘極電極的該邊緣之第一部分、及一自該第一部分延伸於一不同於該第一部分之方向的第二部分；以及

5 一像素電極，其係連接至該汲極電極之該第二部分；

其中該像素電極與該汲極電極係設置於該基材之不同層中。

13. 如申請專利範圍第12項之薄膜電晶體陣列面板，其中該第二部分係大致平行於該第一訊號線。

10 14. 如申請專利範圍第12項之薄膜電晶體陣列面板，其中該閘極電極之該邊緣係大致垂直於該第二訊號線。

15. 如申請專利範圍第12項之薄膜電晶體陣列面板，其中該源極電極係部分地包圍該汲極電極之一部分。

15 16. 如申請專利範圍第15項之薄膜電晶體陣列面板，其中該源極電極具有一面對該汲極電極且具有一呈一鉤或馬蹄形狀之邊緣。

17. 如申請專利範圍第14項之薄膜電晶體陣列面板，其中該源極電極與該汲極電極具有彼此面對且呈直線狀之邊緣。

20 18. 如申請專利範圍第12項之薄膜電晶體陣列面板，其中該像素電極具有一切口。

19. 如申請專利範圍第18項之薄膜電晶體陣列面板，其中該切口與該第一訊號線形成一約為45度或-45度之角。

20. 如申請專利範圍第18項之薄膜電晶體陣列面板，其中該

像素電極具有一大致垂直於該切口之去角狀邊緣。

21. 如申請專利範圍第20項之薄膜電晶體陣列面板，其中該去角狀邊緣係相鄰地位於該汲極電極之該第一部分與該第二部分之一第一交會點。

5 22. 如申請專利範圍第21項之薄膜電晶體陣列面板，其中該像素電極之該去角狀邊緣與一角度之一第二交會點係相鄰地位於該第一交會點。

23. 一種薄膜電晶體陣列面板，包含：

一基材；

10 一第一訊號線，其係形成於該基材上；

一第二訊號線，其係形成於該基材上且與該第一訊號線相交；

一薄膜電晶體，其包括一連接至該第一訊號線且具有一大致平行於該第一訊號線之邊緣的閘極電極、一連接至該第二訊號線之源極電極、一汲極電極，該汲極電極包含一大致平行於該第二訊號線且重疊於該閘極電極的該邊緣之第一部分；以及

15

一像素電極，其係連接至該汲極電極且包含一延伸至一第一方向之第一切口及一延伸至一第二方向之第二切口；

20

其中該像素電極與該汲極電極係設置於該基材之不同層中，且其中該像素電極具有一大致垂直於該第一方向或該第二方向之去角狀邊緣。

24. 如申請專利範圍第23項之薄膜電晶體陣列面板，其中該

汲極電極進一步包含一自該第一部分延伸於一與該第一部分不同之方向的第二部分，且該像素電極係連接至該汲極電極之該第二部分。

5 25. 如申請專利範圍第24項之薄膜電晶體陣列面板，其中該去角狀邊緣係相鄰地位於該汲極電極之該第一部分與該第二部分之一第一交會點。

26. 如申請專利範圍第25項之薄膜電晶體陣列面板，其進一步包含一大致平行於該第一方向或該第二方向之第一儲存電極。

10 27. 如申請專利範圍第26項之薄膜電晶體陣列面板，其進一步包含一大致平行於該第二訊號線且電氣連接至該第一儲存電極之第二儲存電極。

28. 如申請專利範圍第25項之薄膜電晶體陣列面板，其進一步包含一大致平行於該第一訊號線之第一儲存電極。

15 29. 如申請專利範圍第25項之薄膜電晶體陣列面板，其中該像素電極進一步包含一延伸至一第三方向之第三切口。

20 30. 如申請專利範圍第29項之薄膜電晶體陣列面板，其中該第一方向與該第二方向係與該第一訊號線呈約45度或-45度之角，且該第三方向係一平行於該第一訊號線之方向。