

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成25年9月5日(2013.9.5)

【公開番号】特開2012-99610(P2012-99610A)

【公開日】平成24年5月24日(2012.5.24)

【年通号数】公開・登録公報2012-020

【出願番号】特願2010-245359(P2010-245359)

【国際特許分類】

H 01 L 23/12 (2006.01)

H 05 K 3/00 (2006.01)

H 05 K 3/46 (2006.01)

【F I】

H 01 L 23/12 N

H 05 K 3/00 N

H 05 K 3/46 Q

H 05 K 3/46 X

【手続補正書】

【提出日】平成25年7月23日(2013.7.23)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の配線層と第1の樹脂層とを有し、前記第1の配線層と前記第1の樹脂層とが積層された配線基板であって、

前記第1の配線層が、第1の配線パターンと、第1の開口部を有する第1の開口パターンと、を有しており、

前記第1の樹脂層には、前記第1の開口部と連通する第2の開口部が形成されており、前記第1の開口部および第2の開口部を有して構成された電子部品搭載用の穴部を備えることを特徴とする配線基板。

【請求項2】

請求項1記載の配線基板において、

第2の配線層を更に有し、前記穴部の深さ方向に前記第1の配線層、前記第1の樹脂層、および前記第2の配線層の順となるように積層されており、

前記第2の配線層が、第2の配線パターンと、前記第2の開口部に連通する第3の開口部を有する第2の開口パターンと、を有しており、

前記穴部が、前記第1の開口部、前記第2の開口部、および前記第3の開口部を有して構成されていることを特徴とする配線基板。

【請求項3】

請求項1または2記載の配線基板において、

前記穴部が、前記配線基板を貫通していることを特徴とする配線基板。

【請求項4】

請求項1記載の配線基板において、

第3の配線層を更に有し、前記穴部の深さ方向に前記第1の配線層、前記第1の樹脂層、および前記第3の配線層の順となるように積層されており、

前記第3の配線層が、前記第1の開口部の開口面積よりも大きい面積の平面パターンを

有しており、

前記穴部の底部を塞ぐように、前記平面パターンが設けられていることを特徴とする配線基板。

【請求項 5】

請求項 1 ~ 4 のいずれか一項に記載の配線基板において、  
同層における前記開口パターンと前記配線パターンとが、電気的に分離されていることを特徴とする配線基板。

【請求項 6】

請求項 1 ~ 5 のいずれか一項に記載の配線基板と、半導体チップと、電子部品と、を備えた半導体装置において、

前記半導体チップが、前記第 1 配線パターンに形成されたパッドとフリップチップ接続されており、

前記電子部品が、前記穴部内に収納されており、  
前記半導体チップと前記電子部品とが、電気的に接続されていることを特徴とする半導体装置。

【請求項 7】

第 1 の配線層と第 1 の樹脂層とを有し、前記第 1 の配線層と前記第 1 の樹脂層とが積層された配線基板の製造方法であって、

前記第 1 の配線層に形成された第 1 の開口部を有する第 1 の開口パターンをマスクとして、前記第 1 の開口部に対応する前記第 1 の樹脂層を除去し、前記第 1 の樹脂層に第 2 の開口部を形成することによって、それぞれ連通する前記第 1 の開口部および前記第 2 の開口部を有して構成される電子部品搭載用の穴部を形成することを特徴とする配線基板の製造方法。

【請求項 8】

請求項 7 記載の配線基板の製造方法において、  
前記第 1 の開口部に対応する前記第 1 の樹脂層をレーザ加工によって除去することを特徴とする配線基板の製造方法。

【請求項 9】

請求項 7 または 8 記載の配線基板の製造方法において、  
第 2 の配線層および第 2 の樹脂層を更に有し、前記穴部の深さ方向に前記第 1 の配線層、前記第 1 の樹脂層、前記第 2 の配線層、および前記第 2 の樹脂層の順となるように積層されており、

前記第 1 の開口部に対応する前記第 1 の樹脂層を除去した後、前記第 2 の配線層に形成された第 3 の開口部を有する第 2 の開口パターンをマスクとして、前記第 3 の開口部に対応する前記第 2 の樹脂層を除去し、前記第 2 の樹脂層に第 4 の開口部を形成することによって、前記第 1 の開口部、前記第 2 の開口部、前記第 3 の開口部、および前記第 4 の開口部を有して構成される前記穴部を形成することを特徴とする配線基板の製造方法。

【請求項 10】

請求項 9 記載の配線基板の製造方法において、  
前記第 1 の開口パターンおよび前記第 2 の開口パターンを、同一の平面形状に形成し、  
前記第 1 の開口パターンおよび前記第 2 の開口パターンをマスクとして、同一の平面形状の前記第 1 の開口部、前記第 2 の開口部、前記第 3 の開口部、および前記第 4 の開口部を前記穴部の深さ方向に重複させた前記穴部を形成することを特徴とする配線基板の製造方法。

【請求項 11】

請求項 7 または 8 記載の配線基板の製造方法において、  
第 3 の配線層を更に有し、前記穴部の深さ方向に前記第 1 の配線層、前記第 1 の樹脂層、および前記第 3 の配線層の順となるように積層されており、  
前記第 1 の開口部に対応する前記第 1 の樹脂層を除去した後、前記第 3 の配線層に形成され、前記第 1 の開口部の開口面積よりも大きい面積の平面パターンをストップとして、

前記穴部の形成を停止することを特徴とする配線基板の製造方法。

**【請求項 1 2】**

請求項 7 ~ 1 0 のいずれか一項に記載の配線基板の製造方法を含む半導体装置の製造方法において、

前記配線基板を貫通して前記穴部を形成し、

前記配線基板に半導体チップを実装した後、前記半導体チップが接続された面とは反対面側から、前記穴部に電子部品を埋め込んで、前記電子部品を前記半導体チップに電気的に接続することを特徴とする半導体装置の製造方法。

**【請求項 1 3】**

請求項 7 ~ 1 1 のいずれか一項に記載の配線基板の製造方法を含む半導体装置の製造方法において、

前記配線基板に凹状の前記穴部を形成し、

前記穴部に電子部品を収納した後、半導体チップを前記電子部品に電気的に接続して前記配線基板に実装することを特徴とする半導体装置の製造方法。

**【手続補正 2】**

**【補正対象書類名】**明細書

**【補正対象項目名】**全文

**【補正方法】**変更

**【補正の内容】**

**【発明の詳細な説明】**

**【発明の名称】**配線基板およびその製造方法、並びに半導体装置およびその製造方法

**【技術分野】**

**【0 0 0 1】**

本発明は、配線基板およびその製造技術に関する。また、配線基板に半導体チップ(半導体素子)をパッケージングしてなる半導体装置およびその製造技術に関する。

**【背景技術】**

**【0 0 0 2】**

半導体装置に用いられる配線基板には、貫通穴や底部を有する凹状の穴部が形成されたものがある。配線基板に形成された穴部は、部品の内蔵、実装など種々の用途に用いられる。

**【0 0 0 3】**

例えば、配線基板の穴部に電子部品を収納し、且つ配線基板上に、電子部品と電気的に接続する半導体素子をフリップチップ接続することが知られている(特許文献1)。

**【先行技術文献】**

**【特許文献】**

**【0 0 0 4】**

**【特許文献1】**特開2006-261311号公報

**【発明の概要】**

**【発明が解決しようとする課題】**

**【0 0 0 5】**

図1に電子部品搭載用の穴部2を有する配線基板1の平面図、図2に図1の配線基板1に、半導体チップ4と電子部品7を搭載した半導体装置の断面図を示す。穴部2を有する配線基板1を製造する際に、接続端子6形成と別に、単純に機械加工で穴部2を形成すると、接続端子6形成の際の位置合わせと穴部2形成の際の位置合わせを個別に行い加工することになる。このため、接続端子6と穴部2との相互の位置精度向上が困難である。

**【0 0 0 6】**

よって、穴部2を覆うように配線基板1の接続端子6にフリップチップ接続された半導体チップ4と、穴部2に収納された電子部品7との位置精度が悪化する。図2に示すように、接続端子6とバンプ3aを介して接続される接続端子5と、接続端子8とバンプ3bを介して接続される接続端子5との間のピッチPに対し、配線基板1の接続端子6と電子

部品 7 の接続端子 8 との間の距離 X が一致しない場合がある。

【0007】

このように、接続端子 6 と穴部 2 との相互の位置精度向上が困難であるために、半導体チップ 4 と電子部品 7 との接続端子 5、8 の電気的接続も困難となってしまう。

【0008】

本発明の目的は、穴部を有する配線基板の信頼性を向上することのできる技術を提供することにある。また、本発明の他の目的は、配線基板において位置精度の高い穴部を形成することのできる技術を提供することにある。本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0009】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。本発明の一実施形態における配線基板は、第 1 の配線層と第 1 の樹脂層とを有し、前記第 1 の配線層と前記第 1 の樹脂層とが積層された配線基板であって、前記第 1 の配線層が、第 1 の配線パターンと、第 1 の開口部を有する第 1 の開口パターンと、を有しており、前記第 1 の樹脂層には、前記第 1 の開口部と連通する第 2 の開口部が形成されており、前記第 1 の開口部および第 2 の開口部を有して構成された電子部品搭載用の穴部を備える。また、本発明の一実施形態における配線基板の製造方法は、第 1 の配線層と第 1 の樹脂層とを有し、前記第 1 の配線層と前記第 1 の樹脂層とが積層された配線基板の製造方法であって、前記第 1 の配線層に形成された第 1 の開口部を有する第 1 の開口パターンをマスクとして、前記第 1 の開口部に対応する前記第 1 の樹脂層を除去し、前記第 1 の樹脂層に第 2 の開口部を形成することによって、それぞれ連通する前記第 1 の開口部および前記第 2 の開口部を有して構成される電子部品搭載用の穴部を形成する。

【発明の効果】

【0010】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、次のとおりである。穴部を有する配線基板の信頼性を向上することができる。また、配線基板において位置精度の高い穴部を形成することができる。

【図面の簡単な説明】

【0011】

【図 1】電子部品搭載用の穴部を有する配線基板の平面図である。

【図 2】図 1 の配線基板に、半導体チップと電子部品を搭載した半導体装置の断面図である。

【図 3】本発明の一実施形態における配線基板およびそれを備えた半導体装置の要部断面を模式的に示す図である。

【図 4】図 3 に示す配線基板が有する開口パターンを説明するための図である。

【図 5】本発明の一実施形態における製造工程中の配線基板の要部断面を模式的に示す図である。

【図 6】図 5 に続く製造工程中の配線基板の要部断面を模式的に示す図である。

【図 7】図 6 に続く製造工程中の配線基板の要部断面を模式的に示す図である。

【図 8】図 7 に続く製造工程中の配線基板の要部断面を模式的に示す図である。

【図 9】図 8 に続く製造工程中の配線基板の要部断面を模式的に示す図である。

【図 10】図 9 に続く製造工程中の配線基板の要部断面を模式的に示す図である。

【図 11】図 10 に続く製造工程中の配線基板の要部断面を模式的に示す図である。

【図 12】開口パターンおよびそれに照射されるレーザビームを説明するための図である。

。

【図 13】開口パターンおよびそれに照射されるレーザビームを説明するための図である。

。

【図 14】本発明の一実施形態における製造工程中の半導体装置の要部断面を模式的に示す図である。

【図15】図14に続く製造工程中の半導体装置の要部断面を模式的に示す図である。

【図16】本発明の他の実施形態における配線基板およびそれを備えた半導体装置の要部断面を模式的に示す図である。

【図17】本発明の他の実施形態における製造工程中の配線基板の要部断面を模式的に示す図である。

【図18】図17に続く製造工程中の配線基板の要部断面を模式的に示す図である。

【図19】本発明の他の実施形態における製造工程中の半導体装置の要部断面を模式的に示す図である。

【図20】図19に続く製造工程中の半導体装置の要部断面を模式的に示す図である。

【図21】図20に続く製造工程中の半導体装置の要部断面を模式的に示す図である。

【図22】本発明の他の実施形態における製造工程中の配線基板の要部断面を模式的に示す図である。

【図23】図22に続く製造工程中の配線基板の要部断面を模式的に示す図である。

【図24】本発明の他の実施形態における半導体装置の要部断面を模式的に示す図である。

【図25】本発明の他の実施形態における半導体装置の要部断面を模式的に示す図である。

【図26】本発明の他の実施形態における半導体装置の要部断面を模式的に示す図である。

【図27】本発明の他の実施形態における開口パターンを説明するための図である。

【発明を実施するための形態】

【0012】

以下、本発明の実施形態を図面に基づいて詳細に説明する。なお、実施形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する場合がある。

【0013】

(実施形態1)

まず、本発明の実施形態における穴部30を有する配線基板20およびこれを備えた半導体装置10の構造について説明する。図3に本実施形態における配線基板20およびこれを備えた半導体装置10の断面を模式的に示す。この半導体装置10は、配線基板20と、配線基板20の穴部30に埋め込まれて収納及び搭載された電子部品40と、配線基板20に実装される半導体チップ50とを備えている。

【0014】

配線基板20の半導体チップ50を実装する側の面およびその反対側の面には、絶縁層31(以下、実装側の絶縁層31の符号を「31-U」、その反対側の絶縁層31の符号を「31-L」として説明する場合がある。)(例えは、ソルダレジスト樹脂)が形成されている。この絶縁層31(31-U)に形成された開口部の底部に位置する配線層23(配線パターン22)が、配線基板20の接続端子(パッド)となる(図4参照)。

【0015】

半導体チップ50の一面には、接続端子51(パッド)が複数形成されており、複数の接続端子51は、配線基板20の接続端子(パッド)および電子部品40の接続端子41(パッド)と接続部52を介して接続(接合)されている。また、半導体チップ50と、配線基板20および電子部品40との間にアンダーフィル樹脂53を充填し、接続信頼性を向上している。このように、半導体装置10は、配線基板20に半導体チップ50を実装して、電子部品40と共に半導体チップ50をパッケージングしてなるものである。

【0016】

配線基板20は、そのベースとなるコア基板21と、実装される半導体チップ50と電気的に接続される配線パターン22を有する複数の配線層23と、これが形成される複数の樹脂層(絶縁層)24とを含んでいる。複数の配線層23は、中央部に位置するコア基板21の両面側(上下側)にコア基板21から第1層、第2層、第3層の配線層23(以

下、上側の第1層の配線層23の符号を「23-1U」、上側の第2の配線層23の符号を「23-2U」、上側の第3層の配線層23の符号を「23-3U」、下側の第1層の配線層23の符号を「23-1L」、下側の第2層の配線層23の符号を「23-2L」、下側の第3層の配線層23の符号を「23-3L」として説明する場合がある。)で構成されている。また、複数の樹脂層24は、コア基板21の両面側(上下側)にコア基板21から第1層、第2層の樹脂層24(以下、上側の第1層の樹脂層24の符号を「24-1U」、上側の第2の樹脂層24の符号を「24-2U」、下側の第1層の樹脂層24の符号を「24-1L」、下側の第2層の樹脂層24の符号を「24-2L」として説明する場合がある。)で構成されている。例えば、コア基板21はガラスエポキシ系樹脂からなり、配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)は銅材からなり、樹脂層24(24-1U、24-2U、24-1L、24-2L)はポリイミド系樹脂やエポキシ系樹脂からなるものである。

#### 【0017】

また、配線基板20は、配線パターン22(以下、配線層23-1Uの配線パターン22の符号を「22-1U」、配線層23-2Uの配線パターン22の符号を「22-2U」、配線層23-3Uの配線パターン22の符号を「22-3U」、配線層23-1Lの配線パターン22の符号を「22-1L」、配線層23-2Lの配線パターン22の符号を「22-2L」、配線層23-3Lの配線パターン22の符号を「22-3L」として説明する場合がある。)を避けて厚さ方向に深さのある穴部30を含んでいる。本実施形態では、穴部30は、配線基板20を厚さ方向に貫通して形成されている。なお、コア基板21には、両面側を電気的に接続するスルーホール32が形成されている。

#### 【0018】

複数の配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)のそれぞれには、配線パターン22(22-1U、22-2U、22-3U、22-1L、22-2L、22-3L)とは樹脂層24(24-1U、24-2U、24-1L、24-2L)によって電気的に分離されて、開口部25(以下、配線層23-1Uの開口部25の符号を「25-1U」、配線層23-2Uの開口部25の符号を「25-2U」、配線層23-3Uの開口部25の符号を「25-3U」、配線層23-1Lの開口部25の符号を「25-1L」、配線層23-2Lの開口部25の符号を「25-2L」、配線層23-3Lの開口部25の符号を「25-3L」として説明する場合がある。)を有する開口パターン26(以下、配線層23-1Uの開口パターン26の符号を「26-1U」、配線層23-2Uの開口パターン26の符号を「26-2U」、配線層23-3Uの開口パターン26の符号を「26-3U」、配線層23-1Lの開口パターン26の符号を「26-1L」、配線層23-2Lの開口パターン26の符号を「26-2L」、配線層23-3Lの開口パターン26の符号を「26-3L」として説明する場合がある。)が形成されている。開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)は、グランドに接続しても良い。

#### 【0019】

図4は配線基板20が有する開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)を説明するための図であり、開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)を示す平面図である。開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)の形状は、電子部品40が埋め込まれる形状であれば良い。本実施形態では、開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)の開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)の平面形状は、電子部品40の平面形状と同じ形状(矩形状)とし、電子部品40の平面視の面積と同じ開口の面積となっている。また、本実施形態では、各配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)に形成される開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)の形状は、同一としている。

## 【0020】

図3に示すように、コア基板21には、開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)の開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)と連通する開口部27が形成されている。また、樹脂層24(24-1U、24-2U、24-1L、24-2L)には、開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)の開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)と連通する開口部28(以下、樹脂層24-1Uの開口部28の符号を「28-1U」、樹脂層24-2Uの開口部28の符号を「28-2U」、樹脂層24-1Lの開口部28の符号を「28-1L」、樹脂層24-2Lの開口部28の符号を「28-2L」として説明する場合がある。)が形成されている。したがって、穴部30は、開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)の開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)、樹脂層24の開口部28(28-1U、28-2U、28-1L、28-2L)、およびコア基板21の開口部27を有し、配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)、樹脂層24(24-1U、24-2U、24-1L、24-2L)、コア基板21を貫通し、配線基板20を貫通している。

## 【0021】

穴部30を構成する開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)、27、28(28-1U、28-2U、28-1L、28-2L)について具体的に説明する。コア基板21から上側(半導体チップ50の実装面側)の第3層の配線層23(23-3U)(最上配線層)に形成されている開口パターン26(26-3U)の開口部25(25-3U)は、上側第2層の樹脂層24(24-2U)に形成されている開口部28(28-2U)と連通している。この開口部28(28-2U)は、上側第2層の配線層23(23-2U)に形成されている開口パターン26(26-2U)の開口部25(25-2U)と連通している。この開口部25(25-2U)は、上側第1層の樹脂層24(24-1U)に形成されている開口部28(28-1U)と連通している。この開口部28(28-1U)は、第1層の配線層23(23-1U)に形成されている開口パターン26(26-1U)の開口部25(25-1U)と連通している。この開口部25(25-1U)は、コア基板21に形成されている開口部27と連通している。

## 【0022】

コア基板21から下側の配線層23(23-1L、23-2L、23-3L)および樹脂層24(24-1L、24-2L)も、上側の配線層23(23-1U、23-2U、23-3U)および樹脂層24(24-1U、24-2U)と同様の構成となる。開口部27は、コア基板21から下側の第1層の配線層23(23-1L)に形成されている開口パターン26(26-1L)の開口部25(25-1L)と連通している。この開口部25(25-1L)は、下側第1層の樹脂層24(24-1L)に形成されている開口部28(28-1L)と連通している。この開口部28(28-1L)は、下側2層の配線層23(23-2L)に形成されている開口パターン26(26-2L)の開口部25(25-2L)と連通している。この開口部25(25-2L)は、下側2層の樹脂層24(24-2L)に形成されている開口部28(28-2L)と連通している。この開口部28(28-2L)は、下側3層の配線層23(23-3L)に形成されている開口パターン26(26-3L)の開口部25(25-3L)と連通している。したがって、開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)、27、28(28-1U、28-2U、28-1L、28-2L)を有する穴部30は、配線基板20を貫通している。

## 【0023】

本実施形態における穴部30は、配線パターン22(22-1U、22-2U、22-

3 U、22-1L、22-2L、22-3L)を避けて樹脂層に形成されている。この穴部30の内壁(内部)では、深さ方向に金属層(開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L))が樹脂層と交互に積層されるようになっている。すなわち、熱膨張係数が高い樹脂層に対して、それよりも低い金属層を挟むようにして穴部30を形成している。よって、高温環境下での樹脂層の膨張を、金属層により抑制できる。

#### 【0024】

この開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)によって、穴部30に電子部品40が埋め込まれた状態で高温環境下となつた場合であつても、穴部30の内壁の樹脂層が穴部30の内方へ膨張することによる電子部品40へのストレスを低減することができる。このように、穴部30を有する配線基板20であつても、穴部30を構成する開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)を有する開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)を設けることで、信頼性を向上することができる。

#### 【0025】

また、開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)は、電気的に浮遊(フローティング)しているので、穴部30に電子部品40を埋め込む際に電荷がチャージされない。また、開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)は、配線パターン22(22-1U、22-2U、22-3U、22-1L、22-2L、22-3L)とは電気的に分離されているので、信号の伝達の妨げとはならない。

#### 【0026】

また、本実施形態における半導体装置10は、高速性や信頼性に優れたものとなる。例えば、CPU(半導体チップ)を正確に高速動作させるために、スイッチング動作に伴う電源電圧の降下を補償するコンデンサ(デカップリングコンデンサ)が、CPUの近傍に実装される。これは、CPUとコンデンサとの間のインダクタンス成分を小さくして、コンデンサから高速に電荷をCPUに供給するためである。

#### 【0027】

本実施形態では、半導体チップ50をCPU、電子部品40をチップコンデンサ(チップキャパシタ)とした場合、半導体チップ50と電子部品40とが直接に接続(フリップチップ接続)されるので、インダクタンス成分を低減することができる。すなわち、半導体装置10は、高速性や信頼性に優れたものとなる。

#### 【0028】

次に、この穴部30を有する配線基板20の製造方法について説明する。製造工程中の配線基板20の断面を、図5～図11に模式的に示す。まず、図5に示すように、コア基板21に、厚さ方向に貫通する貫通孔を形成した後、その貫通孔に導体を充填し、スルーホール32を形成する。また、コア基板21の両面に第1層の配線層23(23-1U、23-1L)を形成する。なお、配線基板20は、コア基板21を中心として、上下対称に複数の配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)が形成されるので、説明を明解にするために、以下では、特に、上側について説明する。

#### 【0029】

コア基板21は、例えば、ガラスエポキシ系樹脂からなる。また、コア基板21の貫通孔は、例えば、ドリル加工によって形成される。また、スルーホール32および第1層の配線層23(23-1U)は、例えば、サブトラクティブ法やセミアディティブ法を用いて、コア基板21の貫通孔へ銅材の充填、およびコア基板21上への銅材の被膜によって形成される。

#### 【0030】

この第1層の配線層23(23-1U)には、半導体チップ50と電気的に接続される

配線パターン 22 (22 - 1U) と、配線パターン 22 (22 - 1U) とは電気的に分離され、開口部 25 (25 - 1U) を有する開口パターン 26 (26 - 1U) とが形成される。なお、このコア基板 21 の両面に形成された配線パターン 22 (22 - 1U, 22 - 1L) は、スルーホール 32 によって電気的に接続される。

## 【0031】

続いて、図 6 に示すように、第 1 層の配線層 23 (23 - 1U) およびコア基板 21 上に第 1 層の樹脂層 24 (24 - 1U) を形成した後、この樹脂層 24 (24 - 1U) に配線パターン 22 (22 - 1U) を露出する開口部 24a を形成する。樹脂層 24 (24 - 1U) は、例えば、ポリイミド系樹脂からなる樹脂フィルムをラミネートし、熱硬化させて形成される。また、樹脂層 24 (24 - 1U) の開口部 24a は、例えば、レーザ加工で形成される。

## 【0032】

続いて、第 1 層の配線層 23 (23 - 1U) と同様にして、図 7 に示すように、第 1 層の配線層 23 (23 - 1U) 上に、第 2 層の配線層 23 (23 - 2U) およびその上層の第 3 層の配線層 23 (23 - 3U) を形成する。

## 【0033】

第 2 層の配線層 23 (23 - 2U) は、例えば、セミアディティブ法を用いて、樹脂層 24 (24 - 1U) の開口部 24a (図 6 参照) への銅材の充填、および樹脂層 24 (24 - 1U) 上への銅材による被膜によって形成される。この第 2 層の配線層 23 (23 - 2U) では、半導体チップ 50 と電気的に接続される配線パターン 22 (22 - 2U) と、配線パターン 22 (22 - 2U) とは電気的に分離され、開口部 25 (25 - 2U) を有する開口パターン 26 (26 - 2U) とが形成される。第 1 層の配線パターン 22 (22 - 1U) と、第 2 層の配線パターン 22 (22 - 2U) とは、ビア (開口部 24a に埋め込まれた銅材) によって電気的に接続される。

## 【0034】

その後、同様にして、第 2 層の配線層 23 (23 - 2U) 上に第 2 層の樹脂層 24 (24 - 2U) を形成し、これにビア用の開口部を形成した後、第 3 層の配線層 23 (23 - 3U) を形成する。なお、本実施形態では、第 1 ~ 第 3 層の開口パターン 26 (26 - 1U, 26 - 2U, 26 - 3U, 26 - 1L, 26 - 2L, 26 - 3L) は、同一形状となるように形成されている。

## 【0035】

続いて、図 8 に示すように、コア基板 21 から第 3 層の配線層 23 (23 - 3U) (最上配線層) 上に、例えば、感光性のソルダレジストフィルムをラミネートした後、パターニングすることによって、開口部 31a、31b を有する絶縁層 31 (31 - U) を形成する。開口部 31a は、第 3 層の配線層 23 (23 - 3U) の配線パターン 22 (22 - 3U) を露出するものである。この開口部 31a で露出している配線パターン 22 (22 - 3U) が接続端子 (パッド) となる。また、開口部 31b は、第 3 層の配線層 23 (23 - 3U) の開口パターン 26 (26 - 3U) の一部を露出するものである。

## 【0036】

続いて、開口部 31b から露出する開口パターン 26 (26 - 3U) を画像認識させて配線基板を位置決めした後、図 9 に示すように、第 3 層の開口パターン 26 (26 - 3U) をマスクとして、その開口部 25 (25 - 3U) に対応する第 2 層の樹脂層 24 (24 - 2U) を除去する。これにより、第 3 層の開口パターン 26 (26 - 3U) の開口部 25 (25 - 3U) に連通する開口部 28 (28 - 2U) を第 2 層の樹脂層 24 (24 - 2U) に形成する。

## 【0037】

例えば、コア基板 21 の片面側 (図 9 中上側) から、レーザビームを照射し、第 3 層の開口パターン 26 (26 - 3U) 下の樹脂層 24 (24 - 2U) を除去する。なお、第 2 層の開口パターン 26 (26 - 2U) の開口部 25 (25 - 2U) 内の樹脂層 24 (24 - 2U) の除去は、第 3 層の開口パターン 26 (26 - 3U) をマスクとした場合と、第

2層の開口パターン26(26-2U)自体をマスクとした場合の両者が考えられる。このため、図9では、第2層の開口パターン26(26-2U)の開口部25(25-2U)内の樹脂層24(24-2U)も除去された場合も示している。

#### 【0038】

図12および図13は、開口パターン26およびそれに照射されるレーザビームを説明するための図であり、開口部25を示す平面図である。図12および図13に示す開口パターン26A、26Bでは、それぞれの開口部25(ハッチングを付している)の大きさは同じであるが、幅W1と幅W2の大きさが異なる。なお、開口パターン26の幅が異なっても、開口パターン26は開口部25に連通する開口部28を形成するマスクとして用いるので、レーザ加工時では、開口パターン26の外側にはレーザビームを照射しない。

#### 【0039】

図12は、レーザビームのビーム径を、矩形状の開口パターン26Aの内側(開口部25)の対角線の長さより大きく、外側の対角線の長さより小さくして、この開口パターン26Aに対応する樹脂層24をレーザ加工によって除去する場合である。この場合のレーザビームをB1として示す。一方、図13は、レーザビームのビーム径を、開口部25よりも小さくして、レーザ照射領域を走査させながら、複数回のレーザ照射により、この開口パターン26Bに対応する樹脂層24を除去し、樹脂層24に開口部28を形成する場合である。この場合のレーザビームをB2として示す。

#### 【0040】

例えば、図12に示すように、レーザビームB1の加工精度(機械位置決め精度)においては、実線や破線で示す位置にレーザビームB1がずれて照射される。しかしながら、本実施形態では、レーザビームB1を、開口パターン26の開口部25の領域を一度で照射することとしている。これにより、レーザビームB1の加工精度の影響を開口パターン26の幅W1で排除し、開口部25に連通する開口部28を形成している。また、図13に示すレーザビームB2は複数照射されることとなるが、同様にレーザビームB2の加工精度の影響を開口パターン26の幅W2で排除している。

#### 【0041】

このように、本実施形態では、図12および図13に示したようなレーザビームB1、B2であっても、その加工精度を含まずに、開口部28(穴部30)の形成をすることができる。すなわち、配線層23(開口パターン26)のパターニング精度によって位置決めされた箇所に、穴部30を形成することができるようになる。したがって、本実施形態によれば、配線基板20において、位置精度の高い穴部30を形成することができる。

#### 【0042】

また、図12に示す場合は、図13に示す場合が複数のレーザビームB2を照射するのに対して、一度のレーザビームB1を照射するものである。このため、レーザビームB1を用いることで製造時間を短縮することができる。一方、レーザビームB1の径に対して、レーザビームB2の径は小さいため、レーザビームのズレを考慮したマージン幅を小さくすることができるので、図13に示す幅W2は、図12に示す幅W1より小さくすることができます。このため、開口パターン26やその周囲の接続端子(配線パターン22)を配置するデザインルールの自由度が向上する(図4参照)。

#### 【0043】

続いて、同様にレーザ加工によって、図10に示すように、第3層の配線層23(23-3U)よりも下層の第2層の配線層23(23-2U)の開口パターン26(26-2U)をマスクとして、その開口部25(25-2U)に対応する第1層の樹脂層24(24-1U)を除去する。これにより、第2層の開口パターン26(26-2U)の開口部25(25-2U)に連通する開口部28(28-1U)を第1層の樹脂層24(24-1U)に形成する。また、第2層の配線層23(23-2U)よりも下層の第1層の配線層23(23-1U)の開口パターン26(26-1U)をマスクとして、その開口部25(25-1U)に対応するコア基板21(樹脂層)を除去する。すなわち、第1層の開口パターン26(26-1U)の開口部25(25-1U)に連通する開口部27をコア

基板 2 1 に形成する。

【 0 0 4 4 】

続いて、同様にレーザ加工によって、図 1 1 に示すように、コア基板 2 1 から下側へ第 1 層の開口パターン 2 6 ( 2 6 - 1 L ) をマスクとして、その開口部 2 5 ( 2 5 - 1 L ) に対応する第 1 層の樹脂層 2 4 ( 2 5 - 1 L ) を除去する。また、コア基板 2 1 から下側へ第 2 層の開口パターン 2 6 ( 2 6 - 2 L ) をマスクとして、その開口部 2 5 ( 2 5 - 2 L ) に対応する第 2 層の樹脂層 2 4 ( 2 4 - 2 L ) を除去する。

【 0 0 4 5 】

これにより、コア基板 2 1 の開口部 2 7 、コア基板 2 1 の上側および下側における第 1 から第 3 層の開口パターン 2 6 ( 2 6 - 1 U 、 2 6 - 2 U 、 2 6 - 3 U 、 2 6 - 1 L 、 2 6 - 2 L 、 2 6 - 3 L ) の開口部 2 5 ( 2 5 - 1 U 、 2 5 - 2 U 、 2 5 - 3 U 、 2 5 - 1 L 、 2 5 - 2 L 、 2 5 - 3 L ) 、第 1 および第 2 層の樹脂層 2 4 ( 2 4 - 1 U 、 2 4 - 2 U 、 2 4 - 1 L 、 2 4 - 2 L ) の開口部 2 8 ( 2 8 - 1 U 、 2 8 - 2 U 、 2 8 - 1 L 、 2 8 - 2 L ) を有する穴部 3 0 を形成することができる（図 3 、図 1 1 参照）。すなわち、厚さ方向に深さのある穴部 3 0 を含む配線基板 2 0 を形成することができる。

【 0 0 4 6 】

また、本実施形態では、図 9 ~ 図 1 1 を参照して説明したレーザ加工の工程は、同一工程で行っている。すなわち、図 9 ~ 図 1 1 の工程では、一層の樹脂層毎に開口部を形成しているが、コア基板を含め、一度に配線基板を貫通する開口部を形成しても良い。これにより、製造時間を短縮することができる。

【 0 0 4 7 】

また、複数の配線層 2 3 ( 2 3 - 1 U 、 2 3 - 2 U 、 2 3 - 3 U 、 2 3 - 1 L 、 2 3 - 2 L 、 2 3 - 3 L ) のそれぞれに開口パターン 2 6 ( 2 6 - 1 U 、 2 6 - 2 U 、 2 6 - 3 U 、 2 6 - 1 L 、 2 6 - 2 L 、 2 6 - 3 L ) を形成しなくとも、コア基板 2 1 の上側における第 3 層の配線層 2 3 ( 2 3 - 3 U ) ( 最上配線層 ) のみに開口パターン 2 6 ( 2 6 - 3 U ) を形成し、レーザ加工を行っても穴部 3 0 を形成することができる。なお、マスクを用いたレーザ加工では、マスク（開口パターン 2 6 ( 2 6 - 3 U ) ）のエッジからテープ状に広がるように被対象物（樹脂層 2 4 ( 2 4 - 1 U 、 2 4 - 2 U 、 2 4 - 1 L 、 2 4 - 2 L ) 、コア基板 2 1 ）が除去されてしまうことも考えられる。そこで、本実施形態では、複数の配線層 2 3 ( 2 3 - 1 U 、 2 3 - 2 U 、 2 3 - 3 U 、 2 3 - 1 L 、 2 3 - 2 L 、 2 3 - 3 L ) のそれぞれに形成した同一形状の開口パターン 2 6 ( 2 6 - 1 U 、 2 6 - 2 U 、 2 6 - 3 U 、 2 6 - 1 L 、 2 6 - 2 L 、 2 6 - 3 L ) をマスク（図 4 参照）としたレーザ加工を行うことで、より寸法精度を高くして、厚さ方向に断面が均一となるような穴部 3 0 を形成している。

【 0 0 4 8 】

なお、第 1 層から第 3 層のそれぞれの開口パターン 2 6 ( 2 6 - 1 U 、 2 6 - 2 U 、 2 6 - 3 U 、 2 6 - 1 L 、 2 6 - 2 L 、 2 6 - 3 L ) の開口部 2 5 ( 2 5 - 1 U 、 2 5 - 2 U 、 2 5 - 3 U 、 2 5 - 1 L 、 2 5 - 2 L 、 2 5 - 3 L ) の形状を異ならせて、それらをマスクとして樹脂層 2 4 ( 2 4 - 1 U 、 2 4 - 2 U 、 2 4 - 1 L 、 2 4 - 2 L ) 、コア基板 2 1 を除去することによって、所望の形状の穴部 3 0 を形成することもできる。本実施形態では、穴部 3 0 は電子部品 4 0 を埋め込む（後述する）ために形成されている。このため、例えば、埋め込み始め側（半導体チップ 5 0 の実装面とは反対面側）の開口パターン 2 6 ( 2 6 - 3 L ) の開口部 2 5 ( 2 5 - 3 L ) を広くし、埋め込み終わり側（半導体チップ 5 0 の実装面側）の開口パターン 2 6 ( 2 6 - 3 U ) の開口部 2 5 ( 2 5 - 3 U ) を狭くすることもできる。これにより、穴部 3 0 へ電子部品 4 0 の埋め込みが容易になると共に、穴部 3 0 へ電子部品 4 0 を固定する（嵌め込む）ことが容易になる。

【 0 0 4 9 】

次に、半導体装置 1 0 （図 3 参照）の製造方法について説明する。製造工程中の半導体装置 1 0 の断面を図 1 4 および図 1 5 に模式的に示す。

【 0 0 5 0 】

まず、図14に示すように、穴部30を有する配線基板20を準備した後、この配線基板20に半導体チップ50を実装する。半導体チップ50が実装される配線基板20では、穴部30が配線基板20を貫通して形成され、チップ実装面側の接続端子にはプリソルダとしてバンプが形成されている。また、半導体チップ50では、接続端子51にバンプ54aが形成されている。このため、配線基板20に半導体チップ50をフリップチップ接続することができる。この半導体チップ50のバンプ54aと、配線基板20のチップ実装面に形成されているプリソルダとが接合してなる接続部52によって、配線基板20の配線パターン22(22-3U)に半導体チップ50が電気的に接続される。

#### 【0051】

本実施形態では、穴部30を覆うように半導体チップ50が配線基板20に実装される。このため、穴部30に対応する半導体チップ50の接続端子51(バンプ54a)は接続されないが、その周囲の接続端子51は、配線基板20の接続端子(配線パターン22(22-3U))と電気的に接続される。

#### 【0052】

続いて、図15に示すように、半導体チップ50が接続された面(チップ実装面)とは反対面(裏面)側から配線基板20の穴部30に電子部品40を、穴部30の内壁に接して埋め込んで、電子部品40を半導体チップ50に電気的に接続する。例えば、電子部品40の接続端子41(パッド)には、電極バンプが形成されており、半導体チップ50の接続端子51(バンプ54a)に電子部品40をフリップチップ接続することができる。

#### 【0053】

その後、半導体チップ50と、配線基板20および電子部品40との間にアンダーフィル樹脂53を充填して、半導体装置10(図3参照)が略完成する。本実施形態では、穴部30の内壁に接して電子部品40を埋め込んでいるので、アンダーフィル樹脂53が電子部品40の裏面(接続端子41が形成されている面とは反対面)から流れ出ることを防止している。

#### 【0054】

本実施形態における配線基板20の穴部30は、レーザ加工の加工精度を排除して、配線基板20の配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)のパターニング精度で形成されるので、位置精度や寸法精度の高いものである。このため、配線基板20に半導体チップ50を実装した後、穴部30に電子部品40を埋め込んで、半導体チップ50に電子部品40を接合(電気的に接続)することができる。

#### 【0055】

##### (実施形態2)

前記実施形態1では、厚さ方向に貫通する穴部30を有する配線基板20およびそれを備えた半導体装置10に関する技術について説明した。本実施形態では、底部のある凹状の穴部30Aを有する配線基板20Aおよびそれを備えた半導体装置10Aに関する技術について説明する。なお、前記実施形態と重複する内容の説明は省略する場合がある。

#### 【0056】

まず、本発明の実施形態における穴部30Aを有する配線基板20Aおよびこれを備えた半導体装置10Aの構造について説明する。図16に本実施形態における配線基板20Aおよびこれを備えた半導体装置10Aの断面を模式的に示す。この半導体装置10Aは、配線基板20Aと、配線基板20Aの穴部30Aに埋め込まれて収納および搭載された電子部品40と、配線基板20Aに実装される半導体チップ50とを備えている。

#### 【0057】

配線基板20Aは、実装される半導体チップ50と電気的に接続される配線パターン22(22-1U、22-2U、22-3U、22-1L、22-2L、22-3L)を有する複数の配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)と、配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)が形成される複数の樹脂層24(24-1U、24-2U、24-

- 1 L、24 - 2 L)とを有している。複数の配線層 23 (23 - 1 U、23 - 2 U、23 - 3 U、23 - 1 L、23 - 2 L、23 - 3 L)は、中央部に位置するコア基板 21 の両面側(上下側)に、コア基板 21 から第1層、第2層、第3層の配線層 23 (23 - 1 U、23 - 2 U、23 - 3 U、23 - 1 L、23 - 2 L、23 - 3 L)で構成されている。また、複数の樹脂層 24 (24 - 1 U、24 - 2 U、24 - 1 L、24 - 2 L)は、コア基板 21 の両面側(上下側)に、コア基板 21 から第1層、第2層の樹脂層 24 (24 - 1 U、24 - 2 U、24 - 1 L、24 - 2 L)で構成されている。

#### 【0058】

コア基板 21 の上側(半導体チップ 50 の実装面側)において、第2層および第3層の配線層 23 (23 - 2 U、23 - 3 U)には、配線パターン 22 (22 - 2 U、22 - 3 U)とは電気的に分離され、開口部 25 (25 - 2 U、25 - 3 U)を有する開口パターン 26 (26 - 2 U、26 - 3 U)が形成されている。これら第2層および第3層の配線層 23 (23 - 2 U、23 - 3 U)よりも下層の第1層の配線層 23 (23 - 1 U)には、配線パターン 22 (22 - 1 U)とは電気的に分離され、開口部 25 (25 - 2 U、25 - 3 U)の開口面積よりも大きい平面形状の平面パターン 33 が形成されている。また、コア基板 21 の上側において、第1層および第2層の樹脂層 24 (24 - 1 U、24 - 2 U)には、開口パターン 26 (26 - 2 U、26 - 3 U)の開口部 25 (25 - 2 U、25 - 3 U)と連通する開口部 28 (28 - 1 U、28 - 2 U)が形成されている。

#### 【0059】

配線基板 20A には、これら開口パターン 26 (26 - 2 U、26 - 3 U)の開口部 25 (25 - 2 U、25 - 3 U)と、樹脂層 24 (24 - 1 U、24 - 2 U)の開口部 28 (28 - 1 U、28 - 2 U)とを含んでなる穴部 30A が、配線パターン 22 (22 - 2 U、22 - 3 U)を避けて厚さ方向に形成されている。また、本実施形態における穴部 30A は、底部を有する凹状となっており、その底部には、平面パターン 33 が設けられている。この平面パターン 33 に電子部品 40 が接して、穴部 30A に電子部品 40 (例えば、チップキャパシタ)が埋め込まれている。

#### 【0060】

本実施形態における穴部 30A の内壁(内部)では、深さ方向に金属層(開口パターン 26 (26 - 2 U、26 - 3 U)、平面パターン 33)が樹脂層 24 と交互に配置されるようになっている。すなわち、熱膨張係数が高い樹脂層に対して、それよりも低い金属層を挟むようにして穴部 30A を形成している。本実施形態によれば、穴部 30A に電子部品 40 が埋め込まれた状態で高温環境下となつた場合であつても、穴部 30A の内壁の樹脂層が膨張することによる電子部品 40 へのストレスを低減することができ、信頼性を向上することができる。

#### 【0061】

また、開口パターン 26 (26 - 2 U、26 - 3 U)および平面パターン 33 は、電気的に浮遊しているので、穴部 30A に電子部品 40 を埋め込む際に電荷がチャージされない。また、開口パターン 26 (26 - 2 U、26 - 3 U)および平面パターン 33 は、配線パターン 22 (22 - 1 U、22 - 2 U、22 - 3 U)とは電気的に分離されているので、信号の伝達の妨げとはならない。

#### 【0062】

また、配線基板 20A は、コア基板 21 の下側(半導体チップ 50 の実装面とは反対面側)であつて、穴部 30A の下方に配線パターン 22 (22 - 1 L、22 - 2 L、22 - 3 L)を設けている(引き回している)。前記実施形態 1 では、穴部 30 は配線基板 20 を貫通しているため、穴部 30 が形成される領域には、配線パターン 22 (22 - 1 L、22 - 2 L、22 - 3 L)を引き回すことができなかつた。しかしながら、本実施形態における配線基板 20A では、底部を有する凹状の穴部 30A とすることで、その下方に配線パターン 22 (22 - 1 L、22 - 2 L、22 - 3 L)を引き回すことができる。このため、配線基板 20A の小型化を図ることができ、さらに、半導体装置 10A の小型化も図ることができる。

## 【0063】

次に、この穴部30Aを有する配線基板20Aの製造方法について説明する。製造工程中の配線基板20Aの断面を図17、図18に模式的に示す。

## 【0064】

前記実施形態1で説明した技術を用いて、図17に示すように、コア基板21上に配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)、樹脂層24(24-1U、24-2U、24-1L、24-2L)および絶縁層31(31-U、31-L)を有する配線基板20Aを形成する。絶縁層31(31-U、31-L)にパターニングによって形成される開口部31aは、第3層の配線層23(23-3U、23-3L)の配線パターン22(22-3U、22-3L)を露出するものであり、開口部31bは、第3層の配線層23(23-3U)の開口パターン26の一部を露出するものである。

## 【0065】

続いて、開口部31bから露出する開口パターン26(26-3U)を画像認識させた後、図18に示すように、レーザ加工によって、第3層の開口パターン26(26-3U)をマスクとして、その開口部25(25-3U)に対応する第2層の樹脂層24(24-2U)を除去する。これにより、第3層の開口パターン26(26-3U)の開口部25(25-3U)に連通する開口部28(28-2U)を第2層の樹脂層24(24-2U)に形成する。

## 【0066】

次いで、レーザ加工によって、第2層の配線層23(23-2U)の開口パターン26(26-2U)をマスクとして、その開口部25(25-2U)に対応する第1層の樹脂層24(24-1U)を除去する。これにより、第2層の開口パターン26(26-2U)の開口部25(25-2U)に連通する開口部28(28-1U)を第1層の樹脂層24(24-1U)に形成する。

## 【0067】

これら第2層の樹脂層24(24-2U)の開口部28(28-2U)および第1層の樹脂層24(24-1U)の開口部28(28-1U)を形成するレーザ加工の工程は、同一工程で行っている。すなわち、図17、図18の工程では、一層の樹脂層毎に開口部を形成しているが、すべての樹脂層に一度に開口部を形成しても良い。

## 【0068】

ここで、本実施形態では、開口パターン26(26-2U、26-3U)が形成されている第2および第3層の配線層23(23-2U、23-3U)よりも下層の第1層の配線層23(23-1U)に平面パターン33を形成している。このため、平面パターン33がレーザ加工のストップとなり、穴部30Aの形成が停止する。したがって、配線基板20Aには、平面パターン33が底部となった穴部30Aが形成される。

## 【0069】

前記実施形態1と同様に、開口パターン26(26-2U、26-3U)のパターニング精度によって位置決めされた箇所に、穴部30Aを形成することができる。したがって、本実施形態によれば、配線基板20Aにおいて、位置精度の高い穴部30Aを形成することができる。また、本実施形態によれば、第3層、第2層の配線層23(23-3U、23-2U)のそれぞれに形成した同一形状の開口パターン26(26-3U、26-2U)をマスクとし、第1層の配線層23(23-1U)に形成した平面パターン33をストップとしたレーザ加工を行うことで、寸法精度の高い穴部30Aを形成することができる。

## 【0070】

次に、半導体装置10Aの製造方法について説明する。製造工程中の半導体装置10Aの断面を図19～図21に模式的に示す。

## 【0071】

まず、図19に示すように、底部を有する凹状の穴部30Aを有する配線基板20Aを

準備した後、この配線基板 20A の穴部 30A に電子部品 40 を埋め込む。本実施形態では、電子部品 40 を穴部 30A の内壁に接して埋め込んでいる。これは、電子部品 40 の平面形状（接続される半導体チップ 50 と対向する面の形状）と、穴部 30A の平面形状（深さ方向と交差する面の形状）とが同一であるため、可能となっている。

#### 【0072】

また、本実施形態では、電子部品 40 を穴部 30A の底部に接して埋め込んでいる。すなわち、穴部 30A の底部によって電子部品 40 が支持されている。このため、電子部品 40 に半導体チップ 50 の実装を容易に行うことができる。また、穴部 30A の形成の際、平面パターン 33 をストップとして用いているので、穴部 30A の深さを寸法精度良く形成することができる。

#### 【0073】

続いて、図 20 に示すように、チップ実装面側で絶縁層 31 (31-U) から露出している配線パターン 22 (22-3U) (パッド) にプリソルダとしてバンプ 54b を形成し、また、電子部品 40 の接続端子 41 にプリソルダとしてバンプ 54c を形成する。

#### 【0074】

続いて、図 21 に示すように、電子部品 40 が埋め込まれた配線基板 20A に半導体チップ 50 を実装する。半導体チップ 50 では、接続端子 51 にバンプが形成されており、配線基板 20A に半導体チップ 50 をフリップチップ接続することができる。半導体チップ 50 のバンプと、配線基板 20A のバンプ 54b とが接合してなる接続部 52 によって、配線基板 20A の配線パターン 22 (22-3U) に半導体チップ 50 が電気的に接続される。また、半導体チップ 50 のバンプと、電子部品 40 のバンプ 54c とが接合してなる接続部 52 によって、電子部品 40 の接続端子 41 に半導体チップ 50 が電気的に接続される。

#### 【0075】

その後、半導体チップ 50 と、配線基板 20A および電子部品 40 との間にアンダーフィル樹脂 53 を充填して、半導体装置 10A (図 16 参照) が略完成する。

#### 【0076】

本実施形態における配線基板 20A の穴部 30A は、レーザ加工の加工精度を排除して、配線基板 20A の配線層 23 (23-2U, 23-3U) のパターニング精度で形成されるので、位置精度や寸法精度の高いものである。このため、配線基板 20A の穴部 30A で、電子部品 40 の正確な位置出しを行える。

#### 【0077】

##### (実施形態 3)

前記実施形態 1 では、絶縁層 31 (31-U) の開口部 31b から露出する開口パターン 26 (26-3U) (図 8 参照) を画像認識させて配線基板を位置決めした後、開口パターン 26 (26-1U, 26-2U, 26-3U, 26-1L, 26-2L, 26-3L) をマスクとしたレーザ加工によって穴部 30 を形成する場合について説明した。本実施形態では、アライメントマークのみを画像認識させて、穴部 30 を形成する場合について説明する。なお、前記実施形態と重複する内容の説明は省略する場合がある。

#### 【0078】

前記実施形態 1 で図 7 を参照して説明した工程の後、図 22 に示すように、第 3 層の配線層 23 (23-3U) 上に、例えば、感光性のソルダレジストフィルムをラミネートした後、パターニングすることによって開口部 31a を有する絶縁層 31A (31-U, 31-L) を形成する。この開口部 31a は、第 3 層の配線層 23 (23-3U) の配線パターン 22 (22-3U) を露出するものである。この開口部 31a で露出している配線パターン 22 (22-3U) が接続端子 (パッド) となる。また、絶縁層 31A (31-U) のパターニングと共に、半導体チップ搭載等に用いるアライメントマーク (図示せず) も形成される。

#### 【0079】

続いて、アライメントマークを画像認識させて配線基板を位置決めした後、レーザ加工

によって、図23に示すように、配線基板20の厚さ方向に貫通する穴部30を形成する。穴部30が形成される位置は、アライメントマークを参照して開口パターン26(26-3U)の開口部25(25-3U)の位置と一致させる。このため、前記実施形態1のように、第3層の開口パターン26(26-3U)を画像認識させなくとも、レーザ加工によって、位置決めされた領域の絶縁層31A(31-U)が除去されて第3層の開口パターン26(26-3U)が露出される。

#### 【0080】

その後は、前記実施形態1で図9～図11を参照して説明した技術を用いることによって、穴部30を形成することができる。また、前記実施形態1で説明したように、穴部30を有する配線基板20を用いて、半導体装置10を製造することもできる(図3、図14、図15参照)。

#### 【0081】

本実施形態では、前記実施形態1と同様に、レーザビームの加工精度の影響を開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)で排除している。このため、マスクとなる開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)が露出していないとも、アライメントマークで位置決めした領域をレーザ加工で除去することによって、開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)の開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)の位置に穴部30を形成することができる。すなわち、パターニング精度内で形成された開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)を有する開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)をマスクとした加工処理によって、位置精度の高い穴部30を形成することができる。

#### 【0082】

なお、本実施形態の技術は、前記実施形態2の技術にも適用することができる。すなわち、凹状の穴部30Aを形成する際にも適用することができる。

#### 【0083】

##### (実施形態4)

前記実施形態1で説明した半導体装置10は、半導体チップ50と接続される一面側に接続端子41を有する電子部品40を備えたものである(図3参照)。これに対して、本実施形態における半導体装置10Bは、図24に示すように、半導体チップ50と接続される一面側およびその反対の他面側のそれぞれに接続端子41a、41bを有する電子部品40Aを備えたものである。以下では、前記実施形態と相違する点を説明する。

#### 【0084】

電子部品40Aは、例えばキャパシタなどの電気部品である。この電子部品40Aの接続端子41aは、接続部52を介して半導体チップ50の接続端子51と電気的に接続されている。また、電子部品40Aの接続端子41bには、バンプ54eが形成されている。このバンプ54eは、配線基板20に形成されているバンプ54dと共に、半導体装置10Bが他の配線基板へ実装される際の外部接続端子となるものである。

#### 【0085】

また、電子部品40Aは、配線基板20を貫通するように穴部30に埋め込まれている。また、電子部品40Aを穴部30の内壁に接して埋め込むので、開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)の開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)の平面形状は、電子部品40Aの平面形状と同じ形状とし、電子部品40Aの平面視の面積と同じ開口の面積となっている。

#### 【0086】

本実施形態では、複数の配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)のそれぞれに形成した同一形状の開口パターン26(26-

- 1 U、2 6 - 2 U、2 6 - 3 U、2 6 - 1 L、2 6 - 2 L、2 6 - 3 L) をマスクとしたレーザ加工を行うことで、厚さ方向に断面が均一となるような穴部 3 0 を形成している。すなわち、開口パターン 2 6 (2 6 - 1 U、2 6 - 2 U、2 6 - 3 U、2 6 - 1 L、2 6 - 2 L、2 6 - 3 L) 形成のパターニング精度によって、寸法精度の高い穴部 3 0 を形成することができる。このため、穴部 3 0 を貫通するような電子部品 4 0 A であっても、半導体装置 1 0 B を構成することができる。

#### 【0 0 8 7】

##### (実施形態 5)

前記実施形態 1 で説明した半導体装置 1 0 は、配線基板 2 0 に 1 つの半導体チップ 5 0 を実装したものである(図 3 参照)。これに対して、本実施形態における半導体装置 1 0 C は、図 2 5 に示すように、電子部品 4 0 を中継基板(半導体基板)とし、2 つの半導体チップ 5 0 a、5 0 b 間を電気的に接続させて実装したものである。以下では、前記実施形態と相違する点を説明する。

#### 【0 0 8 8】

複数の半導体チップ間の電気的な接続には、微細化された配線パターンが必要である。よって、半導体装置 に用いられるような配線基板(有機基板)に形成される配線パターンでは、対応することができない場合がある。

#### 【0 0 8 9】

そこで、本実施形態では、半導体チップ 5 0 a、5 0 b 間を電気的に接続する配線パターンのみを半導体ウエハプロセス技術を用いてシリコンからなる中継基板(電子部品 4 0 )に形成している。このため、半導体チップ 5 0 a、5 0 b 間の接続を行う中継基板として、配線基板(有機基板)より微細な配線パターンを有するものを提供することができる。また、半導体装置 1 0 C では、中継基板を介す必要のない接続は、配線基板 2 0 (有機基板)と半導体チップ 5 0 a、5 0 b とを直接接続することとしている。

#### 【0 0 9 0】

また、本実施形態では、複数の半導体チップ 5 0 a、5 0 b を先に配線基板 2 0 に実装した後、位置精度および寸法精度の高い穴部 3 0 に電子部品 4 0 を埋め込んで、複数の半導体チップ 5 0 a、5 0 b の接続端子 5 1 と電子部品 4 0 の接続端子 4 1 とを接続部 5 2 で接続している。

#### 【0 0 9 1】

##### (実施形態 6)

前記実施形態 5 で説明した半導体装置 1 0 C は、半導体チップ 5 0 a、5 0 b と接続される一面側に接続端子 4 1 を有する電子部品 4 0 を備えたものである(図 2 5 参照)。これに対して、本実施形態における半導体装置 1 0 D は、図 2 6 に示すように、半導体チップ 5 0 a、5 0 b と接続される一面側およびその反対の他面側のそれぞれに接続端子 4 1 a、4 1 b を有する電子部品 4 0 A を備えたものである。以下では、前記実施形態 5 と相違する点を説明する。

#### 【0 0 9 2】

電子部品 4 0 A は、例えば、シリコン基板に貫通電極を設け、接続端子 4 1 a と接続端子 4 1 b を接続した中継基板である。この電子部品 4 0 A は、一面側で半導体チップ 5 0 a、5 0 b と接続され、他面側で半導体チップ 5 0 c と接続されるものである。すなわち、配線基板 2 0 には、その一面側で半導体チップ 5 0 a、5 0 b が実装され、他面側で半導体チップ 5 0 c が実装される。

#### 【0 0 9 3】

この電子部品 4 0 A の接続端子 4 1 a は、接続部 5 2 を介して半導体チップ 5 0 a、5 0 b の接続端子 5 1 と電気的に接続されている。また、電子部品 4 0 A の接続端子 4 1 b は、接続部 5 2 を介して半導体チップ 5 0 c の接続端子 5 1 と電気的に接続されている。

#### 【0 0 9 4】

穴部 3 0 を有する配線基板 2 0 の一面側に半導体チップ 5 0 a、5 0 b を実装した後、配線基板 2 0 の他面側から穴部 3 0 に電子部品 4 0 A を埋め込んで、半導体チップ 5 0 a

、50bに電子部品40Aを接続する。次いで、配線基板20の他面側の配線層23(23-3L)(接続パッド)に半導体チップ50cを実装すると共に、電子部品40Aの接続端子41bに半導体チップ50cの接続端子51を接続する。このようにして、半導体装置10Dを製造することができる。

#### 【0095】

本実施形態では、配線基板20における穴部30が、位置精度および寸法精度の高いものであるため、その穴部30に埋め込まれた電子部品40Aと、複数の半導体チップ50a、50b、50cとを正確に位置合わせし、接続することができる。

#### 【0096】

##### (実施形態7)

前記実施形態1で説明した開口パターン26(26-1U、26-2U、26-3U、26-1L、26-2L、26-3L)は、その開口部25(25-1U、25-2U、25-3U、25-1L、25-2L、25-3L)の平面形状を矩形状としたものである(図12参照)。これに対して、本実施形態における開口パターン26(26C)は、図27に示すように、開口部25の角部に、平面視において外側に凹むような凹部29が形成されたものである。以下では、前記実施形態と相違する点を説明する。

#### 【0097】

開口パターン26Cは、配線基板20の配線層23(23-1U、23-2U、23-3U、23-1L、23-2L、23-3L)に形成されるものであり、パターニング精度によって、図27に示すように、角部に円弧状の凹部29を形成することもできる。配線基板20では、開口パターン26Cをマスクとしたレーザ加工によって、貫通する穴部30が形成されるので、円弧状の凹部29も貫通して形成される。

#### 【0098】

本実施形態では、平面形状が矩形状の電子部品40の側面を穴部30に接して、穴部30に電子部品40を埋め込むこととしているが、電子部品40の角部は、凹部29によって接しない。このため、例えば、電子部品40が穴部30の途中で詰まることによる製造歩留まりの低下を防止することができる。この凹部29のサイズは、電子部品40の角部が穴部30に接しなければ、できるだけ小さくても良い。このため、半導体チップ50と、電子部品40との間にアンダーフィル樹脂53を充填した場合であっても、アンダーフィル樹脂53は、凹部29を通って抜け出ることはない。

#### 【0099】

なお、凹部29の形状は、円弧状に限らず矩形状であっても良い。また、矩形状の開口部25の4箇所の角部に凹部29を設ける場合に限らず、例えば、対角の2箇所に設けても良い。

#### 【0100】

以上、本発明を実施形態に基づき具体的に説明したが、本発明は前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

#### 【0101】

例えば、前記実施形態では、リング状の開口パターンとして、平面形状が矩形状の開口パターンを適用した場合について説明したが、円形状や多角形状の開口パターンにも適用することができる。また、前記実施形態では、1つの開口部を有する場合について説明したが、複数の開口部を有する場合にも適用することができる。穴部の形状が、開口パターンの開口部の形状(パターン形状)となるので、種々のサイズや形状に対応することができる。また、その寸法公差も機械加工だけでは出せないものを達成することができる。

#### 【0102】

また、例えば、前記実施形態では、レーザ加工によって、配線基板に穴部を形成した場合について説明したが、サンドblast法によって、穴部を形成することもできる。

#### 【0103】

また、例えば、前記実施形態では、コア基板を有する配線基板に適用した場合について

説明したが、コア基板を有しない配線基板（いわゆるコアレス基板）にも適用することができる。

#### 【0104】

また、例えば、前記実施形態では、配線基板に形成された貫通孔（穴部）を、電子部品の埋め込み用として適用した場合について説明したが、半導体チップの放熱性を確保するためのサーマルビア用として適用することもできる。

#### 【0105】

また、例えば、電子部品としては、キャパシタ、抵抗、インダクタ等の受動素子や、メモリ、GPU、MCU、CPU等の能動素子、シリコン基板等に半導体プロセスで配線パターンを形成した中継基板、等を用いることができる。

#### 【符号の説明】

#### 【0106】

- 1 配線基板
- 2 穴部
- 3 a、3 b バンプ
- 4 半導体チップ
- 5、6 接続端子
- 7 電子部品
- 8 接続端子
- 10、10A、10B、10C、10D 半導体装置
- 20、20A 配線基板
- 21 コア基板
- 22 配線パターン
- 23 配線層
- 24 樹脂層
- 25 開口部
- 26、26A、26B、26C 開口パターン
- 27、28 開口部
- 29 凹部
- 30、30A 穴部
- 31、31A 絶縁層
- 32 スルーホール
- 33 平面パターン
- 40、40A 電子部品
- 41、41a、41b 接続端子
- 50、50a、50b、50c 半導体チップ
- 51 接続端子
- 52 接続部
- 53 アンダーフィル樹脂
- 54a、54b、54c、54d、54e バンプ