



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2011년02월15일  
(11) 등록번호 10-1014938  
(24) 등록일자 2011년02월08일

(51) Int. Cl.  
H01L 21/324 (2006.01) H01L 21/31 (2006.01)  
(21) 출원번호 10-2008-7026347  
(22) 출원일자(국제출원일자) 2007년03월30일  
심사청구일자 2008년10월28일  
(85) 번역문제출일자 2008년10월28일  
(65) 공개번호 10-2008-0113088  
(43) 공개일자 2008년12월26일  
(86) 국제출원번호 PCT/US2007/065650  
(87) 국제공개번호 WO 2007/118031  
국제공개일자 2007년10월18일  
(30) 우선권주장  
11/397,010 2006년04월03일 미국(US)

(73) 특허권자  
어플라이드 머티어리얼스, 인코포레이티드  
미국 95054 캘리포니아 산타 클라라 바우어스 애  
브뉴 3050  
(72) 발명자  
울젠, 크리스토퍼, 에스.  
미국 94536 캘리포니아 프레몬트 무어 드라이브  
38642  
(74) 대리인  
남상선

(56) 선행기술조사문헌  
KR1019990056733 A

전체 청구항 수 : 총 15 항

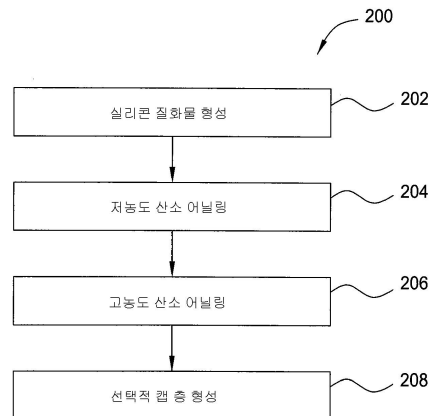
심사관 : 홍성의

(54) 다중 어닐링 단계를 사용하여 실리콘 산질화물 게이트 유전체의 형성

(57) 요약

챔버 내의 반도체 기판을 처리하는 방법은 2 단계 어닐링 공정을 사용하여 실리콘 산질화물을 형성하는 단계를 포함한다. 제 1 어닐링 단계는 약 1 내지 약 100 mTorr의 부분압을 가지는 산화 가스의 존재하에서 상기 실리콘 산질화물 필름을 어닐링하는 단계를 포함하며, 제 2 어닐링 단계는 약 1 slm의 유동률을 가지는 산소 가스로 상기 실리콘 산질화물 필름을 어닐링하는 단계를 포함한다. 상기 제 1 어닐링 단계는 상기 제 2 어닐링 단계보다 높은 챔버 온도와 높은 챔버 압력에서 수행된다.

대표도 - 도2



## 특허청구의 범위

### 청구항 1

반도체 기판의 처리 방법으로서,

실리콘 산질화물 필름을 형성하는 단계와,

1 mTorr 내지 100 mTorr의 부분압을 가지는 산화 가스의 존재하에서 상기 실리콘 산질화물 필름을 어닐링하는 단계, 및

0.5 Torr 내지 3.0 Torr의 부분압을 가지는 산소 가스로 상기 실리콘 산질화물 필름을 어닐링하는 단계를 포함하는,

반도체 기판의 처리 방법.

### 청구항 2

제 1 항에 있어서,

상기 실리콘 산질화물 필름을 형성하는 단계는 플라즈마 질화에 의해 수행되는,

반도체 기판의 처리 방법.

### 청구항 3

제 1 항에 있어서,

상기 1 mTorr 내지 100 mTorr의 부분압을 가지는 산화 가스의 존재하에서 상기 실리콘 산질화물 필름을 어닐링하는 단계는 700 °C 또는 그보다 높은 온도에서 수행되는,

반도체 기판의 처리 방법.

### 청구항 4

제 3 항에 있어서,

상기 1 mTorr 내지 100 mTorr의 부분압을 가지는 산화 가스의 존재하에서 상기 실리콘 산질화물 필름을 어닐링하는 단계는 1000 °C 내지 1100 °C에서 수행되는,

반도체 기판의 처리 방법.

### 청구항 5

제 1 항에 있어서,

상기 1 mTorr 내지 100 mTorr의 부분압을 가지는 산화 가스의 존재하에서 상기 실리콘 산질화물 필름을 어닐링하는 단계는 1 초 내지 120 초 동안 수행되는,

반도체 기판의 처리 방법.

### 청구항 6

제 1 항에 있어서,

상기 1 mTorr 내지 100 mTorr의 부분압을 가지는 산화 가스의 존재하에서 상기 실리콘 산질화물 필름을 어닐링하는 단계는 100 mTorr 내지 800 Torr의 챔버 압력에서 수행되는,

반도체 기판의 처리 방법.

### 청구항 7

제 1 항에 있어서,

상기 산화 가스는 산소, 아산화 질소, 산화 질소, 및 오존으로부터 선택되는 가스인,  
반도체 기판의 처리 방법.

#### 청구항 8

제 1 항에 있어서,  
상기 산화 가스는 산소인,  
반도체 기판의 처리 방법.

#### 청구항 9

제 1 항에 있어서,  
상기 1 mTorr 내지 100 mTorr의 부분압을 가지는 산화 가스의 존재하에서 상기 실리콘 산질화물 필름을 어닐링하는 단계는 상기 실리콘 산질화물 필름을 환원 가스로 어닐링하는 단계를 더 포함하는,  
반도체 기판의 처리 방법.

#### 청구항 10

제 9 항에 있어서,  
상기 환원 가스는 수소인,  
반도체 기판의 처리 방법.

#### 청구항 11

제 1 항에 있어서,  
상기 1 mTorr 내지 100 mTorr의 부분압을 가지는 산화 가스의 존재하에서 상기 실리콘 산질화물 필름을 어닐링하는 단계는 상기 실리콘 산질화물 필름을 불활성 가스로 어닐링하는 단계를 더 포함하는,  
반도체 기판의 처리 방법.

#### 청구항 12

제 1 항에 있어서,  
1 slm의 유동률을 가지는 산소 가스로 상기 실리콘 산질화물 필름을 어닐링하는 단계는 900 °C 내지 1100 °C에서 수행되는,  
반도체 기판의 처리 방법.

#### 청구항 13

제 1 항에 있어서,  
1 slm의 유동률을 가지는 산소 가스로 상기 실리콘 산질화물 필름을 어닐링하는 단계는 10 mTorr 내지 100 mTorr의 압력에서 수행되는,  
반도체 기판의 처리 방법.

#### 청구항 14

제 1 항에 있어서,  
상기 0.5 Torr 내지 3.0 Torr의 부분압을 가지는 산소 가스로 상기 실리콘 산질화물 필름을 어닐링하는 단계는

1 초 내지 120 초 동안 수행되는,  
반도체 기판의 처리 방법.

#### 청구항 15

실리콘 산질화물 필름을 가지며 챔버 내에 배열되는 반도체 기판을 어닐링하는 방법으로서,  
1000 °C 내지 1100 °C의 챔버 온도에서 상기 챔버의 내측으로, 산소, 아산화 질소, 산화 질소, 및 오존으로부터 선택되는 가스인 산화 가스를 1 내지 100 mTorr로 유동시키는 단계, 및  
1 slm의 유동률로 상기 챔버의 내측으로 산소 가스를 0.5 Torr 내지 3.0 Torr로 유동시키는 단계를 포함하며,  
상기 챔버의 내측으로 산화 가스를 1 내지 100 mTorr로 유동시키는 단계는 상기 챔버의 내측으로 산소 가스를 0.5 Torr 내지 3.0 Torr로 유동시키는 단계보다 더 높은 온도와 더 높은 챔버 압력에서 수행되며,  
상기 챔버의 내측으로 산화 가스를 1 내지 100 mTorr로 유동시키는 단계는 100 mTorr 내지 800 Torr의 챔버 압력에서 수행되는,  
실리콘 산질화물 필름을 가지며 챔버 내에 배열되는 반도체 기판을 어닐링하는 방법.

#### 청구항 16

삭제

#### 청구항 17

삭제

#### 청구항 18

삭제

#### 청구항 19

삭제

#### 청구항 20

삭제

### 명세서

#### 기술분야

[0001] 본 발명의 실시예들은 일반적으로 실리콘 산질화물 필름을 형성하는 단계를 포함하는 반도체 처리 방법에 관한 것이다. 더 구체적으로, 본 발명은 플라즈마 질화 및 2 단계 어닐링 공정을 사용하여 실리콘 산질화물 필름을 형성하는 방법에 관한 것이다.

#### 배경기술

[0002] 집적 회로와 트랜지스터의 소자 형상 geometries이 감소됨에 따라, 트랜지스터에 필요한 게이트 구동 전류는 증가한다. 트랜지스터의 게이트 구동 전류는 트랜지스터의 게이트 커패시터가 증가함에 따라 증가하며, 트랜지스터의 게이트 커패시터는  $k \cdot A/d$ 와 같으며, 여기서  $k$ 는 게이트 유전체(보통 실리콘 산화물)의 유전체 상수이고,  $d$ 는 유전체 두께이고  $A$ 는 게이트 접촉 면적이 알려져 있다. 유전체 두께를 감소시키고 게이트 유전체의 유전체 상수를 증가시키는 것은 게이트 커패시터와 구동 전류를 증가시키는 두 가지 방법이다.

[0003] 실리콘 이산화물( $\text{SiO}_2$ ) 유전체의 두께를 20 Å 미만으로 감소시키는 것과 같은 유전체의 두께를 감소시키고자 하는 시도가 있었다. 그러나, 두께 20 Å 미만의  $\text{SiO}_2$  유전체를 사용하는 것은 바람직하지 않은 성능과 내구성을 감소시키는 결과를 초래한다. 예를 들어, 붕소 도핑된 전극으로부터의 붕소가 얇은  $\text{SiO}_2$  유전체를 통해 하부 실리콘 기판의 내측으로 침투할 수 있다. 또한, 통상적으로 게이트 전류에 의해 소모된 전력량을 차례로 증가시

키는 게이트 누설 전류, 즉 터널링 전류(tunneling current)의 바람직하지 않은 증가가 존재한다. 얇은  $\text{SiO}_2$  게이트 유전체는 또한 네가티브 채널 금속 산화물 반도체(NMOS) 고온 캐리어 열화 및 포지티브 채널 금속 산화물 반도체(PMOS) 음 바이어스 온도 불안정(NBTI)에 민감할 수 있다.

[0004]  $\text{SiO}_2$  층의 질화는  $\text{SiO}_2$  유전체 층의 두께를 20 Å 미만으로 감소시키는 방법으로서 사용되어 왔다. 플라즈마 질화는 질소를 게이트 산화물과 결합시키는데 사용된다. 질화는 전극/산화물 인터페이스에 높은 질소 농도를 제공한다. 인터페이스에서의 높은 질소 농도는 게이트 산화물의 내측으로 붕소의 침투를 방지한다. 다른 한편으로, 벌크 게이트 산화물 유전체는 플라즈마 질화 공정 중에 질소로 가볍게 도프된다. 상기 벌크의 낮은 질소 농도는 시초 산화물보다 낮은 등가 산화물 두께(EOT)를 갖는 필름을 초래함으로써, 게이트 누설을 감소시킨다. 이는  $\text{EOT} < 12 \text{ Å}$ 를 갖는 유전체를 제공하는데 바람직하다.

[0005] 질화 후의 실리콘 산질화물을 어닐링하는 것은 채널 이동도를 개선하나 통상적인 어닐링 실리콘 산질화물 필름의 피크 트랜스컨덕턴스(transconductance)를 수행함으로써 관찰되는 것과 같이 EOT의 값에서 증가한다. 채널 이동도는 보다 높은 EOT 두께에서 보다 낮은 EOT 두께에서 더 열화된다. 또한, 보다 높은 EOT는 통상적으로 어닐링된 실리콘 산질화물 필름의 구동 전류를 감소시킨다. 따라서, 바람직한 채널 이동도, 구동 전류, 및 EOT를 갖는 필름을 제공하는 어닐링 공정이 필요하다.

### 발명의 상세한 설명

[0006] 본 발명은 소정의 채널 이동도와 구동 전류를 갖는 얇은 실리콘 산질화물 층을 형성하는 방법을 제공한다. 본 발명의 일 실시예에 따른 상기 방법은 산소, 아산화질소(nitrous oxide), 또는 산화 질소(nitric oxide)일 수 있는 1 내지 100 mTorr 산화 가스로 실리콘 산질화물을 어닐링하는 단계, 및 상기 실리콘 산질화물 필름을 약 1 slm 산소로 어닐링하는 단계를 포함한다. 1 내지 100 mTorr 산화 가스로 실리콘 산질화물을 어닐링하는 단계는 실리콘 산질화물 필름을 약 1 slm 산소로 어닐링하는 단계보다 높은 온도와 높은 압력에서 수행된다.

[0007] 진술한 본 발명의 특징들이 더욱 명확하게 이해될 수 있는 방식으로, 위에서 간단히 요약된 본 발명에 대해 첨부 도면에 도시된 몇몇 실시예들을 참조하여 더욱 상세히 설명된다. 그러나, 첨부된 도면은 단지 본 발명의 통상적인 실시예들만을 도시한 것이므로 본 발명의 범주를 한정하는 것으로 이해해서는 안되며 본 발명의 다른 균등하고 효과적인 실시예들이 있을 수 있다고 이해해야 한다.

### 실시예

[0011] 도 1은 본 발명의 다수의 실시예들에 따른 반도체 기판을 처리하기 위한 통합 툴(100)의 개략도이다. 통합 툴(100)의 일 예는 미국 산타클라라 소재의 어플라이드 머티리얼즈, 인코포레이티드로부터 이용가능한 게이트 스택 센츄라(등록 상표) 통합 툴이다. 통합 툴(100)은 로드록 챔버(102,104), 급속 가열 어닐링 또는 처리(RTP) 챔버(106,108), 디커플링 플라즈마 질화(DPN) 챔버(10), 증착 챔버(112) 및 냉각 챔버(114)를 포함한다. 통합 툴(100)은 또한 기판(118)을 특정 처리 챔버로, 그리고 처리 챔버로부터 이송하는데 사용되는 기판 처리 툴(116)을 포함한다.

[0012] 기판 처리 툴(116)은 각각의 주변 챔버들과 소통되게 중앙 이송 챔버 내에 위치된다. 로드록 챔버(102,104)는 처리될 기판을 수용한다. 증착 챔버(112)는 반도체 기판 상에 필름 또는 층을 형성하는데 사용될 수 있는 화학 또는 물리 기상 증착 챔버이다.

[0013] RTP 챔버(106,108)는 감압, 예를 들어 10 Torr 또는 그 미만에서 급속 열처리를 수행하도록 구성될 수 있는 챔버이다. 사용가능한 RTP 챔버로는 미국 산타클라라 소재의 어플라이드 머티리얼즈 인코포레이티드로부터 이용가능한 래디언스(RADIANCE) XE(등록 상표), 래디언스 XE 플러스(등록 상표), 및 래디언스(등록 상표) RTP 챔버가 포함된다.

[0014] 도 2는 어닐링된 실리콘 산질화물 필름을 형성하기 위한 공정(200)을 위한 흐름도이다. 최초로, 기판은 기판의 표면 상에 실리콘 산화물 층을 형성하도록 처리된다. 다음에, 실리콘 산화물은 단계(202) 중에 플라즈마 질화 또는 가열 질화와 같은 질화 공정으로 실리콘 산질화물 층을 형성하도록 처리된다. 플라즈마 질화를 사용하여 실리콘 산질화물을 형성하는 것에 대해 본 발명에 참조되고 2003년 6월 12일자로 출원된 미국 출원 번호 10/461,143호에 설명되어 있다.

[0015] 실리콘 산질화물 층이 형성된 후에, 실리콘 산질화물 층은 두 단계의 어닐링 공정이 수행된다. 어닐링 공정의 제 1 단계(204)는 약 100 mTorr 내지 약 800 Torr의 챔버 압력에서 약 1 내지 약 120 초 동안 약 700 °C 또는

그보다 높은 온도에서 수행된다. 어닐링 공정의 제 1 단계(204)는 불활성, 환원, 산화, 또는 조합 가스에 의해 수행된다. 불활성 가스는 질소, 헬륨, 및 아르곤을 포함한다. 환원 가스로는 수소가 포함된다. 산화 가스로는 산소, 아산화 질소, 산화 질소, 및 오존이 포함된다. 조합 가스로는 질소와 산소가 포함된다.

[0016] 부분압으로 주어지는 산소의 유동률은 산소의 부분압이며 챔버의 나머지 가스 유동은 질소와 같은 몇몇 다른 가스이다. 산소가 공급되는 경우에, 산소 유동률은 1 내지 100 mTorr의 산소 부분압을 제공하도록 선택된다. 산소 부분압은 제 1 어닐링 단계가 약 1000 °C에서 수행되는 경우에 바람직하게 약 1 내지 약 15 mTorr 산소이어야 한다. 산소 부분압은 제 1 어닐링 단계가 약 1050 °C에서 수행되는 경우에 바람직하게 약 10 내지 약 50 mTorr이다. 제 1 어닐링 단계가 약 1100 °C에서 수행되는 경우에, 산소 부분압은 바람직하게 약 75 내지 약 200 mTorr이다. 제 1 어닐링 단계에서 너무 많은 산소가 추가되면 과산화의 원인이 될 수 있으므로 바람직하지 않다.

[0017] 3 개의 상이한 열적 어닐링 온도에서 질소와 산소의 변화하는 유동률의 여러 조합을 사용하여 형성된 필름의 필름 특성을 비교하기 위해, 게이트 전류 밀도에 따른 포화 구동 전류가 관찰되었다. 포화 구동 전류는 제 1 어닐링 단계가 1050 °C에서 수행되었을 때 약 10 내지 약 50 mTorr 산소를 사용하는 공정을 위한 100 mA/mm<sup>2</sup>의 게이트 전류 밀도에서 가장 컸다.

[0018] 어닐링 공정의 제 2 단계(206)는 약 900 내지 약 1100 °C에서 약 10 mTorr 내지 약 100 mTorr의 감압 하에서 수행되었다. 제 2 단계(206)는 실리콘 산질화물EOT의 0.1 내지 약 2 Å 증가를 제공하도록 제어된다. 제 2 단계(206)는 실리콘 산질화물 EOT 내의 0.1 내지 약 2Å의 증가를 제공하도록 제어된다. 산소 또는 다른 산화 가스가 RTP 챔버의 내측으로 유입될 수 있다. 산화 가스는 산소, 아산화 질소, 산화 질소, 및 오존이 포함된다. 바람직한 제 2 어닐링 단계(206)에서, 산소는 약 0.5 Torr 내지 약 3.0 Torr의 산소 부분압을 제공하는 유동률에서 약 15 초 동안 챔버의 내측으로 유동된다. 일 예로서, 약 1 slm의 유동률이 이러한 범위 내의 산소 부분압을 제공하는데 사용될 수 있다.

[0019] 제 2 어닐링 단계(206) 이후에, 캡핑 층이 단계(208) 중에 합 틀의 다른 챔버 내에 있는 실리콘 산질화물의 표면 상에 형성될 수 있다. 추가의 처리가 통합 틀 내에서 수행될 수 있거나 기판이 다른 틀로 이송될 수 있다.

[0020] 도 3은 본 발명의 실시예들에 따른 공정들을 포함하는, 다양한 공정 조건들에서 형성되는 필름을 위한 유효 산화물 두께에 따른 포화 구동 전류의 그래프이다. 빈원은 15 초 동안 0.5 Torr 산소로 1000 °C에서 수행된 한 단계의 어닐링을 나타내며(각각의 어닐링 단계의 나머지는 질소임), 검정 원은 15초 동안의 질소로 1000 °C에서 수행된 제 1 어닐링 단계와 15초 동안 0.5 Torr 산소의 2 어닐링 단계로 수행된 것을 나타낸다. 검정색 삼각형은 45초 동안 질소로 1000 °C에서 수행된 제 1 어닐링 단계와 15초 동안 0.5 Torr 산소에서 수행된 제 2 어닐링 단계를 나타내며 검정색 사각형은 45 초 동안 질소로 950 °C에서 수행된 제 1 어닐링 단계와 15초 동안 0.5 Torr 산소로 수행된 제 2 어닐링 단계를 나타낸다. 이들 결과에 따라서, 본 발명의 실시예들에 따른 2 단계 공정은 1 단계 어닐링 공정 보다 양호하다. 또한 2 단계의 어닐링 공정의 제 1 단계에서 산소와 질소를 모두 사용하는 것이 바람직하다. 그러나, 전술한 실시예들은 바람직한 실시예라고 이해해야 하며 다른 실시예들이 본 발명의 범주 내에 있을 수 있다고 이해해야 한다.

[0021] 본 발명의 실시예들에 따른 다수의 공정 조건들에서 형성된 필름에 대한 온도에 따른 산소의 부분압이 관찰되었다. 제 1 어닐링 단계에서 산소에 의해 형성된 다수의 소자들은 1000, 1050, 및 1100 °C에서의 제 1 어닐링 단계에서 산소 없이도 허용가능했다. 이들 결과는 보다 높은 온도에서 제 1 어닐링 단계가 수행되는 동안에 산소를 추가하는 것은 그러한 어닐링 단계 중에 산소를 추가하지 않은 것에 비해서 훨씬 더 결함없는 소자를 제공하는 것으로 나타났다.

[0022] 전술한 설명이 본 발명의 실시예들에 관한 것이지만, 본 발명의 다른 추가의 실시예들이 본 발명의 기본 범주로부터 이탈함이 없이 창안될 수 있으며 본 발명의 범주는 다음의 청구의 범위에 의해 결정된다.

### 도면의 간단한 설명

[0008] 도 1은 반도체 기판을 처리하기 위한 통합 틀의 개략도이며,

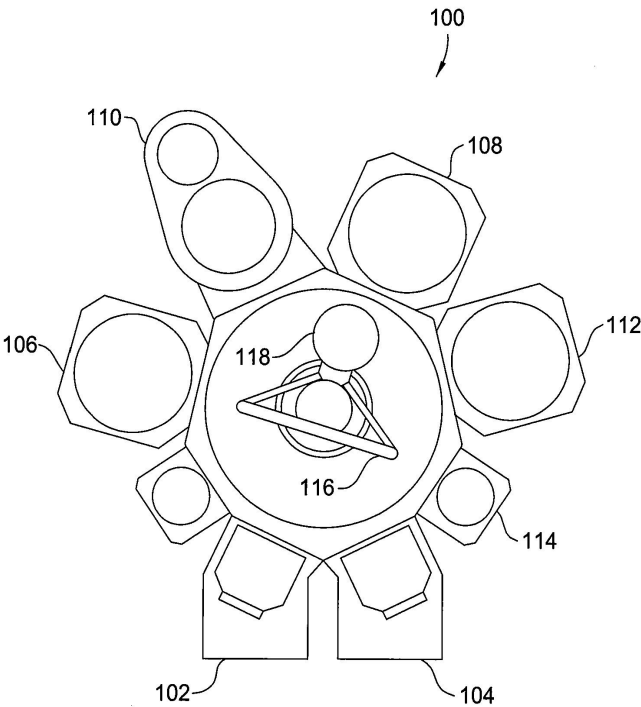
[0009] 도 2는 어닐링된 실리콘 산질화물 필름을 형성하기 위한 처리 단계의 흐름도이며,

[0010] 도 3은 두 단계의 어닐링 공정을 위한 두 단계 모두에 산소를 포함하는, 변화된 공정 조건에서 형성된 필름에

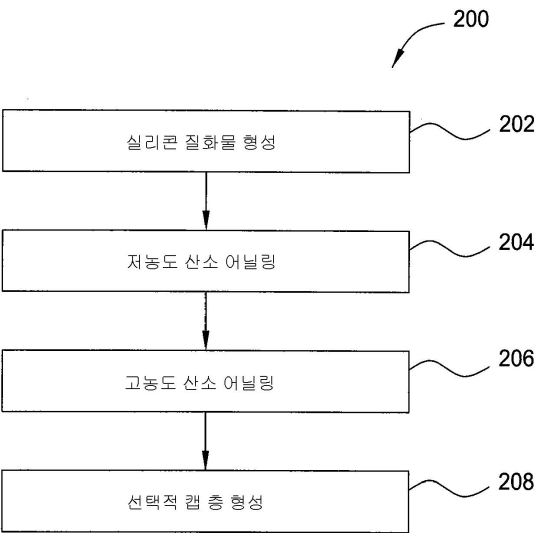
대한 유효 산화물 두께에 따른 포화 구동 전류에 대한 그래프이다.

도면

도면1



도면2



도면3

