(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年8月24日(24.08.2023)

WIPO | PCT

(10) 国際公開番号
WO 2023/157611 A1

(51) 国際特許分類:
H02M 1/36 (2007.01)　*H03K 17/06* (2006.01)
H02M 1/08 (2006.01)　*H03K 17/687* (2006.01)
H02M 3/00 (2006.01)

(21) 国際出願番号：　PCT/JP2023/002639

(22) 国際出願日：　2023年1月27日(27.01.2023)

(25) 国際出願の言語：　日本語

(26) 国際公開の言語：　日本語

(30) 優先権データ：
特願 2022-023591　2022年2月18日(18.02.2022)　JP

(71) 出願人: ローム株式会社 (**ROHM CO., LTD.**) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１番地 Kyoto (JP).

(72) 発明者: 佐藤 公信(**SATO Kiminobu**); 〒6158585 京都府京都市右京区西院溝崎町２１番地 ローム株式会社内 Kyoto (JP).

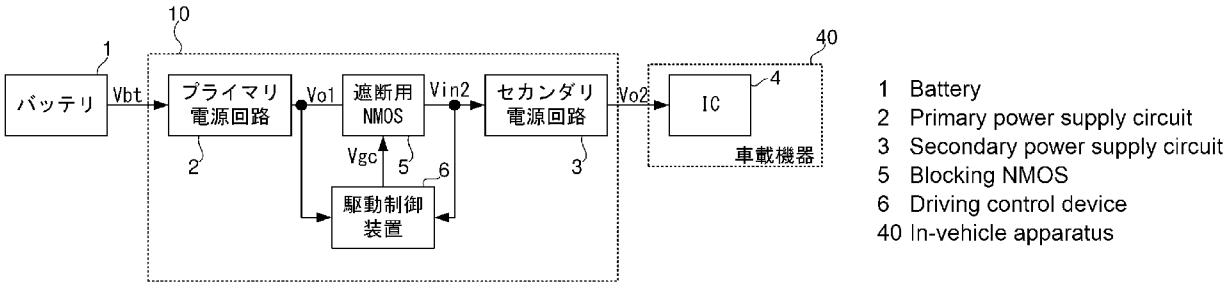
(74) 代理人: 弁理士法人 佐野特許事務所(**SANO PATENT OFFICE**); 〒5400032 大阪府大阪市中央区天満橋京町２－６天満橋八千代ビル別館５Ｆ Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,

(54) **Title:** DRIVING CONTROL DEVICE, IN-VEHICLE POWER SUPPLY SYSTEM, AND VEHICLE

(54) 発明の名称： 駆動制御装置、車載電源システム、および車両



(57) **Abstract:** This driving control device (6) is for driving and controlling a gate of a blocking NMOS transistor (5) disposed to be connectable between a first power supply circuit (2) and a second power supply circuit (3), the driving control device comprising: a voltage boosting circuit (61) which is configured to apply a gate control voltage (Vgc) to the gate; and a control unit (65) which is configured to, in a start control for the blocking NMOS transistor, control the current capability of the voltage boosting circuit by using a first current capability, and then to switch the current capability of the voltage boosting circuit to a second current capability that is higher than the first current capability.

(57) 要約：駆動制御装置（６）は、第１電源回路（２）と第２電源回路（３）との間を接続可能に配置される遮断用ＮＭＯＳトランジスタ（５）のゲートを駆動制御するための駆動制御装置であって、前記ゲートにゲート制御電圧（Ｖｇｃ）を印加するように構成される昇圧回路（６１）と、前記遮断用ＮＭＯＳトランジスタの起動制御において、起動時に前記昇圧回路の電流能力を第１電流能力に制御し、その後に前記昇圧回路の電流能力を前記第１電流能力よりも高い第２電流能力に切り替えるように構成される制御部（６５）と、を備える。

WO 2023/157611 A1

［続葉有］

ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一　国際調査報告（条約第21条(3)）

明　細　書

発明の名称 ： 駆動制御装置、車載電源システム、および車両

技術分野

[0001]　本開示は、駆動制御装置に関する。

背景技術

[0002]　従来、特に車載用電源装置として、入力電圧を所定の出力電圧に降圧するプライマリ電源回路と、プライマリ電源回路から上記出力電圧を供給されるセカンダリ電源回路と、を備えるものが知られている（例えば、特許文献１）。

先行技術文献

特許文献

[0003] 特許文献1：特開２０２０－２０２７１４号公報

発明の概要

発明が解決しようとする課題

[0004]　ここで、上記プライマリ電源回路と上記セカンダリ電源回路との間には、異常時に電源経路を遮断するためのＭＯＳトランジスタを挿入する場合がある。このようなＭＯＳトランジスタのゲートを駆動する起動時の制御には、改善の余地があった。

[0005]　本開示は、電源経路遮断用のＭＯＳトランジスタのゲートを駆動する起動時の制御を効果的に行うことが可能となる駆動制御装置を提供することを目的とする。

課題を解決するための手段

[0006]　例えば、本開示に係る駆動制御装置は、第１電源回路と第２電源回路との間を接続可能に配置される遮断用ＮＭＯＳトランジスタのゲートを駆動制御するための駆動制御装置であって、前記ゲートにゲート制御電圧を印加するように構成される昇圧回路と、前記遮断用ＮＭＯＳトランジスタの起動制御において、起動時に前記昇圧回路の電流能力を第１電流能力に制御し、その

後に前記昇圧回路の電流能力を前記第１電流能力よりも高い第２電流能力に切り替えるように構成される制御部と、を備える構成としている。

発明の効果

[0007] 本開示によれば、電源経路遮断用のＭＯＳトランジスタのゲートを駆動する起動時の制御を効果的に行うことが可能となる。

図面の簡単な説明

[0008] [図1]図１は、車載電源システムの構成を示すブロック図である。

[図2]図２は、参考例に係る起動制御の波形例を示す図である。

[図3]図３は、第１実施形態に係る駆動制御装置の構成を示すブロック図である。

[図4]図４は、昇圧回路の構成例を示す図である。

[図5]図５は、第１実施形態に係る起動制御における波形例を示す図である。

[図6]図６は、第２実施形態に係る駆動制御装置の構成を示すブロック図である。

[図7]図７は、第２実施形態に係る起動制御における波形例を示す図である。

[図8]図８は、第３実施形態に係る駆動制御装置の構成を示すブロック図である。

[図9]図９は、第３実施形態に係る起動制御における波形例を示す図である。

[図10]図１０は、車両の一構成例を示す外観図である。

発明を実施するための形態

[0009] 以下に本開示の例示的な実施形態について図面を参照して説明する。

[0010] ＜１．車載電源システムの構成＞

図１は、車載電源システム１０の構成を示すブロック図である。図１に示すバッテリ１、車載電源システム１０、および車載機器４は、車両に搭載される。なお、本開示の電源システムは、車載用途に限ることはない。

[0011] 車載電源システム１０は、プライマリ電源回路２と、セカンダリ電源回路３と、遮断用ＮＭＯＳトランジスタ５と、駆動制御装置６と、を備える。

[0012] プライマリ電源回路２の入力端は、バッテリ１の出力端に接続される。バ

ッテリ１の出力端から出力されるバッテリ電圧Ｖｂｔは、プライマリ電源回路２の入力端に入力される。バッテリ電圧Ｖｂｔは、例えば１２Ｖである。プライマリ電源回路２は、バッテリ電圧Ｖｂｔを降圧して、プライマリ電源回路２の出力端から出力電圧Ｖｏ１を出力する。プライマリ電源回路２は、例えばスイッチング電源回路により構成される。出力電圧Ｖｏ１は、例えば５Ｖである。

[0013] プライマリ電源回路２の出力端は、後述する遮断用ＮＭＯＳトランジスタ５を介してセカンダリ電源回路３の入力端に接続される。プライマリ電源回路２から出力された出力電圧Ｖｏ１は、遮断用ＮＭＯＳトランジスタ５を介して入力電圧Ｖｉｎ２としてセカンダリ電源回路３の入力端に入力される。セカンダリ電源回路３は、入力電圧Ｖｉｎ２を降圧して、セカンダリ電源回路３の出力端から出力電圧Ｖｏ２を出力する。セカンダリ電源回路３は、例えばＬＤＯ（Low Dropout）により構成される。出力電圧Ｖｏ２は、例えば１．２Ｖである。

[0014] ＩＣ（Integrated Circuit）４は、車載機器４０に含まれる。ＩＣ４には、セカンダリ電源回路３から出力電圧Ｖｏ２が供給される。

[0015] セカンダリ電源回路３は耐圧が低いため、プライマリ電源回路２により低圧の出力電圧Ｖｏ１に変換している。しかしながら、プライマリ電源回路２に異常が発生し、バッテリ電圧Ｖｂｔがセカンダリ電源回路３に印加されてしまった場合、セカンダリ電源回路３およびその後段のＩＣ４に悪影響が及ぶ可能性がある。

[0016] そこで車載電源システム１０では、遮断用ＮＭＯＳトランジスタ５および駆動制御装置６を設けている。遮断用ＮＭＯＳトランジスタ５は、Ｎチャネル型ＭＯＳＦＥＴ（metal-oxide-semiconductor field-effect transistor）により構成される。遮断用ＮＭＯＳトランジスタ５は、プライマリ電源回路２の出力端とセカンダリ電源回路３の入力端との間に接続される。

[0017] 駆動制御装置６は、遮断用ＮＭＯＳトランジスタ５のゲートを駆動制御するように構成される。駆動制御装置６は、ゲート制御電圧Ｖｇｃを遮断用Ｎ

ＭＯＳトランジスタ５のゲートに印加することで当該ゲートを駆動する。これにより、駆動制御装置６は、遮断用ＮＭＯＳトランジスタ５のオン状態／オフ状態を制御することができる。

[0018] 遮断用ＮＭＯＳトランジスタはＮチャネル型ＭＯＳＦＥＴにより構成されるため、ゲート制御電圧Ｖｇｃは、プライマリ電源回路２から出力される出力電圧Ｖｏ１よりも高い電圧にする必要がある。そのため、駆動制御装置６には、出力電圧Ｖｏ１を昇圧してゲート制御電圧Ｖｇｃに変換する昇圧回路（図１で不図示）が備えられる。

[0019] 駆動制御装置６は、セカンダリ電源回路３の入力端に入力される入力電圧Ｖｉｎ２の異常を検出すると、遮断用ＮＭＯＳトランジスタ５をオン状態からオフ状態へ切り替えることで、プライマリ電源回路２とセカンダリ電源回路３の間の電源経路を遮断する。これにより、セカンダリ電源回路３およびＩＣ４を保護することができる。

[0020] ＜２．遮断用ＮＭＯＳトランジスタの起動制御における課題＞

駆動制御装置６は、起動時に遮断用ＮＭＯＳトランジスタ５のゲートを駆動するためのゲート制御電圧Ｖｇｃを０Ｖから立ち上げる。このとき、立ち上げが急峻であると、遮断用ＮＭＯＳトランジスタ５がターンオン（オフ状態からオン状態への切り替え）したときに遮断用ＮＭＯＳトランジスタ５を介してセカンダリ電源回路３に含まれる入力コンデンサへ流れ込むラッシュ電流が発生する可能性がある。当該ラッシュ電流が発生すると、プライマリ電源回路２の異常動作を誘発する可能性がある。

[0021] そこで、ラッシュ電流の発生を抑制すべく、ゲート制御電圧Ｖｇｃを緩やかに立ち上げるソフトスタートを行うことが必要である。ここで、駆動制御装置６は、入力電圧Ｖｉｎ２を帰還してゲート制御電圧Ｖｇｃを帰還制御することで、ソフトスタートを行うことが考えられる。しかしながら、セカンダリ電源回路３およびＩＣ４の消費電流により電流能力が変わるため、遮断用ＮＭＯＳトランジスタ５のサイズおよび種類は固定ではない。そのため、上記のような帰還制御によるソフトスタートを行うことは困難である。

[0022] そこで、遮断用ＮＭＯＳトランジスタのサイズおよび種類に依らずにソフトスタートを行うため、ゲート容量の小さい遮断用ＮＭＯＳトランジスタ５にあわせてラッシュ電流を抑制するために、駆動制御装置６に備えられる昇圧回路の電流能力を低くすることが考えられる。この場合の起動制御の波形例を図２に示す。なお、図２においては、ゲート制御電圧Ｖｇｃ、および遮断用ＮＭＯＳトランジスタ５に流れる電流Ｉ５の波形を示す。

[0023] 図２の実線で示すように、ゲート制御電圧Ｖｇｃを０Ｖから緩やかに立ち上げると、ゲート制御電圧Ｖｇｃが閾値電圧Ｖｔｈを上回るときに遮断用ＮＭＯＳトランジスタ５がターンオンするが、電流Ｉ５にラッシュ電流が発生することが抑えられる。なお、図２の破線は、ソフトスタートを行わない場合（昇圧回路の電流能力が高い場合）の波形を示し、電流Ｉ５にラッシュ電流が発生している。

[0024] しかしながら、上記のようにソフトスタートを行った場合、図２に示すようにゲート制御電圧Ｖｇｃが上昇後の定常的な電圧（起動後の昇圧電圧）が低くなってしまい、遮断用ＮＭＯＳトランジスタ５のオン抵抗特性を十分に発揮できないという課題がある。

[0025] このような課題に鑑み、以下説明する本開示の実施形態では、起動時のラッシュ電流の抑制および起動後の遮断用ＮＭＯＳトランジスタ５のオン抵抗特性の両立を実現することを目的とする。

[0026] ＜３．第１実施形態＞

図３は、第１実施形態に係る駆動制御装置６の構成を示すブロック図である。図３に示す駆動制御装置６は、昇圧回路６１と、帰還抵抗６２と、コンパレータ６３と、ディスチャージ部６４と、制御部６５と、過電圧検出部６６と、記憶部６７と、を有する。

[0027] 昇圧回路６１は、プライマリ電源回路２（図１）から出力される出力電圧Ｖｏ１を昇圧してゲート制御電圧Ｖｇｃに変換し、遮断用ＮＭＯＳトランジスタ５のゲートに印加する。昇圧回路６１は、例えば図４に示すようなチャージポンプにより構成される。図４に示す昇圧回路６１は、ダイオードＤ１

，Ｄ２と、コンデンサＣ１，Ｃ２と、ドライバＤｒ１と、を有する。ダイオードＤ１のアノードには、出力電圧Ｖｏ１の印加端が接続される。ダイオードＤ１のカソードとダイオードＤ２のアノードとが接続されるノードには、コンデンサＣ１の一端が接続される。コンデンサＣ１の他端には、ドライバＤｒ１が接続される。ダイオードＤ２のカソードは、コンデンサＣ２の一端に接続される。コンデンサＣ２の他端は、グランド電位の印加端に接続される。ドライバＤｒ１が０Ｖと所定のドライブ電圧を切り替えて出力することで、コンデンサＣ２の一端には、出力電圧Ｖｏ１に上記所定のドライブ電圧を加算した電圧がゲート制御電圧Ｖｇｃとして生成される。例えば、出力電圧Ｖｏ１＝５Ｖ、上記所定のドライブ電圧＝５Ｖ、ダイオードＤ１，Ｄ２の順方向バイアスをＶｆとすると、ゲート制御電圧Ｖｇｃ＝１０Ｖ－２Ｖｆとなる。

[0028] 帰還抵抗６２は、昇圧回路６１から出力されるゲート制御電圧Ｖｇｃを分圧する抵抗である。コンパレータ６３は、帰還抵抗６２による分圧後の電圧を所定の基準電圧と比較し、比較結果を昇圧回路６１に出力する。昇圧回路６１は、上記分圧後の電圧が上記基準電圧を上回ると、停止される。これにより、ゲート制御電圧Ｖｇｃが安定的に制御される。

[0029] ディスチャージ部６４は、遮断用ＮＭＯＳトランジスタ５のゲートから電荷を放電させる回路である。制御部６５は、駆動制御装置６の各部を制御する。過電圧検出部６６は、入力電圧Ｖｉｎ２の過電圧を検出するように構成される。過電圧検出部６６により入力電圧Ｖｉｎ２の過電圧が検出されると、制御部６５は、ディスチャージ部６４に指令して遮断用ＮＭＯＳトランジスタ５のゲートから電荷を放電させる。これにより、遮断用ＮＭＯＳトランジスタ５をターンオフ（オン状態からオフ状態への切り替え）し、電源経路を遮断できる。

[0030] 記憶部６７には、後述するように起動制御に関するパラメータが記憶される。

[0031] このような第１実施形態に係る駆動制御装置６による遮断用ＮＭＯＳトラ

ンジスタ５の起動制御について、図５を参照して説明する。図５は、第１実施形態に係る起動制御における波形例を示す図である。なお、図５において、上段から順に、ゲート制御電圧Ｖｇｃ、出力電圧Ｖｏ１、入力電圧Ｖｉｎ２、および遮断用ＮＭＯＳトランジスタ５を流れる電流Ｉ５を示す。後述する図７および図９についても同様である。

[0032] 図５に示すように、タイミングｔ１でプライマリ電源回路２が起動し、出力電圧Ｖｏ１が０Ｖから立ち上りを開始する。その後、タイミングｔ２で、昇圧回路６１が起動し、遮断用ＮＭＯＳトランジスタ５のゲートに充電が開始され、ゲート制御電圧Ｖｇｃが０Ｖから立ち上りを開始する。ここでは、制御部６５により昇圧回路６１の電流能力は低く制御される。

[0033] 昇圧回路６１の電流能力の調整は、例えば図４に示すようなチャージポンプであれば、チャージポンプの駆動周波数を変化させることで行うことができる。チャージポンプの駆動周波数は、図４に示す構成の場合は、ドライバＤｒ１により出力を切り替える周波数である。駆動周波数が高いほど、電流能力は高くなる。

[0034] 昇圧回路６１の電流能力が低いため、ゲート制御電圧Ｖｇｃは、タイミングｔ２から緩やかに立ち上がり、ソフトスタートが行われる。そして、タイミングｔ３でゲート制御電圧Ｖｇｃが閾値電圧Ｖｔｈを上回ると、遮断用ＮＭＯＳトランジスタ５がターンオンし、電流Ｉ５が流れる。このとき、上記ソフトスタートのため、電流Ｉ５にラッシュ電流が発生することが抑制される。

[0035] タイミングｔ４で、ゲート制御電圧Ｖｇｃは、定常電圧Ｖｇｃ１となって安定する。その後、タイミングｔ５で、制御部６５は、昇圧回路６１の電流能力を高くするよう切り替える。ここで、制御部６５は、タイミングｔ２から経過時間をカウントしており、経過時間が所定の経過時間Ｔ５だけ経過したタイミングｔ５で、上記のように電流能力の切り替えを行う。すると、ゲート制御電圧Ｖｇｃは、急峻に立ち上がり、定常電圧Ｖｇｃ２で安定する。

[0036] このように本実施形態によれば、遮断用ＮＭＯＳトランジスタ５の起動時

には昇圧回路６１の電流能力を低くし、その後に昇圧回路６１の電流能力を高くするため、ソフトスタートによりラッシュ電流の発生を抑制しつつ、起動後のゲート制御電圧Ｖｇｃを定常電圧Ｖｇｃ２とすることができ、起動後の遮断用ＮＭＯＳトランジスタ５のオン抵抗特性を十分に発揮させることができる。また、本実施形態によれば、経過時間により電流能力の切り替えを行うので、ゲート制御電圧Ｖｇｃが定常電圧Ｖｇｃ１に達して安定してから定常電圧Ｖｇｃ２まで立ち上げることが容易となる。

[0037] なお、上記所定の経過時間Ｔ５は、記憶部６７にパラメータとして記憶される。このとき、使用される遮断用ＮＭＯＳトランジスタ５によってゲート制御電圧Ｖｇｃが定常電圧Ｖｇｃ１まで立ち上がるのに要する時間が異なるので、使用が想定される遮断用ＮＭＯＳトランジスタ５に応じた所定の経過時間を記憶部６７に記憶してもよい。

[0038] または、使用が想定される遮断用ＮＭＯＳトランジスタ５において、ゲート制御電圧Ｖｇｃが定常電圧Ｖｇｃ１まで立ち上がるのに要する最も長い時間よりも長い所定の経過時間を記憶部６７に記憶してもよい。

[0039] ＜４．第２実施形態＞

図６は、第２実施形態に係る駆動制御装置６の構成を示すブロック図である。図６に示す駆動制御装置６の構成では、第１実施形態（図３）と異なり、記憶部６７は不要である。また、制御部６５は、ゲート制御電圧Ｖｇｃを監視可能に構成される。

[0040] 図６に示す本実施形態に係る駆動制御装置６による遮断用ＮＭＯＳトランジスタ５の起動制御について、図７を参照して説明する。図７は、第２実施形態に係る起動制御における波形例を示す図である。

[0041] 図７に示す制御では、タイミングｔ３までは第１実施形態（図５）と同様である。制御部６５は、ゲート制御電圧Ｖｇｃを監視しており、ゲート制御電圧Ｖｇｃが所定の切替え用閾値電圧Ｔｈに達したことを検出すると（タイミングｔ６）、昇圧回路６１の電流能力を高くするように切り替える。これにより、タイミングｔ６からゲート制御電圧Ｖｇｃは急峻に立ち上がり、定

常電圧Ｖｇｃ２で安定する。切替え用閾値電圧Ｔｈは、閾値電圧Ｖｔｈよりも高く設定する。

[0042] このような本実施形態によっても、ソフトスタートによるラッシュ電流の抑制と、起動後の遮断用ＮＭＯＳトランジスタ５のオン抵抗特性の両立を実現することができる。また、本実施形態であれば、第１実施形態のような経過時間を記憶するための記憶部は不要となる。

[0043] ＜５．第３実施形態＞

図８は、第３実施形態に係る駆動制御装置６の構成を示すブロック図である。図８に示す駆動制御装置６の構成では、第１実施形態（図３）と異なり、記憶部６７は不要である。また、制御部６５は、プライマリ電源回路２から出力される出力電圧Ｖｏ１とセカンダリ電源回路３に入力される入力電圧Ｖｉｎ２を監視可能に構成される。

[0044] 図８に示す本実施形態に係る駆動制御装置６による遮断用ＮＭＯＳトランジスタ５の起動制御について、図９を参照して説明する。図９は、第３実施形態に係る起動制御における波形例を示す図である。

[0045] 図７に示す制御では、タイミングｔ３までは第１実施形態（図５）と同様である。制御部６５は、出力電圧Ｖｏ１と入力電圧Ｖｉｎ２を監視しており、タイミングｔ３で遮断用ＮＭＯＳトランジスタ５がターンオンするため、入力電圧Ｖｉｎ２は立ち上りを開始する。そして、制御部６５は、入力電圧Ｖｉｎ２が出力電圧Ｖｏ１に到達したことを検出すると（タイミングｔ７）、昇圧回路６１の電流能力を高くするように切り替える。これにより、タイミングｔ７からゲート制御電圧Ｖｇｃは急峻に立ち上がり、定常電圧Ｖｇｃ２で安定する。

[0046] このような本実施形態によっても、ソフトスタートによるラッシュ電流の抑制と、起動後の遮断用ＮＭＯＳトランジスタ５のオン抵抗特性の両立を実現することができる。また、本実施形態であれば、第１実施形態のような経過時間、あるいは第２実施形態のような切替え用閾値電圧Ｔｈの設定が不要となる。

[0047] ＜６．車両への適用＞

図１０は、先述したバッテリ１、車載電源システム１０、および車載機器４０を搭載した車両の一構成例を示す外観図である。図１０においては、車載機器４０の一例として、車両Ｘに搭載される車載機器Ｘ１１～Ｘ１７を示している。

[0048] 車載機器Ｘ１１は、エンジンに関連する制御（インジェクション制御、電子スロットル制御、アイドリング制御、酸素センサヒータ制御、及び、オートクルーズ制御など）を行うエンジンコントロールユニットである。

[0049] 車載機器Ｘ１２は、ＨＩＤ［high intensity discharged lamp］やＤＲＬ［daytime running lamp］などの点消灯制御を行うランプコントロールユニットである。

[0050] 車載機器Ｘ１３は、トランスミッションに関連する制御を行うトランスミッションコントロールユニットである。

[0051] 車載機器Ｘ１４は、車両Ｘの運動に関連する制御（ＡＢＳ［anti-lock brake system］制御、ＥＰＳ［electric power Steering］制御、電子サスペンション制御など）を行うボディコントロールユニットである。

[0052] 車載機器Ｘ１５は、ドアロックや防犯アラームなどの駆動制御を行うセキュリティコントロールユニットである。

[0053] 車載機器Ｘ１６は、ワイパー、電動ドアミラー、パワーウィンドウ、電動サンルーフ、電動シート、及び、エアコンなど、標準装備品やメーカーオプション品として、工場出荷段階で車両Ｘに組み込まれている電子機器である。

[0054] 車載機器Ｘ１７は、車載Ａ／Ｖ［audio/visual］機器、カーナビゲーションシステム、及び、ＥＴＣ［Electronic Toll Collection System］など、ユーザの任意で車両Ｘに装着される電子機器である。

[0055] ＜７．その他＞

なお、本明細書中に開示されている種々の技術的特徴は、上記実施形態のほか、その技術的創作の主旨を逸脱しない範囲で種々の変更を加えることが

可能である。すなわち、上記実施形態は、全ての点で例示であって制限的なものではないと考えられるべきであり、本発明の技術的範囲は、上記実施形態に限定されるものではなく、特許請求の範囲と均等の意味および範囲内に属する全ての変更が含まれると理解されるべきである。

[0056] ＜８．付記＞

上記のように例えば、本開示の一態様に係る駆動制御装置（６）は、第１電源回路（２）と第２電源回路（３）との間を接続可能に配置される遮断用ＮＭＯＳトランジスタ（５）のゲートを駆動制御するための駆動制御装置であって、前記ゲートにゲート制御電圧（Ｖｇｃ）を印加するように構成される昇圧回路（６１）と、前記遮断用ＮＭＯＳトランジスタの起動制御において、起動時に前記昇圧回路の電流能力を第１電流能力に制御し、その後に前記昇圧回路の電流能力を前記第１電流能力よりも高い第２電流能力に切り替えるように構成される制御部（６５）と、を備える構成としている（第１の構成）。

[0057] また、上記第１の構成において、前記制御部（６５）は、経過時間に基づいたタイミングで前記第１電流能力を前記第２電流能力に切り替えるように構成されることとしてもよい（第２の構成、第１実施形態）。

[0058] また、上記第２の構成において、使用が想定される前記遮断用ＮＭＯＳトランジスタ（５）に応じた前記経過時間を記憶するように構成される記憶部（６７）をさらに備える構成としてもよい（第３の構成、図３）。

[0059] また、上記第２の構成において、使用が想定される前記遮断用ＮＭＯＳトランジスタ（５）において、前記ゲート制御電圧（Ｖｇｃ）が定常電圧（Ｖｇｃ１）まで立ち上がるのに要する最も長い時間よりも長い前記経過時間を記憶するように構成される記憶部（６７）をさらに備える構成としてもよい（第４の構成）。

[0060] また、上記第１の構成において、前記制御部（６５）は、前記ゲート制御電圧（Ｖｇｃ）が所定の切替え用閾値電圧（Ｔｈ）に達したことを検出すると、前記第１電流能力を前記第２電流能力に切り替えるように構成され、前

記切替え用閾値電圧は、前記遮断用ＮＭＯＳトランジスタ（５）がターンオンする閾値電圧（Ｖｔｈ）よりも高い構成としてもよい（第５の構成、第２実施形態）。

[0061] また、上記第１の構成において、前記制御部（６５）は、前記第２電源回路（３）の入力電圧（Ｖｉｎ２）が前記第１電源回路（２）の出力電圧（Ｖｏ１）に達したことを検出すると、前記第１電流能力を前記第２電流能力に切り替えるように構成されることとしてもよい（第６の構成、第３実施形態）。

[0062] また、上記第１から第６のいずれかの構成において、前記昇圧回路（６１）は、チャージポンプにより構成され、前記制御部（６５）は、前記チャージポンプの駆動周波数を制御することで前記第１電流能力と前記第２電流能力の切り替えを行うように構成されることとしてもよい（第７の構成、図４）。

[0063] また、本開示の一態様に係る車載電源システム（１０）は、上記第１から第７のいずれかの構成の駆動制御装置（６）と、前記第１電源回路（２）と、前記第２電源回路（３）と、前記遮断用ＮＭＯＳトランジスタ（５）と、を備える（第８の構成、図１）。

[0064] また、本開示の一態様に係る車両（Ｘ）は、上記第８の構成の車載電源システム（１０）と、前記第１電源回路（２）にバッテリ電圧（Ｖｂｔ）を供給するように構成されるバッテリ（１）と、前記第２電源回路（３）から出力される出力電圧（Ｖｏ２）が供給されるように構成される車載機器（４０）と、を備える（第９の構成、図１、図１０）。

産業上の利用可能性

[0065] 本開示は、例えば、車載用の電源システムに利用することが可能である。

符号の説明

[0066]
１ バッテリ
２ プライマリ電源回路
３ セカンダリ電源回路

４　　車載機器

５　　遮断用ＮＭＯＳトランジスタ

６　　駆動制御装置

１０　　車載電源システム

４０　　車載機器

６１　　昇圧回路

６２　　帰還抵抗

６３　　コンパレータ

６４　　ディスチャージ部

６５　　制御部

６６　　過電圧検出部

６７　　記憶部

Ｃ１，Ｃ２　　コンデンサ

Ｄ１，Ｄ２　　ダイオード

Ｄｒ１　　ドライバ

Ｘ　　車両

Ｘ１１～Ｘ１７　車載機器

請求の範囲

[請求項1] 第１電源回路と第２電源回路との間を接続可能に配置される遮断用ＮＭＯＳトランジスタのゲートを駆動制御するための駆動制御装置であって、

前記ゲートにゲート制御電圧を印加するように構成される昇圧回路と、

前記遮断用ＮＭＯＳトランジスタの起動制御において、起動時に前記昇圧回路の電流能力を第１電流能力に制御し、その後に前記昇圧回路の電流能力を前記第１電流能力よりも高い第２電流能力に切り替えるように構成される制御部と、

を備える、駆動制御装置。

[請求項2] 前記制御部は、経過時間に基づいたタイミングで前記第１電流能力を前記第２電流能力に切り替えるように構成される、請求項１に記載の駆動制御装置。

[請求項3] 使用が想定される前記遮断用ＮＭＯＳトランジスタに応じた前記経過時間を記憶するように構成される記憶部をさらに備える、請求項２に記載の駆動制御装置。

[請求項4] 使用が想定される前記遮断用ＮＭＯＳトランジスタにおいて、前記ゲート制御電圧が定常電圧まで立ち上がるのに要する最も長い時間よりも長い前記経過時間を記憶するように構成される記憶部をさらに備える、請求項２に記載の駆動制御装置。

[請求項5] 前記制御部は、前記ゲート制御電圧が所定の切替え用閾値電圧に達したことを検出すると、前記第１電流能力を前記第２電流能力に切り替えるように構成され、

前記切替え用閾値電圧は、前記遮断用ＮＭＯＳトランジスタがターンオンする閾値電圧よりも高い、請求項１に記載の駆動制御装置。

[請求項6] 前記制御部は、前記第２電源回路の入力電圧が前記第１電源回路の出力電圧に達したことを検出すると、前記第１電流能力を前記第２電

流能力に切り替えるように構成される、請求項１に記載の駆動制御装置。

[請求項7] 前記昇圧回路は、チャージポンプにより構成され、

前記制御部は、前記チャージポンプの駆動周波数を制御することで前記第１電流能力と前記第２電流能力の切り替えを行うように構成される、請求項１から請求項６のいずれか１項に記載の駆動制御装置。

[請求項8] 請求項１から請求項７のいずれか１項に記載の駆動制御装置と、

前記第１電源回路と、

前記第２電源回路と、

前記遮断用ＮＭＯＳトランジスタと、

を備える、車載電源システム。

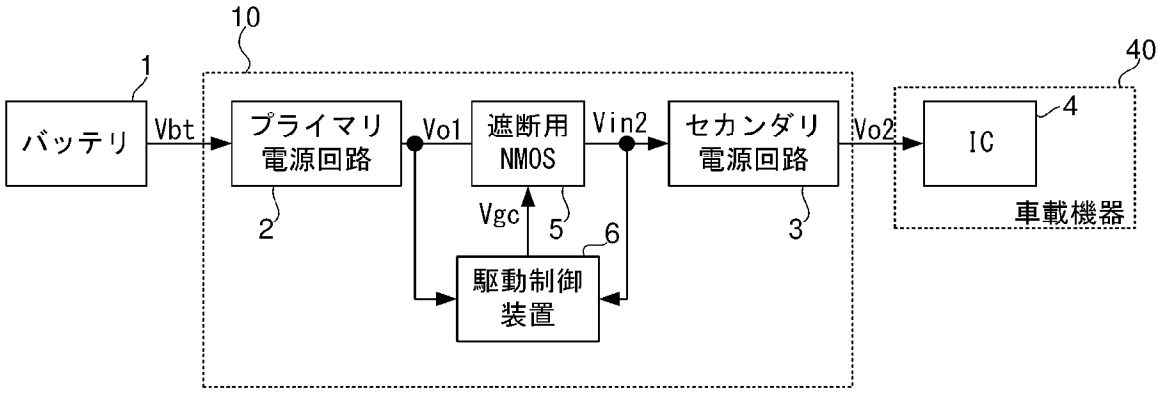
[請求項9] 請求項８に記載の車載電源システムと、

前記第１電源回路にバッテリ電圧を供給するように構成されるバッテリと、

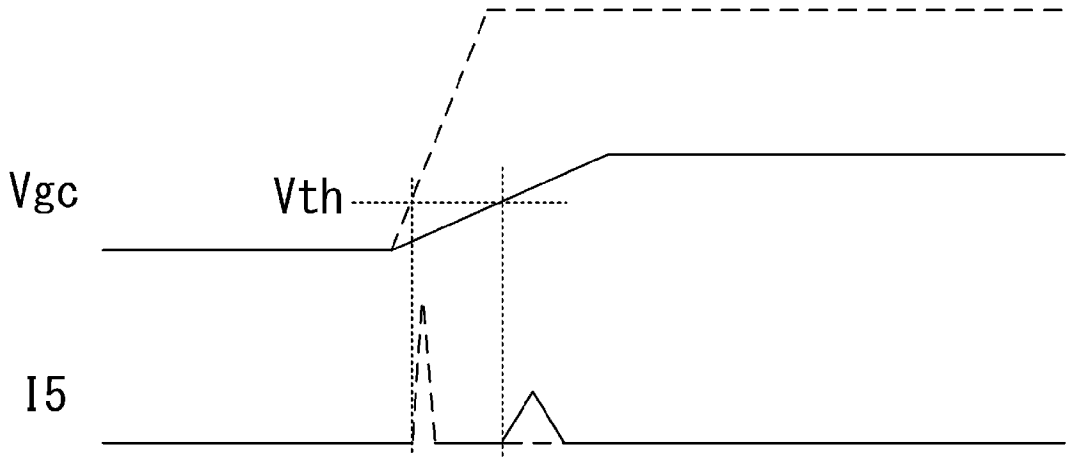
前記第２電源回路から出力される出力電圧が供給されるように構成される車載機器と、

を備える、車両。

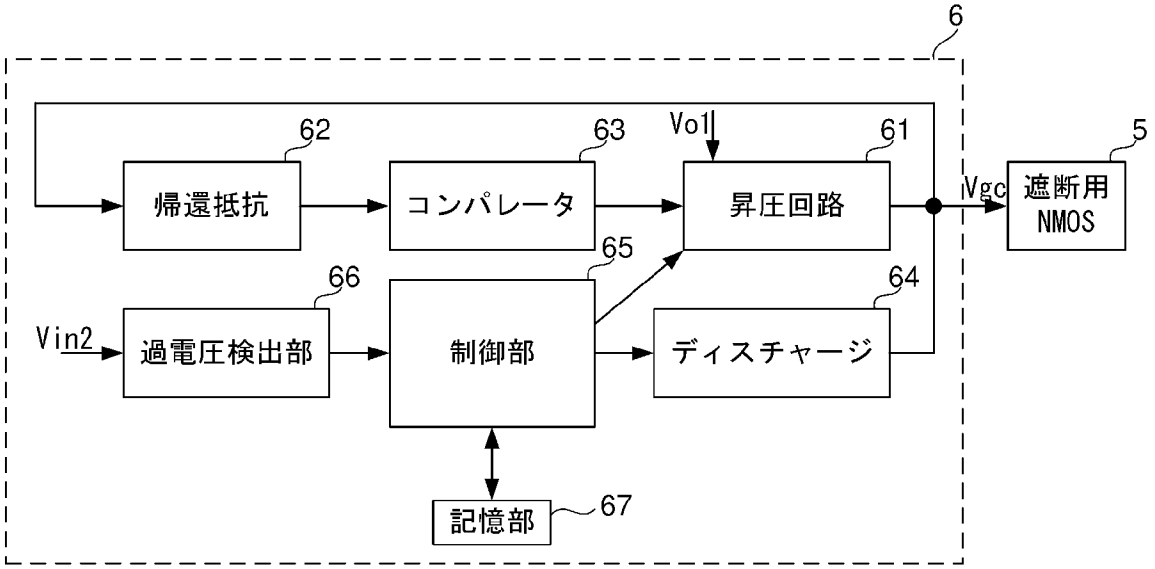
[図1]


10
1
バッテリ
Vbt
プライマリ
電源回路
2
Vo1
遮断用
NMOS
5
Vgc
6
駆動制御
装置
Vin2
セカンダリ
電源回路
3
Vo2
40
IC
4
車載機器

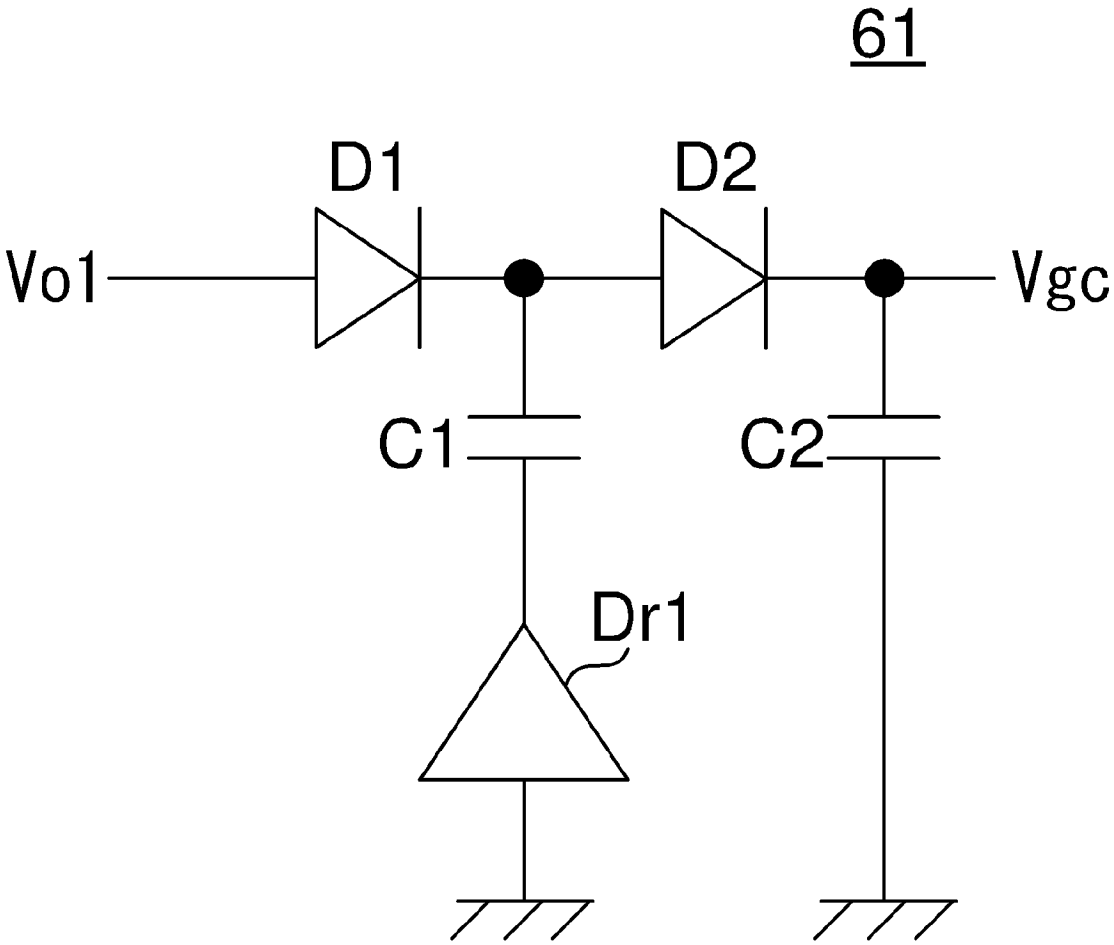
[図2]


Vgc
Vth
I5

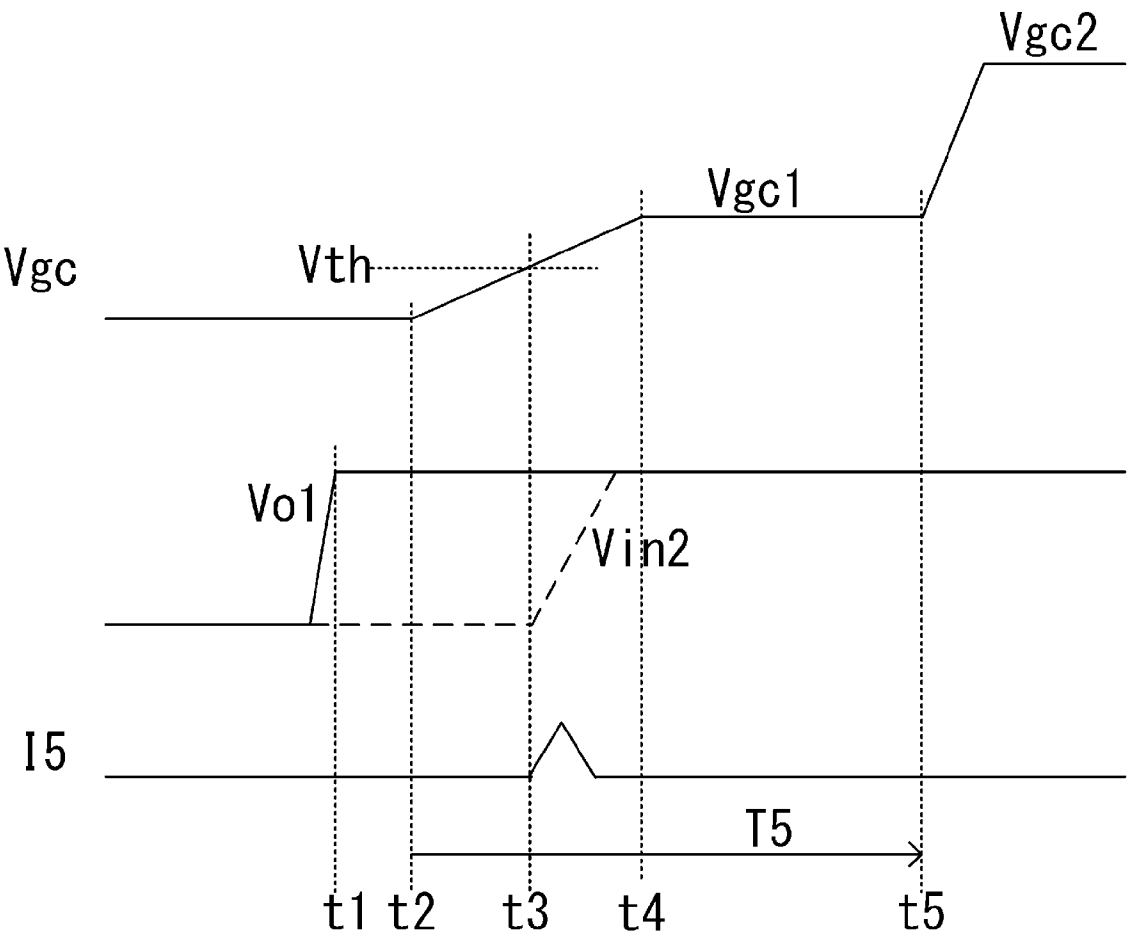
[図3]


6
62
帰還抵抗
63
コンパレータ
Vo1
61
昇圧回路
Vgc
5
遮断用
NMOS
65
66
64
Vin2
過電圧検出部
制御部
ディスチャージ
記憶部
67

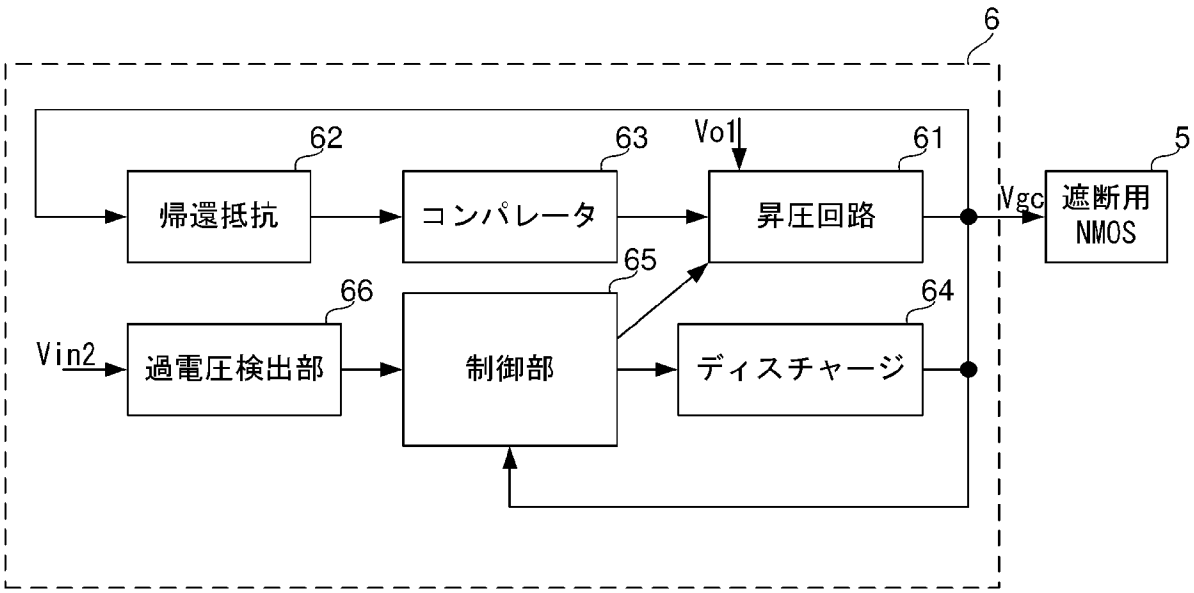
[図4]



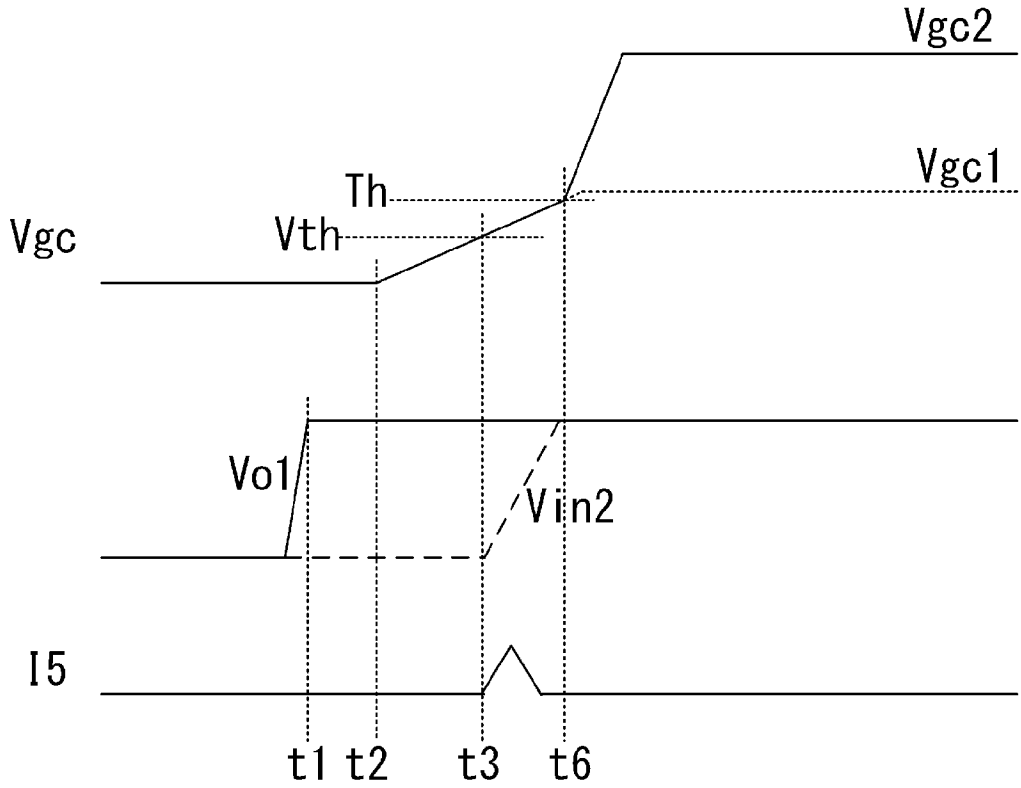
[図5]


Vgc2
Vgc1
Vgc
Vth
Vo1
Vin2
I5
T5
t1
t2
t3
t4
t5

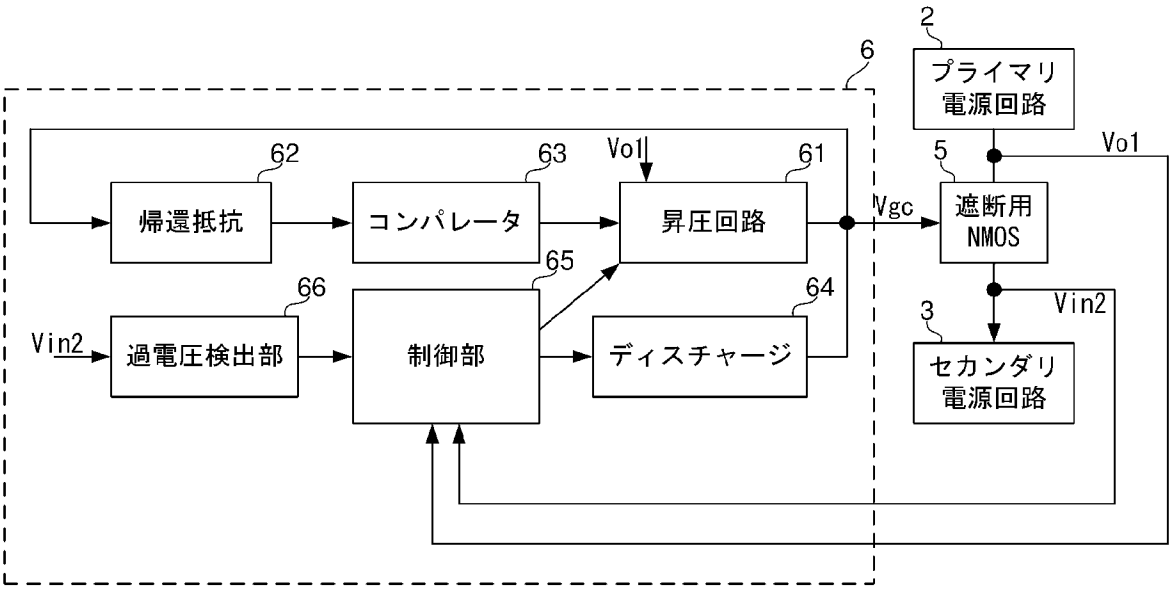
[図6]


6
62
63
Vo1
61
5
帰還抵抗
コンパレータ
昇圧回路
Vgc
遮断用
NMOS
65
66
64
Vin2
過電圧検出部
制御部
ディスチャージ

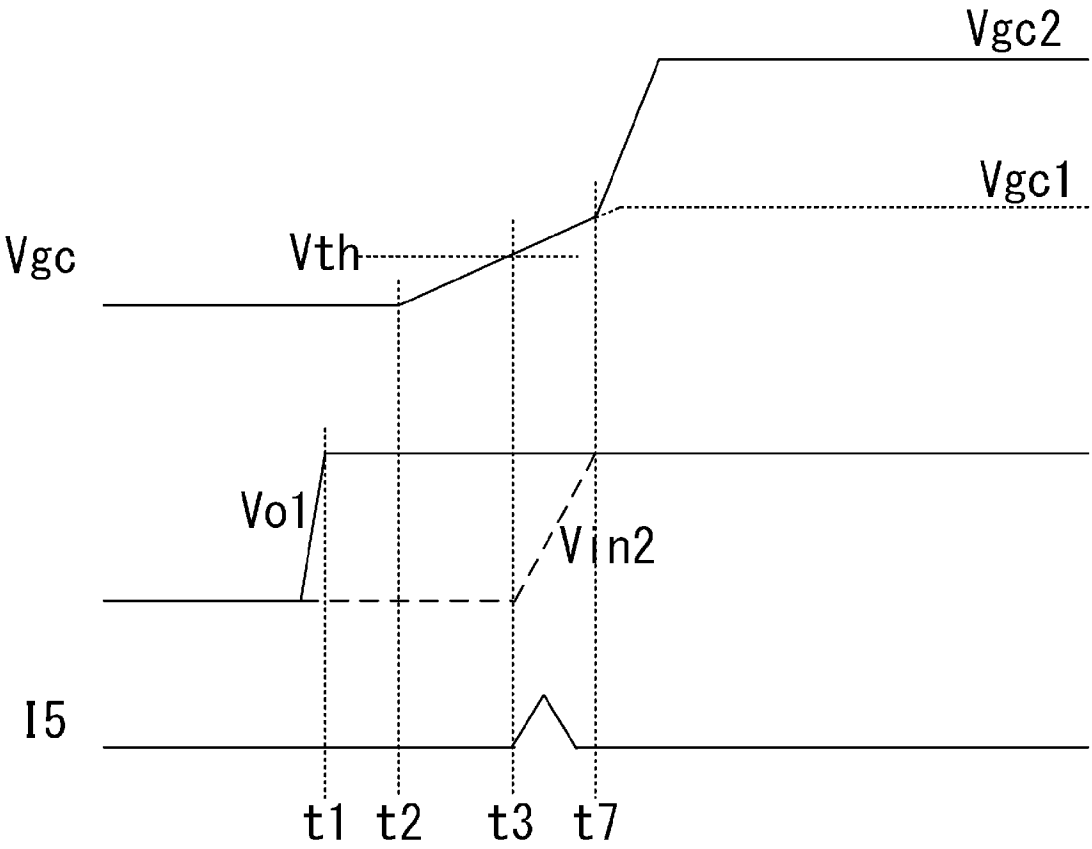
[図7]


Vgc2
Vgc1
Th
Vgc
Vth
Vo1
Vin2
I5
t1
t2
t3
t6

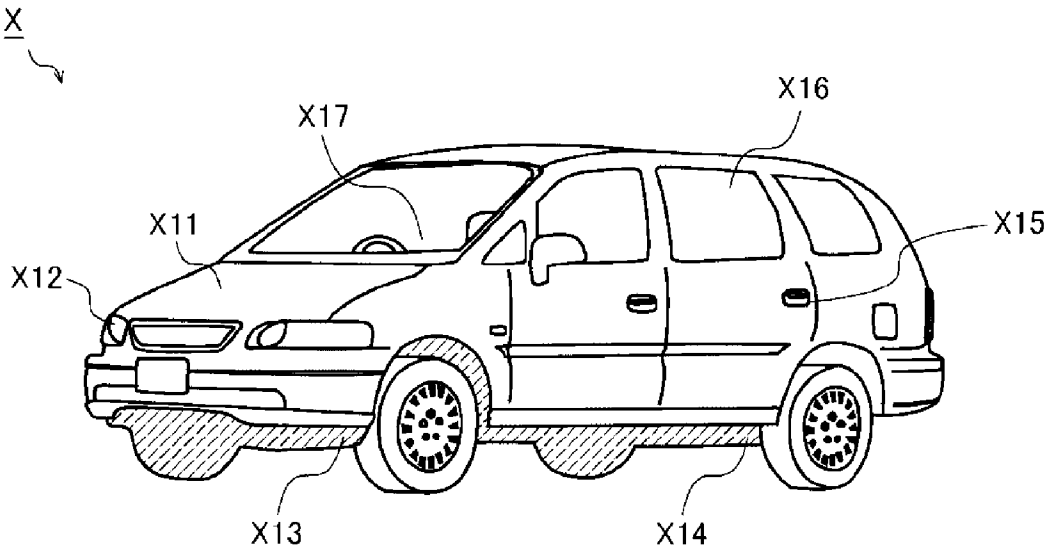
[図8]


2
プライマリ
電源回路
6
62
63
Vo1
61
5
Vo1
帰還抵抗
コンパレータ
昇圧回路
Vgc
遮断用
NMOS
65
66
64
Vin2
3
Vin2
過電圧検出部
制御部
ディスチャージ
セカンダリ
電源回路

[図9]


Vgc2
Vgc1
Vgc
Vth
Vo1
Vin2
I5
t1
t2
t3
t7

[図10]


X
X16
X17
X11
X15
X12
X13
X14

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2023/002639

A. CLASSIFICATION OF SUBJECT MATTER

H02M 1/36(2007.01)i; ***H02M 1/08***(2006.01)i; ***H02M 3/00***(2006.01)i; ***H03K 17/06***(2006.01)i; ***H03K 17/687***(2006.01)i
FI: H02M1/36; H02M3/00 U; H02M3/00 B; H02M1/08 A; H03K17/06 063; H03K17/687 A

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M1/00-3/44; H03K17/00-17/70

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-022092 A (RICOH CO LTD) 29 January 2009 (2009-01-29) entire text, all drawings	1-9
A	JP 2020-099139 A (ROHM CO LTD) 25 June 2020 (2020-06-25) entire text, all drawings	1-9
A	JP 2005-278356 A (ROHM CO LTD) 06 October 2005 (2005-10-06) entire text, all drawings	1-9
A	JP 2020-202714 A (ROHM CO LTD) 17 December 2020 (2020-12-17) entire text, all drawings	1-9
A	JP 2011-030391 A (ROHM CO LTD) 10 February 2011 (2011-02-10) entire text, all drawings	1-9

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
27 February 2023	**07 March 2023**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/002639

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2009-022092 A	29 January 2009	(Family: none)	
JP 2020-099139 A	25 June 2020	(Family: none)	
JP 2005-278356 A	06 October 2005	US 2005/0213356 A1 entire text, all drawings KR 10-2006-0043677 A CN 1674424 A	
JP 2020-202714 A	17 December 2020	(Family: none)	
JP 2011-030391 A	10 February 2011	WO 2011/013692 A1	

国際調査報告

国際出願番号
PCT/JP2023/002639

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H02M 1/36(2007.01)i; H02M 1/08(2006.01)i; H02M 3/00(2006.01)i; H03K 17/06(2006.01)i; H03K 17/687(2006.01)i
FI: H02M1/36; H02M3/00 U; H02M3/00 B; H02M1/08 A; H03K17/06 063; H03K17/687 A

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H02M1/00-3/44; H03K17/00-17/70

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２３年
日本国実用新案登録公報	１９９６－２０２３年
日本国登録実用新案公報	１９９４－２０２３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2009-022092 A (株式会社リコー) 29.01.2009 (2009-01-29) 全文，全図	1-9
A	JP 2020-099139 A (ローム株式会社) 25.06.2020 (2020-06-25) 全文，全図	1-9
A	JP 2005-278356 A (ローム株式会社) 06.10.2005 (2005-10-06) 全文，全図	1-9
A	JP 2020-202714 A (ローム株式会社) 17.12.2020 (2020-12-17) 全文，全図	1-9
A	JP 2011-030391 A (ローム株式会社) 10.02.2011 (2011-02-10) 全文，全図	1-9

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
27.02.2023	07.03.2023

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
白井　孝治 5G 8843

電話番号 03-3581-1101 内線 3526

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2023/002639

引用文献	公表日	パテントファミリー文献	公表日
JP 2009-022092 A	29.01.2009	（ファミリーなし）	
JP 2020-099139 A	25.06.2020	（ファミリーなし）	
JP 2005-278356 A	06.10.2005	US 2005/0213356 A1 全文，全図 KR 10-2006-0043677 A CN 1674424 A	
JP 2020-202714 A	17.12.2020	（ファミリーなし）	
JP 2011-030391 A	10.02.2011	WO 2011/013692 A1	